

[51] Int. Cl.

G02F 1/133 (2006.01)

G02F 1/136 (2006.01)

G09G 3/36 (2006.01)



[12] 发 明 专 利 说 明 书

专利号 ZL 200410075241.9

[45] 授权公告日 2007 年 12 月 5 日

[11] 授权公告号 CN 100353220C

[22] 申请日 2004.9.13

[21] 申请号 200410075241.9

[30] 优先权

[32] 2004. 2.25 [33] US [31] 10/785,099

[73] 专利权人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 陈晶川

[56] 参考文献

JP2002 - 341313 A 2002. 11. 27

CN1487491A 2004.4.7

US5165075A 1992. 11. 17

审查员 刘 博

[74] 专利代理机构 北京市柳沈律师事务所

代理人 蒲迈文 黄小临

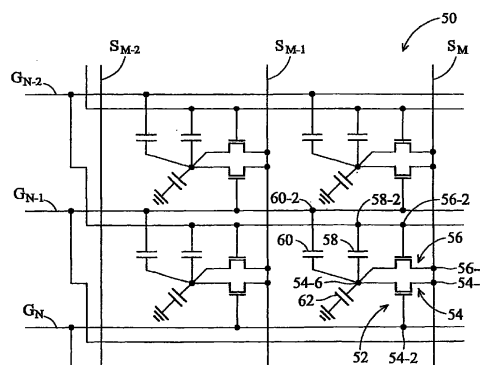
权利要求书 2 页 说明书 6 页 附图 10 页

[54] 发明名称

液晶显示装置及其驱动方法

[57] 摘要

一种液晶显示装置，其包括彼此平行的多条栅极线、彼此平行的多条源极线以及显示阵列。多条源极线且与多条栅极线形成垂直。显示阵列具有多个显示单元，且排列成多行及多列，且每一该显示单元对应一组交错的第 N 栅极线及第 M 源极线。此外，每一显示单元包括由一第(N-2)栅极线所驱动的第一晶体管以及由第 N 栅极线所驱动的第二晶体管。



1.一种液晶显示装置，包括：

多条栅极线，所述栅极线彼此相互平行；

多条源极线，所述源极线彼此相互平行，且与所述栅极线垂直；以及

一显示阵列，具有由多行及多列所形成的多个显示单元，其中，每一该显示单元对应一组交错的一第 N 栅极线及一第 M 源极线， N 及 M 为整数；

每一该显示单元，包括：

一第一晶体管，由一第 $(N-2)$ 栅极线所驱动；

一第二晶体管，由一第 N 栅极线所驱动；

一第一电容器，配置在所述第一晶体管和第二晶体管的一源极与该第 $(N-2)$ 栅极线之间；以及

一第二电容器，配置在所述第一晶体管和第二晶体管的源极与一第 $(N-1)$ 栅极线之间。

2.如权利要求 1 所述的液晶显示装置，其中，该第一电容器根据由该第 $(N-2)$ 栅极线所传送的信号的第一状态，而充电至一第一电压电平，且根据由该第 $(N-2)$ 栅极线所传送的信号的第二状态，而放电至一第二电压电平。

3.如权利要求 2 所述的液晶显示装置，其中，所述第一晶体管和第二晶体管的源极的电位根据由该第 $(N-1)$ 栅极线所传送的信号的第一状态，而拉高至一第三电压电平，且根据由该第 $(N-1)$ 栅极线所传送的信号的第二状态，而拉低至该第二电压电平。

4.如权利要求 3 所述的液晶显示装置，其中，该第一电容器根据由该 N 栅极线所传送的信号的第一状态，而由该第二电压电平充电至该第一电压电平。

5.如权利要求 1 所述的液晶显示装置，其中，由该第 M 源极线所传送的信号包括一第四电压电平及一第五电压电平。

6.如权利要求 5 所述的液晶显示装置，其中，在该第 $(N-2)$ 栅极线的选择期间后，该第一电容器充电至介于该第四及第五电压电平间的一第六电压电平。

7.如权利要求 5 所述的液晶显示装置，其中，在该第 $(N-1)$ 栅极线的

选择期间后,该电极的电位维持在介于该第四及第五电压电平间的一第六电压电平。

8.如权利要求5所述的液晶显示装置,其中,在该第N栅极线的选择期间后,该第一电容器由介于该第四及第五电压电平间的一第六电压电平充电至该第一电压电平。

9.一种驱动方法,适用于一液晶显示装置,包括:

提供彼此平行的多条栅极线;

提供彼此平行且与所述栅极线垂直的多条源极线;

由多列及多行的多个显示单元以形成一显示阵列,其中,每一该显示单元对应一组交错的一第N栅极线及一第M源极线,N,M为整数;

在每一该显示单元中,配置一第一晶体管及一第二晶体管,于该第一晶体管及第二晶体管的一源极与一第(N-2)栅极线间配置一第一电容器,于该第一晶体管及第二晶体管的该源极与一第(N-1)栅极线间配置一第二电容器;

通过该第(N-2)栅极线来驱动该第一晶体管;以及

通过该第N栅极线来驱动该第二晶体管。

10.如权利要求9所述的驱动方法,还包括由该第M源极线提供一信号至该第一及第二晶体管,其中该信号具有一第一电压电平及一第二电压电平。

11.如权利要求10所述的驱动方法,还包括;

选择该第(N-2)栅极线;以及

在该第(N-2)栅极线的选择期间后,将该第一电容器充电至介于该第一及第二电压电平间的一第三电压电平。

12.如权利要求10所述的驱动方法,还包括:

选择该第(N-1)栅极线;以及

在该第(N-1)栅极线的选择期间后,将该第一晶体管及第二晶体管的源极的电位维持在介于该第一及第二电压电平间的一第三电压电平。

13.如权利要求10所述的驱动方法,还包括:

选择该第N栅极线;以及

在该第N栅极线的选择期间后,将该第一电容器由介于该第一及第二电压电平间的一第三电压电平充电至该第一电压电平。

液晶显示装置及其驱动方法

技术领域

本发明涉及一种液晶显示 (Liquid Crystal Display, LCD) 装置, 特别是涉及一种驱动电路及驱动方法, 适用于薄膜晶体管液晶显示 (Thin Film Transistor Liquid Crystal Display, TFTLCD) 装置。

背景技术

一般而言, 已知薄膜晶体管液晶显示 (Thin Film Transistor Liquid Crystal Display, TFTLCD) 装置包括驱动电路以及由驱动电路所驱动的显示单元阵列。驱动电路包括多条彼此平行的栅极线, 以及与栅极线垂直的源极线。每一显示单元对应交错的一栅极线及源极线, 且包括薄膜晶体管 (Thin Film Transistor, TFT) 以及存储电容器。薄膜晶体管具有与对应的栅极线所耦接的栅极, 以及与对应的源极线所耦接的漏极。已知技术中, Cs on gate 架构是存储电容器耦接于对应的薄膜晶体管的源极以及前一条栅极线之间。

图 1A 表示已知 Cs on gate 架构的 TFTLCD 装置 10 的架构图。TFTLCD 装置 10 的每一显示单元, 以显示单元 12 为例, 其包括薄膜晶体管 14 (Thin Film Transistor, TFT) 以及存储电容器 16。TFT 14 具有与栅极线 G_n 耦接的栅极 14-2、与源极线 S_m 耦接的漏极 14-4、以及作为存储电容器 16 的一电极的源极 14-6。其中, 漏极与源极为可交换的。存储电容器 16 的另一电极 16-2 耦接至前一栅极线 G_{n-1} 。显示单元 12 还可包括另一电容器 18, 形成在源极 14-6 与共通电极之间 (未标示)。

图 1B 及图 1C 表示图 1A 中 TFTLCD 装置 10 的波形图。参阅图 1C, 当栅极线 G_{n-1} 被选择时, 换言之, 当栅极信号 $V(G_{n-1})$ 为高逻辑电平时, 源极 14-6 的电压 V_{16} 由参考电压电平拉高。当栅极线 G_{n-1} 的选择期间结束以及栅极信号 $V(G_{n-1})$ 变为低逻辑电平时, 电压 V_{16} 拉低至参考电压电平。接着, 当栅极线 G_n 被选择时, 即当栅极信号 $V(G_n)$ 为高逻辑电平时, 存储电容器 16 由参考电压电平充电至通过源极线 S_m 所传送的源极信号 $V(S_m)$ 的峰值 (peak value)。假设, 源极信号 $V(S_m)$ 是以线反转 (line inversion) 或是点反转 (dot

inversion) 提供。以线反转来驱动 LCD 显示器的情况下, 在一帧时间中, 对应每一栅极线的源极信号的极性相反。以点反转来驱动 LCD 显示器的情况下, 在一帧时间中, 对应每一源极线的源极信号的极性相反。源极信号 $V(S_m)$ 以及栅极信号 $V(G_{n-1})$ 与 $V(G_n)$ 藉由 TFTLCD 装置 10 的计时控制器 (未标示) 而为同步。当栅极线 G_n 的选择期间结束且栅极信号变为低逻辑电平时, 因为馈通效应 (feed-through effect) 使得存储电容器 16 由峰值稍微地放电。馈通效应是指当 TFT 由导通状态变为关闭状态时, 提供至 TFT 的电压改变为负极性电压。假使馈通电压 ΔV 变大, 影像闪烁 (flicker) 的现象会更加严重。

图 2A 表示另一已知 Cs on gate 架构的 TFTLCD 30 的架构图。TFTLCD 装置 30 的每一显示单元, 以显示单元 32 为例, 其包括第一 TFT34、第二 TFT38 以及存储电容器 36。第一 TFT34 包括耦接于栅极线 G_n 的栅极 34-2、耦接于源极线 S_m 的漏极 34-4、以及作为存储电容器 36 的一电极的源极 34-6。第二 TFT38 包括耦接于栅极线 G_{n-1} 的栅极 38-2、耦接于源极线 S_m 的漏极 38-4, 以及耦接于第一 TFT34 的源极 34-6 的源极 (未标示)。存储电容器 36 的另一电极 36-2 耦接于栅极线 G_{n-1} 。显示单元 32 还包括另一电容器 40, 形成于源极 34-6 与共通电极 (未标示) 之间。

图 2B 及图 2C 表示图 2A 的 TFTLCD 装置 30 的波形图。参阅图 2C, 当栅极线 G_{n-1} 被选择时, 换言之, 当栅极信号 $V(G_{n-1})$ 为高逻辑电平时, 源极 34-6 的电压由参考电压拉高, 接着当第二 TFT38 被栅极信号 $V(G_{n-1})$ 所导通时, 源极 34-6 的电压被拉低。当栅极线 G_{n-1} 的选择期间结束以及栅极信号 $V(G_{n-1})$ 变为低逻辑电平时, 电压 V_{36} 拉低至负电压电平。接着, 当栅极线 G_n 被选择时, 即当栅极信号 $V(G_n)$ 为高逻辑电平时, 存储电容器 16 由负电压电平充电至通过源极线 S_m 所传送的源极信号 $V(S_m)$ 的峰值 (peak value)。当栅极线 G_n 的选择期间结束以及栅极信号 $V(G_n)$ 变为低逻辑电平时, 因为馈通效应使得存储电容器 16 由峰值稍微地放电。参阅图 1B 及图 2B, 在线反转或点反转下, 对显示单元 32 充电的困难度高于对图 1A 的显示单元 12 充电。

因此, 提供驱动电路及驱动方法以降低馈通效应的重要的课题。

发明内容

有鉴于此, 为了解决上述问题, 本发明主要目的在于提供一种驱动电路

及驱动方法,适用于液晶显示装置,以排除已知技术的限制及缺点所造成的问题。

为实现上述的目的,本发明提出一种液晶显示装置,其包括彼此平行的多条栅极线、彼此平行的多条源极线以及显示阵列。多条源极线且与多条栅极线形成垂直。显示阵列具有由多行及多列所形成的多个显示单元,且每一该显示单元对应一组交错的第 N 栅极线及第 M 源极线。此外,每一显示单元包括由一第 $(N-2)$ 栅极线所驱动的第一晶体管以及由第 N 栅极线所驱动的第二晶体管。

再者,每一显示单元还包括配置在电极与第 $(N-2)$ 栅极线之间的第一电容器以及配置在电极与第 $(N-1)$ 栅极线之间的第二电容器。

本发明还提出一种驱动方法,首先提供彼此平行的多条栅极线,且提供彼此平行且与栅极线垂直的多条源极线。由多列及多行的多个显示单元以形成显示阵列,其中,每一显示单元对应一组交错的第 N 栅极线及第 M 源极线,且 N, M 为整数。此外,在每一显示单元中,配置第一晶体管及第二晶体管,通过第 $(N-2)$ 栅极线来驱动第一晶体管,以及通过第 N 栅极线来驱动第二晶体管。

附图说明

图 1A 表示一已知 Cs on gate 架构的 TFTLCD 装置的架构图。

图 1B 及图 1C 表示图 1A 中 TFTLCD 装置的波形图。

图 2A 表示另一已知 Cs on gate 架构的 TFTLCD 的架构图。

图 2B 及图 2C 表示图 2A 的 TFTLCD 装置的波形图。

图 3A 表示本发明一实施例的 TFTLCD 装置的架构图。

图 3B 及图 3C 表示图 3A 的 TFTLCD 装置的时序波形图

图 4 表示比较图 1A 的 TFTLCD 装置与图 3A 的 TFTLCD 装置的充电能力的示意图。

附图符号说明

10 ~ TFTLCD 装置; 12 ~ 显示单元; 14 ~ 薄膜晶体管; 14-2 ~ 栅极; 14-4 ~ 漏极; 14-6 ~ 源极; 16 ~ 存储电容器; 16-2 ~ 电极; 18 ~ 电容器; $G_{n-2} \dots G_n$ ~ 栅极线; $S_{m-1} \dots S_m$ ~ 源极线; 30 ~ TFTLCD 装置; 32 ~ 显示单元; 34、38 ~ 薄膜

晶体管；34-2、38-2～栅极；34-4、38-4～漏极；34-6～源极；36～存储电容器；36-2～电极；40～电容器；50～TFTLCD装置；52～显示单元；54、56～薄膜晶体管；54-2、56-2～栅极；54-4、56-4～漏极；54-6～源极；58、58、60、62～电容器；58-2、60-2～电极； $G_{N-2} \dots G_N$ ～栅极线； $S_{M-2} \dots S_M$ ～源极线；

具体实施方式

图 3A 表示本发明一实施例的 TFTLCD 装置 50 的架构图。TFTLCD 装置 50 包括彼此平行的多条栅极线、彼此平行且与多条栅极线垂直的多条源极线，以及显示阵列，其中显示单元包括配置成多行及多列的多个显示单元。每一显示单元对应交错的一栅极线及源极线。简单地来说，图 3A 只表示栅极线 G_{N-2} 、 G_{N-1} 以及 G_N 以及源极线 S_{M-2} 、 S_{M-1} 以及 S_M 。

参阅图 3A，每一显示单元，以显示单元 52 为例，其包括第一晶体管 54、第二晶体管 56、第一电容器 58 以及第二电容器 60。第一晶体管 54 包括耦接于栅极线 G_N 的栅极 54-2、耦接于源极线 S_M 的漏极 54-4、以及作为第一电容器 58 及第二电容器 60 的一电极的源极 54-6。第二晶体管 56 包括耦接于栅极线 G_{N-2} 的栅极 56-2、耦接于源极线 S_M 的漏极 56-4、以及耦接于第一晶体管 54 的源极 54-6 的源极（未标示）。第一电容器 58 的另一电极 58-2 耦接于栅极线 G_{N-2} 。第二电容器 60 的另一电极 60-2 耦接于栅极线 G_{N-1} 。显示单元 52 还包括第三电容器 62，形成在源极 54-6 与共通电极（未标示）之间。

图 3B 及 3C 表示图 3A 的 TFTLCD 装置 50 的时序波形图，其中，图 3B 表示以时序规格所合并的波形，图 3C 分别表示波形。参阅图 3C，当栅极线 G_{N-2} 被选择时，换言之，当对应的栅极信号 $V(G_{N-2})$ 为高逻辑电平时，栅极 56-2 被栅极信号 $V(G_{N-2})$ 驱动，以导通第二晶体管 56。此时，由源极线 S_M 所传送的源极信号 $V(S_M)$ 为第一状态（高逻辑电平），通过第二晶体管 56 的源极 56-4 以写入至第一电容器 58 及第二电容器 60。因此，源极 54-6 的电压 V_{58} 由源极信号 $V(S_M)$ 的第二状态（低逻辑电平）充电至第一状态（高逻辑电平），其中，此时的源极信号 $V(S_M)$ 的第二状态，是在前一帧中源极信号 $V(S_M)$ 充电至低逻辑电平的状态，并维持到此帧直到再次充电。当栅极线 G_{N-2} 的选择期间结束时，栅极信号 $V(G_{N-2})$ 变为低逻辑电平且第二晶体管 56 关闭。电压 V_{58} 放电至一第三状态，且在显示单元 52 在此帧中完全充电之前，电压 V_{58} 暂时地维持在第三状态。

接着,当栅极线 G_{N-1} 被选择时,换言之,当对应的栅极信号 $V(G_{N-1})$ 为高逻辑电平时,第一晶体管 54 及第二晶体管 56 关闭,没有源极信号写入至第一电容器 58 或是第二电容器 60,且电压 V_{s8} 被拉高。当栅极线 G_{N-1} 的选择期间结束时,电压 V_{s8} 被拉低。其中,电压 V_{s8} 拉高或拉低,是由于栅极线 G_{N-1} 的逻辑电平作为第一电容器 58 的参考电平。在系统关闭的情况下(晶体管关闭),维持电位将根据参考电位而变动。

接着,当栅极线 G_N 被选择时,换言之,当对应的栅极信号 $V(G_N)$ 为高逻辑电平时,栅极 54-2 被栅极信号 $V(G_N)$ 驱动,以导通第一晶体管 54。此时,源极信号 $V(S_M)$ 通过第一晶体管 54 的源极 54-4,写入至第一电容器 58 及第二电容器 60。电压 V_{s8} 由第三状态充电至第一状态。当栅极线 G_N 的选择期间结束时,栅极信号 $V(G_N)$ 变为低逻辑电平且第一晶体管 54 关闭。电压 V_{s8} 因为馈通效应而稍微地放电。

图 4 表示比较图 1A 的 TFTLCD 装置 10 与图 3A 的 TFTLCD 装置 50 的充电能力的示意图,其中,TFTLCD 装置 50 的电压 V_{s8} 以实线表示,TFTLCD 装置 10 的电压 V_{16} 以虚线表示。参阅图 4,TFTLCD 装置 50 的电压 V_{s8} ,由第三状态充电至第一状态,取代了由第二状态充电至第一状态。因此,TFTLCD 装置 50 的电压 V_{s8} 充电至第一状态的速度高于 TFTLCD 装置 10 的电压 V_{16} 。在给予相同的馈通电压 ΔV 下,TFTLCD 装置 50 有利于降低馈通效应。

本发明提供驱动 TFTLCD 装置的方法。提供彼此平行的多条栅极线,包括 G_{N-2} 、 G_{N-1} 以及 G_N ,以及提供彼此平行且与多条栅极线垂直的多条源极线,至少包括 S_{M-2} 、 S_{M-1} 以及 S_M 。此外,提供以多行及列所形成的显示阵列 12。显示阵列 12 的每一显示单元对应交错的第 N 条栅极线及第 M 条源极线,其中 N 及 M 为整数。第一晶体管 54 及第二晶体管 56 形成在每一显示单元。第一晶体管 54 通过第 $(N-2)$ 条栅极线而被驱动。第二晶体管 56 通过第 N 条栅极线而被驱动。

在本发明的实施例中,第一电容器 58 配置在源极 54-6 与第 $(N-2)$ 条栅极线之间,且第二电容器 60 配置在源极 54-6 与第 $(N-1)$ 条栅极线之间。

本发明提供另一驱动 TFTLCD 装置的方法。提供彼此平行的多条栅极线,包括 G_{N-2} 、 G_{N-1} 以及 G_N ,以及提供彼此平行且与多条栅极线垂直的多条源极线,至少包括 S_{M-2} 、 S_{M-1} 以及 S_M 。此外,提供以多行及列所形成的显示阵列 12。显示阵列 12 的每一显示单元对应交错的第 N 条栅极线及第 M 条源极线,其中 N

及 M 为整数。通过第 M 条源极线所提供的源极信号 $V(S_M)$ 包括第一电压电平及第二电压电平。第一及第二电压电平分别为高逻辑电平及低逻辑电平。第 $(N-2)$ 条栅极线被选择。在第 $(N-2)$ 条栅极线的选择期间后，显示阵列 12 的每一显示单元内的第一电容器 58 充电至在第一及第二电压电平间的第三电压电平。第 $(N-1)$ 条栅极线接着被选择。在第 $(N-1)$ 条栅极线的选择期间后，与第一电容器 58 耦接的源极 54-6 的电位维持在第三电压电平。第 N 条栅极线接着被选择。在第 N 条栅极线的选择期间后，第一电容器 58 由第三电压电平充电至第一电压电平。

根据本发明的实施例，第一晶体管 54 及第二晶体管 56 配置在显示阵列 12 的每一显示单元内。第一晶体管 54 通过第 $(N-2)$ 条栅极线而被驱动，且第二晶体管 56 通过第 N 条栅极线而被驱动。

本发明虽以较佳实施例披露如上，然其并非用以限定本发明的范围，本领域的技术人员在不脱离本发明的精神和范围的前提下，可做若干的更动与润饰，因此本发明的保护范围以本发明的权利要求为准。

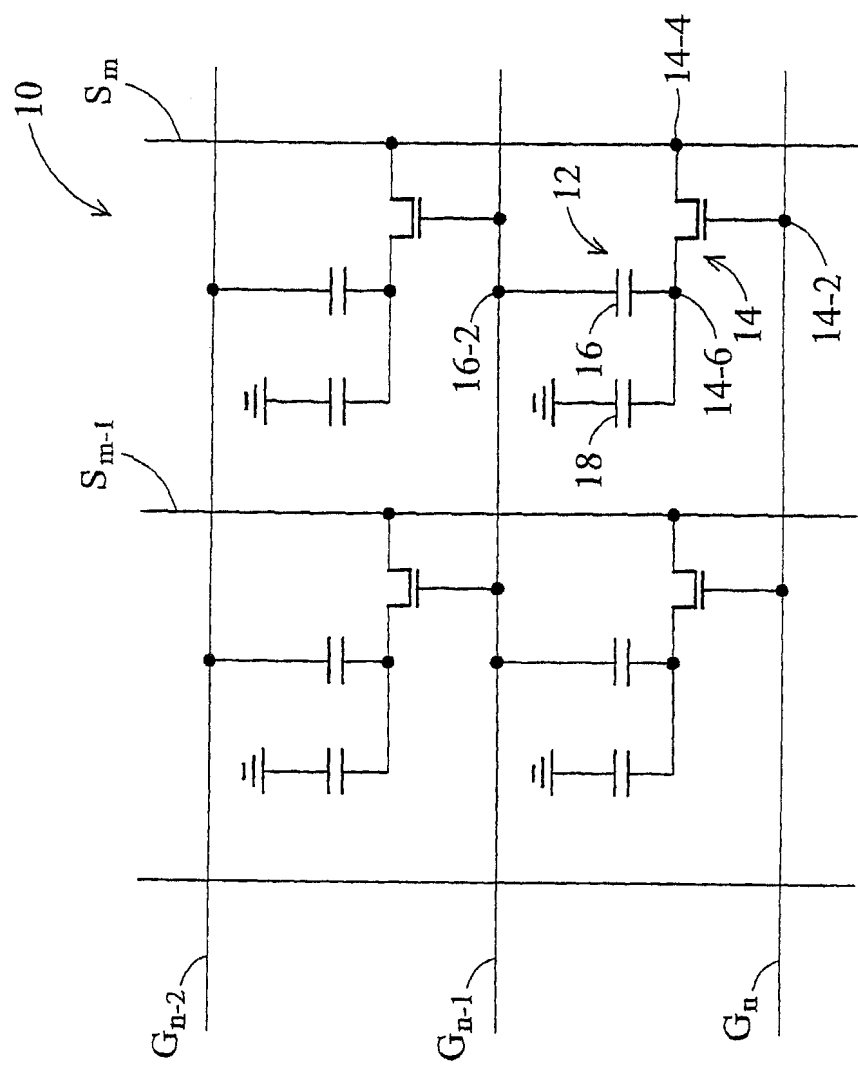


图 1A

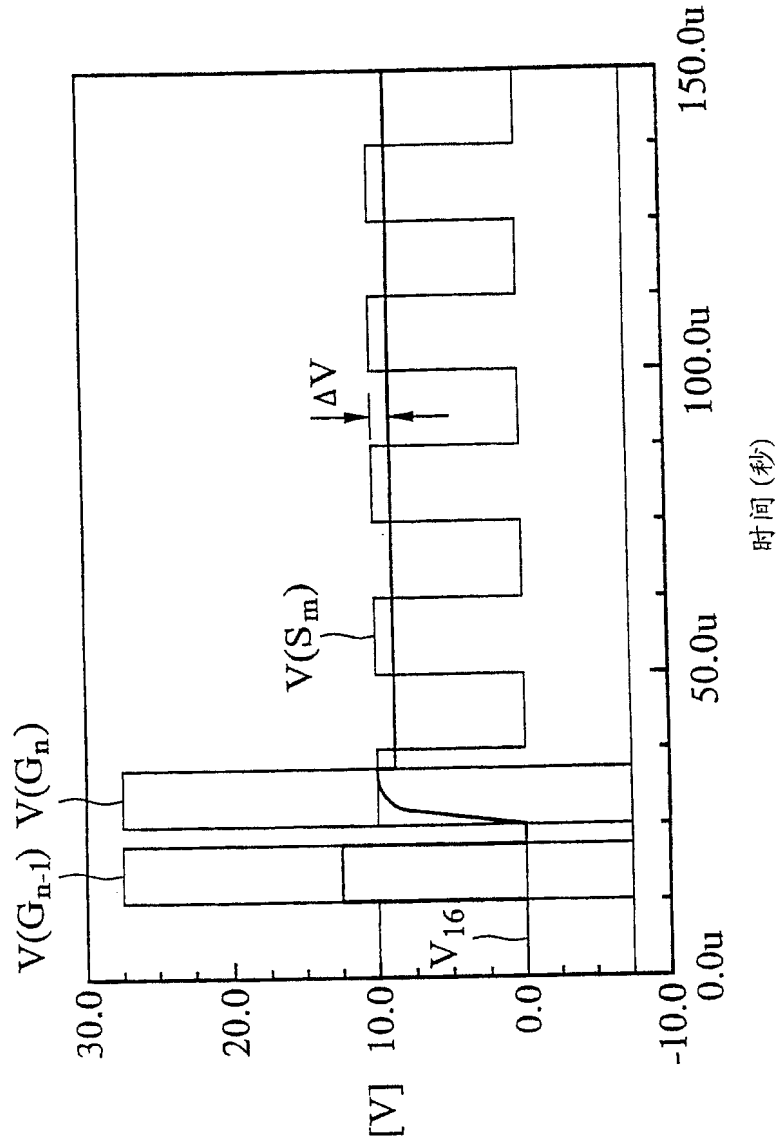


图 1B

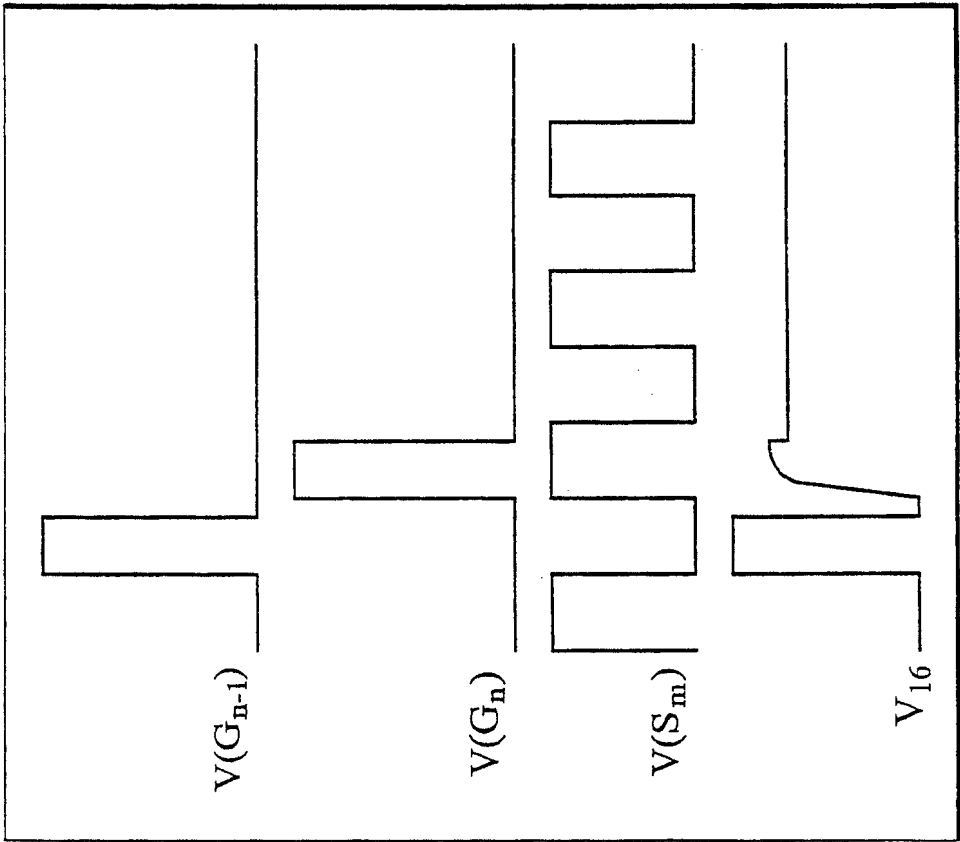


图 1C

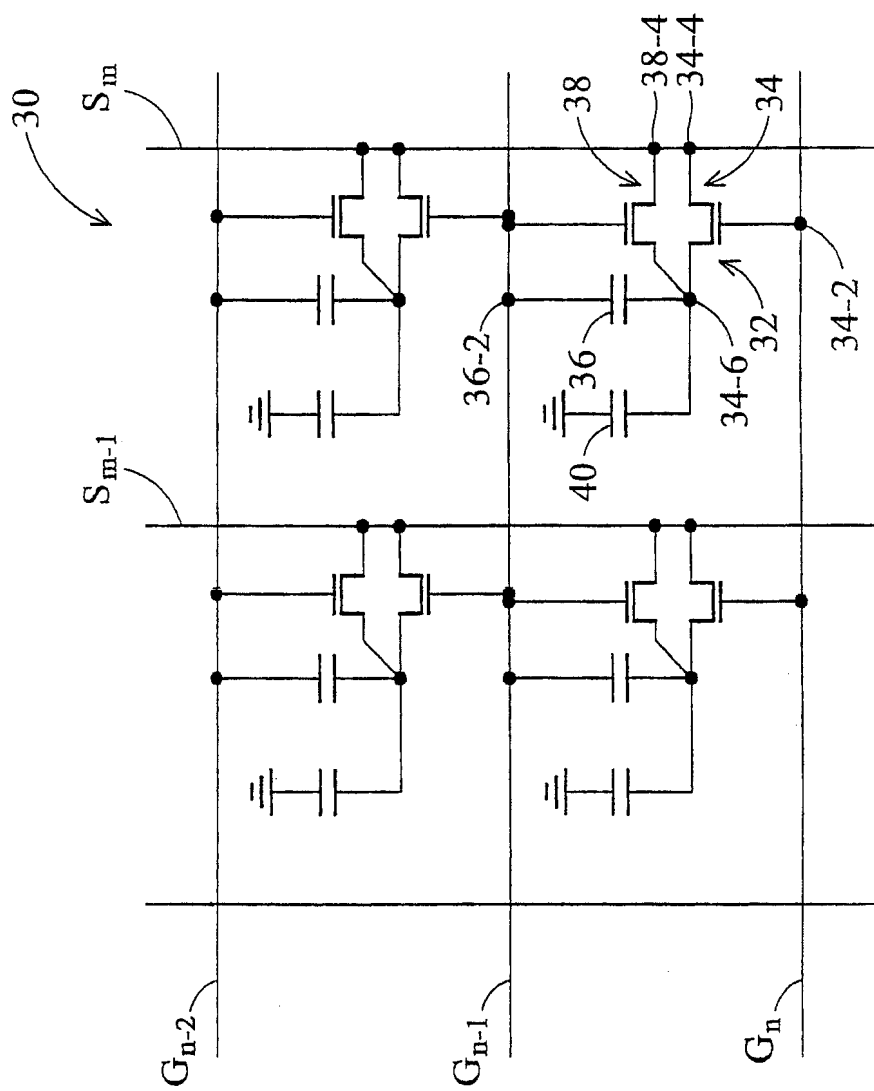


图 2A

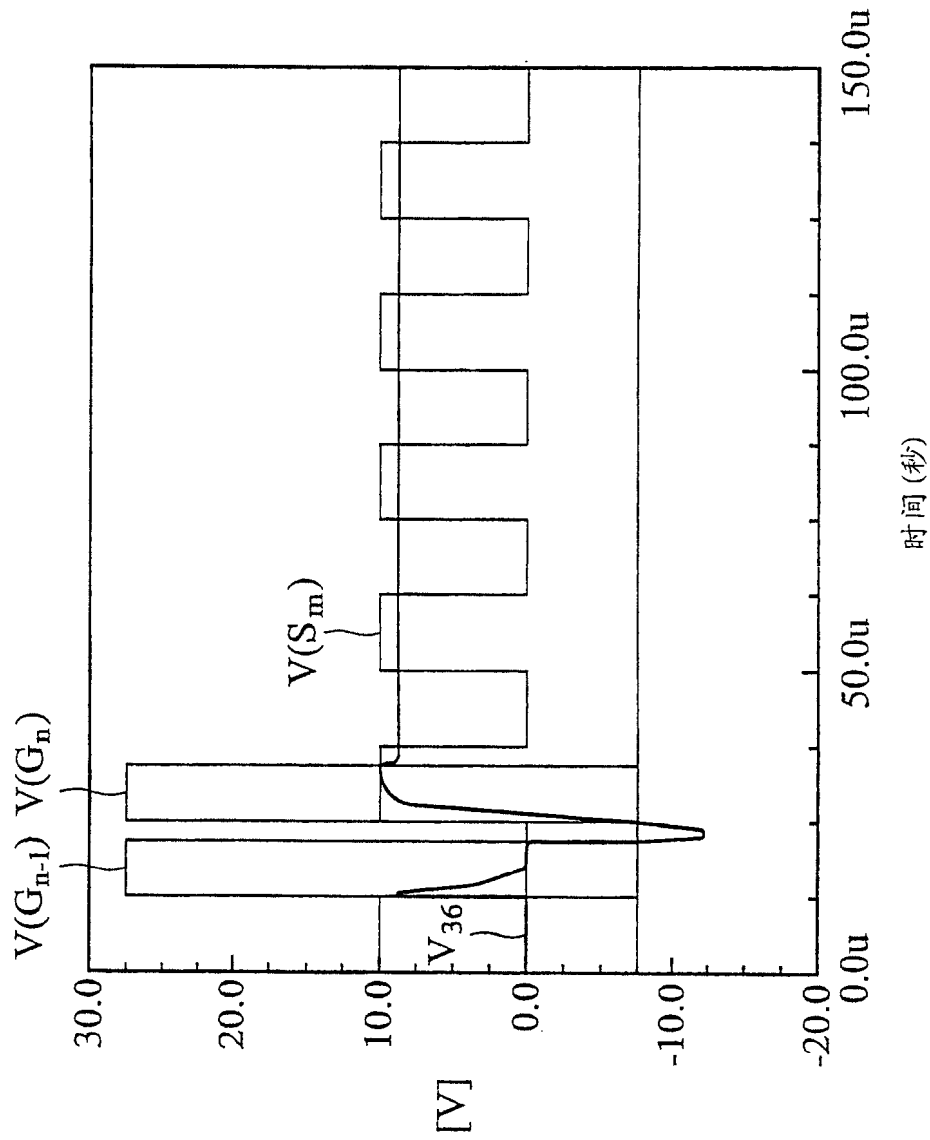


图 2B

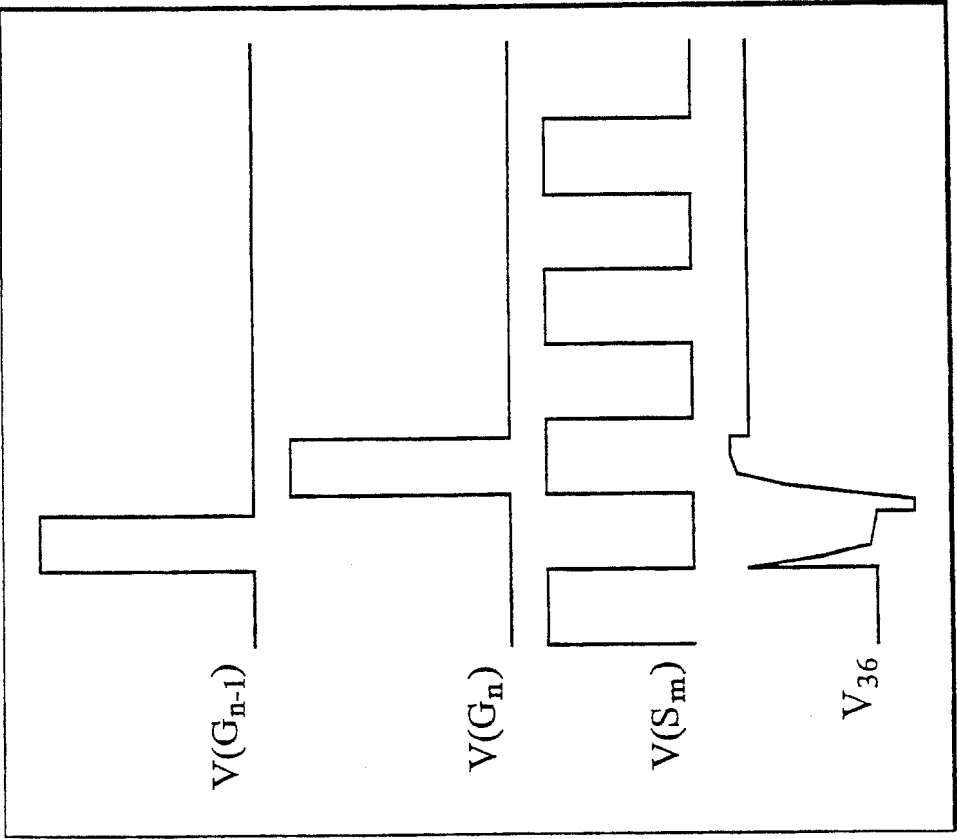


图 2C

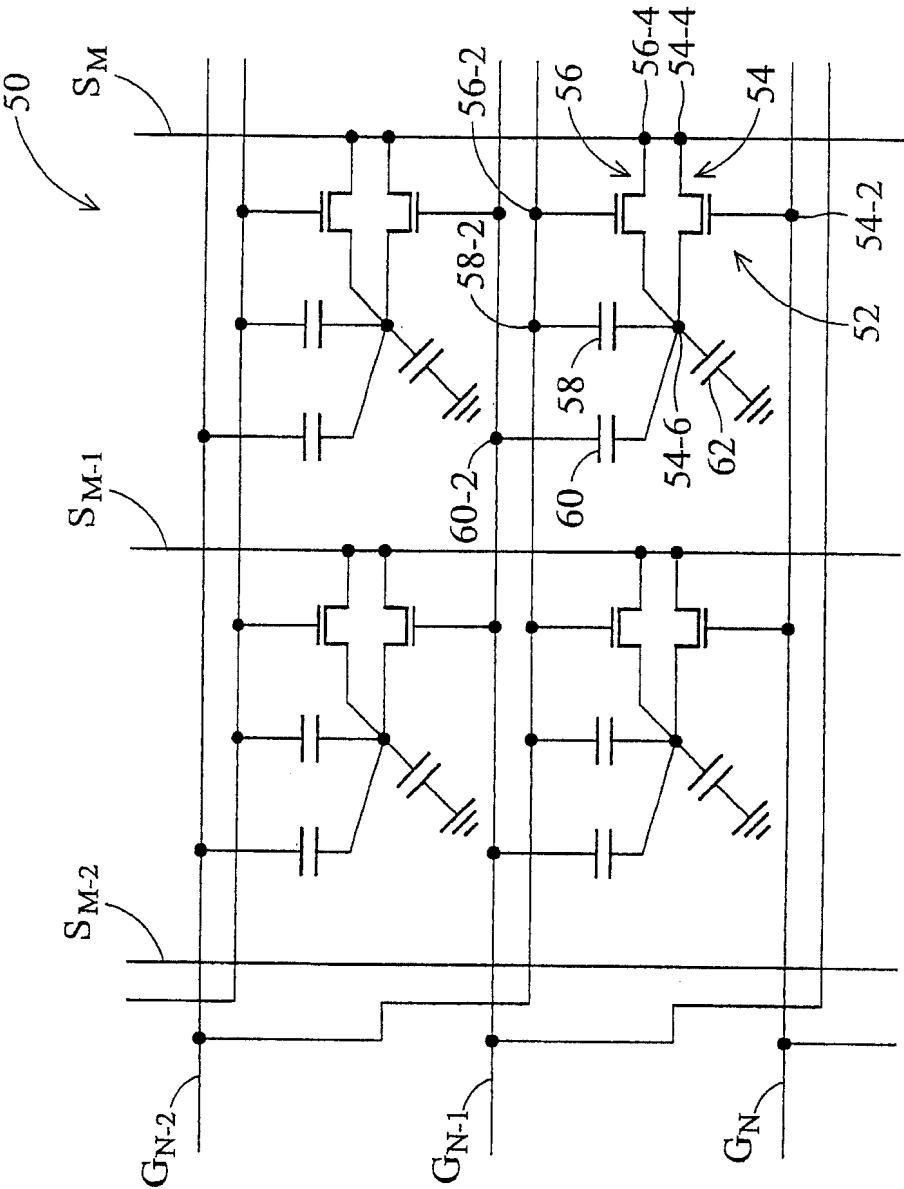


图 3A

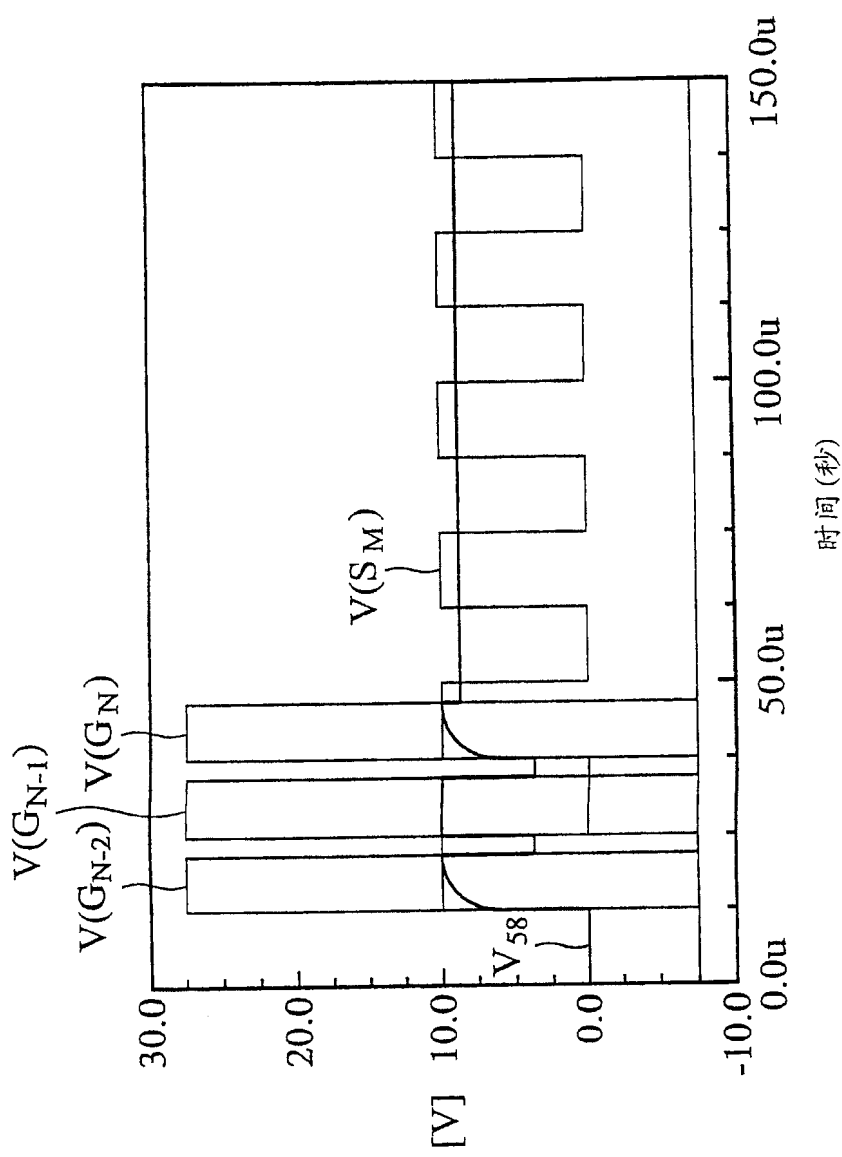


图 3B

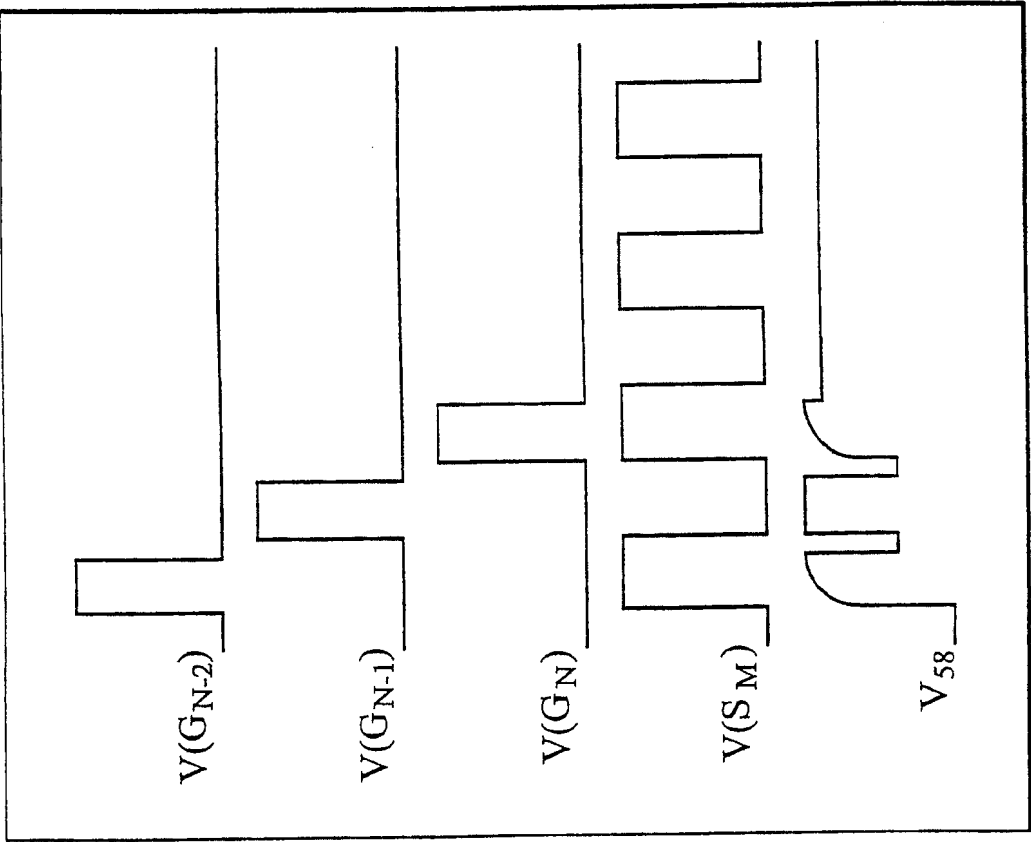


图 3C

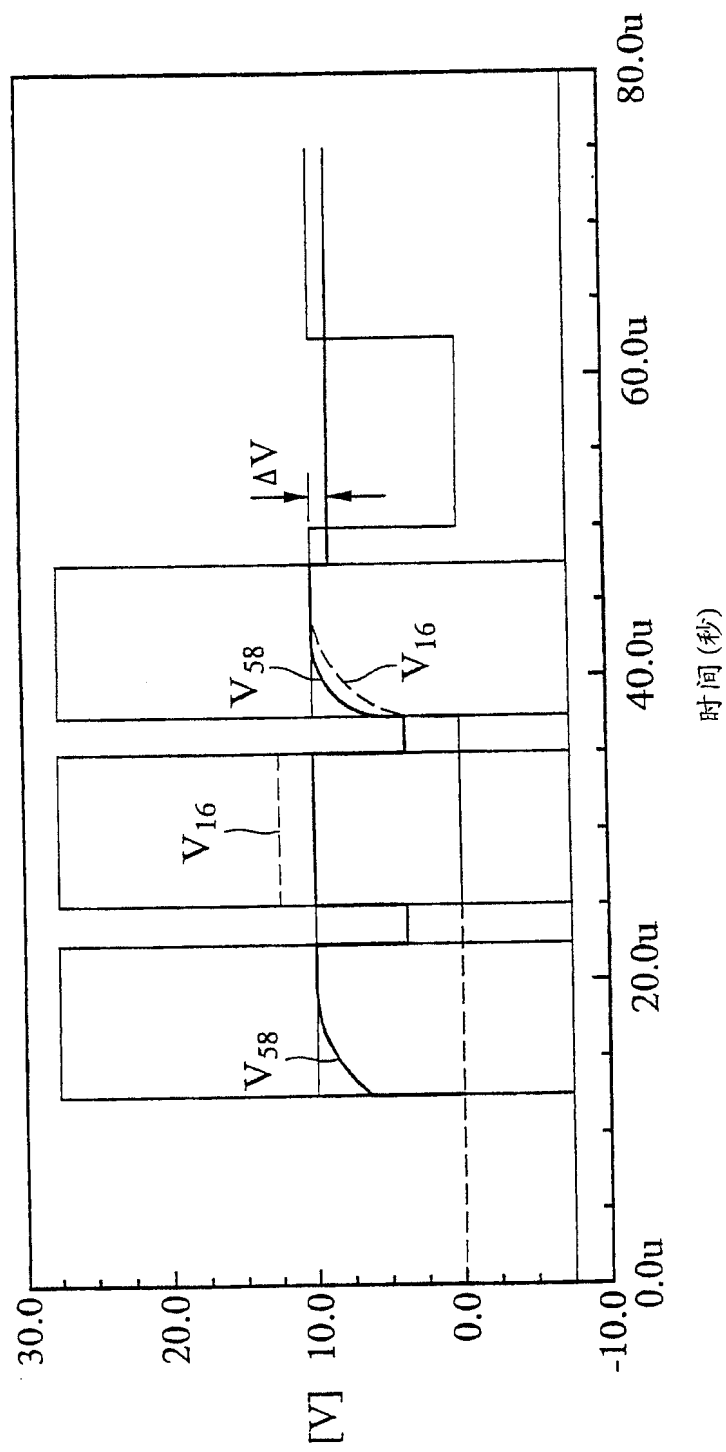


图 4

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	CN100353220C	公开(公告)日	2007-12-05
申请号	CN200410075241.9	申请日	2004-09-13
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	陈晶川		
发明人	陈晶川		
IPC分类号	G02F1/133 G02F1/136 G09G3/36 G02F1/1368 G02F1/1362 G09G3/20		
CPC分类号	G09G2320/0247 G09G2300/0842 G09G3/3659 G02F1/13624 G02F2001/13606		
审查员(译)	刘博		
优先权	10/785099 2004-02-25 US		
其他公开文献	CN1624536A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置，其包括彼此平行的多条栅极线、彼此平行的多条源极线以及显示阵列。多条源极线且与多条栅极线形成垂直。显示阵列具有多个显示单元，且排列成多行及多列，且每一该显示单元对应一组交错的第N栅极线及第M源极线。此外，每一显示单元包括由一第(N-2)栅极线所驱动的第一晶体管以及由第N栅极线所驱动的第二晶体管。

