

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公开说明书

[21] 申请号 200510113335.5

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

[43] 公开日 2006年4月12日

[11] 公开号 CN 1758321A

[22] 申请日 2005.9.29

[21] 申请号 200510113335.5

[30] 优先权

[32] 2004.10.5 [33] JP [31] 292419/2004

[71] 申请人 阿尔卑斯电气株式会社

地址 日本东京都

[72] 发明人 藤由達巳

[74] 专利代理机构 永新专利商标代理有限公司

代理人 黄剑锋

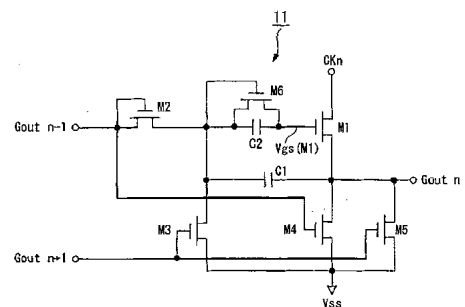
权利要求书 1 页 说明书 7 页 附图 4 页

[54] 发明名称

液晶显示装置的驱动电路

[57] 摘要

本发明所要解决的问题是实现一种在构成驱动液晶显示装置的栅极驱动器的移位寄存器具有的寄存器电路内的输出晶体管中，可以防止阈值电压的偏移的液晶显示装置的驱动电路。其解决方案是晶体管(M6)和电容器(C2)的组在输出晶体管(M1)的关断期间中，将向驱动液晶显示装置的输出晶体管(M1)的栅极施加的电压降低为负偏置电压。



- 1、 一种液晶显示装置的驱动电路，其特征在于：
具备移位寄存器，该移位寄存器具有多级连接的多个寄存器电路；
所述寄存器电路具有：
输出寄存器，其驱动液晶显示装置；
电压控制电路，其控制向所述输出晶体管的栅极施加的电压；
所述电压控制电路在所述输出晶体管的关断期间，向所述输出晶体管的栅极施加负偏置电压。
- 2、 根据权利要求1所述的液晶显示装置的驱动电路，其特征在于，
所述寄存器电路还具有电压产生电路，其产生用于通过前级的寄存器电路的输出脉冲来使所述输出晶体管导通的正的电压，并通过后级的寄存器电路的输出脉冲使所述正的电压成为使所述输出晶体管关断的电压；
所述电压控制电路具有电压降低单元，其使从所述电压产生电路供给的电压仅降低预定值，并施加到所述输出晶体管的栅极上。
- 3、 根据权利要求2所述的液晶显示装置的驱动电路，其特征在于，
所述电压降低单元是由电压降低用晶体管和在所述电压降低用晶体管的源极及漏极之间设置的电容器的组合构成的。
- 4、 根据权利要求1所述的液晶显示装置的驱动电路，其特征在于，
所述寄存器电路还具有电压产生电路，其产生用于通过前级的寄存器电路的输出脉冲来使所述输出晶体管导通的正的电压，并通过后级的寄存器电路的输出脉冲使所述正的电压成为关断所述输出晶体管的电压；
所述电压控制电路具有偏置电压产生单元，其通过后级的输出脉冲，而开始产生所述负的偏置电压。
- 5、 根据权利要求1—4的任一项所述的液晶显示装置的驱动电路，
其特征在于，使用非晶硅来形成所述输出晶体管。

液晶显示装置的驱动电路

技术领域

本发明涉及液晶显示装置的驱动电路。

背景技术

作为与现有的液晶显示装置的驱动电路有关的技术，例如，已知有专利文献 1 中所记载的技术。在该专利文献 1 中记载的现有技术中，通过具有多级连接的多个寄存器电路的移位寄存器来构成驱动液晶显示装置的栅极驱动器。并且，在该一级的寄存器电路中，通过前级的寄存器电路的输出脉冲，输入晶体管·开关导通，并通过充电与输出晶体管的栅极关联的电容器，而确保用于导通该输出晶体管的充分的正的栅极电压 V_{gs} 。接着，通过下级的寄存器电路的输出脉冲来导通钳位·晶体管来放电该电容器，而确保输出晶体管不导通的正的栅极电压 V_{gs} 。

【专利文献 1】日本专利公开平 8-87897 号公报（第 4-5 页、图 3）

但是，在上述的现有技术中，输出晶体管通过本身的栅极电压 V_{gs} 而受到应力（stress），阈值电压 V_{th} 偏移，由于该阈值电压 V_{th} 进行偏移，有不能充分实现作为开关的功能的情况。例如，在使用非晶硅（Amorphous silicon）（a-Si）来形成液晶显示装置的有源矩阵基板上的 TFT（Thin Film Transistor：薄膜晶体管）、并通过该 TFT 将栅极驱动器内置在有源矩阵基板上的情况下，产生了上述的阈值电压偏移的问题。a-Si 作为低价的工艺而令人瞩目，解决上述的阈值电压偏移的问题而改善液晶显示装置的动作寿命成为重要的课题。

发明内容

本发明是考虑了这些情况而作出的，其目的是提供一种液晶显示装置的驱动电路，在构成驱动液晶显示装置的栅极驱动器的移位寄存器具有的寄存器电路内的输出晶体管中，可以防止阈值电压的偏移。

为了解决上述问题，本发明的液晶显示装置的驱动电路，其特征在于，具备移位寄存器，该移位寄存器具有多级连接的多个晶体管电路，所述寄存器电路具有驱动液晶显示装置的输出晶体管和向所述输出晶体管的栅极施加的电压的电压控制电路，所述电压控制电路在所述输出晶体管的关断期间中，将负偏置电压施加到所述输出晶体管的栅极。

根据该结构，由于能够设置向输出晶体管的栅极施加相对源极、漏极为负的偏置电压的期间，所以可以用通过负的栅极电压所产生的负的偏移量来抵消通过用于导通输出晶体管的正的栅极电压所产生的正的偏移量。

本发明的液晶显示装置的驱动电路中，其特征在于，所述寄存器电路还具有电压产生电路，其产生通过前级的寄存器电路的输出脉冲来导通所述输出晶体管的正的电压，通过后级的寄存器电路的输出脉冲使所述正的电压成为使所述输出晶体管关断的电压；所述电压控制电路具有电压降低单元，其使从所述电压产生电路供给的电压仅降低预定值，并施加到所述输出晶体管的栅极上。

根据该结构，通过降低使输出晶体管导通关断的电压，而可以产生负的偏置电压。

本发明的液晶显示装置的驱动电路中，其特征在于，所述电压降低单元是由电压降低用晶体管和在所述电压降低用晶体管的源极及漏极之间设置的电容器的组合构成的。

根据该结构，通过利用晶体管的阈值电压，而可以通过简单的结构来实现电压降低单元。

本发明的液晶显示装置的驱动电路中，其特征在于，所述寄存器电路

还具有电压产生电路，其产生通过前级的寄存器电路的输出脉冲来导通所述输出晶体管用的正的电压，并通过后级的寄存器电路的输出脉冲使所述正的电压成为关断所述输出晶体管的电压；所述电压控制电路具有偏置电压产生单元，其通过后级的输出脉冲，开始产生所述负的偏置电压。

根据该结构，通过使用后级的输出脉冲，可以在输出晶体管的关断期间中开始负的偏置电压的产生。

本发明的液晶显示装置的驱动电路中，其特征在于，使用非晶硅来形成所述输出晶体管。

根据该结构，解决了使用非晶硅（a-Si）来形成液晶显示装置的有源矩阵基板上的 TFT、并通过该 TFT 在有源矩阵基板上内置栅极驱动器时产生的阈值电压偏移的问题，可以实现动作寿命的改善。

附图说明

图 1 是表示本发明的各实施方式的移位寄存器 10 的结构的框图；

图 2 是表示本发明的第一实施方式的寄存器电路 11 的内部结构的框图；

图 3 是用于说明图 2 所示的寄存器电路 11 的动作的时序图；

图 4 是表示本发明的第一实施方式的寄存器电路 11 的其他内部结构的框图；

图 5 是表示本发明的第二实施方式的寄存器电路 11 的内部结构的框图；

图 6 是用于说明图 5 所示的寄存器电路 11 的动作的时序图。

具体实施方式

下面，参照附图来依次说明本发明的各实施方式。

图 1 是表示本发明的各实施方式的移位寄存器 10 的结构的框图。该移

位寄存器 10 构成驱动液晶显示装置的栅极驱动器。该栅极驱动器通过液晶显示装置的有源矩阵基板上的 TFT 而内置在有源矩阵基板上。进而，使用 a-Si 来形成该有源矩阵基板上的 TFT。

如图 1 所示，移位寄存器 10 具有多个寄存器电路 11，多级连接了这多个寄存器电路 11。从图中未示的时钟产生电路向移位寄存器 10 输入起始脉冲 STP 和时钟 CK1、CK2。

起始脉冲 STP 和时钟 CK1、CK2 具有图 3 所示的波形。起始脉冲 STP 是从图 1 的一级（初级）的寄存器电路 1_11 开始输出输出脉冲 Gout1 用的信号，而向寄存器电路 1_11 输入。时钟 CK1、CK2 是二相时钟，是将数据依次传送到后级的寄存器电路 11 用的信号。时钟 CK1 输入到奇数级的寄存器电路 11 中。时钟 CK2 输入到偶数级的寄存器电路 11 中。

各寄存器电路 11 的输出脉冲 Gout1、Gout2、Gout3、Gout4...是作为栅极驱动器的输出信号。这些输出脉冲依次驱动对应于液晶显示装置的有源矩阵基板上的各像素的 TFT。

【第一实施方式】

图 2 是表示本发明的第一实施方式的寄存器电路 11 的内部结构的框图。该图 2 中表示移位寄存器 10 的第 n 级的寄存器电路 11。图 3 是用于说明图 2 所示的寄存器电路 11 的动作用的时序图。之后，边参照图 3 的时序图，边举第二级的寄存器电路 2_11 为例来说明寄存器电路 11 的结构和动作。

图 2 中，首先，若作为前级的第一级的寄存器电路 1_11 的输出脉冲 Gout1 被输入到寄存器电路 2_11 (T1 时刻)，则寄存器 M2 和 M4 导通，在电容器 C1 的两个电极之间产生 [(Gout1 的波峰值) - (M2 的阈值电压)] 的电压差。这时，晶体管 M6 导通，在电容器 C2 的两个电极之间产生晶体管 M6 的顺方向的阈值电压的电位差。由此，输出晶体管 M1 的栅极电压 Vgs (M1) 为

$$V_{gs} (M1) = (Gout1 \text{ 的波峰值}) - (M2 \text{ 的阈值电压}) - (M6 \text{ 的阈值电压})$$

电压)。

这时的输出晶体管 M1 的栅极电压 $V_{gs}(M1)$ 作为用于使输出晶体管 M1 产生输出脉冲 G_{out2} 所需的电流流过的充分的电压来进行确保。进行时钟 CK1、CK2 的波峰值的设置，从而使其满足该条件。

接着，若输入时钟 CK2 (T2 时刻)，则由于输出晶体管 M1 导通，所以该时钟 CK2 的波形仍作为输出脉冲 G_{out2} 出现。由此，由于保持了电容器 C1 的两个电极间的电位差，所以电容器 C1 的晶体管 M2 侧的电极升高时钟 CK2 的波峰值的电位。接着，通过时钟 CK2 的波形的下降沿 (T2' 时刻)，仍保持了电容器 C1 的两个电极间的电位差的输出脉冲 G_{out2} 的波形也下降。

接着，若输入作为后级的第三级的寄存器电路 3_11 的输出脉冲 G_{out3} (T3 时刻)，则晶体管 M3 和 M5 导通，电容器 C1 的两个电极间的电位复位为接地电位 V_{ss} 。这时，电容器 C2 的两个电极间由于成为基于晶体管 M6 的二极管连接的反向电位，所以切断，仍保持了该电容器 C2 的两个电极间的电位差。

由此，输出晶体管 M1 的栅极电极 $V_{gs}(M1)$ 成为比接地电位 V_{ss} 还低晶体管 M6 的顺方向的阈值电压的电位差的电位。即，向输出晶体管 M1 的栅极施加了相对源极、漏极为负的偏置电压。该状态持续到下一脉冲输出动作的开始时刻 (输出脉冲 G_{out1} 的输入时刻 (T1 时刻))。即，在输出晶体管 M1 的关断期间，向输出晶体管 M1 的栅极持续施加相对源极、漏极为负的偏置电压。由此，对于输出晶体管 M1 的阈值电压，用通过该负的栅极电压所产生的负的偏移量来抵消通过正的栅极电压所产生的正的偏移量。

这样，根据第一实施方式，由于可以设置向输出晶体管 M1 的栅极施加相对源极、漏极为负偏置电压的期间，所以可以用通过负的栅极电压所产生的负的偏移量来抵消通过用于导通输出晶体管 M1 的正的栅极电压所产生的正的偏移量。由此，可以大幅度抑制输出晶体管 M1 的阈值电压的偏移，

可以改善移位寄存器 10 的动作寿命。其结果，改善了液晶显示装置的动作寿命。

另外，在实际的驱动状态中，由于向输出晶体管 M1 的栅极施加的电压的正/负的占空比为“正：负=1：100 以上”，所以即使负的电平为 1~2V 左右也可充分得到效果。

另外，在想要进一步抑制输出晶体管 M1 的阈值电压的偏移的情况下，也可增大负偏置电压。具体地，如图 4 所示，通过将晶体管 M7（电压降低用晶体管）和电容器 C3 的组串联连接插入到晶体管 M6（电压降低用晶体管）和电容器 C2 的组，可以增大负偏置电压。另外，通过根据需要来增减该晶体管和电容器的组，可以控制输出晶体管 M1 的阈值电压的偏移的抑制能力。这时，虽然输出晶体管 M1 的栅极电压 $V_{gs}(M1)$ 根据该晶体管和电容器的组数降低，但是通过改变时钟 CK1、CK2 的波峰值、或改变输出晶体管 M1 的 W/L，可以将栅极电压 $V_{gs}(M1)$ 调整为需要的电压。

【第二实施方式】

图 5 是表示本发明的第二实施方式的寄存器电路 11 的内部结构的框图。在该图 5 中表示了移位寄存器 10 的第 n 级的寄存器电路 11。图 6 是用于说明图 5 所示的寄存器电路 11 的动作的时序图。之后，边参照图 6 的时序图，边举第二级的寄存器电路 2_11 为例来说明寄存器电路 11 的结构和动作。

在第二实施方式中，如图 5 所示，通过将电容器 C2 和晶体管 M6 串联连接到与输出晶体管 M1 的栅极相连的节点上，而向输出晶体管 M1 的栅极施加负偏置电压。

在晶体管 M6 中，与和电容器 C2 相连的端子反侧的端子设置为高电平的电压 V_{gh} 。例如，设置为时钟 CK1、CK2 的高电平的电压。

另外，由于到输出晶体管 M1 的输出脉冲 G_{out2} 被输出之前（T2 时刻）的动作与上述的第一实施方式相同，所以这里省略其说明。

若将作为后级的第三级的寄存器电路 3_11 的输出脉冲 G_{out3} 输入到寄存器电路 2_11 中 ($T3$ 时刻), 则晶体管 $M3$ 导通, 输出晶体管 $M1$ 的栅极电压 $V_{gs}(M1)$ 被钳位为接地电压 V_{ss} 。这时, 由于晶体管 $M6$ 也导通, 所以电容器 $C2$ 的两个电极之间产生了 [电压 $V_{gh} - (M6 \text{ 的阈值电压})$] 的电位差。

接着, 若寄存器电路 3_11 的输出脉冲 G_{out3} 的波形降低, 则晶体管 $M6$ 关断。接着, 若输入第四级的寄存器电路 4_11 的输出脉冲 G_{out4} ($T4$ 时刻), 则晶体管 $M7$ 导通, 并通过在电容器 $C2$ 中贮存的电荷, 将输出晶体管 $M1$ 的栅极电压 $V_{gs}(M1)$ 钳位为负电位。通过晶体管 $M2$ 、 $M3$ 变为关断的阈值电压 $V_{th}(M2、M3)$ 来限制该负电位。该状态持续到下一脉冲输出动作的开始时刻 (输出脉冲 G_{out1} 的输入时刻 ($T1$ 时刻))。即, 在输出晶体管 $M1$ 的关断期间中, 向输出晶体管 $M1$ 的栅极持续施加相对源极、漏极为负的偏置电压。由此, 对于输出晶体管 $M1$ 的阈值电压, 用通过该负的栅极电压所产生的负的偏移量来抵消通过正的栅极电压所产生的正的偏移量。

这样, 根据第二实施方式, 由于设置了向输出晶体管 $M1$ 的栅极施加相对源极、漏极为负偏置电压的期间, 所以可以用通过负的栅极电压所产生的负的偏移量来抵消通过用于导通输出晶体管 $M1$ 的正的栅极电压所产生的正的偏移量。由此, 与第一实施方式相同, 可以大幅度抑制输出晶体管 $M1$ 的阈值电压的偏移, 可以改善移位寄存器 10 的动作寿命。其结果, 改善了液晶显示装置的动作寿命。

以上, 虽然参照附图详细描述了本发明的实施方式, 但是具体的结构并不限于该实施方式, 还包含不脱离本发明的精神的范围的设计改变等。

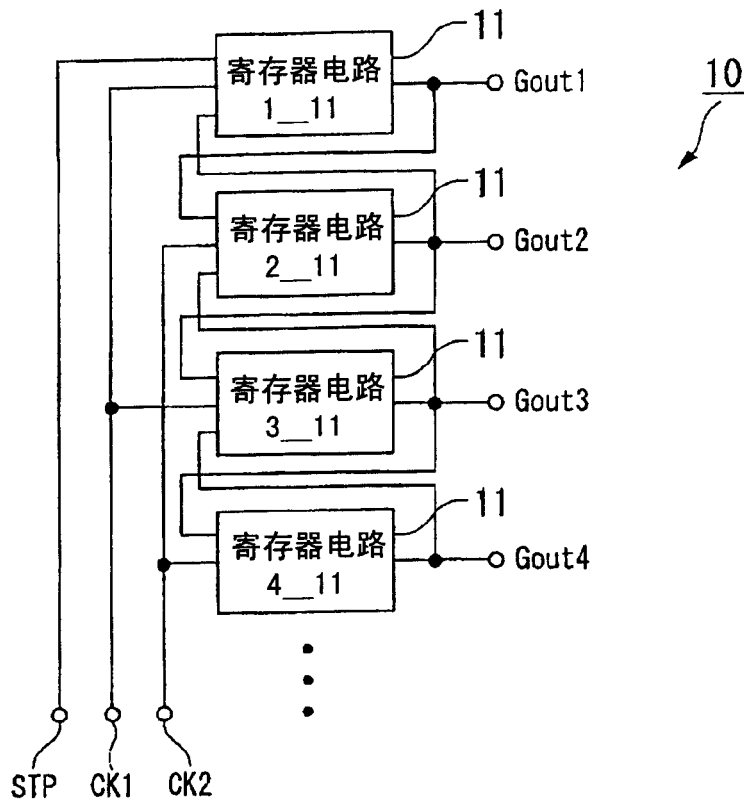


图1

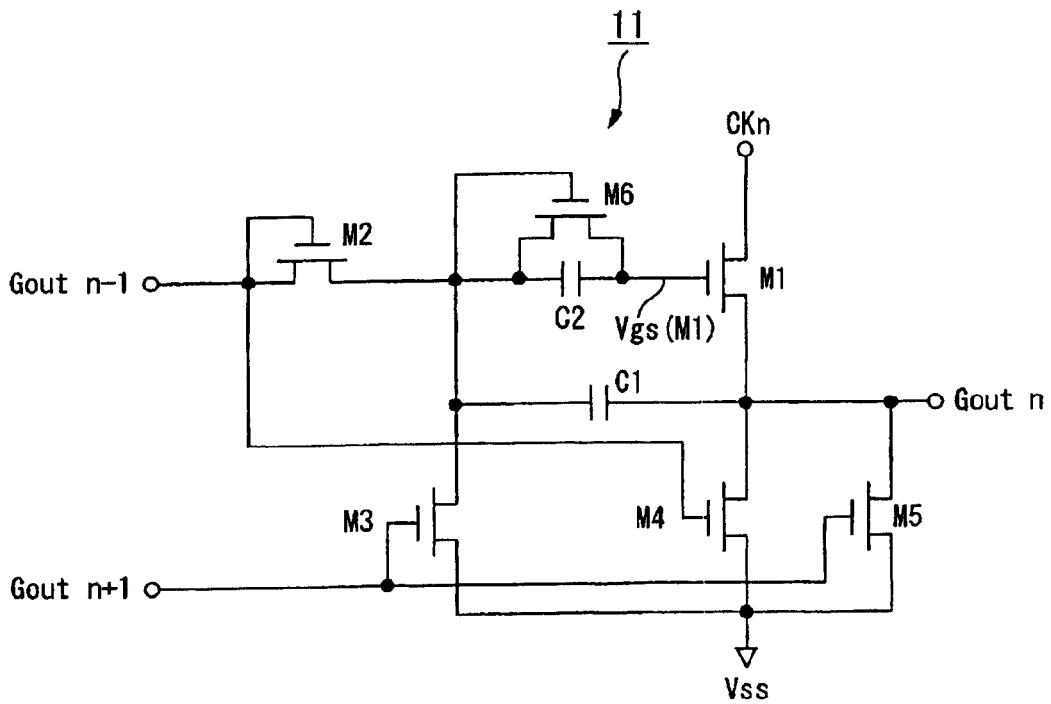


图2

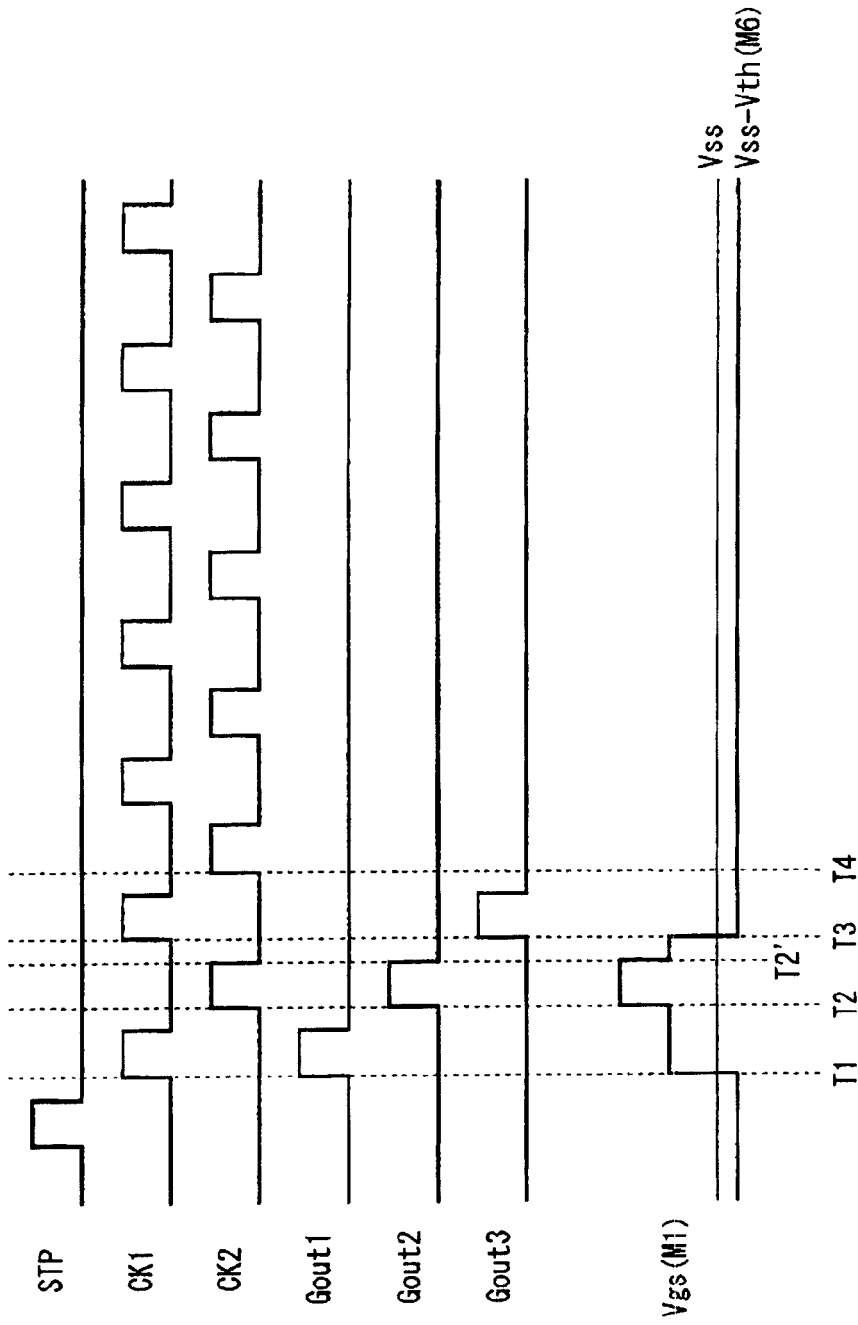


图3

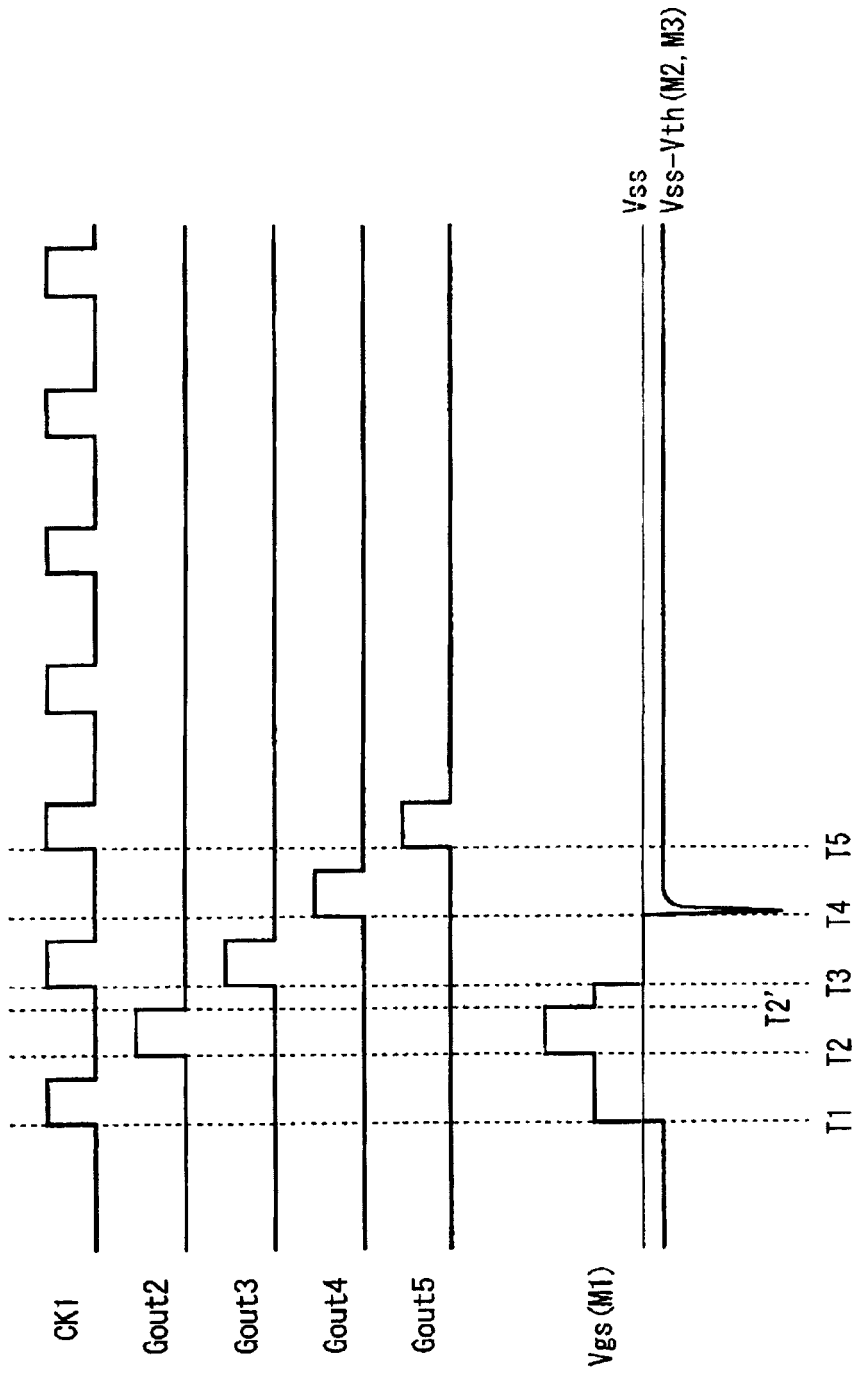


图6

专利名称(译)	液晶显示装置的驱动电路		
公开(公告)号	CN1758321A	公开(公告)日	2006-04-12
申请号	CN200510113335.5	申请日	2005-09-29
[标]申请(专利权)人(译)	阿尔卑斯电气株式会社		
申请(专利权)人(译)	阿尔卑斯电气株式会社		
当前申请(专利权)人(译)	阿尔卑斯电气株式会社		
[标]发明人	藤由達巳		
发明人	藤由達巳		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3677 G09G2310/0286 G11C19/184		
代理人(译)	黄剑锋		
优先权	2004292419 2004-10-05 JP		
外部链接	Espacenet SIPO		

摘要(译)

本发明所要解决的问题是实现一种在构成驱动液晶显示装置的栅极驱动器的移位寄存器具有的输出晶体管中，可以防止阈值电压的偏移的液晶显示装置的驱动电路。其解决方案是晶体管(M6)和电容器(C2)的组在输出晶体管(M1)的关断期间中，将向驱动液晶显示装置的输出晶体管(M1)的栅极施加的电压降低为负偏置电压。

