



(12) 发明专利

(10) 授权公告号 CN 101644867 B

(45) 授权公告日 2011. 05. 18

(21) 申请号 200910195084. 8

CN 1282886 A, 2001. 02. 07, 全文.

(22) 申请日 2009. 09. 03

US 2007147573 A1, 2007. 06. 28, 全文.

US 2007248204 A1, 2007. 10. 25, 全文.

(73) 专利权人 上海广电光电子有限公司

地址 200233 上海市徐汇区宜山路 757 号三
楼

审查员 崔双魁

(72) 发明人 黄秋平

(74) 专利代理机构 上海申汇专利代理有限公司

31001

代理人 白璧华

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

(56) 对比文件

JP 2004078172 A, 2004. 03. 11, 全文.

US 2009051639 A1, 2009. 02. 26, 全文.

JP 2006260621 A, 2006. 09. 28, 全文.

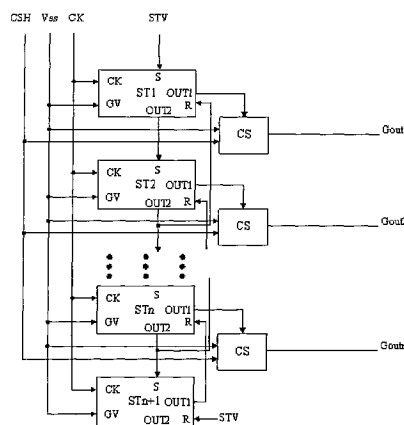
权利要求书 1 页 说明书 3 页 附图 6 页

(54) 发明名称

液晶显示器的栅极线驱动装置

(57) 摘要

本发明涉及一种液晶显示器的栅极线驱动装置,包括多个移位寄存器,每个移位寄存器包括时钟输入端子、电压端子、置位端子、复位端子、进位端子和输出端子;所述多个移位寄存器依次串连在一起,每个移位寄存器包括电荷共享器件,所述移位寄存器的输出端子通过电荷共享器件和当前行栅极线相连,每个移位寄存器的电荷共享器件依次导通,当所述移位寄存器的输出端子为高电平时,所述电荷共享器件处于导通状态,导通时间小于等于高电平持续时间。本发明提供的液晶显示器的栅极线驱动装置,能够输出可调的削角驱动信号,解决电容耦合与 RC 延迟引起的面板显示质量下降问题。



1. 一种液晶显示器的栅极线驱动装置,包括:

多个移位寄存器,每个移位寄存器包括时钟输入端子、电压端子、置位端子、复位端子、进位端子和输出端子;

所述多个移位寄存器依次串连在一起,其中,第一行移位寄存器的置位端子与初始脉冲相连,其余移位寄存器的置位端子与上一行移位寄存器的进位端子相连,每个移位寄存器的复位端子与下一行移位寄存器的进位端子相连;

每个移位寄存器的时钟输入端子和时钟信号线相连,电压端子和直流参考电压信号线相连,输出端子和当前行栅极线相连,每个移位寄存器依次移位输出栅极线驱动信号;

其特征在于,所述驱动装置还包括多个电荷共享器件,以及共享控制信号,所述共享控制信号通过时钟控制电路得到,其脉冲宽度由计数单元控制在时钟电路中调整,从而根据需要调整削角宽度;所述移位寄存器的输出端子通过电荷共享器件和当前行栅极线相连,多个电荷共享器件依次导通,当所述移位寄存器的输出端子为高电平时,所述电荷共享器件处于导通状态,导通时间小于等于高电平持续时间。

2. 根据权利要求1所述的液晶显示器的栅极线驱动装置,其特征在于,所述电荷共享器件为 TFT 器件,所述 TFT 器件包括栅极,源极和漏极,所述 TFT 器件的栅极和共享控制信号线相连,源极和直流参考电压信号线相连,漏极和所述移位寄存器的输出端子及当前行栅极线相连。

3. 根据权利要求2所述的液晶显示器的栅极线驱动装置,其特征在于,所述共享控制信号线和电荷共享电压信号线上的信号相反。

液晶显示器的栅极线驱动装置

技术领域

[0001] 本发明涉及一种液晶显示器的栅极线驱动装置,特别是涉及一种改善栅极线驱动信号的液晶显示器的栅极线驱动装置。

背景技术

[0002] 随着非晶硅技术的发展,将栅极驱动器嵌入到液晶面板中的技术已经得到广泛研究。使用该种结构,可以节省栅极驱动 IC,免去模组组装工序,极大的降低了液晶显示屏的成本。

[0003] 图 1 为现有技术的栅极驱动器框图,请参见图 1,现有栅极驱动器包括多个级 ST1、ST2、...、STn+1,以级联方式相互连接,顺序输出栅极信号 Gout1、Gout2、...、Goutn+1。时钟信号 CK 和栅极直流参考电压 Vss 连接到每一行移位寄存器。每级移位寄存器包括时钟端子 CK、电源电压端子 GV、复位端子 R、置位端子 S、栅极输出端子 OUT1 和进位输出端子 OUT2。

[0004] 第一移位寄存器 ST1 的置位端子 S 输入起始脉冲 STV,其余移位寄存器 ST2 至 STn 的置位端子 S 与前一个移位寄存器的进位输出端子 OUT2 相连。栅极输出端子 OUT1 输出栅极扫描信号到各级栅极线,同时连接到上一行的复位端子 R,输入复位信号。STn+1 为 dummy 移位寄存器,不输出信号到栅极线,主要给上一行 STn 提供复位信号,同时输入起始脉冲 STV 作为 STn+1 的复位信号。

[0005] 在时钟信号的控制下,起始脉冲信号 STV 触发第一移位寄存器 ST1,后者移位后输出 Gout1,同时通过 OUT2 输出进位信号触发第二移位寄存器 ST2,ST2 移位输出 Gout2,同时通过 OUT2 输出进位信号触发第三移位寄存器 ST3 以及输入复位信号至第一移位寄存器到 ST1, ..., 各级移位寄存器依次移位输出栅极扫描信号,如图 2 所示。

[0006] 上述时钟信号等输入信号都是以方波形式实现,得到的输出信号也为方波信号,随着面板尺寸加大,信号延迟(RC delay)现象越来越严重,同时面板的电容耦合效应也不可忽视,因而引起面板显示质量下降。

发明内容

[0007] 本发明所要解决的技术问题是提供一种栅极线驱动装置,能够输出可调的削角驱动信号,解决电容耦合与 RC 延迟引起的面板显示质量下降问题。

[0008] 本发明为解决上述技术问题而采用的技术方案是提供一种栅极线驱动装置,包括多个移位寄存器,每个移位寄存器包括时钟输入端子、电压端子、置位端子、复位端子、进位端子和输出端子;

[0009] 所述多个移位寄存器依次串连在一起,其中,第一行移位寄存器的置位端子与初始脉冲相连,其余移位寄存器的置位端子与上一行移位寄存器的进位端子相连,每个移位寄存器的复位端子与下一行移位寄存器的进位端子相连;

[0010] 每个移位寄存器的时钟输入端子和时钟信号线相连,电压端子和直流参考电压信号线相连,输出端子和当前行栅极线相连,每个移位寄存器依次移位输出栅极线驱动信

号；

[0011] 其中，每个移位寄存器包括电荷共享器件，所述移位寄存器的输出端子通过电荷共享器件和当前行栅极线相连，每个移位寄存器的电荷共享器件依次导通，当所述移位寄存器的输出端子为高电平时，所述电荷共享器件处于导通状态，导通时间小于等于高电平持续时间。

[0012] 上述的栅极线驱动装置，所述电荷共享器件为 TFT 器件，所述 TFT 器件包括栅极，源极和漏极，所述 TFT 器件的栅极和共享控制信号线相连，源极和直流参考电压信号线相连，漏极和所述移位寄存器的输出端子及当前行栅极线相连。

[0013] 上述的栅极线驱动装置，所述电荷共享器件为 TFT 器件，所述 TFT 器件包括栅极，源极和漏极，所述 TFT 器件的栅极和共享控制信号线相连，源极和电荷共享电压信号线相连，漏极和所述移位寄存器的输出端子及当前行栅极线相连，所述共享控制信号线和电荷共享电压信号线上的信号相反。

[0014] 本发明对比现有技术有如下的有益效果：本发明提供的栅极线驱动装置，通过电荷共享器件调节栅极线驱动信号，从而得到可调的削角驱动信号，解决电容耦合与 RC 延迟引起的面板显示质量下降问题。

附图说明

[0015] 图 1 是现有技术的栅极驱动器框图；

[0016] 图 2 是现有技术的栅极驱动器电压波形图；

[0017] 图 3 是本发明的栅极驱动器的框图；

[0018] 图 4 是本发明的电荷共享器件 (CS) 结构示意图；

[0019] 图 5 是图 3 的驱动电压波形图；

[0020] 图 6 是本发明的另一实施例的栅极驱动器的框图；

[0021] 图 7 是图 6 的驱动电压波形图。

具体实施方式

[0022] 下面结合附图及典型实施例对本发明作进一步说明。

[0023] 图 3 是本发明的栅极驱动器的框图。

[0024] 请参见图 3，本发明的栅极线驱动装置包括多个移位寄存器 ST1、ST2、…、ST_{n+1}，每个移位寄存器包括时钟输入端子 CK、电压端子 GV、置位端子 S、复位端子 R、进位端子 OUT1 和输出端子 OUT2。

[0025] 每个移位寄存器的时钟输入端子 CK 和时钟信号线相连，电压端子 GV 和直流参考电压信号线 V_{ss} 相连，输出端子 OUT1 和当前行栅极线 Gout_i 相连，i 为自然数；

[0026] 所述多个移位寄存器依次串连在一起，其中，第一行移位寄存器的置位端子与初始脉冲 STV 相连，其余移位寄存器的置位端子与上一行移位寄存器的进位端子相连；

[0027] 栅极驱动器包括多个级 ST1、ST2、…、ST_{n+1}，以级联方式相互连接，顺序输出栅极信号 Gout1、Gout2、…、Gout_{n+1}。时钟信号 CK 和直流参考电压 V_{ss} 连接到每一行移位寄存器。每级移位寄存器包括时钟端子 CK、电源电压端子 GV、复位端子 R、置位端子 S、栅极输出端子 OUT1 和进位输出端子 OUT2。

[0028] 第一移位寄存器 ST1 的置位端子 S 输入起始脉冲 STV, 其余移位寄存器 ST2 至 STn 的置位端子 S 与前一行移位寄存器的进位输出端子 OUT2 相连, OUT2 同时连接到上一行移位寄存器的复位端子 R, 输入复位信号。栅极输出端子 OUT1 信号到各级电荷共享装置 (CS), STn+1 为 dummy 移位寄存器, 不输出信号到栅极线, 主要给上一行移位寄存器 STn 提供复位信号, 同时输入起始脉冲 STV 作为 STn+1 的复位信号。

[0029] 现有技术中, 每个移位寄存器的复位端子 R 和下一行的移位寄存器的输出端子 OUT1 或进位端子 OUT2 相连, 本发明中由于对输出端子 OUT1 上的信号进行了削角信号调制, 为了不影响复位功能, 每个移位寄存器的复位端子 R 优选和下一行的移位寄存器的进位端子 OUT2 相连。

[0030] 本发明与现有技术相比, 增加了一个电荷共享装置 (CS), 以及一个电荷共享控制信号 (CSH)。其中, 电荷共享装置接入直流参考电压 V_{ss} 、电荷共享控制信号 CSH 和移位寄存器栅极输出信号, 经过电荷共享实现削角之后输出至栅极线。移位寄存器的复位信号接入下一行移位寄存器的输出信号 OUT2, 以保证器件稳定工作。

[0031] 图 4 是本发明的电荷共享器件 (CS) 结构示意图。

[0032] 请参见图 4, 本发明的电荷共享器件为一个 TFT, 连接输出信号 OUT1 和直流参考电压 V_{ss} , 通过共享控制信号 (CSH) 控制电荷的共享。

[0033] CSH 处于高电平时, TFT 打开, V_{ss} 输入到 OUT1, 在栅极高电平信号输出时, 拉低输出电压, 从而得到带削角的栅极电压 G_{out} , 栅极低电平输出时, 可保持栅极输出信号处于低电平, 过滤杂讯。

[0034] 其中, 共享控制信号 CSH 通过时钟控制电路得到, 其脉冲宽度可以由计数单元控制在时钟电路中调整, 从而可根据需要调整削角宽度。

[0035] 图 5 为本发明得到的输出波形图。如图示, 得到了带削角的输出信号, 通过共享控制信号 CSH 的控制, 可以调整削角的宽度。

[0036] 图 6 是本发明的另一实施例的栅极驱动器的框图; 图 7 是图 6 的驱动电压波形图。

[0037] 请参见图 6 和图 7, 该实施例与上一实施例的区别在于单独提供一个电荷共享电源电压 V_{SH} 取代原来的直流参考电压 V_{ss} 。CSH 处于高电平时, TFT 打开, 导通 V_{SH} 和 OUT1, 两者电荷共享, 从而得到带削角的栅极电压 G_{out} , 栅极低电平输出时, 可保持栅极输出信号处于低电平, 过滤杂讯。 V_{SH} 波形信号可以在时钟信号电路中设定, 从而可以有效的调整削角信号的状态。

[0038] 虽然本发明已以较佳实施例揭示如上, 然其并非用以限定本发明, 任何本领域技术人员, 在不脱离本发明的精神和范围内, 当可作些许的修改和完善, 因此本发明的保护范围当以权利要求书所界定的为准。

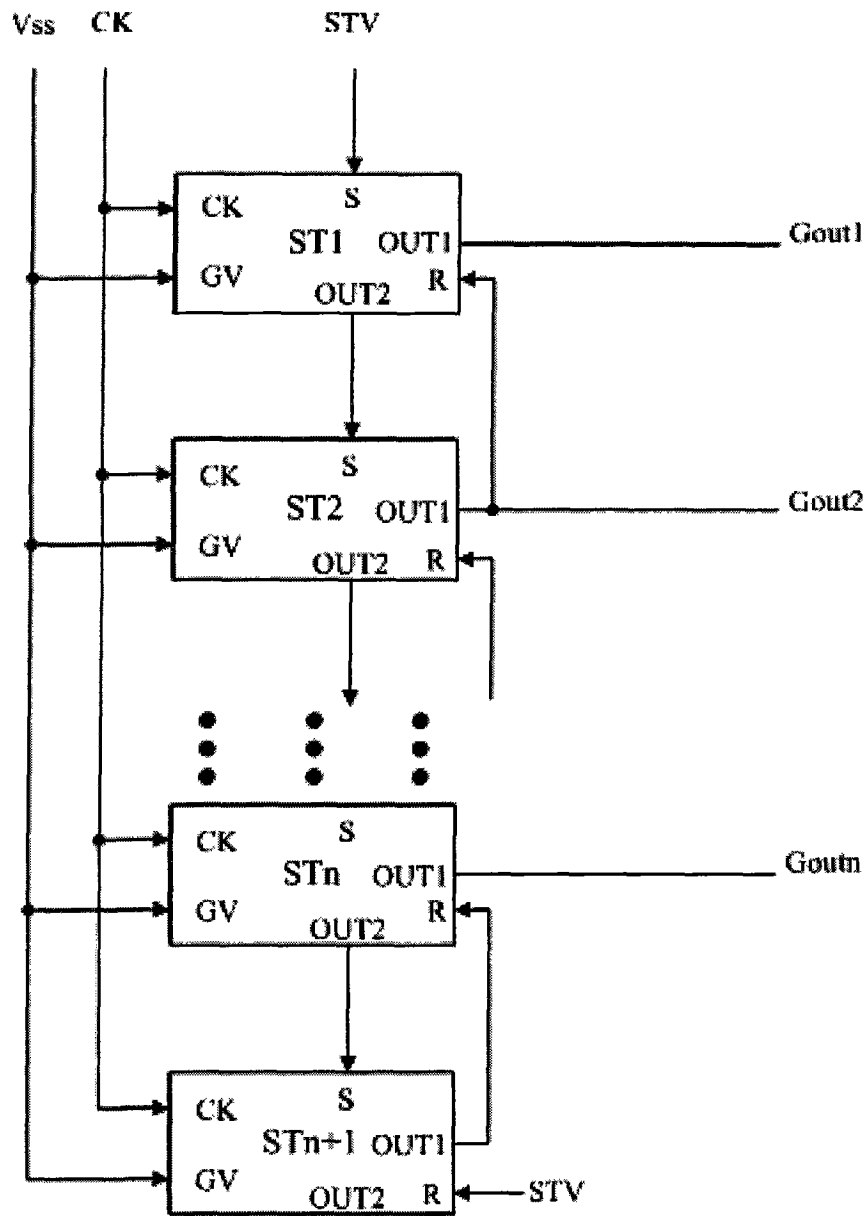


图 1

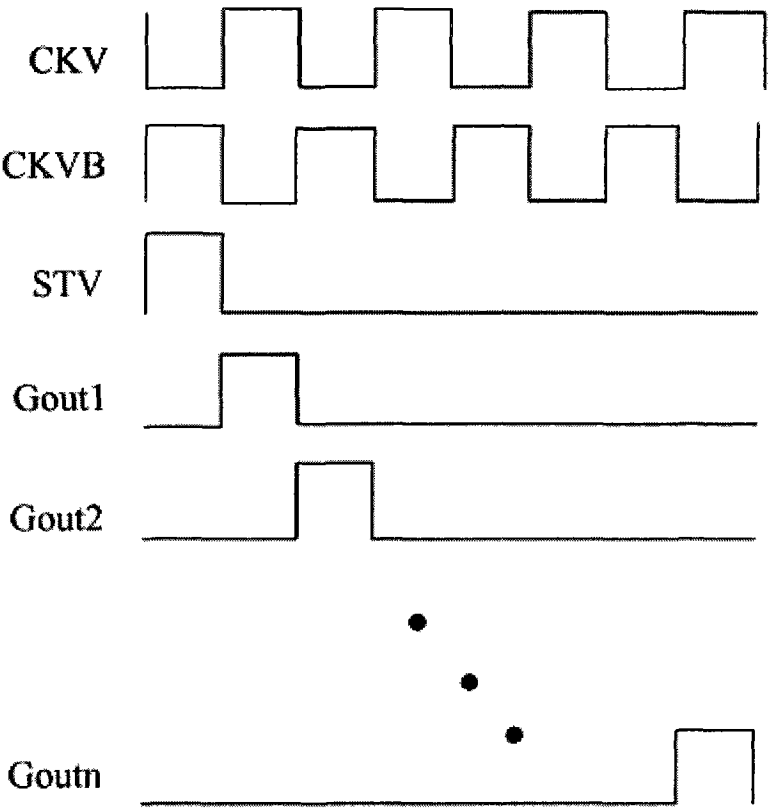


图 2

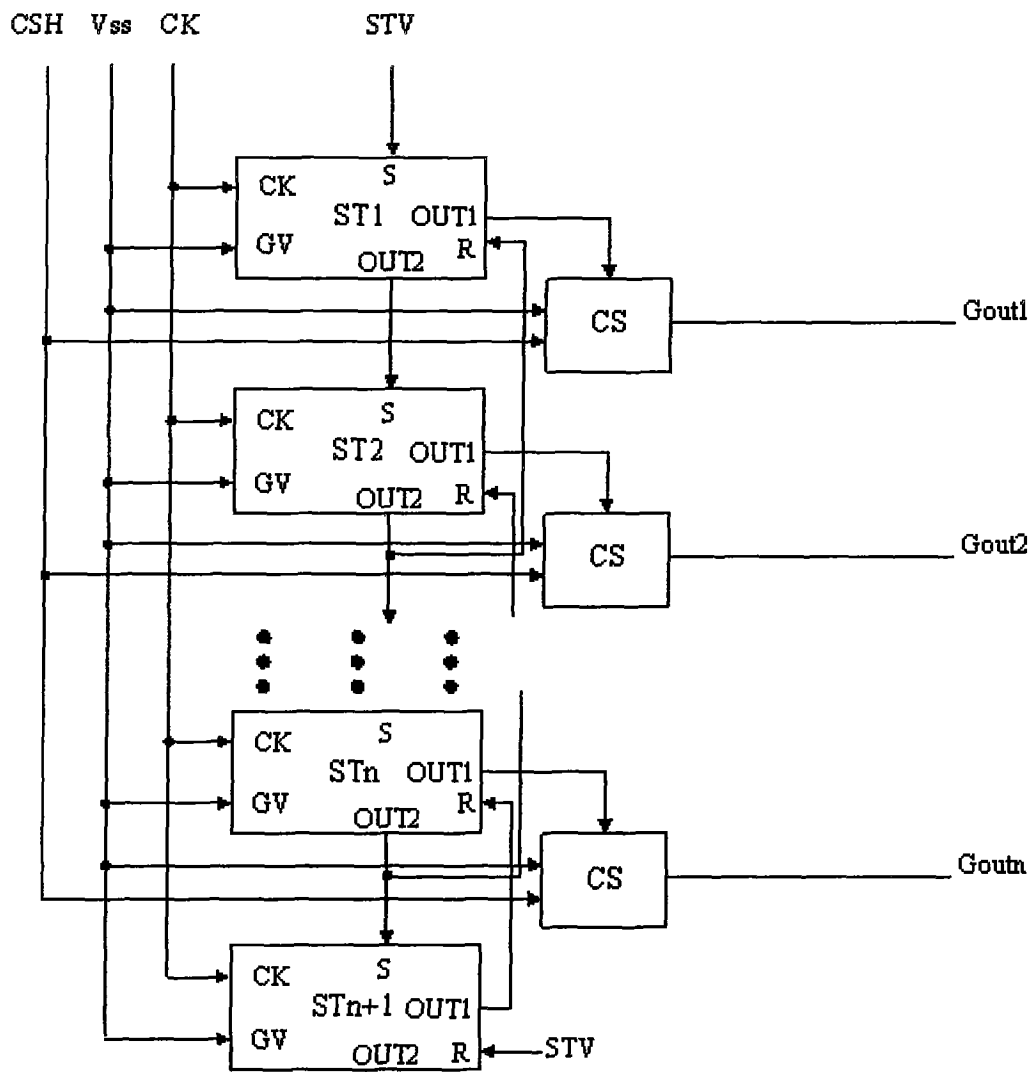


图 3

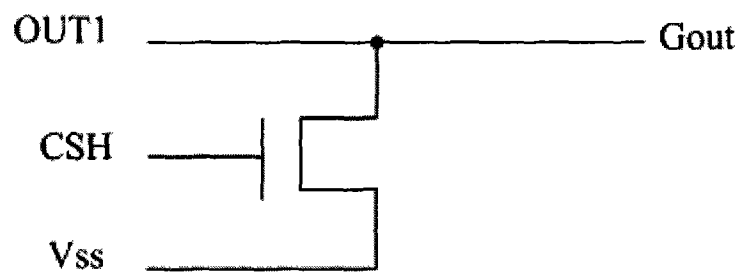


图 4

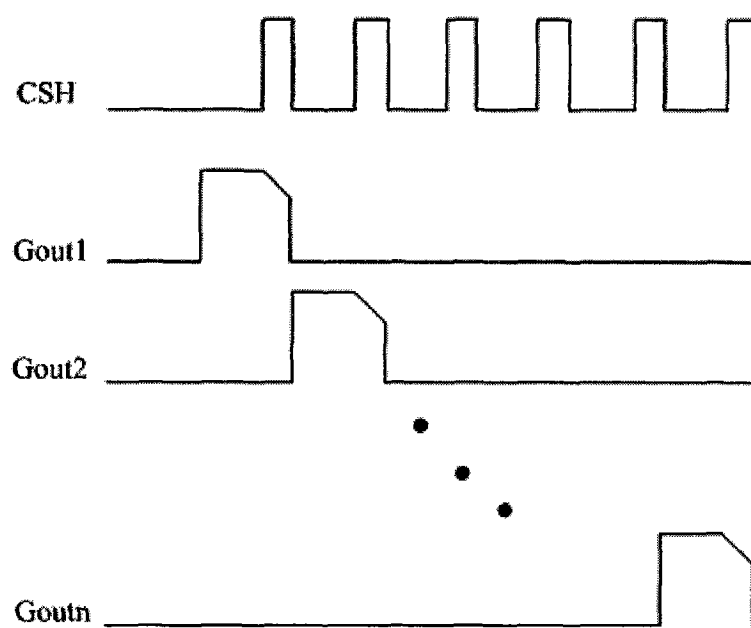


图 5

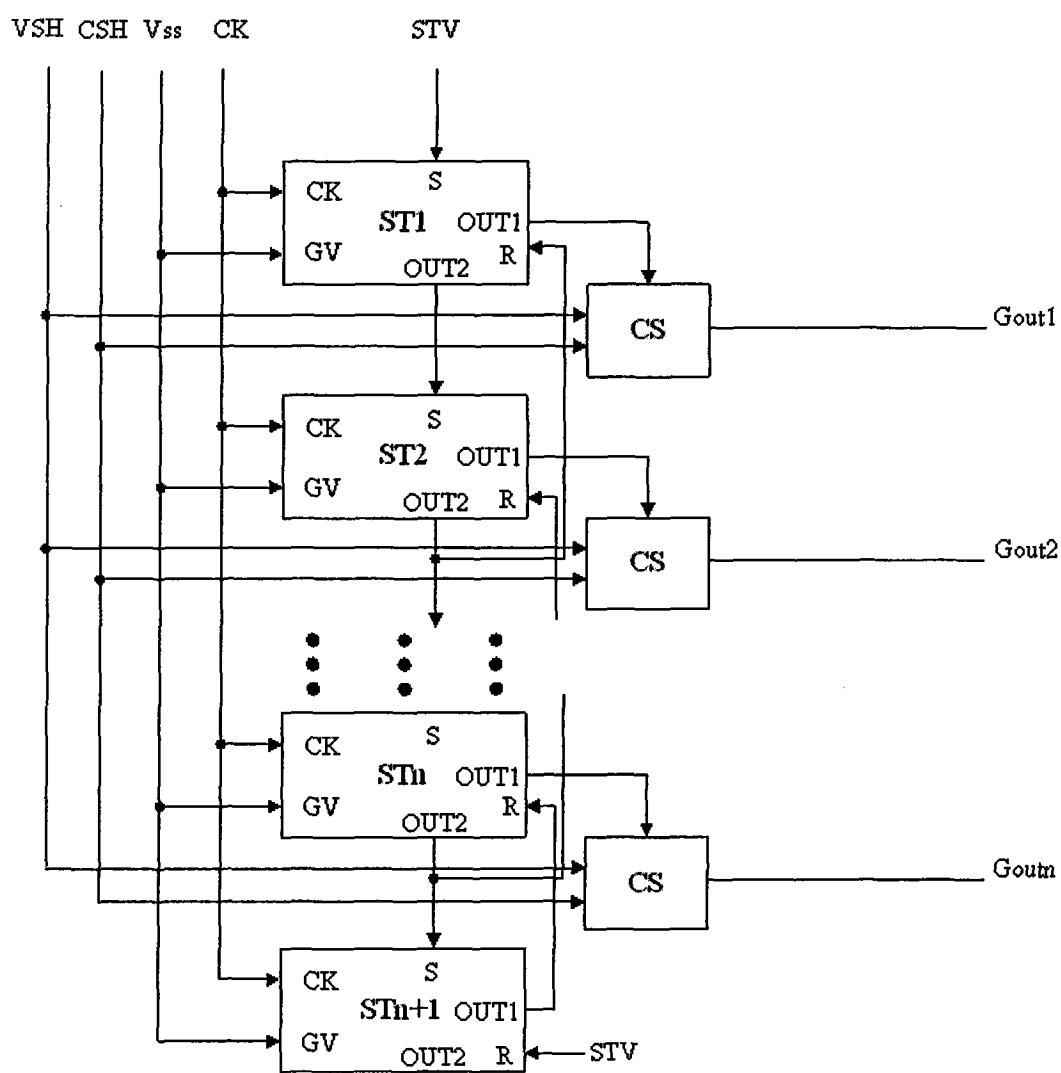


图 6

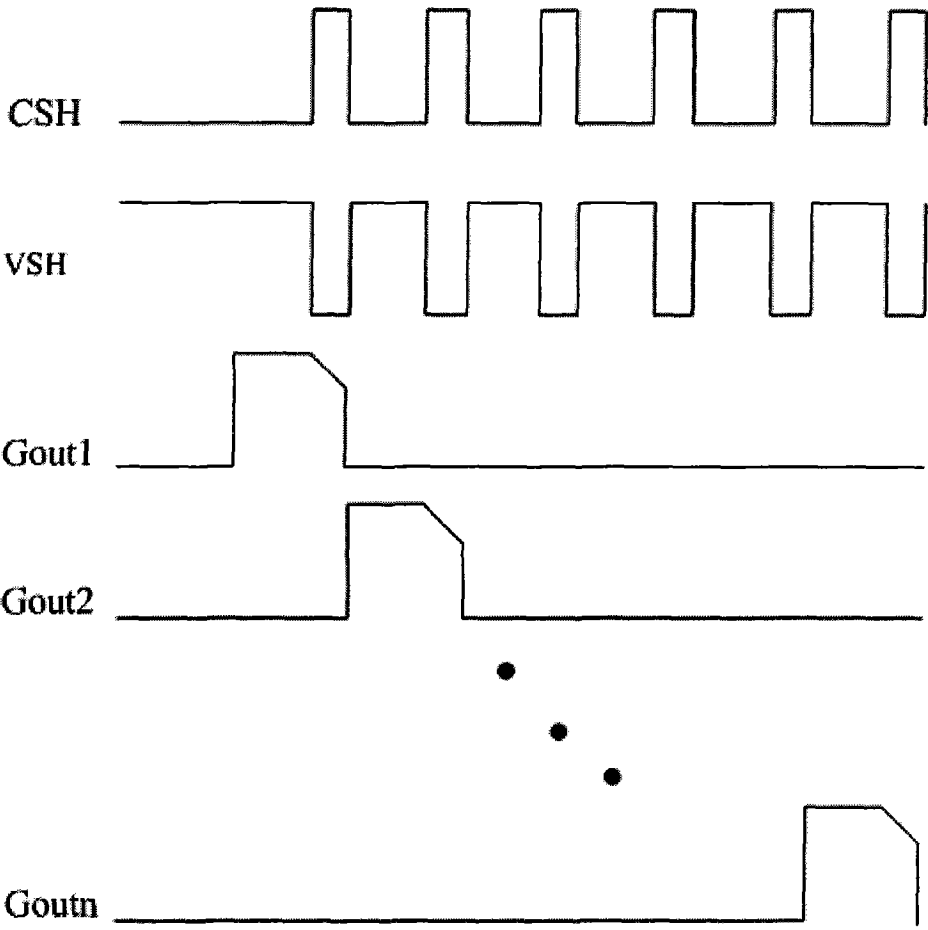


图 7

专利名称(译)	液晶显示器的栅极线驱动装置		
公开(公告)号	CN101644867B	公开(公告)日	2011-05-18
申请号	CN200910195084.8	申请日	2009-09-03
[标]申请(专利权)人(译)	上海广电光电子有限公司		
申请(专利权)人(译)	上海广电光电子有限公司		
当前申请(专利权)人(译)	上海广电光电子有限公司		
[标]发明人	黄秋平		
发明人	黄秋平		
IPC分类号	G02F1/1362 G02F1/1368		
审查员(译)	崔双魁		
其他公开文献	CN101644867A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种液晶显示器的栅极线驱动装置，包括多个移位寄存器，每个移位寄存器包括时钟输入端子、电压端子、置位端子、复位端子、进位端子 and 输出端子；所述多个移位寄存器依次串连在一起，每个移位寄存器包括电荷共享器件，所述移位寄存器的输出端子通过电荷共享器件和当前行栅极线相连，每个移位寄存器的电荷共享器件依次导通，当所述移位寄存器的输出端子为高电平时，所述电荷共享器件处于导通状态，导通时间小于等于高电平持续时间。本发明提供的液晶显示器的栅极线驱动装置，能够输出可调的削角驱动信号，解决电容耦合与RC延迟引起的面板显示质量下降问题。

