



(12) 发明专利

(10) 授权公告号 CN 101504829 B

(45) 授权公告日 2011.07.27

(21) 申请号 200910128888.6

(22) 申请日 2009.03.23

(73) 专利权人 友达光电股份有限公司

地址 中国台湾新竹市

(72) 发明人 廖一遂 陈建良 蔡明谚

(74) 专利代理机构 隆天国际知识产权代理有限公司

公司 72003

代理人 姜燕 陈晨

(51) Int. Cl.

G02F 1/1362 (2006.01)

G09G 3/36 (2006.01)

审查员 林韵英

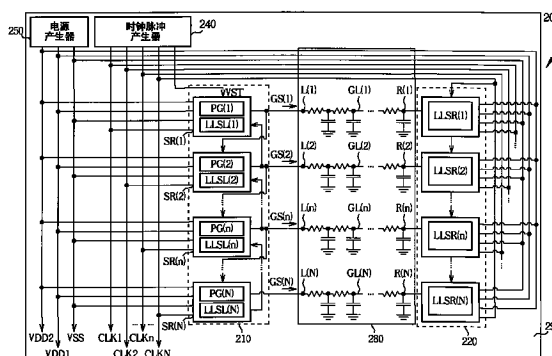
权利要求书 3 页 说明书 8 页 附图 9 页

(54) 发明名称

具有双向稳压功能的液晶显示装置及移位寄存器

(57) 摘要

一种具有双向稳压功能的液晶显示装置及移位寄存器,该装置包含多条栅极线,以及多级移位寄存单元以分别驱动相对应的栅极线。每一个移位寄存单元包含第一和第二电路。第一电路设于相对应栅极线的第一侧,包含脉冲产生电路和具有第一沟道宽长比的第一晶体管。脉冲产生电路可依据节点的电位来产生驱动信号,而第一晶体管可维持节点的电位。第二电路设于相对应栅极线的第二侧,包含具有第二沟道宽长比的第二晶体管,可从相对应栅极线的第二侧来维持驱动信号的电位。第一沟道宽长比的值小于该第二沟道宽长比的值,且第一电路的面积大于该第二电路的面积。本发明能减少信号输入侧的电路布局空间,进而缩减液晶显示装置的边框以达到微型化的目的。



1. 一种具有双向稳压功能的液晶显示装置,包含:
 - 一显示区域,其上设有多条互相平行的栅极线;
 - 一非显示区域,包含一第一区域和一第二区域,其中所述第一和第二区域分别位于该显示区域的两对向侧;
 - 一移位寄存器,包含多级串接的移位寄存单元,其中所述多级移位寄存单元中的一移位寄存单元用来驱动所述多条栅极线中一相对应的栅极线,且包含:
 - 一第一电路,设于该第一区域内且包含:
 - 一脉冲产生电路,用来依据一输入信号产生一驱动信号,该脉冲产生电路包含:一输入端,用来接收该输入信号;一输出端,耦接于该相对应栅极线的第一端,用来输出该驱动信号;及一节点;
 - 一具有第一沟道宽长比的第一晶体管,用来依据一第一控制信号维持该节点的电位,该第一晶体管包含:一第一端,耦接于该节点;一第二端,用来接收一第一电压;及一控制端,用来接收该第一控制信号;及
 - 一第二电路,设于该第二区域内且包含:
 - 一具有第二沟道宽长比的第二晶体管,用来依据一第二控制信号维持该相对应栅极线第二端的电位,该第二晶体管包含:一第一端,耦接于该相对应栅极线的第二端;一第二端,用来接收一第二电压;及一控制端,用来接收该第二控制信号;
 - 其中该第一沟道宽长比的值小于该第二沟道宽长比的值,且该第一电路的面积大于该第二电路的面积。
2. 如权利要求 1 所述的液晶显示装置,其中:
 - 该第一电路还包含一第一控制电路,耦接于该第一晶体管的控制端,用来产生该第一控制信号;而该第二电路还包含一第二控制电路,耦接于该第二晶体管的控制端,用来产生该第二控制信号。
3. 如权利要求 2 所述的液晶显示装置,其中该第一控制电路包含一具有第三沟道宽长比的第三晶体管,该第二控制电路包含一具有第四沟道宽长比的第四晶体管,且所述第三和第四沟道宽长比的值皆小于该第二沟道宽长比的值。
4. 如权利要求 1 所述的液晶显示装置,其中该第一电路还包含:
 - 一具有第五沟道宽长比的第五晶体管,包含:
 - 一第一端,耦接于该相对应栅极线的第一端;
 - 一第二端,用来接收一第三电压;及
 - 一控制端,用来接收一第三控制信号;
 - 其中该第五沟道宽长比的值小于该第二沟道宽长比的值。
5. 如权利要求 4 所述的液晶显示装置,其中该移位寄存单元还包含:
 - 一第一控制电路,耦接于所述第一和第五晶体管的控制端,用来产生所述第一和第三控制信号;及
 - 一第二控制电路,耦接于该第二晶体管的控制端,用来产生该第二控制信号。
6. 如权利要求 4 所述的液晶显示装置,其中所述第一和第三电压具有相同电位。
7. 如权利要求 1 所述的液晶显示装置,其中该脉冲产生电路还包含:
 - 一第六晶体管,其包含:

- 第一端,耦接于该脉冲产生电路的输入端;
- 第二端,耦接于该节点;及
- 控制端;
- 第七晶体管,其包含:
 - 第一端,用来接收一时钟脉冲信号;
 - 第二端,耦接于该脉冲产生电路的输出端;及
 - 控制端,耦接于该节点;
- 第八晶体管,其包含:
 - 第一端,耦接于该脉冲产生电路的输出端;
 - 第二端,用来接收该第一电压;及
 - 控制端,用来接收一下级移位寄存单元所产生的驱动信号;及
- 电容,耦接于该节点和该脉冲产生电路的输出端之间。

8. 如权利要求 7 所述的液晶显示装置,其中该第六晶体管的控制端耦接于该第六晶体管的第一端。

9. 如权利要求 1 所述的液晶显示装置,其中所述第一和第二电压具有相同电位。

10. 如权利要求 1 所述的液晶显示装置,其中该脉冲产生电路的输入端耦接于一前级移位寄存单元以接收该输入信号。

11. 一种具有双向稳压功能的移位寄存器,用于包含显示区域和非显示区域的液晶显示装置,其中该非显示区域包含分别位于该显示区域的两对向侧的一第一区域和一第二区域,所述移位寄存器包含多级串接的移位寄存单元以分别驱动设置在所述显示区域中的多条栅极线,其中所述多级移位寄存单元中的一移位寄存单元包含:

—第一电路,设于该第一区域内且包含:

—一脉冲产生电路,用来依据一输入信号产生一驱动信号,该脉冲产生电路包含:一输入端,用来接收该输入信号;一输出端,耦接于所述多条栅极线中一相对应栅极线的第一端,用来输出该驱动信号;及一节点;

—一具有第一沟道宽长比的第一晶体管,用来依据一第一控制信号来维持该节点的电位,该第一晶体管包含:一第一端,耦接于该节点;一第二端,用来接收一第一电压;及一控制端,用来接收该第一控制信号;及

—第二电路,设于该第二区域内且包含:

—一具有第二沟道宽长比的第二晶体管,用来依据一第二控制信号来维持该相对应栅极线第二端的电位,该第二晶体管包含:一第一端,耦接于该相对应栅极线的第二端;一第二端,用来接收一第二电压;及一控制端,用来接收该第二控制信号;

其中该第一沟道宽长比的值小于该第二沟道宽长比的值,且该第一电路的面积大于该第二电路的面积。

12. 如权利要求 11 所述的移位寄存器,其中:

该第一电路还包含一第一控制电路,耦接于该第一晶体管的控制端,用来产生该第一控制信号;而

该第二电路还包含一第二控制电路,耦接于该第二晶体管的控制端,用来产生该第二控制信号。

13. 如权利要求 12 所述的移位寄存器,其中该第一控制电路包含一具有第三沟道宽长比的第三晶体管,该第二控制电路包含一具有第四沟道宽长比的第四晶体管,且该第三和第四沟道宽长比的值皆小于该第二沟道宽长比的值。

14. 如权利要求 11 所述的移位寄存器,其中该第一电路还包含:

一具有第五沟道宽长比的第五晶体管,用来依据一第三控制信号来维持该相对应栅极线第一端的电位,该第五晶体管包含:

一第一端,耦接于该相对应栅极线的第一端;

一第二端,用来接收一第三电压;及

一控制端,用来接收该第三控制信号;

其中该第五沟道宽长比的值小于该第二沟道宽长比的值。

15. 如权利要求 14 所述的移位寄存器,其中该移位寄存单元还包含:

一第一控制电路,耦接于所述第一和第五晶体管的控制端,用来产生所述第一和第三控制信号;及

一第二控制电路,耦接于该第二晶体管的控制端,用来产生该第二控制信号。

16. 如权利要求 14 所述的移位寄存器,其中所述第一和第三电压具有相同电位。

17. 如权利要求 11 所述的移位寄存器,其中该脉冲产生电路还包含:

一第六晶体管,其包含:

一第一端,用来接收该输入信号;

一第二端,耦接于该节点;及

一控制端;

一第七晶体管,其包含:

一第一端,用来接收一时钟脉冲信号;

一第二端,耦接于该脉冲产生电路的输出端;及

一控制端,用来接收一下级移位寄存单元所产生的驱动信号;

一第八晶体管,其包含:

一第一端,耦接于该脉冲产生电路的输出端;

一第二端,用来接收该第一电压;及

一控制端,用来接收一下级移位寄存单元所产生的驱动信号;及

一电容,耦接于该节点和该脉冲产生电路的输出端之间。

18. 如权利要求 17 所述的移位寄存器,其中该第六晶体管的控制端耦接于该第六晶体管的第一端。

19. 如权利要求 11 所述的移位寄存器,其中所述第一和第二电压具有相同电位。

20. 如权利要求 11 所述的移位寄存器,其中该输入信号为一前级移位寄存单元所产生的驱动信号。

具有双向稳压功能的液晶显示装置及移位寄存器

技术领域

[0001] 本发明涉及一种液晶显示装置,尤其涉及一种具有双向稳压功能的液晶显示装置。

背景技术

[0002] 液晶显示器 (liquid crystal display, LCD) 具有低辐射、体积小及低耗能等优点,已逐渐取代传统的阴极射线管显示器 (cathode ray tube display, CRT),被广泛地应用在笔记本电脑、个人数字助理 (personal digital assistant, PDA)、平面电视,或移动电话等信息产品上。传统液晶显示器的运行方式是利用外部驱动芯片来驱动面板上的像素以显示图像,但为了减少元件数目并降低制造成本,近年来逐渐发展成将驱动电路结构直接制作于显示面板上,例如将栅极驱动电路 (gate driver) 整合于液晶面板 (gate on array, GOA) 的技术。

[0003] 请参考图 1,图 1 为现有技术中一液晶显示装置 100 的俯视图。液晶显示装置 100 使用 GOA 技术来制作,包含一显示区 180 和一非显示区 190。非显示区 190 内设有一移位寄存器 (shift register) 110、一源极驱动器 (sourcedriver) 130、一时钟脉冲产生器 140 和一电源产生器 150,可驱动显示区 180 内的像素 (未显示) 以显示图像。

[0004] 请参考图 2,图 2 为液晶显示装置 100 的简化方框示意图。图 2 仅显示了液晶显示装置 100 的部分结构,包含设置于显示区 180 内的多条栅极线 $GL(1) \sim GL(N)$,以及设置于非显示区 190 内的移位寄存器 110、时钟脉冲产生器 140 和电源产生器 150。时钟脉冲产生器 140 可提供移位寄存器 110 运行所需的起始脉冲信号 VST 和时钟脉冲信号 $CLK1 \sim CLKm$,而电源产生器 150 可提供移位寄存器 110 运行所需的操作电压 VSS。移位寄存器 110 包含有多级串接的移位寄存单元 $SR(1) \sim SR(N)$,其输出端分别耦接于相对应栅极线 $GL(1) \sim GL(N)$ 的第一端 $L(1) \sim L(N)$,且分别包含脉冲产生电路 $PG(1) \sim PG(N)$ 和低阶稳定器 (low level stabilizer) $LLS(1) \sim LLS(N)$ 。因此,依据时钟脉冲信号 $CLK1 \sim CLKm$ 和起始脉冲信号 VST,移位寄存器 110 可分别通过移位寄存单元 $SR(1) \sim SR(N)$ 依序输出栅极驱动信号 $GS(1) \sim GS(N)$ 至相对应的栅极线 $GL(1) \sim GL(N)$ 。

[0005] 请参考图 3,图 3 为现有技术的多级移位寄存单元 $SR(1) \sim SR(N)$ 中一第 n 级移位寄存单元 $SR(n)$ 的示意图 (n 为介于 1 和 N 之间的整数)。移位寄存单元 $SR(n)$ 包含一脉冲产生电路 $PG(n)$ 和一低阶稳定电路 $LLS(n)$ 。移位寄存单元 $SR(n)$ 的输入端耦接于前一级移位寄存单元 $SR(n-1)$ 的输出端,而移位寄存单元 $SR(n)$ 的输出端耦接于栅极线 $GL(n)$ 的第一端 $L(n)$ 。

[0006] 脉冲产生电路 $PG(n)$ 包含晶体管开关 $T1$ 、 $T2$ 、 $T9$ 和 $T10$,可依据前一级移位寄存单元 $SR(n-1)$ 传来的栅极驱动信号 $GS(n-1)$ 和时钟脉冲信号 $CLKn$ 来产生栅极驱动信号 $GS(n)$ 。低阶稳定电路 $LLS(n)$ 包含晶体管开关 $T3$ 、 $T4$ 和 $T11 \sim T14$ 。晶体管开关 $T11 \sim T14$ 形成一下拉控制电路 11,可依据时钟脉冲信号 $CLKn$ 和端点 $Q(n)$ 的电位来输出控制信号至晶体管开关 $T3$ 和 $T4$ 的栅极,使得晶体管开关 $T3$ 能依据其栅极的电位来控制端点 $Q(n)$ 和电

压源 VSS 之间的信号导通路径,而晶体管开关 T4 能依据其栅极的电位来控制栅极线 GL(n) 第一端 L(n) 和低电压 VSS 之间的信号导通路径。

[0007] 如图 1 所示,现有技术移位寄存单元 SR(n) 的脉冲产生电路 PG(n) 和低阶稳定电路 LLS(n) 在非显示区 190 内的设置位置在显示区 180 的同一侧。在移位寄存单元 SR(n) 的输出周期内,现有技术的液晶显示装置 100 通过脉冲产生电路 PG(n) 由栅极线 GL(n) 的第一端 L(n) 输入栅极驱动信号 GS(n);在移位寄存单元 SRL(n) 的输出周期外的其它时间内,现有技术的液晶显示装置 100 通过低阶稳定电路 LLS(n) 的晶体管开关 T3 和 T4 在栅极线 GL(n) 的第一端 L(n) 提供单向稳压。栅极线 GL(n) 第一端 L(n) 的稳压通过导通晶体管开关 T3 以将端点 Q(n) 拉至低电位 VSS,进而关闭晶体管开关 T2,确保在非输出周期时栅极线 GL(n) 第一端 L(n) 的电位不会被时钟脉冲信号 CLK_n 所影响;同时,通过导通晶体管开关 T4 以将栅极线 GL(n) 第一端的 L(n) 拉至低电位 VSS,也即从信号输入侧来将栅极驱动信号 GS(n) 维持在低电位。

[0008] 在液晶显示器的驱动电路中,一般会依据对驱动能力的要求来决定晶体管开关的沟道宽长比(channel width/length ratio)。晶体管开关的沟道宽长比越大,其驱动能力越强,但体积也会随的增加。由于下拉控制电路 11 是用来提供晶体管开关 T3 的控制信号,不需要很大的驱动能力,因此一般会使用小沟道宽长比的晶体管开关 T11 ~ T14,并不会占据太大电路空间。因此,若要进行液晶显示器的微型化或缩减边框,一般仅会考虑晶体管开关 T1 ~ T4 的沟道宽长比 $W/L_1 \sim W/L_4$ 对面板面积的主要影响。

[0009] 在现有技术的液晶显示装置 100 中,脉冲产生电路 PG(n) 通过晶体管开关 T1 来接收输入信号,而通过晶体管开关 T2 来输出栅极驱动信号 GS(n) 以驱动栅极线 GL(n),因此晶体管开关 T2 对驱动能力的要求远高于晶体管开关 T1。低阶稳定电路 LLS(n) 通过晶体管开关 T3 来维持端点 Q(n) 的电位,而通过晶体管开关 T4 来维持整体输出的电位,因此晶体管开关 T4 对驱动能力的要求远高于晶体管开关 T3。在一般设计中, W/L_1 的值约为 300, W/L_2 的值约为 2000, W/L_3 的值约为 40,而 W/L_4 的值约为 300。

[0010] 如图 1 所示,无论是否设置驱动电路,在液晶显示装置位于显示区周围的非显示区内皆需包含闲置空间。现有技术的液晶显示装置 100 采用单向驱动和单向稳压的架构,将移位寄存单元 SR(n) 的脉冲产生电路 PG(n) 和低阶稳定电路 LLS(n) 皆设置于非显示区 190 内位于显示区 180 同一侧的闲置空间内。由于晶体管开关 T1 ~ T4 需要足够的电路布局空间,因此无法有效地缩减液晶显示装置 100 的边框。

发明内容

[0011] 本发明的目的在于提供一种具有双向稳压功能的液晶显示装置,以改善现有技术的缺陷。

[0012] 本发明提供一种具有双向稳压功能的液晶显示装置,包含一显示区域,其上设有多条互相平行的栅极线;一非显示区域,包含一第一区域和一第二区域,其中该第一和第二区域分别位于该显示区域的两对向侧;一移位寄存器,包含多级串接的移位寄存单元,其中所述多级移位寄存单元中的一移位寄存单元用来驱动所述多条栅极线中一相对应的栅极线。该移位寄存单元包含一第一电路,设于该第一区域内且包含一脉冲产生电路,用来依据一输入信号产生一驱动信号,该脉冲产生电路包含一输入端,用来接收该输入信号;一输出

端,耦接于该相对应栅极线的第一端,用来输出该驱动信号;及一节点;一具有第一沟道宽长比的第一晶体管,包含一第一端,耦接于该节点;一第二端,用来接收一第一电压;及一控制端,用来接收一第一控制信号;及一第二电路,设于该第二区域内且包含一具有第二沟道宽长比的第二晶体管,包含一第一端,耦接于该相对应栅极线的第二端;一第二端,用来接收一第二电压;及一控制端,用来接收一第二控制信号;其中该第一沟道宽长比的值小于该第二沟道宽长比的值,且该第一电路的面积大于该第二电路的面积。

[0013] 本发明还提供一种具有双向稳压功能的移位寄存器,包含多级串接的移位寄存单元以分别驱动多个负载,其中所述多级移位寄存单元中的一移位寄存单元包含一第一电路,包含一脉冲产生电路,用来依据一输入信号产生一驱动信号,该脉冲产生电路包含一输入端,用来接收该输入信号;一输出端,耦接于所述多个负载中一相对应负载的第一端,用来输出该驱动信号;及一节点;一具有第一沟道宽长比的第一晶体管,用来依据一第一控制信号来维持该节点的电位,该第一晶体管包含:一第一端,耦接于该节点;一第二端,用来接收一第一电压;及一控制端,用来接收该第一控制信号;及一第二电路,包含一具有第二沟道宽长比的第二晶体管,用来依据一第二控制信号来维持该相对应负载第二端的电位,该第二晶体管包含一第一端,耦接于该相对应负载的第二端;一第二端,用来接收一第二电压;及一控制端,用来接收该第二控制信号;其中该第一沟道宽长比的值小于该第二沟道宽长比的值,且该第一电路的面积大于该第二电路的面积。

[0014] 本发明提供具有双向稳压功能的液晶显示装置,同时利用非显示区内位于显示区两对向侧的闲置空间来设置驱动电路,因此能大幅减少信号输入侧所需的电路布局空间,进而有效地缩减液晶显示装置的边框以达到微型化的目的。

附图说明

- [0015] 图 1 为现有技术中一液晶显示装置的俯视图。
- [0016] 图 2 为现有技术液晶显示装置的简化方框示意图。
- [0017] 图 3 为现有技术中一第 n 级移位寄存单元的示意图。
- [0018] 图 4 为本发明中一液晶显示装置的俯视图。
- [0019] 图 5 为本发明液晶显示装置的简化方框示意图。
- [0020] 图 6 为本发明第一实施例中对应于液晶显示装置的第 n 级栅极输出的示意图。
- [0021] 图 7 为本发明第二实施例中对应于液晶显示装置的第 n 级栅极输出的示意图。
- [0022] 图 8 为本发明第三实施例中对应于液晶显示装置的第 n 级栅极输出的示意图。
- [0023] 图 9 为本发明第四实施例中对应于液晶显示装置的第 n 级栅极输出的示意图。
- [0024] 其中,附图标记说明如下:
- | | | |
|--------|--------------------------|-----------------|
| [0025] | 100、200 液晶显示装置 | 110 移位寄存器 |
| [0026] | 130、230 源极驱动器 | 140、240 时钟脉冲产生器 |
| [0027] | 150、250 电源产生器 | 180、280 显示区 |
| [0028] | 190、290 非显示区 | 210、220 驱动电路 |
| [0029] | $W/L_1 \sim W/L_5$ 沟道宽长比 | |
| [0030] | VSS、VDD1、VDD2 电压 | |
| [0031] | 11、12、21、22 下拉控制电路 | |

- [0032] GL(n)、GL(1) ~ GL(N) 栅极线
- [0033] VST、CLKn、CLK1 ~ CLKm 信号
- [0034] PG(n)、PG(1) ~ PG(N) 脉冲产生电路
- [0035] GS(n)、GS(1) ~ GS(N) 栅极驱动信号
- [0036] T1 ~ T4、T9 ~ T14、T21 ~ T24、
- [0037] T31、T32、T41、T42、T51、T52 晶体管开关
- [0038] LLS(n)、LLS(1) ~ LLS(N)、
- [0039] LLSL(n)、LLSL(1) ~ LLSL(N)、
- [0040] LLSR(n)、LLSR(1) ~ LLSR(N) 低阶稳定电路
- [0041] SR(n-1)、SR(n)、
- [0042] SR(1) ~ SR(N) 移位寄存单元
- [0043] Q(n)、L(1) ~ L(N)、
- [0044] R(1) ~ R(N) 端点

具体实施方式

[0045] 请参考图 4, 图 4 为本发明中一液晶显示装置 200 的俯视图。液晶显示装置 200 的驱动电路使用 GOA 技术来制作, 包含一显示区 280 和一非显示区 290。非显示区 290 内设有一第一驱动电路 210、一第二驱动电路 220、一源极驱动器 230、一时钟脉冲产生器 240 和一电源产生器 250。第一驱动电路 210 和 220 的设置位置分别位于显示区 280 的两对向侧, 可驱动显示区 280 内的像素 (未显示) 以显示图像。

[0046] 请参考图 5, 图 5 为本发明液晶显示装置 200 的简化方框示意图。图 5 仅显示了液晶显示装置 200 的部分结构, 包含设置于显示区 280 内的多条栅极线 GL(1) ~ GL(N), 以及设置于非显示区 290 内的第一驱动电路 210、第二驱动电路 220、时钟脉冲产生器 240 和电源产生器 250。时钟脉冲产生器 240 可提供第一驱动电路 210 和第二驱动电路 220 运行所需的起始脉冲信号 VST 及时钟脉冲信号 CLK1 ~ CLKm (m 为不大于 N 的整数), 而电源产生器 250 可提供第一驱动电路 210 和第二驱动电路 220 运行所需的操作电压例如 VSS、VDD1 或 VDD2。第一驱动电路 210 包含多级串接的移位寄存单元 SR(1) ~ SR(N), 其输出端分别耦接于相对应栅极线 GL(1) ~ GL(N) 的第一端 L(1) ~ L(N), 且分别包含脉冲产生电路 PG(1) ~ PG(N) 和低阶稳定器电路 LLSL(1) ~ LLSL(N)。第二驱动电路 220 包含有多级低阶稳定器电路 LLSR(1) ~ LLSR(N), 分别耦接于相对应栅极线 GL(1) ~ GL(N) 的第二端 R(1) ~ R(N)。

[0047] 请参考图 6, 图 6 为本发明第一实施例中对应于液晶显示装置 200 的第 n 级栅极输出的示意图, 显示了第一驱动电路 210 的移位寄存单元 SR(1) ~ SR(N) 中一第 n 级移位寄存单元 SR(n)、第二驱动电路 220 的低阶稳定器电路中一第 n 级低阶稳定器电路 LLSR(n), 以及栅极线 GL(n), 其中 n 为介于 1 和 N 之间的整数。本发明第一实施例的移位寄存单元 SR(n) 包含一脉冲产生电路 PG(n) 和一低阶稳定电路 LLSL(n)。移位寄存单元 SR(n) 的输入端耦接于前一级移位寄存单元 SR(n-1) 的输出端, 而移位寄存单元 SR(n) 的输出端耦接于栅极线 GL(n) 的第一端 L(n)。

[0048] 脉冲产生电路 PG(n) 包含晶体管开关 T1、T2、T9 和 T10, 可依据前一级移位寄存单元 SR(n-1) 传来的栅极驱动信号 GS(n-1) 和时钟脉冲信号 CLKn 来产生栅极驱动信号

GS(n)。低阶稳定电路 LLSL(n) 包含晶体管开关 T3 和 T11 ~ T14。晶体管开关 T11 ~ T14 形成一下拉控制电路 11, 可依据时钟脉冲信号 CLK_n 和端点 Q(n) 的电位来输出控制信号至晶体管开关 T3 的栅极, 使得晶体管开关 T3 能依据其栅极的电位来控制端点 Q(n) 和低电位 VSS 之间的信号导通路径。低阶稳定电路 LLSR(n) 包含晶体管开关 T4 和 T21 ~ T24。晶体管开关 T21 ~ T24 形成一下拉控制电路 21, 可依据时钟脉冲信号 CLK_n 和栅极线 GL(n) 第二端 R(n) 的电位来输出控制信号至晶体管开关 T4 的栅极, 使得晶体管开关 T4 能依据其栅极的电位来控制栅极线 GL(n) 第二端 R(n) 和低电位 VSS 之间的信号导通路径。

[0049] 如图 4 和图 6 所示, 本发明的第一驱动电路 210 和第二驱动电路 220 在非显示区 290 内的设置位置位于显示区 280 的两对向侧。在移位寄存单元 SR(n) 的输出周期内, 本发明第一实施例通过脉冲产生电路 PG(n) 由栅极线 GL(n) 的第一端 L(n) 输入栅极驱动信号 GS(n); 在移位寄存单元 SR(n) 的输出周期外的其它时间内, 本发明第一实施例通过第一驱动电路 210 的晶体管开关 T3 和第二驱动电路 220 的晶体管开关 T4 从栅极线两侧提供双向稳压。栅极线 GL(n) 第一端 L(n) 的稳压通过导通晶体管开关 T3 以将端点 Q(n) 拉至低电位 VSS, 进而关闭晶体管开关 T2, 以确保在非输出周期时栅极线 GL(n) 第一端 L(n) 的电位不会被时钟脉冲信号 CLK_n 所影响。栅极线 GL(n) 第二端 R(n) 的稳压通过导通晶体管开关 T4 以将栅极线 GL(n) 的第二端 R(n) 拉至低电压 VSS, 也即从信号输入侧的对向侧来将栅极驱动信号 GS(n) 维持在低电位。

[0050] 如前所述, 脉冲产生电路 PG(n) 通过晶体管开关 T1 来接收输入信号, 而通过晶体管开关 T2 来输出栅极驱动信号以驱动栅极线 GL(n), 因此晶体管开关 T2 对驱动能力的要求远高于晶体管开关 T1。低阶稳定电路 LLSL(n) 通过晶体管开关 T3 来维持端点 Q(n) 的电位, 而低阶稳定电路 LLSR(n) 通过晶体管开关 T4 来维持整体输出的电位, 因此晶体管开关 T4 对驱动能力的要求远高于晶体管开关 T3。下拉控制电路 11 和 21 是用来提供晶体管开关 T3 或 T4 的控制信号, 不需要很大的驱动能力。在本发明第一实施例中, 晶体管开关 T1 的沟道宽长比 W/L_1 可约为 300, 晶体管开关 T2 的沟道宽长比 W/L_2 可约为 2000, 晶体管开关 T3 的沟道宽长比 W/L_3 可约为 40, 而晶体管开关 T4 的沟道宽长比 W/L_4 可约为 300。然而, 前述数值仅说明晶体管开关 T1 ~ T4 的沟道宽长比 $W/L_1 \sim W/L_4$ 之间的大小关系, 并不限定本发明的范畴。

[0051] 如图 4 所示, 无论是否设置驱动电路, 在液晶显示装置位于显示区周围的非显示区内皆需包含闲置空间。本发明第一实施例将具有维持端点 Q(n) 低电位功能的第一驱动电路 210 设置于非显示区 290 内位于显示区 280 一侧的闲置空间内, 而将具有稳定栅极输出功能的第二驱动电路 220 设置于非显示区 290 内位于显示区 280 另一侧的闲置空间内。由于第一驱动电路 210 的脉冲产生电路 PG(n) 负责产生栅极输出信号 GS(n), 包含具有高驱动能力的输出晶体管开关 T2, 因此第一驱动电路 210 的面积大于第二驱动电路 220 的面积。然而, 针对执行稳压功能的晶体管开关 T3 和 T4, 本发明第一实施例将具有较大沟道宽长比的晶体管开关 T4 设置于对向侧的闲置空间内, 因此能大幅减少第一驱动电路 210 所需的电路布局空间, 进而有效地缩减液晶显示装置 200 的边框以达到微型化的目的。

[0052] 请参考图 7, 图 7 为本发明第二实施例中对应于液晶显示装置 200 的第 n 级栅极输出的示意图, 显示了第一驱动电路 210 的移位寄存单元 SR(1) ~ SR(N) 中一第 n 级移位寄存单元 SR(n)、第二驱动电路 220 的低阶稳定器电路中一第 n 级低阶稳定器电路 LLSR(n),

以及栅极线 $GL(n)$, 其中 n 为介于 1 和 N 之间的整数。本发明第一和第二实施例结构类似, 不同之处在于第一驱动电路 210 的移位寄存单元 $SR(n)$ 中低阶稳定电路 $LLSL(n)$ 的结构。本发明第二实施例的低阶稳定电路 $LLSL(n)$ 还包含一晶体管开关 $T5$, 可依据下拉控制电路 11 所传来的控制信号来控制栅极线 $GL(n)$ 第一端 $L(n)$ 和低电位 VSS 之间的信号导通路径。在移位寄存单元 $SR(n)$ 的输出周期外的其它时间内, 本发明第二实施例通过第一驱动电路 210 的晶体管开关 $T3$ 、 $T5$ 和第二驱动电路 220 的晶体管开关 $T4$ 从栅极线两侧提供双向稳压。栅极线 $GL(n)$ 第一端 $L(n)$ 的稳压通过导通晶体管开关 $T3$ 以将端点 $Q(n)$ 拉至低电位 VSS , 进而关闭晶体管开关 $T2$, 以确保在非输出周期时栅极线 $GL(n)$ 第一端 $L(n)$ 的电位不会被时钟脉冲信号 CLK_n 所影响; 同时也通过导通晶体管开关 $T5$ 以将栅极线 $GL(n)$ 第一端 $L(n)$ 拉至低电位 VSS , 也即从信号输入侧来将栅极驱动信号 $GS(n)$ 维持在低电位。栅极线 $GL(n)$ 第二端 $R(n)$ 的稳压通过导通晶体管开关 $T4$ 以将栅极线 $GL(n)$ 第二端 $R(n)$ 拉至低电位 VSS , 也即从信号输入侧的对向侧来将栅极驱动信号 $GS(n)$ 维持在低电位。

[0053] 如图 4 所示, 无论是否设置驱动电路, 在液晶显示装置位于显示区周围的非显示区内皆需包含闲置空间。本发明第二实施例将具有维持端点 $Q(n)$ 低电位功能和具有部分稳定栅极输出功能的第一驱动电路 210 设置于非显示区 290 内位于显示区 280 一侧的闲置空间内, 而将具有部分稳定栅极输出功能的第二驱动电路 220 设置于非显示区 290 内位于显示区 280 另一侧的闲置空间内。由于第二驱动电路 220 的晶体管开关 $T4$ 可从信号输入侧的对向侧来分摊一部分稳定栅极输出的工作, 第一驱动电路 210 的晶体管开关 $T5$ 不需要太大的驱动能力, 因此可使用较小沟道宽长比的元件。如此也能减少第一驱动电路 210 所需的电路布局空间, 进而缩减液晶显示装置 200 的边框以达到微型化的目的。在本发明第二实施例中, 晶体管开关 $T1$ 的沟道宽长比 W/L_1 可约为 300, 晶体管开关 $T2$ 的沟道宽长比 W/L_2 可约为 2000, 晶体管开关 $T3$ 的沟道宽长比 W/L_3 可约为 40, 晶体管开关 $T4$ 的沟道宽长比 W/L_4 的值可约为 x , 而晶体管开关 $T5$ 的沟道宽长比 W/L_5 可约为 $(300-x)$ 。 x 的值决定晶体管开关 $T4$ 和 $T5$ 负责稳定栅极输出工作的比例, 本发明优选实施例中 x 的值会大于 $(300-x)$ 的值, 以有效地缩小第一驱动电路 210 所需的电路布局空间。然而, 前述数值仅说明晶体管开关 $T1 \sim T5$ 的沟道宽长比 $W/L_1 \sim W/L_5$ 之间的大小关系, 并不限定本发明的范畴。

[0054] 请参考图 8, 图 8 为本发明第三实施例中对应于液晶显示装置 200 的第 n 级栅极输出的示意图, 显示了第一驱动电路 210 的移位寄存单元 $SR(1) \sim SR(N)$ 中一第 n 级移位寄存单元 $SR(n)$ 、第二驱动电路 220 的低阶稳定器电路中一第 n 级低阶稳定器电路 $LLSR(n)$, 以及栅极线 $GL(n)$, 其中 n 为介于 1 和 N 之间的整数。本发明第三和第一实施例结构类似, 不同之处在于第一驱动电路 210 的移位寄存单元 $SR(n)$ 中低阶稳定电路 $LLSL(n)$ 和第二驱动电路 220 的移位寄存单元 $SR(n)$ 中低阶稳定电路 $LLSR(n)$ 的结构。本发明第三实施例的低阶稳定电路 $LLSL(n)$ 包含晶体管开关 $T31$ 、 $T32$ 和 $T11 \sim T14$ 。晶体管开关 $T11$ 和 $T12$ 形成一下拉控制电路 11, 可依据电压 $VDD1$ 和端点 $Q(n)$ 的电位来输出控制信号至晶体管开关 $T31$ 的栅极, 使得晶体管开关 $T31$ 能依据其栅极的电位来控制端点 $Q(n)$ 和低电压 VSS 之间的信号导通路径。晶体管开关 $T13$ 和 $T14$ 形成一下拉控制电路 12, 可依据电压 $VDD2$ 和端点 $Q(n)$ 的电位来输出控制信号至晶体管开关 $T32$ 的栅极, 使得晶体管开关 $T32$ 能依据其栅极的电位来控制端点 $Q(n)$ 和电压源 VSS 之间的信号导通路径。本发明第三实施例的低阶稳定电路 $LLSR(n)$ 包含晶体管开关 $T41$ 、 $T42$ 和 $T21 \sim T24$ 。晶体管开关 $T21$ 和 $T22$ 形成一

下拉控制电路 21, 可依据电压 VDD1 和栅极线 GL(n) 第二端 R(n) 的电位来输出控制信号至晶体管开关 T22 的栅极, 使得晶体管开关 T22 能依据其栅极的电位来控制栅极线 GL(n) 第二端 R(n) 和低电压 VSS 之间的信号导通路径。晶体管开关 T23 和 T24 形成一下拉控制电路 22, 可依据电压 VDD2 和栅极线 GL(n) 第二端 R(n) 的电位来输出控制信号至晶体管开关 T24 的栅极, 使得晶体管开关 T24 能依据其栅极的电位来控制栅极线 GL(n) 第二端 R(n) 和低电压 VSS 之间的信号导通路径。

[0055] 在移位寄存单元 SR(n) 的输出周期外的其它时间内, 本发明第三实施例通过第一驱动电路 210 的晶体管开关 T31、T32 和第二驱动电路 220 的晶体管开关 T41、T42 从栅极线两侧提供双向稳压。栅极线 GL(n) 第一端 L(n) 的稳压通过导通晶体管开关 T31 或 T32 以将端点 Q(n) 拉至低电压 VSS, 进而关闭晶体管开关 T2, 以确保在非输出周期时栅极线 GL(n) 第一端 L(n) 的电位不会被时钟脉冲信号 CLK_n 所影响。栅极线 GL(n) 第二端 R(n) 的稳压通过导通晶体管开关 T41 或 T42 以将栅极线 GL(n) 第二端 R(n) 拉至低电压 VSS, 也即从信号输入侧的对向侧来将栅极驱动信号 GS(n) 维持在低电位。

[0056] 在本发明第三实施例中, 脉冲产生电路 PG(n) 通过晶体管开关 T1 来接收输入信号, 而通过晶体管开关 T2 来输出栅极驱动信号以驱动栅极线 GL(n), 因此晶体管开关 T2 对驱动能力的要求远高于晶体管开关 T1。低阶稳定电路 LLSL(n) 通过晶体管开关 T31 或 T32 来维持端点 Q(n) 的电位, 而低阶稳定电路 LLSR(n) 通过晶体管开关 T41 或 T42 来维持整体输出的电位, 因此晶体管开关 T41 和 T42 对驱动能力的要求远高于晶体管开关 T31 和 T32。下拉控制电路 11、12、21 和 22 是分别用来提供晶体管开关 T31、T32、T41 和 T42 的控制信号, 不需要很大的驱动能力。在本发明第三实施例中, 晶体管开关 T1 的沟道宽长比 W/L_1 可约为 300, 晶体管开关 T2 的沟道宽长比 W/L_2 的值可约为 2000, 晶体管开关 T31 和 T32 的沟道宽长比 W/L_3 的值可约为 40, 而晶体管开关 T41 和 T42 的沟道宽长比 W/L_4 的值可约为 300。然而, 前述数值仅说明晶体管开关 T1、T2、T31、T32、T41 和 T42 的沟道宽长比 $W/L_1 \sim W/L_4$ 之间的大小关系, 并不限定本发明的范畴。

[0057] 如图 4 所示, 无论是否设置驱动电路, 在液晶显示装置位于显示区周围的非显示区内皆需包含闲置空间。本发明第三实施例将具有维持端点 Q(n) 低电位功能的第一驱动电路 210 设置于非显示区 290 内位于显示区 280 一侧的闲置空间内, 而将具有稳定栅极输出功能的第二驱动电路 220 设置于非显示区 290 内位于显示区 280 另一侧的闲置空间内。由于第一驱动电路 210 的脉冲产生电路 PG(n) 负责产生栅极输出信号 GS(n), 包含具有高驱动能力的输出晶体管开关 T2, 因此第一驱动电路 210 的面积大于第二驱动电路 220 的面积。然而, 针对执行稳压功能的晶体管开关 T31、T32、T41 和 T42, 本发明第三实施例将沟道宽长比较大的晶体管开关 T41 和 T42 设置于对向侧的闲置空间内, 因此能大幅减少第一驱动电路 210 所需的电路布局空间, 进而有效地缩减液晶显示装置 200 的边框以达到微型化的目的。

[0058] 请参考图 9, 图 9 为本发明第四实施例中对应于液晶显示装置 200 的第 n 级栅极输出的示意图, 显示了第一驱动电路 210 的移位寄存单元 SR(1) ~ SR(N) 中一第 n 级移位寄存单元 SR(n)、第二驱动电路 220 的低阶稳定器电路中一第 n 级低阶稳定器电路 LLSR(n), 以及栅极线 GL(n), 其中 n 为介于 1 和 N 之间的整数。本发明第四和第三实施例结构类似, 不同之处在于第一驱动电路 210 的移位寄存单元 SR(n) 中低阶稳定电路 LLSL(n) 的结构。

本发明第四实施例的低阶稳定电路 LLSL(n) 还包含一晶体管开关 T51 和 T52, 可分别依据下拉控制电路 11 和 12 所产生的控制信号来控制栅极线 GL(n) 第一端 L(n) 和低电压 VSS 之间的信号导通路径。在移位寄存单元 SR(n) 的输出周期外的其它时间内, 本发明第四实施例通过第一驱动电路 210 的晶体管开关 T31、T32、T51 或 T52 和第二驱动电路 220 的晶体管开关 T41 或 T42 从栅极线两侧提供双向稳压。栅极线 GL(n) 第一端 L(n) 的稳压通过导通晶体管开关 T31 或 T32 以将端点 Q(n) 拉至低电压 VSS, 进而关闭晶体管开关 T2, 以确保在非输出周期时栅极线 GL(n) 第一端 L(n) 的电位不会被时钟脉冲信号 CLK_n 影响; 同时也通过导通晶体管开关 T51 或 T52 以将栅极线 GL(n) 第一端 L(n) 拉至低电压 VSS, 也即从信号输入侧来将栅极驱动信号 GS(n) 维持在低电位。栅极线 GL(n) 第二端 R(n) 的稳压通过导通晶体管开关 T41 或 T42 以将栅极线 GL(n) 的第二端 R(n) 拉至低电压 VSS, 也即从信号输入侧的对向侧来将栅极驱动信号 GS(n) 维持在低电位。

[0059] 如图 4 所示, 无论是否设置驱动电路, 在液晶显示装置位于显示区周围的非显示区内皆需包含闲置空间。本发明第四实施例将具有维持端点 Q(n) 低电位功能和具有部分稳定栅极输出功能的第一驱动电路 210 设置于非显示区 290 内位于显示区 280 一侧的闲置空间内, 而将具有部分稳定栅极输出功能的第二驱动电路 220 设置于非显示区 290 内位于显示区 280 另一侧的闲置空间内。由于第二驱动电路 220 的晶体管开关 T41 和 T42 可从信号输入侧的对向侧来分摊一部分稳定栅极输出的工作, 第一驱动电路 210 的晶体管开关 T51 和 T52 不需要太大的驱动能力, 因此可使用较小沟道宽长比的元件。如此也能减少第一驱动电路 210 所需的电路布局空间, 进而缩减液晶显示装置 200 的边框以达到微型化的目的。在本发明第四实施例中, 晶体管开关 T1 的沟道宽长比 W/L_1 的值可约为 300, 晶体管开关 T2 的沟道宽长比 W/L_2 的值可约为 2000, 晶体管开关 T3₁ 和 T3₂ 的沟道宽长比 W/L_3 的值可约为 40, 晶体管开关 T41 和 T42 的沟道宽长比 W/L_4 的值可约为 x, 而晶体管开关 T51 和 T52 的沟道宽长比 W/L_5 的值可约为 (300-x)。x 的值决定晶体管开关 T41、T42、T51 和 T52 负责稳定栅极输出工作的比例, 本发明优选实施例中 x 的值会大于 (300-x) 的值, 以有效地缩小第一驱动电路 210 所需的电路布局空间。然而, 前述数值仅说明晶体管开关 T1、T2、T3₁、T3₂、T41、T42、T51 和 T52 的沟道宽长比 $W/L_1 \sim W/L_5$ 之间的大小关系, 并不限定本发明的范畴。

[0060] 本发明前述实施例的晶体管开关可为薄膜晶体管 (thin film transistor, TFT) 开关, 或其它具有类似功能的元件。

[0061] 本发明提供具有双向稳压功能的液晶显示装置, 同时利用非显示区内位于显示区两对向侧的闲置空间来设置驱动电路, 因此能大幅减少信号输入侧所需的电路布局空间, 进而有效地缩减液晶显示装置的边框以达到微型化的目的。

[0062] 以上所述仅为本发明的优选实施例, 凡依本发明权利要求所做的均等变化与修饰, 皆应属于本发明的保护范围内。

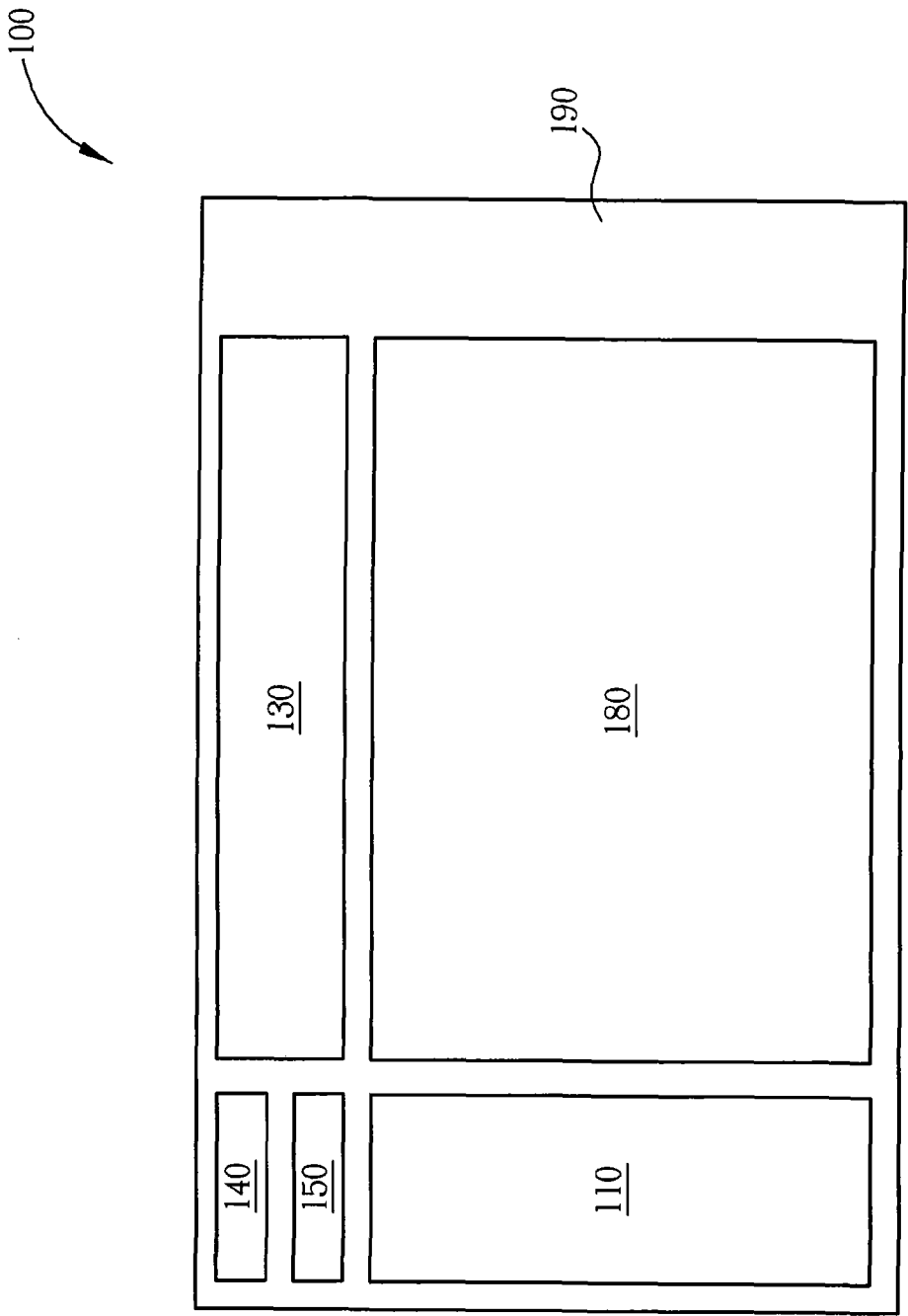
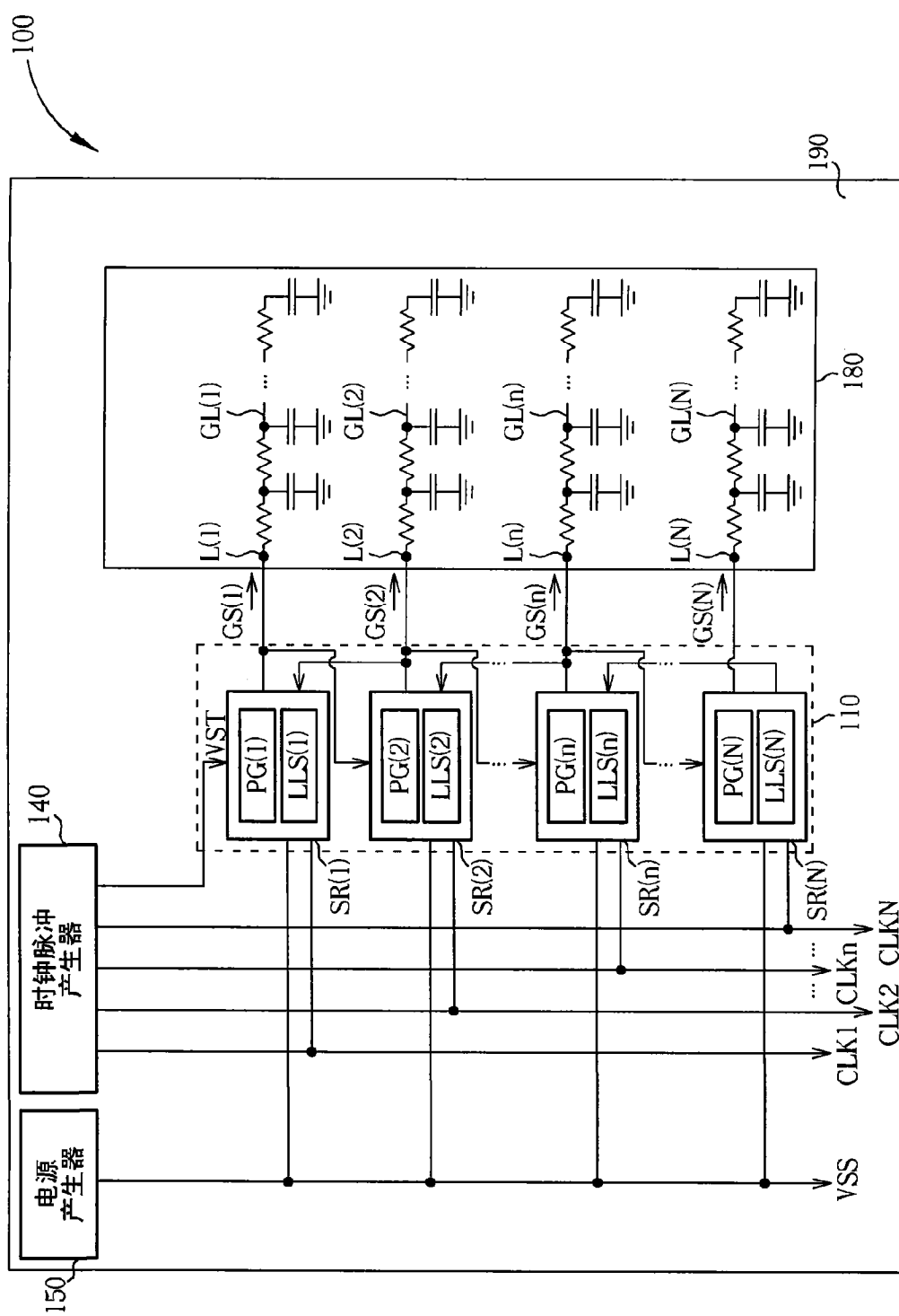


图 1



2
圖

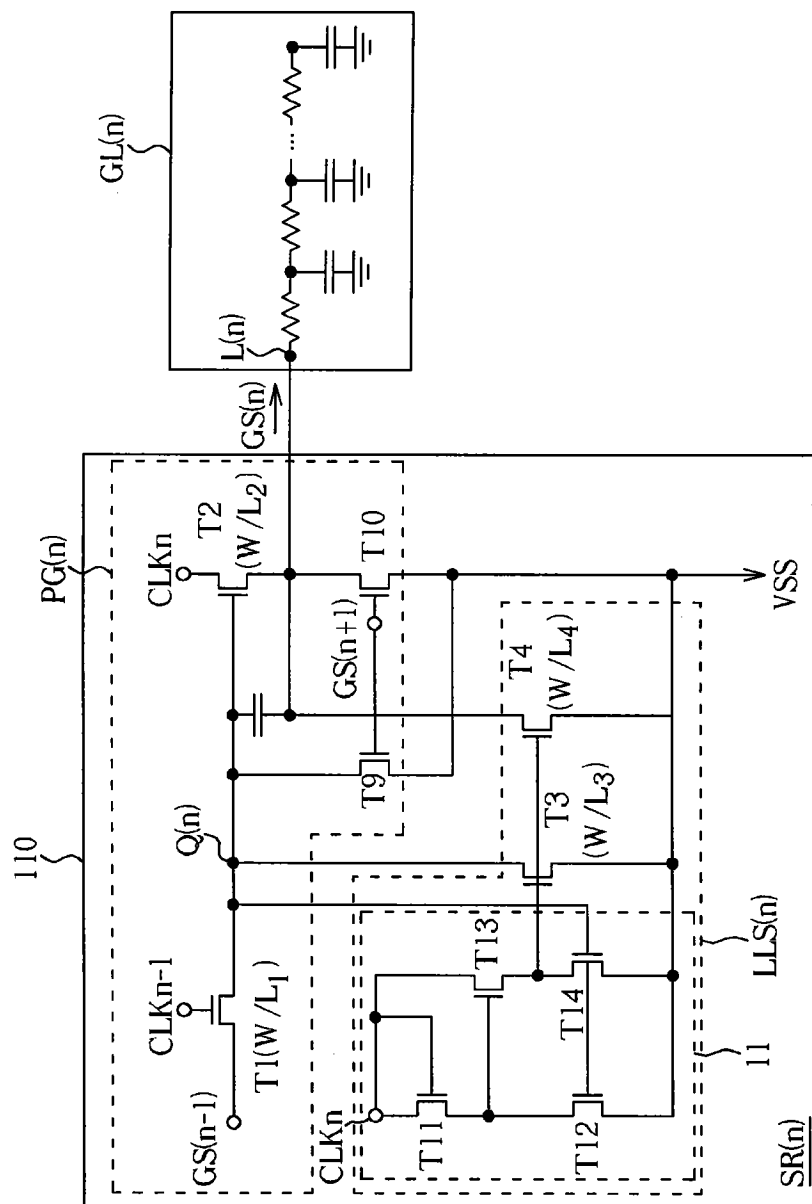


图3

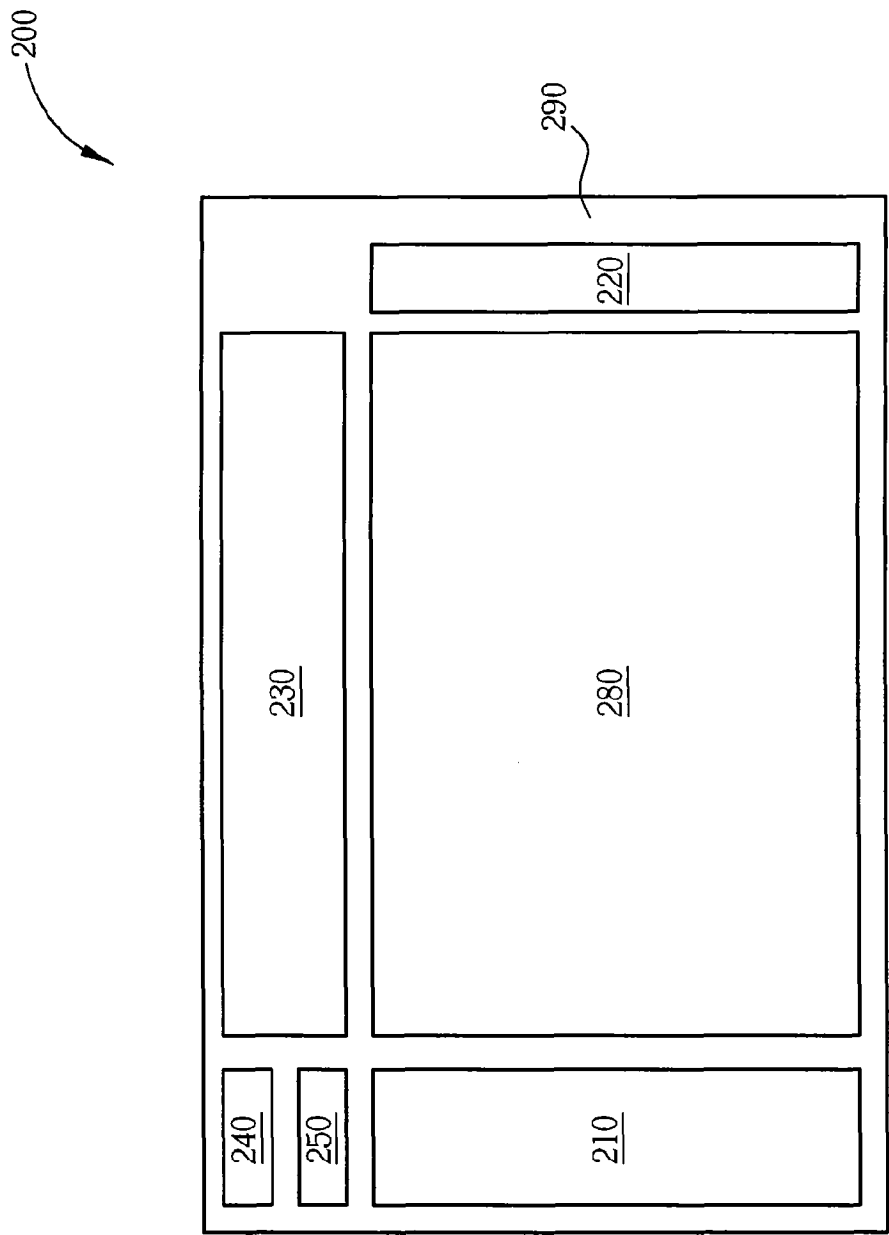


图4

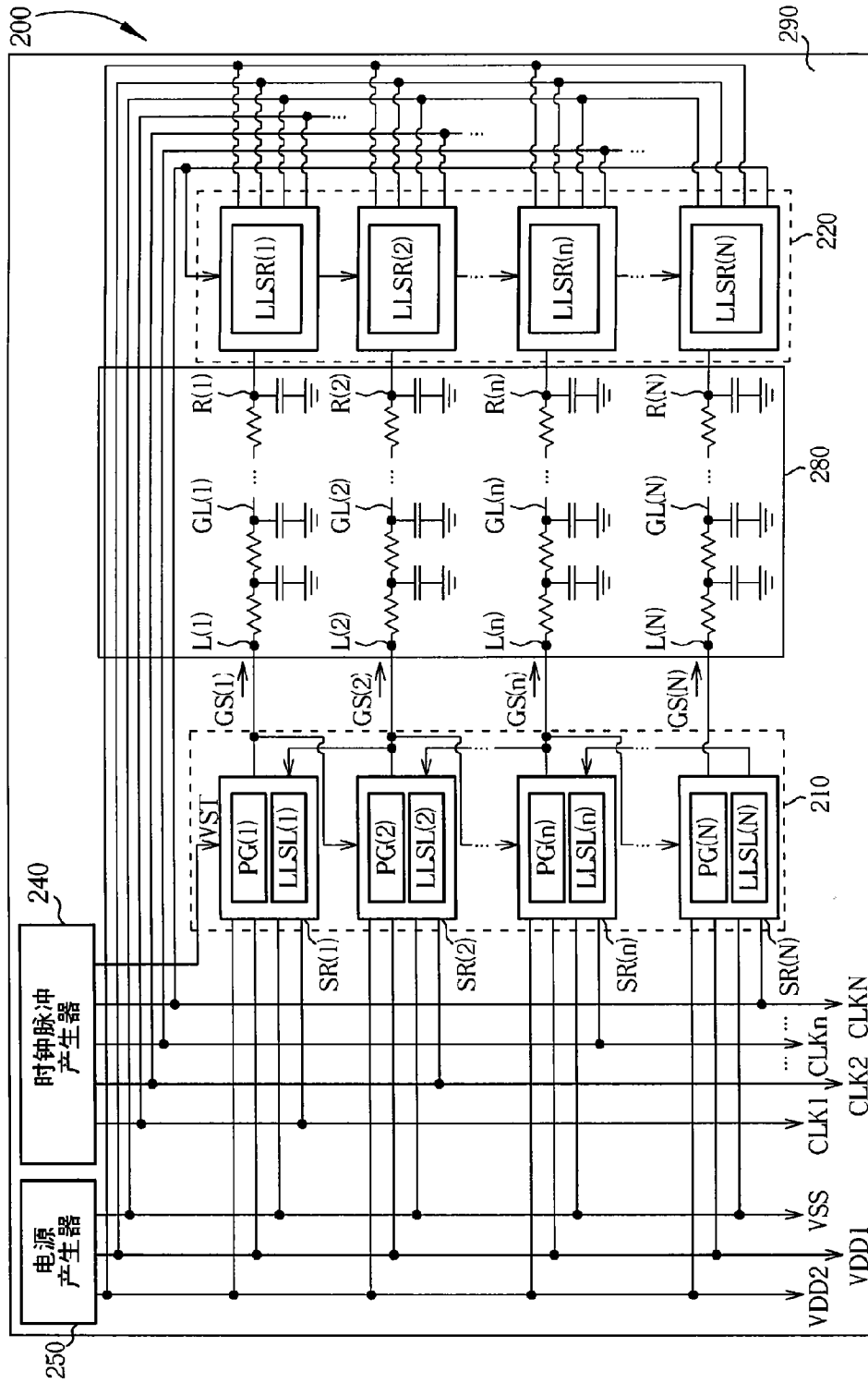


图5

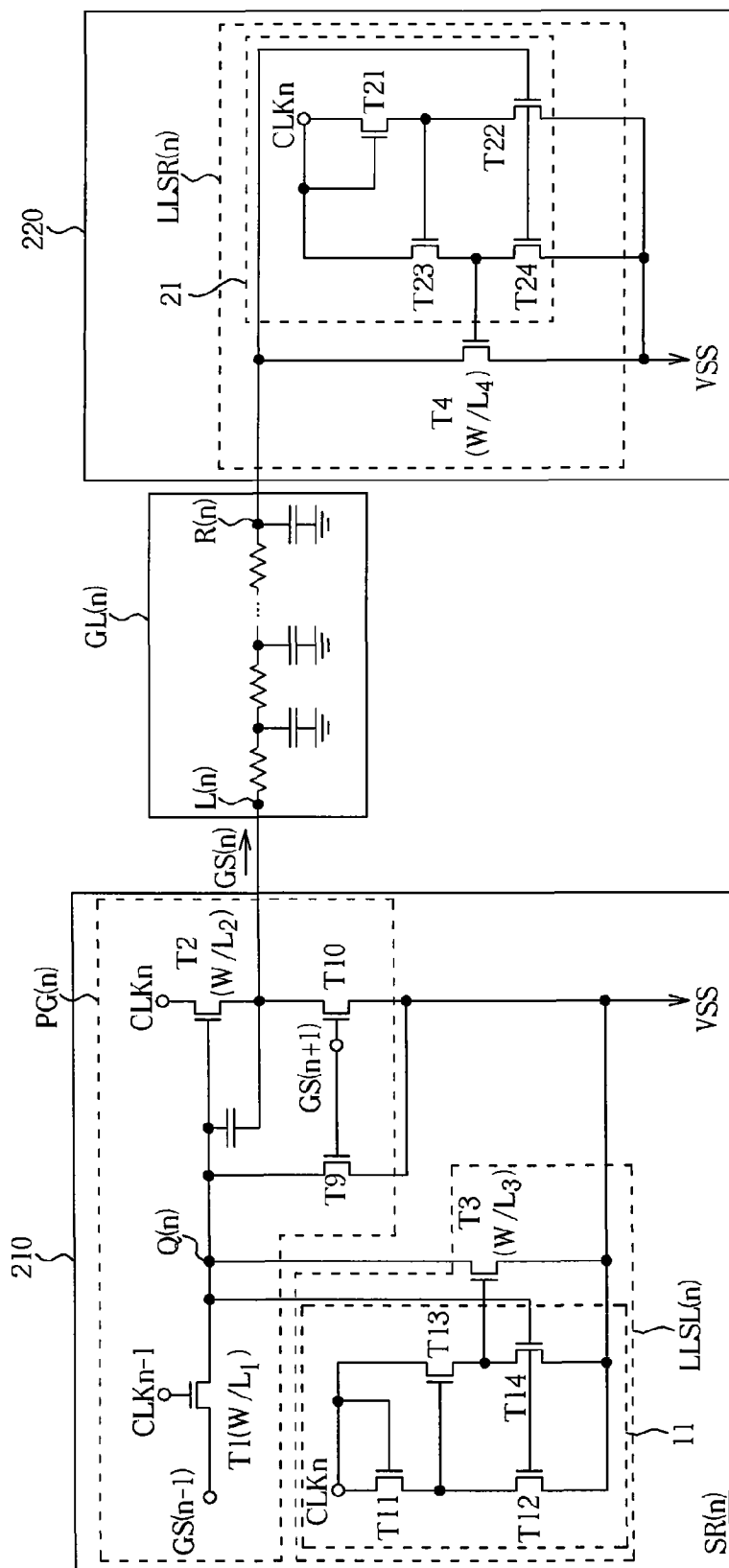


图6

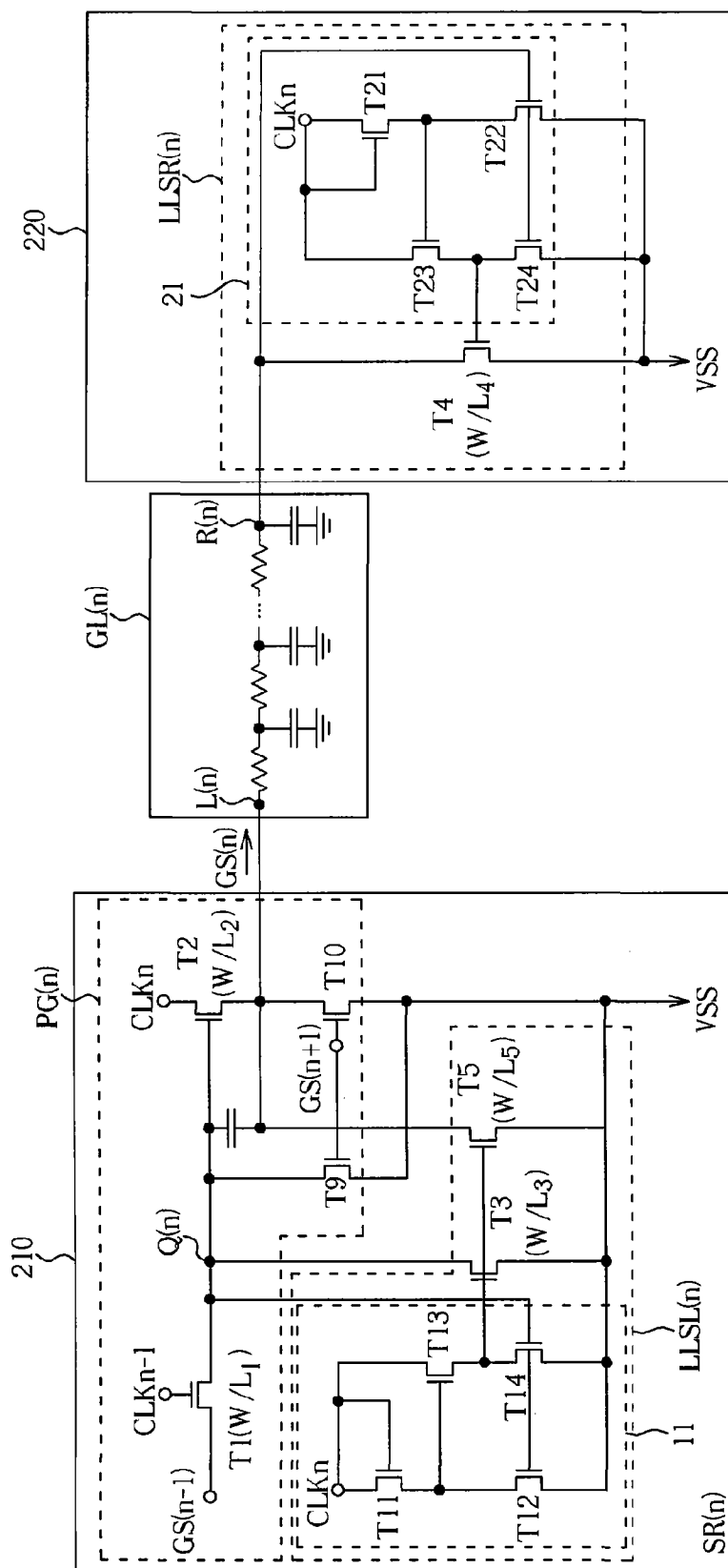


图7

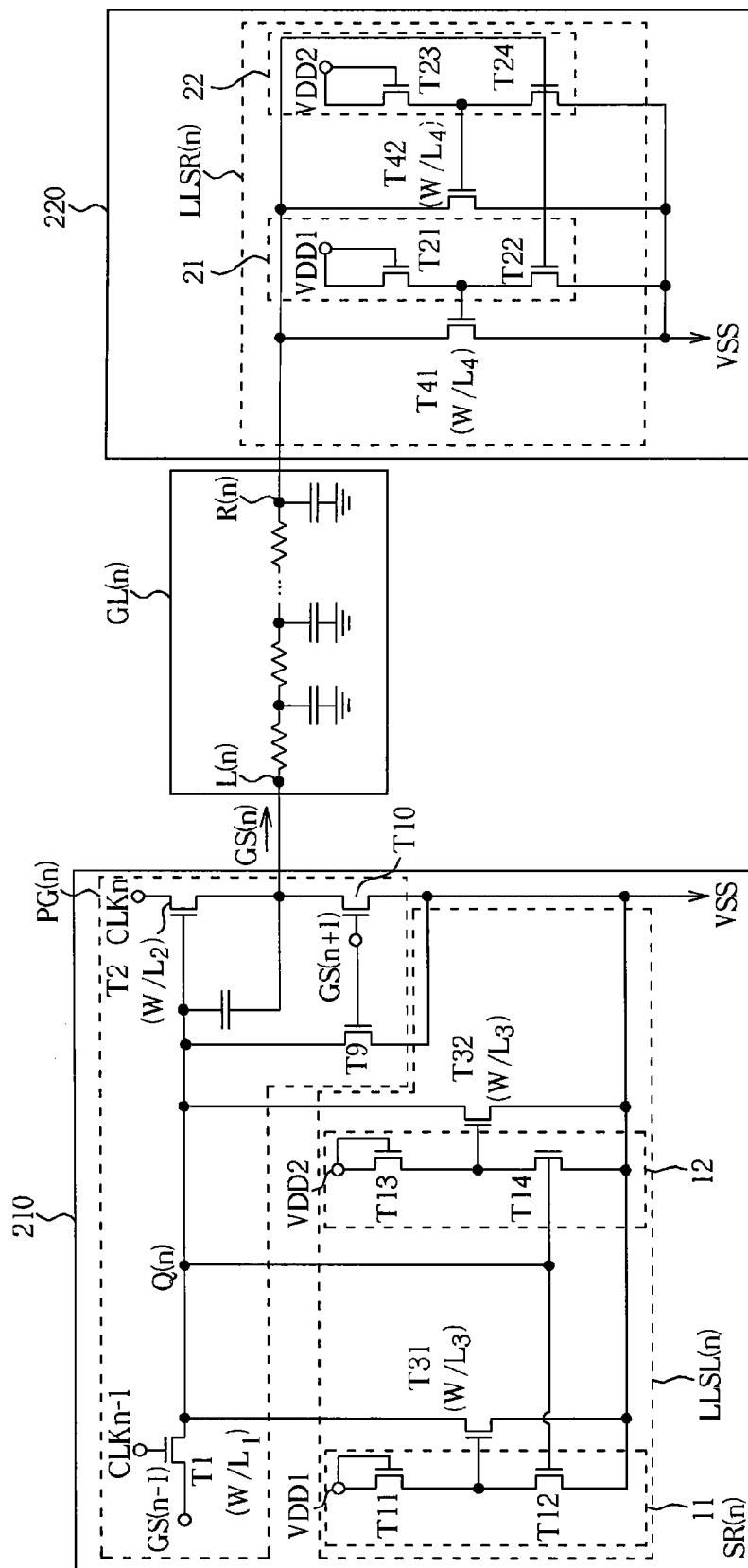


图8

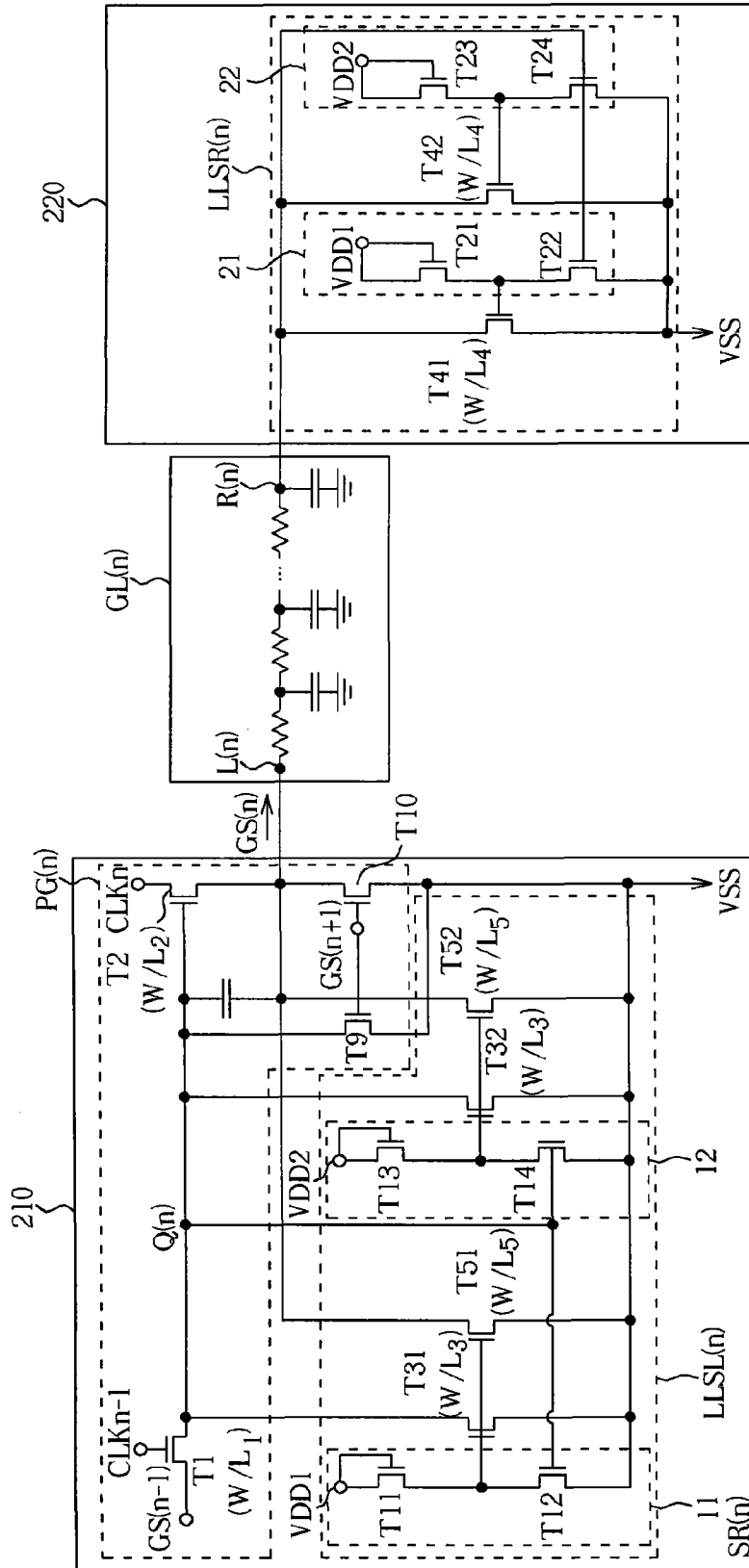


图9

专利名称(译)	具有双向稳压功能的液晶显示装置及移位寄存器		
公开(公告)号	CN101504829B	公开(公告)日	2011-07-27
申请号	CN200910128888.6	申请日	2009-03-23
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	廖一遂 陈建良 蔡明谚		
发明人	廖一遂 陈建良 蔡明谚		
IPC分类号	G02F1/1362 G09G3/36		
代理人(译)	姜燕 陈晨		
其他公开文献	CN101504829A		
外部链接	Espacenet SIPO		

摘要(译)

一种具有双向稳压功能的液晶显示装置及移位寄存器，该装置包含多条栅极线，以及多级移位寄存单元以分别驱动相对应的栅极线。每一个移位寄存单元包含第一和一第二电路。第一电路设于相对应栅极线的第一侧，包含脉冲产生电路和具有第一沟道宽长比的第一晶体管。脉冲产生电路可依据节点的电位来产生驱动信号，而第一晶体管可维持节点的电位。第二电路设于相对应栅极线的第二侧，包含具有第二沟道宽长比的第二晶体管，可从相对应栅极线的第二侧来维持驱动信号的电位。第一沟道宽长比的值小于该第二沟道宽长比的值，且第一电路的面积大于该第二电路的面积。本发明能减少信号输入侧的电路布局空间，进而缩减液晶显示装置的边框以达到微型化的目的。

