

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200480025381.3

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

H03K 17/00 (2006.01)

H03K 17/687 (2006.01)

G02F 1/133 (2006.01)

H05B 33/14 (2006.01)

[45] 授权公告日 2009 年 10 月 28 日

[11] 授权公告号 CN 100555392C

[22] 申请日 2004.7.6

[21] 申请号 200480025381.3

[30] 优先权

[32] 2003.7.9 [33] JP [31] 272443/2003

[86] 国际申请 PCT/JP2004/009906 2004.7.6

[87] 国际公布 WO2005/006303 日 2005.1.20

[85] 进入国家阶段日期 2006.3.3

[73] 专利权人 索尼株式会社

地址 日本东京都

[72] 发明人 木田芳利 仲岛义晴

[56] 参考文献

US6313819B1 2001.11.6

JP62122488U 1987.8.4

审查员 赵曦鹏

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 杨生平 梁永

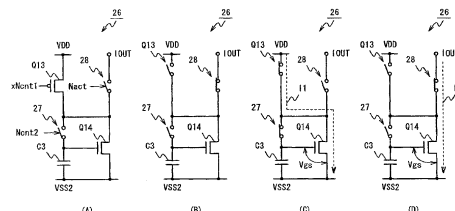
权利要求书 1 页 说明书 16 页 附图 17 页

[54] 发明名称

恒流电路和平板显示设备

[57] 摘要

本发明应用于例如这样一种液晶显示器上,在该液晶显示器中驱动电路整体地形成于绝缘衬底上,并且利用参考电流 I 对采样电容器 $C3$ 进行充电并在采样电容器 $C3$ 中设置了由于参考电流 I 所造成的晶体管 $Q14$ 的栅-源电压 V_{gs} 之后,通过采样电容器 $C3$ 的电压 V_{gs} ,对晶体管 $Q14$ 进行驱动以使其起恒流电路的作用。



1. 一种平板显示设备，将该平板显示设备构造成显示部分是由排列成矩阵形式的像素构成的、垂直驱动电路用于通过栅极线来顺序选择显示部分的像素、以及水平驱动电路用于通过显示部分的信号线来驱动通过栅极线所选择的像素，其特征在于：

水平驱动电路具有：

数模转换电路，用于对表示像素灰度的灰度数据执行数模转换处理；以及

缓冲器电路，用于借助于数模转换电路的输出信号来驱动信号线；

缓冲器电路通过下述源极跟随器电路来驱动信号线，所述源极跟随器电路是通过使恒流电路与晶体管的源极相连而形成的；以及

恒流电路，包括一个参考电流源，在使连接在晶体管的栅极和源极与晶体管的漏极之间的采样电容器与所述参考电流源相连并且将采样电容器两端的电压设置成在所述参考电流源的参考电流驱动晶体管期间所产生的栅极与源极之间的电压之后，该恒流电路断开采样电容器、晶体管、以及参考电流源之间的连接并使晶体管的漏极与驱动目标相连，并且通过由于在采样电容器中所设置的栅极与源极之间的电压所造成的晶体管的电流来对驱动目标进行驱动，

其中所述缓冲器电路包括模拟缓冲器电路以及与显示部分的预充电处理相关联的预充电电路，所述模拟缓冲器电路用于执行通过输入信号来设置像素灰度的处理，并且所述预充电电路被构造成使用保存在信号线以及连接在所述晶体管的漏极和控制信号线之间的存储电容器中的电荷对所述控制信号线的电势进行切换，以降低所述平板显示设备的功耗。

2. 根据权利要求1的平板显示设备，其特征在于：

使用于设置采样电容器两端电压的周期以及用于对驱动目标进行驱动的周期重复，

将用于设置采样电容器两端电压的周期设置为对显示部分进行预充电的周期。

恒流电路和平板显示设备

技术领域

本发明涉及一种恒流电路和平板显示设备并且可应用于例如驱动电路整体地形成于绝缘衬底上这样一种液晶显示设备上。与传统结构相比，在利用参考电流对采样电容器进行充电并且设置了由于采样电容器中的参考电流所造成的晶体管的栅-源电压之后，本发明通过借助于采样电容器的电压来对晶体管进行驱动以使其起恒流电路的作用而可降低变化。

背景技术

传统的，在各种集成电路中，恒流电路是由电流镜电路构造而成的以便提供各个部件要进行操作所需的电流。图1和2分别给出了其使用电流镜电路的恒流电路的接线图。图1所示的恒流电路根据电流镜电路结构而借助于N沟道MOS（以下简称为NMOS）晶体管Q2和Q3对由于P沟道MOS（以下简称为PMOS）Q1所造成的参考电流进行返送（fold back），由此可使与参考电流相对应的恒定电流从所期望的电路块中流出，然而图2所示的恒流电路根据电流镜电路结构而借助于PMOS晶体管Q5和Q6对由于NMOS晶体管Q4所造成的参考电流进行返送，由此可使与参考电流相对应的恒定电流从所期望的电路块中流出。

近年来，已提供了下述类型的液晶显示设备以作为其即就是可应用到诸如移动式电话和PDAs这样的移动终端上的平板显示设备的液晶显示设备，在所述类型的液晶显示设备中液晶显示板的驱动电路整体地集成并构造在其即就是构成了液晶显示板一部分的玻璃衬底上。此外在这种平板显示设备中，驱动电路使用上述接线图1和2中的恒流电路。

具体地说，这类液晶显示设备具有由下述像素、多晶硅TFT（薄膜晶体管）、以及存储电容器所形成的一显示部分，所述像素排列成矩阵形式并且其每一个均是由液晶单元组成的，所述多晶硅TFT即就是液晶单元的开关设备，并且将这类液晶显示设备构造成通过借助于

排列在显示部分周围上的各种驱动电路来对显示部分进行驱动而显示各种图像。如在申请号为 Hei7-295521 的日本专利申请出版物等中所公开的，将液晶显示设备构造成：在将各个像素的信号线设置成预定电势并通过例如基于逐行 (on a line-by-line basis) 的预充电处理来对其存储电容器进行充电及放电之后，根据其表示各个像素灰度的灰度数据而借助于模拟信号来对各个像素进行驱动，并且这种恒流电路位于其与利用模拟信号来进行驱动相关联的电路块等中。

然而，其即就是应用于这类液晶显示设备上的有源元件的 TFTs 具有变化很大这样的缺点，并且如果通过使用其即就是这种有源元件的晶体管来构造图 1 和 2 所示的恒流电路，那么存在晶体管 Q1 和 Q4 所设置的参考电流变化了这样的问题，并且此外，流入到晶体管 Q3 的电流以及从晶体管 Q6 流出的电流随各个参考电流而变。

为了降低这种变化对各个电路块的影响，迄今为止已设计出使比较大的电流流入其使用这类有源元件的恒流电路中。然而，这种设计出现了使功耗增加了一定的量这样的缺点。

发明内容

就此提出了本发明，并且本发明提出了一种与传统电路相比其可降低变化的恒流电路以及其使用这种恒流电路的平板显示设备。

为了解决该问题，本发明应用于这样一种恒流电路上，在使连接在晶体管的栅极和源极与晶体管的漏极之间的采样电容器与参考电流源相连并且将采样电容器两端的电压设置成在参考电流源的参考电流驱动晶体管期间所产生的栅极与源极之间的电压之后，该恒流电路断开采样电容器、晶体管、以及参考电流源之间的连接并使晶体管的漏极与驱动目标相连，并且通过借助于由于在采样电容器中所设置的栅极与源极之间的电压所造成的晶体管的电流来对驱动目标进行驱动。

根据本发明的结构，本发明可应用于这样一种恒流电路上，在使连接在晶体管的栅极和源极与晶体管的漏极之间的采样电容器与参考电流源相连并且将采样电容器两端的电压设置成在参考电流源的参考电流驱动晶体管期间所产生的栅极与源极之间的电压之后，该恒流电路断开采样电容器、晶体管、以及参考电流源之间的连接并使晶体管的漏极与驱动目标相连，并且通过借助于由于在采样电容器中所设置

的栅极与源极之间的电压所造成的晶体管的电流来对驱动目标进行驱动。因此，即使晶体管的特性变化了，晶体管也可操作并且根据参考电流而在驱动条件之下可对驱动目标进行驱动，因此可显著地降低要对驱动目标进行驱动所使用的恒定电流的变化。

此外，本发明可应用于平板显示设备以及下述位于垂直驱动电路 (vertical driving circuit) 之中的缓冲器电路的恒流电路上，在使连接在晶体管的栅极和源极与晶体管的漏极之间的采样电容器与参考电流源相连并且将采样电容器两端的电压设置成在参考电流源的参考电流驱动晶体管期间所产生的栅极与源极之间的电压之后，该恒流电路断开采样电容器、晶体管、以及参考电流源之间的连接并使晶体管的漏极与驱动目标相连，并且通过借助于由于在采样电容器中所设置的栅极与源极之间的电压所造成的晶体管的电流来对驱动目标进行驱动。

根据本发明的结构，可提供这样一种平板显示设备，该平板显示设备由于通过利用与传统电路相比其变化降低的恒流电路来驱动各个信号线而可降低特性变化。

根据本发明，在利用参考电流对采样电容器进行充电并且在采样电容器中设置了由于参考电流所造成的晶体管的栅-源电压之后，通过采样电容器的栅-源电压来驱动晶体管以使其起恒流电路的作用，因此与传统电路相比可降低恒流电路的变化。

此外，因为平板显示设备是通过利用这种恒流电路来构造的，因此可降低由于对各个信号线进行驱动所造成的变化，以便可降低由于恒定电流所造成的恒定电流值并且可使整个功耗降低一定的量。

附图说明

图 1 给出了传统恒流电路的接线图。

图 2 给出了与图 1 所示不同的一示例的接线图。

图 3 给出了根据本发明实施例 1 的液晶显示设备的方框图。

图 4 给出了图 3 所示液晶显示设备的水平驱动电路的一部分的方框图。

图 5 给出了图 4 所示缓冲器电路的接线图。

图 6 给出了有助于对图 5 所示缓冲器电路中的预充电电路的操作

进行说明的时间图。

图 7 给出了应用于图 3 所示液晶显示设备上的恒流电路的接线图。

图 8 给出了有助于对图 7 所示恒流电路的操作进行说明的时间图。

图 9 给出了有助于对图 5 所示缓冲器电路中的模拟缓冲器电路的操作进行说明的时间图。

图 10 给出了有助于对图 5 所示缓冲器电路中的模拟缓冲器电路的操作进行说明的接线图。

图 11 给出了在对图 10 的继续说明中所使用的接线图。

图 12 给出了在对图 11 的继续说明中所使用的接线图。

图 13 给出了在对图 12 的继续说明中所使用的接线图。

图 14 给出了应用于本发明实施例 2 上的模拟缓冲器电路的接线图。

图 15 给出了应用于图 14 所示模拟缓冲器电路上的恒流电路的接线图。

图 16 给出了有助于对图 14 所示模拟缓冲器电路的操作进行说明的时间图。

图 17 给出了应用于本发明的实施例 3 的模拟缓冲器电路的接线图。

图 18 给出了有助于对图 17 所示模拟缓冲器电路的操作进行说明的时间图。

图 19 给出了应用于本发明实施例 4 上的水平驱动电路的结构的一部分的方框图。

图 20 给出了根据本发明实施例 5 的恒流电路的接线图。

具体实施方式

下面参考附图对本发明的实施例进行详细的描述。

(1) 实施例 1

(1-1) 实施例 1 的结构

图 3 给出了根据本发明实施例 1 的液晶显示设备的方框图。在该

液晶显示设备 1 中，每个像素是由液晶单元 2、其就是液晶单元 2 的开关设备的多晶硅 TFT 3、以及存储电容器 4 形成的，并且该像素排列成矩阵形式以便形成显示部分 6。在该液晶显示设备 1 中，其形成了显示部分 6 的各个像素通过信号线 LS 和栅极线 LG 而与水平驱动电路 7 以及垂直驱动电路 8 相连，以便借助于垂直驱动电路 8 而顺序选择像素并且根据来自水平驱动电路 7 的驱动信号而设置每个像素的灰度来显示所期望的图像。

因此，通过根据未示出的定时产生电路所输出的定时信号来驱动每个栅极线 LG，垂直驱动电路 8 结合水平驱动电路 7 中的处理而以行为单元顺序地选择像素。

水平驱动电路 7 顺序周期地加载其表示每个像素灰度的灰度数据 D1 并且产生各个信号线 LS 的驱动信号。更准确地说，在水平驱动电路 7 中，移位寄存器 9 通过对灰度数据 D1 进行顺序周期地采样来以行为单元对灰度数据 D1 进行编译，并且在水平消隐时段期间的预定时间将一行的灰度数据 D1 输出到数模转换电路 (DAC) 10。

数模转换电路 10 对移位寄存器 9 所输出的灰度数据 D1 执行数模转换以将其输出。缓冲器电路部分 11 根据数模转换电路 10 的输出信号来驱动信号线 LS。按照这种方式，水平驱动电路 7 通过根据其基于灰度数据 D1 的灰度来驱动显示部分 6 的每个像素可显示所期望的图像。缓冲器电路部分 11 根据数模转换电路 10 的输出信号来驱动各个信号 LS，并且此时还驱动信号线 LS 以启动所谓的预充电处理。

图 4 给出了水平驱动电路 7 的数模转换电路 10 和缓冲器电路部分 11 的方框图。在数模转换电路 10 中，例如，参考电压产生电路 15 通过对预定产生参考电压进行阻性划分 (resistively dividing) 而产生了多个参考电压 V0 至 V63 并将其输出。参考电压选择器 16 分别接收多个参考电压 V0 至 V63，并且根据移位寄存器 9 所输出的灰度数据 D1 来选择并输出任何参考电压。按照这种方式，数模转换电路 10 通过对其与灰度数据 D1 相对应的参考电压进行选择来对灰度数据 D1 执行数模转换。

缓冲器电路部分 11 借助于其根据定时产生电路 17 所输出的各种定时信号进行操作的缓冲器电路 18 来对各个参考电压选择器 16 的输出信号进行处理，并且将所处理的信号输出到信号线 LS。在图 4 中，

符号 R、G、以及 B 分别表示其与红色、绿色、以及蓝色像素相对应的系统。

图 5 详细地给出了每个缓冲器电路 18 的结构接线图。在缓冲器电路 18 中, 参考电压选择器 16 的输出信号 (由符号 V_{in} 表示) 输入到模拟缓冲器电路 20 并且相应信号线路 LS 是由输入信号 V_{in} 来驱动的。缓冲器电路 18 还与下述 CS 驱动电路一起通过对信号线 LS 的电势进行切换来执行预充电处理, 所述 CS 驱动电路在水平消隐周期期间不是基于逐行而示出的。因此, 缓冲器电路 18 包括下述模拟缓冲器电路 20 以及与预充电处理相关联的预充电电路 21, 所述模拟缓冲器电路 20 用于执行通过输入信号 V_{in} 来设置像素灰度的处理。在下面的描述中, 每个开关电路是由 PMOS 晶体管或者 NOMS 晶体管组成的, 并且定时产生电路 17 所输出的定时信号的符号附着于 (attached) 各个开关电路等上以便表示与开关电路等的控制相关联的定时信号。

更准确地说, 在液晶显示设备 1 中, 如图 6 所示, 显示部分 6 是由所谓的行反转来驱动的, 并且在水平消隐周期期间执行预充电处理, 并且晶体管 3 所未处的存储电容器 4 那侧的端电压 (参看图 3; 在图 6 中, 由其即就是该端侧上的导线的 CS 线的电势来表示, 如符号 CS 所示) 通过所未示出的 CS 驱动电路 (图 6 (A)) 而在接地电平与正的预定电势之间切换。因此, 在执行预充电处理的周期 T1 (以下简称为预充电周期) 期间 (图 6 (F) 和 6 (G)), 模拟缓冲器电路 20 通过位于输出级上的开关电路 22 而与信号线 LS 断开。

预充电电路 21 根据定时电路 17 在预充电时段 T1 的大约第一个二分之一期间所输出的定时信号 PCG1 和 PCG2 而将其与信号线 LS 相连的开关电路 23 和 24 分别设置成断开 (OFF) 状态和导通 (ON) 状态 (图 6 (B) 至 (E)), 因此使 CS 线 CS 与信号线 LS 相连并且借助于 CS 驱动电路来对 CS 线 CS 的电势进行切换 (图 6 (H))。因此, 将预充电电路 21 构造成可有效地使用保存在信号线 LS 以及存储电容器 4 中的电荷以对 CS 线 CS 的电势进行切换, 以便可使整个功耗降低一定的量。

随后, 通过定时信号 PCG1 和 PCG2 (图 6 (B) 至 6 (E)) 分别将开关电路 23 和 24 设置成导通 (ON) 状态和断开 (OFF) 状态, 因此可使信号线 LS 与 CS 线 CS 断开并且将信号线 LS 的电势设置成接地

电平（图 6（H））。因此，在该实施例中，使 CS 线 CS 的电势在接地电平与正的预定电势之间切换以便可根据接地电平来对信号线 LS 进行驱动，并且如随后所描述的，可使其与信号线 LS 的驱动相关联的模拟缓冲器电路 20 的结构简单化一定的量（by that amount）。

该模拟缓冲器电路 20 包括其是由 NOMS 晶体管 Q11 所形成的一源极跟随器（source follow），并且图 7（A）所示的恒流电路 26 与 NOMS 晶体管 Q11 的源极相连。在恒流电路 26 中，参考电流源是由 PMOS 晶体管 Q13 形成的，定时信号 xNcnT1 输入到该 PMOS 晶体管 Q13 的栅极，并且 NOMS 晶体管 Q14 与 PMOS 晶体管 Q13 串联，并且将由于 PMOS 晶体管 Q13 所造成的参考电流构造成流入 NOMS 晶体管 Q14。

此外，将恒流电路 26 构造成采样电容器 C3 位于 NMOS 晶体管 Q14 的栅极与源极之间并且提供了这样的开关电路 27，该开关电路 27 可使由于 PMOS 晶体管 Q13 所造成的参考电流流入采样电容器 C3。在恒流电路 26 中，由预定定时信号 Ncnt2 来接通开关电路 27，并且将其处于下述状态的 NMOS 晶体管 Q14 的栅-源电压 V_{gs} 采样到采样电容器 C3 中，所述状态即就是可使由于 PMOS 晶体管 Q13 所造成的参考电压流入 NMOS 晶体管 Q14。此后，将开关电路 27 切换到断开（OFF）状态并且保持在采样电容器 C3 中所采样的栅-源电压 V_{gs} 。

在该恒流电路 26 中，NMOS 晶体管 Q14 的漏极通过开关电路 28 而与其构成了缓冲器电路的 NMOS 晶体管 Q11 的源极相连，并且通过定时信号 xNcnT1，在采样电容器 C3 已对 NMOS 晶体管 Q14 的栅-源电压 V_{gs} 进行采样并且进一步已阻止从 PMOS 晶体管 Q13 输出参考电流之后根据预定定时信号 Nact，将开关电路 23 设置成切换为导通（ON）状态，以便由于采样电容器 C3 所采样的栅-源电压 V_{gs} 所造成的电流通过晶体管 Q11 而流出。

图 8 给出了每个定时信号 xNcnT1、Nact、以及 Ncnt2 的转换以及每个开关电路 27 和 28 以及晶体管 Q13 的转换的时间图。当恒流电路 26 处于初始状态时，也就是说紧接在恒流电路 26 开始操作之后，如图 7（B）所示，定时信号 xNcnT1 保持在 L 电平并且晶体管 Q13 保持在断开（OFF）状态（图 8（A）和 8（B）），并且定时信号 Nact 和 Ncnt2 分别保持在 H 电平和 L 电平，以便开关电路 27 和 28 分别保持在断开（OFF）状态和导通（ON）状态（图 8（C）至 8（F））。因此，在这

种情况下，恒流电路 26 保持在禁止晶体管 Q11 放出任何电流这样的状态。

在预定定时同时对定时信号 $xNcnT1$ 、 $Nact$ 、以及 $Ncnt2$ 的各个逻辑值进行切换，以便如图 7 (C) 所示分别将恒流电路 26 的开关电路 27 和 28 切换到导通 (ON) 状态和断开 (OFF) 状态，同时使晶体管 Q13 开始操作以开始输出参考电流。因此，在恒流电路 26 中，由于晶体管 Q13 所造成的参考电流 II 对采样电容器 C3 进行充电，并且通过 NMOS 晶体管 Q14 而流出。当由于充电而使采样电容器 C3 两端的电压上升时，采样电容器 C3 的充电电流逐渐减小，并且当充电电流达到要使参考电流 II 从晶体管 Q14 流出所需要的晶体管 Q14 的栅-源电压 V_{gs} 时，充电电流停止流入采样电容器 C3，并且在该状态，由于晶体管 Q13 所造成的所有参考电流 II 流入晶体管 Q14。因此，在该恒流电路 26 中，通过借助于参考电流 II 来对连接在晶体管 Q14 栅极与源极之间的采样电容器 C3 进行充电，同时使参考电流 II 流入晶体管 Q14，可在采样电容器 C3 中设置要使参考电流 II 流入晶体管 Q14 所需要的晶体管 Q14 的栅-源电压。

当恒流电路 26 对定时信号 $xNcnT1$ 、 $Nact$ 、以及 $Ncnt2$ 的各个逻辑值进行切换并且足以使晶体管 Q14 的栅-源电压 V_{gs} 保持在采样电容器 C3 中的时段逝去时，各个定时信号 $Nact$ 和 $Ncnt2$ 回到初始的逻辑值，以便停止对参考电流 II 的提供并且使采样电容器 C3 与晶体管 Q14 的漏极断开。随后，定时信号 $xNcnT1$ 回到初始的逻辑值，并且晶体管 Q14 的漏极与其即就是恒流电路 26 驱动目标的晶体管 Q11 相连。因此，如图 7 (D) 所示，恒流电路 26 起恒流电路的作用以借助于由于在采样电容器 C3 中所设置的参考电流 II 所造成的晶体管 Q14 的栅-源电压 V_{gs} 而使电流从晶体管 Q11 中流出。

因此，如上面结合图 6 所描述的，在液晶显示设备 1 中，从位于水平消隐周期之中的预充电周期 T1 执行预充电处理以便将下述周期 T3 分配给预充电周期 T1，所述周期 T3 用于在采样电容器 C3 中设置由于参考电流 II 所造成的要使恒流电路 26 起恒流电路作用所需的晶体管 Q14 的栅-源电压 V_{gs} ，并且提供各个定时信号 $xNcnT1$ 、 $Nact$ 、以及 $Ncnt2$ 以便恒流电路 26 进行操作，同时使用于设置栅-源电压 V_{gs} 的周期 T3 以及用于使恒流电路 26 起恒流电路作用的周期 T4 重复。

模拟缓冲器电路 20 (图 5) 具有位于晶体管 Q11 的栅极与源极之间的电容器 C1 和 C2, 该电容器 C1 和 C2 分别具有位于其源极侧的开关电路 31 和 32。开关电路 33、34、以及 35 分别位于晶体管 Q11 的栅极所处的那侧上、电容器 C1 的开关电路 31 和 32 所处的那侧上、以及电容器 C2 所处的那侧上, 并且将来自参考电压选择器 16 的信号 V_{in} 输入到每个开关电路 33、34、以及 35 的另一端。模拟缓冲器电路 20 通过对开关电路 31 至 35 进行切换可消除晶体管 Q11 的变化并且根据输入信号 V_{in} 来对信号线 LS 进行驱动。

更准确地说, 如上面结合图 6 和 8 所描述的, 从对其与预充电相关联的处理与其与恒流电路 26 相关联的处理之间的对比可知, 在缓冲器电路 18 中, 如图 9 所示, 根据预充电电路 21 中的预充电周期 T1 的开始 (图 9 (A)、9 (J) 至 9 (L)), 在恒流电路 26 中开始其与晶体管 Q13 相关联的采样处理 (图 9 (C) 至 9 (E))。在模拟缓冲器电路 20 中, 当该处理开始时, 将所有的开关电路 22 和 31 至 35 设置成断开 (OFF) 状态。

此后, 当周期 T3 逝去并且恒流电路 26 开始起恒流电路的作用时, 如图 10 所示将开关电路 31、32、以及 33 切换到导通 (ON) 状态。在图 9 中, 用于控制各个开关 22 和 31 至 35 的定时信号 N1 至 N5 的上升表示导通 (ON) 状态。因此, 模拟缓冲器电路 20 借助于电容器 C1 和 C2 来对处于这种状态的晶体管 Q11 的栅-源电压 V_{osA} 进行采样并且通过源极跟随器来对操作期间的偏移量进行检测。

随后, 如图 11 所示, 将开关电路 31 和 33 切换到断开 (OFF) 状态, 并且将开关电路 35 切换到导通 (ON) 状态。因此, 在模拟缓冲器电路 20 中, 晶体管 Q11 通过下述电流而操作, 所述电流是由于恒流电路 26 使晶体管 Q11 的栅极电压相对于输入电压 V_{in} 而偏移在电容器 C1 中所采样的电压 V_{osA} 量所造成的, 并且由 C2 对处于这种状态的晶体管 Q11 的栅-源电压 V_{osB} 进行采样。因此, 晶体管 Q11 的源电压成为 $V_{in} + (V_{osA} - V_{osB})$ 。因此, 在消除了先前在电容器 C1 中所检测到的偏移电压这种状态下, 模拟缓冲器电路 20 进一步通过源极跟随器来对操作期间的偏移量进行检测。

随后, 在模拟缓冲器电路 20 中, 如图 12 所示在所有开关电路 22 和 31 至 35 已切换到断开 (OFF) 状态之后, 如图 13 所示将开关电路

22 和 34 设置成导通 (ON) 状态。因此, 模拟缓冲器电路 20 使输入电压 V_{in} 偏移在电容器 C2 中所检测到的偏移电压并且通过源极跟随器来对信号线 LS 进行驱动, 并使偏移检测重复两次以高精度度的使偏移电压相对于输入电压 V_{in} 而言降低一定的量并且对信号线 LS 进行驱动, 因此可充分降低晶体管 Q11 的变化的影响。

按照这种方式, 在如图 13 所示的状态, 模拟缓冲器电路 20 将来自晶体管 Q11 的源电流输出到恒流电路 26 和信号线 LS, 并且利用源电流的输出对存储电容器 4 进行充电。此外, 当由于对存储电容器 4 进行充电而使源电势上升时, 模拟缓冲器电路 20 使晶体管 Q11 的源电流输出逐渐降低, 并且当源电势等于输入电压 V_{in} 时, 模拟缓冲器电路 20 停止将源电流输出到信号线 LS 并且将源电流仅输出到恒流电路 26, 由此根据输入电压 V_{in} 来驱动相应信号线 LS。

采用模拟缓冲器电路 20 以便将下述周期设置成预充电周期 T1 之后的一周期, 在所述周期期间信号线 LS 是借助于图 13 所示的状态来驱动的。

(1-2) 实施例 1 的操作

根据上述结构, 在液晶显示设备 1 (图 3) 中, 其表示每个像素灰度的灰度数据 D1 按照光栅扫描顺序而与其与附图等相关联的控制器输入, 并且通过水平驱动电路 1 的移位寄存器 9 进行顺序采样而以行为单元将灰度数据 D1 集合成组, 并将其转送到数模转换电路 10。在数模转换电路 10 中将灰度数据 D1 转换成模拟信号, 并且由模拟信号来驱动显示部分 6 的各个信号线 LS。因此, 在液晶显示设备 1 中, 垂直驱动电路 8 通过栅极线 LG 的控制所顺序选择的显示部分 6 的各个像素是由水平驱动电路 7 来驱动的, 以便在显示部分 6 上显示由于灰度数据 D1 所造成的图像。

按照这种方式, 在用于对显示部分 6 的信号线 LS 进行驱动的水平驱动电路 7 (图 4) 中, 参考电压产生电路 15 产生了其与灰度数据 D1 的各个灰度级相对应的参考信号 V_0 至 V_{63} , 并且在参考电压选择器 16 中, 通过根据灰度数据 D1 来选择参考信号 V_0 至 V_{63} 而使灰度数据 D1 受到数模转换处理, 并且将数模转换处理的结果输入到缓冲器电路 18, 以便对每个信号线 LS 进行驱动。

在每个缓冲器电路 18 (图 5 以及 6) 中, 在水平消隐周期期间, 模拟缓冲器电路 20 与信号线 LS 断开, 并且每隔水平扫描周期将 CS 线 CS 设置成正的预定电势或者接地电势, 所述 CS 线 CS 通过开关电路 23 的设置而位于与其与信号线 LS 相连的晶体管 3 相对的存储电容器 4 的这侧上。此外, 在此之后, CS 线 CS 与信号线 LS 断开, 并且信号线 LS 通过开关电路 24 的设置而保持在接地电势。

更准确地说, 在一个栅极线 LG 在预定定时所选择的预定线上, CS 线 CS 与信号线 LS 彼此相连, 并且将其与预定线相关联的每个存储电容器 4 的两端电极设置成接地电平, 并且随后将这些信号线 LS 设置成接地电平并且其是通过参考电压选择器 16 所输出的模拟信号来驱动的。在随后的线上, 在将存储电容器 4 两端的电势设置成正的预定电势之后, 将信号线 LS 设置成接地电平并且其是通过参考电压选择器 16 所输出的模拟信号来驱动的。因此, 在液晶显示设备 1 中, 执行由于根据所谓的线反转进行驱动所造成的预充电处理, 以便防止液晶单元 2 的退化。

因此, 按照这种方式, CS 线 CS 与信号线 LS 相连并且每隔水平扫描周期而交替将信号线 LS 设置成正的预定电势或接地电势, 并且此后, 将信号线 LS 设置成接地电势, 以便液晶显示设备 1 根据接地电势而仅借助于一个电源侧即可对每个像素进行驱动并且可使每个模拟缓冲器电路 20 的结构简单化一定的量 (by that amount)。更准确地说, 根据这种结构, 在每个模拟缓冲器电路 20 中, 信号线 LS 仅需在接地电势与正的预定电势之间驱动, 并且每个模拟缓冲器电路 20 是由 NMOS 源极跟随器电路结构构造而成的, 以便可省略其使接地电势与负电源侧相关联的结构。

因此, 在液晶显示设备 1 中, 可使显示部分 6 的周围结构简单化以实现使框架进一步变窄并且使功耗降低一定的量。

此后, 当按照这种方式而结束预充电处理时, 在液晶显示设备 1 中, 信号线 LS 的相应一个是由模拟缓冲器电路 20 来驱动的并且可对其与下述灰度相对应的像素灰度进行设置, 所述灰度与灰度数据 D1 相对应。

在对信号线 LS 进行驱动期间, 在每个模拟缓冲器电路 20 (图 9 至 13) 中, 执行对在预充电处理周期期间的偏移量进行校正这样的处

理，并且通过该处理来校正该偏移量并且对信号线 LS 进行驱动。更准确地说，在模拟缓冲器电路 20（图 9 和 10）中，首先，电容器 C1 和 C2 通过开关电路 31 和 32 的设置而并联排列在晶体管 Q11 的栅极与源极之间，所述晶体管 Q11 是由由于恒流电路 26 所造成的恒定电流来驱动的，并且在该状态期间，将数模转换电路输出 V_{in} 提供给晶体管 Q11，以便在每个电容器 C1 和 C2 中对其与该驱动相关联的晶体管 Q11 的栅-源电压进行设置。

此外，通过开关电路 31、33、以及 35 的设置，通过其按照上述方式而保持栅-源电压的电容器 C2 而将数模转换电路输出 V_{in} 提供给晶体管 Q11 的栅极，以便在电容器 C1 中设置其基于下述状态的晶体管 Q11 的栅-源电压，在所述状态中通过保持在电容器 C2 中的电压可消除偏移量。

在模拟缓冲器电路 20（图 12 和 13）中，当预充电处理结束时，按照上述方式而保持在电容器 C1 中的电压抵消了数模转换电路输出 V_{in} 并且将该数模转换电路输出 V_{in} 提供给晶体管 Q11 的栅极，以便可对每个信号线 LS 进行驱动，同时可充分抑制晶体管 Q11 的变化的影响。

因此，在液晶显示设备 1 中，模拟缓冲器电路 20 是由其基于 NMOS 源极跟随器电路的简单结构构造而成的，以便可实现很窄的框架并使功耗降低一定的量。

当按照上述方式来驱动信号线 LS 时，在模拟缓冲器电路 20 的恒流电路 26 中（图 7），在其即就是预充电周期的一周期以及模拟缓冲器电路 20 进行操作的一起动周期期间，连接在晶体管 Q14 的栅极和源极与晶体管 Q14 的漏极之间的采样电容器 C3 与参考电流源 Q13 相连，并且在将采样电容器 C3 两端的电压已设置为当晶体管 Q14 是由参考电流 II 驱动时所产生的栅-源电压之后，断开采样电容器 C3、晶体管 Q14、以及参考电流源 Q13 之间的连接并且使晶体管 Q14 的漏极与驱动目标相连，以便利用由于在采样电容器 C3 中所设置的栅-源电压所造成的晶体管 Q14 的电流来对驱动目标进行驱动。

因此，即使晶体管 Q14 的特性变化了，恒流电路 26 也可借助于参考电流 II 来对驱动目标进行驱动而不会受到这种变化的影响。在其具有图 1 和 2 所示结构的各个恒流电路中，由于晶体管 Q1 至 Q3 以

及 Q4 至 Q6 变化了而使其输出电流变化了,然而在恒流电路 26 中,其即就是参考电流源的晶体管 Q13 的变化仅会影响输出电流,以便与图 1 和 2 所示每个结构相比较,输出电流的变化可降低为 $1/3$ 。

此外,因为可避免下述设置,即使参考电流值增加以便减小该变化,因此还可使整个功耗降低一定的量。

(1-3) 实施例 1 的优点

根据上述结构,在利用参考电流对采样电容器进行充电并且在采样电容器中设置了由于参考电流所造成的晶体管的栅-源电压之后,通过采样电容器的电压来驱动该晶体管以便使其起恒流电路的作用,因此与传统结构相比可使变化减小了。

此外,通过使其与采样相关联的处理以及其起恒流电路作用的处理重复,可有效地避免由于保持在采样电容器中的电压变化所造成的输出电流的变化。

此外,上述结构可应用于平板显示设备这样的液晶显示,以便在预充电周期可设置其与采样电容器的电压设置相关联的处理以便对采样电容器的电压进行设置并且执行与恒流电路相关联的处理,由此可防止其与采样电容器的电压设置相关联的处理会影响任何其他电路块中的处理。

(2) 实施例 2

图 14 给出了根据本发明实施例 2 的其应用于液晶显示器的模拟缓冲器电路的结构方框图。模拟缓冲器电路 40 是由 PMOS 源极跟随器电路构造而成的,以代替根据实施例 1 的其基于 NMOS 源极跟随器电路的模拟缓冲器。因此,在根据实施例 2 的液晶显示器中,执行与接地电势与负的预定电势之间的切换相关联的预充电处理,以代替根据实施例 1 的液晶显示设备 1 中的与接地电势与正的预定电势之间的切换相关联的预充电处理。

按照与实施例 1 的模拟缓冲器电路 20 相同的方式来构造模拟缓冲器电路 40,除了使用 PMOS 晶体管以代替 NMOS 晶体管这样的其结构之外,并且除了与正电源和负电源相关联的各个部分之间的连接根据该结构而不同之外。此外,如图 15 所示,还按照与实施例 1 的恒流

电路 26 相同的方式来构造恒流电路 46，除了使用 PMOS 晶体管以代替 NMOS 晶体管这样的其结构之外，并且除了与正电源和负电源相关联的各个部分之间的连接根据该结构而不同之外。

与图 9 相比较，图 16 给出了与模拟缓冲器电路相关联的时间图。在图 14 中，省略了对预充电电路的图示并且由符号 Csig 等来表示与存储电容器等相关联的连接。

即使如该实施例所示在恒流电路是由 PMOS 构造而成的情况下，也可获得与实施例 1 相同的优点。

(3) 实施例 3

图 17 给出了根据本发明实施例 3 的其应用于液晶显示器的模拟缓冲器电路的结构方框图。模拟缓冲器电路 50 是由 NMOS 源极跟随器电路与 PMOS 源极跟随器电路的组合构造而成的，以代替根据实施例 1 的其基于 NMOS 源极跟随器电路的模拟缓冲器。因此，在根据实施例 3 的液晶显示器中，执行其与接地电势与负的预定电势之间的切换相关联的预充电处理，以代替根据实施例 1 的液晶显示设备 1 中的其与接地电势与正的预定电势之间的切换相关联的预充电处理。

如图 18 所示，模拟缓冲器电路是由根据实施例 1 的其使用 NMOS 晶体管的源极跟随器电路与根据实施例 2 的其使用 PMOS 晶体管的源极跟随器电路的组合构造而成的，并且将其构造成使用 NMOS 晶体管的源极跟随器电路和使用 PMOS 晶体管的源极跟随器电路根据与预充电处理相关联的电势的正或负侧的设置而交替操作。

即使如该实施例所示在模拟缓冲器电路是由 NMOS 源极跟随器电路与 PMOS 源极跟随器电路的组合构造而成的情况下，就恒流电路而言也可获得与第一或第二实施例相类似的优点。

(4) 实施例 4

图 19 给出了根据本发明实施例 4 的其应用于液晶显示器的模拟转换电路以及缓冲器电路的结构方框图。在根据该实施例的液晶显示器中，上面结合实施例 1 至 3 所描述的模拟缓冲器电路 57 对参考电压产生电路 15 所输出的参考信号 V0 至 V63 进行处理，并且通过各个参考电压选择器 16 来选择信号 V0 至 V63。此外，预充电电路位于每

个参考电压选择器 16 的输出上。

即使本发明应用于这样一种情况，即如该实施例所示模拟缓冲器电路对参考电压产生电路 15 所产生的参考电压进行处理，也可获得与上述实施例 1 相似的优点。

(5) 实施例 5

图 20 给出了根据本发明实施例 5 的恒流电路的接线图。恒流电路 66 可应用于其使用 TFTs 的各种集成电路上。在该恒流电路 66 中，将来自晶体管 Q13 的参考电流顺序的提供给晶体管 Q14A 和采样电容器 C3A、晶体管 Q14 和采样电容器 C3B、以及晶体管 Q14C 和采样电容器 C3C，并且在采样电容器 C3A、C3B、和 C3C 中设置要对各个晶体管 Q14A、Q14B、以及 Q14C 进行驱动所需的栅-源电压，并且各个晶体管 Q14A、Q14B、以及 Q14C 借助于在采样电容器 C3A、C3B、以及 C3C 中所设置的栅-源电压可使恒定电流从相应驱动目标中流出。

即使如该实施例所示在多个驱动目标是由单个参考电流驱动的情况下，也可通过按照时分方式而在采样电容器中设置每个晶体管的栅-源电压并且执行与上述实施例相似的处理而获得与实施例 1 相似的优点。

(6) 其他实施例

虽然上面所描述的每个实施例是指显示部分是通过行反转来驱动的这样一种情况，但是本发明并不局限于该示例，并且可广泛地应用于显示部分是由场反转等来驱动的这样的其他情况。

虽然上面所描述的每个实施例是指本发明应用于其使用 TFT 液晶的下述平板显示设备上这样一种情况，在所述平板显示设备中显示部分等形成于玻璃衬底上，但是本发明并不局限于该示例，并且可广泛地应用于其使用 CGS（连续结晶硅）等这样的各种液晶显示器，并且进一步可应用于诸如 EL（电致发光）显示设备这样的各种平板显示设备。

虽然上面所描述的每个实施例是指根据本发明的恒流电路应用于液晶显示器的模拟缓冲器电路这样一种情况，但是本发明并不局限于该示例并且可广泛地应用于其与各种集成电路相关联的恒流电路。

工业实用性

本发明可应用于其使用基于 TFTs、CGS 等的有源元件的恒流电路以及其使用这种恒流电路的平板显示设备上。

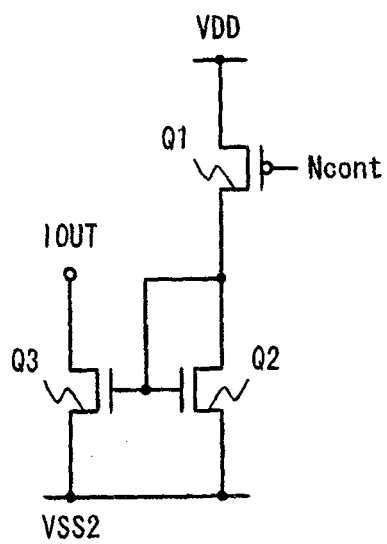


图 1

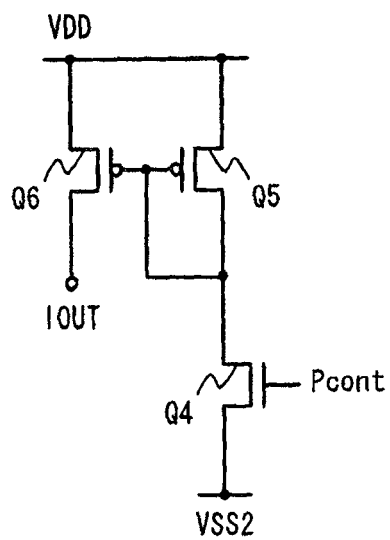
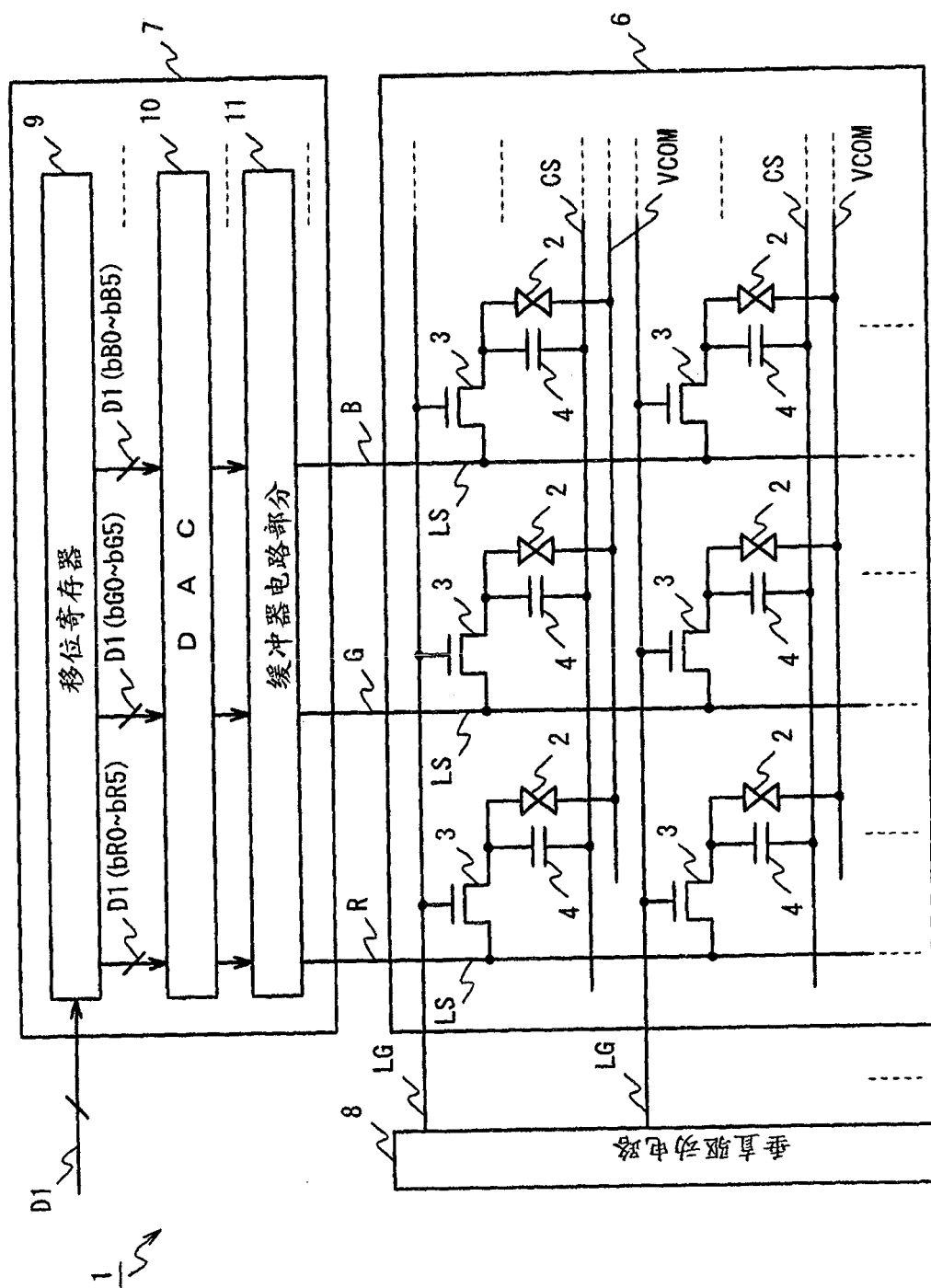


图 2



三
圖

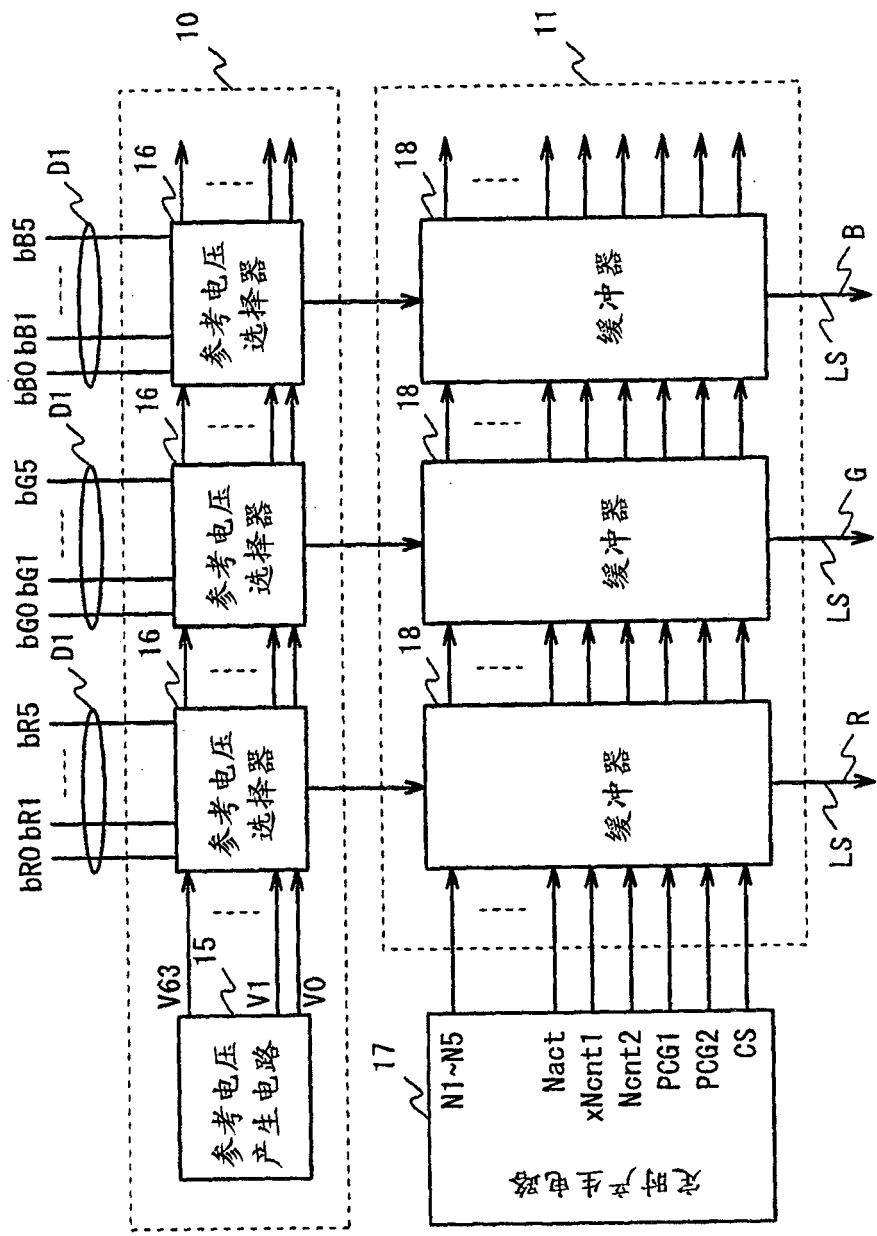


图 4

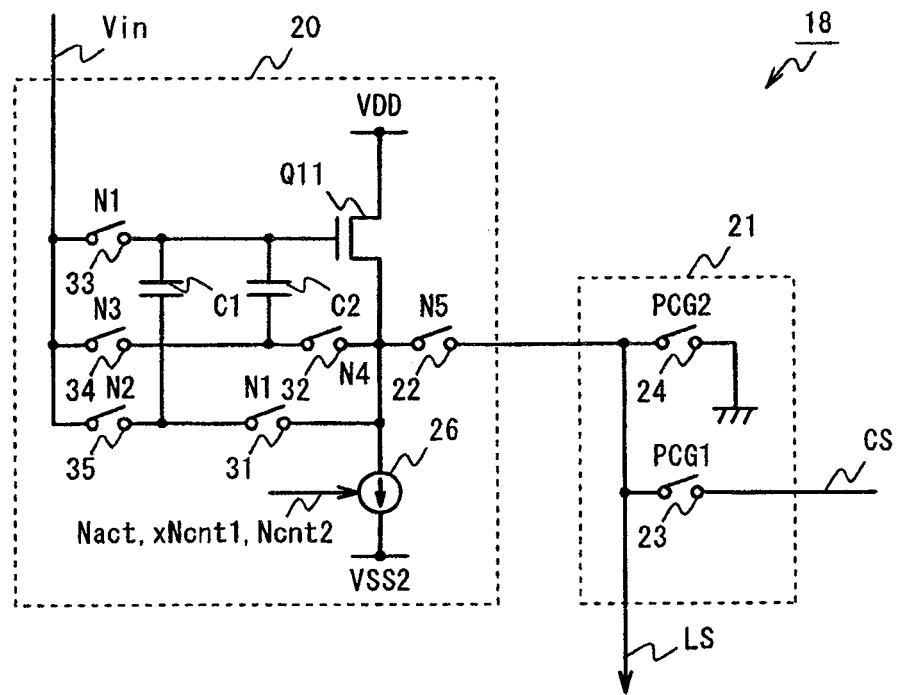


图 5

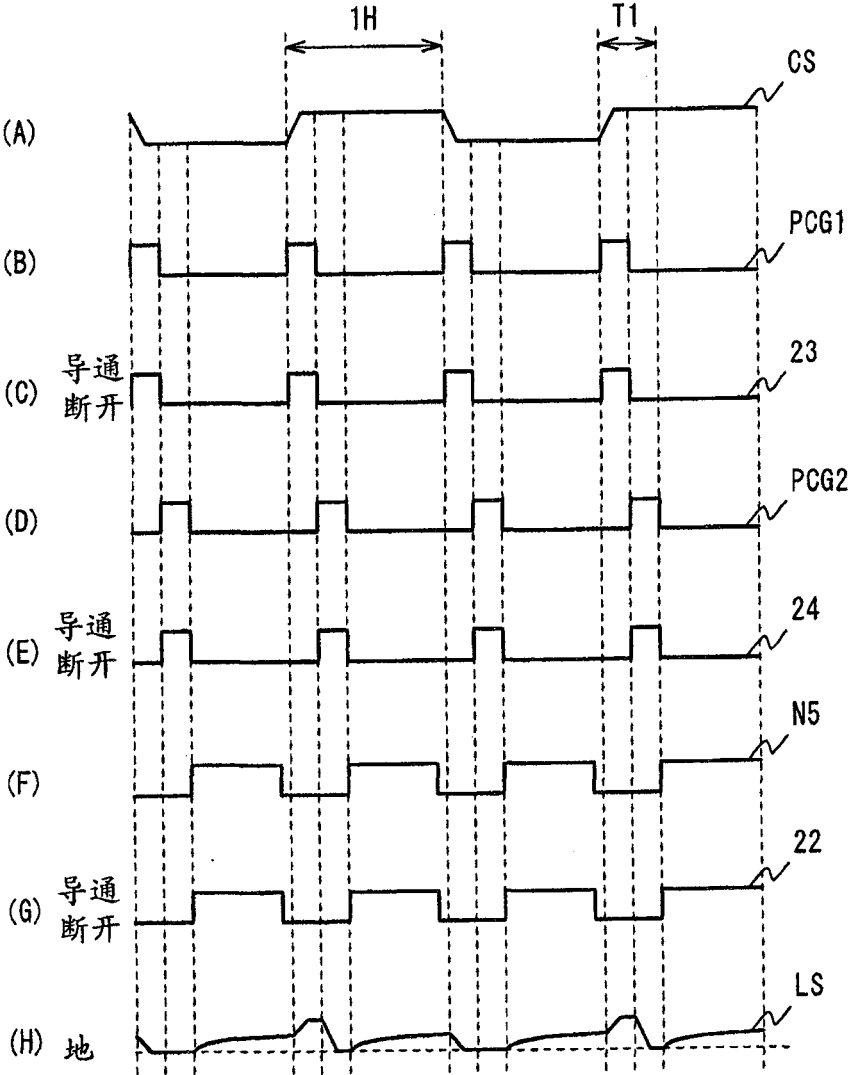
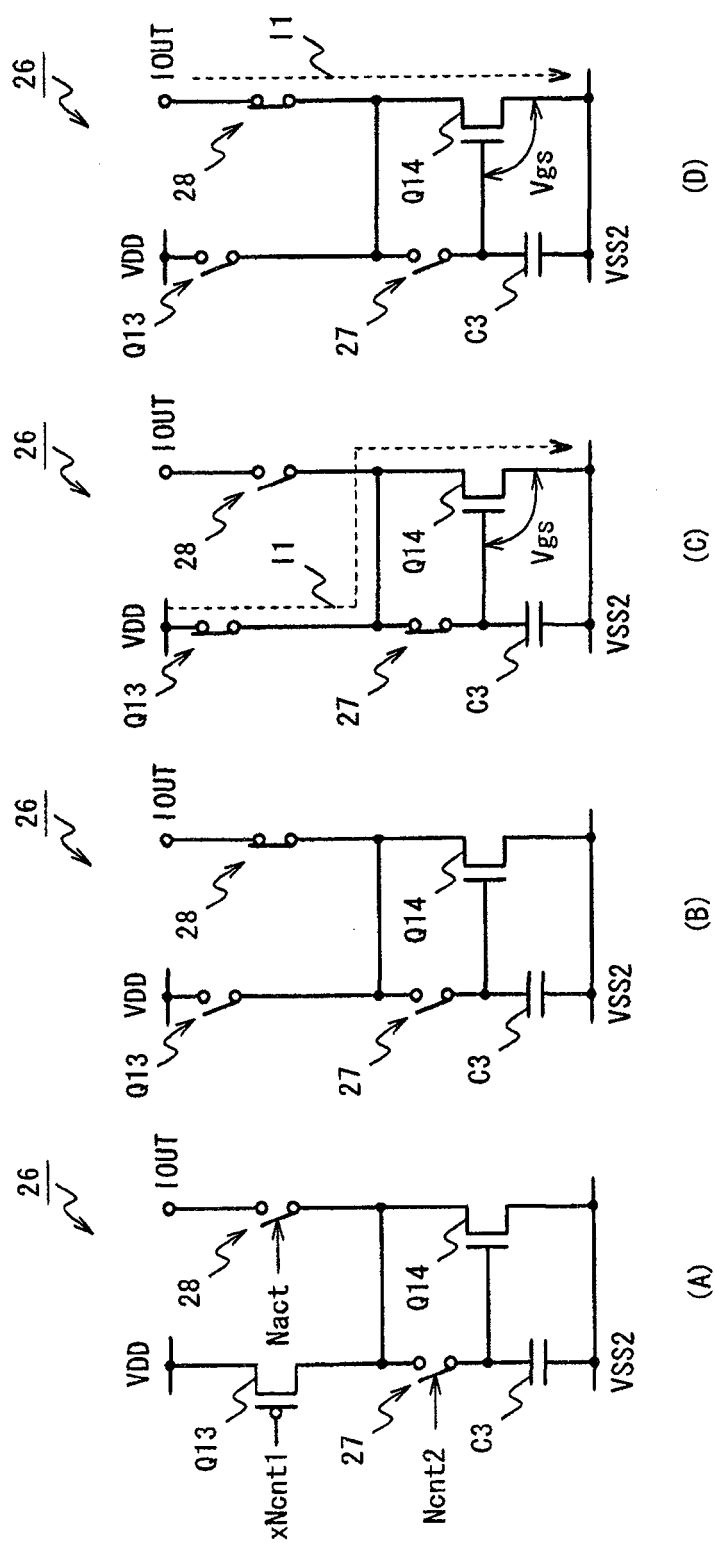


图 6



7
圖

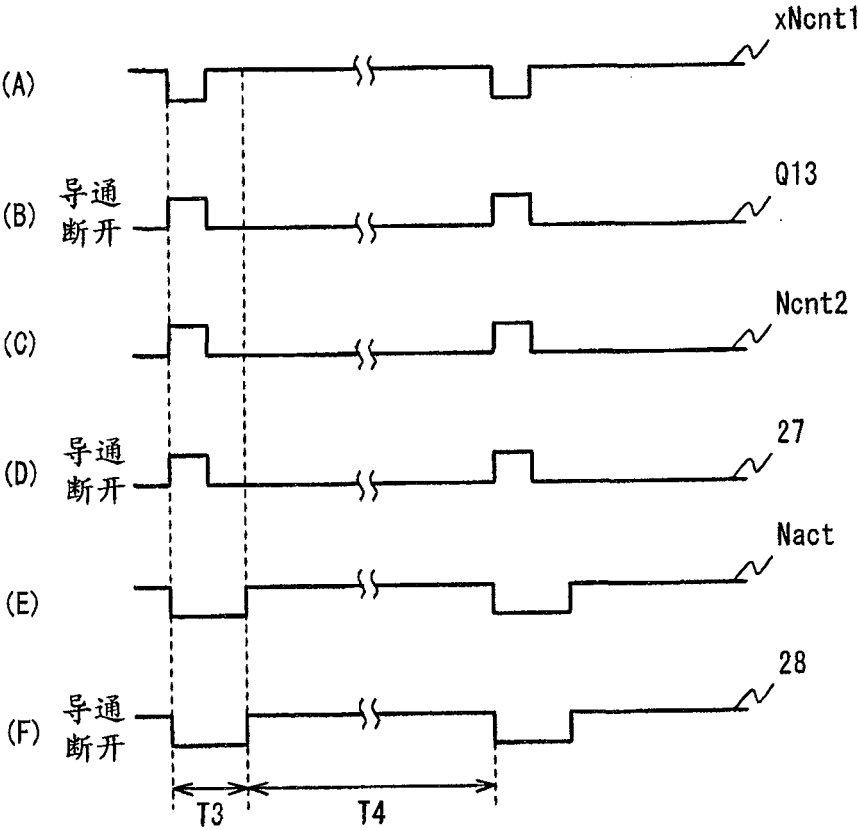


图 8

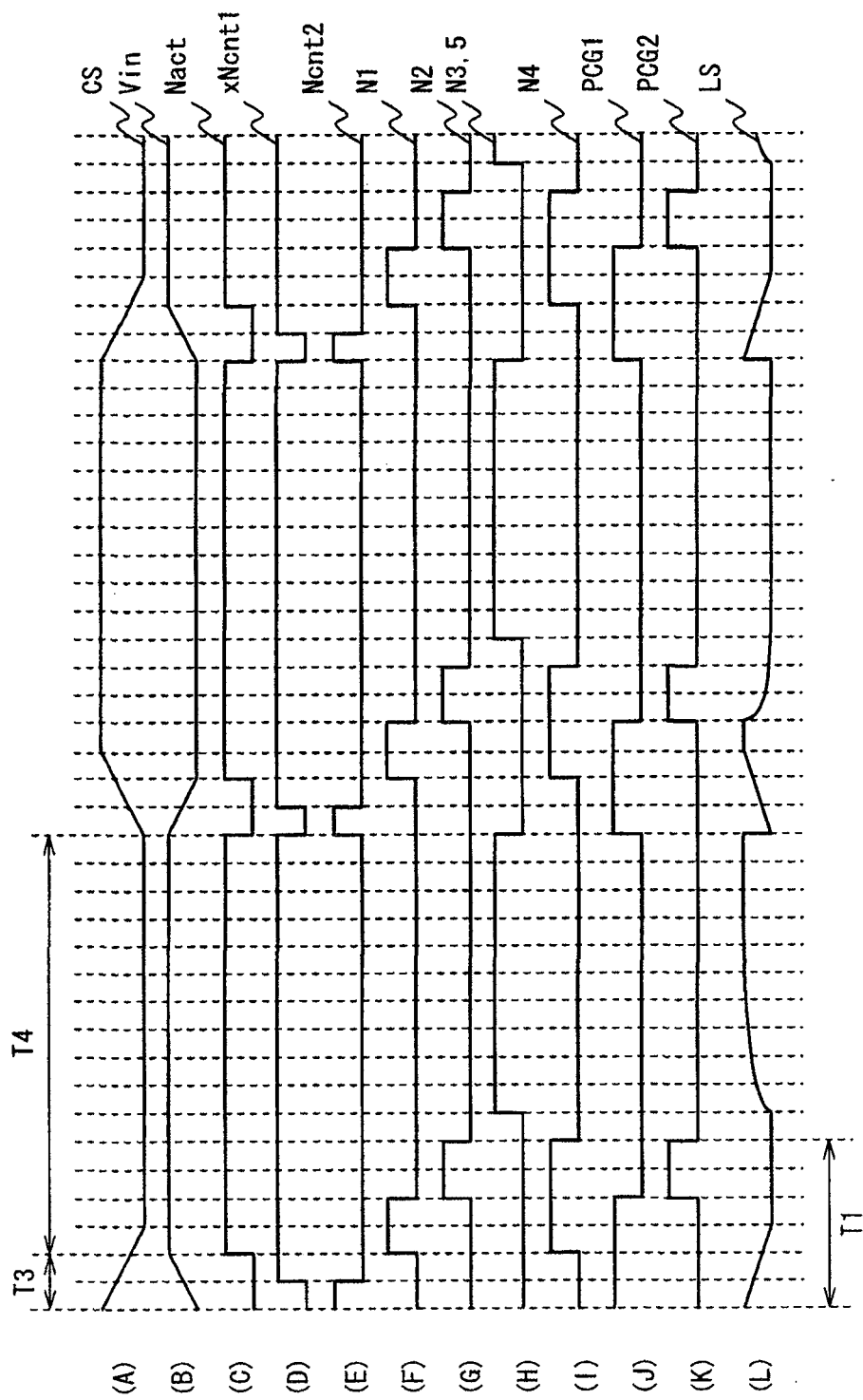


图 9

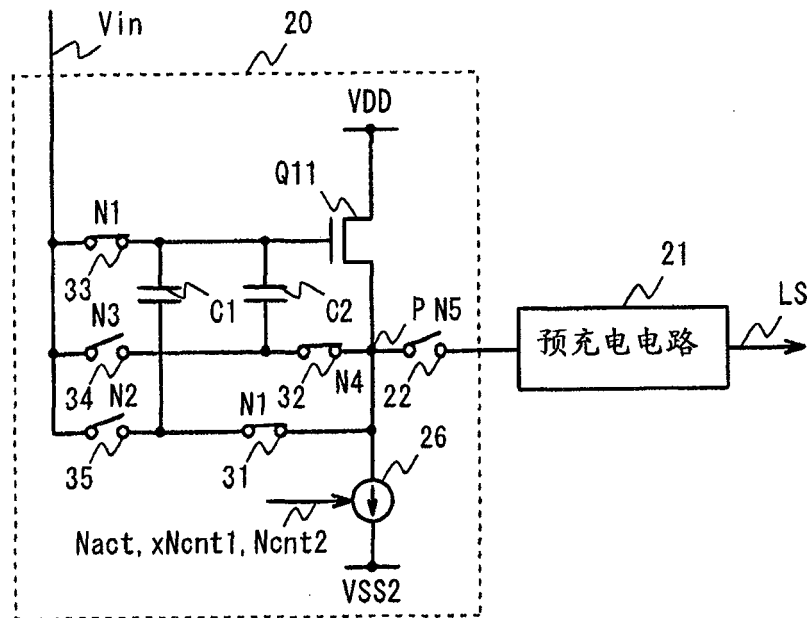


图 10

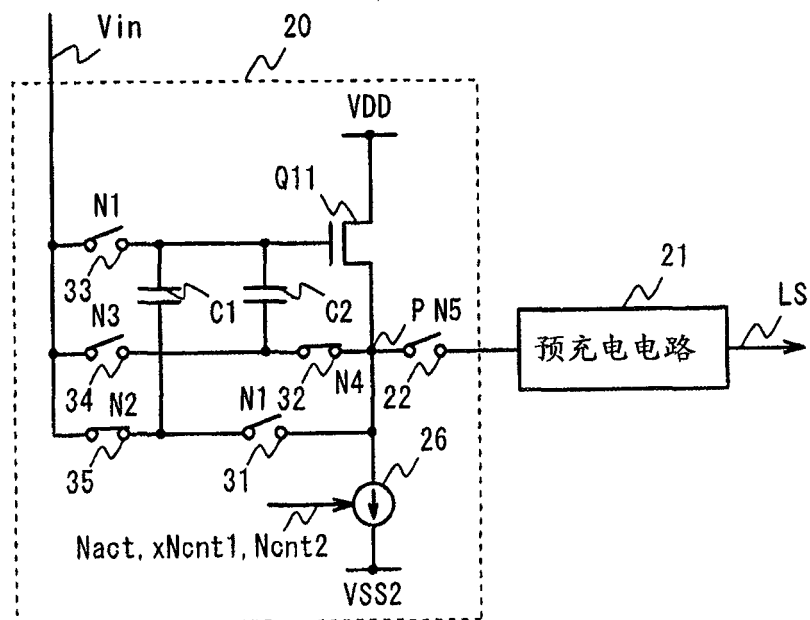


图 11

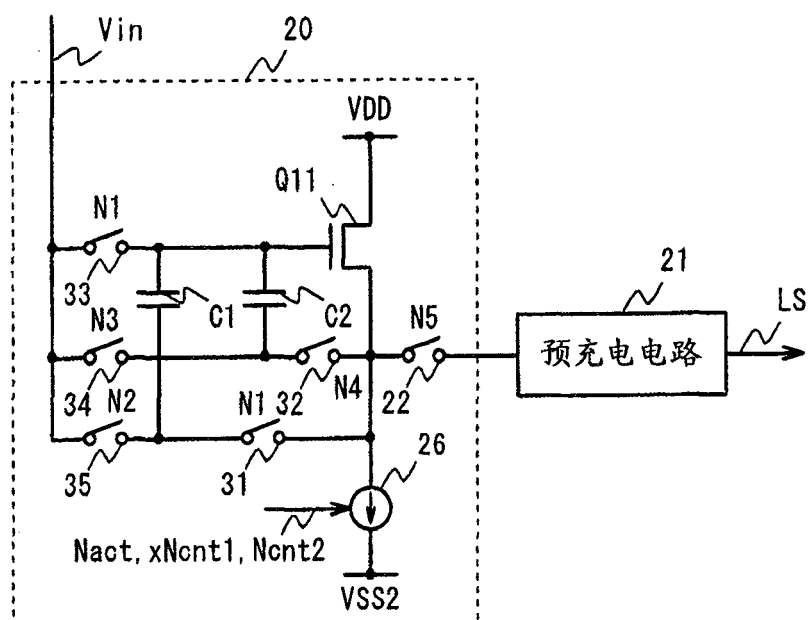


图 12

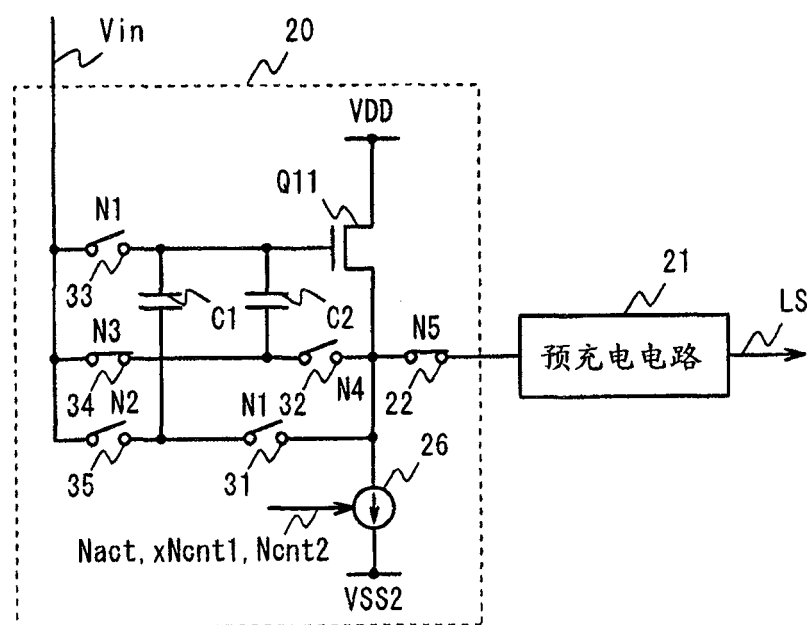


图 13

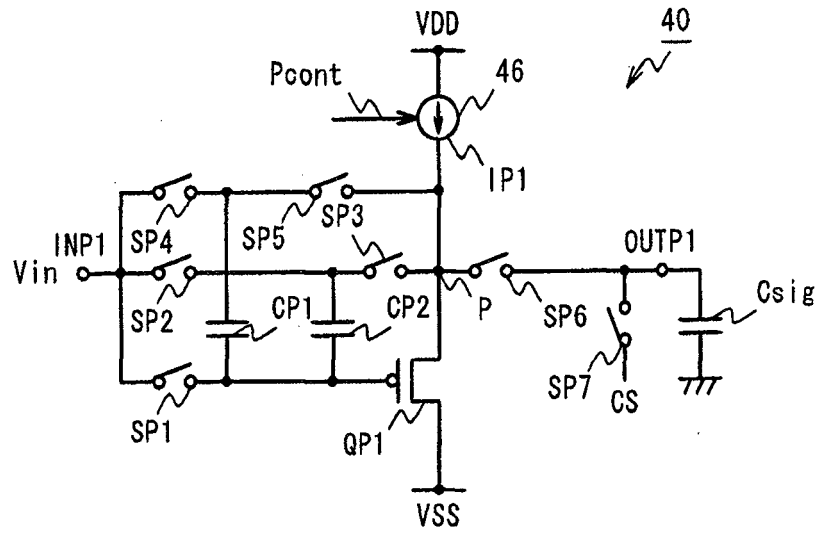


图 14

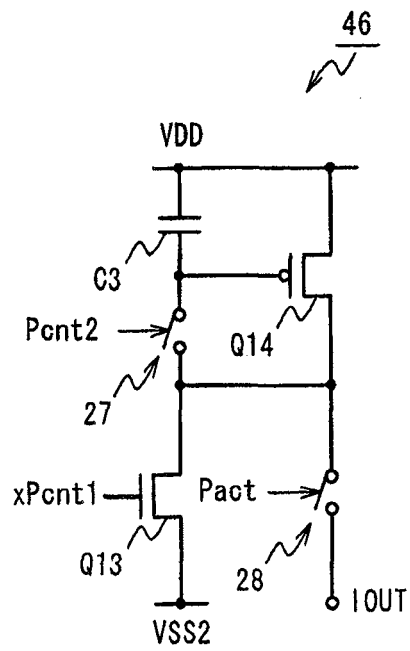


图 15

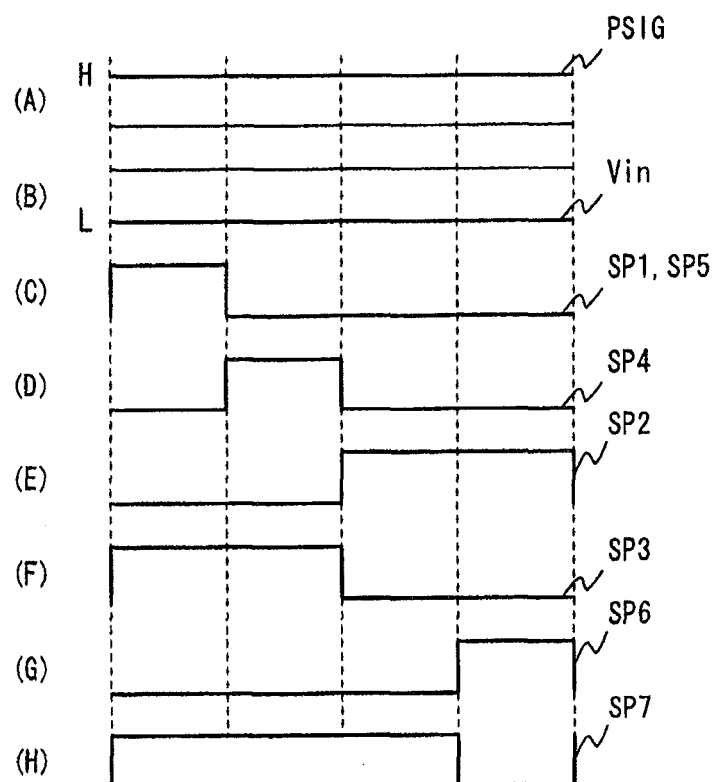


图 16

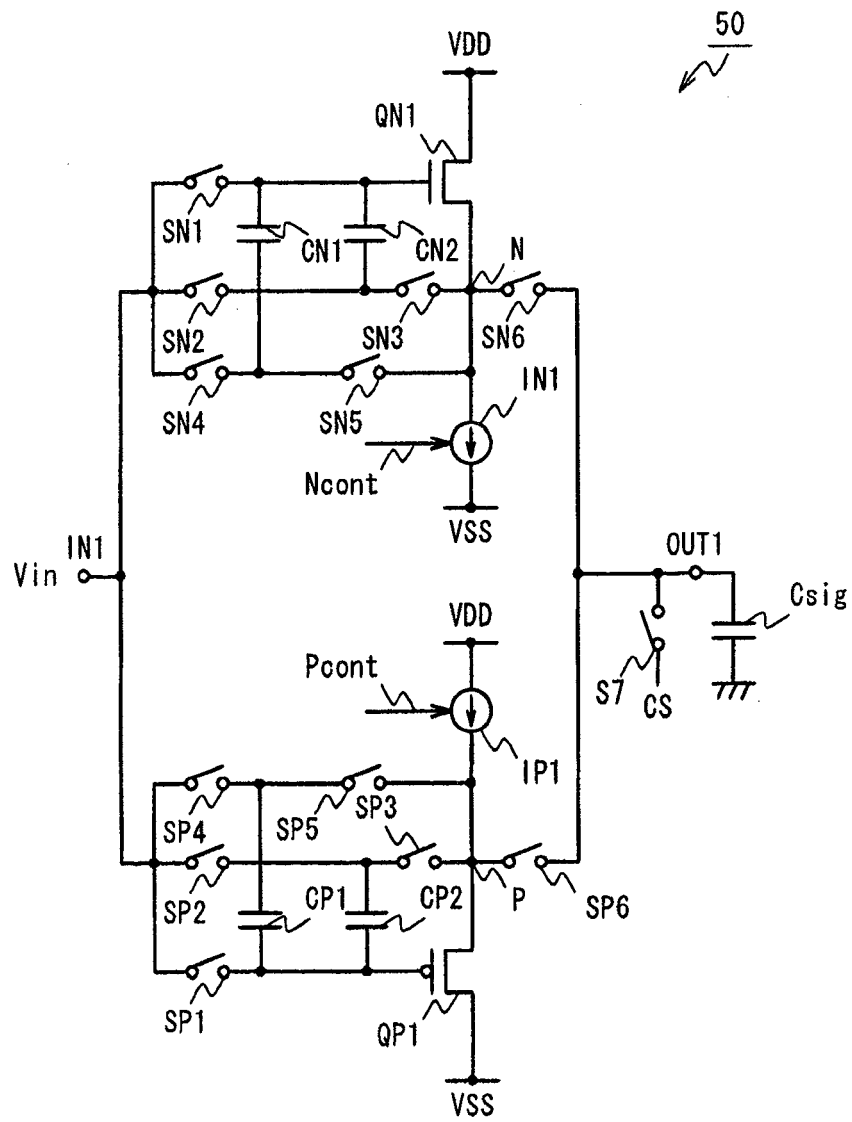


图 17

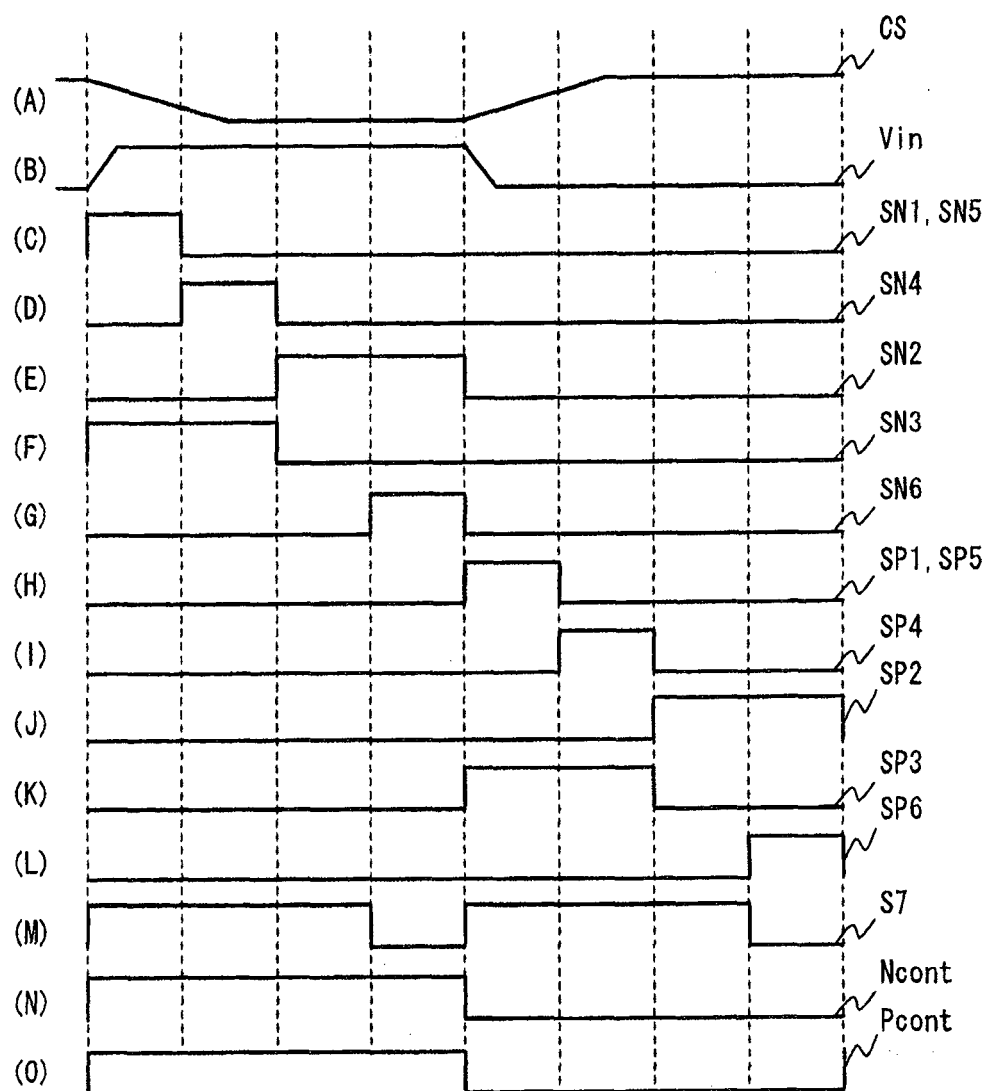


图 18

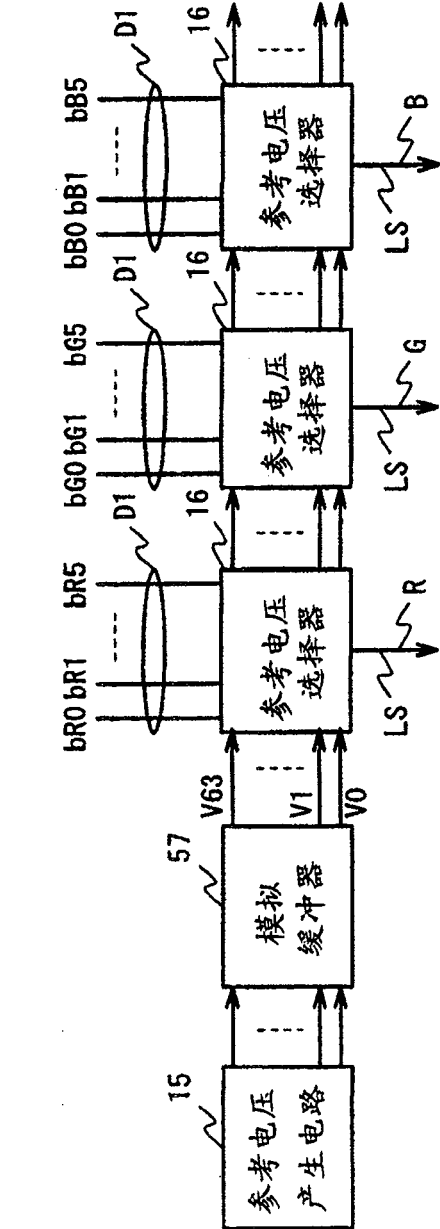


图 19

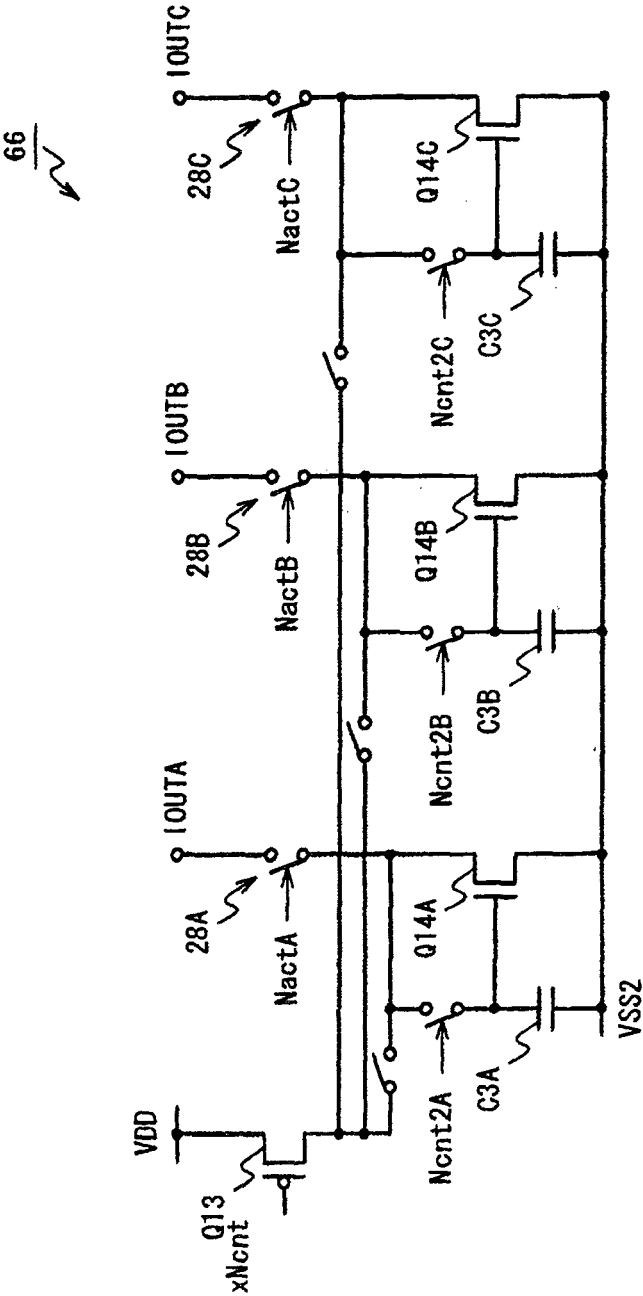


图 20

参考数字的说明

- 1 液晶显示设备
- 2 液晶单件
- 3 Q1 至 Q14C 晶体管
- 4 存储电容器
- 6 显示部分
- 7 水平驱动电路
- 8 垂直驱动电路
- 9 移位寄存器
- 10 数模转换电路
- 11 缓冲器电路部分
- 15 参考电压产生电路
- 16 参考电压选择器
- 17 定时产生电路
- 18 缓冲器电路
- 20, 40, 50, 57 模拟缓冲器电路
- 21 预充电电路
- 22, 23, 24, 27, 28, 31 至 35 开关电路
- 26, 46, 66 恒流电路
- C1 至 C3, C3A 至 CSC 电容器

专利名称(译)	恒流电路和平板显示设备		
公开(公告)号	CN100555392C	公开(公告)日	2009-10-28
申请号	CN200480025381.3	申请日	2004-07-06
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼株式会社		
当前申请(专利权)人(译)	索尼株式会社		
[标]发明人	木田芳利 仲岛义晴		
发明人	木田芳利 仲岛义晴		
IPC分类号	G09G3/36 G09G3/20 H03K17/00 H03K17/687 G02F1/133 H05B33/14 G02F1/1345 H01L51/50		
CPC分类号	G09G2310/027 G09G2300/0408 G09G2330/021 G09G2310/0291 G09G2310/0272 G09G3/3614 G09G2330/023 G09G2310/08 G09G3/3688 G09G2300/0876 G09G2310/0248		
代理人(译)	杨生平 梁永		
优先权	2003272443 2003-07-09 JP		
其他公开文献	CN1846246A		
外部链接	Espacenet SIPO		

摘要(译)

本发明应用于例如这样一种液晶显示器上，在该液晶显示器中驱动电路整体地形成于绝缘衬底上，并且利用参考电流II对采样电容器C3进行充电并在采样电容器C3中设置了由于参考电流II所造成的晶体管Q14的栅-源电压Vgs之后，通过采样电容器C3的电压Vgs，对晶体管Q14进行驱动以使其起恒流电路的作用。

