

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09F 9/35 (2006.01)

G09G 3/36 (2006.01)

G02F 1/13 (2006.01)

H01L 29/72 (2006.01)



[12] 发明专利说明书

专利号 ZL 02156110.9

[45] 授权公告日 2007 年 10 月 24 日

[11] 授权公告号 CN 100345170C

[22] 申请日 2002.12.2 [21] 申请号 02156110.9

[30] 优先权

[32] 2002. 1. 30 [33] US [31] 10/060, 460

[73] 专利权人 联华电子股份有限公司

地址 台湾省新竹科学工业园区新竹市力行二路三号

[72] 发明人 陈荣庆 杨恩旭 蔡元礼 黄清俊
杨胜雄

[56] 参考文献

CN1297220A 2001.5.30

CN1299983A 2001.6.20

CN1158431A 1997.9.3

审查员 刘 冀

[74] 专利代理机构 上海专利商标事务所有限公司
代理人 任永武

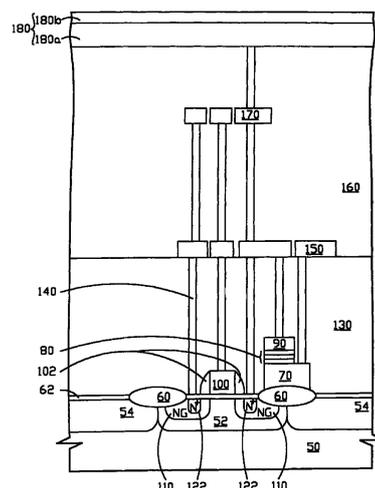
权利要求书 7 页 说明书 10 页 附图 6 页

[54] 发明名称

硅基液晶显示背板的结构与制作方法

[57] 摘要

本发明是提供制作一种硅基液晶(LCOS, Liquid Crystal on Silicon)显示背板的结构与方法。在本发明中是利用高压元件,例如,高压互补式金属氧化物半导体晶体管(high voltage metal oxide semiconductor transistor)及电容层应用于半导体底材上。此外,由于电容结构具有高介电常数及高耦合率(coupling ratio)可以承受较高的操作电压,使得操作电容范围可以提升。再则,当操作电压范围增加时,高压互补式金属氧化物半导体晶体管搭配具有高反射特性的镜面层(mirror layer),使得硅基液晶显示背板元件可以得到较佳的对比效果及色阶输出范围。



1. 一种硅基液晶显示背板，其特征在于，包括：

一互补式金属氧化物半导体晶体管，该互补式金属氧化物半导体晶体管具有一操作电压范围，该互补式金属氧化物半导体晶体管的该操作电压范围大于 3.3 伏特；

一电容，该电容与该互补式金属氧化物半导体晶体管的一集电极相互电性连接，该电容的一操作电压范围是根据该互补式金属氧化物半导体晶体管的该操作电压范围改变；

一输出端，该输出端与该互补式金属氧化物半导体晶体管的该集电极相互电性连接；及

一镜面层，该镜面层与该输出端电性耦接，该镜面层输出的操作电压范围由该互补式金属氧化物半导体晶体管控制。

2. 如权利要求 1 所述的硅基液晶显示背板，其特征在于，所述电容为一内多晶硅介电层。

3. 如权利要求 2 所述的硅基液晶显示背板，其特征在于，所述内多晶硅介电层的结构为一氧化层/氮化层/氧化层。

4. 如权利要求 1 所述的硅基液晶显示背板，其特征在于所述互补式金属氧化物半导体晶体管的该操作电压范围大于 12 伏特以上。

5. 一种硅基液晶显示背板，其特征在于，包括：

具有一第一导电性的一半导体底材；

一互补式金属氧化物半导体晶体管位于该半导体底材上，该互补式金属氧化物半导体晶体管的一操作电压范围大于 3.3 伏特；

一电容结构位于该半导体底材上且与该互补式金属氧化物半导体晶体管相互分离，且该电容结构的一操作电压范围是根据该互补式金属氧化物半导

体晶体管的操作电压范围改变；

一金属内连线结构位于该互补式金属氧化物半导体晶体管及该电容结构上方，且使得该互补式金属氧化物半导体晶体管及该电容结构相互电性耦接；
及

一镜面层为该金属内连线结构的一顶层金属层，并与该金属内连线结构电性耦接，该镜面层输出的一操作电压范围由该互补式金属氧化物半导体晶体管控制。

6. 如权利要求 5 所述的硅基液晶显示背板，其特征在于，所述互补式金属氧化物半导体晶体管为一操作电压范围大于 12 伏特以上的互补式金属氧化物半导体晶体管。

7. 如权利要求 5 所述的硅基液晶显示背板，其特征在于，所述互补式金属氧化物半导体晶体管具有一栅极结构位于该半导体底材上，及一具有一第二导电性的一发射极与一集电极位于该半导体底材内，该第二导电性与该第一导电性的电性相反，其中该发射极与该集电极分别位于浓度相对于该发射极与该集电极低的具有该第二导电性的两个井区。

8. 如权利要求 5 所述的硅基液晶显示背板，其特征在于，所述电容结构位于一隔离元件上，其中该隔离元件位于该半导体底材上，且邻近于所述互补式金属氧化物半导体晶体管。

9. 如权利要求 5 所述的硅基液晶显示背板，其特征在于，所述电容结构为一内多晶硅介电层。

10. 如权利要求 9 所述的硅基液晶显示背板，其特征在于，所述内多晶硅介电层为一氧化层/氮化层/氧化层。

11. 一种硅基液晶显示背板，其特征在于，包括：

具有一第一导电性的一半导体底材；

一互补式金属氧化物半导体晶体管具有一栅极结构位于该半导体底材上，及一具有一第二导电性的发射极与一集电极位于该半导体底材内，该第二导电性与该第一导电性相反，其中该发射极与该集电极分别位于浓度相对于该发射极与该集电极低的具有该第二导电性的两个井区，该互补式金属氧化物半导体晶体管的一操作电压范围大于 3.3 伏特；

一隔离元件位于该半导体底材上且邻接于该互补式金属氧化物半导体晶体管；

一电容结构位于该隔离元件上，该电容结构的一操作电压范围是根据该互补式金属氧化物半导体晶体管的该操作电压范围改变；

一内介电层位于该互补式金属氧化物半导体晶体管及该电容结构上；

多个接触窗位于该内介电层内，且电性耦接于该互补式金属氧化物半导体晶体管的该集电极及该发射极上方，使得该集电极与该发射极相互电性耦接；及

一多层金属内连线结构与该互补式金属氧化物半导体晶体管及该电容结构相互电性耦接，其中该多层金属内连线结构位于该内介电层上。

12. 如权利要求 11 所述的硅基液晶显示背板，其特征在于，所述隔离元件包括场氧区。

13. 如权利要求 11 所述的硅基液晶显示背板，其特征在于，所述电容结构包括一第一电极板。

14. 如权利要求 13 所述的硅基液晶显示背板，其特征在于还包括一内多晶硅介电层位于该第一电极板上。

15. 如权利要求 14 所述的硅基液晶显示背板，其特征在于，所述内多晶硅介电层为一氧化层/氮化层/氧化层结构。

16.如权利要求 14 所述的硅基液晶显示背板，其特征在于，还包括一第二电极板位于该内多晶硅介电层上。

17.如权利要求 16 所述的硅基液晶显示背板，其特征在于，所述的第二电极板的宽度窄于该第一电极板的宽度。

18. 如权利要求 16 所述的硅基液晶显示背板，其特征在于，该电容结构的该内多晶硅介电层的宽度窄于该第一电极板的宽度。

19.如权利要求 11 所述的硅基液晶显示背板，其特征在于，所述多层金属内连线结构的一顶层金属层为一金属铝反射层。

20.如权利要求 19 所述的硅基液晶显示背板，其特征在于，还包括一光反射加强层位于该金属铝反射层上。

21. 一种形成硅基液晶显示背板的方法，其特征在于，包括：
提供具有一第一导电性的一半导体底材；
形成一隔离结构位于该半导体底材上方；
形成一电容结构的一第一电极板位于该隔离结构上方；
依序形成一第一氧化硅层位于该第一电极板上方、一氮化硅层位于该第一氧化硅层上方及一第二氧化硅层位于该氮化硅层上方；
形成一栅氧化层位于该半导体底材上方，除了该第二氧化硅层、该氮化硅层、该第一氧化硅层及该第一电极板之外；
沉积一多晶硅层位于该栅氧化层及该第二氧化硅层上方；
蚀刻该多晶硅层以形成一栅极位于该栅氧化层上方及一第二电极板位于该第二氧化硅层上方；
形成两个具有一第二导电性的井区位于该半导体底材内，该两个井区分别位于该栅极的两侧，其中，该第二导电性与该第一导电性相反；
形成具有该第二导电性的一发射极及具有一第二导电性的一集电极分别

位于该两个井区内，使得该发射极、该集电极及该栅极形成一互补式金属氧化物半导体晶体管，且该互补式金属氧化物半导体晶体管邻接于该隔离结构，其中该发射极与该集电极的浓度较该两个井区高，且该互补式金属氧化物半导体晶体管的一操作电压范围大于 3.3 伏特及该电容结构的一操作电压范围是根据该互补式金属氧化物半导体晶体管的该操作电压范围改变；

形成一内介电层位于该半导体底材、该互补式金属氧化物半导体晶体管、该隔离结构及该电容结构上方；

形成多个接触窗于该内介电层内，并以电性地连接于该互补式金属氧化物半导体晶体管的该发射极、该集电极、该栅极及该电容结构的该第一电极板与该第二电极板；及

形成一导体层位于该内介电层上方。

22. 如权利要求 21 所述的形成硅基液晶显示背板的方法，其特征在于，所述隔离结构为一场氧区。

23. 如权利要求 22 所述的形成硅基液晶显示背板的方法，其特征在于，形成该场氧区的方法包括一热氧化法。

24. 如权利要求 21 所述的形成硅基液晶显示背板的方法，其特征在于，所述互补式金属氧化物半导体晶体管的该操作电压范围大于 3.3 伏特。

25. 如权利要求 21 所述的形成硅基液晶显示背板的方法，其特征在于，还包括形成一多层金属内连线结构位于该导体层上方。

26. 如权利要求 25 所述的形成硅基液晶显示背板的方法，其特征在于，所述多层金属内连线结构的一顶层金属层为一镜面层。

27. 一种形成硅基液晶显示背板的方法，其特征在于，该方法包括：
提供具有一第一导电性的一半导体底材；

形成一隔离结构于该半导体底材上方；

形成一电容结构的一第一电极板位于该隔离结构上方；

依序形成一第一氧化硅层在该第一电极板上方、一氮化硅层位于该第一氧化硅层上方及一第二氧化硅层位于该氮化硅层上方；

形成一栅氧化层在该半导体底材上方；

沉积一多晶硅层在该半导体底材上方及在该第二氧化硅层上方；

蚀刻该多晶硅层、该第二氧化硅层、该氮化硅层及该第一氧化硅层，以形成一栅极位于该半导体底材上及一第二电极板位于该第二氧化硅层上方，其中该第二电极板、该第二氧化硅层、该氮化硅层及该第一氧化硅层的宽度较该第一电极板的宽度窄；

执行一离子植入步骤以形成两个具有一第二导电性的井区于该半导体底材内，该两个井区分别位于该栅极的两侧，其中该第二导电性与该第一导电性相反；

利用掺杂步骤形成具有该第二导电性的一发射极及具有一第二导电性的一集电极于该半导体底材内，且分别位于该两个井区内，使得该发射极、该集电极及该栅极形成一操作电压的互补式金属氧化物半导体晶体管，且该互补式金属氧化物半导体晶体管邻接于该隔离结构，其中该发射极与该集电极的浓度较该两个井区高，且该互补式金属氧化物半导体晶体管的一操作电压范围大于3.3 伏特及该电容结构的一操作电压范围是根据该互补式金属氧化物半导体晶体管的该操作电压范围改变；

沉积一内介电层位于该半导体底材、该互补式金属氧化物半导体晶体管、该隔离结构及该电容结构上方；

形成多个接触窗位于该内介电层内，以电性地耦接于该互补式金属氧化物半导体晶体管的该发射极、该集电极、该栅极及该电容结构的该第一电极板与该第二电极板；

形成一导体层位于该内介电层上方；及

形成一多层金属内连线结构位于该导体层上方。

28.如权利要求 27 所述的形成硅基液晶显示背板的方法，其特征在于，所

述多层金属内连线结构的一顶层金属层为一镜面层。

29.如权利要求 28 所述的形成硅基液晶显示背板的方法，其特征在于，所述顶层金属层为一金属铝层。

30. 如权利要求 29 所述的形成硅基液晶显示背板元件的方法，还包括一光反射加强层位于该金属铝层上方。

硅基液晶显示背板的结构与制作方法

(1) 技术领域

本发明有关一种制作硅基液晶显示背板的方法，特别是有关于一种制作相容于高压硅基液晶显示背板的结构与方法，且可以应用于多媒体投影器上。

(2) 背景技术

硅基液晶 (LCOS, liquid crystal on silicon) 显示的互补式金属氧化物半导体 (CMOS, complementary metal oxide semiconductor) 背板 (back plane) 为微显示幕 (micro-display) 的重要元件之一。

一般的互补式金属氧化物半导体背板元件的建构多以低压的互补式金属氧化物半导体晶体管搭配氧化电容层 (oxide capacitor layer) 来制造。在传统低压操作的元件中，以氧化层做为电容层，由于氧化层所能够承受的操作电压范围较低，所以可以适用于氧化层的操作电压范围受到限制，一般来说操作电压大多低于 5 伏特。若将操作电压提高，为了使氧化层可以承受高的电压，则必需增加电容层的面积，使得电容层可以承受所增加的电压。但是，增加氧化层的面积会造成整个积体电路的面积增加，并不能符合积体电路在高密度整合时，元件结构缩小的目的。此外，若是提高操作电压，传统的氧化层无法承受过大的电压，在经过多次的电压操作的后，由于氧化层的介电常数低且及耦合率 (coupling ratio) 低，使得氧化层结构容易崩溃 (breakdown) 而发生漏电流的问题，使得整个集成电路元件的可靠度降低。

(3) 发明内容

本发明提出以高压元件应用在半导体底材上，使得硅基液晶显示背板可以获得更大的操作电压，并且可再配合能承受高电压的电容结构，使其产生大的电容操作范围。因此，可以在单位面积下，有更佳的对比效果及色阶输

出。

本发明的主要目的是将高压元件应用在传统的低电压操作的半导体底材中，以提供更大的电压及电容操作范围。

本发明的次一目的，是利用内多晶硅介电层(IPD, Inter-poly dielectric layer)结构做为电容层，并相容于高压互补式金属氧化物半导体(HV CMOS, high voltage complementary metal oxide semiconductor)制程，且搭配镜面层以形成硅基液晶显示背板。

本发明的再一目的是提供高压元件驱动高压电容结构，以得到大的输出操作电压以及大的电容操作范围。

本发明的又一目的是增加输出至镜面层的操作电压，使得在每单位面积下，可以得到最佳的影像对比及色阶输出。

根据本发明一方面的一种硅基液晶显示背板，包括：一互补式金属氧化物半导体晶体管，该互补式金属氧化物半导体晶体管具有一操作电压范围，该互补式金属氧化物半导体晶体管的该操作电压范围大于 3.3 伏特；一电容，该电容与该互补式金属氧化物半导体晶体管的一集电极相互电性连接，该电容的一操作电压范围是根据该互补式金属氧化物半导体晶体管的该操作电压范围改变；一输出端，该输出端与该互补式金属氧化物半导体晶体管的该集电极相互电性连接；及一镜面层，该镜面层与该输出端电性耦接，该镜面层输出的操作电压范围由该互补式金属氧化物半导体晶体管控制。

根据本发明另一方面的一种硅基液晶显示背板，包括：具有一第一导电性的一半导体底材；一互补式金属氧化物半导体晶体管位于该半导体底材上，该互补式金属氧化物半导体晶体管的一操作电压范围大于 3.3 伏特；一电容结构位于该半导体底材上且与该互补式金属氧化物半导体晶体管相互分离，且该电容结构的一操作电压范围是根据该互补式金属氧化物半导体晶体管的该操作电压范围改变；一金属内连线结构位于该互补式金属氧化物半导体晶体管及该电容结构上方，且使得该互补式金属氧化物半导体晶体管及该电容结构相互电性耦接；及一镜面层为该金属内连线结构的一顶层金属层，并与该金属内连线结构电性耦接，该镜面层输出的一操作电压范围由该互补式金属氧化物半导体晶体管控制。

根据本发明又一方面的一种硅基液晶显示背板，其特点是包括：具有一第一导电性的一半导体底材；一互补式金属氧化物半导体晶体管具有一栅极结构位于该半导体底材上，及一具有一第二导电性的发射极与一集电极位于该半导体底材内，该第二导电性与该第一导电性相反，其中该发射极与该集电极分别位于浓度相对于该发射极与该集电极低的具有该第二导电性的两个井区，该互补式金属氧化物半导体晶体管的一操作电压范围大于 3.3 伏特；一隔离元件位于该半导体底材上且邻接于该互补式金属氧化物半导体晶体管；一电容结构位于该隔离元件上，该电容结构的一操作电压范围是根据该互补式金属氧化物半导体晶体管的该操作电压范围改变；一内介电层位于该互补式金属氧化物半导体晶体管及该电容结构上；多个接触窗位于该内介电层内，且电性耦接于该互补式金属氧化物半导体晶体管的该集电极及该发射极上方，使得该集电极与该发射极相互电性耦接；及 一多层金属内连线结构与该互补式金属氧化物半导体晶体管及该电容结构相互电性耦接，其中该多层金属内连线结构位于该内介电层上。

根据本发明再一方面的一种形成硅基液晶显示背板的方法，包括：提供具有一第一导电性的一半导体底材；形成一隔离结构位于该半导体底材上方；形成一电容结构的一第一电极板位于该隔离结构上方；依序形成一第一氧化硅层位于该第一电极板上方、一氮化硅层位于该第一氧化硅层上方及一第二氧化硅层位于该氮化硅层上方；形成一栅氧化层位于该半导体底材上方，除了该第二氧化硅层、该氮化硅层、该第一氧化硅层及该第一电极板之外；沉积一多晶硅层位于该栅氧化层及该第二氧化硅层上方；蚀刻该多晶硅层以形成一栅极位于该栅氧化层上方及一第二电极板位于该第二氧化硅层上方；形成两个具有一第二导电性的井区位于该半导体底材内，该两个井区分别位于该栅极的两侧，其中，该第二导电性与该第一导电性相反；形成具有该第二导电性的一发射极及具有一第二导电性的一集电极分别位于该两个井区内，使得该发射极、该集电极及该栅极形成一互补式金属氧化物半导体晶体管，且该互补式金属氧化物半导体晶体管邻接于该隔离结构，其中该发射极与该集电极的浓度较该两个井区高，且该互补式金属氧化物半导体晶体管的一操作电压范围大于 3.3 伏特及该电容结构的一操作电压范围是根据该互补式金属

氧化物半导体晶体管的该操作电压范围改变；形成一内介电层位于该半导体底材、该互补式金属氧化物半导体晶体管、该隔离结构及该电容结构上方；形成多个接触窗于该内介电层内，并以电性地连接于该互补式金属氧化物半导体晶体管的该发射极、该集电极、该栅极及该电容结构的该第一电极板与该第二电极板；及形成一导体层位于该内介电层上方。

根据本发明另一方面的一种形成硅基液晶显示背板的方法，其特点是该方法包括：提供具有一第一导电性的一半导体底材；形成一隔离结构于该半导体底材上方；形成一电容结构的一第一电极板位于该隔离结构上方；依序形成一第一氧化硅层在该第一电极板上方、一氮化硅层位于该第一氧化硅层上方及一第二氧化硅层位于该氮化硅层上方；形成一栅氧化层在该半导体底材上方；沉积一多晶硅层在该半导体底材上方及在该第二氧化硅层上方；蚀刻该多晶硅层、该第二氧化硅层、该氮化硅层及该第一氧化硅层，以形成一栅极位于该半导体底材上及一第二电极板位于该第二氧化硅层上方，其中该第二电极板、该第二氧化硅层、该氮化硅层及该第一氧化硅层的宽度较该第一电极板的宽度窄；执行一离子植入步骤以形成两个具有一第二导电性的井区于该半导体底材内，该两个井区分别位于该栅极的两侧，其中该第二导电性与该第一导电性相反；利用掺杂步骤具有该第二导电性的一发射极及具有一第二导电性的一集电极于该半导体底材内，且分别位于该两个井区内，使得该发射极、该集电极及该栅极形成一操作电压的互补式金属氧化物半导体晶体管，且该互补式金属氧化物半导体晶体管邻接于该隔离结构，其中该发射极与该集电极的浓度较该两个井区高，且该互补式金属氧化物半导体晶体管的一操作电压范围大于 3.3 伏特及该电容结构的一操作电压范围是根据该互补式金属氧化物半导体晶体管的该操作电压范围改变；沉积一内介电层位于该半导体底材、该互补式金属氧化物半导体晶体管、该隔离结构及该电容结构上方；形成多个接触窗位于该内介电层内，以电性地耦接于该互补式金属氧化物半导体晶体管的该发射极、该集电极、该栅极及该电容结构的该第一电极板与该第二电极板；形成一导体层位于该内介电层上方；及形成一多层金属内连线结构位于该导体层上方。

根据本发明硅基液晶显示背板的结构包括：位于半导体底材上的高压互

补式金属氧化物半导体晶体管(HV CMOS, high voltage complementary metal oxide semiconductor transistor)及高压电容结构(high voltage capacitor layer), 在此, 高压电容结构可以位于隔离结构上, 其位于隔离结构上的优点是在达到一定的电容量时, 可以节省集成电路的面积。接着, 在高压互补式金属氧化物半导体晶体管与高压电容结构的上方有内介电层, 在内介电层内有多个接触窗, 这些接触窗做为高压互补式金属氧化物半导体晶体管及高压电容结构与在内介电层上方的多层金属内连线之间电性连接的用。在此, 多层金属内连线结构至少包括三层金属层, 其中顶层金属层是为具有高反射特性的镜面层, 可经由高压互补式金属氧化物半导体晶体管产生大的电压以驱动高压电容结构, 使得输出于镜面层的操作电压范围更大, 此外, 由于高压电容结构的耦合率高, 可以承受较大的电压, 使得其电容操作范围增加。

根据本发明形成硅基液晶显示元件的方法, 在具有隔离结构的半导体底材上分别形成高压互补式金属氧化物半导体晶体管及高压电容, 在高压互补式金属氧化物半导体晶体管及高压电容结构上沉积内介电层, 接着, 在内介电层内形成接触窗, 然后, 在内介电层上方利用传统的内连线结构技术形成多层金属内连线结构, 使得多层金属内连线结构可以藉由接触窗与高压互补式金属氧化物半导体晶体管及高压电容结构之间电性连接。其中, 多层金属内连线结构中的顶层金属层的部份为具有高反射特性的金属铝, 是做为镜面层。

其它的目地、优点及本发明较突出的特征将由以下所表示的图示与本发明所揭示的实施例详细的描述中看得更清楚。

(4)附图说明

图 1 为使用根据本发明所揭露的技术, 高压元件应用于等效电路的示意图;

图 2 是根据本发明所揭露的技术, 在半导体底材上高压元件的截面示意图;

图 3 是根据本发明所揭露的技术, 在底材上依序形成二氧化硅层、氮化层、N 井区及 P 井区时的各步骤结构示意图;

图 4 是根据本发明所揭露的技术, 在半导体底材上形成场氧区的示意图;

图 5 是根据本发明所揭露的技术, 在半导体底材上形成第一电极板与内多晶

硅介电层的各步骤的示意图；

图 6 是根据本发明所揭露的技术，在半导体底材上形成第二电极板及闸极各步骤的示意图；

图 7 是根据本发明所揭露的技术，在图 6 的结构上方形成高压互补式金属氧化物半导体晶体管结构的各步骤的示意图；

图 8 是根据本发明所揭露的技术，在图 7 的结构上方形成内介电层与多个接触窗的各步骤的示意图；及

图 9 是根据本发明所揭露的技术，在图 8 的结构上方形成一至少三层的多层金属内连线结构的示意图。

(5) 具体实施方式

本发明的一些实施例将予以详细描述如下。然而，除了详细描述外，本发明还可以广泛地在其他的实施例施行，且本发明的范围不受其限定，而是以权利要求所限定的范围为准。

根据本发明的一个最佳实施例，是将高压元件，如高压互补式金属氧化物半导体晶体管(HV CMOS transistor, high voltage complementary metal oxide semiconductor transistor)及高压电容(HV capacitor, high voltage capacitor)应用于半导体底材上，使得高压互补式金属氧化物半导体晶体管可以在提供高范围的操作电压下驱动可以承受高压的电容结构，其中高压电容结构的耦合率较传统的氧化电容结构高，故所承受的电压范围较大。因此，使得输出至镜面层(mirror layer)的操作电压范围增加，并且可以增加电容结构的电容操作范围。藉由高压元件可以承受高操作电压的优点是将传统中只能承受低操作电压的氧化电容结构(oxide capacitor)改变成可以贮存电荷，并且可以承受高操作电压的内多晶硅介电层，使得电容量的操作范围增加。因此，此种高压元件可以在单位面积下，由于操作电压的范围增加，且在高电容量的条件下，有更佳的对比效果及更广泛的色阶输出范围。

图 1 是表示等效电路的示意图。根据本发明的最佳实施例，在半导体底材(未在此图中表示)上方分别具有高压互补式金属氧化物半导体晶体管 10、高压电容 20、输出端 30 及镜面层结构(未在此图中表示)。其中，高压电容 20

与高压互补式金属氧化物半导体晶体管的集电极 10b 电性连接，输出端 30 与高压互补式金属氧化物半导体晶体管 10 的集电极 10b 电性连接。其镜面层输出的操作电压大小，则是由高压金属氧化物半导体晶体管 10 所控制。在本发明的最佳实施例中，高压互补式金属氧化物半导体晶体管 10 的操作电压大于 3.3 伏特，甚至于可以提高至 12 或是 18 伏特以上。

在图 2 中是说明在半导体底材 50 上方各个元件之间的相互关系。在具有隔离结构 60 的半导体底材 50 上方分别具有高压互补式金属氧化物半导体晶体管结构及高压电容结构，且高压互补式金属氧化物半导体晶体管与高压电容结构之间相互电性分离。在本发明的最佳实施例中，高压互补式金属氧化物半导体晶体管包括一栅极 100，并位于半导体底材 50 上方及具有第二导电性的发射极 (source) 120 与第二导电性的集电极 (drain) 122 分别位于该半导体底材 50 内，其中该第一导电性与第二导电性的电性相反，且高压互补式金属氧化物半导体晶体管的发射极 120 与集电极 122 分别位于浓度相对于发射极 120 与集电极 122 低的具有该第二导电性的两个井区 110。

接着，同样的参考图 2，在本发明的最佳实施例中，高压电容结构可以位于半导体底材 50 上，也可以位于隔离结构 60 上方，在本发明的实施例中，高压电容结构是位于隔离结构 60 上，其优点是，可以节省集成电路的面积。其高压电容结构包括：位于隔离结构 60 上的第一电极板 (first electrode plate) 70 及第二电极板 (second electrode plate) 90，在第一电极板 70 与第二电极板 90 之间有内多晶硅介电层 (IPD, mixed mode inter-poly dielectric) 80，接着，在高压互补式金属氧化物半导体晶体管及高压电容结构的上方有内介电层 (ILD, inter-layer dielectric layer) 130，在内介电层 130 内有多个接触窗 (contact) 140，这些接触窗 140 是做为连接高压互补式金属氧化物半导体晶体管及电容结构与位于内介电层 130 上层的多层金属内连线结构。在此，若干个接触窗 140 至少连接至位于高压互补式金属氧化物半导体晶体管的集电极 122 与发射极 120 上方，使得集电极 122 与发射极 120 两者之间可以电性连接。

同样地，为了使得高压电容结构与位于内介电层 130 上层的多层金属内连线结构两者之间可以电性连接，高压电容结构中的内多晶硅介电层 80 与第

二电极板 90 的宽度窄于第一电极板 70 的宽度，使得若干个接触窗 140 可以连接第一电极板 70。此外，在多层金属内连线结构包括：内金属介电层(IMD, inter-metal dielectric layer)160，在内金属介电层 160 内具有多个接触窗 140，做为连接第二层金属层 170 与第三层金属层 180。由于第三金属层 180 即为顶层金属层，是具有高反射特性，因此，可以做为镜面层(mirror layer)，藉由此镜面层可以防止光源散射(light scattering)所造成的的损失。

接着，图 3 至图 9 是根据本发明的最佳实施例，形成硅基液晶显示背板的各步骤的示意图。在图 3，将做为垫氧化层(pad oxide layer)56 的二氧化硅以热氧化法(thermal oxidation)形成在半导体底材 50 上方。接着，以垫氧化层 56 做为罩幕，以离子植入的方式在半导体底材 50 内形成 N 井区(N well region)52。接着，利用传统的化学气相沉积法(LPCVD, low pressure chemical vapor deposition method)的方式将氮化硅层(SiN, silicon nitride)58 沉积在垫氧化层 56 上方。接着，在氮化硅层 58 上方形成光阻层(未在图中表示)，利用此光阻层做为罩幕，在半导体底材 50 上定义主动区域(active region)(未在图中表示)，再利用蚀刻的方式依序去除部份的氮化硅层 58 及垫氧化层 56。接着，再利用离子植入的方式，在半导体底材 50 内形成 P 井区 54 且与 N 井区 52 的电性相反且相邻。

然后，参考图 4，再利用热氧化法在半导体底材 50 上方形成厚度约为 4500 埃(angstrom)的场氧区(field oxide region)60 做为隔离结构(isolation structure)，隔离结构 60 可以是沟渠隔离结构(trench isolation structure)，在本发明的实施中则是以场氧区做为隔离结构 60。

参考图 5，沉积多晶硅于半导体底材 50 上方，经蚀刻多晶硅，在场氧区上形成做为高压电容结构的第一电极板(first electrode plate)70。接着，在第一电极板 70 上方，以多晶硅氧化(poly oxidation)的方式形成内多晶介电层(IPD, inter-poly dielectric) 80 中的第一氧化层 80a，然后再沉积一氮化硅层 80b 位于第一氧化层 80a 上方，再利用氮化硅层氧化的方式形成第二氧化层 80c 位于氮化硅层 80b 的上方，以形成做为高压电容结构的介电层的第一氧化层/氮化硅层/第二氧化硅层并位于第一电极板 70 及半导体底材 50 上方。利用蚀刻步骤将半导体底材 50 上部份的内多晶硅层 80 及多晶硅蚀刻

除去，留下在场氧区 60 上的部份的多晶硅及部份的内多晶硅介电层 80。

接着，参考图 6，利用热氧化法于半导体底材 50 上方，形成高压栅氧化层(HV GOX, high voltage gate oxide)，但并未形成在内多晶硅介电层 80 上方。然后再沉积第一多晶硅层于该栅氧化层 62 及内多晶硅介电层 80 上方，然后蚀刻第一多晶硅层使得在半导体底材 50 上方形成栅极(gate)100 及在内多晶硅介电层 80 上方形成第二电极板(second electrode plate)90。在本发明的实施例中，为了要达到节省面积的效果，并且可以在单位面积的电容结构，高操作电压范围及最佳的电容范围，将电容结构形成于场氧区 60 上方。在本发明的最佳实施例中，内多晶硅介电层 80 与第二电极板 90 的宽度窄于第一电极板 70 的宽度，使得在后续所形成的接触窗 140（在图 8 表示）可以形成在第一电极板 70 上方，并且可以藉由接触窗 140 与上层的多层金属内连线结构电性连接。接着，利用离子植入步骤，半导体底材 50 内形成两个具有第二导电性的 N-梯度区(N-grade region)110，且分别位于栅极 100 的两侧。

接着，参考图 7，在栅极 100 的侧壁上形成间隙壁 102，并且利用掺杂步骤在半导体底材 50 内，形成具有第二导电性的发射极 120 与具有第二导电性的集电极 122，且发射极 120 与集电极 122 分别位于图 7 中所形成的梯度区 110 内，使得栅极 100、发射极 120 与集电极 122 形成具有高操作电压范围的高压互补式金属氧化物半导体晶体管，且高压互补式金属氧化物半导体晶体管邻接于隔离结构 60，其中发射极 120 与集电极 122 的浓度比两个梯度区 110 的浓度高。

接着，参考图 8，在高压互补式金属氧化物半导体晶体管、隔离结构 60 及电容结构上形成内介电层(ILD, inter-layer dielectric layer)130。接着，在内介电层 130 的上方沉积导体层(未在图中表示)。然后，在导体层上方沉积具有介层洞图形的光阻层，经由蚀刻步骤在内介电层 130 内形成介层洞，然后将金属层沉积并填满介层洞，并且利用化学机械研磨的方式，将导体层上多余的金属层去除，使得在内介电层内形成接触窗(contact)140。

接着，参考图 9，利用传统的方式在导体层上方形成多层金属内连线结构(multi-interconnect structure)，在本发明的实施例中，多层金属内连线结构至少有三层金属层 150、170 及 180，并位于导体层的上方。顶层金属层

180 包括一金属铝 180a 及位于金属铝层上方的一光反射加强层 180b, 其中, 金属铝层具有高反射特性, 使得金属铝层 180a 可以做为镜面层, 故可以藉由平坦的镜面层的表面防止由于扫描所造成的光散失。

根据以上的描述可以得下列的优点:

第一、根据上述图 2 的结构中可以得知, 藉由高压互补式金属氧化物半导体晶体管, 在高操作电压范围的条件下, 驱动高压电容结构, 且由于高压电容结构可以承受高电压操作容量, 且有大的电容操作范围, 使得输出至镜面层的电压范围增加。对于在单位面积、高操作电压输出范围及大的电容操作范围, 可以增加硅基液晶显示背板的对比效果及增加色阶输出的范围。因此, 可以改善传统的低压互补式金属氧化物半导体晶体管因操作电压范围小, 使得输出的色阶受到限制的问题。

第二、根据图 3 至图 5 形成硅基液晶显示背板的步骤得知, 利用可以贮存电荷的内多晶硅介电层结构(氮化/氧化/氮化层)取代传统的氧化层做为电容结构, 可以提高电容结构的电容量。此外, 将电容结构形成于隔离结构上可以节省集成电路的面积。因此, 可以改善传统使用氧化层做为电容结构时, 需要增加氧化层的面积才可以提高电容量的缺点。

第三, 根据图 6 至图 9, 在高压互补式金属氧化物半导体晶体管的制程中, 搭配具有高反射特性的镜面层, 建构具有高压互补式金属氧化物半导体晶体管及高压电容结构的硅基液晶显示背板, 施加高操作电压于高压互补式金属氧化物半导体晶体管时, 将高操作电压传送通过集电极至高压电容结构, 使得在单位面积下, 由于电压操作范围提高, 使得镜面层所输出的对比效果及输出的色阶范围大幅的增加。

以上所述仅为本发明的较佳实施例而已, 并非用以限定本发明的申请专利范围; 凡其它未脱离本发明所揭示的精神下所完成的等效改变或替换, 均应包括在下述的权利要求所限定的范围内。

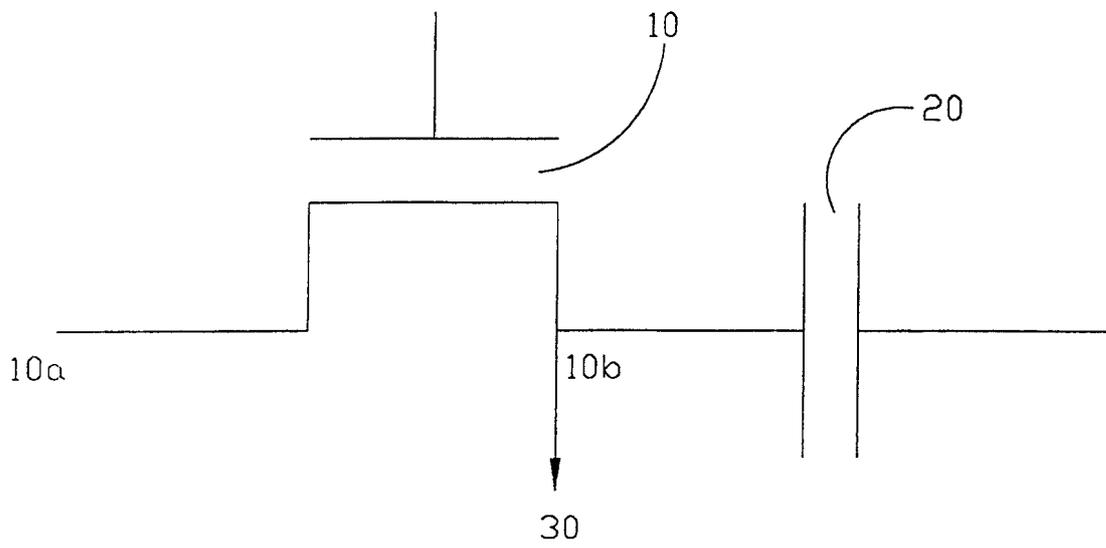


图 1

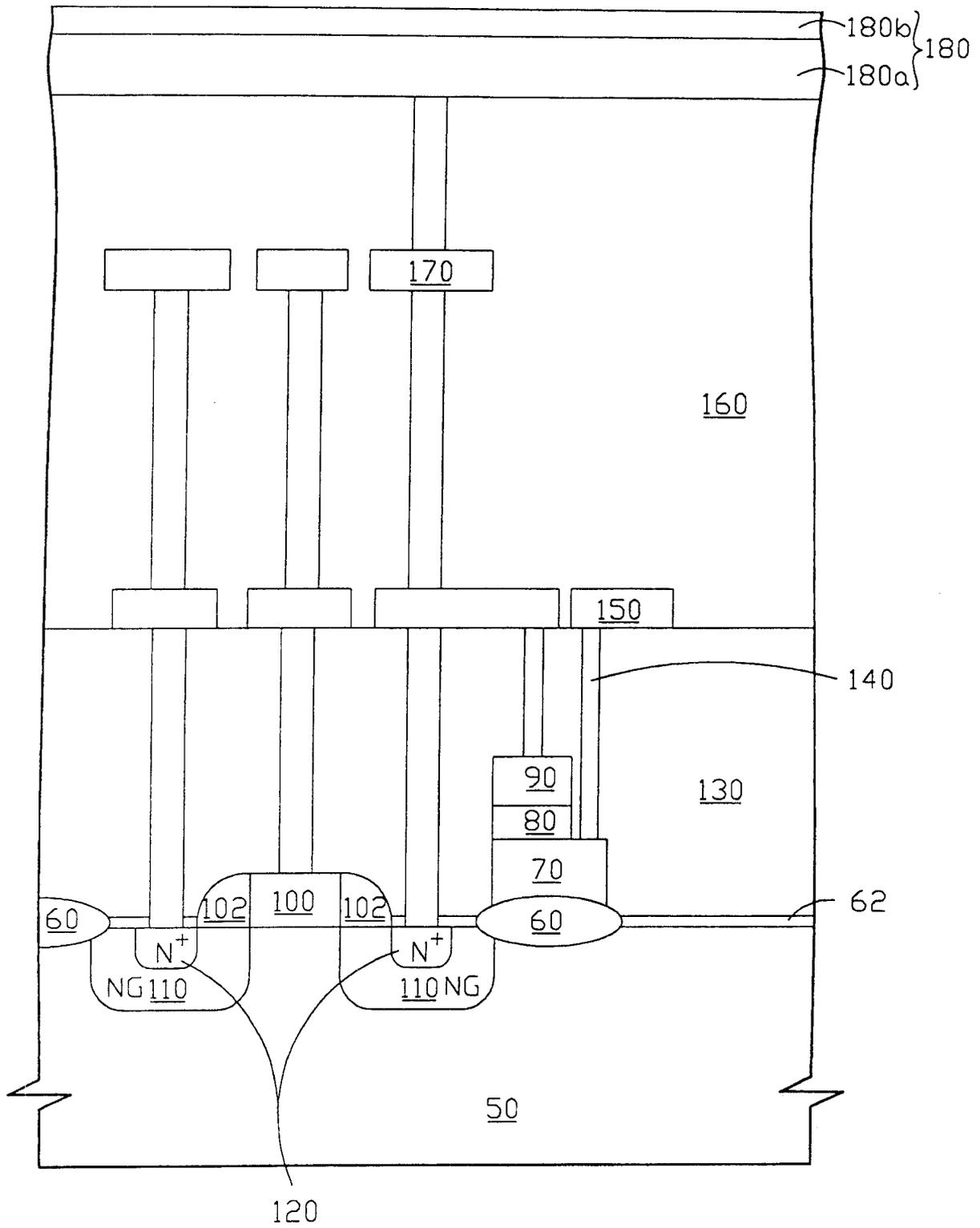


图 2

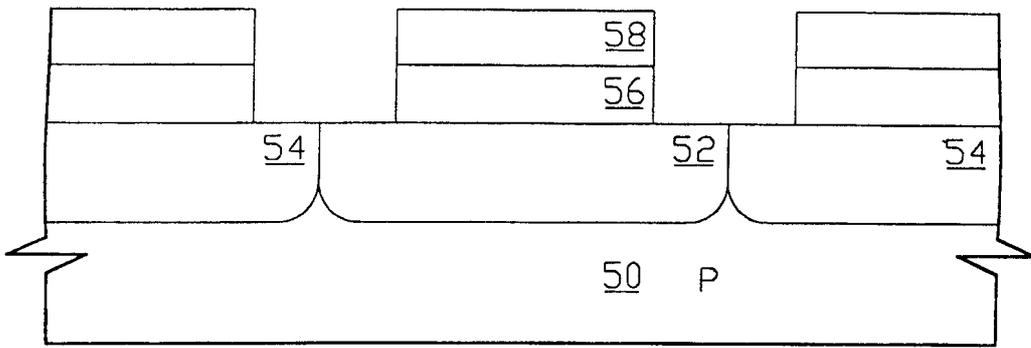


图 3

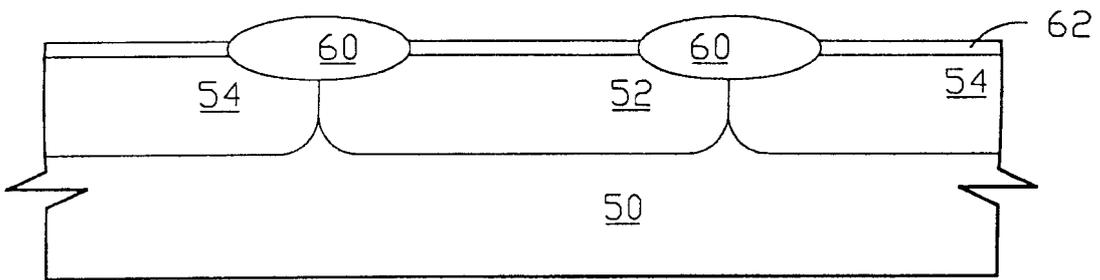


图 4

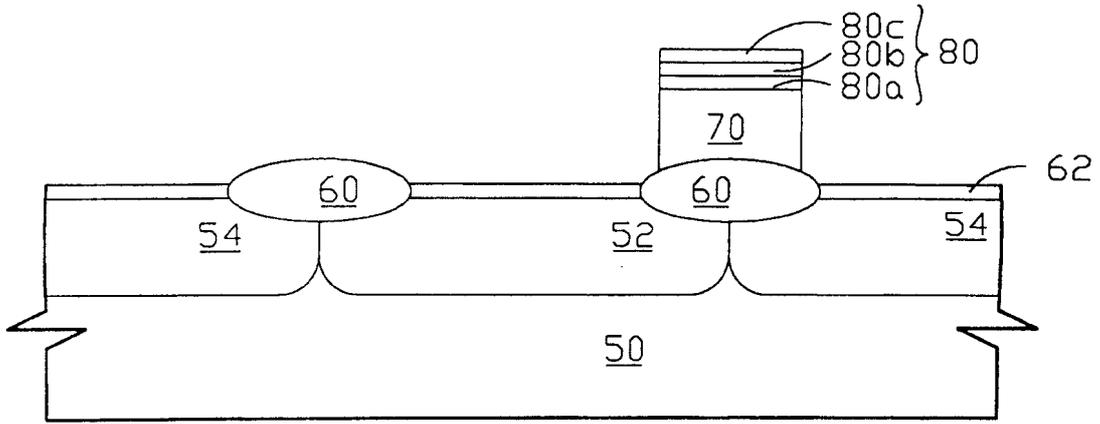


图 5

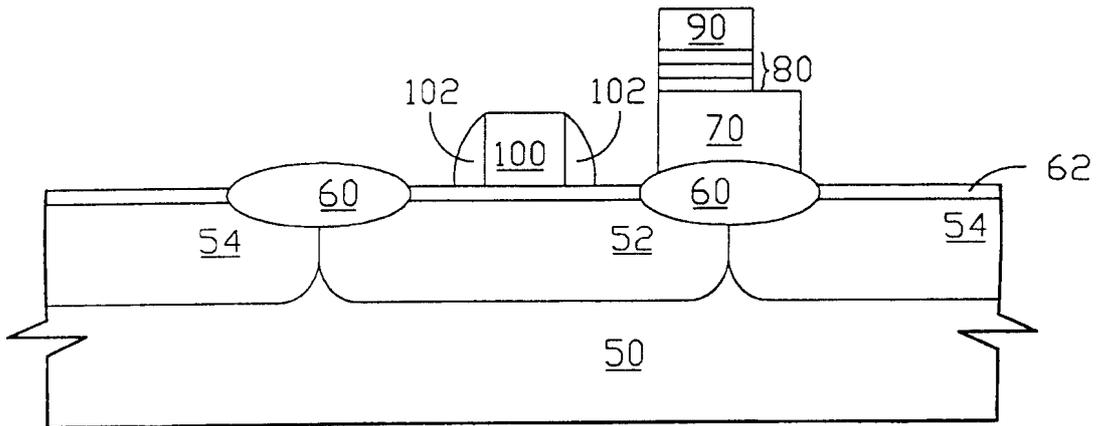


图 6

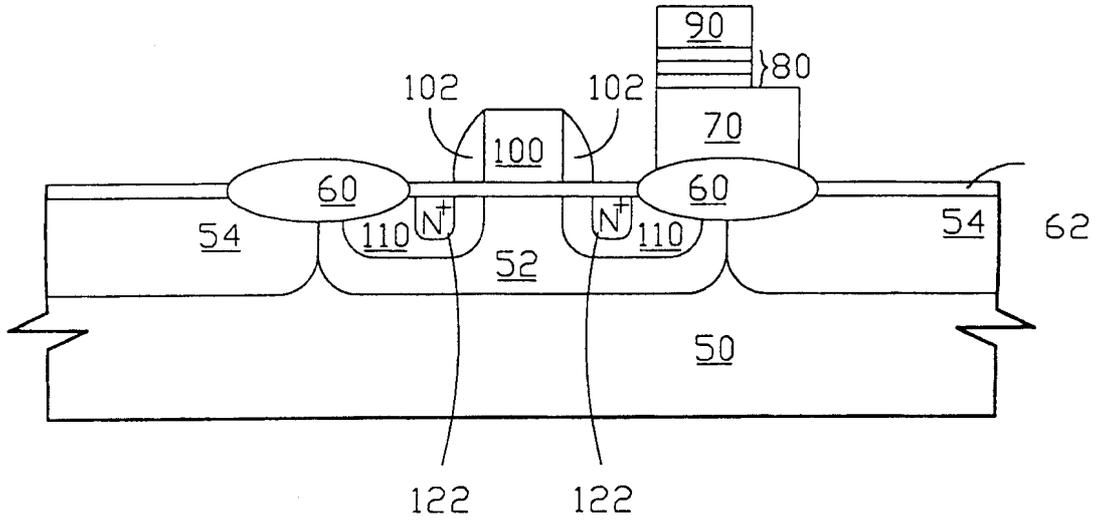


图 7

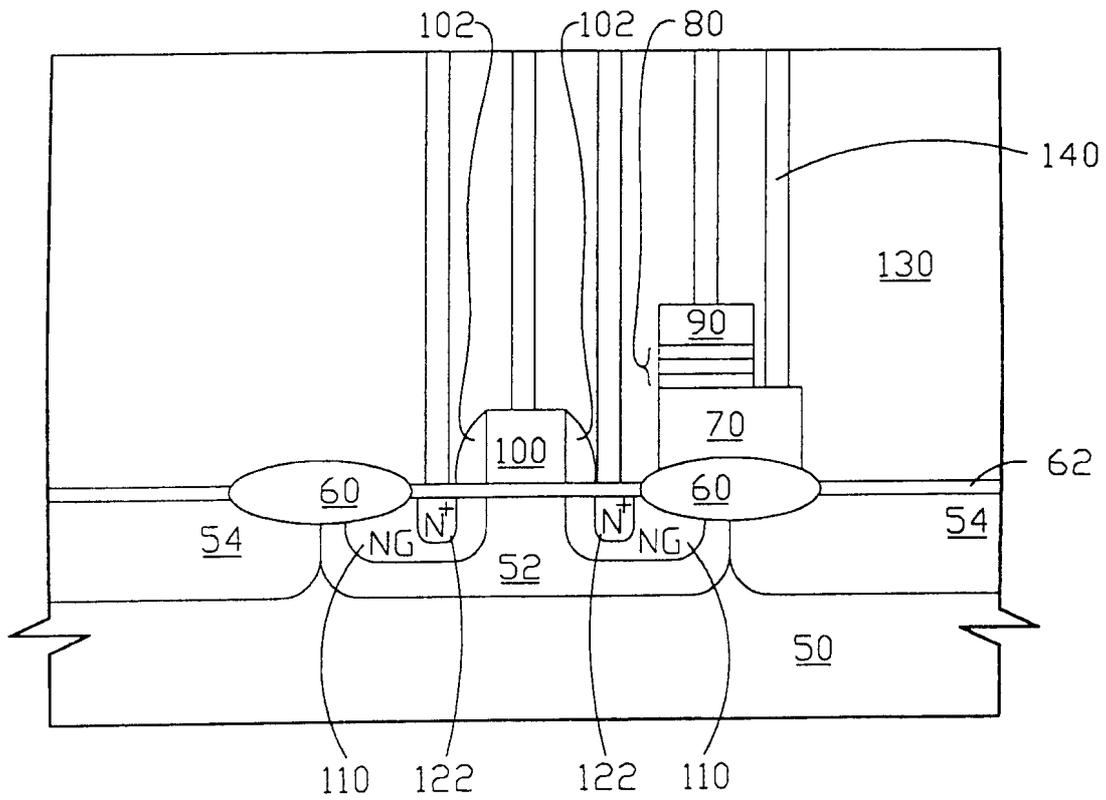


图 8

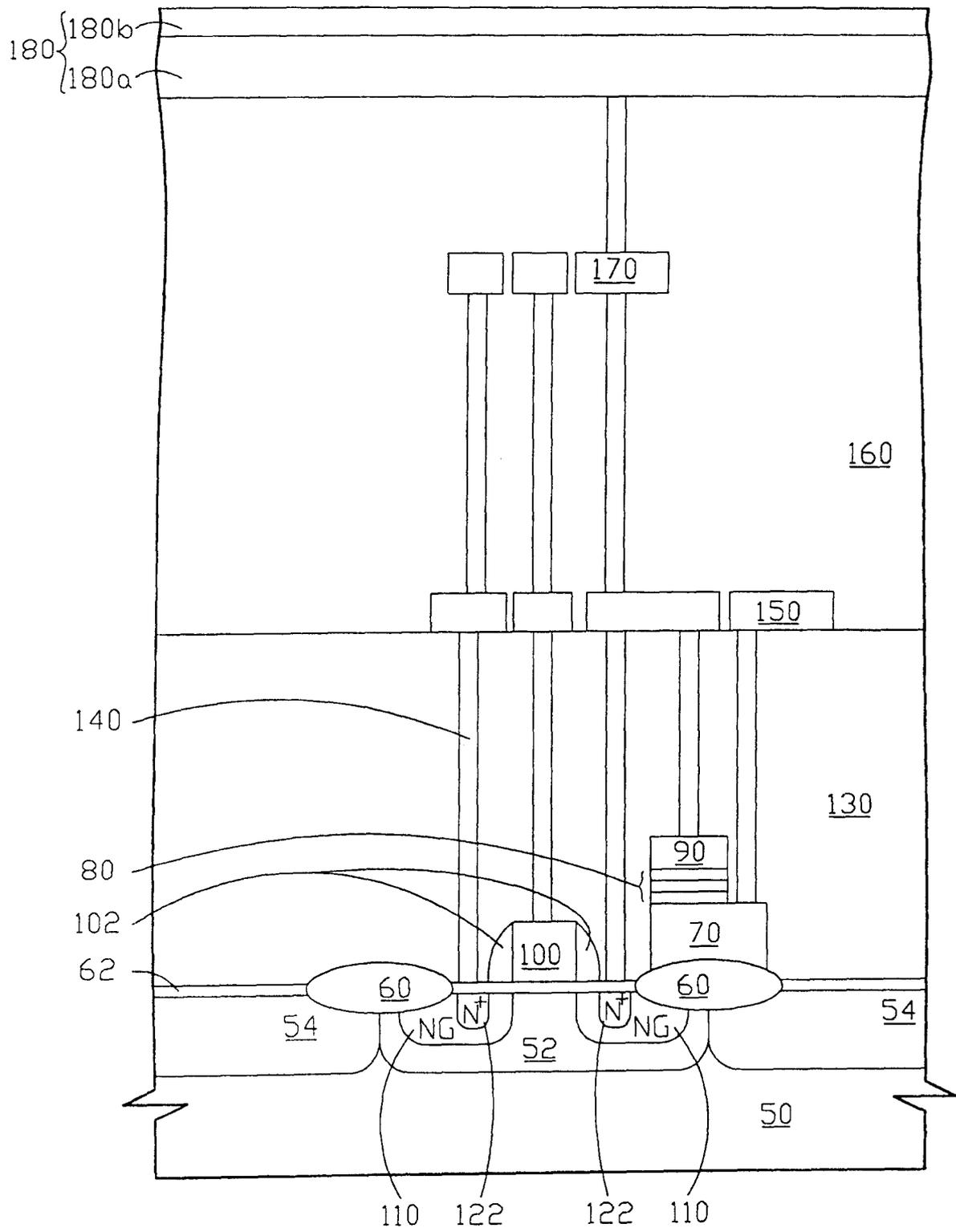


图 9

专利名称(译)	硅基液晶显示背板的结构与制作方法		
公开(公告)号	CN100345170C	公开(公告)日	2007-10-24
申请号	CN02156110.9	申请日	2002-12-02
[标]申请(专利权)人(译)	联华电子股份有限公司		
申请(专利权)人(译)	联华电子股份有限公司		
当前申请(专利权)人(译)	联华电子股份有限公司		
[标]发明人	陈荣庆 杨恩旭 蔡元礼 黄清俊 杨胜雄		
发明人	陈荣庆 杨恩旭 蔡元礼 黄清俊 杨胜雄		
IPC分类号	G09F9/35 G09G3/36 G02F1/13 H01L29/72 G02F1/1362		
CPC分类号	G02F1/136277		
代理人(译)	任永武		
审查员(译)	刘冀		
优先权	10/060460 2002-01-30 US		
其他公开文献	CN1435718A		
外部链接	Espacenet SIPO		

摘要(译)

本发明是提供制作一种硅基液晶(LCOS, Liquid Crystal on Silicon)显示背板的结构与方法。在本发明中是利用高压元件,例如,高压互补式金属氧化物半导体晶体管(high voltage metal oxide semiconductor transistor)及电容层应用于半导体底材上。此外,由于电容结构具有高介电常数及高耦合率(coupling ratio)可以承受较高的操作电压,使得操作电容范围可以提升。再则,当操作电压范围增加时,高压互补式金属氧化物半导体晶体管搭配具有高反射特性的镜面层(mirror layer),使得硅基液晶显示背板元件可以得到较佳的对比效果及色阶输出范围。

