

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G02F 1/136

G02F 1/133 G09F 9/35

H01L 27/12 H01L 29/786



[12] 发明专利申请公开说明书

[21] 申请号 03124117.4

[43] 公开日 2003 年 11 月 12 日

[11] 公开号 CN 1455290A

[22] 申请日 2003.4.29 [21] 申请号 03124117.4

[30] 优先权

[32] 2002. 4. 30 [33] JP [31] 129358/2002

[71] 申请人 国际商业机器公司

地址 美国纽约

[72] 发明人 古立学 中嶋浩词

[74] 专利代理机构 北京市中咨律师事务所

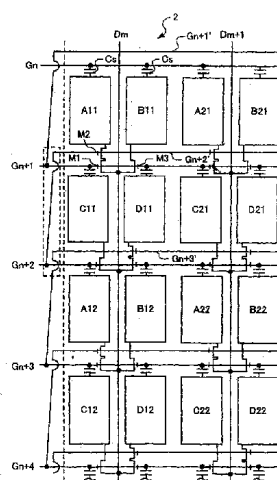
代理人 于 静 李 峥

权利要求书 4 页 说明书 18 页 附图 20 页

[54] 发明名称 图像显示器件和图像显示装置

[57] 摘要

提供了一种即使在使用减少光刻步骤法的情况下，也能防止与扫描信号线或栅极电连接的部分暴露于液晶层或对准层之上的技术。像素电极 A11 和 B11 连接于它们公用的显示信号线上。第一和第二 TFT M1 和 M2 串联在像素电极 A11 和显示信号线 Dm 之间。第三 TFT M3 连接在像素电极 B11 和显示信号线 Dm 之间。第一和第三 TFT M1 和 M3 使用扫描信号线 Gn + 1 作为各自的栅极。第二 TFT M2 使用从扫描信号线 Gn + 2 分支出来的扫描信号线 Gn + 2' 作为它的栅极。扫描信号线 Gn + 1 和 Gn + 2' 彼此平行地安排在显示区内部。



1. 一种图像显示器件，具有沿行和列方向安排成矩阵形式的像素电极，该图像显示器件包括：

多个沿列方向安排的显示器件元件，

每个显示器件元件包括：

多个用于传送显示信号的显示信号线；

第一和第二像素电极，通过它们公用的显示信号线分时地向它们供给所传送的显示信号；

在公用显示信号线和第一像素电极之间提供的第一和第二开关元件；

在公用显示信号线和第二像素电极之间提供的第三开关元件；

用于向第一和第三开关元件传送扫描信号的第一扫描信号线；以及
与第一扫描信号线平行的第二扫描信号线，用于向第二开关元件传送扫描信号，

其中在显示器件元件中的第二扫描信号线是从其位置不同于第二扫描信号线位置的第一扫描信号线分支出来的。

2. 根据权利要求1的图像显示器件，

其中第二扫描信号线是从显示器件元件中位于第二扫描信号线下游的第一扫描信号线分支出来的，并且

在显示器件元件中的第一和第二像素电极的每一个与显示器件元件中位于第一和第二像素电极所在位置上游的第一扫描信号线之间形成存储电容器。

3. 根据权利要求1的图像显示器件，

其中第一和第二开关元件在第一像素电极和显示信号线之间串联连接。

4. 根据权利要求3的图像显示器件，进一步包含：

用于保护第二开关元件的钝化膜层，

其中在钝化膜层上形成与第二开关元件连接的第二扫描信号线的一

部分。

5. 根据权利要求1的图像显示器件，

其中在第一扫描信号线和第一、第二像素电极之间提供第二扫描信号线，该第二扫描信号线在图像显示区外部与第一扫描信号线相交。

6. 根据权利要求5的图像显示器件，进一步包含：

用于保护第二开关元件的钝化膜层，

其中在图像显示区外部的钝化膜层上形成与第二开关元件连接的第二扫描信号线的一部分。

7. 根据权利要求1的图像显示器件，

其中在第一扫描信号线和第一、第二像素电极之间提供第二扫描信号线，该第二扫描信号线在图像显示区外部与第一扫描信号线相交，该第二扫描信号线是从显示器件元件中位于第二扫描信号线下游的第一扫描信号线分支出来的，

第一和第二开关元件在第一像素电极和显示信号线之间串联连接，

在图像显示区外部，在用于保护第二开关元件的钝化膜层上形成与第二开关元件连接的第二扫描信号线的一部分，并且

在显示器件元件中的第一和第二像素电极的每一个和位于第一和第二像素电极所在位置上游的第一扫描信号线之间形成存储电容器。

8. 一种图像显示装置，包括图像显示区和非图像显示区，在图像显示区中像素电极沿行和列方向被安排成矩阵形式，非图像显示区位于图像显示区的周围，该图像显示装置包含：

用于供给显示信号的显示信号供给电路；

用于供给扫描信号的扫描信号供给电路；

彼此平行的多个显示信号线，用于把显示信号供给电路供给的显示信号传送给像素电极；

彼此平行的多个扫描信号线，用于把扫描信号供给电路供给的扫描信号传送给像素电极；

位于第 n 个 (n 是正整数) 扫描信号线号和第 $(n+1)$ 个扫描信号线之

间的第一和第二像素电极，它们接收来自预定的一个显示号信线的显示信号；

在预定的显示信号线和第一像素电极之间串联连接的第一和第二开关元件；以及

在预定的显示信号线和第二像素电极之间连接的第三开关元件，

其中，通过第 $(n+1)$ 个扫描信号线传送的扫描信号控制第一和第三开关元件的通和断，并且

通过一个分支扫描信号线传送的扫描信号控制第二开关元件的通和断，该分支扫描信号线是从位于第 $(n+1)$ 个扫描信号线下游的第 $(n+2)$ 个扫描信号线分支出来的。

9. 根据权利要求8的图像显示装置，

其中在非图像显示区中从第 $(n+2)$ 个扫描信号线分支出来的分支扫描信号线包括在非图像显示区中沿列方向延伸的第一部分和与第一部分相连的沿行方向延伸的第二部分，并且

该分支扫描信号线与第 $(n+1)$ 个扫描信号线在非图像显示区中相交。

10. 一种图像显示装置，包括图像显示区和非图像显示区，在图像显示区中像素电极沿行和列方向被安排成矩阵形式，非图像显示区位于图像显示区的周围，该图像显示装置包含：

用于供给显示信号的显示信号供给电路；

用于供给扫描信号的扫描信号供给电路；

彼此平行的多个显示信号线，用于把显示信号供给电路供给的显示信号传送给像素电极；

彼此平行的多个扫描信号线，用于把扫描信号供给电路供给的扫描信号传送给像素电极；

位于第 n 个（ n 是正整数）扫描信号线号第 $(n+1)$ 个扫描信号线之间的第一和第二像素电极，它们接收来自预定的一个显示号信线的显示信号；

在预定的显示信号线和第一像素电极之间串联连接的第一和第二开关元件；以及

在预定的显示信号线和第二像素电极之间连接的第三开关元件，

其中，通过第 n 个扫描信号线传送的扫描信号控制第一和第三开关元件的通和断，并且

通过一个分支扫描信号线传送的扫描信号控制第二开关元件的通和断，该分支扫描信号线是从第 $(n+1)$ 个扫描信号线分支出来的。

图像显示器件和图像显示装置

技术领域

本发明涉及一种有助于改善图像显示装置的清晰度的技术，或者更具体地说，涉及一种有助于改善液晶显示装置的清晰度的技术。

背景技术

作为液晶显示装置，已知一种使用薄膜型晶体管（TFT）作为开关元件的有源矩阵型液晶显示装置。有源矩阵型液晶显示装置包括 TFT 阵列基板和与 TFT 阵列基板相距预定距离放置的滤色片基板，其中，在 TFT 阵列基板中扫描信号线和显示信号线排列成矩阵形式，而薄膜晶体管被安排在它们的交点处。液晶材料填充在 TFT 阵列基板和滤色片基板之间。薄膜晶体管控制加到液晶材料上的电压，并利用液晶的电光效应实现显示。

为了改善有源矩阵型液晶显示装置的清晰度而增加了像素数目，由此引出下列问题。具体地说，随着像素数目的增加，显示信号线和扫描信号线的数目显著地增加，而且驱动器 IC 的数目也增加，这样引起成本上升。再有，驱动器 IC 和 TFT 阵列基板连接的电极间距变窄，从而使它们的连接变得困难，并降低了连接工作的产量。

为了同时解决这些问题，已经提出许多建议，其中，通过沿行方向从一个显示信号线向彼此相邻的两个或更多个像素分时地提供电压，使必须的驱动器 IC 个数减少，使连接器之间的间距变宽。这类建议包括例如日本未审查专利出版物 No.Hei 6(1994)-138851、No.Hei 6(1964)-148680、No.Hei 11(1999)-2837、No.Hei 5(1993)-265045、No.Hei 5 (1993) 188395、以及 No.Hei 5(1993)-303114。请注意，具有上述结构的显示器件称作多路复用像素显示器件。

为了降低成本,正在缩短液晶显示装置的制造过程。上述 TFT 阵列基板是通过使用光刻过程制造的,于是正在提倡减少光刻步骤数。例如,传统上要由 7 个掩模过程(称作 7 个光刻步骤)得到 TFT 阵列基板,但现在采用一种减少光刻步骤法,其中光刻步骤数减为 5。

当使用减少光刻步骤法制造具有上述多路复用像素显示器件的 TFT 阵列基板时,存在与扫描信号线或栅极电连接的部分暴露在液晶层或对准层上的情况。在下文中将详细描述这种现象。请注意,这种暴露在下文中称作栅电位暴露,这种暴露对图像特性有很坏的影响。虽然可以用钝化膜覆盖有关部分,但需要增加过程步骤数以准备钝化膜。这使得采用减少光刻步骤法变得没有意义了。

发明内容

因此,本发明提供一种技术,即使在使用减少光刻步骤法的情况下,它也能防止在多路复用像素显示器件中与扫描信号线或栅极电连接的部分暴露于液晶层之上或对准层之上。再有,本发明的一个目的是提供一种使用这一技术的液晶显示器件和液晶显示装置。

在描述根据本发明解决这些问题的手段之前,将详细描述以前使用的多路复用像素显示器件中发生的栅电位暴露。

图 17 是显示多路复用像素显示器件 22 一个实例的等效电路图。

在图 17 中,与穿过显示信号线 D_m 的彼此相邻的像素电极 A100 和 B100 相关,按如下方式安排 3 个 TFT,它们是第一 TFT M1、第二 TFT M2 以及第三 TFT M3。

首先,第一 TFT M1 的源极和漏极分别连接于显示信号线 D_m 和像素电极 A100。第一 TFT M1 的栅极连接于第二 TFT M2 的源极。这里,TFT 是有 3 个端子的开关元件。在液晶显示装置中,存在一个实例,其中连接于显示信号线 D_m 的端子称作源极,连接于像素电极的端子称作漏极。然而,也存在另外的实例,其中端子的称呼与此相反。换言之,除了栅极外,没有唯一地确定哪个电极应该称作源极或漏极。所以,在下文中除了栅极

之外的两个电极将称作源/漏极。

接下来,第二 TFT M2 的源/漏极分别连接于第一 TFT M1 的栅极和扫描信号线 G_{n+2} 。

所以,第一 TFT M1 的栅极通过第二 TFT M2 的连接于扫描信号线 G_{n+2} 。第二 TFT M2 的栅极连接于扫描信号线 G_{n+1} 。于是,只有在两个相邻的扫描信号线 G_{n+1} 和 G_{n+2} 同时处在选择电位(下文中只是称作“被选定的”)的时间段内,第一 TFT M1 才被接通,从而将显示信号线 D_m 的电位提供给像素电极 A100。

第三 TFT M3 的源/漏极分别连接于显示信号线 D_m 和像素电极 B100。第三 TFT M3 的栅极连接于扫描信号线 G_{n+1} 。于是当扫描信号线 G_{n+1} 被选定时,第三 TFT M3 被接通,从而将显示信号线 D_m 的电位提供给像素电极 B100。

图 18 是平面图,示意性显示图 17 所示多路复用像素显示器件 22 的像素电极 C100 和 D100 周围的电路配置。如前所述,多路复用像素显示器件 22 是用光刻技术制造的。在图 18 中,将同一色调加到通过同一光刻步骤制备的层中。色调还显示过程步骤的顺序。较淡的色调显示先前的步骤。例如,可以看出扫描信号线 G_{n+1} 和 G_{n+2} 是在显示信号线 D_m 之前形成的。

在图 18 中,第一 TFT M1 有连到像素电极 A100 的源/漏极 51、连到显示信号线 D_m 的源/漏极 61 以及栅极 71。第二 TFT M2 有通过连接器 81 连到第一 TFT M1 的栅极 71 的源/漏极 52、连到扫描信号线 G_{n+2} 的源/漏极 62 以及作为扫描信号线 G_{n+1} 一部分的栅极 72。

分支线 83 通过连接器 82 连到扫描信号线 G_{n+2} 。分支线 83 的一部分构成源/漏极 62。

图 19 是沿着图 18 中的 Z-Z 线截取的截面图。请注意,图 19 的尺度不同于图 18 中的尺度。

如图 19 所示,扫描信号线 G_{n+1} 和 G_{n+2} 以及栅极 71 形成于玻璃基板 95 之上。再有,在玻璃基板 95 上形成栅绝缘膜 94,它覆盖于扫描信号

线 G_{n+1} (栅极 72) 和 G_{n+2} 以及栅极 71 之上。在栅绝缘膜 94 之上, 在与第一和第二 TFT M1 和 M2 有关的部分形成半导体层 931 和 932。在半导体层 931 上形成的源/漏极 51 和 61, 与沟道保护膜 96 一起构成第一 TFT M1。再有, 在半导体层 932 上形成的源/漏极 52 和 62, 与沟道保护膜 96 一起构成第二 TFT M2。再有, 钝化膜 91 叠加在这些膜之上。

在栅极 71 上形成接触孔 97, 它穿过栅绝缘膜 94 和钝化膜 91。同时, 在源/漏极 52 上形成穿过钝化膜 91 和接触孔 98。连接器 81 进入接触孔 97 和 98, 从而使源/漏极 52 和栅极 71 电连接。再有, 在扫描信号线 G_{n+2} 上形成穿过栅绝缘膜 94 和钝化膜 91 的接触孔 100。同时, 在源/漏极 62 上形成穿过钝化膜 91 的接触孔 99。连接器 82 进入接触孔 99 和 100, 从而使源/漏极 62 和扫描信号线 G_{n+2} 电连接。

这里, 不在连接器 81 和 82 上形成钝化膜 91。所以, 栅极 71 和扫描信号线 G_{n+2} 分别通过连接器 81 和 82 暴露在外面。虽然在图 19 中未画出, 通常有一个对准膜形成于钝化膜 91 之上, 再有, 在对准膜之上提供液晶层。因此, 栅极 71 和扫描信号线 G_{n+2} 与对准膜电接触。在这种结构中, 当向栅极 71 和扫描信号线 G_{n+2} 提供电位 (栅电位) 时, 无休止地将电荷供给对准膜上与连接器 81 和 82 接触的区域。于是, 在液晶层中存在的杂质离子进入这一区域, 从而发生电压降或电荷滞留故障, 这会造成图像质量下降。

先前使用的多路复用像素显示器件 22 (下文中只称作显示器件) (如图 17 至 19 中所示) 是通过减少光刻步骤法制造的, 具体地说, 是通过 5 步光刻过程制造的。图 20A 至 20E 显示由 5 步光刻制造显示器件 22 的过程。

首先, 在玻璃基板 95 上形成金属膜以形成扫描信号线 G_{n+1} (栅极 72) 和 G_{n+2} 。在形成金属膜之后, 通过光刻技术对栅极 71 和扫描信号线 G_{n+1} (栅极 72) 和 G_{n+2} 构图, 如图 20A 所示。

接下来, 在其上已形成了栅极 71 和扫描信号 G_{n+1} (栅极 72) 和 G_{n+2} 的玻璃基板 95 上形成栅绝缘膜 94 和半导体层 93。再有, 在半导体层 93

上形成薄膜以形成沟道保护膜 96。然后,如图 20B 所示,通过光刻技术在半导体层 93 上对沟道保护膜 96 构图。

然后,形成金属膜以形成源/漏极 51、61、52 和 62 以及分支线 83。在形成该金属膜之后,通过光刻技术对源/漏极 51、61、52 和 62、分支线 83 以及半导体层 931 和 932 构图,如图 20C 所示。

其后,形成薄膜以形成钝化膜 91。再有,通过光刻技术对钝化膜 91 构图,如图 20D 所示。在这一构图时刻,形成接触孔 97、98、99 和 100。

在形成钝化膜 91 之后,由溅射形成一薄膜,例如氧化铟锡(ITO)膜,以形成像素电极。还用此 ITO 膜制备连接器 81 和 82,在形成 ITO 膜之后,通过光刻技术对连接器 81 和 82 构图,如图 20E 所示。

在显示器件 22 中,出现栅电位暴露的部分有如下两部分:在第一 TFT M1 和第二 TFT M2 之间的连接部分以及在分支线 83 和扫描信号线 G_{n+2} 之间的连接部分。当然,这两部分只与一个像素电极有关。当考虑整个显示器件时,对每个像素电极都存在类似的栅电位暴露。

进一步提到栅电位暴露,是第一 TFT M1 的栅极 71 通过连接器 81 与第二 TFT M2 的源/漏极 52 连接。再有,分支线 83 和扫描信号线 G_{n+2} 通过连接器 82 连接。

需要使用连接器 81 和 82 进行连接的理由是分别形成栅极 71 和扫描信号线 G_{n+2} 的光刻步骤不同于形成源/漏极 52 和分支线 83 以及接触孔的光刻步骤。例如,如果在钝化膜 91 之前形成连接器 81,则能防止栅电位暴露,但在参考图 20A 至 20E 所描述的 5 步光刻过程中,在钝化膜 91 之前没有插入形成连接器 81 的过程的空间。

这里,基于显示器件 22,将考虑避免栅电位暴露的措施。

首先,对于第一 TFT M1 和第二 TFT M2 之间的连接,可以通过以下连接避免栅电位暴露。具体地说,第一 TFT M1 的源/漏极 61 通过第二 TFT M2 的源/漏极 52 和 62 连接到显示信号线 D_m ,就是说,第一 TFT M1 和第二 TFT M2 串联,同时第一 TFT M1 的栅极 71 直接连接到扫描信号线 G_{n+2} 。由于源/漏极 61 和 52 能在同一光刻步骤中形成,故连接器 81 变为

不必要。再有，即使在5步光刻过程中这些源/漏极61和52也位于比钝化膜91低的层中，所以在相关的连接部分中不能发生栅电位暴露。

接下来，对于分支线83和扫描信号线 G_{n+2} 之间的连接部分，首先，要求分支线83与扫描信号线 G_{n+2} 形成于同一层中。然而，在这种情况下，分支线83还与扫描信号线 G_{n+1} 在同一层中。因此，需要一种分支线83与扫描信号线 G_{n+1} 相交叉的结构，用于把分支线83连接到第一TFT M1的栅极71。这样，再次发生栅电位暴露，所以，不可能采取与第一TFT M1和第二TFT M2之间的连接部分所采取的措施类似的措施。然而，即使在存在相关连接部分的情况中，如果连接部分是在显示区的外面，也不会发生图像质量下降的问题。如上所述，相关连接部分存在于显示器件22的每个像素电极。然而，可通过把这些连接部分沿X方向集中到显示器件22的最外缘和通过把集中的连接部分放到显示区外部来避免栅电位暴露。

如图17中所示，在显示器件22中，有多个分支线B1、B2...从扫描信号线 G_{n+2} 连出来。如果这些分支线的数目限于1或2，则能使相关的连接部分集中到最外缘上（图17中的左边缘或右边缘）。例如，在图17中，通过把从扫描信号线 G_{n+2} 分支出的一个分支线B1连接到像素电极A100的第二TFT M2、像素电极A110的第二TFT M2、...能达到这一目标。

再有，对于分支线83和扫描信号线 G_{n+2} 之间的连接部分，可采取下列措施。

如图17中所示，在显示器件22中扫描信号线 G_{n+1} 与来自扫描信号线 G_{n+2} 的分支线B1相交。因为这一相交，发生了栅电位暴露。所以，如果采用一种不会发生这种相交的布线结构，也能使在分支线83和扫描信号线 G_{n+2} 之间的连接部分上避免栅电位暴露。如下文描述的那样，在保证第一TFT M1和第二TFT M2串联而且从预定扫描信号线分支出来的分支线个数保持在一、二个之内的条件下，能够实现这种结构。

本发明基于上述认识，是一个其像素电极沿行和列方向安排成矩阵的图像显示器件。该图像显示器件包括多个沿列方向安排的显示器件元件。每个显示器件元件包括多个用于传输显示信号的显示信号线；第一和第二

像素电极，通过它们的公用显示信号线分时地将传输的显示信号提供给他们；在公用显示信号线和第一像素电极之间提供的第一和第二开关元件；在公用显示信号线和第二像素电极之间提供的第三开关元件；用于向第一和第三开关元件传输扫描信号的第一扫描信号线；以及第二扫描信号线，它是与第一扫描信号线并行提供的，用于向第二开关元件传输扫描信号。再有，第二扫描信号线是从显示器件元件中的第一扫描信号线分支出来的，它的位置与第二扫描信号线的位置不同。

在本发明的图像显示器件中，第二扫描信号线可以从显示器件元件中位于第二扫描信号线位置下游的第一扫描信号线分支出来，并且可以在显示器件元件中的第一和第二像素电极每一个与位于第一和第二像素电极位置上游的第一扫描信号线之间形成存储电容器。

再有，在本发明中，第一和第二开关元件可以串联于第一像素电极和显示信号线之间。在这种情况下，图像显示器件可以包括一个钝化膜层以保护第二开关元件，并可在该钝化膜层上形成连接到第二开关元件的部分第二扫描信号线。

再有，在本发明中，可以在第一扫描信号线和第一、第二像素电极之间提供第二扫描信号线，并在图像显示区外部与第一扫描信号线相交。在这种情况下，图像显示器件可以包括一个钝化膜层以保护第二开关元件，并可在图像显示区外部的钝化膜层上形成连接到第二开关元件的部分第二扫描信号线。

无需说在本发明中上述构成能结合在一起。

具有本发明的更特定结构的图像显示装置是这样一种图像显示装置，它包括一个图像显示区和一个位于图像显示区周围的非图像显示区，在图像显示区中像素电极沿行和列方向安排成矩阵形式。该图像显示装置包括供给显示信号的显示信号供给电路；供给扫描信号的扫描信号供给电路；彼此平行的多个显示信号线，用于把显示信号供给电路提供的显示信号传送给像素电极；彼此平行的多个扫描信号线，用于把扫描信号供给电路提供的扫描信号传送给像素电极；位于第 n 个（ n 是正整数）扫描信号线和

第 $(n+1)$ 个扫描信号线之间的第一和第二像素电极，它们接收来自预定的一个显示信号线的显示信号；在此预定的显示信号线和第一像素电极之间串联的第一和第二开关元件；以及在此预定的显示信号线和第二像素电极之间连接的第三开关元件。通过第 $(n+1)$ 个扫描信号线传送的扫描信号控制第一和第三开关元件的通（ON）和断（OFF），通过一个分支扫描信号线传送的扫描信号控制第二开关元件的通和断，该分支扫描信号线是从位于第 $(n+1)$ 个扫描信号线下游的第 $(n+2)$ 个扫描信号线中分支出来的。

本发明的图像显示装置可以有这样的结构配置，其中从非图像显示区中的第 $(n+2)$ 个扫描信号线分支出来的分支扫描信号线包括沿非图像显示区中列方向延伸的第一部分和与第一部分连接的沿行方向延伸的第二部分，并且在此结构中此分支扫描信号线在非图像显示区中与第 $(n+1)$ 个扫描信号线相交。

再有，本发明提供一种图像显示装置作为具有本发明的更特定结构的图像显示装置，该图像显示装置包括一个图像显示区和一个位于图像显示区周围的非图像显示区，在图像显示区中像素电极沿行和列方向安排成矩阵形式。该图像显示装置包括供给显示信号的显示信号供给电路；供给扫描信号的扫描信号供给电路；彼此平行的多个显示信号线，用于把显示信号供给电路提供的显示信号传送给像素电极；彼此平行的多个扫描信号线，用于把扫描信号供给电路提供的扫描信号传送给像素电极；位于第 n 个（ n 是正整数）扫描信号线和第 $(n+1)$ 个扫描信号线之间的第一和第二像素电极，它们接收来自预定的一个显示信号线的显示信号；在此预定的显示信号线和第一像素电极之间串联的第一和第二开关元件；以及在此预定的显示信号线和第二像素电极之间连接的第三开关元件。通过第 n 个扫描信号线传送的扫描信号控制第一和第三开关元件的通（ON）和断（OFF），通过一个分支扫描信号线传送的扫描信号控制第二开关元件的通和断，该分支扫描信号线是从第 $(n+1)$ 个扫描信号线分支出来的。

附图说明

为了更完全地理解本发明及其优点，现在参考下文中结合附图所作的描述。

图 1 是示出根据第一实施例的液晶显示装置的结构方框图。

图 2 是第一实施例中的显示器件的等效电路图。

图 3 是部分平面图，指出第一实施例中的显示器件的电路结构。

图 4 是部分截面图，指出第一实施例中的显示器件的电路结构。

图 5 显示第一实施例中的显示器件的制造过程。

图 6 是部分平面图，显示第一实施例中显示器件的显示区外部的电路结构。

图 7 是部分截面图，显示第一实施例中显示器件的显示区外部的电路结构。

图 8 解释第一实施例中显示器件的操作。

图 9 解释第一实施例中显示器件的操作，它显示的是图 8 之后的状态。

图 10 解释第一实施例中显示器件的操作，它显示的是图 9 之后的状态。

图 11 解释第一实施例中显示器件的操作，它显示的是图 10 之后的状态。

图 12 是第二实施例中显示器件的等效电路图。

图 13 解释第二实施例中显示器件的操作。

图 14 解释第二实施例中显示器件的操作，它显示的是图 13 之后的状态。

图 15 解释第二实施例中显示器件的操作，它显示的是图 14 之后的状态。

图 16 解释第二实施例中显示器件的操作，它显示的是图 15 之后的状态。

图 17 是以前使用的显示器件的等效电路图。

图 18 是显示以前使用的显示器件的电路结构的部分平面图。

图 19 是显示以前使用的显示器件的电路结构的部分截面图。

图 20 显示以前采用的显示器件制造过程。

具体实施方式

(第一实施例)

下文中将参考与液晶显示装置相关的实施例来描述本发明的图像显示装置。

图1是一方框图，显示了根据本发明的液晶显示装置1的主要结构。

根据本实施例的液晶显示装置1的特点在于穿过一个公用显示信号线的彼此相邻的两个像素共享这相关的显示信号线，从而使显示信号线的数目能减少一半。再有，根据本实施例的液晶显示装置1有另一特点，即在其结构中在显示区中不存在栅电位暴露。请注意，液晶显示装置1需要具有诸如构成显示器件2的TFT阵列基板、与TFT阵列基板相对的滤色片基板以及背景光单元等组成部件。然而，由于这些组成部件不是特征性事物，故略掉对它们的描述。

如图1中所示，液晶显示装置1具有X驱动器3和Y驱动器4，X驱动器3是一个驱动器电路，用于通过显示信号线30向显示器件2中安排的像素电极提供显示信号，Y驱动器4是一个驱动器电路，用于通过扫描信号线40提供控制TFT（薄膜晶体管）通（ON）和断（OFF）的扫描信号。这里，“向像素电极提供显示信号”的意思是向像素电极写电位。在显示器件2中，M乘以N个像素（M和N是任意的正整数）被安排成矩阵形式。

X驱动器3和Y驱动器4连接于一个计时控制器（未画出）。这一计时控制器接收数字视频数据（它是显示信号）、同步信号、时钟信号等，它们来自系统一侧，如个人计算机，用于控制X驱动器3和Y驱动器4的操作。

接下来，参考图2描述显示器件2的电路结构。请注意，图2只显示了显示器件2的一部分，在一个实际的显示器件2中，连续地形成有图2中所示结构的电路。在像素电极A11、C11、A12...左侧上画出的虚线显示图像显示区和非图像显示区之间的边界。在虚线右侧的区域是图像显示区。

在图 2 中,与穿过显示信号线 D_m 的彼此相邻的像素电极 A11 和 B11 有关,三个 TFT,即第一 TFT M1、第二 TFT M2 以及第三 TFT M3,按如下方式安排。

首先,第一 TFT M1 的源/漏极分别连接到显示信号线 D_m 和第二 TFT M2 的一个源/漏极。扫描信号线 G_{n+1} (第一扫描信号线)的一部分构成第一 TFT M1 的栅极。

接下来,第二 TFT M2 的源/漏极分别连接到第一 TFT M1 的一个源/漏极和像素电极 A11。从扫描信号线 G_{n+2} (第三扫描信号线)分支出来的扫描信号线 G_{n+2}' (第二扫描信号线)的一部分构成第二 TFT M2 的栅极。

第一 TFT M1 和第二 TFT M2 有上述连接关系。于是,只有在两个相邻扫描信号线 G_{n+1} 和 G_{n+2} 同时处于选择电位的时段内,第一 TFT M1 和第二 TFT M2 才被导通,从而将显示信号线 D_m 上的电位供给像素电极 A11。

第三 TFT M3 的源/漏极分别连接到显示信号线 D_m 和像素电极 B11。扫描信号线 G_{n+1} 的一部分构成第三 TFT M3 的栅极。于是,在扫描信号线 G_{n+1} 处于选择电位的时段内,第三 TFT M3 被导通,从而将显示信号线 D_m 上的电位供给像素电极 B11。

在具有上述电路结构的显示器件 2 中,通过单一的公用显示信号线 D_m 向像素电极 A11 和 B11 供给显示信号。换言之,显示信号线 D_m 是像素电极 A11 和 B11 共用的显示信号线。所以,尽管像素被安排在 M 乘以 N 矩阵中,但显示信号线 D_m 的数目是 $M/2$ 。第一 TFT M1 和第二 TFT M2 连接到像素电极 A11,而第一 TFT M1 连接到显示信号线 D_m 以及第二 TFT M2。第一 TFT M1 的栅极连接到扫描信号线 G_{n+1} 。再有,第二 TFT M2 的栅极连接到扫描信号线 G_{n+2}' ,它是位于扫描信号线 G_{n+1} 下游的扫描信号线 G_{n+2} 的分支。

这里,扫描信号线 G_{n+2} 和 G_{n+2}' 彼此平行地安排在图像显示区中。扫描信号线 G_{n+2} 和 G_{n+2}' 作为一根线从 Y 驱动器 4 引出并在非图像显示

区中分支。所以,扫描信号线 G_{n+2} 和 G_{n+2}' 原本是一根线,但向对应于相互不同行的像素电极传送扫描信号。这同样适用于一对扫描信号线 G_{n+1} 和 G_{n+1}' 以及一对扫描信号线 G_{n+3} 和 G_{n+3}' 。换言之,在显示器件 2 中多个扫描信号线构成扫描线对 G_{n+1} 和 G_{n+1}' 等的集合。再有,扫描信号线 G_{n+1} 和 G_{n+2}' 沿扫描方向位于像素电极 A11 的下游。扫描信号线 G_{n+2}' 的位置比扫描信号线 G_{n+1} 更靠近像素电极 A11。再有,在像素电极 A11 和位于像素电极 A11 上游的扫描信号线 G_n 之间形成存储电容器 C_s 。

图 3 是部分平面图,示意性显示根据本实施例的显示器件 2 电路结构。

如图 3 中所示,与像素电极 A11(10)相关,第一 TFT M1 和第二 TFT M2 分别位于扫描信号线 G_{n+1} 和 G_{n+2}' 上。与像素电极 B11(10)相关,第三 TFT M3 位于扫描信号线 G_{n+1} 上。换言之,第一 TFT M1 和第三 TFT M3 使用扫描信号线 G_{n+1} 的一部分做为各自的栅极,而第二 TFT M2 使用扫描信号线 G_{n+2}' 的一部分做为它的栅极。请注意,图 3 中未显示钝化膜等,它们将在图 4 中显示。

图 4 显示沿图 3 中的 X-X 线截取的截面图。如图 4 中所示,扫描信号线 G_{n+1} 和 G_{n+2}' 是在玻璃基板 15 上形成的。在玻璃基板 15 上还形成覆盖扫描信号线 G_{n+1} 和 G_{n+2}' 的栅绝缘膜 14。在栅绝缘膜 14 上的预定区域中形成半导体层 13。在半导体层 13 上,除了形状沟道保护膜 16 的区域外,还形成源/漏极层 12。再有,在源/漏极层 12 上形成钝化膜 11。基于上述叠层结构,形成了第一 TFT M1 和第二 TFT M2。在钝化膜 11 中,在第二 TFT M2 一侧提供接触孔 17。像素电极 10 和构成第二 TFT M2 的源/漏极层 12 通过接触孔 17 实现电连接。

图 5A 至 5E 用于解释与图 4 对应的显示器件 22 的一部分的制造过程。

首先,例如通过溅射,在玻璃基板 15 上形成一金属膜,以形成扫描信号线 G_{n+1} 和 G_{n+2}' 。Ta、Mo-Ta 合金、Mo-W 合金、Al 等可用作形成金属膜的材料。在形成该金属膜之后,由称作光刻的工艺过程对扫描信号线 G_{n+1} 和 G_{n+2}' 构图,如图 5A 中所示。

接下来,在其上已形成扫描信号线 G_{n+1} 和 G_{n+2}' 的玻璃基板 15 上,

提供例如 SiO_2 膜或 Si_3N_4 膜以形成栅绝缘膜 14 以及例如 a-Si (非晶体硅) 膜以形成半导体层 13。再有, 在 a-Si 膜上形成例如 Si_3N_4 膜, 以形成沟道保护膜 16。在由例如 CVD (化学汽相淀积) 形成这三个薄膜之后, 使用光刻技术在栅绝缘膜 14 和半导体层 13 之上对沟道保护膜 16 构图, 如图 5B 中所示。

然后, 例如通过溅射, 形成金属膜以形成源/漏极层 12。Al、Ti、Mo 等可用做形成该金属膜的材料。在形成该金属膜之后, 通过光刻技术对源/漏极层 12 和半导体层 13 构图, 如图 5C 中所示。

接下来, 通过 CVD 形成例如 Si_3N_4 膜, 以形成钝化膜 11。再有, 通过光刻技术对钝化膜 11 构图, 如图 5D 中所示。在该构图的同时, 形成接触孔 17。

在形成钝化膜 11 之后, 通过溅射形成例如氧化铟锡 (ITO) 膜, 以形成像素电极 10。在形成 ITO 膜之后, 通过光刻技术对像素电极 10 构图, 如图 5E 中所示。

如图 4 和图 5A 至 5E 中所示, 在根据本实施例的显示器件 2 中, 即使在 5 步光刻过程的情况中也不会显示区内发生栅电位暴露。附带说明, 无需解释在第三 TFT M3 的一部分不会发生栅电位暴露。

接下来, 将参考图 6 和 7 描述在显示器件 2 的显示区外部的一部分的结构。

图 6 是平面图, 示意性显示由图 2 中的虚线包围的区域中的结构。如图 6 中所示, 供给相同扫描信号的两个扫描信号线 G_{n+2} 和 G_{n+2}' 被安排成使像素电极 C11、D11、C21、D21、... 夹在它们之间。两个扫描信号线 G_{n+2} 和 G_{n+2}' 通过连接线 18 和连接器 19 实现电连接。这个连接线 18 是在形成图 4 和图 5A 至 5E 中所示源/漏极层 12 的同一过程步骤中形成的。同时, 由于连接器 19 是在形成像素电极 10 的同一过程步骤中形成的, 所以连接器 19 是由 ITO 制成的。这通过参考图 7 可以容易地理解, 在图 7 中显示了沿图 6 中 Y-Y 线截取的截面。

如图 7 所示, 在其上形成扫描信号线 G_{n+1} 、 G_{n+2} 和 G_{n+2}' 的玻璃基

板 15 (未画出) 上形成栅绝缘膜 14。再有, 半导体层 13 和用作连接线 18 的源/漏极层 12 是在成形栅绝缘膜 14 的预定区 (图中的中心部分) 中形成的。钝化膜 11 是在源/漏极层 12 和栅绝缘膜 14 上形成的。接触孔 17 在源/漏极层 12 上的钝化膜 11 中形成。再有, 还在扫描信号线 G_{n+2} 和 G_{n+2}' 上的栅绝缘膜 14 和钝化膜 11 中形成接触孔 17。扫描信号线 G_{n+2} 和 G_{n+2}' 通过插入接触孔 17 的连接器 19 连接到源/漏极层 12。不在由 ITO 制成的连接器 19 上形成钝化膜 11。所以, 扫描信号线 G_{n+2} 和 G_{n+2}' 通过连接器 19 暴露在外部。

如前所述, 在根据第一实施例的显示器件 2 的结构中, 尽管在不是显示区的区域中扫描信号线 G_{n+2} 和 G_{n+2}' 暴露在外部, 但在显示区内不发生栅电位暴露。因此, 能避免由于液晶中杂质离子聚集造成的图像质量下降。

接下来, 参考图 8 至 11 的等效电路图, 描述像素电极 A11 至 D11 根据扫描信号线 G_{n+1} 至 G_{n+3} 的“被选定”或“未被选定”所进行的操作。

如图 8 所示, 在从扫描信号线 G_{n+1} 和 G_{n+2} 都被选定的时刻到扫描信号线 G_{n+2} 落到未被选定电位 (下文中称作“未被选定”) 的时刻的时间段内, 第一至第三 TFT M1 至 M3 被导通。如图 8 所示, 要由显示信号线 D_m 加到像素电极 A11 的电位 V_{a1} 被写入像素电极 A11、B11 和 D11。在此时, 像素电极 A11 的电位 V_{a1} 是确定的。请注意, 在图 8 中, 用粗线画出有关的线来指明扫描信号线 G_{n+1} 、 G_{n+2} 和 G_{n+2}' 的选定。再有, 斜线加到写入电位的像素电极。

在扫描信号线 G_{n+2} 被设定为“未被选定”之后, 从显示信号线 D_m 供给的电位改变为要加到像素电极 B11 的电位 V_{b1} 。

在扫描信号线 G_{n+2} 被设定为“未被选定”之后的一段时间内, 扫描信号线 G_{n+1} 仍是被选定的, 于是, 如图 9 所示, 电位 V_{b1} 被写入像素电极 B11, 像素电极 B11 的电位是确定的。如上所述, 显示信号线 D_m 的电位被分时地供给像素电极 A11 和 B11。

接下来, 在扫描信号线 G_{n+1} 被设定为“未被选定”之后, 显示信号

线 Dm 的电位改变为要加到像素电极 C11 的电位 Vc1。

当在扫描信号线 Gn+1 被设定为“未被选定”之后的一段时间内，当扫描信号线 Gn+2 再次被选定，而且扫描信号线 Gn+3 被选定的时候，电位 Vc1 被写到像素电极 C11、D11 和 B12，如图 10 所示。在此时，像素电极 C11 的电位 Vc1 是确定的。

在扫描信号线 Gn+3 被设定为“未被选定”之后，从显示信号线 Dm 供给的电位变化成将要加到像素电极 D11 的电位 Vd1。

在扫描信号线 Gn+3 被设定为“未被选定”之后的一段时间内，扫描信号线 Gn+2 仍是被选定的，于是，如图 11 所示，电位 Vd1 被写到像素电极 D11，像素电极 D11 的电位是确定的。

上述的主题是像素电极 A11、B11、C11 和 D11w 使用扫描信号线 Gn+1 至 Gn+3 进行的操作。然而，本领域技术人员将容易理解其他像素电极进行类似的操作。

在显示器件 2 中，只有显示信号线 Dm、Dm+1...被安排在像素电极 A11 和 B11 之间、在像素电极 A21 和 B21 之间、等等，就是说，是沿 X 方向的像素电极之间。同时，沿 Y 方向安排了分支扫描信号线和 TFT。通常，像素电极 A11 等沿 Y 方向。所以，当采用的结构中只有显示信号线 Dm、Dm+1...沿 X 方向安排时，与显示器件 2 类似，能有效地使用像素电极 A11 等的纵向方向以改变孔径比。

（第二实施例）

下文中将描述根据本发明的第二实施例。这第二实施例是对第一实施例的进一步改进，表现为在第二实施例的显示器件结构中在显示区内部和外部都不会发生栅电位暴露。请注意，由于根据第二实施例的液晶显示装置 1 的基本构成与第一实施例相同，故将主要描述第二实施例的显示器件 21 与显示器件 2 的差别。

图 12 显示根据第二实施例的显示器件 21 的等效电路图。

在图 12 中，与穿过显示信号线 Dm 彼此相邻的像素电极 A11 和 B11 有关，三个 TFT，即第一 TFT M11、第二 TFT M12 以及第三 TFT M13，

按如下方式安排。

首先,第一TFT M11的源/漏极分别连接到显示信号线Dm和第二TFT M12的一个源/漏极上。扫描信号Gn的一部分构成第一TFT M11的栅极。

其次,第二TFT M12的源/漏极分别连接到第一TFT M11的一个源/漏极和像素电极A11。扫描信号线Gn+1'的一部分构成第二TFT M12的栅极。扫描信号线Gn+1'是扫描信号线Gn+1的分支。

第一TFT M11和第二TFT M12有上述连接关系。于是,只有在两个相邻扫描信号线Gn和Gn+1'同时被选定的时段内,第一TFT M11和第二TFT M12才被导通,从而使显示信号线Dm的电位供给像素电极A11。

第三TFT M13的源/漏极分别连接到显示信号线Dm和像素电极B11。扫描信号线Gn的一部分构成第三TFT M13的栅极。于是,在扫描信号线Gn被选定的时段内,第三TFT M13被导通,从而使显示信号线Dm上的电位供给像素电极B11。

这里,比较图12和图2,有可能容易地理解在第二实施例中第一TFT M1、第二TFT M2以及第三TFT M3与像素电极A11和B11的连接结构与第一实施例中第一TFT M1、第二TFT M2以及第三TFT M3与像素电极A11和B11的连接结构二者之间并无根本差别。所以,有可能容易地类比,在第二实施例的显示器件21中在显示区内不会发生栅电位暴露。

然而,在第一和第二实施例之间存在着差别,见如下描述。

在第一实施例中,第一TFT M1和第二TFT M2分别形成于两个扫描信号线Gn+1和扫描信号线Gn+2'之上,这两个扫描信号线Gn+1和Gn+2'沿扫描方向位于像素电极A11的下游。从位于扫描信号线Gn+1下游的扫描信号线Gn+2分支出来的扫描信号线Gn+2'连接到第二TFT M2,它更靠近像素电极A11。扫描信号线Gn+1连接到第一TFT M1,它与像素电极A11相距较远。所以,扫描信号线Gn+1与扫描信号线Gn+2'相交。这一相交造成在显示区外部的栅电位暴露,这已经描述过。

另一方面,在第二实施例中,沿扫描方向位于像素电极A11上游的扫描信号线Gn和从沿扫描方向位于像素电极A11下游的扫描信号线Gn+1

分支出来的扫描信号线 G_{n+1}' 分别构成第一 TFT M11 和第二 TFT M12 的栅极。位于扫描信号线 G_n 下游的扫描信号线 G_{n+1}' 与第二 TFT M12 相连，它更靠近像素电极 A11。扫描信号线 G_n 与第一 TFT M11 相连，它与像素电极 A11 相距较远。所以，如图 12 所示，在扫描信号线 G_n 和包括分支线的扫描信号线 G_{n+1} 之间不存在相交部分。因此，在根据第二实施例的显示器件 21 中，即使在显示区的外部以及显示区的内部都不会发生栅电位暴露。

接下来，将参考图 13 至 16 简要描述根据第二实施例的显示器件 21 的操作。请注意，图 13 至 16 只说明使用扫描信号线 G_n 至 G_{n+2} 的像素电极 A11、B11、C11 及 D11 的操作。

如图 13 所示，在从扫描信号线 G_n 和 G_{n+1} 都被选定的时刻到扫描信号线 G_{n+1} 被设定为“未被选定”的时刻的时间段内，第一至第三 TFT M11 至 M13 被导通。所以，如图 13 中所示，要由显示信号线 D_m 加到像素电极 A11 的电位 V_{a2} 被写入像素电极 A11、B11 和 D11。在此时，像素电极 A11 的电位 V_{a2} 是确定的。

在扫描信号线 G_{n+1} 被设定为“未被选定”之后，由显示信号线 D_m 供给的电位变化为要加到像素电极 B11 的电位 V_{b2} 。

在扫描信号线 G_{n+1} 被设定为“未被选定”之后的一段时间内，扫描信号线 G_n 仍是被选定的，于是，如图 14 所示，电位 V_{b2} 被写入像素电极 B11，像素电极 B11 的电位是确定的。如上所述，显示信号线 D_m 的电位被分时地供给像素电极 A11 和 B11。

在扫描信号线 G_n 被设定为“未被选定”之后，显示信号线 D_m 的电位改变为要加到像素电极 C11 的电位 V_{c2} 。当在扫描信号线 G_n 设定为“未被选定”之后一段时间内，当扫描信号线 G_{n+1} 再次被选定，而且扫描信号线 G_{n+2} 也被选定的时候，电位 V_{c2} 被写入到像素电极 C11 和 D11，如图 15 所示。在此时，像素电极 C11 的电位 V_{c2} 是确定的。

在扫描信号线 G_{n+2} 转变成“未被选定”之后，由显示信号线 D_m 供给的电位改变为要加到像素电极 D11 的电位 V_{d2} 。

在扫描信号线 G_{n+2} 被设定为“未被选定”之后的一段时间内，扫描信号线 G_{n+1} 仍是被选定的，于是，如图 16 所示，电位 V_{d2} 被写到像素电极 $D11$ ，像素电极 $D11$ 的电位是确定的。

如上所述，在根据第一和第二实施例的显示器件 2 和 21 中，在显示区内部，或者在显示区内部和外部，栅电位暴露得以避免。因此，能防止由于在液晶中杂质离子聚集造成的图像质量下降。再有，穿过一个公用显示信号线彼此相邻的两个像素共用该显示信号线，从而使显示信号线的数目能减少一半。

如上所述，根据本发明，在一个有源矩阵型液晶显示装置中，其中从一个显示信号线分时地向两个或更多个相邻像素供给电位，栅电位暴露能被避免。

尽管已经详细地描述了本发明的最佳实施例，但应该理解，这里能做出各种改变、替换和更替，而不脱离由所附权利要求规定的本发明的精神和范围。

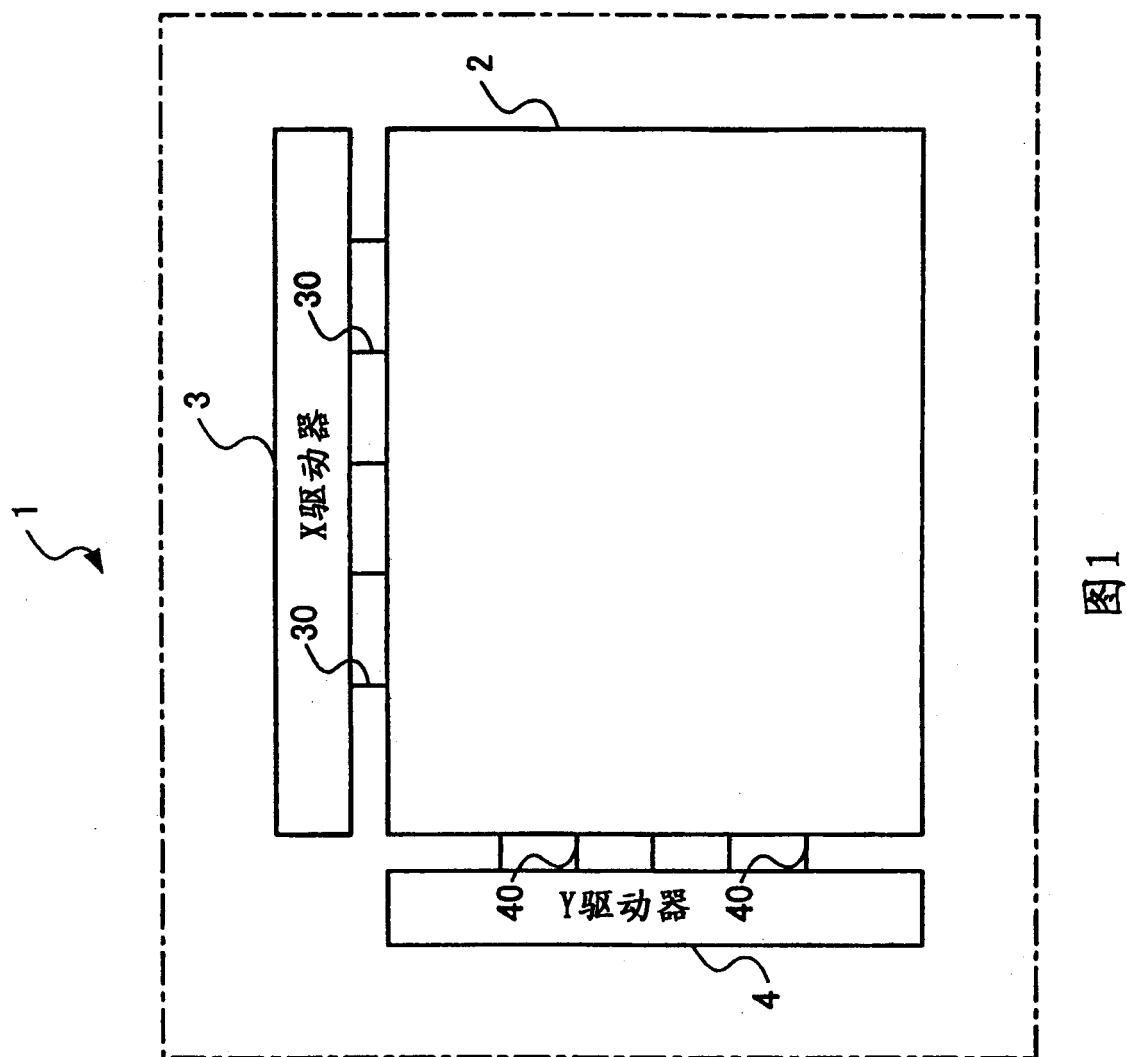


图1

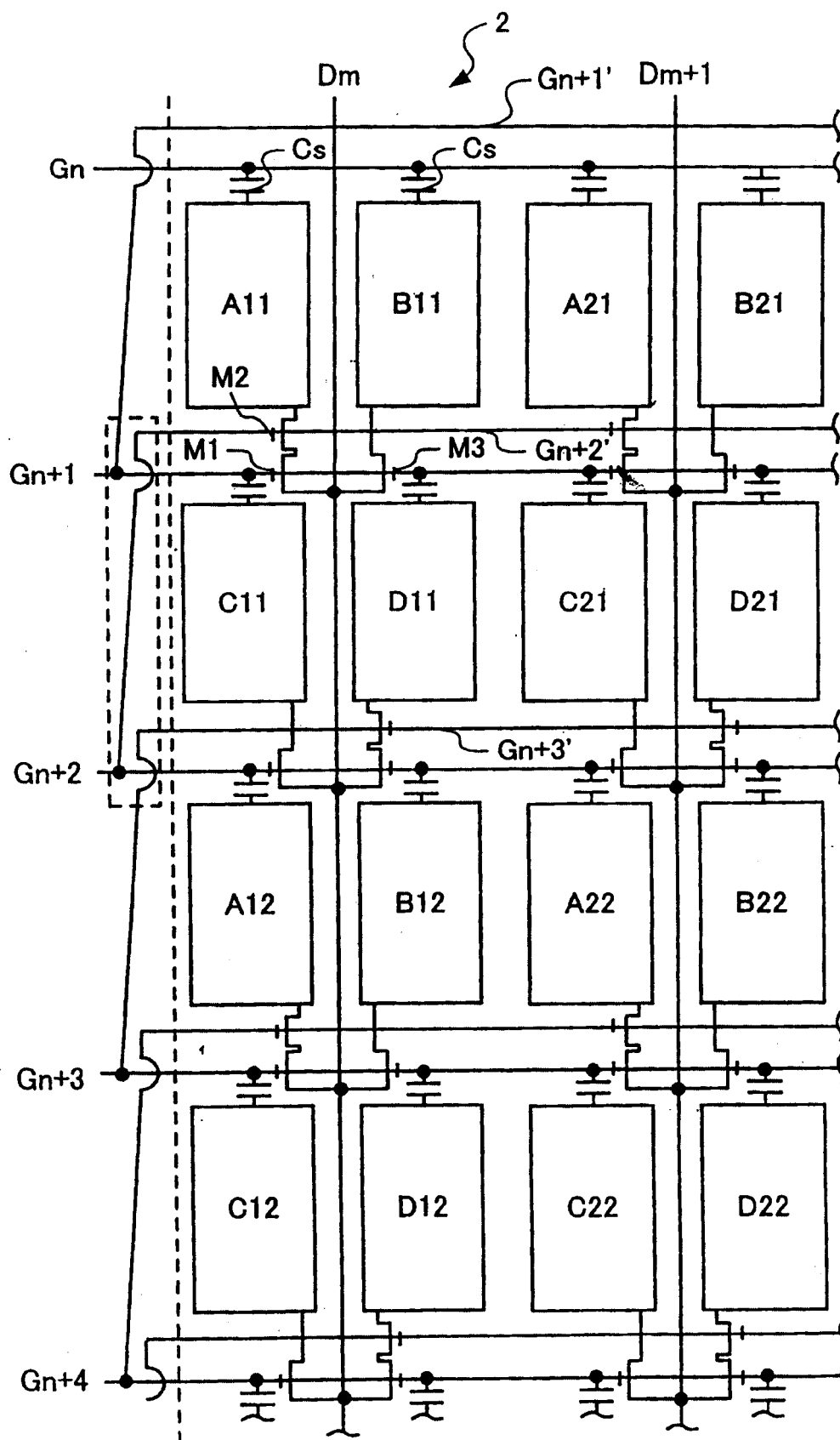


图2

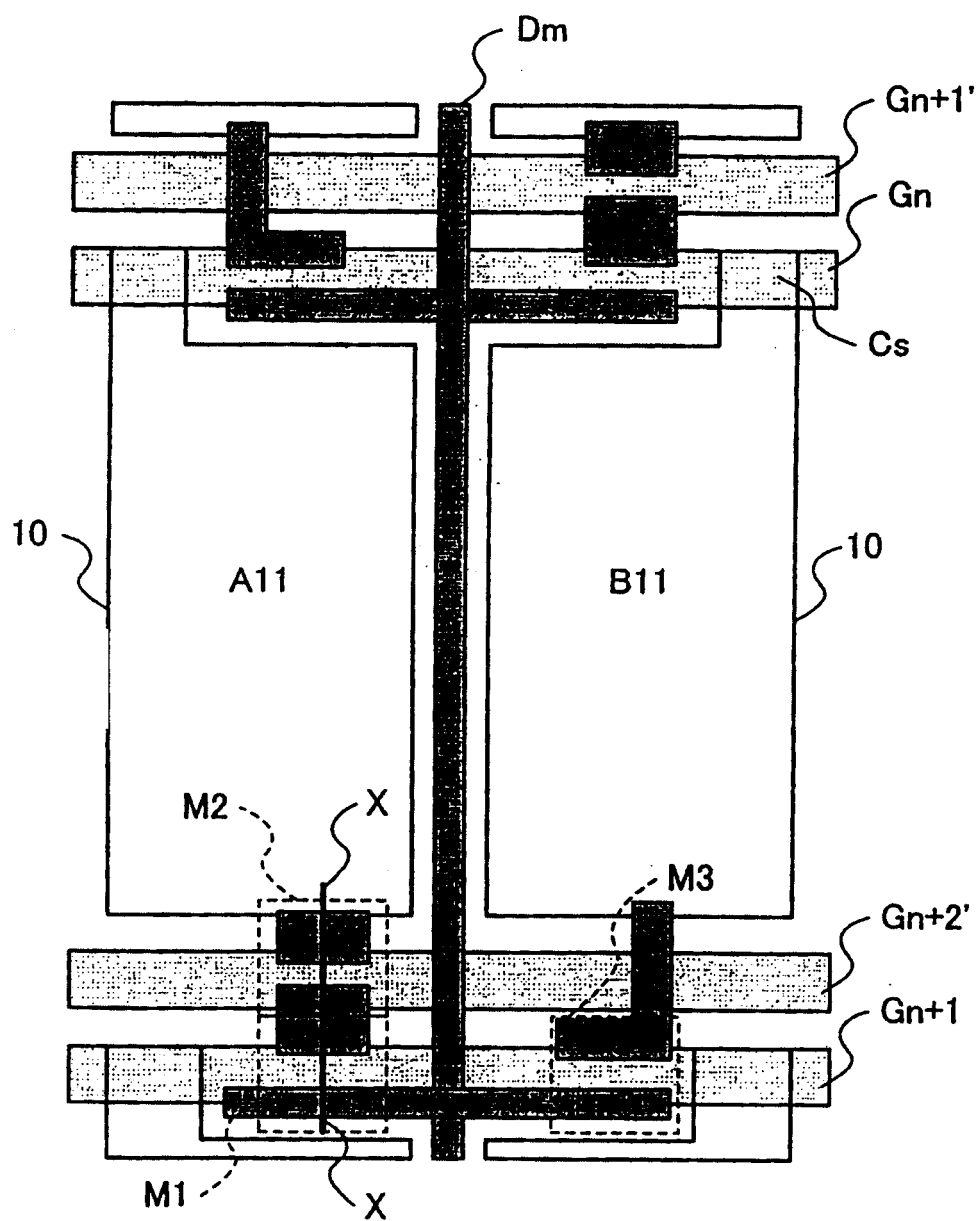


图3

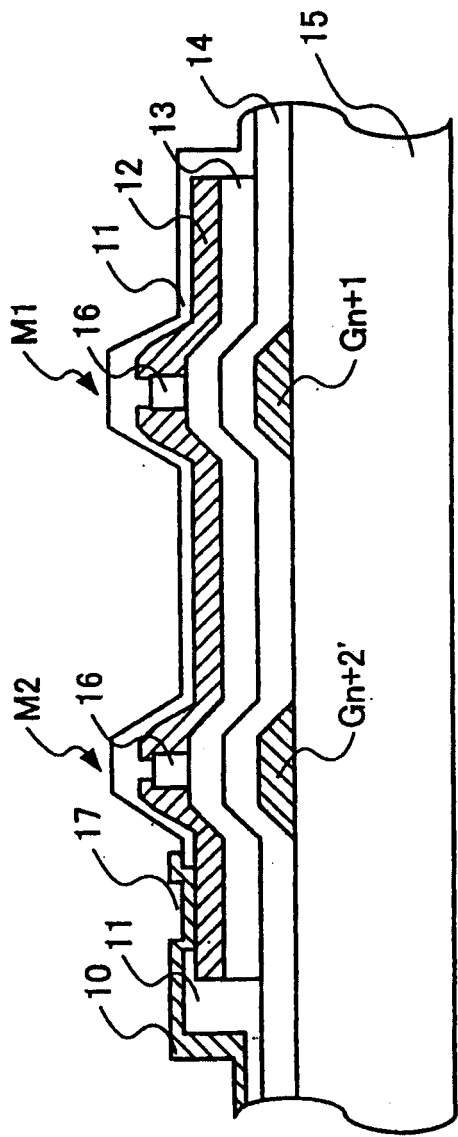


图 4

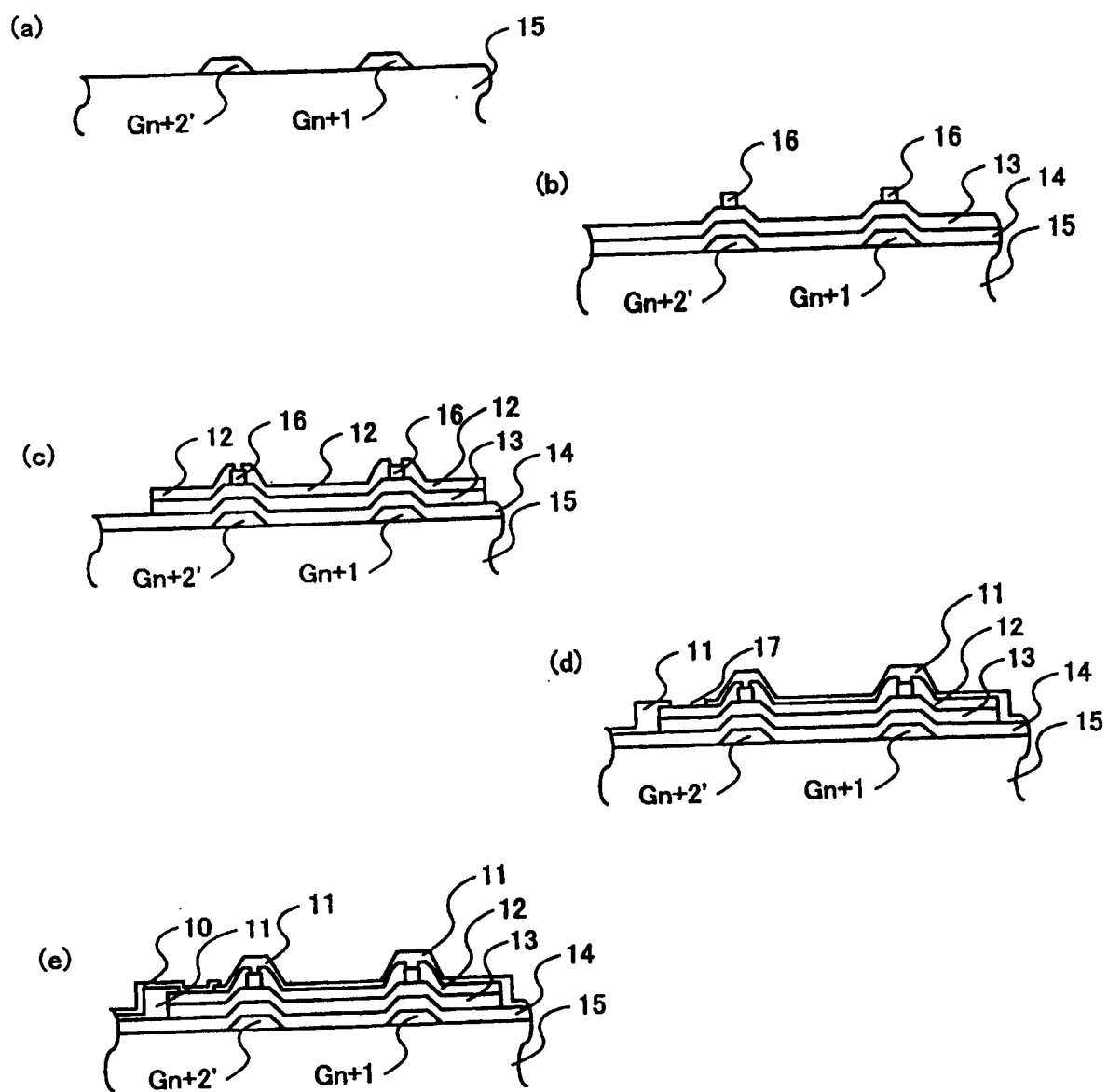


图5

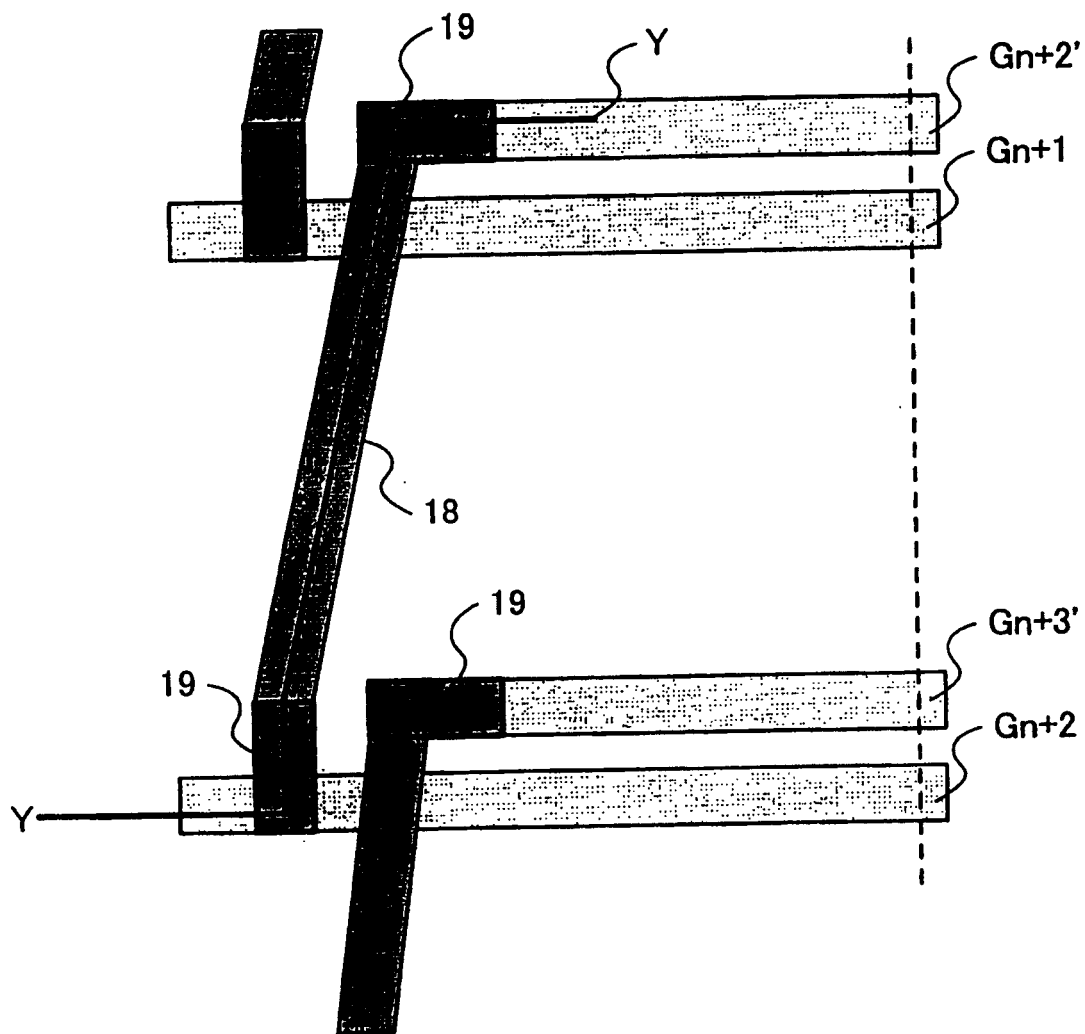


图6

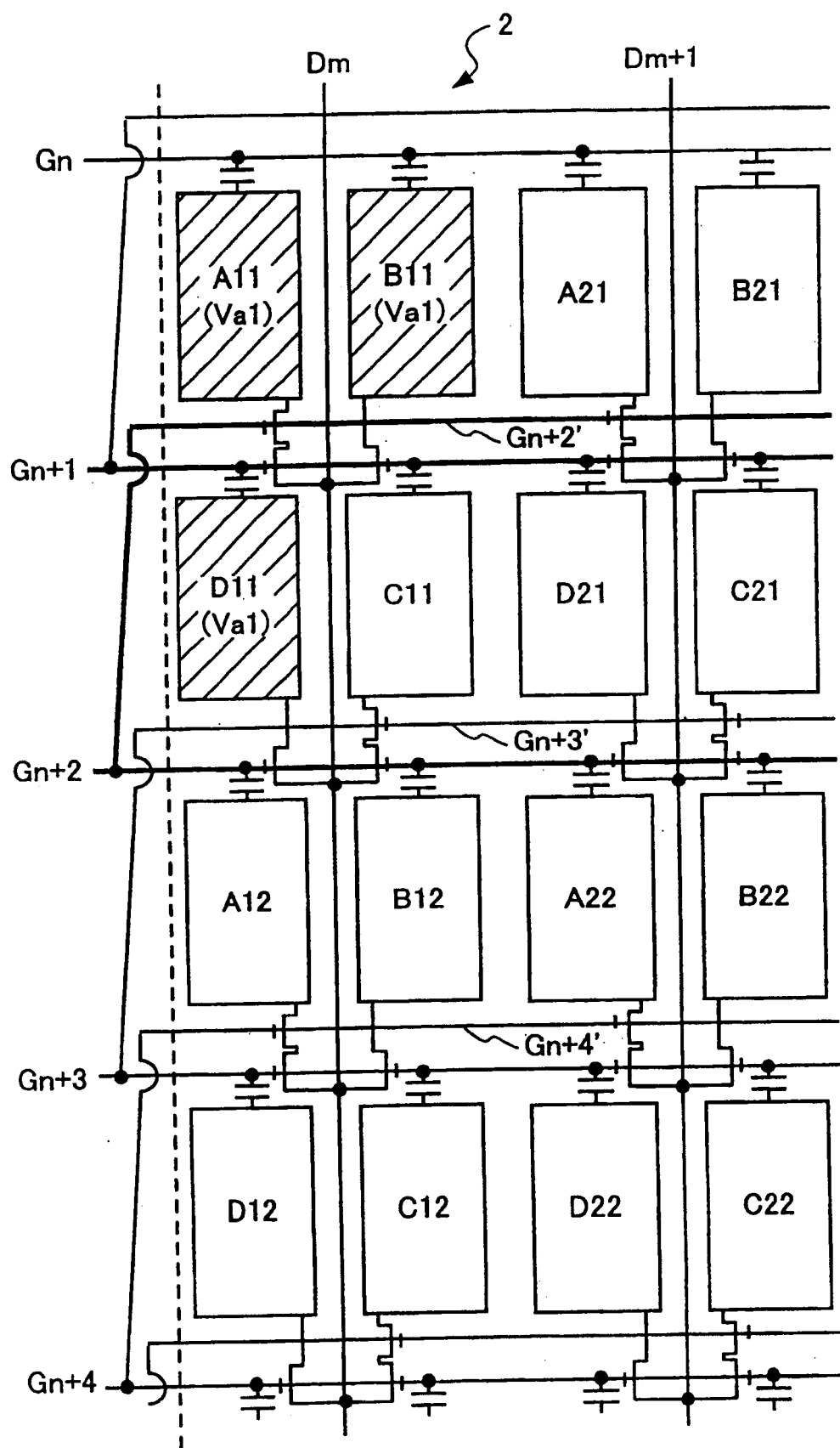


图8

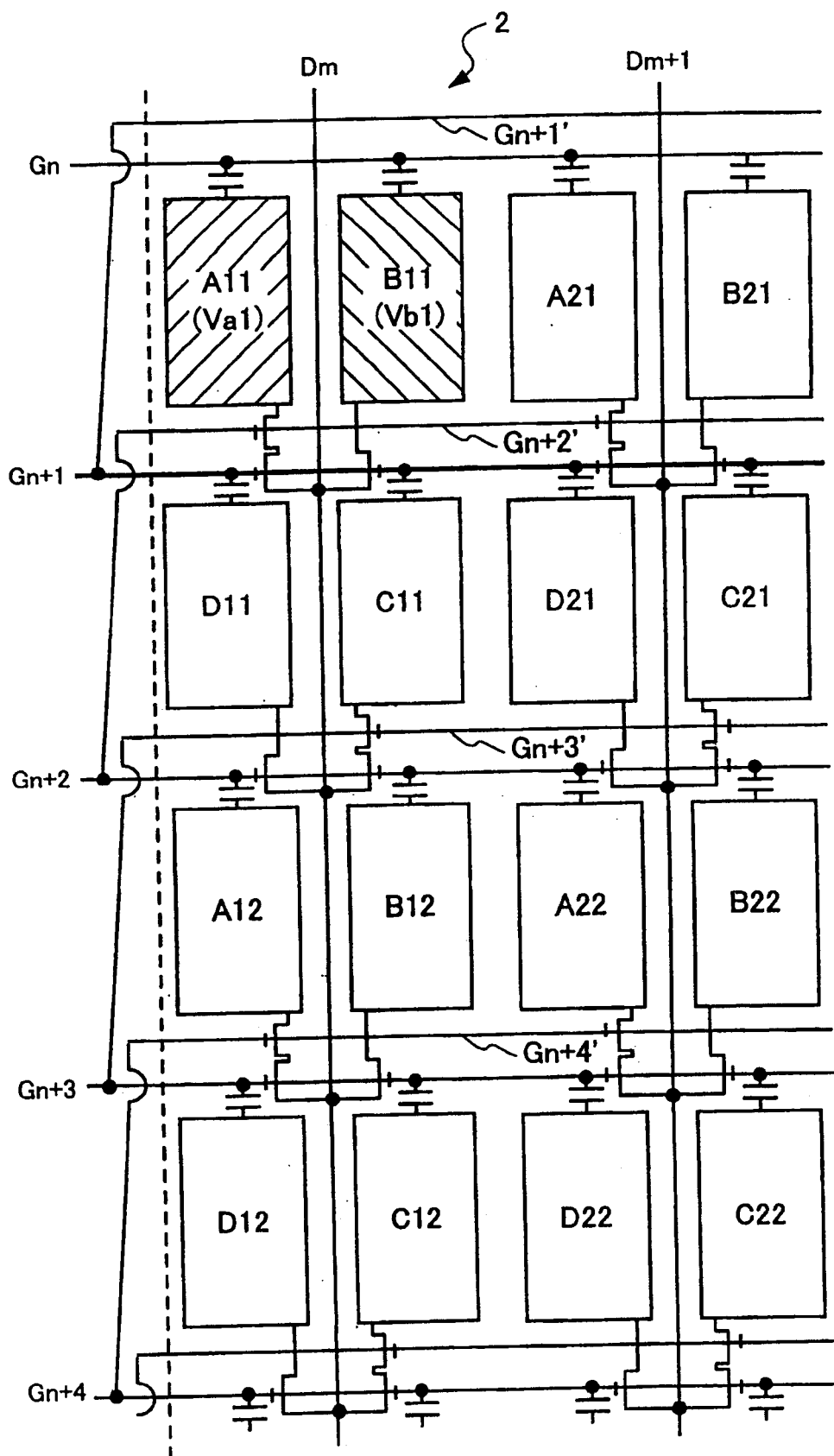


图9

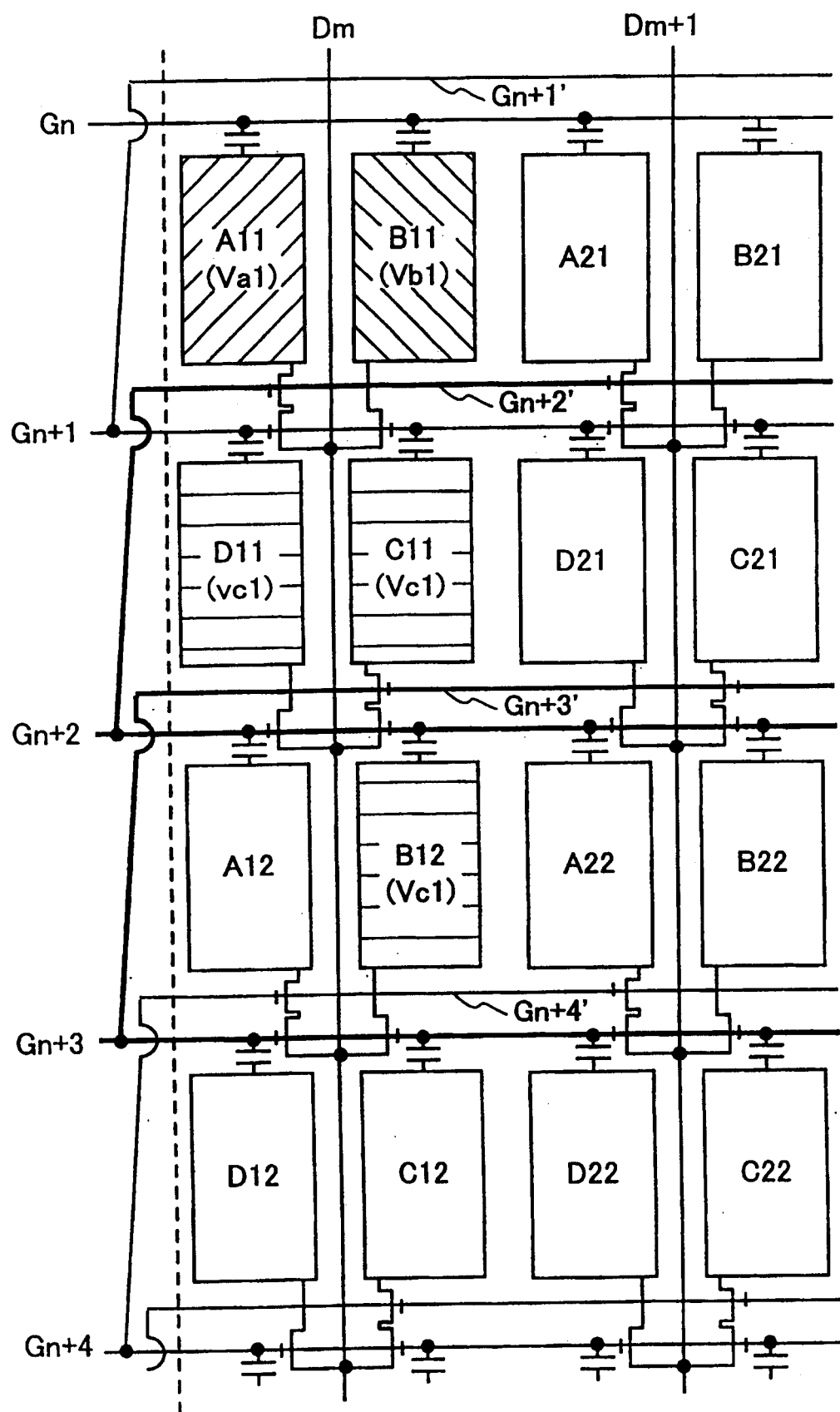


图10

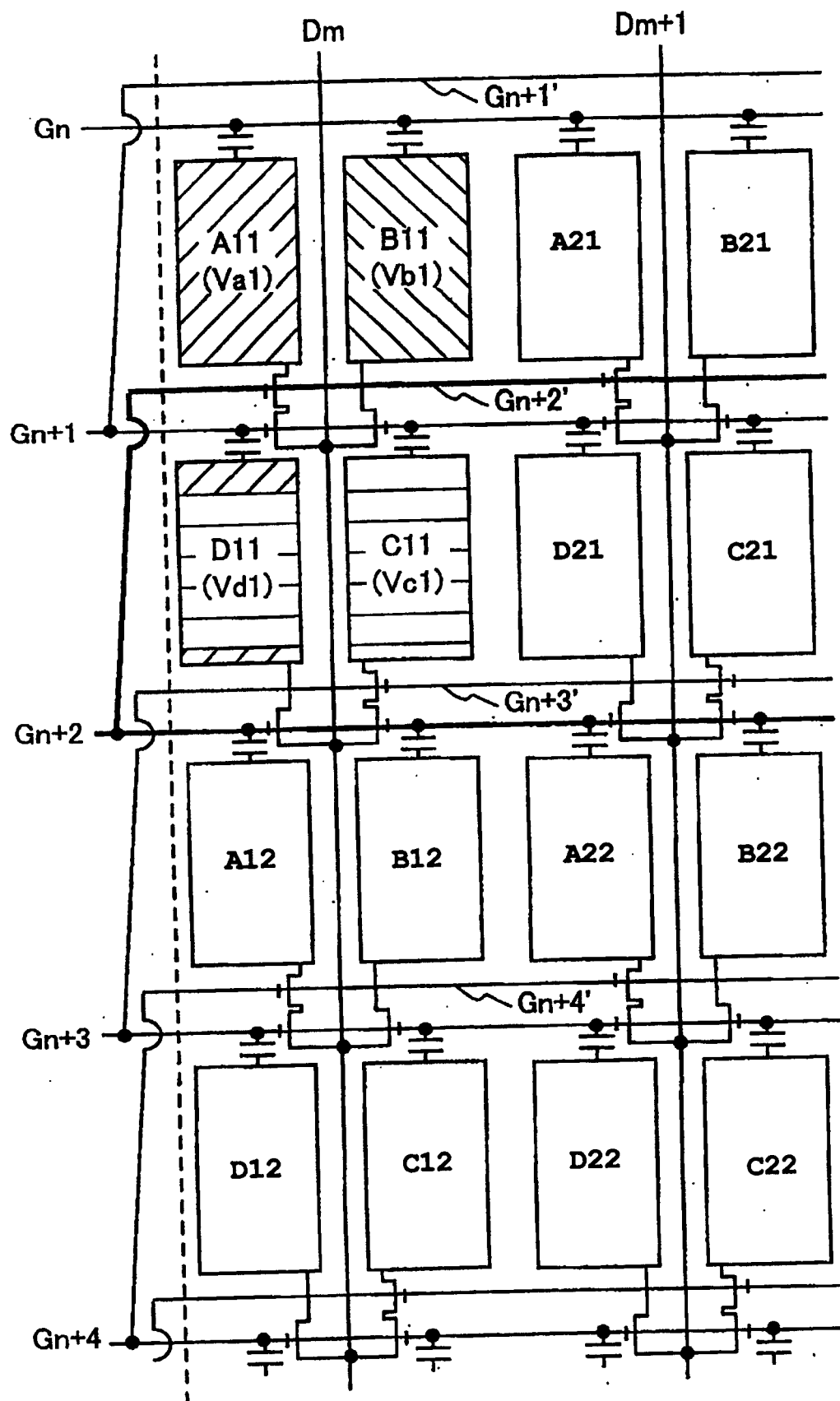


图11

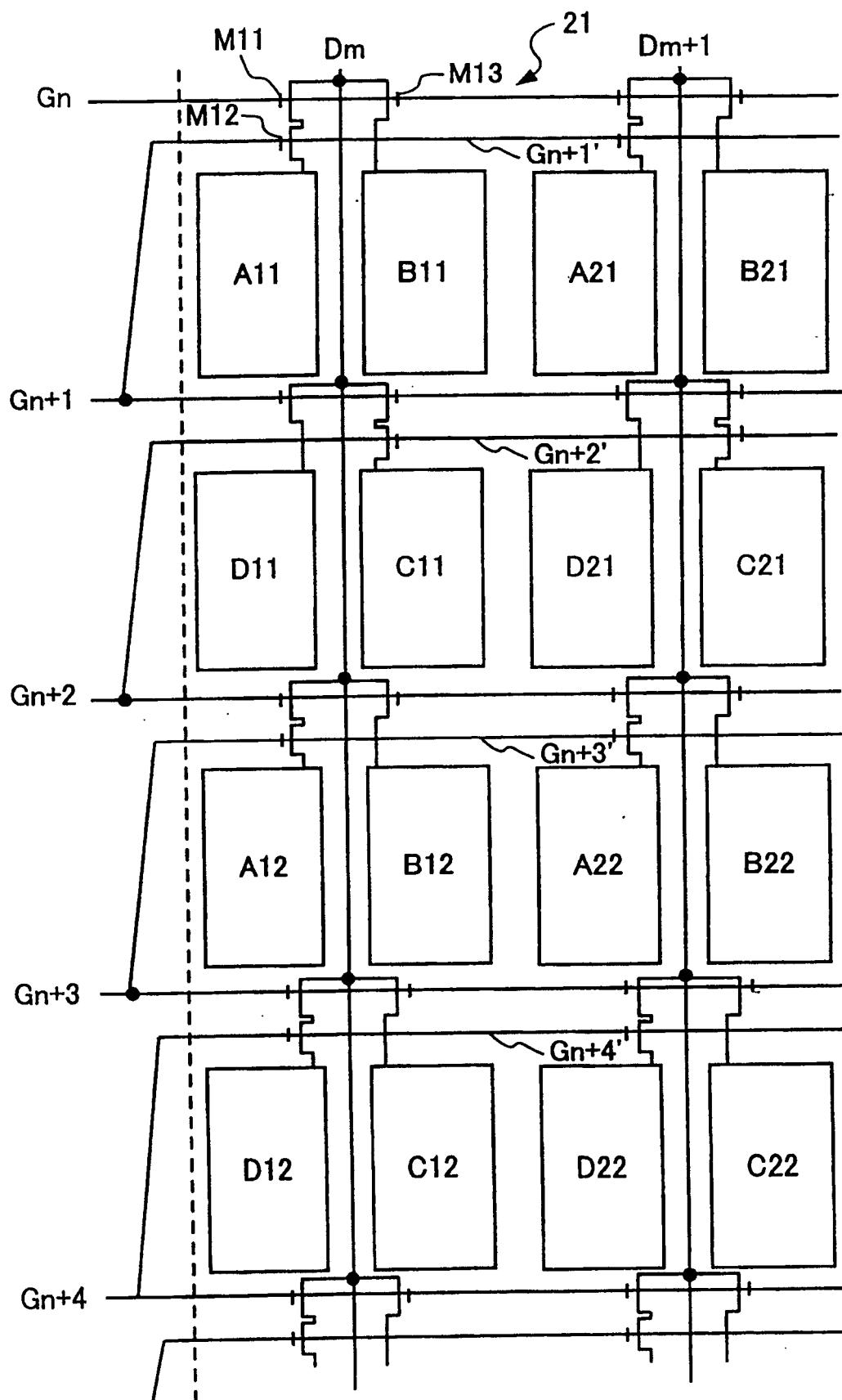


图 12

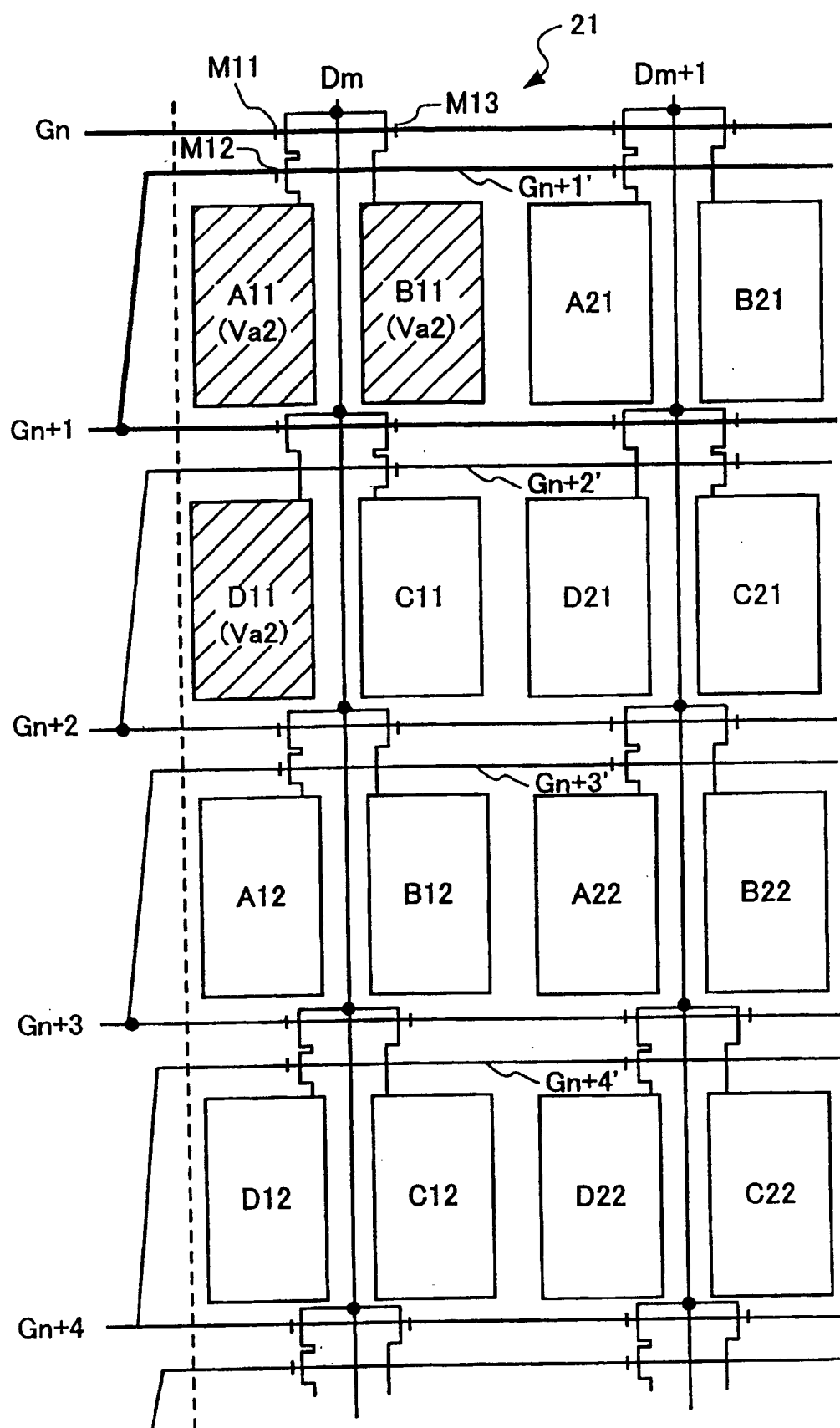


图13

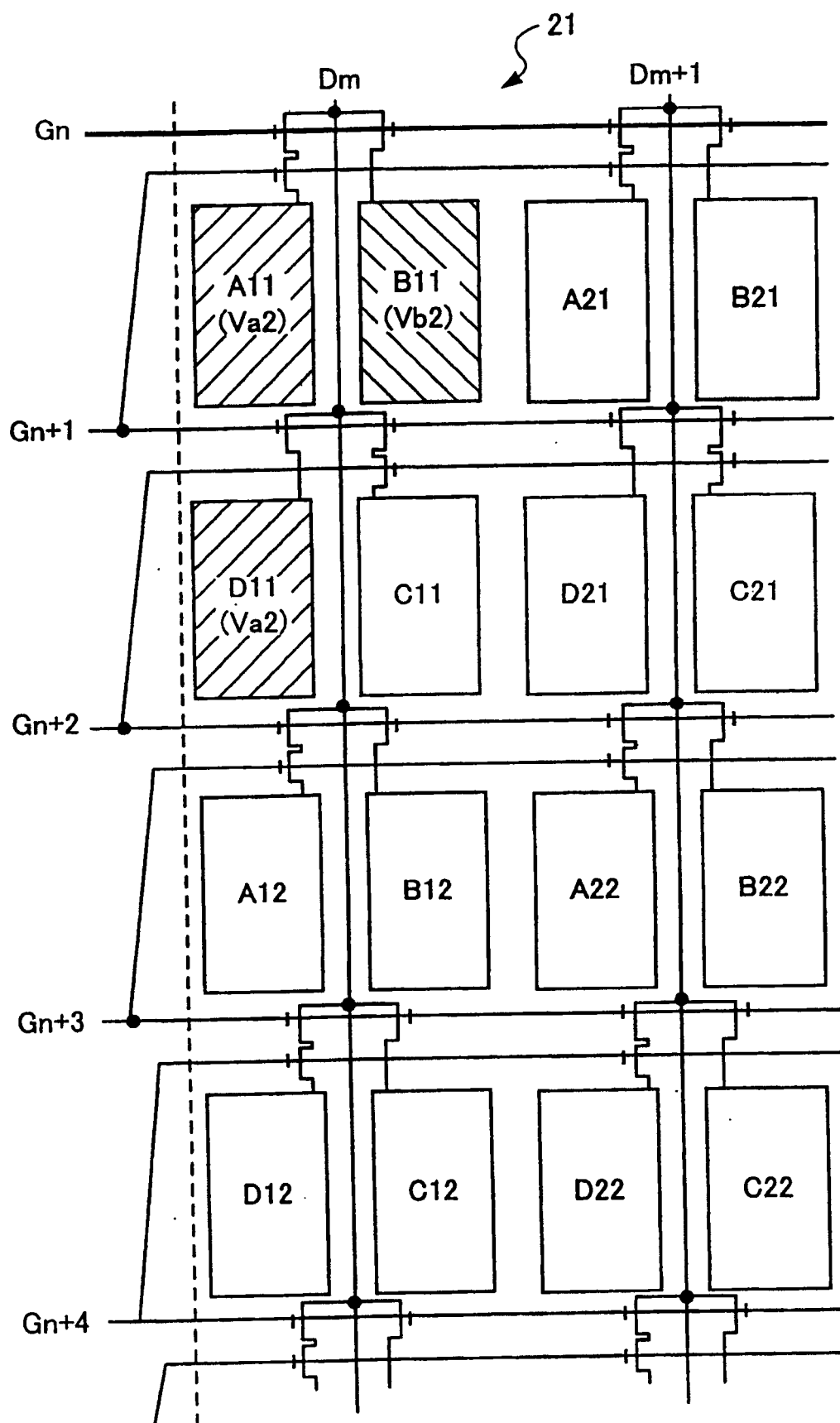


图14

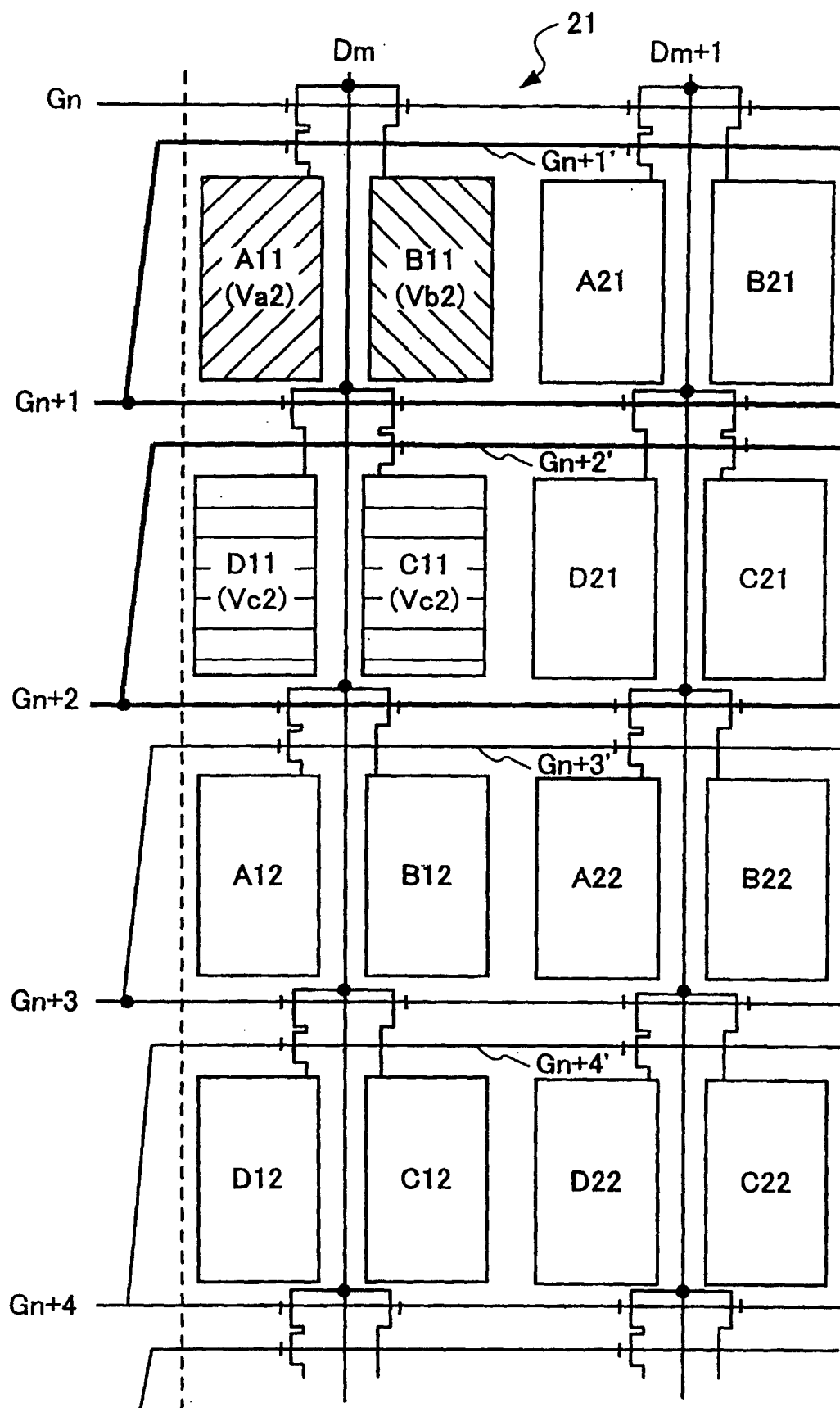


图15

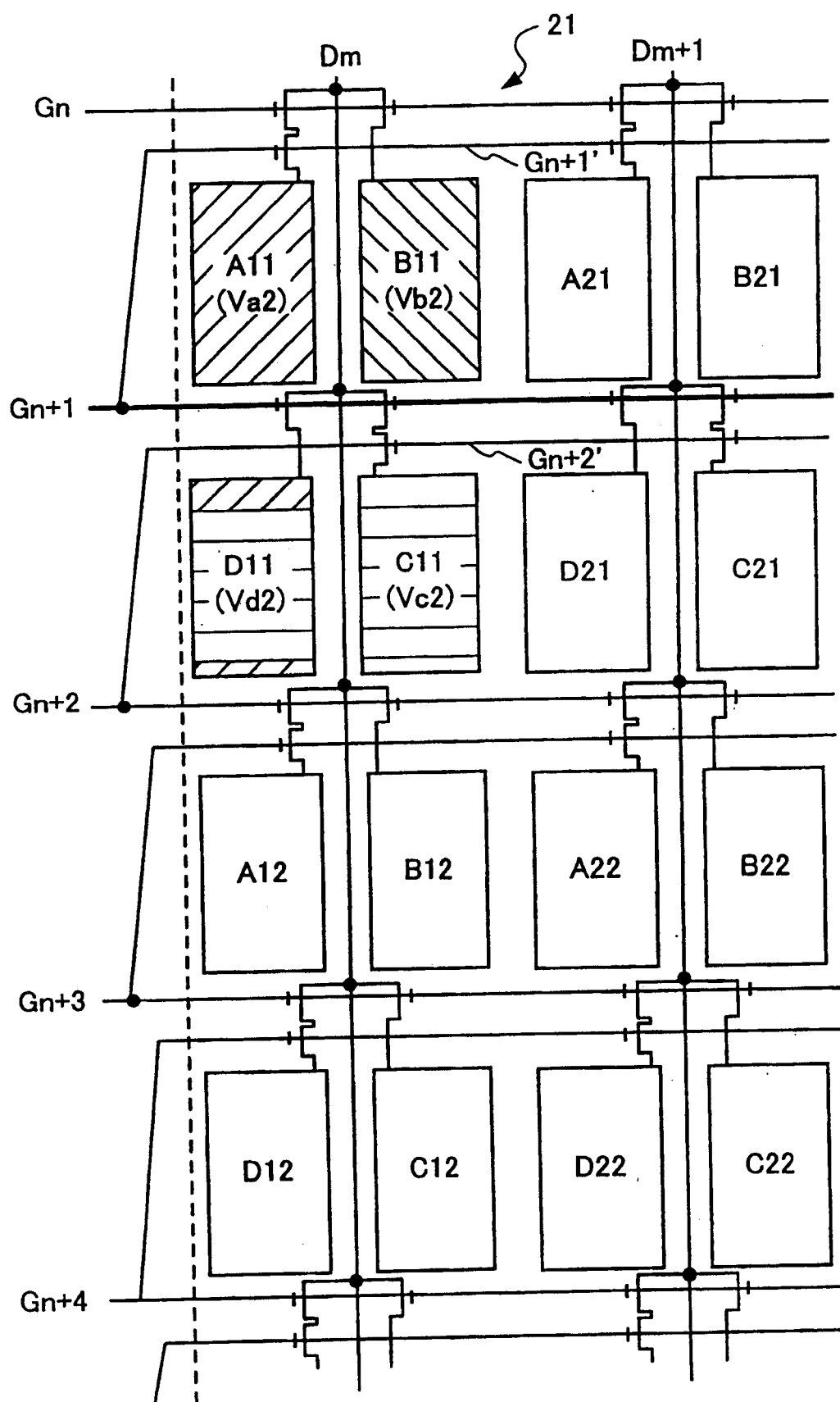


图16

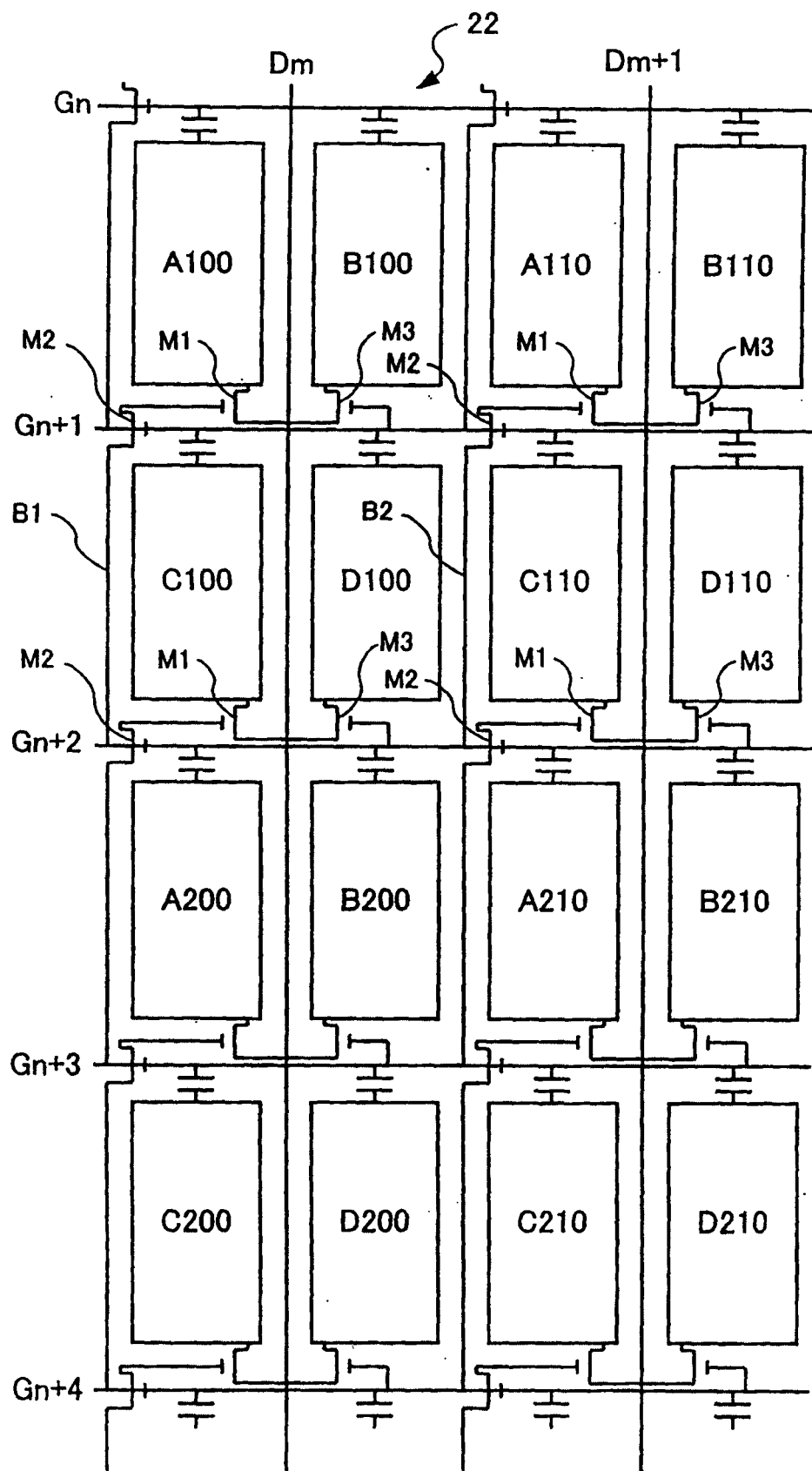


图17

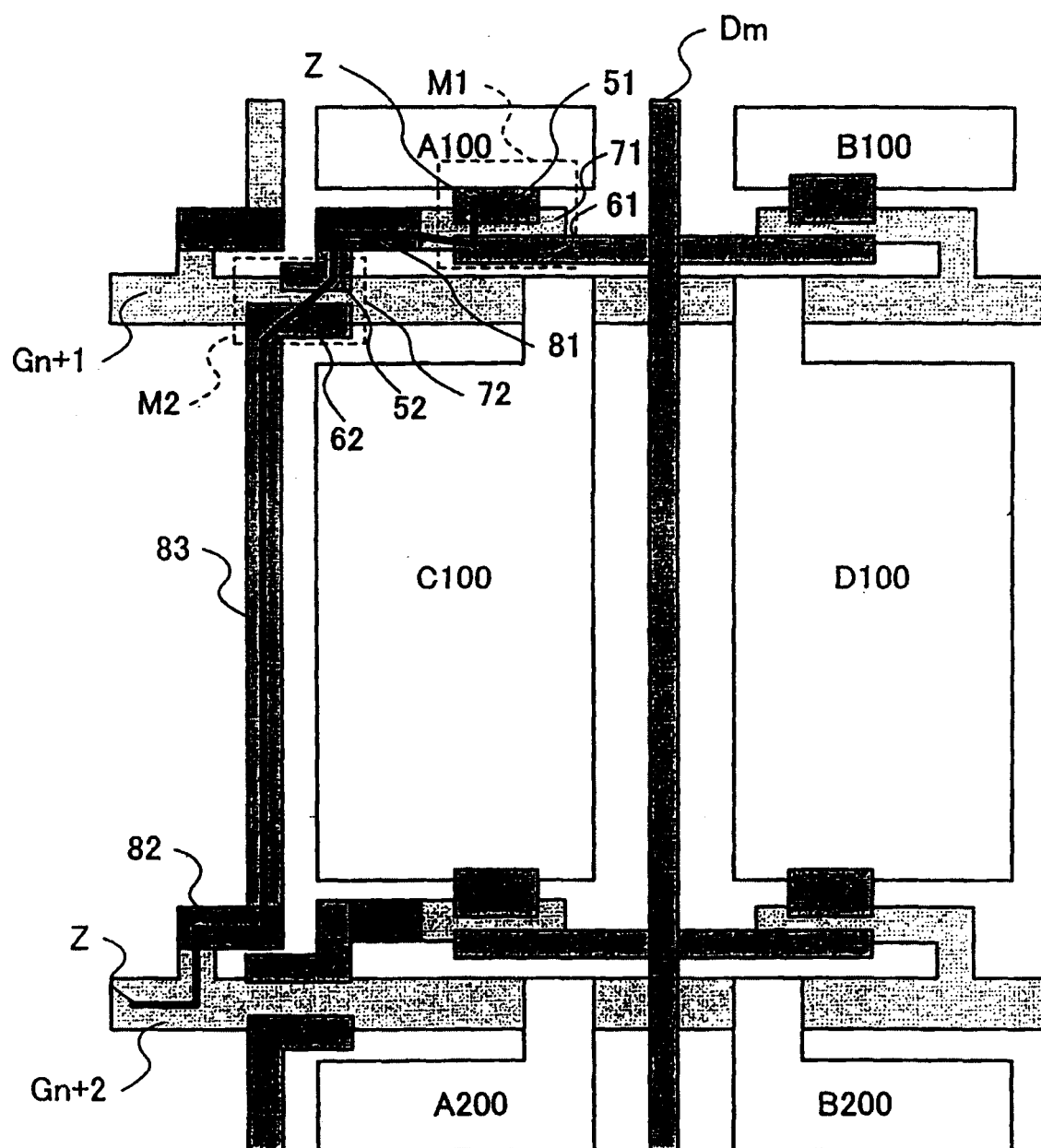


图 18

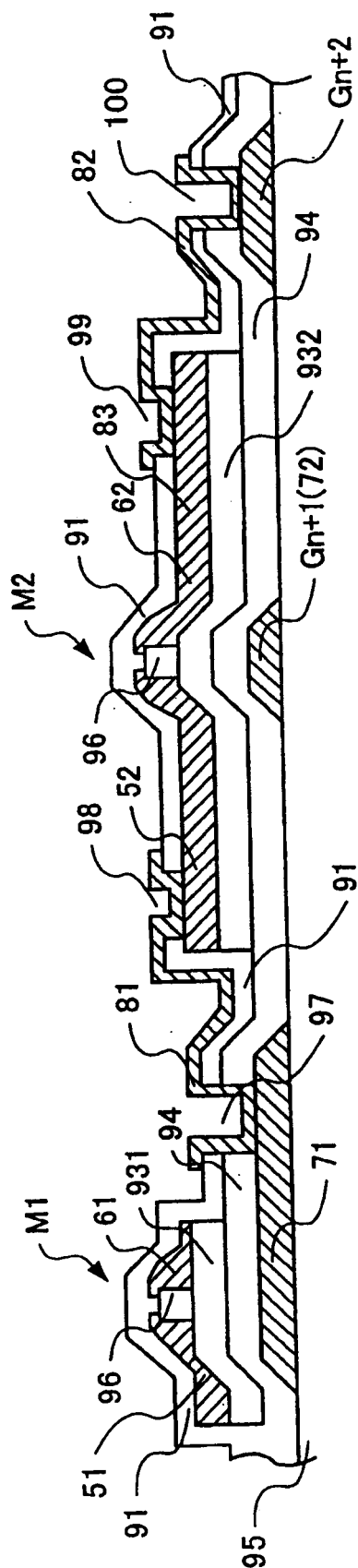


图19

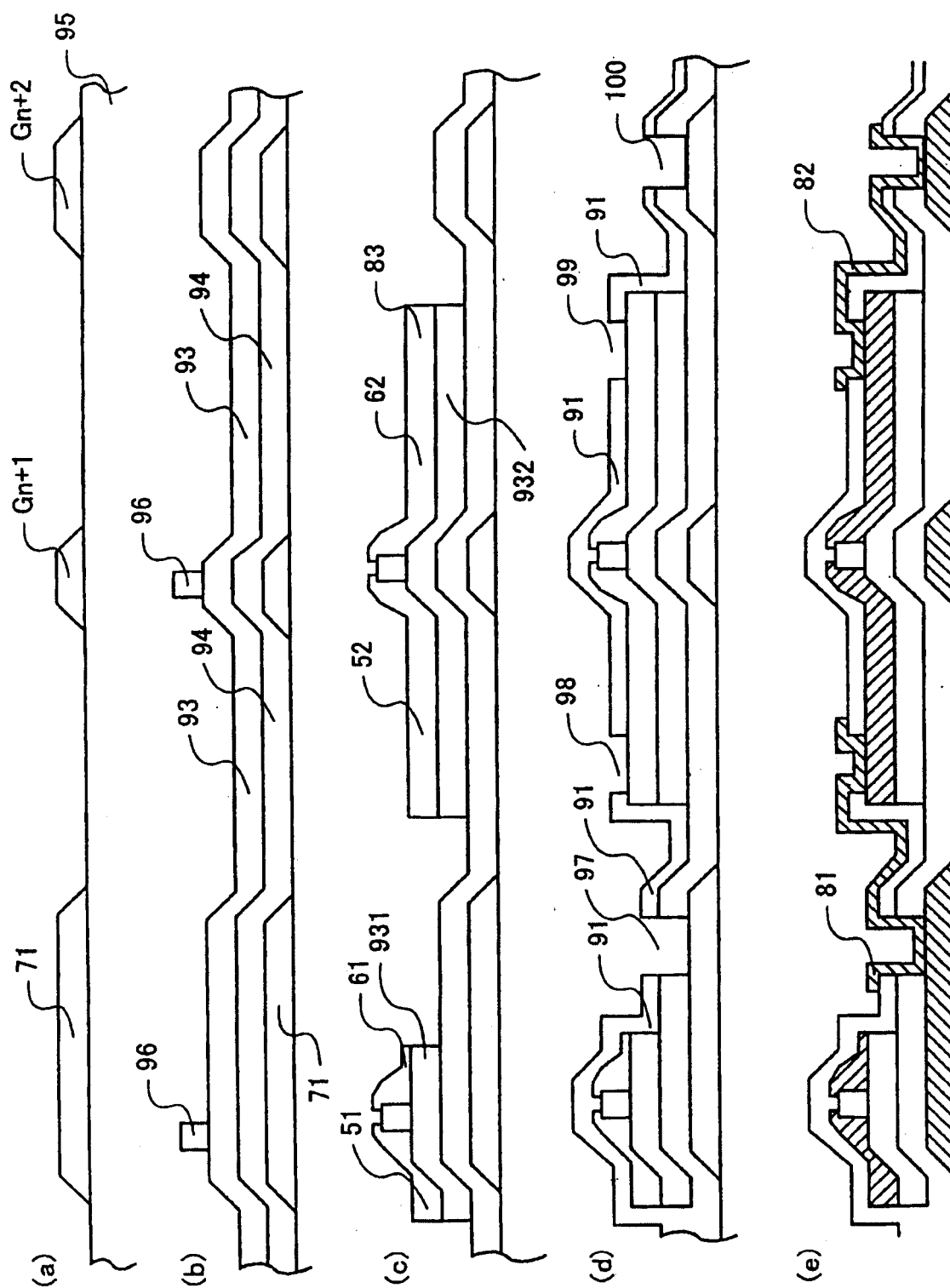


图 20

专利名称(译)	图像显示器件和图像显示装置		
公开(公告)号	CN1455290A	公开(公告)日	2003-11-12
申请号	CN03124117.4	申请日	2003-04-29
[标]申请(专利权)人(译)	国际商业机器公司		
申请(专利权)人(译)	国际商业机器公司		
当前申请(专利权)人(译)	国际商业机器公司		
[标]发明人	古立学 中嶋浩词		
发明人	古立学 中嶋浩词		
IPC分类号	G02F1/1343 G02F1/133 G02F1/1362 G09G3/36 G02F1/136 G09F9/35 H01L27/12 H01L29/786 G02F11/33		
CPC分类号	G02F1/136286 B31B50/80 B31B2160/102		
代理人(译)	于静 李峥		
优先权	2002129358 2002-04-30 JP		
其他公开文献	CN1234040C		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种即使在使用减少光刻步骤法的情况下，也能防止与扫描信号线或栅极电连接的部分暴露于液晶层或对准层之上的技术。像素电极A11和B11连接于它们公用的显示信号线上。第一和第二TFT M1和M2串联在像素电极A11和显示信号线Dm之间。第三TFT M3连接在像素电极B11和显示信号线Dm之间。第一和第三TFT M1和M3使用扫描信号线Gn+1作为各自的栅极。第二TFT M2使用从扫描信号线Gn+2分支出来的扫描信号线Gn+2'作为它的栅极。扫描信号线Gn+1和Gn+2'彼此平行地安排在显示区内部。

