

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G09G 3/36

G09G 3/20

G02F 1/133



[12] 发明专利申请公开说明书

[21] 申请号 200510071743.9

[43] 公开日 2005 年 9 月 28 日

[11] 公开号 CN 1674082A

[22] 申请日 2005.2.18

[21] 申请号 200510071743.9

[30] 优先权

[32] 2004.2.18 [33] JP [31] 2004-042014

[71] 申请人 夏普株式会社

地址 日本大阪府

[72] 发明人 稻田健

[74] 专利代理机构 上海专利商标事务所有限公司

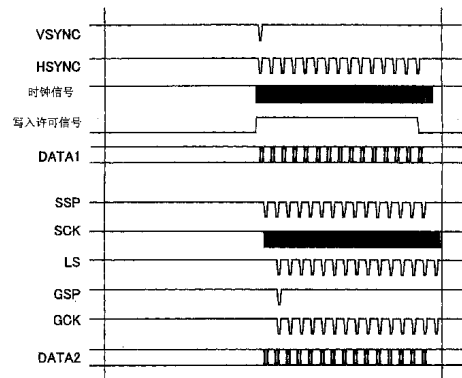
代理人 沈昭坤

权利要求书 4 页 说明书 21 页 附图 12 页

[54] 发明名称 液晶显示装置及其驱动方法、驱动装置，以及显示控制装置

[57] 摘要

一种驱动方法，当液晶显示装置驱动时，在 1 帧期间，设置驱动对向电极的驱动期间和不驱动对向电极的驱动停止期间。在驱动期间，按照与对向电极的驱动频率相同的频率，将数据信号输出到视频信号线驱动电路。在驱动停止期间，停止数据信号向视频信号线驱动电路的输出。因此，可以提供一种不增大消耗电力量、能减少杂音发生的液晶显示装置及其驱动方法。



ISSN 1008-4274

1. 一种液晶显示装置的驱动方法，该装置是有源矩阵型液晶显示装置，为了在具有扫描信号线、视频信号线、由扫描信号线和视频信号线区划为格子状
5 的区域配置的像素电极、使液晶层介于中间对象素电极对向配置的对向电极的显示部（11）显示图象，用高于人听觉范围的频率驱动上述对向电极，并将根据输入数据生成的1帧的图象数据输出到驱动电路（12），在上述显示部（11）顺序进行1帧的图象显示，其特征是：

在上述1帧期间，设置驱动上述对向电极的驱动期间和不驱动上述对向电
10 极的驱动停止期间；

在上述驱动期间，用与对向电极驱动频率相同的频率，将上述图象数据输出到驱动电路（12）；

在上述驱动停止期间，停止图象数据向上述驱动电路（12）的输出。

2. 如权利要求1记载的液晶显示装置的驱动方法，其特征是，上述输入数
15 据具有与对向电极驱动频率相同的频率，并与上述驱动期间相配合地予以输入。

3. 如权利要求1记载的液晶显示装置的驱动方法，其特征是，
上述液晶显示装置具有存储输入数据的存储部（28，29，38），

与上述驱动期间配合，将图象数据从上述存储部（28，29，38）输出到驱动
20 电路（12）。

4. 如权利要求3记载的液晶显示装置的驱动方法，其特征是，
上述存储部（28，29，38）至少具有第1存储部（28）和第2存储部（29），
在第1存储部（28）存储规定量的输入数据后，将该输入数据传送到第2
存储部（29），

将根据传送到上述第2存储部（29）的输入数据生成的图象数据，与上述
25 驱动期间配合，从该第2存储部（29）输出到驱动电路（12）。

5. 如权利要求3记载的液晶显示装置的驱动方法，其特征是，上述存储部
（28，29，38），在上述驱动期间，与输入数据的存储同时进行图象数据向驱动
电路（12）的输出。

6. 一种驱动方法，驱动具有扫描信号线、视频信号线、在扫描信号线和视
30 频信号线区划为格子状的区域配置的像素电极、使液晶层介于中间对象素电极

对向配置的对向电极的显示部(11),在显示部(11)顺序显示1帧的图象,其特征是:

在显示上述1帧图象期间的一部分期间,将高于人听觉范围的频率的驱动电压输出到像素电极和对向电极;

5 在显示上述1帧图象期间的剩余期间,停止驱动电压向像素电极和对向电极的输出。

7.一种驱动装置,驱动具有扫描信号线、视频信号线、在扫描信号线和视频信号线区划为格子状的区域配置的像素电极、使液晶层介于中间对象素电极对向配置的对向电极的显示部(11),在显示部(11)顺序显示1帧的图象,其

10 特征是:

在显示上述1帧图象期间的一部分期间,将高于人听觉范围的频率的驱动电压输出到像素电极和对向电极;

在显示上述1帧图象期间的剩余期间,停止驱动电压向像素电极和对向电极的输出。

15 8.如权利要求7记载的驱动装置,其特征是,

具有:根据输入数据生成图象数据并输出到驱动电路(12)的显示控制部(14);

根据图象数据控制向显示部(11)的图象显示的驱动电路(12),

20 上述显示控制部(14)具有存储输入数据的存储部(28,29,38),在上述一部分期间,按照根据上述驱动电压频率的周期,将图象数据从上述存储部(28,29,38)输出到上述驱动电路(12),在上述剩余期间,停止图象数据从上述存储部(28,29,38)向上述驱动电路(12)的输出。

9.一种液晶显示装置,是有源矩阵型液晶显示装置,具有显示部(11)和在显示部(11)顺序显示1帧图象的驱动装置(12,13,14),

25 上述显示部(11)具有扫描信号线、视频信号线、在扫描信号线和视频信号线区划为格子状的区域配置的像素电极、使液晶层介于中间对象素电极对向配置的对向电极,其特征是,

上述驱动装置(12,13,14),

30 在显示上述1帧图象期间的一部分期间,将高于人听觉范围的频率的驱动电压输出到像素电极和对向电极,

在显示上述 1 帧图象期间的剩余期间，停止驱动电压向象素电极和对向电极的输出。

10. 一种液晶显示装置，是有源矩阵型液晶显示装置，具有显示部（11）、控制向显示部（11）的图象显示的驱动电路（12）、为了驱动驱动电路（12）根据输入信号生成用于驱动上述驱动电路（12）的驱动信号的显示控制部（14），上述显示部（11）具有扫描信号线、视频信号线、在扫描信号线和视频信号线区划为格子状的区域配置的象素电极、使液晶层介于中间对象素电极对向配置的对向电极，其特征是，

上述显示控制部（14）具有：

10 存储输入到该显示控制部（14）的输入信号中由上述显示部（11）显示的图象数据的存储部（28，29，38）；

与上述对向电极的驱动频率配合，控制将上述图象数据从上述存储部（28，29，38）输出到上述驱动电路（12）的定时的存储部（27、37）。

11. 如权利要求 10 记载的液晶显示装置，其特征是，上述存储部（28，29，38）具有：

存储输入到上述显示控制部（14）的规定量图象数据的第 1 存储部（28）；
将从上述第 1 存储部（28）传送到的规定量图象数据，与上述对向电极的驱动频率配合输出到驱动电路（12）的第 2 存储部（29）。

12. 如权利要求 10 记载的液晶显示装置，其特征是，上述存储部（28，29，38），在输入到上述显示控制部（14）的图象数据存储的同时，与上述对向电极的驱动频率配合，进行图象数据向驱动电路（12）的输出。

13. 权利要求 10~12 的任一项记载的液晶显示装置，其特征是，上述显示控制部（14）还具有：与上述对向电极的驱动频率配合，生成用于决定从上述存储部（28，29，38）向驱动电路（12）输出图象数据的定时的时钟信号的内部振荡电路（20）。

14. 一种显示控制装置，为了对向具有扫描信号线、视频信号线、在扫描信号线和视频信号线区划为格子状的区域配置的象素电极、使液晶层介于中间对象素电极对向配置的对向电极的显示部（11）的图象显示进行控制的驱动电路（12）予以驱动，根据输入信号生成用于驱动上述驱动电路（12）的驱动信号，其特征是具有：

存储输入到该显示控制装置的输入信号中，由上述显示部（11）显示的图象数据的存储部（28，29，38），

与上述对向电极的驱动频率配合，控制将上述图象数据从上述存储部（28，29，38）输出到上述驱动电路（12）的定时的存储部（27，37）。

液晶显示装置及其驱
动方法、驱动装置，以及显示控制装置

5

技术领域

本发明涉及具有使液晶层介于中间，对向电极和象素电极对向构成的显示部的有源矩阵方式的液晶显示装置，以及其驱动方法、驱动装置和显示控制装置。

10 以往的液晶显示装置，已有使用 TFT (Thin Film Transistor) 元件等的有源矩阵方式的液晶显示装置。这种液晶显示装置，如图 11 所示，在相互对向配置的 TFT 侧玻璃基底 52 和 CF (Color Filter) 侧玻璃基底 53 之间，具有夹持液晶 54 的液晶面板 51。该液晶面板 51 具有由扫描信号线和视频信号线区划并配置为矩阵状的液晶单元 (象素)，在每个液晶单元，通过控制液晶分子的分子排列
15 方向，在液晶面板 51 上显示图象。

液晶单元内液晶分子的分子排列方向，通过在上述 CF 侧玻璃基底 53 表面形成的对向电极上附加的电压、以及由于设置在每个液晶单元的 TFT 的开/关动作而在 TFT 侧玻璃基底 52 的象素电极上附加的电压，予以控制。

一般来说，液晶显示装置为了确保液晶材料的可靠性，通过在每个规定期
20 间反转附加在各象素的液晶上电压的极性的交流驱动，予以驱动。利用这种交流驱动的液晶显示装置的驱动方式，具有行反转方式、源反转方式、点反转方式等。其中，行反转方式，在每行反转极性，将图象信号附加在各液晶单元。该行反转方式，如图 12 所示，在每个 1 水平 (1H) 期间，变化附加在对向电极上的电压 (图中的实线)、以及附加在液晶单元上的图象信号的电压 (图中的虚
25 线)，从而反转附加在液晶单元上电压的极性。

如上述那样，交流驱动液晶的状态，恰好同于静电型扬声器的状态。也就是，静电型扬声器中，如图 13 所示，在附加了相互反相信号的 1 对网状固定电极间，设置导电薄膜片，在该导电薄膜片上附加电压 (偏压)，使导电薄膜片振动，从而发出声音。

30 与此同样，在交流驱动液晶的状态，对于 1 对电极 (对向电极和象素电极)

附加相互反相的信号，在这些电极间附加电压（偏压）。因此，上述液晶显示装置通用行反转方式驱动，与向对向电极的电压附加（对向电极的驱动）相配合，CF 玻璃基底 53 振动。对向电极的驱动频率（向对向电极附加的电压频率），在目前的携带电话用液晶面板约为 10KHz,则在液晶显示装置驱动时，CF 玻璃基板 53 以约 10KHz 振动。由于该振动是具有人听觉范围内频率的振动，因此用户可感觉到刺耳的噪音（杂音）。

为了减低这种液晶显示装置产生的杂音，提出的方案是：将对向电极的驱动频率提高到人的听觉范围以上，在液晶显示元件设置制振材料，使振动衰减（例如，参照日本国公开特许公报「特开平 8-179285 号公报」（1996 年 7 月 12 日公开））。

然而，上述公报公开的提高对向电极驱动频率的方法，可以认为是在已有的液晶显示装置的驱动方法中，为了减低上述杂音，单纯地提高对向电极的驱动频率。当单纯地提高对向电极的驱动频率时，不仅损害了液晶面板的动作特性，而且增大了消耗电力量，难于实现液晶显示装置的低消耗电力化。

并且，在液晶显示元件设置制振材料时，将使液晶显示装置的构造复杂，同时在制造液晶显示装置时，必须有设置制振材料的工序，制造工序复杂。

发明内容

本发明是为了解决了上述问题而研制的，其目的是提供一种不增加消耗电力量并且可以减低杂音发生的液晶显示装置，以及其驱动方法、驱动装置和显示控制装置。

为了达到上述目的，本发明的液晶显示装置的驱动方法是一种有源矩阵型液晶显示装置的驱动方法，即：为了在具有扫描信号线、视频信号线、在由扫描信号线和视频信号线区划为格子状的区域配置的象素电极、使液晶层介于中间对象素电极对向配置的对向电极的显示部显示图象，用高于人听觉范围的频率驱动上述对向电极，并将根据输入数据生成的 1 帧的图象数据输出到驱动电路，在上述显示部顺序进行 1 帧的图象显示，其特征是：在上述 1 帧期间，设有驱动上述对向电极的驱动期间和不驱动上述对向电极的驱动停止期间，在上述驱动期间，用与对向电极的驱动频率相同的频率，将上述图象数据输出到驱动电路，在上述驱动停止期间，停止向上述驱动电路的图象数据的输出。

按照上述方法，由于用高于人的听觉范围的驱动频率驱动对向电极，则在

对向电极驱动时发生的振动引起的噪音，用户不会感觉到。并且，伴随对向电极驱动频率的高频率化，即使驱动期间消耗的电力量增加，由于在1帧期间设置了驱动停止期间，则在该驱动停止期间几乎不消耗电力。因此，可以抑制1帧期间消耗电力量的增大。这样，采用上述液晶显示装置的驱动方法，不会增大液晶显示装置驱动所需要的消耗电力量，还能够防止噪音。

为了达到上述目的，本发明的驱动装置，对于具有扫描信号线、视频信号线、在由扫描信号线和视频信号线区划为格子状的区域配置的像素电极、使液晶层介于中间对象素电极对向配置的对向电极的显示部进行驱动，并在显示部顺序显示1帧的图象，其特征是：在显示上述1帧图象期间的一部分期间，将高于人的听觉范围的频率的驱动电压输出到像素电极和对向电极，在显示上述1帧图象期间的剩余期间，停止向像素电极和对向电极的驱动电压输出。本发明的液晶显示装置具有上述驱动装置和显示部。

根据上述各构成，由于用高于人的听觉范围的驱动频率驱动像素电极和对向电极，则在像素电极和对向电极驱动时发生的振动引起的噪音，用户不会感觉到。并且，由于在1帧期间设置了停止向像素电极和对向电极的驱动电压输出的期间，则可削减该期间的消耗电力。因此，能够抑制1帧期间消耗电力量的增大。

为了达到上述目的，本发明的液晶显示装置是有源矩阵型液晶显示装置，具有：显示部、控制向显示部的图象显示的驱动电路、为了驱动驱动电路根据输入信号生成用于驱动上述驱动电路的驱动信号的显示控制部、上述显示部具有：扫描信号线、视频信号线、在由扫描信号线和视频信号线区划为格子状的区域配置的像素电极、使液晶层介于中间对象素电极对向配置的对向电极，其特征是上述显示控制部具有：存储在输入到该显示控制部的输入信号中上述显示部显示的图象数据的存储部；与上述对向电极的驱动频率配合，控制从上述存储部将上述图象数据输出到上述驱动电路的定时的存储部控制装置。并且，本发明的显示控制装置，为了达到上述目的，对于具有扫描信号线、视频信号线、在由扫描信号线和视频信号线区划为格子状的区域配置的像素电极、相对于像素电极使液晶层对介于中间对象素电极向配置的对向电极的显示部，为了驱动控制其图象显示的驱动电路，根据输入信号生成用于驱动上述驱动电路的驱动信号，其特征是具有：存储输入到该显示控制装置的输入信号中上述显示

部显示的图象数据的存储部；与上述对向电极的驱动频率配合，控制从上述存储部将上述图象数据输出到上述驱动电路的定时的存储部控制装置。

按照上述各构成，还具有用于暂时存储显示部显示的图象数据的存储部。因此，可以根据输入到显示控制部（显示控制装置）的输入信号，利用存储部
5 控制装置的控制，与对向电极的驱动配合，将图象数据输出到驱动电路。这样，当输入信号输入时的频率和定时与输出到驱动电路的图象数据的频率和定时相互不同时，可以用所希望的频率和定时，将图象数据输出到驱动电路。

例如，当在1帧期间设置驱动对向电极的驱动期间和不驱动对向电极的驱动停止期间时，可以在驱动期间输出图象数据。例如，当用高于人听觉范围的
10 驱动频率驱动对向电极时，可以输出与对向电极驱动频率对应的频率的图象数据。这样，使用本发明的液晶显示装置，即可用上述驱动方法驱动液晶显示装置。

本发明的其他目的、特征和优点，可以在以下的记载中充分了解。本发明的好处，在参照附图的以下说明中也会明白。

15 附图的简单说明

图1是表示驱动本发明的液晶显示装置的定时的实施例的波形图。

图2是表示上述液晶显示装置实施例的方框图。

图3是表示上述液晶显示装置具有的显示控制电路实施例的方框图。

图4是表示上述显示控制电路具有的TG构成的方框图。

20 图5是表示驱动帧频率为60Hz、扫描信号线为666条以上的液晶显示装置的定时一例的波形图。

图6是表示本发明的液晶显示装置具有的显示控制电路其他实施例的方框图。

图7是表示上述显示控制电路具有TG构成的方框图。

25 图8是表示驱动上述液晶显示装置的定时的其他实施例的波形图。

图9是表示本发明的液晶显示装置具有的显示控制电路的其他实施例的方框图。

图10是表示驱动上述液晶显示装置的定时的其他实施例的波形图。

图11是表示液晶显示装置具有的液晶面板的剖面图。

30 图12是用行反转方式驱动上述液晶显示装置时，表示对向电极和象素电极

的驱动定时的波形图。

图 13 是表示静电型扬声器的剖面图。

具体实施方式

[实施例 1]

5 以下根据图 1 到图 5 说明本发明的一实施例。图 2 是表示本发明的液晶显示装置构成的方框图，图 3 是表示该液晶显示装置具有的显示控制电路构成的方框图。

如图 2 所示，液晶显示装置具有：装备了由扫描信号线和视频信号线区划、并配置成矩阵状的液晶单元的液晶面板（显示部）11；通过视频信号线将视频信号（图象数据）加到液晶单元的视频信号线驱动电路（驱动电路）12；对扫描信号线进行顺序选择扫描，控制各液晶单元内的开关元件的开/关的扫描信号线驱动电路 13；根据从外部输入的信号，驱动视频信号线驱动电路 12 和扫描信号线驱动电路 13 的显示控制电路（显示控制部，显示控制装置）14；以及未图示的对向电极驱动电路。由视频信号线驱动电路 12、扫描信号线驱动电路 13、显示控制电路 14 以及未图示的对向电极驱动电路构成驱动装置，驱动液晶面板 11 并将 1 帧的图象顺序显示在液晶面板 11 上。

在这里，上述液晶面板 11，将 2 块玻璃基底等透明基底相互对向，在该 1 对玻璃基底之间封入液晶（液晶层）。该 1 对玻璃基底之中，在一块玻璃基底上，配置扫描信号线、视频信号线，在这些信号线的交点附近，设置 TFT 等开关元件和象素电极。在另一块玻璃基底上，设置对向电极，若是彩色显示的液晶显示装置，则配置对应于各象素电极的 R（红）、G（绿）、B（兰）的彩色滤色器。

上述显示控制电路 14，如图 3 所示，为了生成用于驱动象素电极的驱动信号，具有输入控制电路 15 和 TG（定时信号振荡器（timing generator））16。

上述输入控制电路 15，进行将输入到显示控制电路 14 的输入信号发送到 TG16 或视频信号线驱动电路 12 的控制。该输入控制电路 15，将作为输入信号的垂直同步信号 Vsync、水平同步信号 Hsync、时钟信号 Clock、写入许可信号 Enable、RGB 的数据信号 DATA1（输入数据）予以输入。上述输入控制电路 15，在这些输入信号中，将数据信号 DATA1 作为数据信号 DATA2（图象数据）输出到视频信号线驱动电路 12，将水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable 作为信号群 Dc 发送到 TG16。

上述 TG16, 生成输入到视频信号线驱动电路 12 和扫描信号线驱动电路 13 的驱动信号。上述 TG16, 如图 4 所示, 具有: 对输入到该 TG16 的时钟信号 Clock 进行计数的计数器电路 4; 分别决定该 TG16 生成的驱动信号的前沿和后沿的定时的重合电路 5a · 5b; 根据由该重合电路 5a · 5b 决定的前沿和后沿, 将驱动信号作为波形输出的 JK 触发电路 6。图 4 中, 表示 2 个重合电路 5a · 5b, 然而实际上, 对于各个生成的驱动信号, 为了决定前沿和后沿, 设置了 2 倍于生成的驱动信号数目的重合电路。

根据这些的构成上述 TG16, 根据输入的信号群 Dc, 生成源极起动信号 SSP、源极时钟信号 SCK、闩锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK。然后, 将源极起动信号 SSP、源极时钟信号 SCK、闩锁信号 LS 输出到视频信号驱动电路 12, 将栅极起动信号 GSP、栅极时钟信号 GCK 输出到扫描信号线驱动电路 13。

另外, 上述输入信号中的数据信号 DATA1, 作为 RGB 的数据信号 DATA2, 从输入控制电路 15 输出到视频信号驱动电路 12。该数据信号 DATA2 以及上述源极起动信号 SSP、源极时钟信号 SCK、闩锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK, 都是用于驱动上述液晶面板 11 的驱动信号。

以下, 说明上述构成的液晶显示装置的驱动方法。用上述构成的液晶显示装置进行视频信号向各液晶单元的写入, 一般都用交流驱动进行。例如, 用行反转方式进行交流驱动时, 加到象素电极的视频信号的极性, 在每个扫描信号线 (每个扫描期间) 进行反转驱动。当用交流驱动驱动液晶显示装置时, 加到液晶上的电压有效值, 由加到象素电极的电压与加到对向电极的电压 Vcom 之差决定。因此, 当用行反转方式驱动液晶显示装置时, 在加到各象素电极的电压极性反转的情况下, 也可以在对向电极上加电压 Vcom, 使得加到液晶上的电压有效值相等。因此, 与加到象素电极的电压极性 (视频信号的极性) 反转配合, 对向电极的电压 Vcom 极性也必须反转。

当对上述对向电极的电压 Vcom 的极性进行反转驱动时, 设置该对向电极的玻璃基底, 由于加到对向电极的电压而振动。当该玻璃基底的振动频率在人的听觉范围内时, 该振动将被感觉到是液晶显示装置驱动时的噪音 (杂音)。

因此, 本实施例中, 为了防止液晶显示装置驱动产生的噪音, 将反转上述对向电极电压 Vcom 极性的对向电极驱动频率设定为人听觉范围以上的频率,

即 20KHz 以上。一般来说，用行反转方式驱动液晶显示装置时，在每个 1 水平（1H）期间，反转对向电极电压 V_{com} 的极性。由于频率可用周期的倒数表示，则上述对向电极的驱动频率 $f(\text{Hz})$ 可用下式表示：

$$f(\text{Hz})=1/2H \text{ 期间}$$

5 （「2H 期间」，表示 1H 期间的 2 倍）

本实施例中，设定上述驱动频率 f 为 20KHz（20,000Hz）以上，则按照上式：

$$f(\text{Hz})=20,000 \cong 1/2H \text{ 期间}$$

因此，1H 期间为：

$$1H \text{ 期间} \cong 1/40,000\text{Hz} = 25 \mu\text{s}$$

10 也就是，本实施例中，将 1H 期间设定为 $25 \mu\text{s}$ 以下，则可使对向电极的驱动频率 f 在 20KHz 以上。

如上所述，本实施例中，通过在每个 $25 \mu\text{s}$ 以下期间用反转加在各像素电极和对向电极的驱动电压极性的方式（例如，行反转驱动方式）驱动液晶显示装置，将各像素电极和对向电极的驱动频率（驱动电压的频率）设定在 20KHz
15 以上。这样，即使玻璃基底发生振动，由于该振动频率是 20KHz 以上，也就是在人的听觉范围以上，则该振动也不被人们感觉到是噪音（杂音）。

然而，如上述那样在将对向电极的驱动频率设定在 20KHz 以上时，通常因以高速驱动液晶显示装置，则将大幅度增大驱动所需要的消耗电力。另外，例如，若使用具有目前携带电话等采用的 QVGA（ $240 \times 320\text{dot}$ ）析象清晰度的液晶面板 11，设定 1H 期间为 $25 \mu\text{s}$ ，则在 1 帧的液晶单元上附加电压的必要期间，
20 由于扫描信号线是 320line（行），因此为：

$$25 \mu\text{s} \times 320\text{line} = 8\text{ms}$$

一般的液晶显示装置，用于表示 1 帧的必要期间的 1 垂直（以下，1V）期间（1 帧期间）是 $1/60\text{s}$ （约 16.7ms ）。因而，将对向电极的驱动频率设定在 20KHz
25 以上时，可在 1 帧的 1V 期间（约 16.7ms ）的约一半期间（ 8ms ），将电压加在 1 帧的液晶单元上。

因此，本实施例中，在进行了 1 帧视频信号的写入后，设置不进行视频信号写入的期间。也就是，在 1V 期间中的约一半期间，驱动对向电极和像素电极，在液晶单元进行视频信号的写入，在剩余的约一半期间，不驱动对向电极和象
30 素电极，抑制电力消耗。这样，由于可用与不使对向电极驱动频率高频率化时

同等的消耗电力驱动液晶显示装置，因此能够防止对向电极和象素电极驱动频率高频率化带来的消耗电力的增大。

用液晶显示装置进行图象显示时，在象素电极和对向电极之间，将电压加在液晶单元内的液晶上。因此，向液晶加电压时，必须以相同的定时驱动象素电极和对向电极。因而，如上所述，设置了驱动对向电极进行视频信号写入的期间（以下称驱动期间），以及不驱动对向电极不进行视频信号写入的期间（以下称驱动停止期间），为了驱动液晶显示装置，必须与对向电极的驱动定时配合，向液晶单元进行视频信号的写入。换言之，必须在根据对向电极的驱动频率 f 设定的每个 $1H$ 期间，反转数据信号 DATA2 的极性，在各液晶单元进行该数据信号 DATA2 的写入。

本实施例中，为了与对向电极的驱动相配合进行数据信号 DATA2 的写入，将与对向电极驱动频率 f 的高频率化配合，数据信号 DATA2 的频率也高频率化，向各液晶单元进行视频信号的写入。根据图 1 说明该视频信号写入的定时。图 1 是表示本发明液晶显示装置 $1V$ 期间的驱动定时的驱动波形的波形图。

首先，在用上述构成的液晶显示装置进行图象显示时，将作为输入信号的水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable、RGB 数据信号 DATA1，输入到图 3 所示显示控制电路 14。上述各输入信号，按照图 1 所示定时，输入到显示控制电路 14 的输入控制电路 15。

如上所述，本实施例中，按照对向电极驱动频率 f 所希望的频率，设定 $1H$ 期间。因此，输入到显示控制电路 14 的水平同步信号 Hsync 和数据信号 DATA1，分别具有与根据上述驱动频率 f 设定的 $1H$ 期间同步的波形。并且，垂直同步信号 Vsync，以同步于帧频率的波形，输入到显示控制电路 14。也就是，本实施例中，可对应于驱动频率 f 的高频率化，不变化帧频率，使各输入信号高频率化。

在输入到上述显示控制电路 14 的输入控制电路 15 的输入信号中，水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable 传送到 TG16。在该 TG16，根据这些信号，生成源极起动信号 SSP、源极时钟信号 SCK、门锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK。

具体地说，图 4 所示计数器电路 4，选取垂直同步信号 Vsync 的后沿。然后，图 4 所示计数器电路 4，利用输入到输入控制电路 15 的时钟信号 Clock，开始时钟信号 Clock 的计数。计数器电路 4，用上述水平同步信号 Hsync 的后沿

将计数复位，重合电路 5a·5b 决定源极起动信号 SSP、源极时钟信号 SCK、
5 闩锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK 的各驱动信号的前沿和后
沿的定时。具体地说，重合电路 5a 根据计数器电路 4 的计数值等，在源极起动
信号 SSP、源极时钟信号 SCK、闩锁信号 LS、栅极起动信号 GSP、栅极时钟信
10 号 GCK 的各驱动信号的前沿定时，输出脉冲。重合电路 5b 根据计数器电路 4
的计数值等，在源极起动信号 SSP、源极时钟信号 SCK、闩锁信号 LS、栅极起
动信号 GSP、栅极时钟信号 GCK 的各驱动信号的后沿定时，输出脉冲。根据这
里决定的定时（重合电路 5a·5b 的脉冲输出定时），利用 JK 触发电路 6 生成源
15 极起动信号 SSP、源极时钟信号 SCK、闩锁信号 LS、栅极起动信号 GSP、栅极
时钟信号 GCK 的波形（图 1）。

这样，本实施例中，由于根据输入的时钟信号 Clock 和水平同步信号 Hsync
生成各驱动信号，则这些驱动信号按照与水平同步信号 Hsync 同步的周期生成。
如上所述，水平同步信号 Hsync，实现了与对向电极驱动频率一致的高频率化。
因此，由 TG16 生成的上述各驱动信号也高频率化了。

15 这样，在上述 TG16 生成的源极起动信号 SSP、源极时钟信号 SCK、闩锁
信号 LS 输出到视频信号驱动电路 12，在上述 TG16 生成的栅极起动信号 GSP、
栅极时钟信号 GCK 输出到扫描信号线驱动电路 13。

另外，在输入到上述显示控制电路 14 的输入控制电路 15 的输入信号中，
数据信号 DATA1 作为 RGB 的数据信号 DATA2，从输入控制电路 15 输出到视
20 频信号驱动电路 12（图 2）。输入控制电路 15 选取垂直同步信号 Vsync 的后沿。
然后，输入控制电路 15 利用输入的时钟信号 Clock，对上述时钟信号 Clock 进行
计数，用水平同步信号 Hsync 的后沿将计数复位。这样，就决定了将输入的数据
信号 DATA1 输出的定时，也就是数据信号 DATA2 的前沿和后沿的定时，数
据信号 DATA2 从输入控制电路 15 输出到视频信号线驱动电路 12（图 1）。

25 这样，当各驱动信号输出到视频信号驱动电路 12 和扫描信号线驱动电路
13 时，上述视频信号线驱动电路 12，如图 1 所示，将从显示控制电路 14 输入
的源极起动信号 SSP 作为开始点，按照源极时钟信号 SCK，对数据信号 DATA2
进行取样。然后，当视频信号线驱动电路 12 取样 1H 期间的数据信号 DATA2
时，根据闩锁信号 LS 的输入，将对应于取样的数据信号 DATA2 的液晶驱动用
30 电压输出到液晶面板 11 的视频信号线。

另外，在上述扫描信号线驱动电路 13，如图 1 所示，1V 期间，栅极起动信号 GSP 从显示控制电路 14 输出 1 次。并且，在上述扫描信号线驱动电路 13，每个 1H 期间，栅极时钟信号 GCK 从显示控制电路 14 输出。

上述扫描信号线驱动电路 13 接收栅极起动信号 GSP 和栅极时钟信号 GCK 后，将用于导通 TFT 的电压输出到第一扫描信号线。当第一扫描信号线上的 TFT 为导通状态时，从视频信号线传达的数据信号 DATA2 的电压，对液晶单元充电。此后，以同样的动作，用于导通该第二扫描信号线上 TFT 的电压，输出到第二扫描信号线，按照 TFT 导通的定时，上述第一扫描信号线上的 TFT 为关闭状态，液晶单元上保持充电电压。

如上述所示，上述扫描信号线驱动电路 13 与来自上述显示控制电路 14 的栅极起动信号 GSP 和栅极时钟信号 GCK 等的定时信号同步，顺序选择并扫描各扫描信号线，控制 TFT 的开/关。这样，由于与一个视频信号线交叉的全部扫描信号线上的 TFT 的电压的充电·保持，则 1 帧的数据信号 DATA2 的写入结束，在液晶面板 11 上显示图象。

如上述那样，例如，采用具有 QVGA (240×320dot) 析象清晰度的液晶面板 11，设定 1H 期间为 25 μs，则 1 帧的数据信号 DATA2 的写入，8ms 结束。一般的液晶显示装置，1V 期间约为 16.7ms。因此，本实施例中，如图 1 所示，进行数据信号 DATA2 写入后，到下一个 1V 期间（数据信号 DATA2 向下一个视频信号线的输出）开始之间，停止数据信号 DATA2 的写入，并停止对向电极的驱动。此后，按照垂直同步信号 Vsync 选取的定时，再次开始数据信号 DATA2 向视频信号线驱动电路 12 的输出。

也就是，本实施例中，在帧期间（例如 16.7ms）内的一部分期间（驱动期间；例如 8ms），视频信号线驱动电路 12 和未图示的对向电极驱动电路，对各像素电极和对向电极进行具有人听觉范围以上频率的驱动电压的输出，另一方面，在剩余期间（驱动停止期间；例如 8.7ms），视频信号线驱动电路 12 和未图示的对向电极驱动电路，停止对各像素电极和对向电极的驱动电压的输出。

这样，本实施例中，可使对向电极的驱动频率在高于人听觉范围的频率高频化，并将输入到显示控制电路 14 的水平同步信号 Hsync 和数据信号 DATA1 高频化。因此，在液晶显示装置驱动时，由于可使伴随对向电极驱动产生的振动频率高于人的听觉范围，则不会感觉到该振动具液晶显示装置的噪音。

并且, 通过将水平同步信号 Hsync 和数据信号 DATA1 高频率化, 数据信号 DATA2 向液晶单元的附加期间(驱动期间)缩短了。由于对向电极的驱动可以与附加数据信号 DATA2 的定时配合地进行, 则在 1V 期间内, 对于不附加数据信号 DATA2 的期间(象素电极不驱动期间; 驱动停止期间), 不必驱动对向电极。因此, 象素电极和对向电极驱动所需要的电力量不会增大。

本实施例中, 已经说明了将对向电极的驱动频率 f 设定为 20KHz 的情况, 然而也可以设定在超过 20KHz 的频率, 将 1H 期间设定更短。但是, 为了对液晶单元内的液晶充分地充电, 要求放大器等的液晶显示装置的构成部件高性能化, 希望设定对向电极的驱动频率, 可以用液晶显示装置具有的构成部件的性能, 良好地进行液晶单元充电。

对向电极的驱动频率, 一般来说, 依存于驱动液晶显示装置时的帧频率(与一条视频信号线扫描交叉的全部扫描信号线的期间), 以及液晶显示装置的析象清晰度。因此, 当帧频率是 60Hz, 扫描信号线为 666 条以上时, 如图 5 所示, 即使将 1V 期间作为全部驱动期间, 对向电极的驱动频率设定在 20KHz 以上。因此, 当扫描信号线为 666 条以上时, 如图 1 所示, 在 1V 期间内不必要设置驱动期间和驱动停止期间。

[实施例 2]

以下根据图 6 到图 8 说明本发明的其他实施例。为了说明方便, 对于具有与上述实施例 1 附图所示构件相同功能的构件, 附与相同符号, 省略其说明。

本实施例的液晶显示装置具有图 6 所示的显示控制电路 24, 代替在上述实施例 1 已说明的液晶显示装置的显示控制电路 14 (图 3)。图 6 是表示本实施例的液晶显示装置具有的显示控制电路 24 构成的方框图。

上述显示控制电路 24, 如图 6 所示, 为了进行用于驱动象素电极的驱动信号的生成等, 具有输入控制电路 25、TG (定时信号振荡器 (timing generator)) 26、存储器控制电路 27、第 1 显示存储器 (存储部·第 1 存储部) 28、第 2 显示存储器 (存储部·第 2 存储部) 29。

上述输入控制电路 25, 进行将输入到显示控制电路 24 的输入信号发送到 TG26 或第 1 显示存储器 28 的控制。在该输入控制电路 25, 输入作为输入信号的水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable、RGB 的数据信号 DATA1。上述输入控制电路 25, 在这些输入信号中,

将数据信号 DATA1 发送到第 1 显示存储器 28, 将水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable 作为信号群 Dc 发送到 TG26。

上述 TG26, 生成输入到第 1 显示存储器 28、视频信号线驱动电路 12、扫描信号线驱动电路 13 的信号。上述 TG26 如图 7 所示, 具有: 生成与对向电极的驱动频率一致的高频率化时钟信号的内部时钟信号的内部振荡电路 20; 计数该内部时钟信号的计数器电路 21; 决定由该 TG26 生成的驱动信号前沿和后沿的定时的重合电路 22a · 22b; 根据该重合电路 22a · 22b 决定的前沿和后沿, 将驱动信号作为波形输出的 JK 触发电路 23。图 7 中, 表示 2 个重合电路 22a · 22b, 实际上, 对于生成的各驱动信号, 为了决定前沿和后沿, 设置 2 倍于生成的驱动信号数目的重合电路。

由于具备这种构成, 上述 TG26 根据输入的信号群 Dc, 生成源极起动信号 SSP、源极时钟信号 SCK、闩锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK。然后, 上述 TG26 将生成的驱动信号输出到存储器控制电路 27, 同时在这些驱动信号中, 将源极起动信号 SSP、源极时钟信号 SCK、闩锁信号 LS 输出到视频信号驱动电路 12, 将栅极起动信号 GSP、栅极时钟信号 GCK 输出到扫描信号线驱动电路 13。

从输入控制电路 25 输入到 TG26 的数据信号 DATA1, 经 TG26 发送到存储器控制电路 27。在写入许可信号 Enable 是「 High 」期间, 时钟信号 Clock 从 TG26 输出到第 1 显示存储器 28。这样, 与数据信号 DATA1 的输入同步, 该数据信号 DATA1 存储到第 1 显示存储器 28。

上述存储器控制电路 27, 控制数据信号 DATA1 向第 1 显示存储器 28 和第 2 显示存储器 29 的存储。以及数据信号 DATA1 · DATA2 从第 1 显示存储器 28 和第 2 显示存储器 29 的读出。

上述第 1 显示存储器 28, 例如是 RAM, 存储从输入控制电路 25 发送的数据信号 DATA1, 并将存储的数据信号 DATA1 发送到第 2 显示存储器 29。上述第 2 显示存储器 29, 例如是 RAM, 存储从第 1 显示存储器 28 发送的数据信号 DATA1, 并按所定定时读出存储的数据信号 DATA1, 作为数据信号 DATA2, 输出到视频信号线驱动电路 12。

利用具有上述构成的显示控制电路 24 的液晶显示装置, 如上述实施例 1

所述设置驱动期间和驱动停止期间进行视频信号向各液晶单元的写入，按图 8 所示定时进行视频信号。图 8 是表示本发明的液晶显示装置的驱动定时的驱动波形的波形图。

也就是，在图 6 所示显示控制电路 24 的输入控制电路 25，输入作为输入
5 信号的水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable、RGB 的数据信号 DATA1。这时输入的上述输入信号，与上述实施例 1 不同，没有高频率化。也就是，本实施例中，输入到显示控制电路 24 的输入信号，为了防止液晶显示装置的噪音，未与高频率化的对向电极驱动频率的定时配合高频率化。因此，本实施例中，输入到显示控制电路 24 的多个输入信
10 号，分别具有与表示将数据信号 DATA2 写入到上述实施例 1 说明的各液晶单元的定时的信号不同的频率。也就是，本实施例中，输入到显示控制电路 24 的 DATA1 和水平同步信号 Hsync，具有与源极起动信号 SSP、门锁信号 LS、以及栅极时钟信号 GCK 不同的频率；垂直同步信号 Vsync 和写入许可信号 Enable，具有与栅极起动信号 GSP 不同的频率；时钟信号 Clock，具有与源极时钟信号
15 SCK 不同的频率。

因此，本实施例中，与对向电极的驱动频率相配合，在各液晶单元进行数据信号 DATA2 的写入时，生成高频率化的驱动信号（源极起动信号 SSP、源极时钟信号 SCK、门锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK、数据信号 DATA2）。

也就是，在输入到输入控制电路 25 的输入信号中，当水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable 输入到 TG26 时，如下述所示，在该 TG26 生成源极起动信号 SSP、源极时钟信号 SCK、门锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK。

首先，图 7 所示计数器电路 21，选取垂直同步信号 Vsync 的后沿。接着，
25 计数器电路 21，利用在图 7 所示 TG26 设置的内部振荡电路 20 生成的内部时钟信号，开始内部时钟信号的计数。这里，上述内部时钟信号，为了得到高频率化的驱动信号，具有比在上述实施例 1 用于计数器电路 4 的时钟信号（图 1 中，Clock），也就是比输入到显示控制电路 24 的时钟信号 Clock 较高的频率。具体地说，例如生成输入到显示控制电路 24 的时钟信号 Clock 的频率约 2 倍频率的
30 内部时钟信号。

这时,为了得到比输入信号频率较高频率的驱动信号,上述计数器电路 21,在每个对向电极电压 V_{com} 反转的时间,复位计数器。对向电极电压 V_{com} 反转的时间,如上述实施例 1 所述,可以根据对向电极的驱动频率 f 算出。因此,重合电路 22a·22b 决定源极起动信号 SSP、源极时钟信号 SCK、门锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK 的各驱动信号的前沿和后沿的定时。具体地说,重合电路 22a 根据计数器电路 21 的计数值等,按照源极起动信号 SSP、源极时钟信号 SCK、门锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK 的各驱动信号的前沿定时,输出脉冲。重合电路 22b 根据计数器电路 21 的计数值等,按照源极起动信号 SSP、源极时钟信号 SCK、门锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK 的各驱动信号的后沿定时,输出脉冲。根据这里决定的定时(来自重合电路 22a·22b 的脉冲的输出定时),利用 JK 触发电路 23,生成源极起动信号 SSP、源极时钟信号 SCK、门锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK 的波形。

这样,根据高频率化的内部时钟信号和对向电极的驱动频率 f 生成各驱动信号,如图 8 所示,即可得到高频率化的驱动信号。也就是,本实施例与上述实施例 1 不同,输入到显示控制电路 24 的时钟信号 Clock 和水平同步信号 Hsync,未与对向电极驱动频率相配合高频率化。因此,即使计数器电路 21 计数上述时钟信号 Clock,根据水平同步信号 Hsync 复位计数,也不可能使 TG26 生成的驱动信号高频率化。

因此,本实施例中,如上所述,在 TG26 中设置内部振荡电路 20,利用该内部振荡电路 20,生成与对向电极驱动频率相配合高频率化的内部时钟信号。再根据由对向电极驱动频率算出的电压 V_{com} 反转的时间,决定驱动信号的前沿和后沿的定时。这样,利用 TG26,驱动信号高频率化,并且在对向电极和像素电极驱动的驱动期间输出驱动信号,在对向电极和像素电极不驱动的驱动停止期间停止输出。换言之, TG26 在驱动期间电位变动,在驱动停止期间输出电位为 0 的波形的驱动信号。

在这样生成的驱动信号中,源极起动信号 SSP、源极时钟信号 SCK、门锁信号 LS 输出到视频信号驱动电路 12,栅极起动信号 GSP、栅极时钟信号 GCK 输出到扫描信号线驱动电路 13。

另外,在输入到显示控制电路 24 的输入信号中,数据信号 DATA1,如图

8 所示,不仅在驱动期间而且在驱动停止期间也输入。然而,本实施例中,由于在 1V 期间设置了驱动期间和驱动停止期间,则即使按照数据信号 DATA1 输入到显示控制电路 24 的定时,将数据信号 DATA2 从显示控制电路 24 发送到视频信号线驱动电路 12,若对向电极不驱动,也不能对液晶单元充电。

5 因此,将输入的数据信号 DATA1 从输入控制电路 25 发送到第 1 显示存储器 28,暂时存储在第 1 显示存储器 28。然后,按照存储器控制电路 27 规定的定时,将第 1 显示存储器 28 存储的数据信号 DATA1 发送到第 2 显示存储器 29,存储在该第 2 显示存储器 29。此后,在下一个 1V 期间,RGB 的数据信号 DATA2 从第 2 显示存储器 29 输出到视频信号驱动电路 12。也就是,本实施例中,在与
10 数据信号 DATA1 输入的 1V 期间连续的下一个 1V 期间(图 8),输出数据信号 DATA2。因此,在数据信号 DATA1 的输入与数据信号 DATA2 的输出之间,产生 1V 期间的迟后。

这里,将数据信号 DATA1 从第 1 显示存储器 28 发送到第 2 显示存储器 29 的所定定时,并不特别限定 1V 期间(1 帧)的数据信号 DATA1 全部存储在第
15 1 存储器 28 之后。但是,为了避免在液晶面板 11 显示的图象延迟,最好在下一个 1V 期间的较早阶段,进行数据信号 DATA2 的写入。因此,最好在输入数据信号 DATA1 的 1V 期间内,进行从第 1 显示存储器 28 向第 2 显示存储器 29 的数据信号 DATA1 的传送。

在完成上述第 1·第 2 显示存储器 28·29 间的数据信号 DATA1 的传送时,
20 存储器控制电路 27 在垂直同步信号 Vsync 后沿的定时,开始由 TG26 内的内部振荡电路 20 生成的内部时钟信号的计数。接着,上述存储器控制电路 27 在每个对向电极的电压 Vcom 反转时间,复位内部时钟信号的计数。因此,决定了输出输入的数据信号 DATA1 的定时,也就是数据信号 DATA2 的前沿和后沿的定时,通过上述存储器控制电路 27 的控制,如图 8 所示,将数据信号 DATA2
25 输出到视频信号线驱动电路 12。这样,输出的上述数据信号 DATA2,根据高频率化的内部时钟信号和对向电极的驱动频率 f ,也就是,按照根据加在象素电极和对向电极的驱动电压的周期的周期,从第 2 显示存储器 29 输出。因此,数据信号 DATA2 如图 8 所示,为高频率。

此后,当驱动信号从上述显示控制部 24 输出到视频信号驱动电路 12 和扫描
30 信号线驱动电路 13 时,如上述实施例 1 所述,进行液晶单元的充电、电压保

持，在液晶面板 11 上显示图象。

这样，本实施例中，在显示控制部 24 内的 TG26 设置内部振荡电路 20，生成高频率内部时钟信号，根据该内部时钟信号和对向电极的驱动频率，生成驱动信号。因此，当输入具有与对向电极驱动频率不同频率的输入信号时，生成与对向电极驱动频率一致频率的驱动信号，如图 8 所示，在 1V 期间设置驱动期间和驱动停止期间，即可驱动液晶显示装置。在 1V 期间中的驱动期间，用高于人听觉范围的频率驱动对向电极，驱动液晶面板 11，可以防止噪音。并且，为了抵销由于高频率驱动液晶显示装置增大的电力消耗，在 1V 期间内设置了几

乎不消耗电力的驱动停止期间，可以避免液晶显示装置整体消耗电力的增大。

本实施例使用的第 1 显示存储器 28 和第 2 显示存储器 29 的容量，可以考虑液晶面板 11 的析象清晰度、数据信号 DATA1 的输入、数据信号 DATA2 的输出等，予以决定。本实施例中，由于将 1V 期间输入的数据信号暂时存储在各存储器，因此可以具有例如相当于 1V 期间显示的图象数据的容量以上的容量。各存储器的容量越少，越可以实现液晶显示装置的小型化，削减成本。

[实施例 3]

以下根据图 9 到图 10 说明本发明的其他实施例。为了说明方便，具有与上述实施例 1·2 的附图所示构件同样功能的构件，附与相同符号，省略其说明。

本实施例的液晶显示装置具有图 9 所示显示控制电路 34，代替上述实施例 2 已说明的液晶显示装置的显示控制电路 24（图 6）。图 9 是表示本实施例的液晶显示装置具有的显示控制电路 34 构成的方框图。

上述显示控制电路 34，如图 9 所示，为了进行用于驱动像素电极的驱动信号的生成等，具有输入控制电路 35、TG（定时信号振荡器（timing generator））36、存储器控制电路 37、显示存储器（存储部）38。

上述输入控制电路 35，进行将输入到显示控制电路 34 的输入信号发送到 TG36 或显示存储器 38 的控制。在该输入控制电路 35，输入作为输入信号的水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable、RGB 的数据信号 DATA1。上述输入控制电路 35，在这些输入信号中，将数据信号 DATA1 发送到显示存储器 38，将水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable 作为信号群 Dc 发送到 TG36。

上述 TG36 生成输入到显示存储器 38、视频信号线驱动电路 12、扫描信号

线驱动电路 13 的信号。上述 TG36 的详细构成与上述实施例 2 已说明的图 7 所示 TG26 相同，这里省略其说明。TG36 生成的驱动信号，如上述实施例 2 已说明的一样，输入到视频信号驱动电路 12 和扫描信号线驱动电路 13，同时输出到显示存储器 38 和存储器控制电路 37。

- 5 从输入控制电路 35 输入到 TG36 的信号群 Dc，经 TG36 发送到存储器控制电路 37。并且，在写入许可信号 Enable 为「High」期间，将时钟信号 Clock 从 TG36 输出到显示存储器 38。这样，与输入的数据信号 DATA1 同步，将该数据信号 DATA1 存储在显示存储器 38。

上述存储器控制电路 37，控制数据信号 DATA1 向显示存储器 38 的存储、
10 数据信号 DATA2 的读出。

上述显示存储器 38，存储从输入控制电路 35 发送的数据信号 DATA1，按规定定时将该数据信号 DATA1 作为数据信号 DATA2 读出，输出到视频信号线驱动电路 12。

具有上述构成的显示控制电路 34 的液晶显示装置，设置驱动期间和驱动停止期间进行视频信号向各液晶单元的写入，按照图 10 所示定时进行。图 10 是表示本发明的液晶显示装置 1V 期间驱动定时的驱动波形的波形图。

也就是，在图 6 所示显示控制电路 24 的输入控制电路 25，输入作为输入信号的水平同步信号 Hsync、垂直同步信号 Vsync、时钟信号 Clock、写入许可信号 Enable、RGB 的数据信号 DATA1。这时输入的上述输入信号，并未进行如
20 上述实施例 1 的高频率化。也就是，本实施例中，输入到显示控制电路 24 的输入信号，为了防止液晶显示装置的噪音，并未进行与高频率化的对向电极驱动频率的定时相配合的高频率化。

因此，本实施例中，与上述实施例 2 同样，与对向电极的驱动频率配合，在各液晶单元进行数据信号 DATA2 的写入，生成高频率化的驱动信号（源极起
25 动信号 SSP、源极时钟信号 SCK、闩锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK、数据信号 DATA2）。

这里，在 TG36，与在上述实施例 2 已说明的 TG26 进行的驱动信号生成一样，生成源极起动信号 SSP、源极时钟信号 SCK、闩锁信号 LS、栅极起动信号 GSP、栅极时钟信号 GCK。

30 另外，在输入到显示控制电路 34 的输入信号中，将数据信号 DATA1 从输

入控制电路 35 发送到显示存储器 38，并存储在该显示存储器 38。然后，存储器控制电路 37，从垂直同步信号 Vsync 的后沿定时开始，计数水平同步信号 Hsync，当达到规定计数的时刻，将显示存储器 38 存储的数据信号 DATA1 作为数据信号 DATA2 读出，并输出到视频信号线驱动电路 12。

5 这里，数据信号 DATA2 从显示存储器 38 的输出，与上述实施例 2 同样进行。也就是，存储器控制电路 37，开始由 TG36 内的内部振荡电路生成的内部时钟信号的计数。该内部时钟信号是上述实施例 2 已说明的内部时钟信号，具有较高于输入信号的时钟信号 Clock 的频率。接着，上述存储器控制电路 37，
10 在每个对向电极的电压 Vcom 反转的时间，通过复位内部时钟信号的计数，决定将输入的数据信号 DATA1 输出的定时，也就是数据信号 DATA2 的前沿和后沿的定时。这样，由于上述存储器控制电路 37 的控制，如图 10 所示，将数据信号 DATA2 输出到视频信号线驱动电路 12。输出的数据信号 DATA2，由于根据高频率化的内部时钟信号和对向电极的驱动频率 f ，从显示存储器 38 输出，如图 10 所示，为高频率。

15 然而，本实施例中，如图 10 所示，在上述数据信号 DATA2 输出到视频信号线驱动电路 12 期间，将数据信号 DATA1 输入到显示控制电路 35，顺序存储在显示存储器 38。因此，将在上述数据信号 DATA2 的输出中存储的数据信号 DATA1，也顺序作为数据信号 DATA2 输出到视频信号线驱动电路 12。也就是，
20 在显示存储器 38，一边进行数据信号 DATA1 的写入，一边进行数据信号 DATA2 的读出。这样，本实施例与上述实施例 2 不同，在同样的 1V 期间，可以将 1V 期间输入的数据信号 DATA1 作为数据信号 DATA2 输出。

这样，本实施例中，上述显示存储器 38，由于同时进行数据信号 DATA1 的输入和数据信号 DATA2 的输出，最好是双栅极存储器。这样，可以将 1V 期间初期存储的数据信号顺序读出，并作为数据信号 DATA2 输出。

25 如上所述，驱动信号从上述显示控制部 24 输出到视频信号线驱动电路 12 和扫描信号线驱动电路 13，如上述实施例 1 已说明的一样，进行液晶单元的充电、电压保持，在液晶面板 11 上显示图象。

本实施例的显示存储器 38 的容量，在上述定时，可以是能同时进行数据信号 DATA1 的输入和数据信号 DATA2 的输出的容量。也就是说，本实施例中，
30 可以在由于显示存储器 38 存储的数据信号 DATA1 顺序作为数据信号 DATA2

输出而产生的空闲容量，进行新的数据信号 DATA1 的写入。因此，如上述实施例 2 的第 1 · 第 2 显示存储器 28 · 29 一样，也可以不具有相当于 1V 期间显示的图象数据的容量以上的容量。

本发明并不限于上述各实施例，在权利要求所示范围内可以有各种变更，
5 关于将各个不同实施例公开的技术手段适当组合得到的实施例，也包含在本发明的技术范围内。

本发明的液晶显示装置的驱动方法是下述的方法，即，如以上所示，在 1 帧期间设置驱动对向电极的驱动期间和不驱动上述对向电极的驱动停止期间，在上述驱动期间，以与对向电极的驱动频率相同的频率，将上述图象数据输出
10 到驱动电路，在上述驱动停止期间，停止向驱动电路的图象数据输出。

本发明的液晶显示装置的驱动方法，在上述液晶显示装置的驱动方法中，上述输入数据具有与对向电极的驱动频率相同的频率，而且，可以配合上述驱动期间予以输入。

按照上述方法，输入到液晶显示装置的输入数据，与对向电极的驱动配合，
15 以同于对向电极驱动频率的频率输入。因此，若预先确定了输入数据的频率和输入的定时，则通过将输入数据输入到液晶显示装置，即可与对向电极的驱动配合，将图象数据输出到驱动电路。

本发明的液晶显示装置的驱动方法，其特征是：在上述液晶显示装置的驱动方法中，上述液晶显示装置具有存储输入数据的存储部，与上述驱动期间配合，
20 从上述存储部将图象数据输出到驱动电路。

按照上述方法，具有用于暂时存储输入数据的存储部。因此，根据输入到液晶显示装置的输入数据，生成所希望频率的图象数据，即可按照所希望的定时将图象数据输出到驱动电路。因此，输入数据输入时的频率和定时与图象数据输出时的频率和定时，如果相互不同时，可以按照所希望的频率和定时，
25 输出图象数据。

本发明的液晶显示装置的驱动方法，在上述液晶显示装置的驱动方法中，上述存储部具有至少 2 个存储部，在第 1 存储部存储规定量的输入数据后，将该输入数据传送到第 2 存储部，再将根据传送到上述第 2 存储部的输入数据生成的图象数据，与上述驱动期间配合，可以从该第 2 存储部输出到驱动电路。

30 按照上述方法，由于具有 2 个存储部，则可以一边在第 1 存储部存储输入

数据，一边在第2存储部将图象数据输出到驱动电路。

本发明的液晶显示装置的驱动方法，在上述液晶显示装置的驱动方法中，上述存储部在上述驱动期间，可以与输入数据的存储同时进行图象数据向驱动电路的输出。

5 按照上述方法，1个存储部可以同时进行输入数据的存储和图象数据的输出。因此，由于可以减少存储部的容量，可以实现液晶显示装置的小型化和成本的降低。

本发明的液晶显示装置，如上所述，上述显示控制部具有：在输入到该显示控制部的输入信号中，存储上述显示部显示的图象数据的存储部；与上述对
10 向电极的驱动频率配合，控制将上述图象数据从上述存储部输出到上述驱动电路的定时的存储部控制装置。

本发明的液晶显示装置，在上述液晶显示装置中，上述存储部可以具有：存储输入到上述显示控制部的规定量图象数据的第1存储部；将从上述第1存储部传送到的规定量图象数据，与上述对向电极的驱动频率配合输出到驱动电
15 路的第2存储部。

按照上述构成，由于具有2个存储部，则可以一边在第1存储部存储输入数据，一边在第2存储部将图象数据输出到驱动电路。

本发明的液晶显示装置，在上述液晶显示装置中，可以在输入到上述显示控制部的图象数据存储的同时，与上述对向电极的驱动频率配合，向驱动电
20 路进行图象数据的输出。

按照上述构成，1个存储部可以同时进行输入数据的存储和图象数据的输出。因此，由于能够减少存储部的容量，所以能实现液晶显示装置的小型化和成本的降低。

本发明的液晶显示装置，在上述液晶显示装置中，上述显示控制部还可以
25 具有：与上述对向电极的驱动频率配合，生成用于决定从上述存储部向驱动电路输出图象数据的定时的时钟信号的内部振荡电路。

按照上述构成，利用内部振荡电路生成的时钟信号，可以按照所希望的频率和所希望的定时，输出图象数据。因此，可以根据输入信号输入时的频率和定时，按照与对向电极的驱动频率配合的所希望频率和定时，将图象数据输出
30 到驱动电路。

本发明的液晶显示装置及其驱动方法、驱动装置，以及显示控制装置，可以适用于数字摄象机、专用计算机、液晶电视等的显示器。因此，能够提供一种不增大消耗电力、可以防止噪音的液晶显示装置。

发明详细说明中构成的具体实施例，已使本发明的技术内容非常明确，但
5 不应仅限于其具体实施例进行狭义的解释，在本发明的精神和以下记载的权利要求范围内，可以实施各种各样的变更。

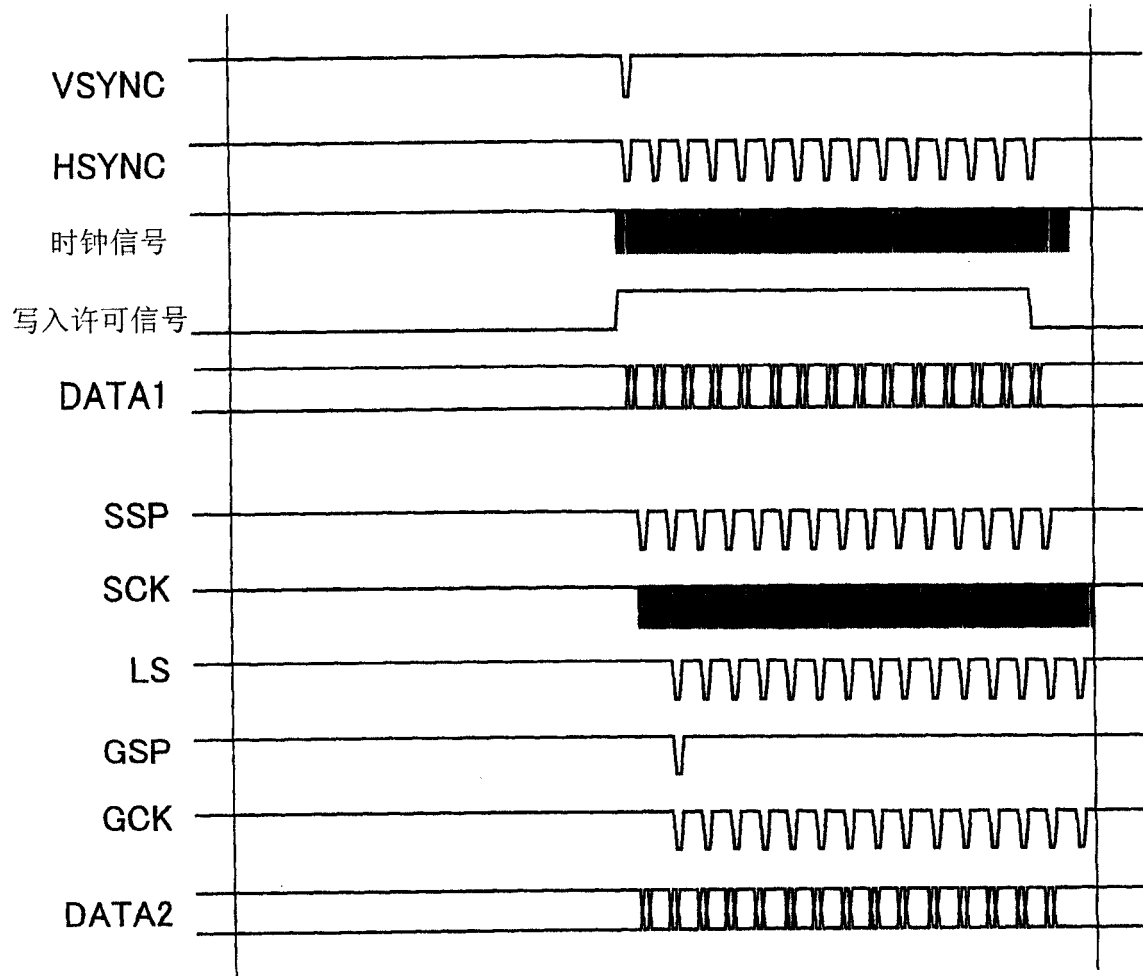


图 1

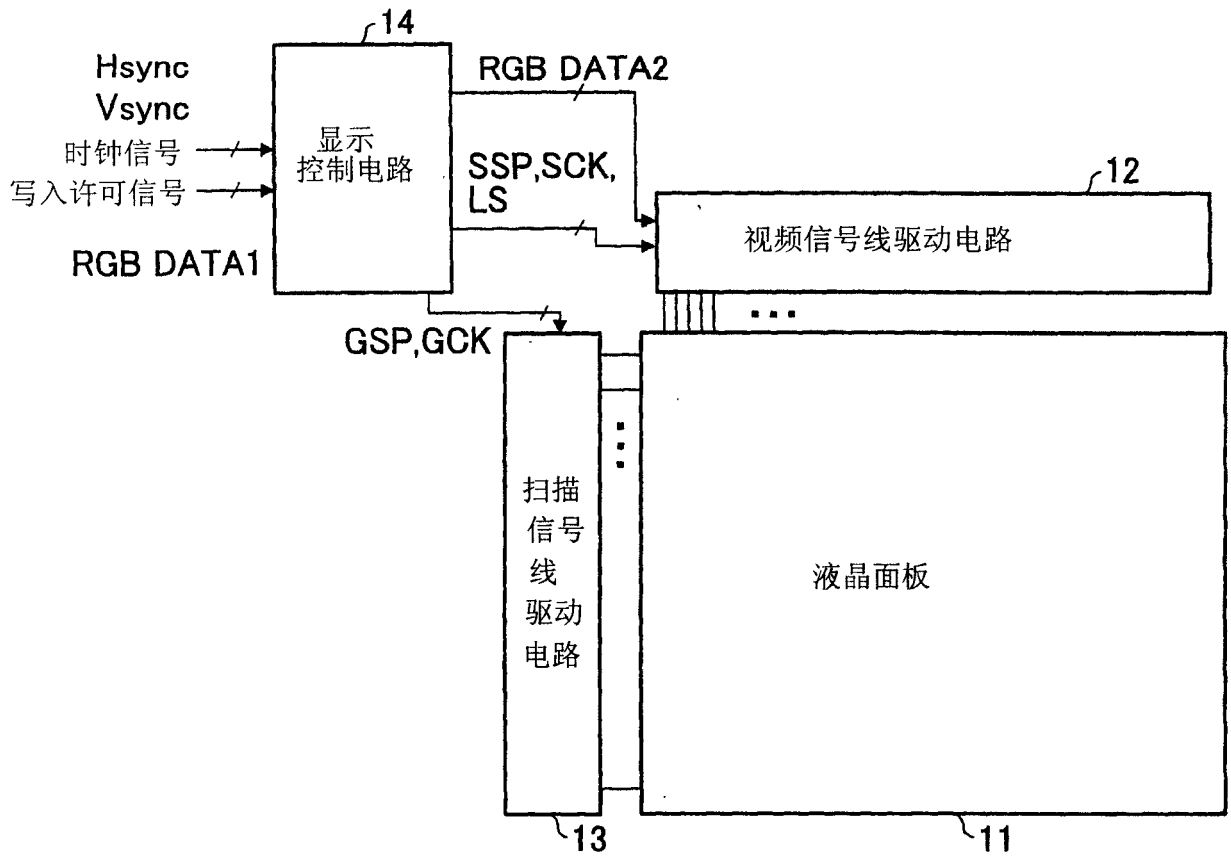


图 2

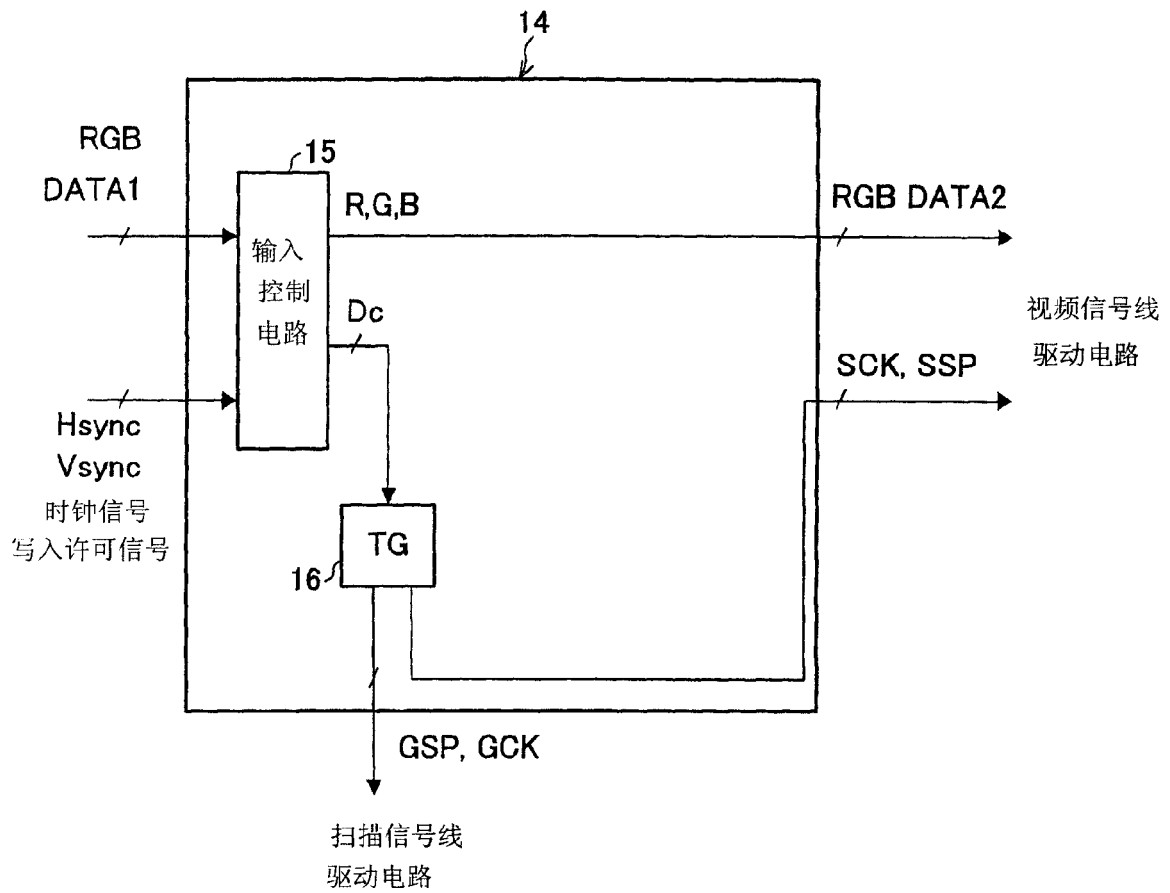


图 3

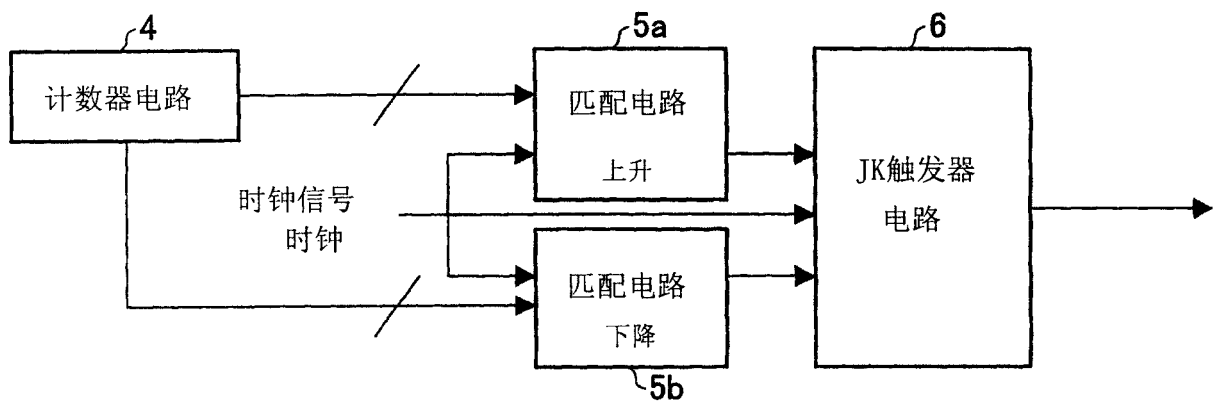


图 4

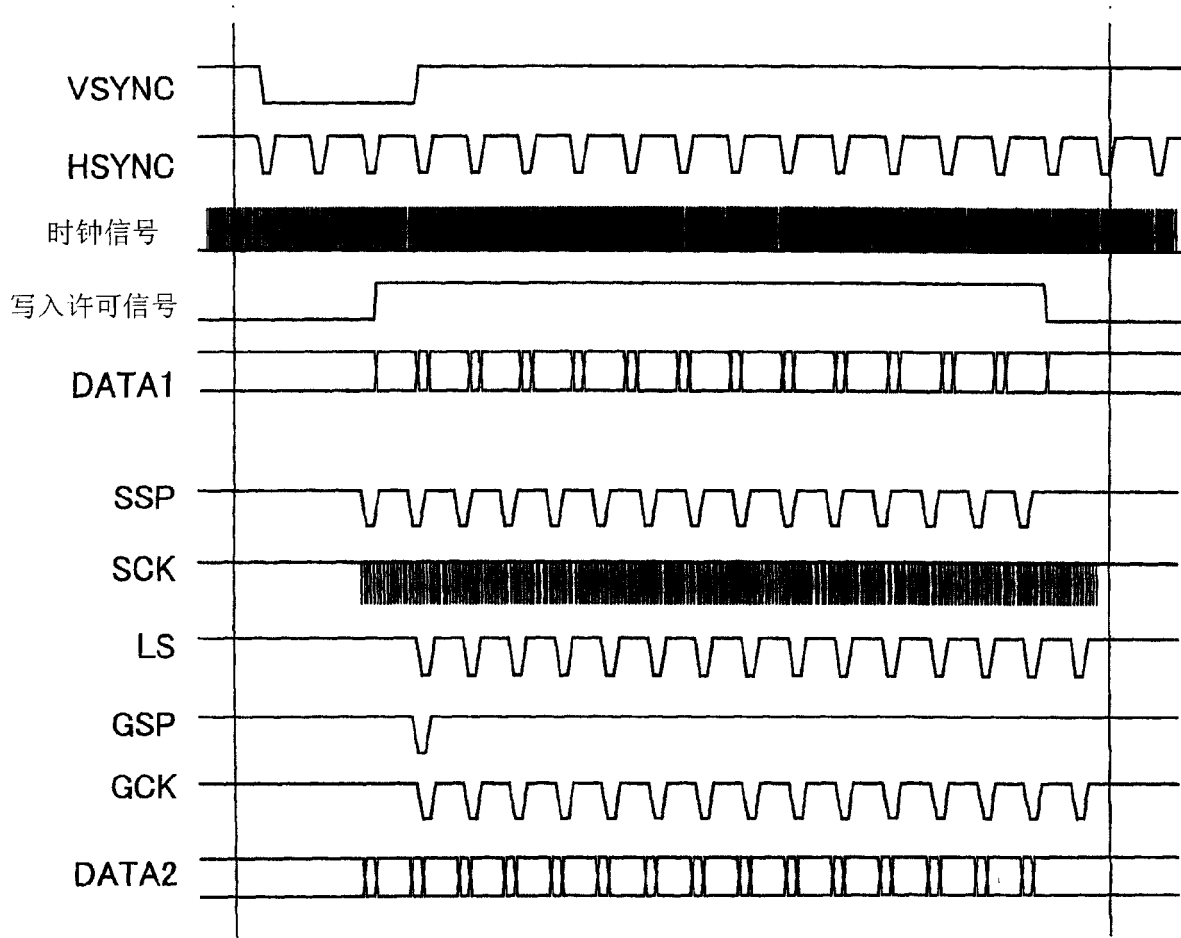


图 5

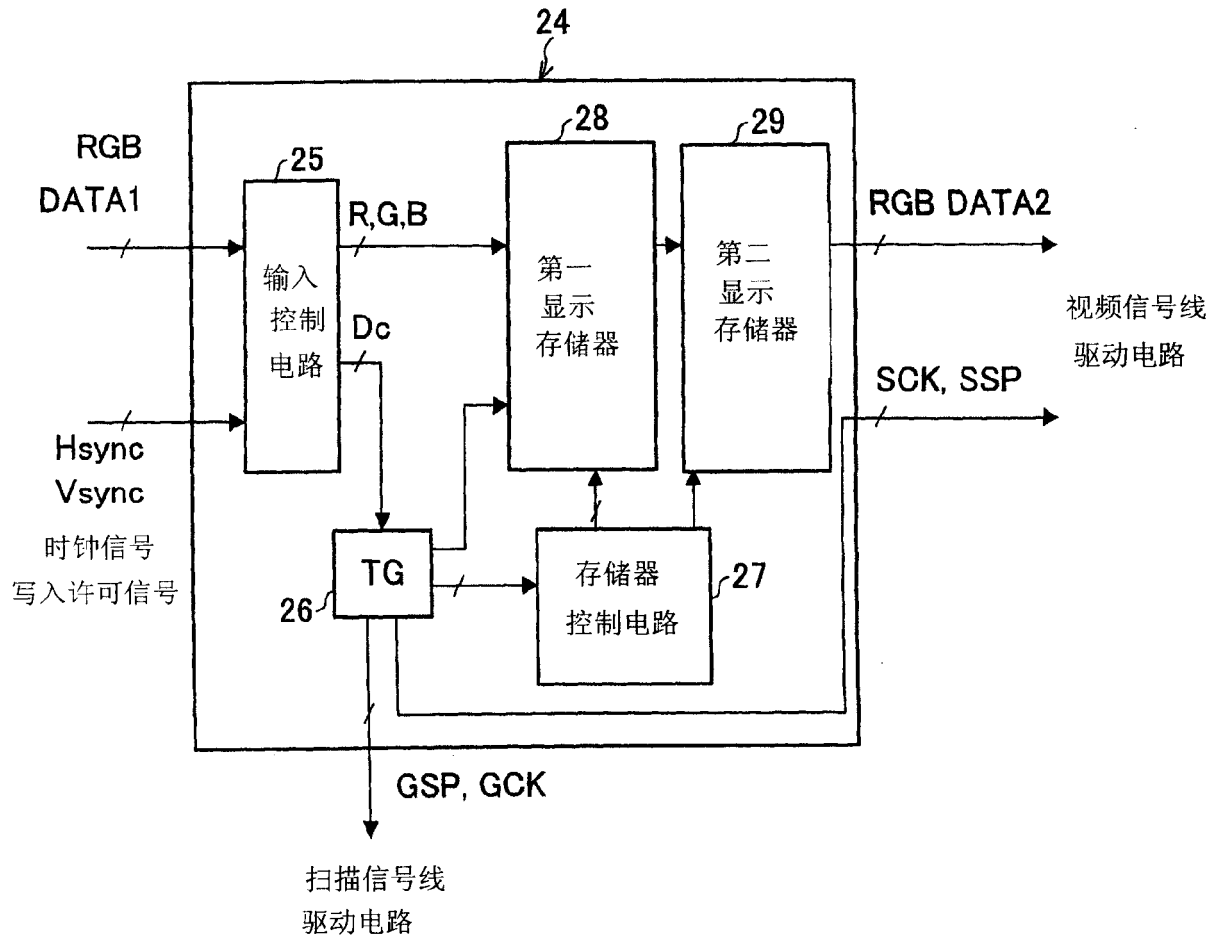


图 6

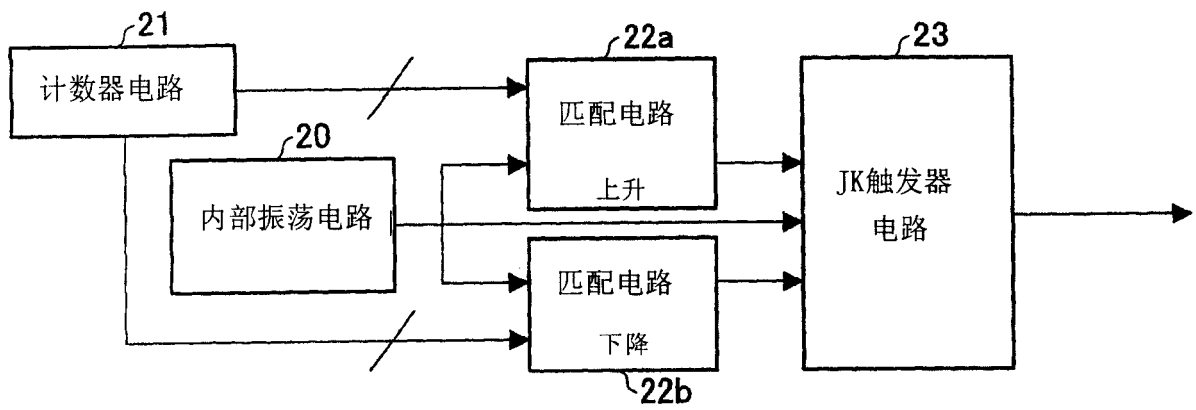


图 7

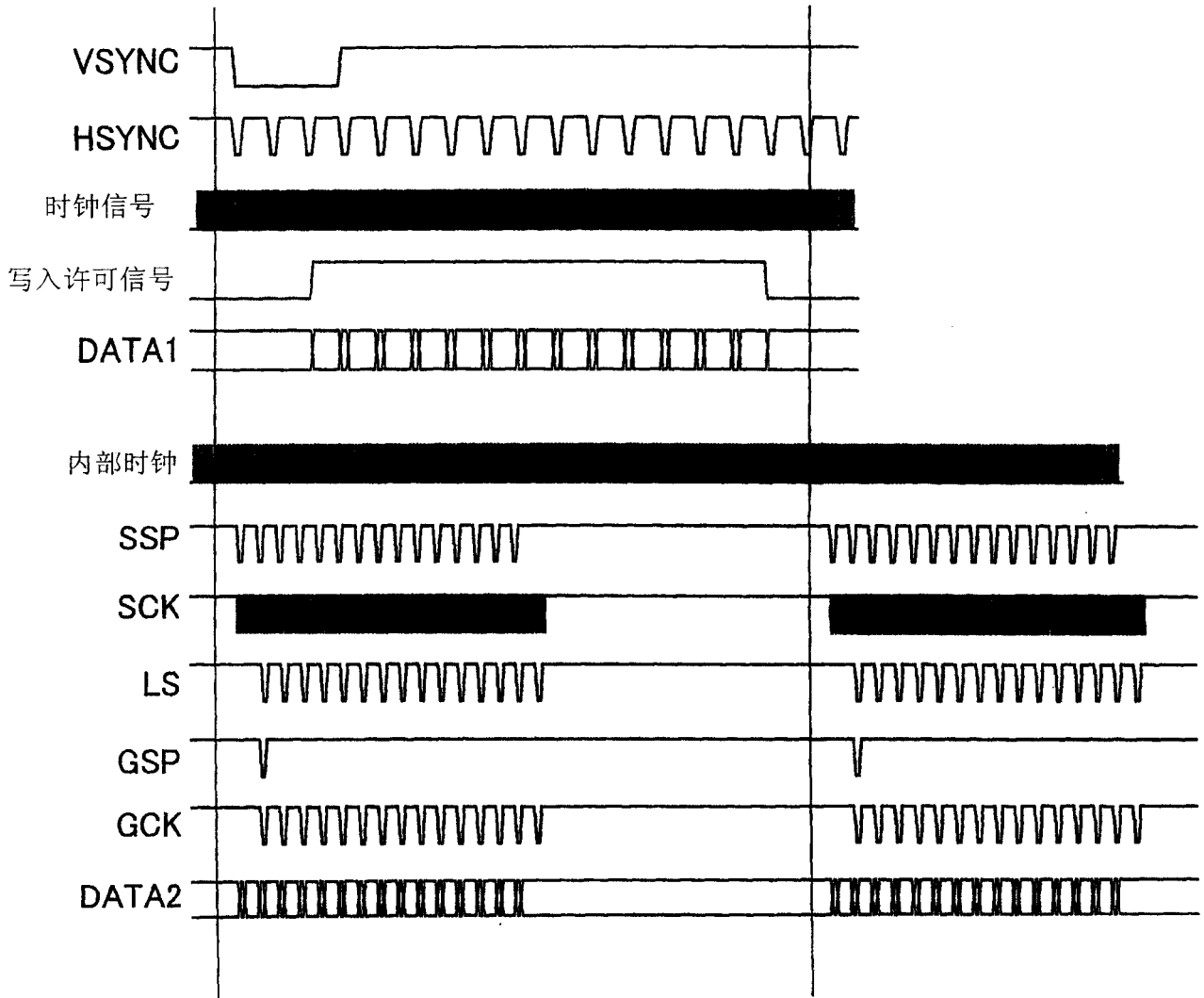


图 8

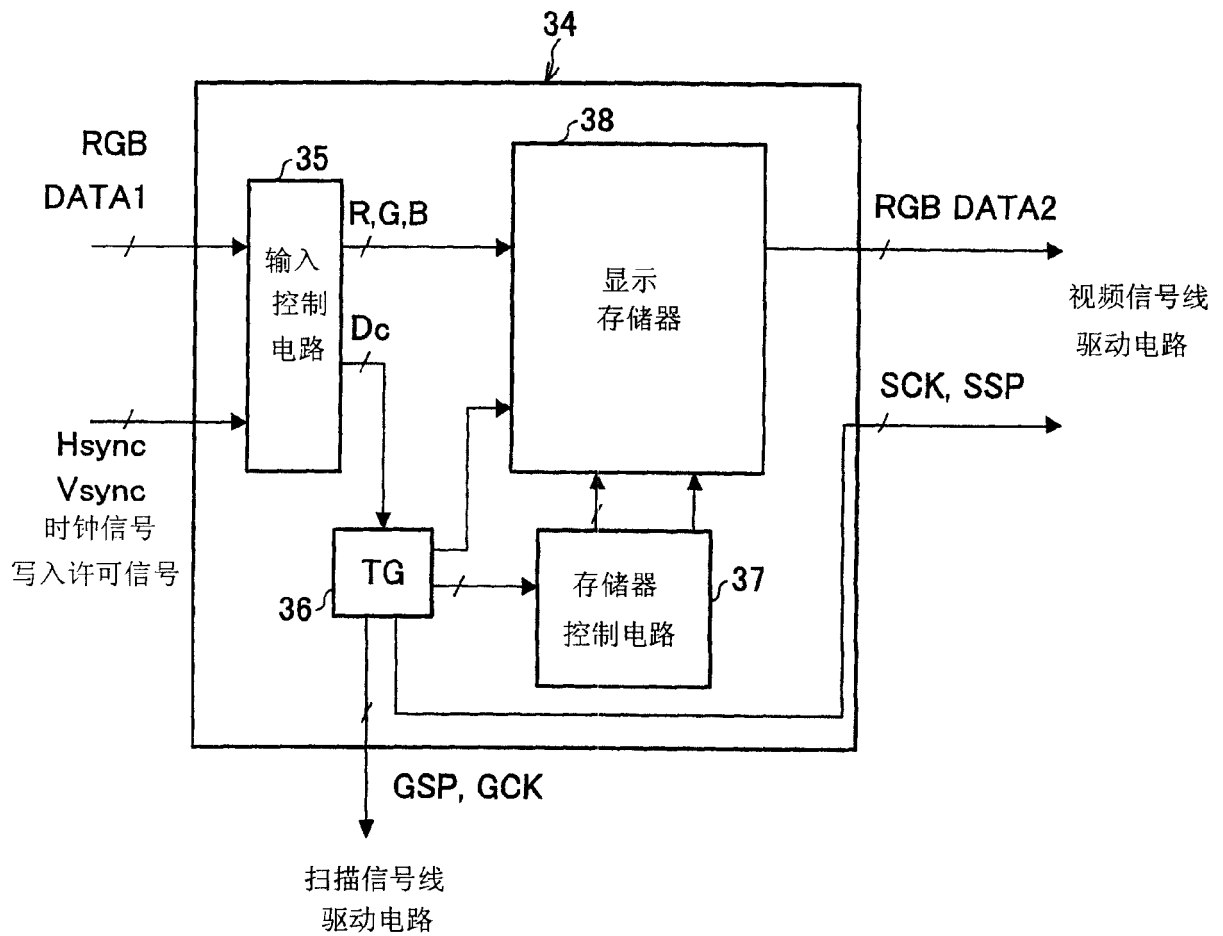


图 9

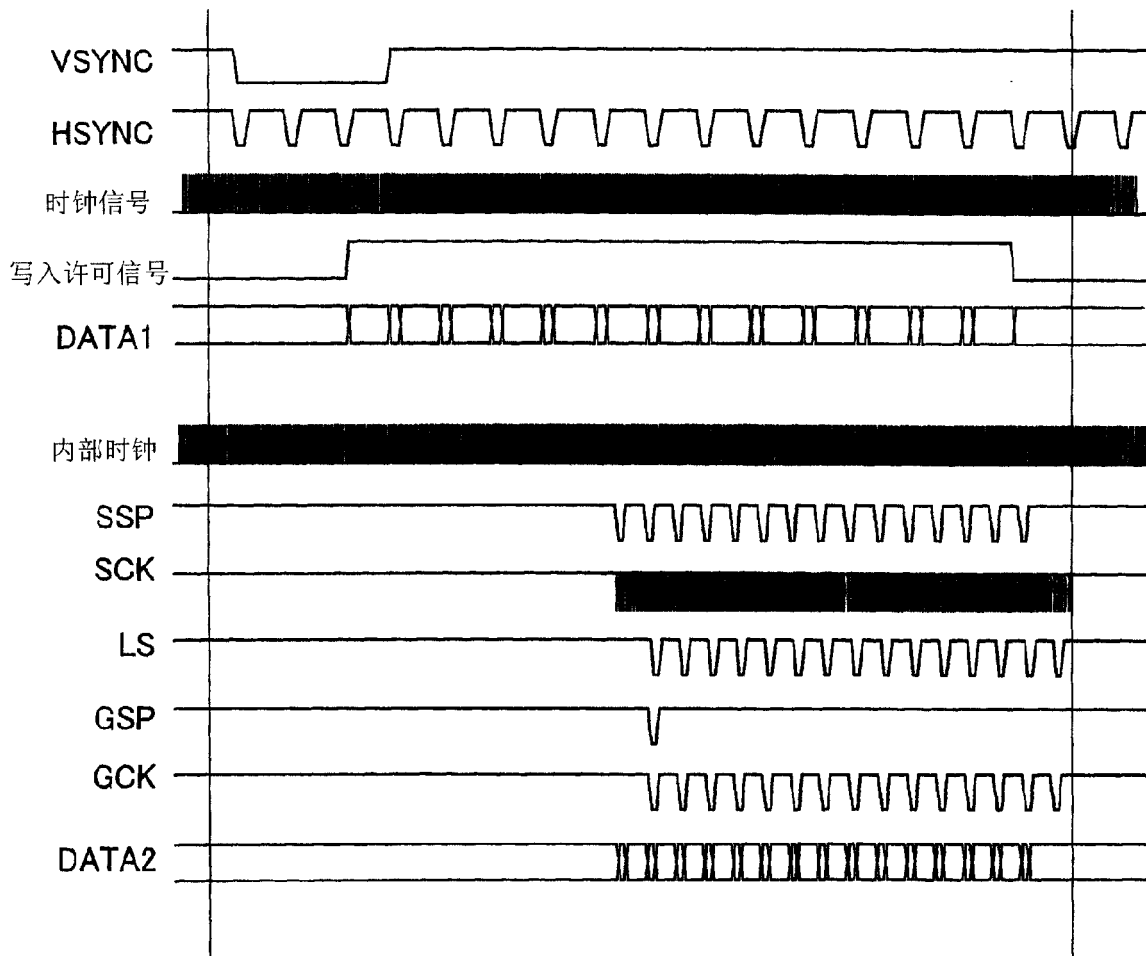


图 10

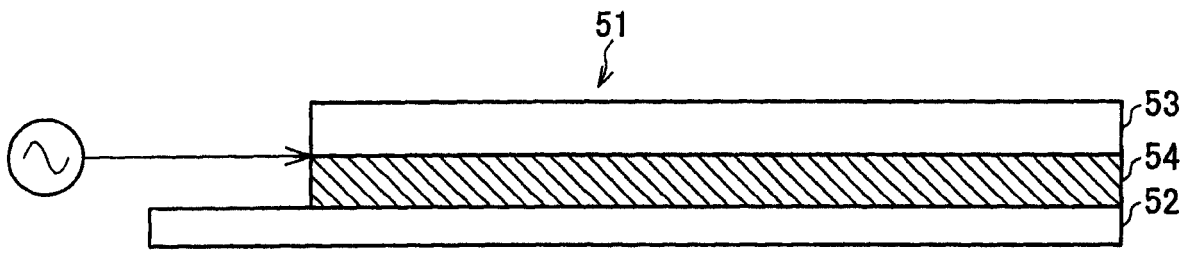


图 11

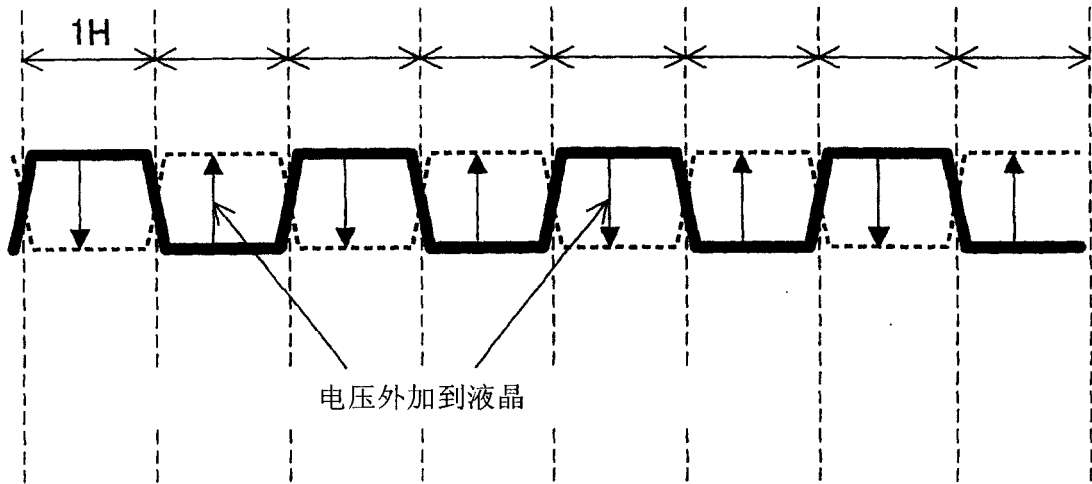


图 12

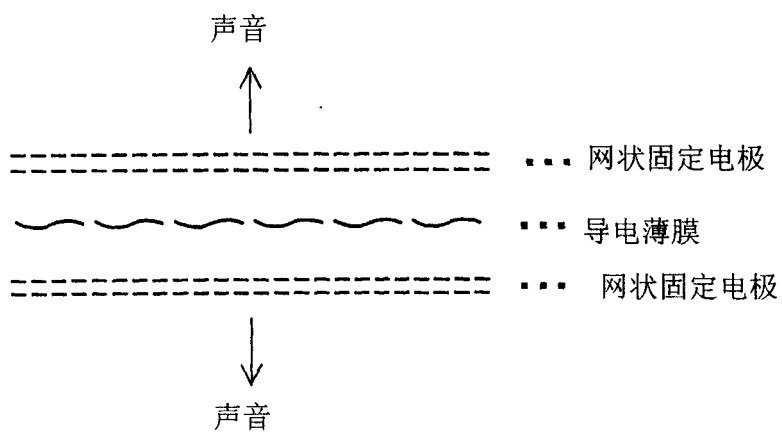


图 13

专利名称(译)	液晶显示装置及其驱动方法、驱动装置，以及显示控制装置		
公开(公告)号	CN1674082A	公开(公告)日	2005-09-28
申请号	CN200510071743.9	申请日	2005-02-18
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	稻田健		
发明人	稻田健		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G2310/06 G09G3/3611 G09G2310/02 G09F3/02 G09F3/10 G09F2003/0222		
优先权	2004042014 2004-02-18 JP		
其他公开文献	CN100466053C		
外部链接	Espacenet SIPO		

摘要(译)

一种驱动方法，当液晶显示装置驱动时，在1帧期间，设置驱动对向电极的驱动期间和不驱动对向电极的驱动停止期间。在驱动期间，按照与对向电极的驱动频率相同的频率，将数据信号输出到视频信号线驱动电路。在驱动停止期间，停止数据信号向视频信号线驱动电路的输出。因此，可以提供一种不增大消耗电力量、能减少杂音发生的液晶显示装置及其驱动方法。

