



[12] 发明专利申请公开说明书

[21] 申请号 02122868. X

[43] 公开日 2003 年 1 月 22 日

[11] 公开号 CN 1392529A

[22] 申请日 2002. 6. 17 [21] 申请号 02122868. X

[30] 优先权

[32] 2001. 6. 15 [33] *JP* [31] 2001 – 181678

[71] 申请人 精工爱普生株式会社

地址 日本东京

[72] 发明人 森田晶

[74] 专利代理机构 北京康信知识产权代理有限公司

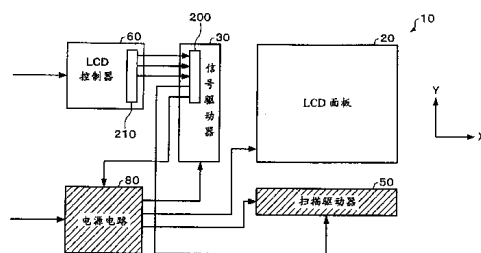
代理人 余 刚

权利要求书 5 页 说明书 28 页 附图 16 页

[54] 发明名称 线驱动电路,电光装置,及显示装置

[57] 摘要

本发明提供了一种通过减小工艺过程尺寸有效降低成本,并通过简化输出电压的重新配置有效缩短显示面板开发周期的线驱动电路,采用该线驱动电路的电光装置,以及显示装置。液晶装置 10 包括液晶显示器面板 20,信号驱动器 30,扫描驱动器 50,电源电路 80,它们由液晶显示器控制器 60 进行控制。信号驱动器 30 包括一个接口单元 200,用于把低压系统中的第一指定电压变换成高压系统中的第二指定电压。接口单元 200 中的接口电路由使用中压处理的器件组成。接口单元 200 接收由液晶显示器控制器 60 提供的低压信号(即,第一电压电平),转换成高压信号(即,第二电压电平),然后将电平转换电压信号提供给扫描驱动器 50 或电源电路 80。



ISSN 1008-4274

1. 一种线驱动电路，用于驱动一个电光装置中的一条第一线，所述电光装置具有由多条所述第一线及多条相互交叉的第二线确定的像素，所述线驱动电路包括：

一个输入端子，用于接收提供给驱动所述第二线的第二线驱动电路的第二信号，所述信号由用于控制所述电光装置的显示器的显示控制器提供；

一个电平转换电路，用于把所述第二信号转换为一个指定电压；以及

一个输出端子，用于把所述已转换电平的第二信号输出到所述第二线驱动电路。

2. 根据权利要求1所述的线驱动电路，其中，所述第一线是一条用于根据图像数据提供电压的信号线。

3. 根据权利要求1所述的线驱动电路，还包括：

多条选择线；

一个第一选择电路，用于将所述输入端子与由一个第一选择信号确定的所述多条选择线中的一条第一选择线选择性地连接起来；以及

一个第二选择电路，用于将所述输出端子与由一条第二选择信号确定的所述第一选择线选择性地连接起来。

4. 根据权利要求3所述的线驱动电路,还包括:

一个第一输出缓冲电路,用于将所述第一选择线的电压转换为一个第一参考高电压,并将所述转换过的第一参考高电压提供给所述输出端子;

一个第二输出缓冲电路,用于将所述第一选择线的电压转换为一个比所述第一参考高电压高很多的第二参考高电压,并将所述转换过的第二参考高电压提供给所述输出端子;

一个第一输入缓冲电路,用于接收在所述输入端子的所述第一参考高电压,并将所述第一参考高电压提供给所述第一选择线;

一个第二输入缓冲电路,用于将应用于所述输入端子的所述第二参考高电压转换为所述第一参考高电压,并将所述转换过的第一参考高电压提供给所述第一选择线;

其中,所述第一和第二输入缓冲电路和所述第一和第二输出缓冲电路分别响应各自的使能信号;以及

其中,所述各自的使能信号用于一致性地操作所述第一和第二输入缓冲电路中的一个及所述第一和第二输出缓冲电路中的一个是有用的。

5. 一个电光装置,包括:

由多条第一线及多条相互交叉的第二线确定的像素;

根据权利要求1所述的一个线驱动电路;以及

一个用于驱动所述第二线的第二线驱动电路。

6. 一个显示装置，包括：

一个电光装置，具有由多条第一线及多条相互交叉的第二线确定的像素；

根据权利要求 1 所述的一个线驱动电路；以及

一个用于驱动所述第二线的第二线驱动电路。

7. 一个线驱动电路，用于驱动一个电光装置的一条第一线，所述电光装置具有由多条所述第一线和多条相互交叉的第二线确定的像素，包括：

一个输入端子，用于接收提供给一个电源电路的电源信号，所述电源信号由一个用于控制所述电光装置的显示器的显示控制器提供；

一个用于将所述电源信号转换成一个指定电压的电平转换电路；以及

一个输出端子，用于把所述已变换电平的电源信号输出给所述电源电路。

8. 根据权利要求 7 所述的线驱动电路，其中，所述第一线是一条用于根据图像数据提供电压的信号线。

9. 根据权利要求 7 所述的线驱动电路，还包括：

多条选择线；

一个第一选择电路，用于将所述输入端子与由一个第一选择信号确定的所述多条选择线中的一条第一选择线选择性地连接起来；以及

一个第二选择电路，用于将所述输出端子与由一条第二选择信号确定的所述第一选择线选择性地连接起来。

10. 根据权利要求 9 所述的线驱动电路, 还包括:

一个第一输出缓冲电路, 用于将所述第一选择线的电压变换为一个第一参考高电压, 并将所述变换过的第一参考高电压提供给所述输出端子;

一个第二输出缓冲电路, 用于将所述第一选择线的电压变换为一个比所述第一参考高电压高很多的第二参考高电压, 并将所述变换过的第二参考高电压提供给所述输出端子;

一个第一输入缓冲电路, 用于接收在所述输入端子的所述第一参考高电压, 并将所述第一参考高电压提供给所述第一选择线;

一个第二输入缓冲电路, 用于将应用于所述输入端子的所述第二参考高电压变换为所述第一参考高电压, 并将所述变换过的第一参考高电压提供给所述第一选择线;

其中, 所述第一和第二输入缓冲电路和所述第一和第二输出缓冲电路分别响应各自的使能信号; 以及

其中, 所述各自的使能信号用于一致性地操作所述第一和第二输入缓冲电路中的一个及所述第一和第二输出缓冲电路中的一个是有用的。

11. 一个电光装置, 包括:

由多条第一线和多条相互交叉的第二线确定的像素;

根据权利要求 7 所述的一个线驱动电路;

一个用于驱动所述第二线的第二线驱动电路。

12. 一个显示装置，包括：

一个电光装置，具有由多条第一线和多条相互交叉的第二线确定的像素；

根据权利要求 7 所述的一个线驱动电路；以及

一个用于驱动所述第二线的第二线驱动电路。

线驱动电路，电光装置，及显示装置

技术领域

本发明涉及一种线驱动电路，以及使用该线驱动电路的电光装置和显示装置。

技术背景

在便携式电话等电子设备的显示部件上，使用诸如液晶显示器等显示面板，以降低电子设备的耗电量并减小电子设备的尺寸和重量。随着近年来便携式电话的普及，传送高内容容量的影像和静止图像成为可能，对于便携式电话和其它用来传送影像/图像内容的显示面板来说，高图像质量是必不可少的。

采用薄膜晶体管（简称 TFT）的有源矩阵型液晶显示面板是一种公知的用于实现这种电子设备的显示部件的高图像质量的液晶显示器。除此之外，还有采用有机场致发光元件（EL 元件）的有机场致发光面板。

在利用薄膜晶体管液晶的有源矩阵型液晶面板中，需要用高电压来驱动显示器，高电压的值取决于液晶材料及薄膜晶体管的负载大小。因此，用于驱动有源矩阵型液晶面板显示器的驱动电路（线驱动电路）和电源电路，必须用耐高压的工艺过程进行制造。

从而，即使装置的尺寸继续变小，因尺寸减小而带来的低成本的好处并不会在液晶面板驱动器的制造上体现出来。

发明内容

本发明的目的是解决上述技术问题。

本发明的目的是提供一种因应用小型化设计标准而降低成本的线驱动电路，以及提供一种使用这种线驱动电路的电光装置和显示装置。

为了实现上述目的，根据本发明的一个用于驱动电光装置的第一线的第一线驱动电路具有一个用于从显示控制器接收信号的输入端子，该电光装置优选具有由多条第一线和多条相互交叉的第二线确定的像素，该显示控制器用于控制该电光装置的显示器。该应用于输入端子的信号被提供给用于驱动第二线的第二线驱动电路。该第一线驱动器包括一个用于将应用于其输入端子的信号变换为指定电压的电平变换电路，还包括一个将变换为指定电压的信号输出给该第二线驱动电路的输出端子。

该电光装置可包括：扫描线1至N；相互交叉信号线1至M；连接到扫描线1至N和信号线1至M上的 $N \times M$ 个切换装置；以及连接到 $N \times M$ 个切换装置上的 $N \times M$ 个像素电极。该电光装置也可以是有机场致发光面板。

在显示控制器的控制下，该第一线驱动电路和该第二线驱动电路协作控制第一线和第二线确定的（也就是指定的）像素。根据本发明的该第一线驱动电路接收由显示控制器提供给该第二线驱动电路的信号，将这些信号变换为指定电压后提供给第二线驱动电路。因此，可以使用电路结构相对简单的低成本工艺过程制造的第一线驱动电路来中继需要由显示控制器（通用性强电路

结构复杂)提供给需要高驱动电压的第二线驱动电路的显示器驱动信号。因此,不必在显示控制器中提供为了直接把信号提供给第二线驱动电路所必需的耐高压接口电路。因此,可以通过缩小部件尺寸和使用最先进的低电压工艺过程降低成本。

本发明的另一个方面是一个用于驱动一电光装置的第一线的线驱动电路,该电光装置具有由多条第一线和多条相互交叉的第二线确定的像素,该线驱动电路包括:一个输入端子,提供给电源电路的信号从用来控制电光装置的显示器的显示控制器输入给该输入端子;一个电平变换电路,用于将输入端子的信号变换为指定电压;以及一个输出端子,用于将已变换为指定电压的信号输出给电源电路。

该电源电路除了能够提供高电压和低电压,而且还具有提供多值电压的功能,例如分级电压。

在此情况下,在显示控制器的控制下协作控制由第一线和第二线确定的像素的一个线驱动电路和电源电路。根据本发明的一个线驱动电路接收由显示控制器提供给电源电路的信号,将这些信号变换为指定电压后提供给电源电路。从而,可以使用电路结构相对简单和低成本的工艺过程制造的线驱动电路来中继需要由通用性强、电路结构复杂的显示控制器来提供给需要高驱动电压的电源电路的显示器驱动信号。因而,不必在显示控制器中提供为了直接把信号提供给电源电路所必需的耐高压接口电路。因此,通过缩小部件尺寸和使用最先进的低电压工艺过程降低了成本。

优选的是,该第一线是一条根据图像数据提供电压的信号线。

在此情况下，将要提供给该电路的信号由用于驱动信号线的信号驱动电路中继。从而可以降低用于控制信号驱动电路的显示控制器的成本。

更优选的是，本发明所述的线驱动电路还包括：多条选择线；一个第一选择电路，用于根据特定的第一选择信号，连接该输入端子和一条从多条选择线中选择出来的第一选择线；一个第二选择电路，用于根据特定的第二选择信号，连接该输出端子与该第一选择线。

从而，通过第一和第二选择电路和多条选择线中的一个将第一和第二端子组连接起来，可以以多种方式设定需要的输入端子及输出端子的组合。因此，可以通过线驱动电路需要的端子接收来自显示控制器的信号，并可以从需要的端子输出信号至下游供电连接。

更优选的是，该线驱动电路还包括：一个第一输出缓冲电路，用于将该第一选择线的电压变换成低压系统的电压并提供给该输出端子；一个第二输出缓冲电路，用于将该第一选择线的电压变换成高压系统的电压并提供给该输出端子；一个第一输入缓冲电路，用于将提供给该输入端子的低压系统的电压，在保持低压系统的电压不变的状态下提供给第一选择线；以及一个第二输入缓冲电路，用于将提供给该输入端子的高压系统的电压变换成低压系统的电压并提供给该第一选择线。该缓冲器被单独控制，使该第一和第二输入缓冲电路之一及该第一和第二输出缓冲电路之一在某一时刻处于操作模式，同时，其它的缓冲电路处于非操作模式。

在此情况下，这一个电路，用于将内部的低压系统的电压原封不动地作为低压系统的电压加以提供，或者变换成高压系统的电压，或者将外部低压系统或高压系统的电压作为内部低压系统

的电压，该电压能够通过该第一和第二输出缓冲器和第一和第二输入缓冲器设置在每一端子。所以，可以把任意端子作为一个输入端子或一个输出端子。因此，可用性得到显著提高。

根据本发明另一个方面的电光装置，包括：由多条第一线及多条相互交叉的第二线确定的像素；一个上述的线驱动电路；一个用于驱动该第二线的第二线驱动电路。

因此，本发明可以提供一个能够实现因采用小型化设计标准而降低显示控制器成本的电光装置。

根据本发明另一个方面的显示装置，包括一个电光装置，该电光装置具有由多条第一线及多条相互交叉的第二线确定的像素；一个上述的线驱动电路；一个用于驱动该第二线的第二线驱动电路。

因此，本发明可以提供一个能够实现因采用小型化设计标准而降低显示控制器成本的显示装置。

通过结合附图并参考下列说明和权利要求，本发明的其他目的和优点将变得显而易见和更容易理解。

附图简要说明

附图中的相同部分使用相同的参考标号。

图1是一个显示装置的基本结构的方框图，该显示装置包括根据本发明的一个优选实施例的一个线驱动电路；

图2示出了根据本发明优选实施例的显示装置的液晶显示器的驱动波形和其它信号的一个示例；

图 3 示出了液晶显示器装置中的各个半导体装置之间的连接关系的一个示例；

图 4 示出了根据本发明优选实施例的液晶显示装置的各个半导体装置之间的连接关系的一个示例；

图 5 示出了本实施例的信号驱动器的原理结构图；

图 6 示出了图 5 所示的信号驱动器的详细结构图；

图 7 是根据本发明的一个优选实施例的信号驱动器的输入/输出电路的布局的示意图；

图 8 示出了本发明的一个优选实施例的输入/输出电路结构的一个示例；

图 9 示出了本发明的一个优选实施例的低压 - 低压输出缓冲电路的电路结构的一个示例；

图 10 示出了本发明的一个优选实施例的低压 - 低压输入缓冲电路的电路结构的一个示例；

图 11 示出了本发明的一个优选实施例的低压 - 高压输出缓冲电路的电路结构的一个示例；

图 12 示出了本发明的一个优选实施例的高压 - 低压输入缓冲电路的电路结构的一个示例；

图 13 示出了本发明的一个优选实施例的控制电路的电路结构的一个示例；

图 14 示出了根据本发明的应用信号驱动器的液晶装置的基础结构图；

图 15 是有机场致发光面板中双晶体管式的像素电路的一个示例的电路图；以及

图 16 (A) 是有机场致发光面板中四晶体管式的像素电路的一个示例的电路图，以及

图 16 (B) 是四晶体管式的像素电路的显示控制定时图的一个示例的定时图。

具体实施方式

下面参照附图详细说明本发明的优选实施例。

1 显示装置

1.1 显示装置的结构

图 1 示出了包括根据本发明的实施例的线驱动电路的显示装置的基本结构。

根据本发明的显示装置的实施例的液晶装置 **10** 包括液晶显示器（简称为 LCD）面板 **20**，信号驱动器 **30**（信号驱动电路，线驱动电路，或者更具体地说，源驱动器），扫描驱动器 **50**（扫描驱动电路，或者更具体地说，门驱动器），液晶显示器控制器 **60**（广义地说，显示控制器），以及电源电路 **80**。

液晶显示器面板 **20**（广义地说，电光装置）例如在玻璃衬底上形成。在该玻璃衬底上配置沿 Y 方向排列并横贯 X 方向的多条扫描线（即，门线或第二线） $G_1 \sim G_N$ （图中只示出了 G_N ），其

中， N 为 2 以上的自然数，以及沿 X 方向排列横贯 Y 方向的信号线（即，源线或第一线） $S_1 \sim S_M$ （图中只示出了 S_M ）其中， M 为 2 以上的自然数。在每条扫描线和信号线的交叉点设置薄膜晶体管 22_{nm} （广义地说，切换装置）。例如，在每条扫描线 G_n （其中， $1 \leq n \leq N$ ， n 为自然数）与信号线 S_m （其中， $1 \leq m \leq M$ ， m 为自然数）的交叉点设置薄膜晶体管 22_{nm} 。

薄膜晶体管 22_{nm} 的栅极连接到扫描线 G_n 上。薄膜晶体管 22_{nm} 的源极，连接到信号线 S_m 上。薄膜晶体管 22_{nm} 的漏极连接到液晶电容 24_{nm} （广义地说，具有固有电容的液晶元件）的像素电极 26_{nm} 上。

液晶封入到像素电极 26_{nm} 和相对设置的电极 28_{nm} 之间的液晶显示器电容 24_{nm} 中，根据向这些电极之间施加电压，像素的光透射发生变化。

由电源电路 **80** 生成的相对设置电极电压 V_{com} 提供给相对设置电极 28_{nm} 。

信号驱动器 **30** 根据一个水平扫描单位的图像数据驱动液晶显示器面板 **20** 的信号线 $S_1 \sim S_m$ 。

更具体地说，信号驱动器 **30** 依次锁存串行输入的图像数据，生成一个水平扫描单位的图像数据。同时，信号驱动器 **30** 与水平同步信号同步，用基于该图像数据的驱动电压驱动各信号线。

扫描驱动器 **50** 在一个垂直扫描的期间内，与水平同步信号同步，依次扫描驱动液晶显示器面板 **20** 的扫描线 $G_1 \sim G_n$ 。

更具体地说，为扫描驱动器 **50** 具有对应于各扫描线的触发器，各触发器具有依次连接的位移寄存器。扫描驱动器 **50** 通过

依次将从液晶显示器控制器 **60** 提供的垂直同步信号位移，在一个垂直扫描期间内依次选择各扫描线。

液晶显示器控制器 **60** 根据由图中未示出的中央处理器（简称 CPU）等主机设定的内容，控制信号驱动器 **30**，扫描驱动器 **50** 及电源电路 **80**。更具体地说，液晶显示器控制器 **60** 向信号驱动器 **30** 及扫描驱动器 **50** 提供例如由操作模式设定及在内部生成的垂直同步信号及水平同步信号，向电源电路 **80** 提供相对设置电极电压 V_{com} 的极性反转定时。

电源电路 **80** 根据从外部提供的参考电压，生成液晶显示器面板 **20** 的液晶驱动所必需的电压电平，以及相对设置电极电压 V_{com} 。将这样的各种电压电平提供给信号驱动器 **30**，扫描驱动器 **50** 以及液晶显示器面板 **20**。施加相对设置电极电压 V_{com} 到与液晶显示器面板 **20** 的薄膜晶体管像素电极相对设置的一个相对设置电极。

这样构成的液晶装置 **10**，在液晶显示器控制器 **60** 的控制下，基于从外部提供的图像数据，与信号驱动器 **30**，扫描驱动器 **50** 及电源电路 **80**，共同驱动液晶显示器面板 **20** 显示图像。

值得注意的是，尽管图 1 示出了在液晶装置 **10** 中包括液晶显示器控制器 **60** 的情况，但也可以把液晶显示器控制器 **60** 设置在液晶装置 **10** 的外部。此外，液晶装置 **10** 中也可以包括液晶显示器控制器 **60** 和主机（即 CPU）。

1.2 液晶驱动波形

图 2 示出了上述结构的液晶装置 **10** 的液晶显示器面板 **20** 的驱动波形的一个示例。这里表示的是利用线反转驱动方式进行驱动的情况。

在液晶装置 10 中, 根据由液晶显示器控制器 60 生成的显示定时, 来控制信号驱动器 30, 扫描驱动器 50, 及电源电路 80。液晶显示器控制器 60 依次向信号驱动器 30 传送一个水平扫描单位的图像数据的同时, 还向其提供指示在内部生成的水平同步信号及反转驱动定时的极性反转信号 POL。此外, 液晶显示器控制器 60 向扫描驱动器 50 提供内部生成的垂直同步信号, 并且向电源电路 80 提供相对设置电极电压极性反转信号 VCOM。

结果, 信号驱动器 30 与水平同步信号同步, 根据每一水平扫描单位的图像数据驱动信号线。扫描驱动器 50 以垂直同步信号作为触发信号, 依次以驱动电压 V_g 驱动扫描线, 该扫描线连接到以阵列形式配置在液晶显示器面板 20 上的薄膜晶体管的栅极上。电源电路 80 一面将内部生成的相对设置电极电压 V_{com} 与相对设置电极电压极性反转信号 VCOM 同步进行极性反转, 一面将其提供给液晶显示器面板 20 的各相对设置电极。

在液晶电容器 24_{nm} 的相对设置电极上充以和连接到薄膜晶体管 22_{nm} 漏极上的像素电极的电压 V_{com} 相对应的电荷。当利用蓄积在液晶显示器电容器上的电荷所保持的像素电极电压 V_p 超过给定的阈值 VCL 时, 根据其电压电平, 像素的透射率随着该电压电平变化, 可以协调地进行显示。

2 本实施例的特征

液晶显示器装置的显示驱动所需的电压与其它各种半导体装置不同, 例如, 液晶显示器控制器 60, 信号驱动器 30, 扫描驱动器 50, 以及电源电路 80。

图 3 示出了液晶显示器装置中的各个半导体装置之间的连接关系的一个示例。

这里还标出了在各半导体装置之间传递的信号的首选电源电压电平值。

构成液晶装置 **100** 的液晶显示器面板 **120**，信号驱动器 **130**，扫描驱动器 **150**，液晶显示器控制器 **160**，和电源电路 **180** 分别与构成图 1 所示的液晶装置 **10** 的各部分具有相同的功能。

例如信号驱动器 **130**，由于其电路结构并不过分复杂，可以不采用最先进的设计标准，而是用可兼顾集成化及低成本两者的中压工艺过程（例如，0.35 微米工艺过程）来制造。

此外，扫描驱动器 **150** 由于其电路结构简单，所以不要求缩小到芯片级，扫描驱动器 **150** 由于用液晶材料与薄膜晶体管性能之间的关系所决定的高电压（例如 20 伏 ~ 50 伏）进行驱动，所以用高压工艺过程制造。

进而，由于电源电路 **180** 生成提供给扫描驱动器 **150** 的高电压，所以用高压的工艺过程制造。

液晶显示器控制器 **160**，由于其电路结构复杂，通用性强，所以，通过减小芯片的尺寸将其缩小，可以进一步降低成本。因此，液晶显示器控制器 **160** 用最先进的设计标准工艺过程制造（例如 0.18 微米工艺过程）。即，由于液晶显示器控制器利用低压工艺过程制造，所以它同时具有低压工艺过程用的接口电路以及高压工艺过程用的接口电路。

低压工艺过程用接口电路把用低压设计标准工艺过程的电源电平生成的信号提供给在中压工艺过程制造的信号驱动器 **130**。高压工艺过程用接口电路将变换成高压工艺过程用的电源电平提供给用高压工艺过程制造的扫描驱动器 **150** 及电源电路 **180**。

因此,液晶显示器控制 **160** 含有高压工艺过程用的接口电路。上述高压工艺过程用接口电路,随着设计标准微细化的进步,由于在设计标准中需要确保耐压的物理极限值,所以不能缩小集成电路内的面积。从而,不能充分享受因设计标准减小而降低成本的优点。

但是,在根据本发明的液晶装置 **10** 中,把由低压工艺过程制造的液晶显示器控制器 **60** 提供的信号群供给在高压工艺过程制造的扫描驱动器 **50** 及电源电路 **80**,该信号群再通过用中压工艺过程制造度信号驱动器 **30**,然后提供给扫描驱动器 **50** 及电源电路 **80**。

图 4 示出了构成本发明的该实施例的液晶装置的各半导体装置之间的连接关系的一个示例。

因而,根据本发明的实施例的信号驱动器 **30** 包括接口单元 **200**,该接口单元包括用中压工艺过程将低压系统的电压变成高压系统的电压的接口电路,并接收从液晶显示器控制器 **60** 提供的低压系统的信号群,在将其变换成高压系统的高电压后,提供给扫描驱动器 **50** 或电源电路 **80**。

这样,由于液晶显示器控制器 **60** 的接口单元 **210** 不必设置用于驱动高电压的接口电路,所以,伴随着工艺过程的微细化,可缩小复杂结构的电路,以降低成本。

2.1 本实施例的原理性结构

图 5 示出了根据本发明的信号驱动器 **30** 的原理性结构。

信号驱动器 **30** 具有输入/输出电路 $300_1 \sim 300_P$ (其中, P 为自然数), 并对应于输入/输出电路 300_i (其中, $1 \leq i \leq P$, i 为自然数) 具有输入端子 310_i 和输出端子 320_i 。

输入/输出电路 300_i 包含把低压系统的电压变换成高压系统的电压的电平变换电路 302_i (电平变换电路简称为 L/S。)。

电平变换电路 302_i 将从输入端子 310_i 输入的低压系统的信号的电压变换成高压系统的电压, 提供给输出端子 320_i 。从而, 把输入端子 $310_1 \sim 310_P$ 连接到用低压工艺过程制造的液晶显示器控制器 **60** 上, 将输出端子 $320_1 \sim 320_P$ 连接到用高压工艺过程制造的扫描驱动器 **50** 及电源电路 **80** 中的任意一个上, 因此, 可借助液晶显示器控制器 **60** 的微细化降低成本。

3 本实施例的信号驱动器 (线驱动电路)

下面对这种信号驱动器 **30** (线驱动电路) 进行具体地说明。

图 6 示出了根据本实施例的信号驱动器 **30** 的基本结构。

信号驱动器 **30** 具有对应于半导体装置的各端子设置的输入输出衬垫 $400_1 \sim 400_Q$ (Q 为自然数)。

信号驱动器 **30** 对应于每一个输入/输出衬垫 $400_1 \sim 400_Q$ 还具有输入/输出电路 410_j (其中, $1 \leq j \leq Q$, j 为自然数)。输入/输出电路 $410_1 \sim 410_Q$ 通常连接到一条或多条选择线 **430** 上。值得注意的是, 在该示例中选择线 **430** 为 16 条。

每一个输入/输出电路 410_j 具有多个可选择性使能的输入缓冲电路和输出缓冲电路, 该输入缓冲电路和输出缓冲电路根据输入/输出选择信号实现作为输入电路或输出电路的功能。例如, 当把输入/输出电路 410_1 作为输入电路, 输入/输出电路 410_Q 作为输

出电路进行设定时, 经由选择线 430 中特定的一条 (在本示例中为第一选择线), 将应用到输入/输出衬垫 400₁ 的信号输入到输入/输出电路 410₁。这时, 来自信号驱动器 30 的高压或低压侧的将应用到输入/输出衬垫 400₁ ~ 400_Q 的高压系统或低压系统的信号变换成适当的电压电平。

输入/输出电路 410_Q 的输入/输出衬垫 400_Q 由选择电路 (424_j 如图 7 所示和下面所述) 电连接到第一选择线。这时经由第一选择线传送的信号被适当地变换成高压系统或低压系统的电压电平。

因此, 可以将应用到所选择的输入端子的一个第一电压电平变换成适合在所选择的输出端子输出的第二电压电平。

图 7 示出了任一个上述输入/输出电路 410_j 布局的示意图。

每一个输入/输出电路 410_j (其中, $1 \leq j \leq Q$) 包括: 与输入/输出衬垫 400_j 电连接的 LV - LV (低压 - 低压) 缓冲电路 412_j, LV - HV (低压 - 高压) 缓冲电路 418_j, 选择电路 424_j, 门阵列 426_j (简称为 G/A) 电路。其中, LV 表示低压, HV 表示高压。

低压 - 低压缓冲电路 412_j 包括低压 - 低压输出缓冲电路 414_j 和低压 - 低压输入缓冲电路 416_j。

低压 - 低压输出缓冲电路 414_j (第一输出缓冲电路) 是将低压系统的低压信号用连接到低压系统的电源电压电平上的缓冲电路加以缓冲, 并输出到输入/输出衬垫 400_j 上。

低压 - 低压输入缓冲电路 416_j (第一输入缓冲电路) 是将中间经由输入/输出衬垫 400_j 输入的低压系统的信号电压用连接到低压系统的电源电压电平上的缓冲电路加以缓冲, 并输出到所选电路 424_j 上。

低压 - 高压缓冲电路 418_j 包括低压 - 高压输出缓冲电路 420_j 以及高压 - 低压输入缓冲电路 422_j。

低压 - 高压输出缓冲电路 420_j (第二输出缓冲电路) 是把低压系统的信号电压变换成高压系统的信号电压输出到输入/输出衬垫 400_j 上。

高压 - 低压输入缓冲电路 422_j (第二输入缓冲电路) 是将中间经过输入/输出衬垫 400_j 输入的高压系统的信号电压用连接到低压系统到电源电压电平上的缓冲电路加以缓冲输出到选择电路 424_j 上。

选择电路 424_j 是把低压 - 低压输出缓冲电路 414_j, 低压 - 低压输入缓冲电路 416_j, 低压 - 高压输出缓冲电路 420_j, 高压 - 低压输入缓冲电路 422_j 之一连接到选择线 **430** 中的任何一条上。

门阵列电路 426_j 是一个逻辑电路, 用来生成对低压 - 低压输出缓冲电路 414_j, 低压 - 低压输入缓冲电路 416_j, 低压 - 高压输出缓冲电路 420_j, 高压 - 低压输入缓冲电路 422_j 之一独立操作控制用的控制信号, 并用来生成用于选择电路 424_j 的选择信号。

输入/输出电路 410_j 利用门阵列电路 426_j 唯一地仅控制下述电路中的任何一个: 低压 - 低压输出缓冲电路 414_j, 低压 - 低压输入缓冲电路 416_j, 低压 - 高压输出缓冲电路 420_j, 高压 - 低压输入缓冲电路 422_j。即, 未被选中的输入缓冲电路及输出缓冲电路至少将其输出控制在高阻抗状态。被选中的输入缓冲电路或输出缓冲电路通过门阵列电路 426_j 电连接到一条选择线。该被选中的选择线经由其它的输入/输出电路电连接到输入/输出衬垫上。

因而, 通过任意选择特定的输入/输出电路与输入/输出衬垫, 经由选择线, 将这些被选中的输入/输出电路进行电连接, 可以在

所需的输入和输出端子之间变换低压系统或高压系统信号的电压并将其输出。

值得注意的是，如图 7 所示，也可以沿着 A - A 线，B - B 线，C - C 线中的任何一条，例如，将铝蒸气淀积生成的输入/输出衬垫 400_j 切断，形成相互电隔离的衬垫，使得在输入/输出电路 410_j 内具有低压系统及高压系统信号接口的功能。

图 8 示出了输入/输出电路 410_j 电路结构的一个示例。

输入/输出衬垫 400_j 与低压 - 低压输出缓冲电路 414_j 的输出端子，低压 - 低压输入缓冲电路 416_j 的输入端子，低压 - 高压输出缓冲电路 420_j 的输出端子，高压 - 低压输入缓冲电路 422_j 的输入端子电连接。

低压 - 低压输出缓冲电路 414_j 的输入端子，低压 - 低压输入缓冲电路 416_j 的输出端子，低压 - 高压输出缓冲电路 420_j 的输入端子，高压 - 低压输入缓冲电路 422_j 的输出端子与作为开关电路 SWA 的一端的节点 ND 电连接。

开关电路 SWA 的另一端经由包括选择开关 SW1 ~ SW16 的选择电路 424_j 与选择线 SL1 ~ SL16 连接。

唯一地控制任一个缓冲电路的控制信号 SB1 ~ SB4。开关控制信号 SA 控制开关电路 SWA 的开关。选择信号 SEL1 ~ SEL16 用于任意地选择选择开关 SW1 ~ SW16。这些选择信号由控制电路 440_j 生成。该控制电路 440_j，如图 7 所示，由门阵列构成。控制电路 440_j 根据由图中未示出的主机设定的内容生成控制信号 SB1 ~ SB4 和选择信号 SEL1 ~ SEL16。

通过开关电路 SWA 使各缓冲电路及选择开关 SW1 ~ SW16 断电,减轻低压 - 低压输入缓冲电路 416_j 以及高压 - 低压输入缓冲电路 422_j 的输出负载。因此,可以达到低压 - 低压输入缓冲电路 416_j 和高压 - 低压输入缓冲电路 422_j 的小型化。

此外,在本实施例中,低压 - 低压输出缓冲电路 414_j, 低压 - 低压输入缓冲电路 416_j, 低压 - 高压输出缓冲电路 420_j, 高压 - 低压输入缓冲电路 422_j 可以同时利用控制信号 SB1 ~ SB4 及从控制电路 440_j 提供的反转控制信号 INV1 ~ INV4, 将输入的信号的逻辑电平反转(反转相位)加以输出。

下面对各缓冲电路的具体结构进行说明。

这里,令低压系统的电源电压为 VCC, 高压系统的电源电压为 VDD, 接地电平为 VSS。此外,例如,控制信号 CONT 的反转信号表示为 XCONT。

图 9 示出了低压 - 低压输出缓冲电路 414_j 的电路结构的一个示例。

低压 - 低压输出缓冲电路 414_j 包括有:反转电路 500_j 和 504_j, 多路复用电路 502_j, 电平变换器 506_j (简称为 LS), 以及变换电路 508_j。多路复用电路 502_j 负责控制信号 INV 及其反转信号 XINV, 以选择性地将信号 ND 的反转或非反转形式传递给反转电路 504_j。反转电路 500_j 和多路复用电路 502_j 共同组成一个 XOR (异或) 逻辑门电路, 该逻辑门电路负责输入信号 INV 和 ND 并向反转电路 504_j 的输入端输出信号 INV 和 ND 的异或结果。

电平变换器 506_j 及变换电路 508_j 由高压晶体管构成。反转电路 500_j 和 504_j 以及多路复用电路 502_j 由低压晶体管构成。高压晶体

管比低压晶体管的氧化膜厚以提高其耐压性能。因此，高压晶体管的设计标准应当比低压晶体管大，电路面积也相应增加。

电平变换器 506_j 在其一个输出端上输出一个高压电平，该高压电平是由控制信号 SB1 及其反转信号 XSB1 的逻辑电平决定的。电平变换器 506_j 的输出控制变换电路 508_j 的开/关状态。

输入节点 ND 连接到反转电路 500_j 的输入节点上。

反转电路 500_j 的输入节点及输出节点连接到多路复用电路 502_j 上。多路复用电路 502_j 和反转电路 500_j 共同组成一个异或逻辑电路，并且得到反转控制信号 INV1 与输入节点 ND 的逻辑电平的异或结果并将结果提供给反转电路 504_j 的输入节点。

反转电路 504_j 的输出节点选择性地经由变换电路 508_j 连接到输入/输出衬垫 400_j 上。

低压 - 低压输出缓冲电路 414_j 能够有选择地根据反转控制信号 INV1 将输入节点 ND 的逻辑电平进行反转。该低压 - 低压输出缓冲电路的输出节点经由高压变换电路 508_j 连接到输入/输出衬垫 400_j 上。错误地向输入/输出衬垫 400_j 提供高压电平而导致损坏低压晶体管的情况得以避免，从而保持其可靠性。此外，由于可借助反转控制信号 INV1 任意地进行逻辑电平的反转，所以可避免因外部接口规格的变化而改变设计，从而缩短开发周期。

图 10 示出了低压 - 低压输入缓冲电路 416_j 的电路结构的一个示例。

低压 - 低压输入缓冲电路 416_j 包括电平变换器 520_j, 变换电路 522_j, 反转电路 524_j, 以及多路复用电路 526_j。反转电路 524_j 以及多路复用电路 526_j 共同组成一个异或逻辑电路。

电平变换器 520_j 及变换电路 522_j 由高压晶体管构成。反转电路 524_j 和多路复用电路 526_j 由低压晶体管构成。

电平变换器 520_j 在其一个输出端上输出一个高压电平, 该高压电平由控制信号 SB2 及其反转信号 XSB2 的逻辑电平决定。电平变换器 520_j 的输出控制变换电路 522_j 的开/关状态。

输入/输出衬垫 400_j 经由变换电路 522_j 连接到由低压晶体管构成的反转电路 524_j 上。

值得注意的是, 反转电路 524_j 的输入节点与接地电平 VSS 之间连接有 n 型晶体管 528_j。向 n 型晶体管 528_j 的栅极上提供控制信号 SB2 的反转信号 XSB2。因此, 由于反转信号 XSB2 “高” 时, 低压 - 低压缓冲电路 416_j 处于非选择状态, 经由 n 型晶体管 528_j 可以把反转电路 524_j 的输入节点的电压固定到接地电平 VSS 上, 降低处于非选择状态的反转电路 524_j 的贯穿电流。

反转电路 524_j 的输入节点及输出节点连接到多路复用电路 526_j 上。多路复用电路 526_j 和反转电路 524_j 共同组成一个异或逻辑电路, 并且得到反转控制信号 INV2 与反转电路 524_j 的输入节点的逻辑电平的异或结果, 该结果决定接点 ND 的逻辑电平。

多路复用电路 526_j 经由 p 型晶体管 530_j 与低压电源电压 VCC 连接, 并经由 n 型晶体管 532_j 与接地电平 VSS 连接。向 p 型晶体管 530_j 的栅极提供反转控制信号 XSB2, 而向 n 型晶体管 532_j 栅极提供控制信号 SB2。

因此，当低压 - 低压输入缓冲电路 416_j 处于选择状态时，节点 ND 输出上述异或运算的结果，当其处于非选择状态时，节点 ND 处于高阻抗状态。

低压 - 低压输入缓冲电路 416_j 通过高压变换电路 522_j 接收来自输入/输出衬垫 400_j 的信号，通过多路复用电路 526_j 和反转电路 524_j 任意进行逻辑电平的反转。结果，即使错误地向输入/输出衬垫 400_j 提供了高压（VDD 为高压参考电压），也无损于可靠性，仍可将低压提供给节点 ND（VCC 为低压参考电压）。此外，由于可借助反转控制信号 INV2 任意地进行逻辑电平的反转，所以可避免因外部接口规格的变化而改变设计并且可以缩短开发周期。

图 11 示出了低压 - 高压输出缓冲电路 420_j 的电路结构的一个示例。

低压 - 高压输出缓冲电路 420_j 包括反转电路 540_j 和 544_j，多路复用电路 542_j，与非门电路 546_j，反转电路 548_j 和 552_j，电平转换器 550_j，或非门电路 554_j，反转电路 556_j 和 560_j，以及电平转换器 558_j。多路复用电路 542_j 和反转电路 540_j 共同组成一个异或逻辑电路并具有输入信号 ND 和 INV3。

该低压 - 高压输出缓冲电路 420_j 为了对输入/输出衬垫 400_j 的输出端进行高阻抗控制，在高压系统的电源电压 VDD 与接地电平 VSS 之间连接有 p 型晶体管 562_j 与 n 型晶体管 564_j。

反转电路 540_j，544_j，548_j，以及 556_j，多路复用电路 542_j，或非门电路 546_j，与非门电路 554_j 由低压晶体管构成。电平转换器 550_j 和 558_j，反转电路 552_j 和 560_j，p 型晶体管 562_j，n 型晶体管 564_j 由高压晶体管构成。

输入节点 ND 连接到反转电路 540_j 的输入节点上。

反转电路 540_j 的输入节点及输出节点连接到多路复用电路 542_j 上。多路复用电路 542_j 和反转电路 540_j 共同组成一个异或逻辑电路，并且得到反转控制信号 INV3 与输入节点 ND 的逻辑电平的异或结果并将结果提供给反转电路 544_j 的输入节点。

反转电路 544_j 的输出节点连接到或非门电路 546_j 及与非门电路 554_j 上。

或非门电路 546_j 得到控制信号 SB3 与反转电路 544_j 的输出节点的逻辑电平的或非结果并将结果提供给反转电路 548_j 的输入节点。

与非门电路 554_j 得到控制信号 SB3 与反转电路 544_j 的输出节点的逻辑电平的与非结果并将结果提供给反转电路 556_j 的输入节点。

电平转换器 550_j 输出一个高电压(即, VDD)或接地电压(即, VSS), 该高电压或接地电压由与非门电路 546_j (即, 反转电路 548_j 的输入节点及输出节点) 的输出端的逻辑电平决定, 该高电压或接地电压被提供到由高压晶体管构成的反转电路 552_j 的输入节点上。反转电路 552_j 的输出节点连接到 p 型晶体管 562_j 的栅极上。

电平转换器 558_j 输出一个高电压(即, VDD)或接地电压(即, VSS), 该高电压或接地电压由或非门电路 554_j (即, 反转电路 556_j 的输入节点及输出节点) 的输出端的逻辑电平决定, 该高电压或接地电压被提供到由高压晶体管构成的反转电路 560_j 的输入节点上。反转电路 560_j 的输出节点连接到 n 型晶体管 564_j 的栅极上。

因此, 低压 - 高压输出缓冲电路 420_j 利用反转控制信号 INV3 将输入节点 ND 的逻辑电平任意地进行逻辑电平反转。同时, 利用电平转换器 550_j 和 558_j 将由该输出节点与控制信号 SB3 生成的门控制信号变换成高压, 该高压用于控制 p 型晶体管 562_j 及 n 型晶体管 564_j。

由于可以利用反转控制信号 INV3 任意地进行逻辑电平的反转, 所以可以避免随着外部接口规格的变化而改变设计并可缩短开发周期。此外, 提供了一种在把低压电压变换成高压电压的同时可以对输出端进行高阻抗控制的输出缓冲电路。

图 12 示出了高压 - 低压输入缓冲电路 422_j 的电路结构的一个示例。

高压 - 低压输入缓冲电路 422_j 包括: 反转电路 570_j 以及多路复用电路 572_j。反转电路 570_j 以及多路复用电路 572_j 共同完成异或门电路的功能。

反转电路 570_j 由高压晶体管构成, 其电源电压电平由低压电源电压 VCC 提供。

输入/输出衬垫 400_j 连接到反转电路 570_j 的输入节点上。结果, 当低压系统的信号电压提供给输入/输出衬垫 400_j 时, 反转电路 570_j 探测到该信号并将反转信号传递到其输出节点上。

反转电路 570_j 的输入节点及输出节点连接到多路复用电路 572_j 上。反转电路 570_j 和多路复用电路 572_j 共同组成一个异或逻辑电路, 并且得到反转控制信号 INV4 与输入/输出衬垫 400_j 的逻辑电平的异或结果, 并且该结果成为节点 ND 的逻辑电平。

多路复用电路 572_j 经由 p 型晶体管 574_j 与低压电源电压 VCC 连接, 并经由 n 型晶体管 576_j 与接地电平 VSS 连接。将反转信号 XSB4 提供给 p 型晶体管 574_j 的栅极, 而将控制信号 SB4 提供给 n 型晶体管 576_j 的栅极。

因此, 当高压 - 低压输入缓冲电路 422_j 处于选择状态时, 节点 ND 输出上述异或运算的结果, 当处于非选择状态时, 节点 ND 变成高阻抗状态。

因此, 高压 - 低压输入缓冲电路 422_j 由连接低压电源电压 VCC 的高压反转电路 570_j 接受来自输入/输出衬垫 400_j 的信号, 由多路复用电路 526_j 任意地进行逻辑电平的反转。结果, 即使在输入/输出衬垫 400_j 上错误提供高压电压时也无损于其可靠性, 可以把低压电压提供给节点 ND。此外, 由于可以利用反转控制信号 INV4 任意地进行逻辑电平的反转, 所以可避免因外部接口规格的变化而改变设计并且可以缩短开发周期。

如上所述, 控制电路 440_j (参见图 8) 单独地控制每一个缓冲电路, 生成控制信号 SB1 ~ SB4, 选择信号 SEL1 ~ SEL16, 以及开关控制信号 SA。

图 13 示出了控制电路 440_j 的电路结构的一个示例。

控制电路 440_j 通过液晶显示器控制器 60, 由设定指定的命令寄存器生成上述的控制信号 SB1 ~ SB4, 选择信号 SEL1 ~ SEL16, 以及开关控制信号 SA。

来自触发器 FF<0:7>的解码器 DEC 的输入与时钟信号 CK 同步。依据时钟信号 CK, 触发器 FF<0:7>锁存来自相应的数据总线 D0~D7 的地址解码脉冲, 该地址解码脉冲是在液晶显示器控制器 60 向特定命令寄存器进行存取时生成的。即, 每一条数据

总线 D0~D7 传送代表相应地址解码脉冲的一比特的数据，并且该比特数据存储在触发器 FF<0:7>上。各触发器 FF<0:7>由默认数据 S7-S0 和反转复位信号 XRES 进行置位或复位。例如，如果 XRES 逻辑为低，则触发器 FF<0>被初始化（即，被置位），如果其相应的默认数据（S0）逻辑为高，则触发器 FF<0>被复位。如果其相应的默认数据（S0）逻辑为低，则将默认数据 S7-S0 用适当熔断熔丝 A1 的方法固定到电源电压或接地电平上（或者用其它短路后处理的方法，例如利用激光切断金属接触线）。默认的状态从而被永久的设定下来。

因此，存储在各触发器上的数据由解码电路 DEC 解码以输出控制信号 SB1~SB4。如此构成的控制电路 440_j 通过选择电路 424_j 可以在选择线 430 中任选其一，并且给四个缓冲电路提供单独的控制。

值得注意的是，通过应用适当的开关控制信号 SA 断开缓冲电路和选择线，可以减轻缓冲电路的输出负载。

此外，也可以同样地生成反转控制信号 INV1~INV4。

4 采用本实施例的信号驱动器的液晶装置

图 14 示出了采用本实施例的信号驱动器的液晶装置 10 的基本结构。

值得注意的是，与图 4 和图 14 相同的部分具有相同的标号，并且省略对它们的进一步说明。

液晶显示器控制器 60 向信号驱动器 30 提供时钟信号 CPH，作为水平同步信号的锁存脉冲 LP，指定特定指令的命令信号 CMD，信号的反转信号 INV，代表图像数据或指令数据的数据

D0 - D7, 作为极性反转驱动定时的极性反转信号 POL, 输入使能信号 OE, 输入/输出使能信号 EIO, 以及反转复位信号 XRESH, 用于进行信号驱动控制。

液晶显示器控制器 60 向扫描驱动器 50 提供时钟信号 CPV, 作为垂直同步信号的起始信号 STV, 反转输出使能信号 XOEV, 控制全部扫描线输出的输出控制信号 XOHV, 以及反转复位信号 XRESV 用于进行扫描驱动控制。在本实施例中, 由具有上述输入/输出电路的信号驱动器 30 把将从液晶显示器控制器 60 提供给扫描驱动器 50 的控制信号进行传送用于在提供给扫描驱动器 50 之前进行电平变换。

液晶显示器控制器 60 向电源电路 80 提供备用控制信号 XSTBY, 升压模式设定信号 PMDE, 第一及第二升压时钟 PCK1 和 PCK2, 以及相对设置电极电压的极性反转信号 VCDM, 用于进行电源控制。在本实施例中, 将从液晶显示器控制器 60 提供给电源电路 80 的控制信号, 通过上述具有输入/输出电路的信号驱动器 30 传送, 用于在提供给电源电路 80 之前进行电平变换。

因此, 在具有更复杂的电路结构的液晶显示器控制器 60 中不必设置高压接口电路, 用不需微细化的中压工艺过程制造的信号驱动器 30 对信号进行电平变换和传送。因此, 通过应用较小的设计标准以减小尺寸达到使液晶显示器控制器 60 具有通用性强、大幅度地降低成本的特点。

5 其它

在本实施例中, 以配备有采用薄膜晶体管液晶的液晶显示器面板的液晶装置为例进行实施例的说明, 但并不局限于此。例如, 本发明也适用于对包含对应由信号线及扫描线确定的像素对应

设置的有机场致发光元件的有机场致发光面板进行显示驱动的信号驱动器及扫描驱动器。

图 15 示出了利用这种信号驱动器及扫描驱动器进行显示控制的有机场致发光面板中的双晶体管式的像素电路的一个实施例。

有机场致发光面板在信号线 S_m 与扫描线 G_n 的交叉点上具有驱动薄膜晶体管 800_{nm}，开关薄膜晶体管 810_{nm}，存储电容器 820_{nm}，以及有机发光二极管 830_{nm}。驱动薄膜晶体管 800_{nm} 是 p 型晶体管。

驱动薄膜晶体管 800_{nm} 和有机发光二极管 830_{nm} 与电源线串联连接。

开关薄膜晶体管 810_{nm} 连接到驱动薄膜晶体管 800_{nm} 的栅极与信号线 S_m 之间。开关薄膜晶体管 810_{nm} 的栅极连接到扫描线 G_n 上。

存储电容器 820_{nm} 连接到驱动薄膜晶体管 800_{nm} 的栅极与电容器线之间。

在这种有机场致发光元件中，当扫描线 G_n 被驱动和开关薄膜晶体管 810_{nm} 接通时，信号线 S_m 的电压被传递到存储电容器 820_{nm} 同时加到驱动薄膜晶体管 800_{nm} 的栅极上。驱动薄膜晶体管 800_{nm} 的栅极电压 V_{gs} 由信号线 S_m 的电压决定，并决定流过驱动薄膜晶体管 800_{nm} 的电流。由于驱动薄膜晶体管 800_{nm} 与有机发光二极管 830_{nm} 串联连接，所以流过驱动薄膜晶体管 800_{nm} 的电流成为原封不动地流过有机发光二极管 830_{nm} 的电流。

从而，通过利用存储电容器 820_{nm} ，根据信号线 S_m 的电压保持栅极电压 V_{gs} ，例如在一帧的期间内，通过使对应于栅极电压 V_{gs} 的电流流过有机发光二极管 830_{nm} ，可以在该帧中实现光线连续的像素。

图 16 (A) 表示了利用上述的信号驱动器及扫描驱动器进行显示控制的有机场致发光面板中四晶体管式的像素电路的一个实施例。图 16 (B) 是表示该像素电路的显示控制定时中的一个实施例。

在这种情况下，有机场致发光面板也具有驱动薄膜晶体管 900_{nm} ，开关薄膜晶体管 910_{nm} ，存储电容器 920_{nm} ，有机发光二极管 930_{nm} 。

它与图 15 所示的双晶体管式的像素电路不同之处在于，代替定电压，中间经由作为开关元件的 p 型薄膜晶体管 940_{nm} 从恒定电流源 950_{nm} 向像素提供恒定电流 I_{data} ，以及将存储电容器 920_{nm} 及驱动薄膜晶体管 900_{nm} 中间经过作为开关元件的 p 型薄膜晶体管 960_{nm} 连接到电源线上。

在这种有机场致发光元件中，首先利用栅极电压 V_{gp} 关闭 p 型薄膜晶体管 960_{nm} ，切断电源，利用栅极电压 V_{sel} 关掉 p 型薄膜晶体管 940_{nm} 和开关薄膜晶体管 910_{nm} ，从恒定电流源 950_{nm} 在驱动薄膜晶体管 900_{nm} 上流过恒定电流 I_{data} 。

在一直到流过驱动薄膜晶体管 900_{nm} 的电流达到恒定之前的期间内，在存储电容器 920_{nm} 上保持与恒定电流 I_{data} 对应的电压。

接着，利用栅压 V_{sel} 将 p 型薄膜晶体管 940_{nm} 及开关薄膜晶体管 910_{nm} 关闭，进而用栅压 V_{gp} 将 p 型薄膜晶体管 960_{nm} 接通，将电源线与驱动薄膜晶体管 900_{nm} 及有机发光二极管 930_{nm} 电连

接。这时，借助存储在存储电容器 920_{nm} 上的电压向有机发光二极管 930_{nm} 上提供与恒定电流 I_{data} 基本上相同或与之相对应的大小的电流。

在这种有机场致发光元件中，例如，可以将扫描线作为栅压 V_{sel} ，以信号线作为数据线。

有机发光二极管的结构可以是在透明阳极（ITO）的上部设置发光层，进而在发光层的上部设置金属阴极，也可以在金属阳极的上部设置发光层，透光性阴极以及透明密封，对该元件的结构没有特定的限制。

通过按上述方式构成显示驱动包含上面所说明的有机场致发光元件的有机显示屏的信号驱动器，可以将显示驱动有机场致发光面板的显示控制器微细化。

此外，本发明并不局限于上述实施例，在不超出本发明的主旨的范围内可以进行多种变化。例如，本发明也可以应用于等离子显示装置。

此外，在本实施例中，作为线驱动电路，以信号驱动电路为例进行了说明，但并不限于此。

尽管本发明已经参照附图和优选实施例进行了说明，但是，对于本领域的技术人员来说，本发明可以有各种更改和变化。本发明的各种更改，变化，和等同物由所附的权利要求书的内容涵盖。

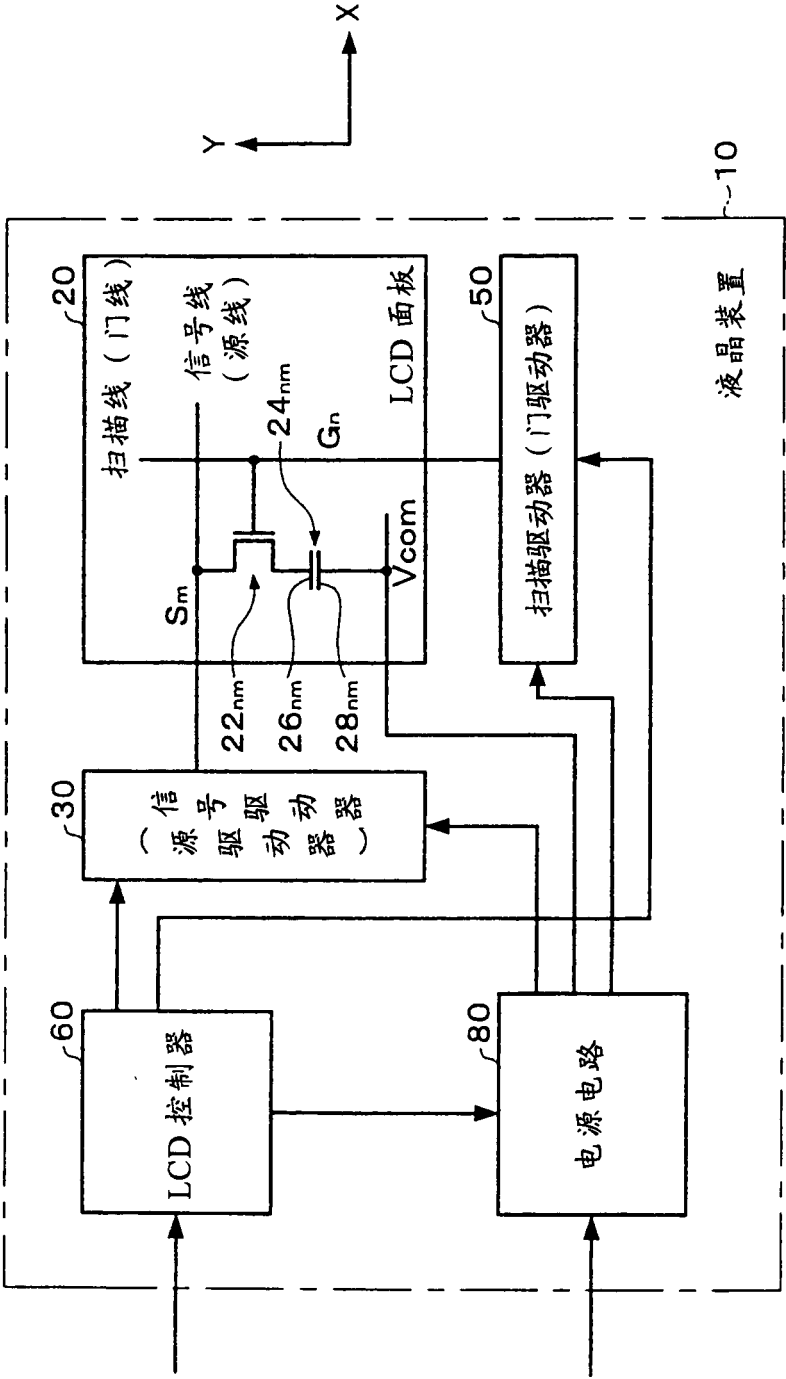


图 1

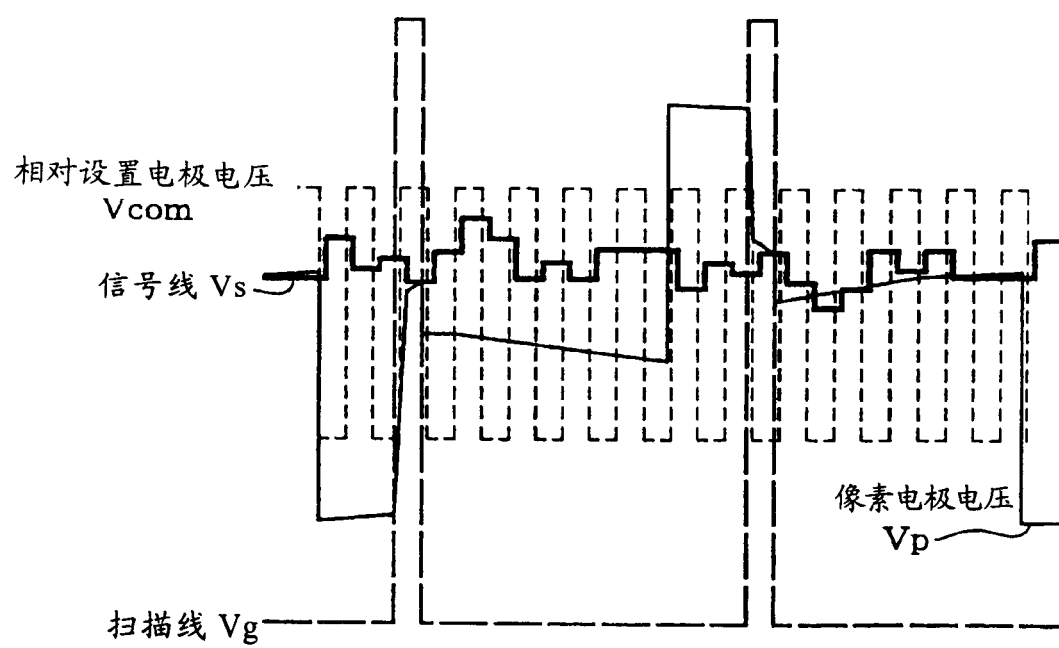


图 2

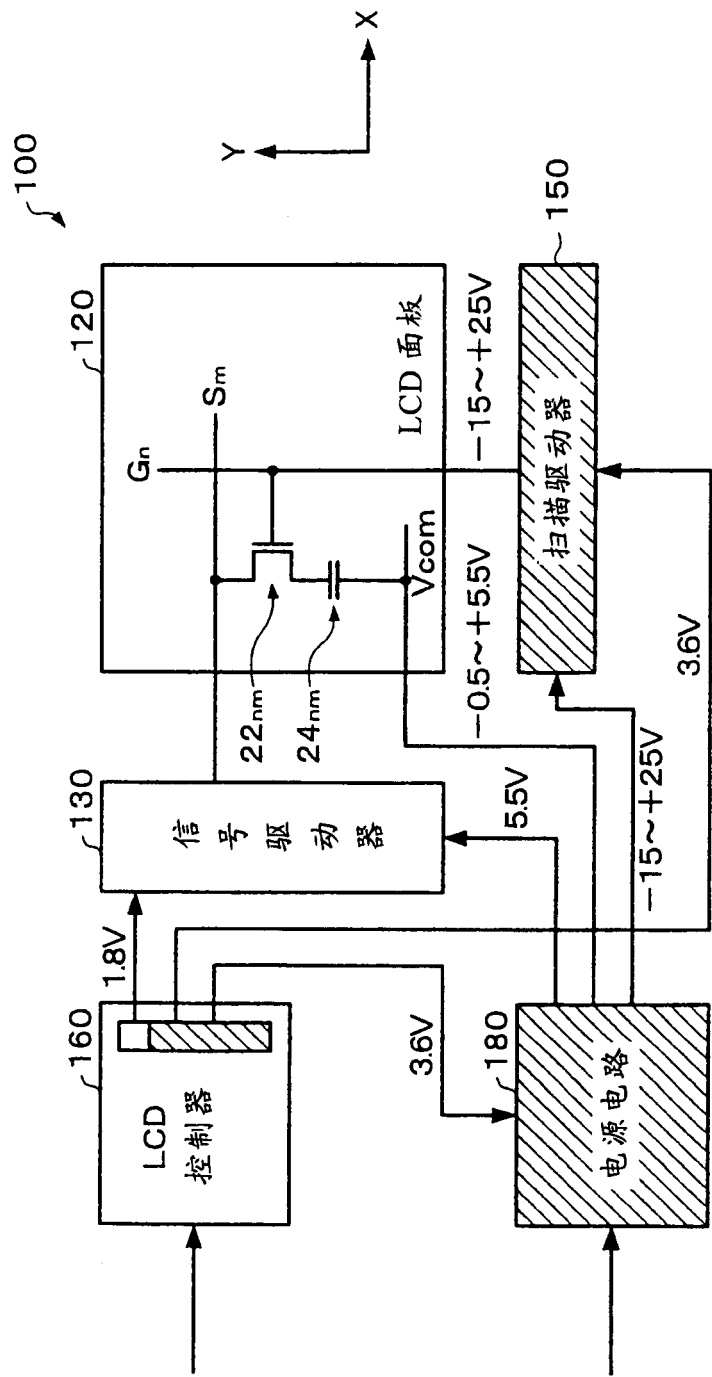


图 3

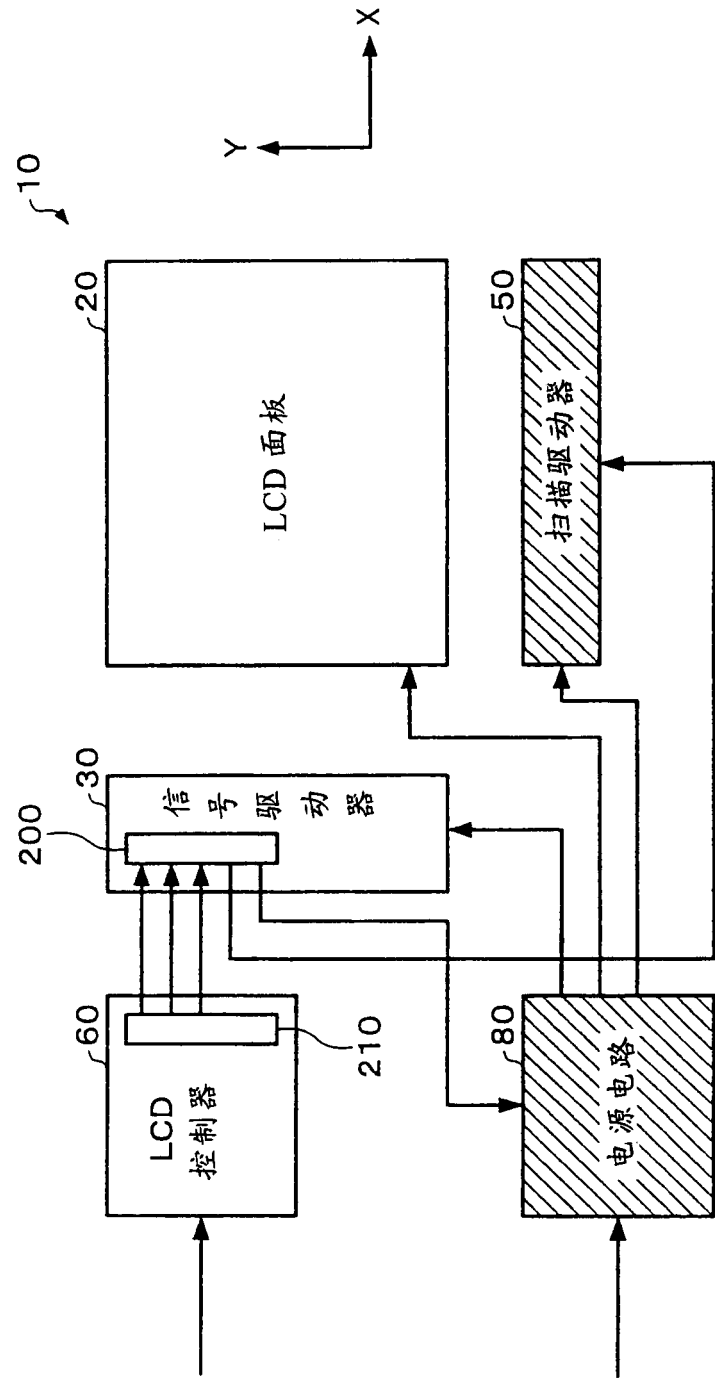


图 4

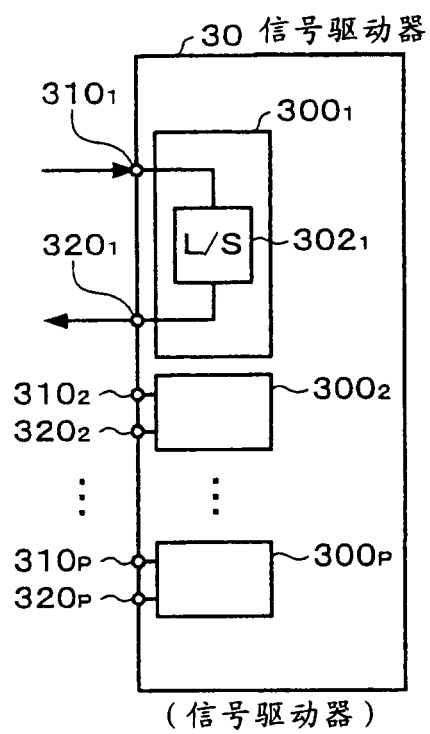


图 5

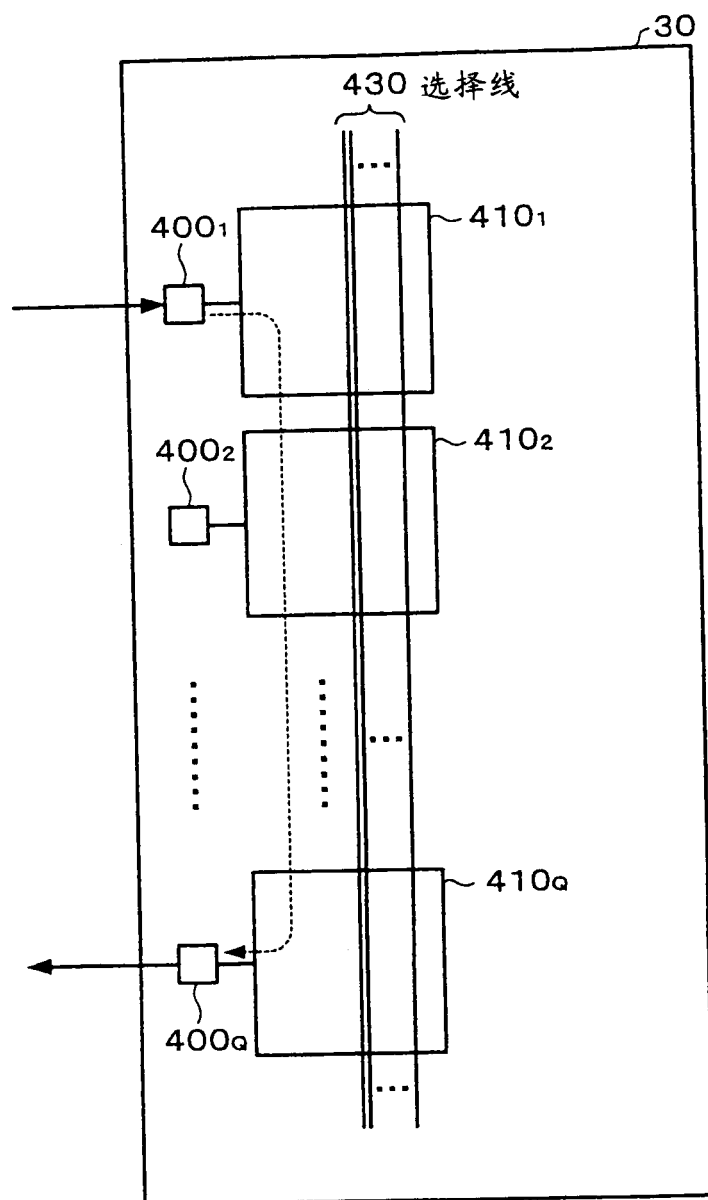


图 6

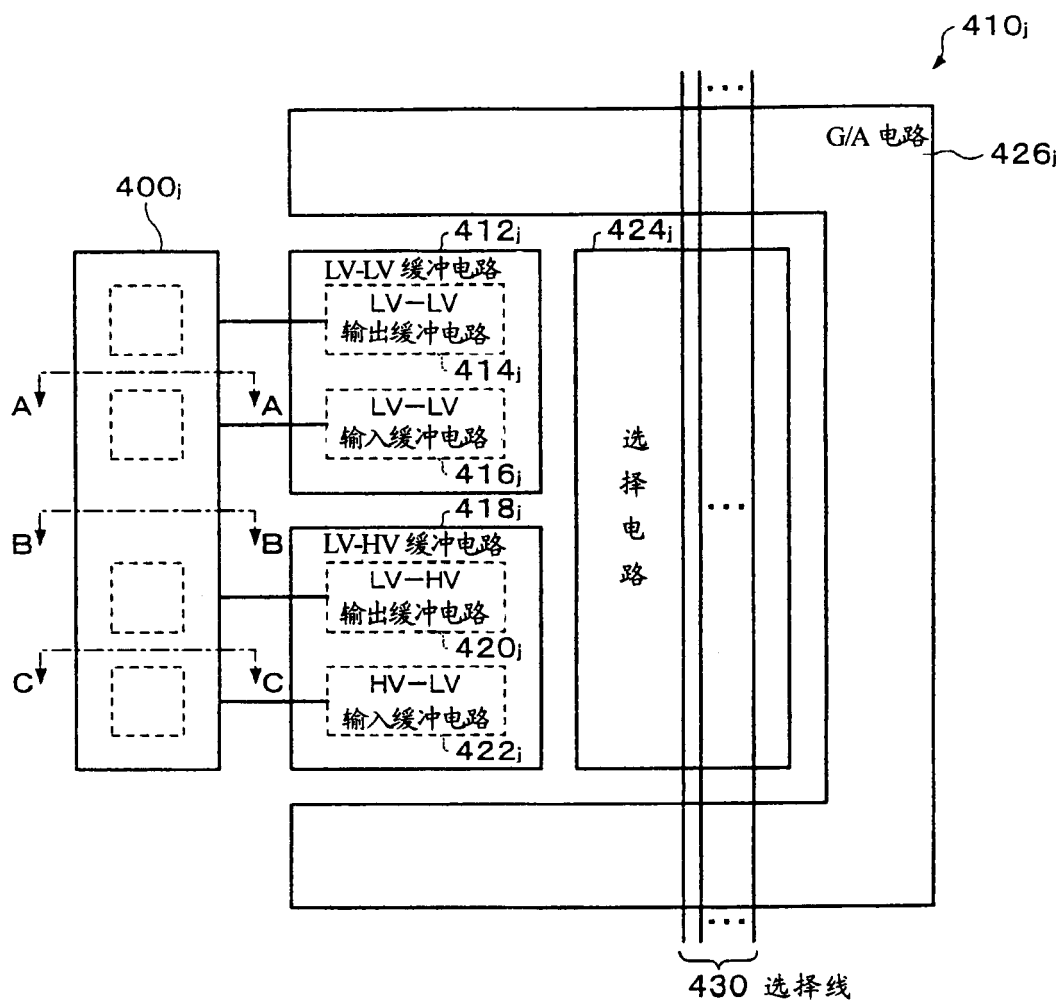


图 7

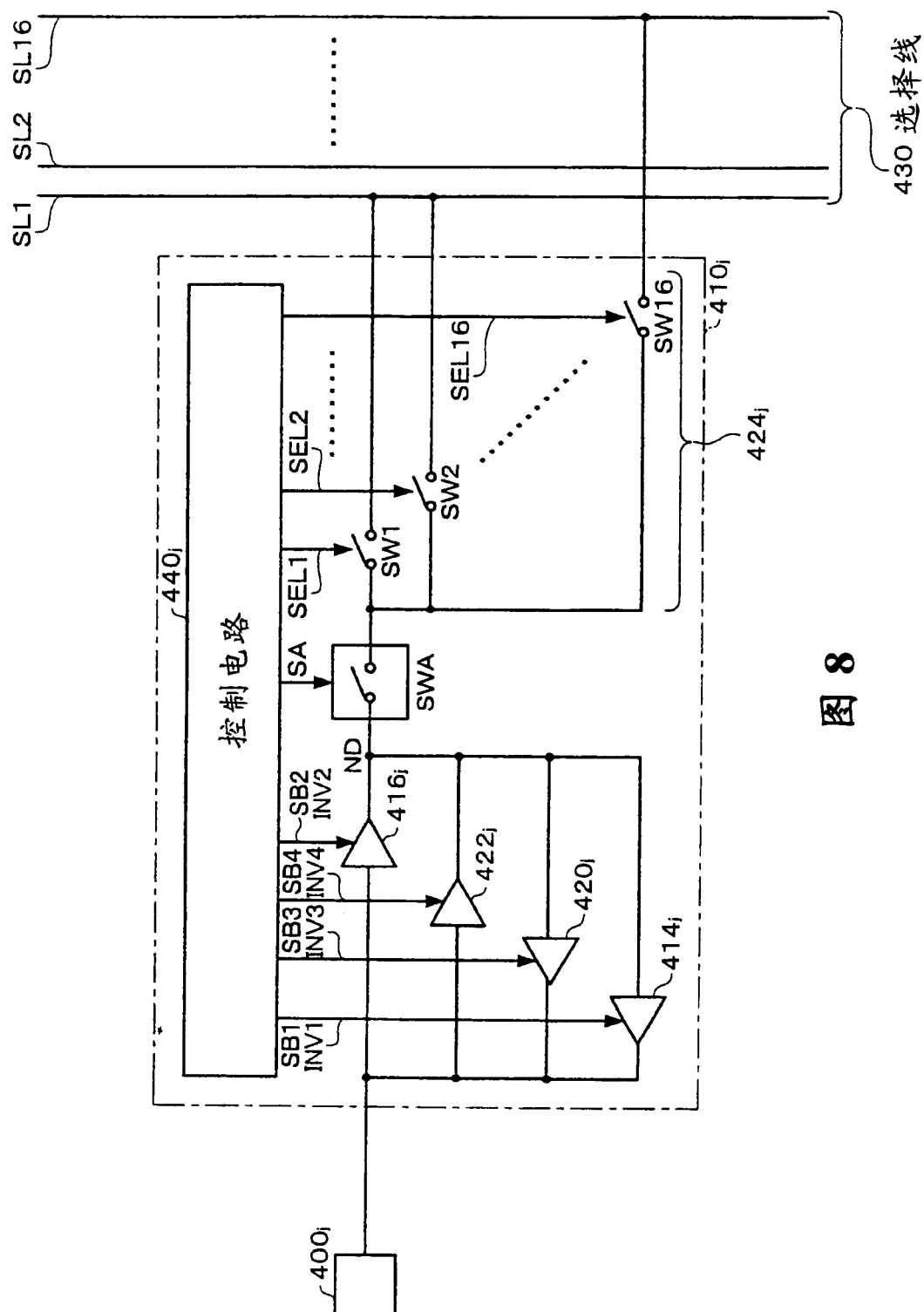


图 8

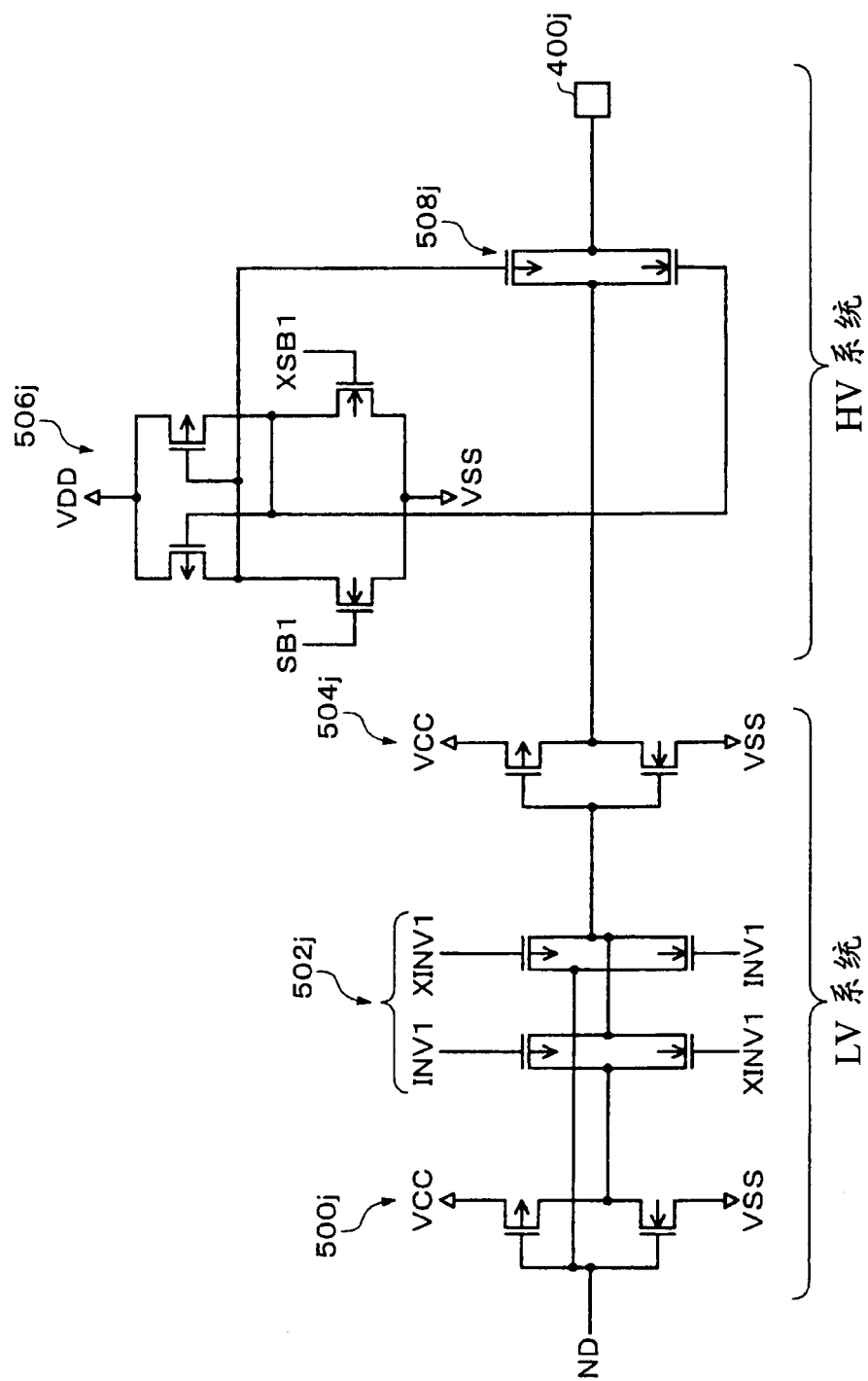


图 9

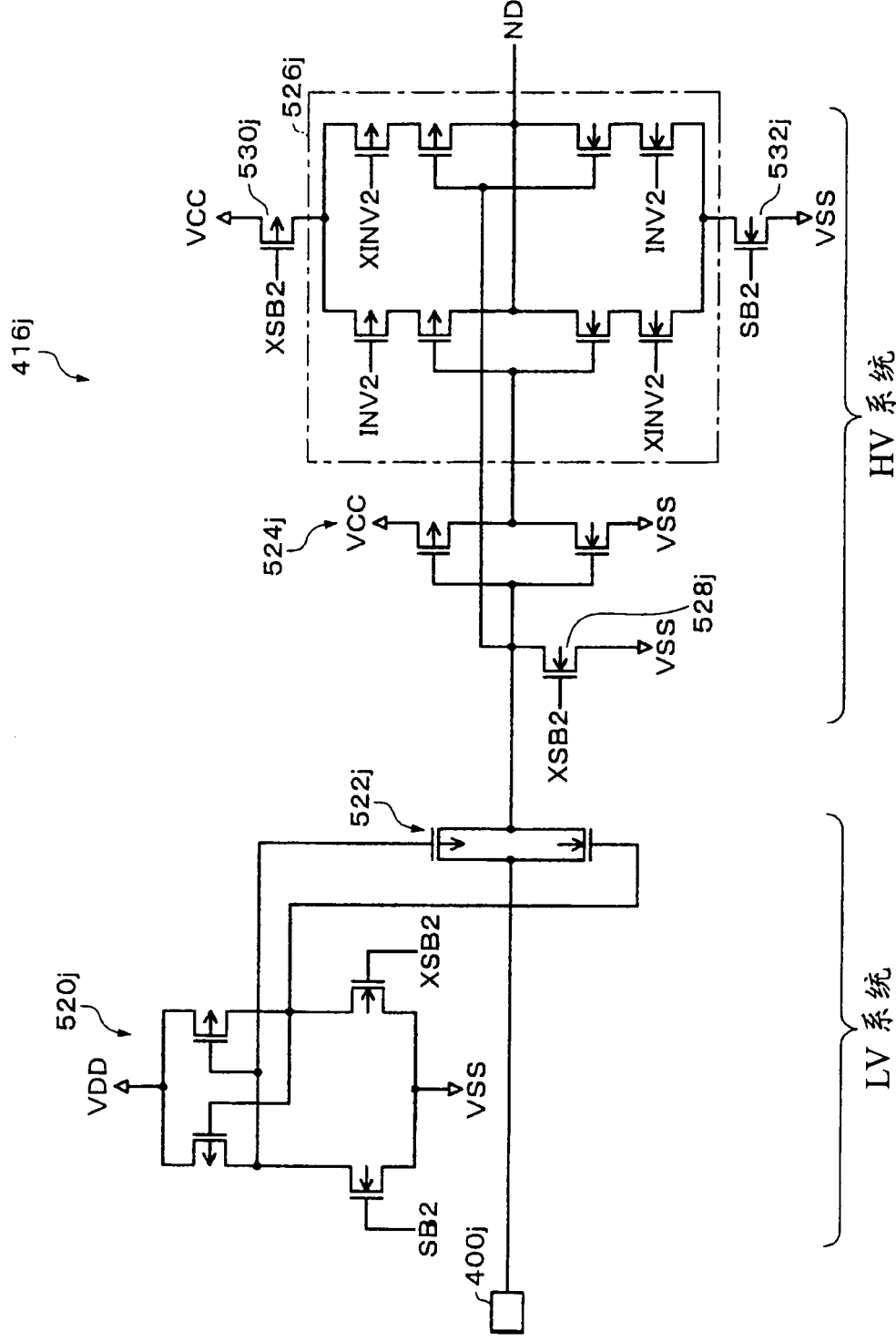
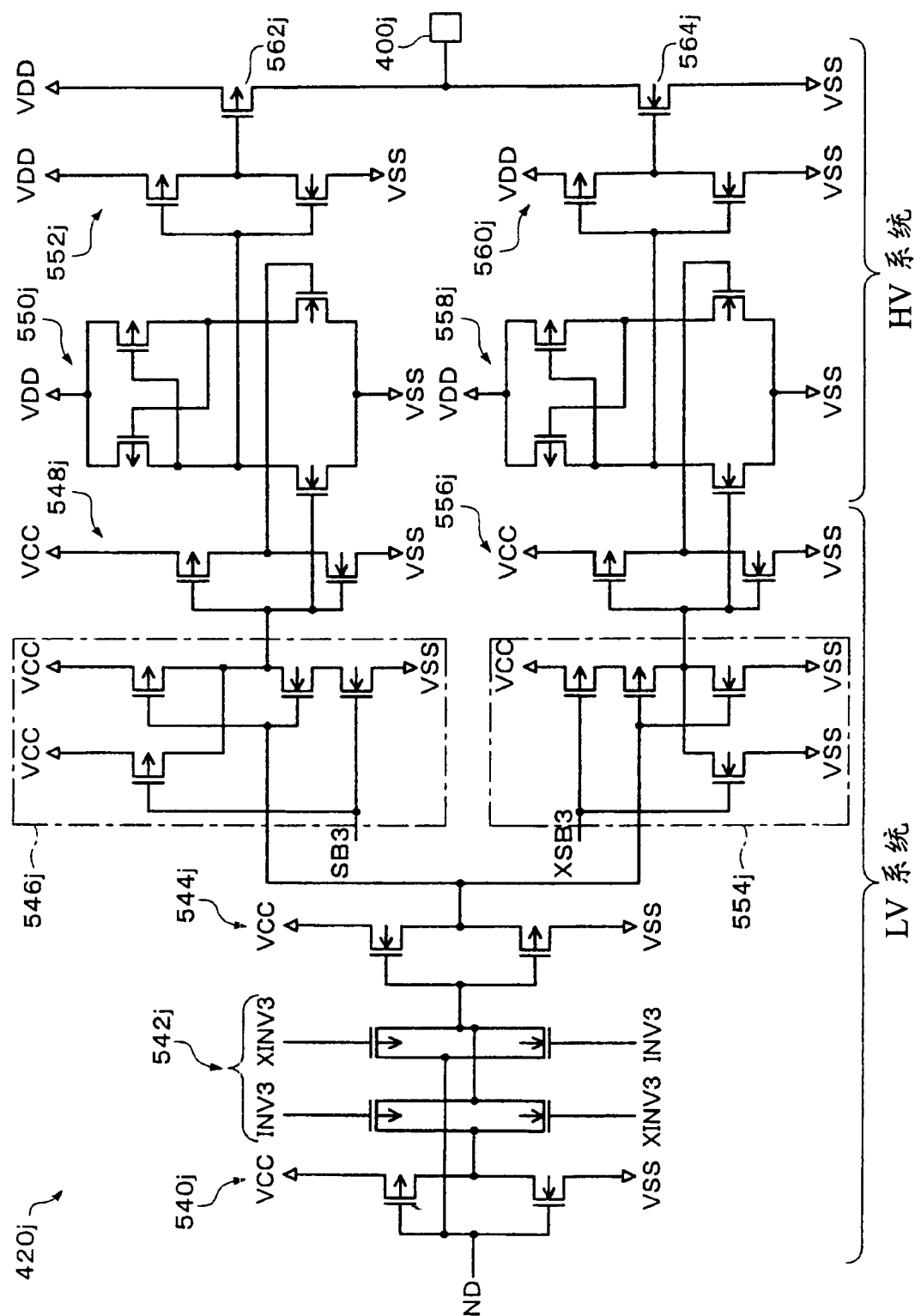


图 10



四 11

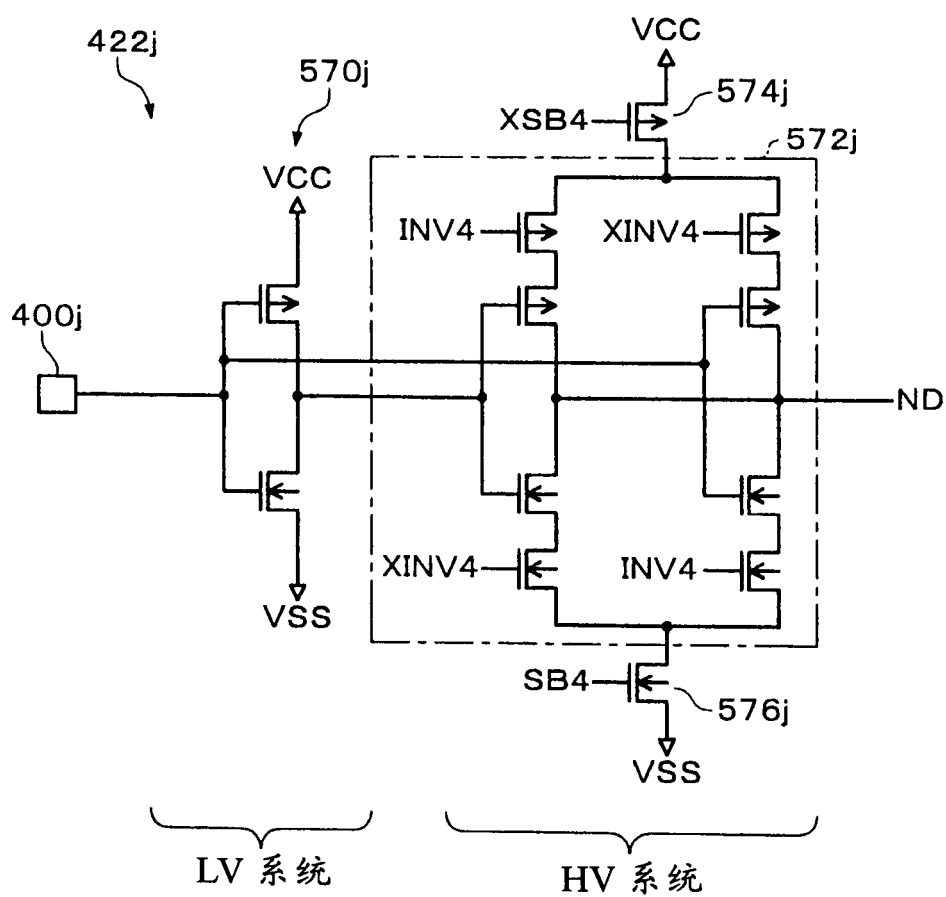


图 12

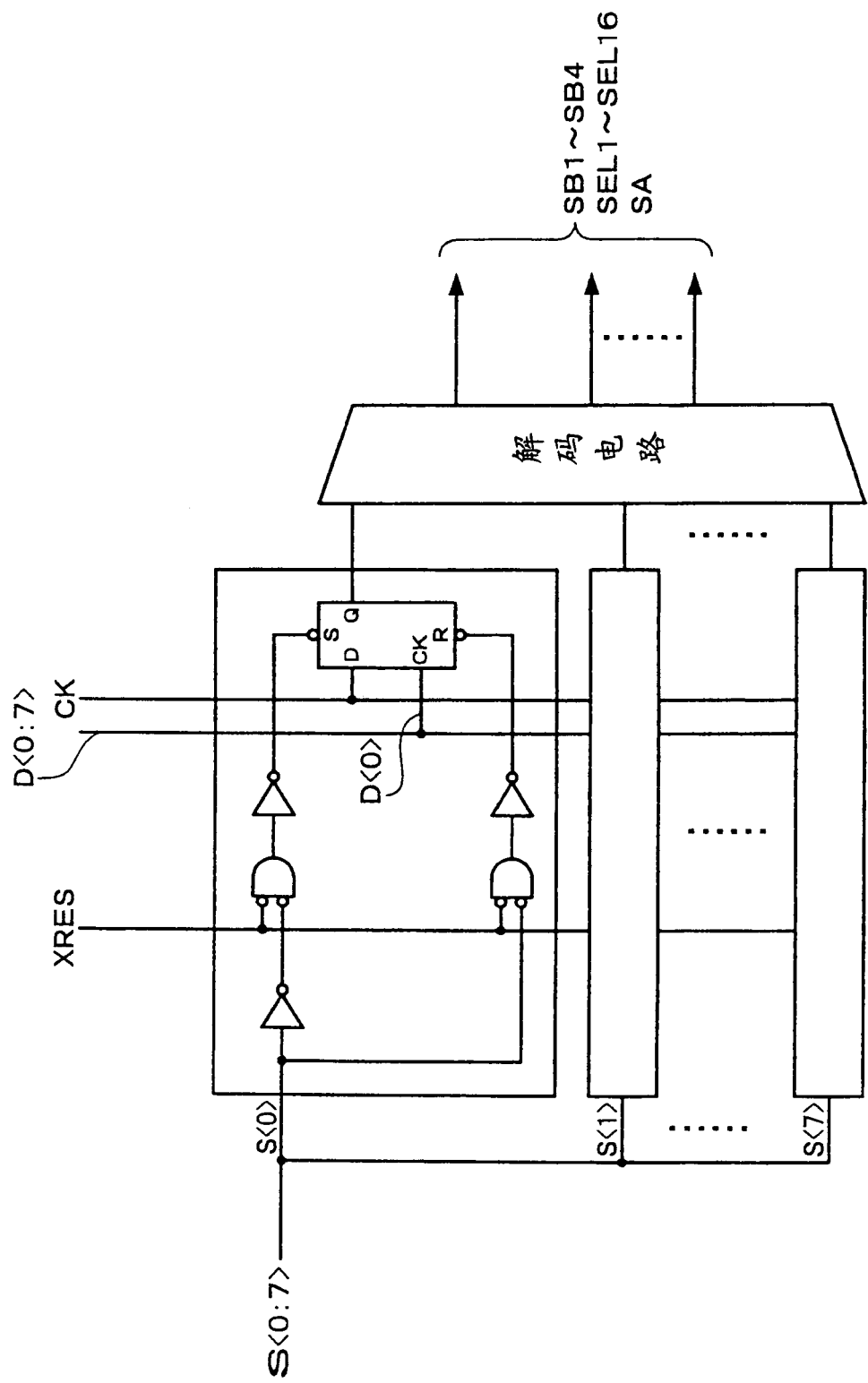


图 13

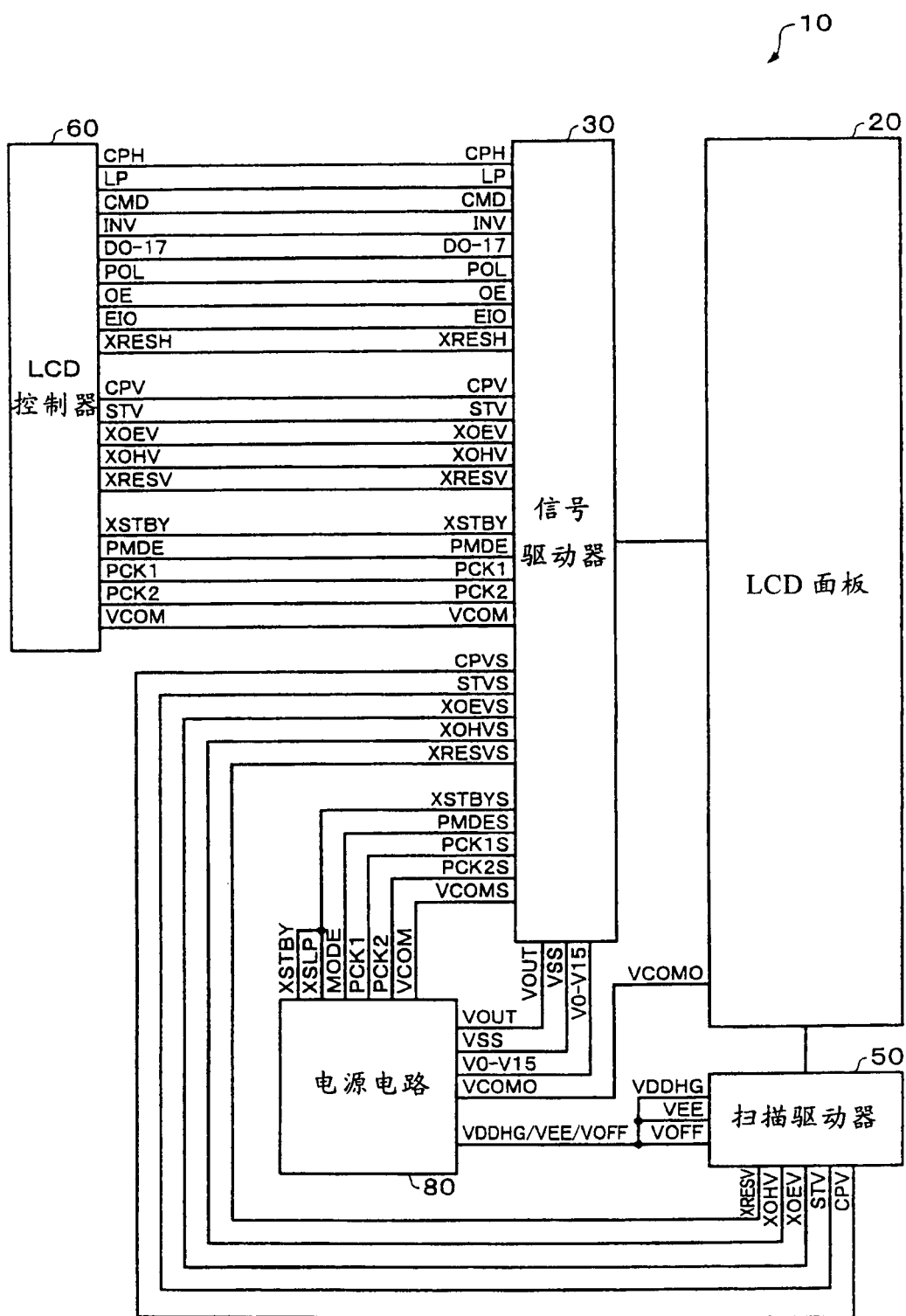


图 14

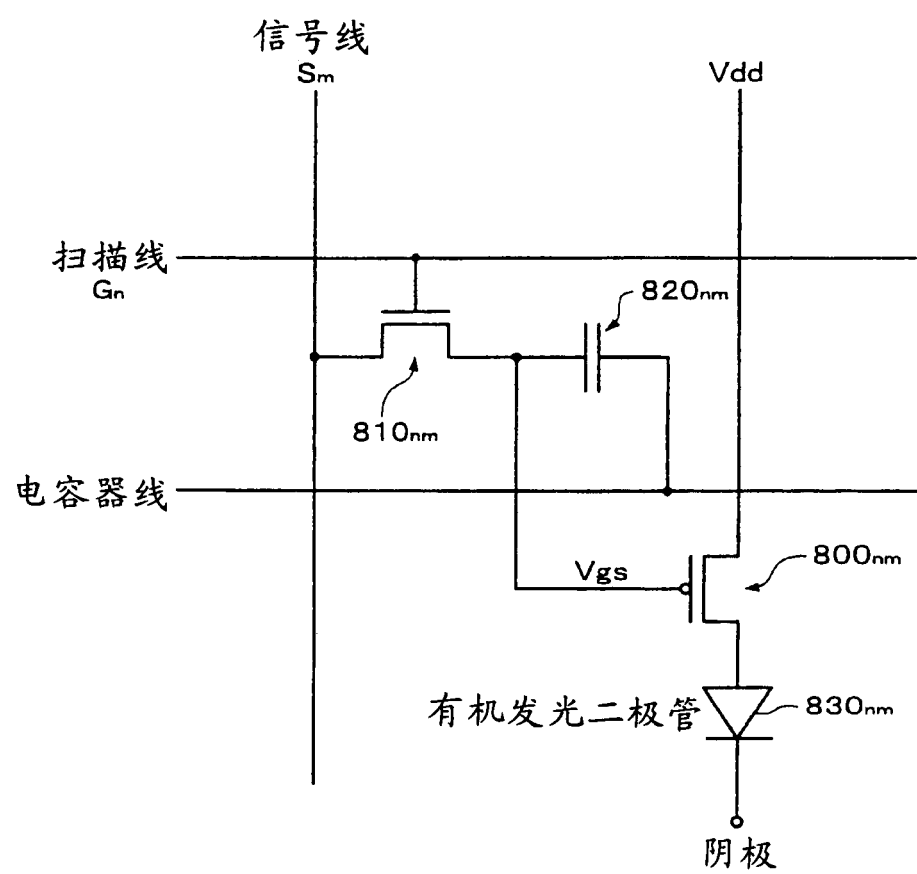


图 15

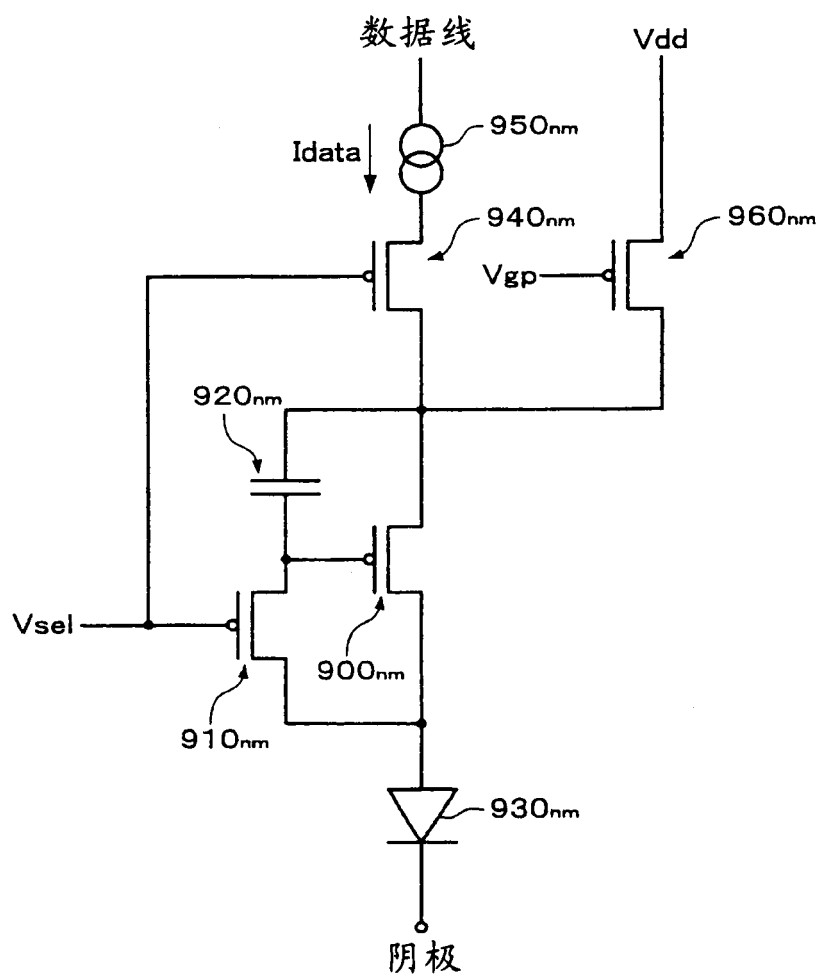


图 16(A)

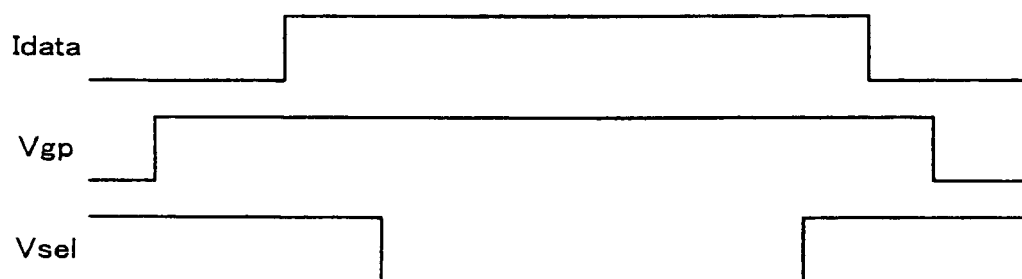


图 16(B)

专利名称(译)	线驱动电路,电光装置,及显示装置		
公开(公告)号	CN1392529A	公开(公告)日	2003-01-22
申请号	CN02122868.X	申请日	2002-06-17
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	森田晶		
发明人	森田晶		
IPC分类号	G02F1/133 G09G3/20 G09G3/30 G09G3/32 G09G3/36		
CPC分类号	G09G3/3685 G09G2330/02 G09G2310/0289 G09G3/3696 G09G3/2092 G09G3/3208 G09G3/3648		
代理人(译)	余刚		
优先权	2001181678 2001-06-15 JP		
其他公开文献	CN1197052C		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种通过减小工艺过程尺寸有效降低成本，并通过简化输出电压的重新配置有效缩短显示面板开发周期的线驱动电路，采用该线驱动电路的电光装置，以及显示装置。液晶装置10包括液晶显示器面板20，信号驱动器30，扫描驱动器50，电源电路80，它们由液晶显示器控制器60进行控制。信号驱动器30包括一个接口单元200，用于把低压系统中的第一指定电压变换成高压系统中的第二指定电压。接口单元200中的接口电路由使用中压处理的器件组成。接口单元200接收由液晶显示器控制器60提供的低压信号(即，第一电压电平)，转换成高压信号(即，第二电压电平)，然后将电平转换电压信号提供给扫描驱动器50或电源电路80。

