



(12) 发明专利申请

(10) 申请公布号 CN 102034452 A

(43) 申请公布日 2011. 04. 27

(21) 申请号 201010528618. 7

(22) 申请日 2010. 10. 26

(30) 优先权数据

12/757, 607 2010. 04. 09 US

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹市

(72) 发明人 黄文江 许胜凯

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 梁挥 祁建国

(51) Int. Cl.

G09G 3/36 (2006. 01)

G02F 1/133 (2006. 01)

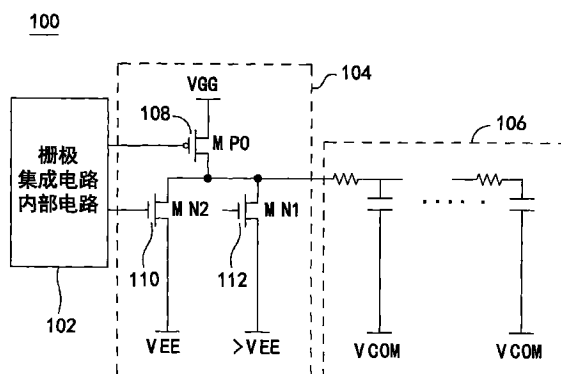
权利要求书 5 页 说明书 9 页 附图 6 页

(54) 发明名称

栅极驱动电路、液晶显示器及修改扫描信号的方法

(57) 摘要

本发明关于一种液晶显示器内的栅极驱动电路,用以改善液晶显示器的显示效能。栅极驱动电路包含至少一个 P 型金属氧化物半导体晶体管与二个 N 型金属氧化物半导体晶体管,前述这些晶体管是配置以根据线性函数来修改相应扫描信号的下降边缘,其中线性函数界定扫描信号的波形。同时本发明公开一种包含该栅极驱动电路的液晶显示器以及一种修改液晶显示器的一扫描信号的方法。



1. 一种适用于液晶显示器的栅极驱动电路,其特征在于,包含:
 - (a) 一栅极集成电路内部电路,用以产生一扫描信号;
 - (b) 一栅极集成电路输出缓冲电路,根据一线性函数以修改该扫描信号,该栅极集成电路输出缓冲电路具有一组电路元件,该组电路元件包含一 P 型金属氧化物半导体晶体管、一第一 N 型金属氧化物半导体晶体管与一第二 N 型金属氧化物半导体晶体管;以及
 - (c) 一栅极线负载电路,用以取得一经修改的扫描信号,该经修改的扫描信号由该栅极集成电路输出缓冲电路所输出。
2. 根据权利要求 1 所述的栅极驱动电路,其特征在于,该栅极集成电路输出缓冲电路根据该线性函数以修改该扫描信号的一下降边缘,该线性函数用以界定该经修改的扫描信号的一波形。
3. 根据权利要求 2 所述的栅极驱动电路,其特征在于,该波形为一梯形。
4. 根据权利要求 1 所述的栅极驱动电路,其特征在于
 - (a) 该 P 型金属氧化物半导体晶体管具有:
 - (1) 一源极线,耦合于一高电位电压;
 - (2) 一栅极线,连接于该栅极集成电路内部电路;以及
 - (3) 一漏极线,连接于该栅极线负载电路;
 - (b) 该第一 N 型金属氧化物半导体晶体管具有:
 - (1) 一源极线,耦合于一低电位电压;
 - (2) 一栅极线,连接于该栅极集成电路内部电路;以及
 - (3) 一漏极线,连接于该 P 型金属氧化物半导体晶体管的该漏极线;以及
 - (c) 该第二 N 型金属氧化物半导体晶体管具有:
 - (1) 一源极线,连接于一大于低电位电压的电压;
 - (2) 一栅极线,连接于该栅极集成电路内部电路;以及
 - (3) 一漏极线,连接于该 P 型金属氧化物半导体晶体管的该漏极线。
5. 根据权利要求 1 所述的栅极驱动电路,其特征在于,该栅极线负载电路包含至少一电阻,该电阻连接于一电容,其中该电阻的其中一端连接于该栅极集成电路输出缓冲电路,该电容的其中一端连接于一共同电压。
6. 根据权利要求 1 所述的栅极驱动电路,其特征在于,该线性函数由一输出下降期间与一输出下降电压所决定。
7. 根据权利要求 6 所述的栅极驱动电路,其特征在于,该输出下降期间由该第二 N 型金属氧化物半导体晶体管的一开启期间所决定。
8. 一种适用于液晶显示器的栅极驱动电路,其特征在于,包含:
 - (a) 一栅极集成电路内部电路,用以产生一扫描信号;
 - (b) 一栅极集成电路输出缓冲电路,用以修改该扫描信号,该栅极集成电路输出缓冲电路包含一第一与一第二路径,该第一与第二路径用以在不同时间放电;以及
 - (c) 一栅极线负载电路,用以取得一经修改的扫描信号,该经修改的扫描信号由该栅极集成电路输出缓冲电路所输出。
9. 根据权利要求 8 所述的栅极驱动电路,其特征在于,该栅极集成电路输出缓冲电路配置以于该扫描信号下降时,该第一放电路径开启以在一期间内对一第一电流的扫描信号

进行放电,且该第二放电路径接续地开启以对一第二电流的该扫描信号进行放电,以根据一线性函数修改该扫描信号的一下降边缘,其中该第二电流较该第一电流大,该线性函数用以界定该经修改的扫描信号的一波形。

10. 根据权利要求 9 所述的栅极驱动电路,其特征在于,该波形为一梯形。

11. 根据权利要求 9 所述的栅极驱动电路,其特征在于,该栅极集成电路输出缓冲电路包含:

(a) 一 P 型金属氧化物半导体晶体管具有:

- (1) 一源极线,耦接于一高电位电压;
- (2) 一栅极线,连接于该栅极集成电路内部电路;以及
- (3) 一漏极线,连接于该栅极线负载电路;

(b) 一第一 N 型金属氧化物半导体晶体管具有:

- (1) 一源极线,耦接于一低电位电压;
- (2) 一栅极线,连接于该栅极集成电路内部电路;以及
- (3) 一漏极线,连接于该 P 型金属氧化物半导体晶体管的该漏极线;以及

(c) 一第二 N 型金属氧化物半导体晶体管具有:

- (1) 一源极线,连接于一大于低电位电压的电压;
- (2) 一栅极线,连接于该栅极集成电路内部电路;以及
- (3) 一漏极线,连接于该 P 型金属氧化物半导体晶体管的该漏极线。

12. 根据权利要求 11 所述的栅极驱动电路,其特征在于,当该第二 N 型金属氧化物半导体晶体管开启时,该第一放电路径开启,且当该第一放电路径开启时,该第二 N 型金属氧化物半导体晶体管开启;当该第一 N 型金属氧化物半导体晶体管开启时,该第二放电路径开启,且当该第二放电路径开启时,该第一 N 型金属氧化物半导体晶体管开启。

13. 根据权利要求 12 所述的栅极驱动电路,其特征在于,该线性函数由该第二 N 型金属氧化物半导体晶体管的开启期间所决定。

14. 根据权利要求 8 所述的栅极驱动电路,其特征在于,该栅极线负载电路包含至少一电阻,该电阻连接于一电容,其中该电阻的其中一端连接于该栅极集成电路输出缓冲电路,且该电容的其中一端连接于一共同电压。

15. 一种液晶显示器,其特征在于,包含:

(a) 一栅极集成电路内部电路,用以产生一扫描信号;

(b) 一栅极集成电路输出缓冲电路,根据一线性函数以修改该扫描信号,该栅极集成电路输出缓冲电路具有至少两组电路元件,每一这些组电路元件包含一 P 型金属氧化物半导体晶体管,一第一 N 型金属氧化物半导体晶体管与一第二 N 型金属氧化物半导体晶体管;

(c) 一栅极线负载电路,用以取得一经修改的扫描信号,该经修改的扫描信号由该栅极集成电路输出缓冲电路所输出;以及

(d) 一电阻具有:

(1) 一第一端,连接于每一这些组电路元件的该第一与第二 N 型金属氧化物半导体晶体管的其中一者的一源极线;以及

(2) 一第二端,连接于一接地端。

16. 根据权利要求 15 所述的液晶显示器,其特征在于

(a) 该 P 型金属氧化物半导体晶体管具有：

(1) 一源极线，耦接于一高电位电压；

(2) 一栅极线，连接于该栅极集成电路内部电路；以及

(3) 一漏极线，连接于该第一与第二 N 型金属氧化物半导体晶体管的该些漏极线，用以提供一输出电压予该栅极线负载电路；

(b) 该第一 N 型金属氧化物半导体晶体管具有：

(1) 一源极线，耦接于一低电位电压；

(2) 一栅极线，连接于该栅极集成电路内部电路；以及

(3) 一漏极线，连接于该 P 型金属氧化物半导体晶体管的该漏极线；以及

(c) 该第二 N 型金属氧化物半导体晶体管具有：

(1) 一源极线，连接于一偏压电压；

(2) 一栅极线，连接于该栅极集成电路内部电路；以及

(3) 一漏极线，连接于该 P 型金属氧化物半导体晶体管的漏极线。

17. 根据权利要求 16 所述的液晶显示器，其特征在于，该输出电压与该偏压电压相等，且该偏压电压由下列方程式所决定：

$$V_{bias} = I_D \times R_E,$$

其中 V_{bias} 为该偏压电压， R_E 为该电阻， I_D 为流经该电阻的一电流。

18. 根据权利要求 15 所述的液晶显示器，其特征在于，更包含一电压源，该电压源具有一第一端与一第二端，其中该电压源的该第一端连接于该电阻，而该电压源的该第二端连接于该接地端。

19. 根据权利要求 18 所述的液晶显示器，其特征在于，该输出电压由下列方程式所决定：

$$V_{out} = V_{bias} + I_D \times R_{on},$$

其中 V_{out} 为该输出电压， V_{bias} 为该偏压电压， I_D 为流经该电阻的一电流，且 R_{on} 为该第二 N 型金属氧化物半导体晶体管的一导通电阻。

20. 根据权利要求 15 所述的液晶显示器，其特征在于，更包含一电压源，该电压源具有一第一端与一第二端，其中该电压源的该第一端连接于这些 N 型金属氧化物半导体晶体管的至少其中之一的一栅极线，而该电压源的该第二端连接于接地端，其中这些 N 型金属氧化物半导体晶体管的其中该 N 型金属氧化物半导体晶体管的一源极线连接于该接地端。

21. 根据权利要求 20 所述的液晶显示器，其特征在于，该输出电压由下列方程式所决定：

$$V_{out} = I_D \times R_{on},$$

其中 V_{out} 为该输出电压， I_D 由该第二 N 型金属氧化物半导体晶体管的该源极线所输出的一电流，且 R_{on} 为该第二 N 型金属氧化物半导体晶体管的一导通电阻。

22. 根据权利要求 15 所述的液晶显示器，其特征在于，该栅极集成电路输出缓冲电路根据一斜率函数以修改该扫描信号的一下降边缘，其中该斜率函数定义该经修改的扫描信号的一波形。

23. 根据权利要求 15 所述的液晶显示器，其特征在于，该波形为一梯形。

24. 根据权利要求 15 所述的液晶显示器，其特征在于，该栅极线负载电路包含至少二

组电路元件,每一这些组电路元件包含一电阻,该电阻连接于一电容,其中该电阻的一端连接于该栅极集成电路输出缓冲电路,且该电容的另一端连接于一共同电压。

25. 根据权利要求 15 所述的液晶显示器,其特征在于,该线性函数由一输出下降期间与一输出下降电压所决定,且该输出下降期间由该第二 N 型金属氧化物半导体晶体管的一开启期间所决定。

26. 一种液晶显示器,其特征在于,包含:

(a) 一栅极集成电路内部电路,用以产生一扫描信号;

(b) 一栅极集成电路输出缓冲电路,用以修改该扫描信号,该栅极集成电路输出缓冲电路包含一第一与一第二路径,该第一与该第二路径用以在不同时间进行放电;

(c) 一栅极线负载电路,用以取得一经修改的扫描信号,该经修改的扫描信号由该栅极集成电路输出缓冲电路所输出;以及

(d) 一电阻具有:

(1) 一第一端,连接于每一多组电路元件的一第一与第二 N 型金属氧化物半导体晶体管的其中一者的一源极线;以及

(2) 一第二端,连接于一接地端。

27. 根据权利要求 26 所述的液晶显示器,其特征在于,该栅极集成电路输出缓冲电路配置以于该扫描信号下降时,该第一放电路径开启以在一期间内对一第一电流的扫描信号进行放电,且该第二放电路径接续地开启以对一第二电流的该扫描信号进行放电,以根据一线性函数修改该扫描信号的一下降边缘,其中该第二电流较该第一电流大,该线性函数用以界定该经修改的扫描信号的一波形。

28. 根据权利要求 27 所述的液晶显示器,其特征在于,该波形为一梯形。

29. 根据权利要求 27 所述的液晶显示器,其特征在于,该栅极集成电路输出缓冲电路包含:

(a) 一 P 型金属氧化物半导体晶体管具有:

(1) 一源极线,耦接于一高电位电压;

(2) 一栅极线,连接于该栅极集成电路内部电路;以及

(3) 一漏极线,连接于该栅极线负载电路;

(b) 一第一 N 型金属氧化物半导体晶体管具有:

(1) 一源极线,耦接于一低电位电压;

(2) 一栅极线,连接于该栅极集成电路内部电路;以及

(3) 一漏极线,连接于该 P 型金属氧化物半导体晶体管的该漏极线;以及

(c) 一第二 N 型金属氧化物半导体晶体管具有:

(1) 一源极线,连接于一大于低电位电压的电压;

(2) 一栅极线,连接于该栅极集成电路内部电路;以及

(3) 一漏极线,连接于该 P 型金属氧化物半导体晶体管的该漏极线。

30. 根据权利要求 29 所述的液晶显示器,其特征在于,当该第二 N 型金属氧化物半导体晶体管开启时,该第一放电路径开启,且当该第一放电路径开启时,该第二 N 型金属氧化物半导体晶体管开启;当该第一 N 型金属氧化物半导体晶体管开启时,该第二放电路径开启,且当该第二放电路径开启时,该第一 N 型金属氧化物半导体晶体管开启。

31. 根据权利要求 30 所述的液晶显示器,其特征在于,该线性函数由该第二 N 型金属氧化物半导体晶体管的开启期间所决定。

32. 一种用以修改液晶显示器中的一扫描信号的方法,其特征在于,包含以下步骤:

(a) 通过一栅极集成电路内部电路产生一扫描信号;

(b) 根据一线性函数以通过一栅极集成电路输出缓冲电路以修改该扫描信号,其中该线性函数基于一输出下降期间与一输出下降电压;以及

(c) 通过一栅极线负载电路以取得一经修改的扫描信号,其中该经修改的扫描信号具有一下降边缘,该下降边缘具有一斜率函数,其中该斜率函数定义该经修改的扫描信号的一波形。

33. 根据权利要求 32 所述的方法,其特征在于,该波形为一梯形。

栅极驱动电路、液晶显示器及修改扫描信号的方法

技术领域

[0001] 本发明涉及一种液晶显示器,且特别是关于一种用以改善液晶显示器的显示效能的修改栅极电路。

背景技术

[0002] 液晶荧幕装置包含液晶显示面板,前述液晶显示面板是由液晶胞所形成,且每一像素元件皆连接于相应的液晶胞并具有液晶电容与储存电容。此外,薄膜晶体管电性耦接于液晶电容与储存电容。前述像素元件实质上配置成矩阵形式,前述矩阵形式具有多条像素行与多条像素列。一般而言,扫描信号按顺序提供予多条像素列,以按顺序一列列开启像素元件。当扫描信号提供予像素列以开启相应像素列的像素元件的薄膜晶体管时,像素列的源极信号(例如:影像信号)同时提供予多条像素行,以改变相应像素列的液晶电容与储存电容,如此,即可调整相应于像素列的液晶胞配向来控制光线的穿透率。通过对所有像素列重复上述步骤,可提供相应影像信号的源极信号予所有像素元件,因此可显示影像信号于像素元件上。

[0003] 图1绘示依照现有技术的一种典型液晶显示面板的操作与结构示意图。具体而言,公知形成于薄膜晶体管显示器上的栅极驱动电路与源极驱动电路具有下列问题:随着液晶显示面板尺寸的提升,栅极驱动电路的扫描信号会因负载效应而失真,其中扫描信号是通过各个栅极线输出,可作为开关信号以开启或关闭薄膜晶体管。

[0004] 图2绘示依照现有技术的一种薄膜晶体管显示器所具有的栅极驱动电路方块示意图。具体而言,一组扫描或数据信号是由栅极集成电路内部电路所提供,接着,通过栅极集成电路输出缓冲电路21驱动。每一产生的方波形数据信号接着通过栅极线(显示面板)负载电路22处理。

[0005] 为了降低前端与后端扫描信号间因负载所造成的差异,需示例性地对扫描信号的输出波形通过线性控制而使其前端与后端达成一致性,从而使液晶显示面板呈现出均匀的显示画面。

[0006] 上述扫描信号波形的修改是通过线性调整、检测与输出控制,尽管存在负载效应亦可提供更一致的扫描信号,以避免不必要的电源损耗与电路烧毁,亦可降低控制电路元件以节省成本,并且降低电流以达成省电的目的。

发明内容

[0007] 根据本发明的一实施方式,本发明关于一种适用于液晶显示器的栅极驱动电路。在本发明一实施例中,栅极驱动电路包含栅极集成电路内部电路、栅极集成电路输出缓冲电路与漏极线负载电路。栅极集成电路内部电路用以产生扫描信号。栅极集成电路输出缓冲电路根据线性函数以修改扫描信号,栅极集成电路输出缓冲电路具有一组电路元件,前述该组电路元件包含P型金属氧化物半导体晶体管、第一N型金属氧化物半导体晶体管与第二N型金属氧化物半导体晶体管。栅极线负载电路用以取得经修改的扫描信号,经修改

的扫描信号由栅极集成电路输出缓冲电路所输出。

[0008] 具体而言,栅极集成电路输出缓冲电路根据线性函数以修改扫描信号的下降边缘,线性函数用以界定经修改的扫描信号的波形(例如:梯形),以修改扫描信号。

[0009] 在本发明一实施例中,栅极集成电路输出缓冲电路包含 P 型金属氧化物半导体晶体管的源极线耦接于高电位电压, P 型金属氧化物半导体晶体管的栅极线连接于栅极集成电路内部电路, P 型金属氧化物半导体晶体管的漏极线连接于栅极线负载电路, 第一 N 型金属氧化物半导体晶体管的源极线耦接于低电位电压, 第一 N 型金属氧化物半导体晶体管的栅极线连接于栅极集成电路内部电路, 第一 N 型金属氧化物半导体晶体管的漏极线连接于 P 型金属氧化物半导体晶体管的漏极线, 第二 N 型金属氧化物半导体晶体管的源极线连接于一大于低电位电压的电压, 第二 N 型金属氧化物半导体晶体管的栅极线连接于栅极集成电路内部电路, 第二 N 型金属氧化物半导体晶体管的漏极线连接于 P 型金属氧化物半导体晶体管的漏极线。

[0010] 此外,栅极线负载电路具有至少一电阻,至少一电阻连接于电容,电阻的其中一端连接于栅极集成电路输出缓冲电路,电容的其中一端连接于共同电压。扫描信号的下降边缘的线性函数由输出下降期间与输出下降电压所决定,接着,输出下降期间由第二 N 型金属氧化物半导体晶体管的开启期间所决定。

[0011] 根据本发明的另一实施方式的第一种配置,液晶显示器包含栅极集成电路内部电路、栅极集成电路输出缓冲电路与栅极线负载电路。栅极集成电路内部电路用以产生一扫描信号。栅极集成电路输出缓冲电路根据线性函数以修改扫描信号,栅极集成电路输出缓冲电路具有至少两组电路元件,每一前述这些组电路元件包含 P 型金属氧化物半导体晶体管,第一 N 型金属氧化物半导体晶体管与第二 N 型金属氧化物半导体晶体管。栅极线负载电路用以取得经修改的扫描信号,经修改的扫描信号由栅极集成电路输出缓冲电路所输出。电阻具有第一端与第二端,第一端连接于每一前述这些组电路元件的第一与第二 N 型金属氧化物半导体晶体管的其中一个的源极线,第二端连接于接地端。

[0012] 在每一组电路中, P 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线耦接于高电位电压,栅极线连接于栅极集成电路内部电路,漏极线连接于第一与第二 N 型金属氧化物半导体晶体管的前述这些漏极线,用以提供输出电压予栅极线负载电路。第一 N 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线耦接于低电位电压,栅极线连接于栅极集成电路内部电路,漏极线连接于 P 型金属氧化物半导体晶体管的漏极线。第二 N 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线连接于偏压电压,栅极线连接于栅极集成电路内部电路,漏极线连接于输出电压与 P 型金属氧化物半导体晶体管的漏极线。

[0013] 在本实施例的第二种配置中,电压源具有第一端与第二端,其中该电压源的第一端连接于电阻,而电压源的第二端连接于接地端。由于电压源与电阻均耦接于栅极集成电路输出缓冲电路的一端,使前述这些第二 N 型金属氧化物半导体晶体管中的每一第二 N 型金属氧化物半导体晶体管皆因前述电阻而承受固定电流。输出电压会根据偏压电压成比例地降低,因此使得输出下降电压受控制。另外,每一前述这些第二 N 型金属氧化物半导体晶体管的开启期间会决定输出下降期间。

[0014] 在本实施例的第三种配置中,该电压源具有第一端与第二端,其中电压源的第一

端连接于前述这些 N 型金属氧化物半导体晶体管的至少其中之一的栅极线,而电压源的 second 端连接于接地端,其中前述这些 N 型金属氧化物半导体晶体管的其中前述者的源极线连接于接地端。由于电压源连接于每一前述这些 N 型金属氧化物半导体晶体管的每一栅极通道,且每一前述这些 N 型金属氧化物半导体晶体管的每一源极通道连接于接地端,当每一前述这些 N 型金属氧化物半导体晶体管皆开启时,将输出电压调整为高电位,从而使得输出下降电压受控制。此外,每一前述这些 N 型金属氧化物半导体晶体管的开启期间会决定输出下降期间。

[0015] 根据本发明的再一实施方式,本发明提供一种用以修改液晶显示器中的一扫描信号的方法,包含以下步骤 (a) 通过栅极集成电路内部电路产生扫描信号;(b) 根据线性函数以通过栅极集成电路输出缓冲电路以修改该扫描信号,其中线性函数基于输出下降期间与输出下降电压;以及 (c) 通过栅极线负载电路以取得经修改的扫描信号,其中经修改的扫描信号具有一具有线性函数的下降边缘,其中斜率函数定义经修改的扫描信号的波形。

[0016] 具体而言,通过控制输出下降电压与输出下降期间,扫描信号的波形为梯形。

[0017] 根据本发明的又一实施方式,本发明关于一种适用于液晶显示器的栅极驱动电路。在本发明一实施例中,栅极驱动电路具有栅极集成电路内部电路、栅极集成电路输出缓冲电路与栅极线负载电路。栅极集成电路内部电路用以产生扫描信号。栅极集成电路输出缓冲电路用以修改扫描信号,栅极集成电路输出缓冲电路包含第一与第二路径,第一与第二路径用以于不同时间放电。栅极线负载电路用以取得经修改的扫描信号,经修改的扫描信号由栅极集成电路输出缓冲电路所输出。

[0018] 在本发明一实施例中,栅极集成电路输出缓冲电路配置以于扫描信号下降时,第一放电路径开启以在一期间内对第一电流的扫描信号进行放电,且第二放电路径接续地开启以对第二电流的扫描信号进行放电,以根据线性函数修改扫描信号的下降边缘,其中第二电流较第一电流大,线性函数用以界定经修改的扫描信号的波形,其中前述波形为梯形。

[0019] 栅极集成电路输出缓冲电路包含 P 型金属氧化物半导体晶体管、第一 N 型金属氧化物半导体晶体管与第二 N 型金属氧化物半导体晶体管。P 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线耦接于高电位电压,栅极线连接于栅极集成电路内部电路,漏极线连接于栅极线负载电路。第一 N 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线耦接于低电位电压,栅极线连接于栅极集成电路内部电路,漏极线连接于 P 型金属氧化物半导体晶体管的漏极线。第二 N 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线连接于一大于低电位电压的电压,栅极线连接于栅极集成电路内部电路,漏极线连接于 P 型金属氧化物半导体晶体管的漏极线。

[0020] 当第二 N 型金属氧化物半导体晶体管开启时,第一放电路径开启,且当第一放电路径开启时,第二 N 型金属氧化物半导体晶体管开启;当第一 N 型金属氧化物半导体晶体管开启时,第二放电路径开启,且当第二放电路径开启时,第一 N 型金属氧化物半导体晶体管开启。在本发明一实施例中,线性函数由第二 N 型金属氧化物半导体晶体管的开启期间所决定。

[0021] 在本发明一实施例中,栅极线负载电路包含至少一电阻,前述电阻连接于电容,其中前述电阻的其中一端连接于栅极集成电路输出缓冲电路,且前述电容的其中一端连接于共同电压。

[0022] 根据本发明的又一实施方式,本发明关于一种液晶显示器。液晶显示器包含栅极集成电路内部电路、栅极集成电路输出缓冲电路、栅极线负载电路与电阻。栅极集成电路内部电路用以产生扫描信号。栅极集成电路输出缓冲电路用以修改扫描信号,栅极集成电路输出缓冲电路包含第一与一第二路径,第一与第二路径用以于不同时间进行放电。栅极线负载电路用以取得经修改的扫描信号,经修改的扫描信号由栅极集成电路输出缓冲电路所输出。电阻具有第一端与第二端,第一端连接于每一前述这些组电路元件的第一与第二 N 型金属氧化物半导体晶体管的其中一者的源极线,第二端连接于接地端。

[0023] 在本发明一实施例中,栅极集成电路输出缓冲电路配置以于扫描信号下降时,第一放电路径开启以在一期间内对第一电流的扫描信号进行放电,且第二放电路径接续地开启以对第二电流的扫描信号进行放电,以根据线性函数修改扫描信号的下降边缘,其中第二电流较第一电流大,线性函数用以界定经修改的扫描信号的波形,其中前述波形为梯形。

[0024] 栅极集成电路输出缓冲电路包含 P 型金属氧化物半导体晶体管、第一 N 型金属氧化物半导体晶体管与第二 N 型金属氧化物半导体晶体管。P 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线耦接于高电位电压,栅极线连接于栅极集成电路内部电路,漏极线连接于栅极线负载电路。第一 N 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线耦接于低电位电压,栅极线连接于栅极集成电路内部电路,漏极线连接于 P 型金属氧化物半导体晶体管的漏极线。第二 N 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线连接于一大于低电位电压的电压,栅极线连接于栅极集成电路内部电路,漏极线连接于 P 型金属氧化物半导体晶体管的漏极线。

[0025] 在本发明一实施例中,当第二 N 型金属氧化物半导体晶体管开启时,第一放电路径开启,且当第一放电路径开启时,第二 N 型金属氧化物半导体晶体管开启;当第一 N 型金属氧化物半导体晶体管开启时,第二放电路径开启,且当第二放电路径开启时,第一 N 型金属氧化物半导体晶体管开启。线性函数由第二 N 型金属氧化物半导体晶体管的开启期间所决定。

[0026] 为了让本发明的上述和其他目的、特征和优点能更明显易懂,下文特举较佳实施例,并配合所附附图,作详细说明如下。

附图说明

[0027] 为了让本发明的上述和其他目的、特征、优点与实施例能更明显易懂,所附附图的说明如下:

[0028] 图 1 绘示依照现有技术的一种表示栅极驱动电路缺点的示意图;

[0029] 图 2 绘示依照现有技术的一种栅极驱动电路方块示意图;

[0030] 图 3 绘示依照本发明一实施方式的一种栅极驱动电路方块示意图;

[0031] 图 4 绘示依照本发明一实施例的一种表示栅极驱动电路操作的方块中的部分电路示意图;

[0032] 图 5 绘示依照本发明一实施例的一种下降边缘变化的扫描信号的波形示意图;

[0033] 图 6 绘示依照本发明一实施例的一种表示栅极驱动电路第一配置的方块中的部分电路示意图;

[0034] 图 7 绘示依照本发明一实施例的一种表示栅极驱动电路第二配置的方块中的部

分电路示意图；

[0035] 图 8 绘示依照本发明一实施例的一种表示栅极驱动电路第三配置的方块中的部分电路示意图。

[0036] 其中,附图标记

[0037] 21 :栅极集成电路输出缓冲电路 22 :栅极线(显示面板)负载电路

[0038] 100 :栅极驱动电路 102 :栅极集成电路内部电路

[0039] 102' :栅极集成电路内部电路 104 :栅极集成电路输出缓冲电路

[0040] 104' :栅极集成电路输出缓冲电路 106 :栅极线负载电路

[0041] 106' :栅极线负载电路 108 :P 型金属氧化物半导体晶体管

[0042] 108' :P 型金属氧化物半导体晶体管 110 :第一 N 型金属氧化物半导体晶体管

[0043] 110' :第一 N 型金属氧化物半导体晶体管

[0044] 112 :第二 N 型金属氧化物半导体晶体管

[0045] 112' :第二 N 型金属氧化物半导体晶体管

[0046] 116 :梯形

[0047] 118 :输出下降期间 120 :输出下降电压

[0048] 122 :电阻 124 :电压源

具体实施方式

[0049] 本发明说明中所公开的实施例请一并参照所附图 1 至图 8。根据本发明的目的,本发明一实施方式关于一种适用于液晶显示器的栅极驱动电路。

[0050] 图 3 绘示依照本发明一实施方式的一种栅极驱动电路 100 方块示意图。栅极驱动电路 100 包含栅极集成电路内部电路 102、栅极集成电路输出缓冲电路 104 与栅极线负载电路 106。栅极集成电路内部电路 102 产生一组扫描信号,前述该组扫描信号被栅极集成电路输出缓冲电路 104 所驱动,栅极集成电路输出缓冲电路 104 根据斜率或线性函数修改扫描信号的下降边缘,斜率或线性函数用以界定经修改的扫描信号的波形。具体而言,修改扫描信号的下降边缘以形成具有梯形波形的扫描信号。

[0051] 如图 3 所示的栅极集成电路输出缓冲电路 104 包含一个 P 型金属氧化物半导体晶体管与两个 N 型金属氧化物半导体晶体管。具体而言,P 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线连接于高电位电压 VGG,栅极线耦接于栅极集成电路内部电路 102。在另一方面,在栅极集成电路输出缓冲电路 104 中的第一 N 型金属氧化物半导体晶体管 110 具有源极线、栅极线与漏极线,漏极线连接于 P 型金属氧化物半导体晶体管 108 的漏极线,栅极线耦接于栅极集成电路内部电路 102,源极线连接于低电位电压 VEE。另一 N 型金属氧化物半导体晶体管 112 具有源极线连接于大于低电位电压 VEE,且与第一 N 型金属氧化物半导体晶体管 110 分享共漏极线,前述共漏极线连接于 P 型金属氧化物半导体晶体管 108 的漏极线。栅极集成电路输出缓冲电路 104 中的 N 型金属氧化物半导体晶体管 112 允许源极电位存取额外的低电位电压 VEE 使得扫描信号的下降边缘的波形可被控制。

[0052] 此外,如图 3 所示的栅极线负载电路 106 取得经修改波形的扫描信号,经修改波形的扫描信号由栅极集成电路输出缓冲电路 104 所输出,栅极线负载电路 106 具有一组多个电阻与多个电容互相连接成一系列 L 型的配置。具体而言,每一电容的一端连接于共同电

压 VCOM 而每一电容的另一端连接于耦接于前述这些电阻所形成的线。

[0053] 另外,栅极集成电路输出缓冲电路包含第一与第二放电路径,第一与第二放电路径用以在不同期间对扫描信号进行放电。在本发明一实施例中,栅极集成电路输出缓冲电路配置以于扫描信号下降时,第一放电路径开启以在一期间内对第一电流的扫描信号进行放电,且第二放电路径接续地开启以对第二电流的扫描信号进行放电,以根据线性函数修改扫描信号的下降边缘,其中第二电流较第一电流大,线性函数用以界定经修改的扫描信号的波形。如图 3 与图 4 所示,栅极集成电路输出缓冲电路包含 P 型金属氧化物半导体晶体管、第一 N 型金属氧化物半导体晶体管与第二 N 型金属氧化物半导体晶体管。P 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线耦接于高电位电压 VGG,栅极线连接于栅极集成电路内部电路,漏极线连接于栅极线负载电路。第一 N 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线耦接于低电位电压 VEE,栅极线连接于栅极集成电路内部电路,漏极线连接于 P 型金属氧化物半导体晶体管的漏极线。第二 N 型金属氧化物半导体晶体管具有源极线、栅极线与漏极线,源极线连接于一大于低电位电压 VEE 的电压,栅极线连接于栅极集成电路内部电路,漏极线连接于 P 型金属氧化物半导体晶体管的漏极线。当第二 N 型金属氧化物半导体晶体管开启时,第一放电路径开启,且当第一放电路径开启时,第二 N 型金属氧化物半导体晶体管开启;当第一 N 型金属氧化物半导体晶体管开启时,第二放电路径开启,且当第二放电路径开启时,第一 N 型金属氧化物半导体晶体管开启。在本发明一实施例中,线性函数由该第二 N 型金属氧化物半导体晶体管的开启期间所决定。

[0054] 如图 4 所示,梯形 116 的下降边缘被分成第 1 部分与第 2 部分。第 1 部分通过开启 N 型金属氧化物半导体晶体管 112(以 MN1 标示)所形成,导致 MN1 的源极选取一大于低电位电压 VEE 的电压,前述大于低电位电压的电压具有相对较小的电流。随后,第 2 部分通过开启 N 型金属氧化物半导体晶体管 110(以 MN2 标示)所形成,导致 MN2 的源极选取低电位电压 VEE,前述低电位电压 VEE 具有相对较大的电流。因此,由栅极集成电路输出缓冲电路所输出的扫描信号的输出波形可被控制。

[0055] 图 5 绘示依照本发明一实施例的一种下降边缘变化的扫描信号的波形示意图。MN1 开启的期间控制输出下降期间 118 的宽度,且接着控制输出下降电压。上述线性控制产生梯形 116,梯形 116 如第 1 部分的平缓斜坡所示至输出下降电压 120 为止,接着变为第 2 部分的垂直斜坡至输出下降期间结束为止。

[0056] 图 6 绘示依照本发明一实施例的一种表示栅极驱动电路第一配置的方块中的部分电路示意图。如图 6 所示,液晶显示器具有栅极集成电路内部电路 102'、栅极集成电路输出缓冲电路 104' 与栅极线负载电路 106'。栅极集成电路内部电路 102' 用以产生扫描信号。栅极集成电路输出缓冲电路 104' 根据线性函数以修改扫描信号。栅极线负载电路 106' 用以取得经修改的扫描信号,经修改的扫描信号由栅极集成电路输出缓冲电路 104' 所输出。栅极集成电路输出缓冲电路 104' 具有至少二组电路,每一组电路包含 P 型金属氧化物半导体晶体管 108'、第一 N 型金属氧化物半导体晶体管 110' 与第二 N 型金属氧化物半导体晶体管 112'。

[0057] 具体而言,电阻 RE 122 具有第一端与第二端。第一端连接于每一前述这些第二 N 型金属氧化物半导体晶体管 112' 的源极线,第二端连接于接地端。

[0058] 由于电阻 RE 122 耦接于每一前述这些第二 N 型金属氧化物半导体晶体管 112' 的源极通道, 输出电压 Vout 会根据偏压电压 Vbias 成比例地下降, 从而控制输出下降电压 120。此外, 每一前述这些第二 N 型金属氧化物半导体晶体管 112' 的开启期间会决定输出下降期间 118。

[0059] 在每一组电路中, P 型金属氧化物半导体晶体管 108' 具有源极线、栅极线与漏极线, 源极线耦接于高电位电压 VGG, 栅极线连接于栅极集成电路内部电路 102', 漏极线连接于栅极线负载电路 106' 的输出电压 Vout。第一 N 型金属氧化物半导体晶体管 110' 具有源极线、栅极线与漏极线, 源极线耦接于低电位电压 VEE, 栅极线连接于栅极集成电路内部电路 102', 漏极线连接于 P 型金属氧化物半导体晶体管 108' 的漏极线。第二 N 型金属氧化物半导体晶体管 112' 具有源极线、栅极线与漏极线, 源极线连接于偏压电压 Vbias, 栅极线连接于栅极集成电路内部电路, 漏极线连接于 P 型金属氧化物半导体晶体管 108' 的输出电压 Vout 与漏极线。

[0060] 下列方程式表示输出电压 Vout 与偏压电压 Vbias :

$$[0061] \quad V_{out} \cong V_{bias} ,$$

$$[0062] \quad V_{bias} = I_D \times R_E$$

$$[0063] \quad = K' \frac{W}{2L} (V_g - V_{bias} - V_T)^2 \times R_E$$

[0064] when $0 < (V_g - V_{bias} - V_T) \leq (V_{out} - V_{bias})$, or

[0065]

$$V_{bias} = K' \frac{W}{L} \left[(V_g - V_{bias} - V_T) - \frac{(V_{out} - V_{bias})}{2} \right] (V_{out} - V_{bias}) \times R_E$$

[0066] 当 $0 < (V_{out} - V_{bias}) \leq (V_g - V_{bias} - V_T)$, 流经电阻 122 的电流表示为 I_D 。

[0067] 图 7 绘示依照本发明一实施例的一种表示栅极驱动电路第二配置的方块中的部分电路示意图。如图 7 所示, 液晶显示荧幕具有栅极集成电路内部电路 102'、栅极集成电路输出缓冲电路 104' 与栅极线负载电路 106'。栅极集成电路内部电路 102' 用以产生扫描信号。栅极集成电路输出缓冲电路 104' 根据线性函数以修改扫描信号。栅极线负载电路 106' 用以取得经修改的扫描信号, 经修改的扫描信号由栅极集成电路输出缓冲电路 104' 所输出。栅极集成电路输出缓冲电路 104' 具有至少两组电路, 每一组电路包含 P 型金属氧化物半导体晶体管 108', 第一 N 型金属氧化物半导体晶体管 110' 与第二 N 型金属氧化物半导体晶体管 112'。

[0068] 具体而言, 电阻 RE 122 具有第一端与第二端。第一端连接于每一前述这些第二 N 型金属氧化物半导体晶体管 112' 的源极线, 第二端连接于接地端。此外, 电压源 124 的一端连接于电阻 122, 且其另一端连接于接地端。

[0069] 由于电压源 124 与电阻 122 的一端均耦接于栅极集成电路输出缓冲电路 104' 使前述这些第二 N 型金属氧化物半导体晶体管 112' 中的每一第二 N 型金属氧化物半导体晶体管的每一源极线皆因前述电阻而承受固定电流。输出电压 Vout 会根据偏压电压 Vbias 成比例地降低, 因此使得输出下降电压 120 受控制。此外, 每一前述这些第二 N 型金属氧化物半导体晶体管 112' 的开启期间会决定输出下降期间 118。

[0070] 下列方程式表示输出电压 V_{out} 与偏压电压 V_{bias} :

$$[0071] \quad V_{out} = V_{bias} + I_D \times R_{on},$$

$$[0072] \quad I_D = V_{bias} / R_E, \text{ and}$$

$$[0073] \quad R_{on} = MN1(\text{导通电阻 (turn on resistance)}),$$

[0074] 其中 I_D 为流经电阻 R_E 的电流, 而 R_{on} 为第二 N 型金属氧化物半导体晶体管的导通电阻。

[0075] 图 8 绘示依照本发明一实施例的一种表示栅极驱动电路第三配置的方块中的部分电路示意图。如图 8 所示, 液晶显示器具有栅极集成电路内部电路 102'、栅极集成电路输出缓冲电路 104' 与栅极线负载电路 106'。栅极集成电路内部电路 102' 用以产生扫描信号。栅极集成电路输出缓冲电路 104' 根据线性函数以修改扫描信号。栅极线负载电路 106' 用以取得经修改的扫描信号, 经修改的扫描信号由栅极集成电路输出缓冲电路 104' 所输出。栅极集成电路输出缓冲电路 104' 具有至少二组电路, 每一组电路包含 P 型金属氧化物半导体晶体管 108'、第一 N 型金属氧化物半导体晶体管 110' 与第二 N 型金属氧化物半导体晶体管 112'。

[0076] 具体而言, 电压源 124 的一端连接于前述这些 N 型金属氧化物半导体晶体管 112' 中的至少其中之一的栅极线, 其另一端连接于接地端, 从而前述这些 N 型金属氧化物半导体晶体管 112' 中的至少其中之一的源极线连接于接地端。

[0077] 由于电压源 124 连接于每一前述这些第二 N 型金属氧化物半导体晶体管 112' 的源极通道, 且每一前述这些第二 N 型金属氧化物半导体晶体管 112' 的源极通道皆连接于接地端。当每一 N 型金属氧化物半导体晶体管 112' 开启时, 将输出电压 V_{out} 调整为高电位电压 V_{GG} , 从而控制输出下降电压 120。此外, 每一 N 型金属氧化物半导体晶体管 112' 的开启期间会决定输出下降期间 118。

[0078] 下列方程式表示输出电压 V_{out} 与偏压电压 V_{bias} , 其中 I_D 为第二 N 型金属氧化物半导体晶体管的源极线所输出的电流且 R_{on} 为第二 N 型金属氧化物半导体晶体管的导通电阻 :

$$[0079] \quad V_{out} = I_D \times R_{on},$$

$$[0080] \quad I_D = K' \frac{W}{2L} (V_g - V_T)^2, \text{ and}$$

$$[0081] \quad R_{on} = MN1(\text{导通电阻 (turn on resistance)}).$$

[0082] 根据本发明另一实施方式, 一种用以修改液晶显示器中的扫描信号的方法包含以下步骤: 通过栅极集成电路内部电路产生扫描信号; 根据线性函数以通过栅极集成电路输出缓冲电路以修改该扫描信号, 其中线性函数基于输出下降期间与输出下降电压; 通过栅极线负载电路以取得经修改的扫描信号。

[0083] 具体而言, 经修改的扫描信号具有下降边缘, 前述下降边缘具有线性函数, 其中线性函数定义经修改的扫描信号的波形。同样地, 通过控制输出下降电压与输出下降期间, 扫描信号的波形可为梯形。

[0084] 在一配置中, 本方法包含连接电阻的一端于前述这些晶体管的一者的源极线, 电阻的另一端连接于接地端。在另一配置中, 本方法包含连接电压源的一端于电阻, 电压源的另一端连接于接地端。在又一配置中, 本方法包含连接电压源的一端于前述这些晶体管的

一者的栅极线,电压源的另一端连接于接地端,且前述这些 N 型金属氧化物半导体晶体管的一者的源极线亦可连接于接地端。

[0085] 如上所述,栅极驱动电路包含两个不同的晶体管,用以达成输出信号的线性控制。通过逻辑的操作与控制,栅极驱动电路的输出信号可被修改。

[0086] 当然,本发明还可有其它多种实施例,在不背离本发明精神及其实质的情况下,熟悉本领域的技术人员当可根据本发明作出各种相应的改变和变形,但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

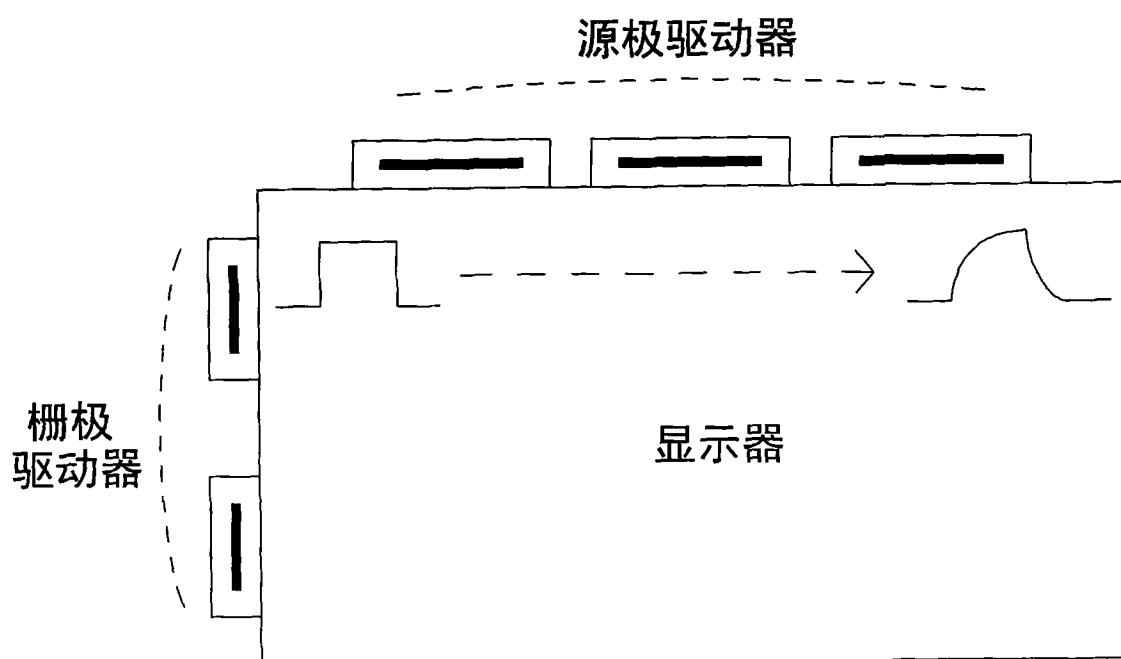


图 1

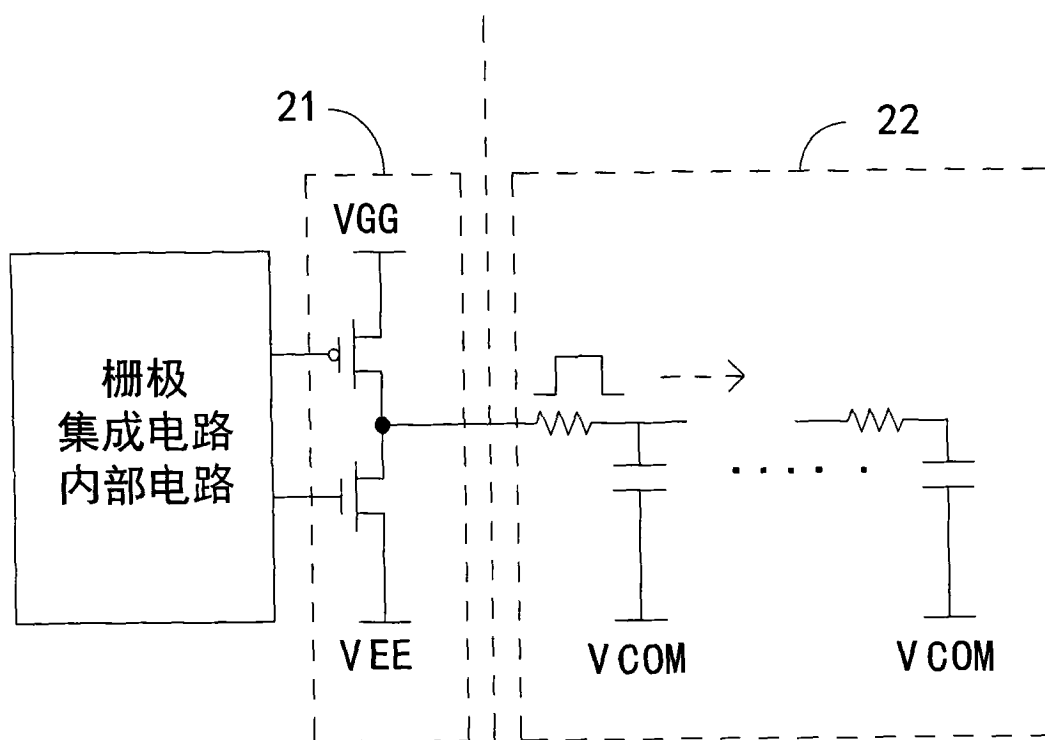


图 2

100

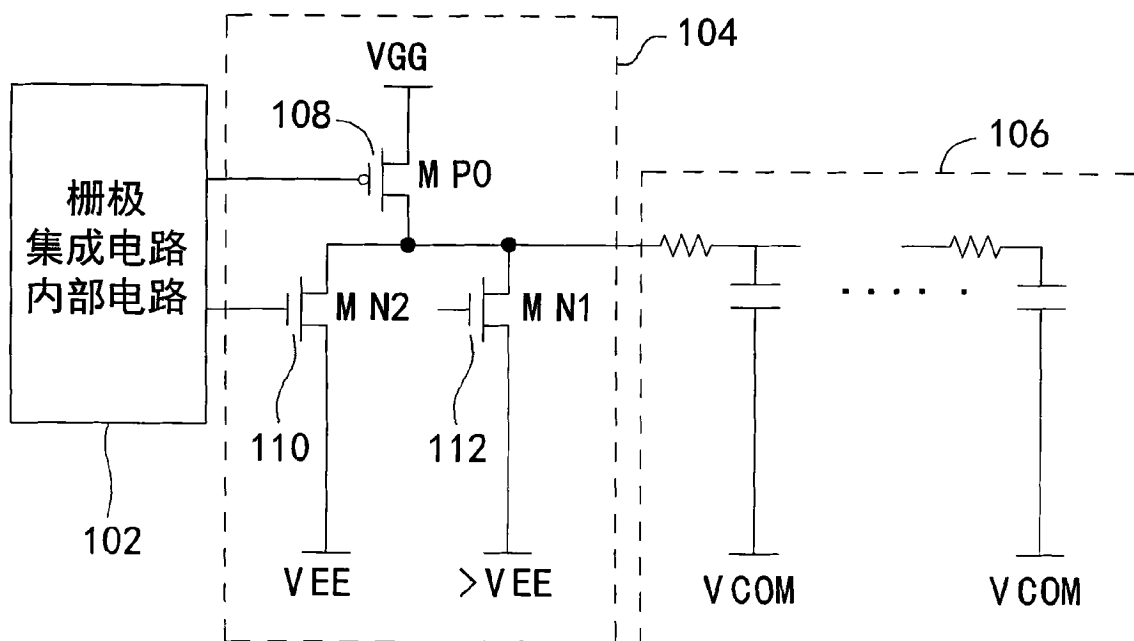


图 3

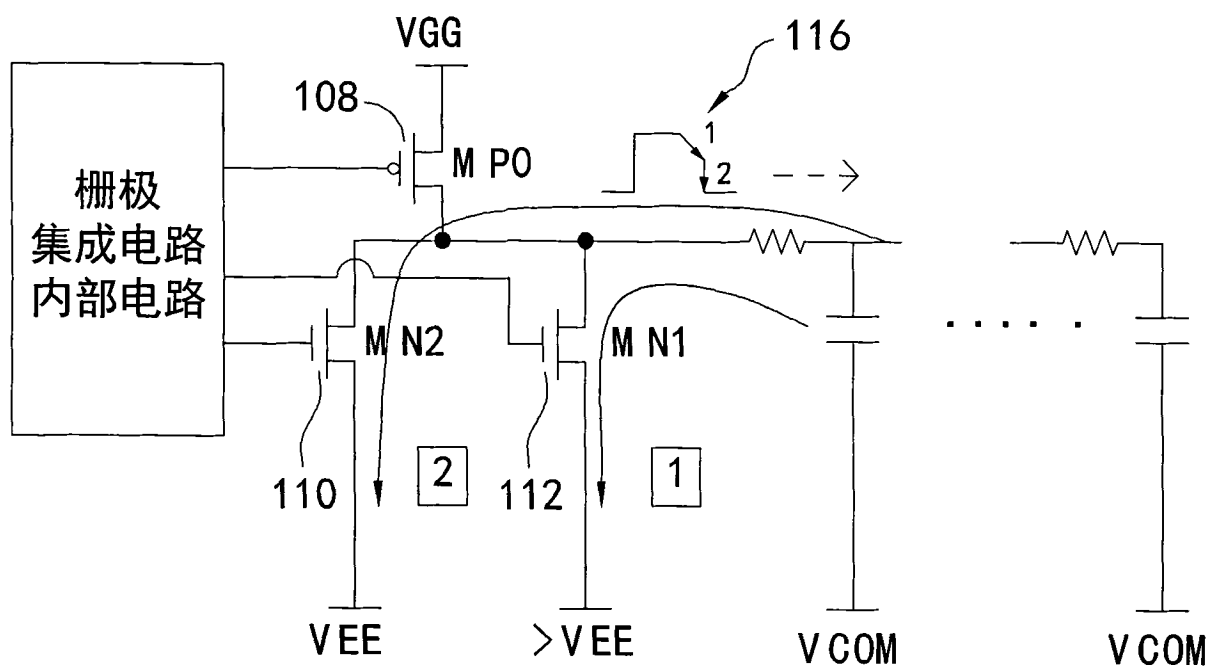


图 4

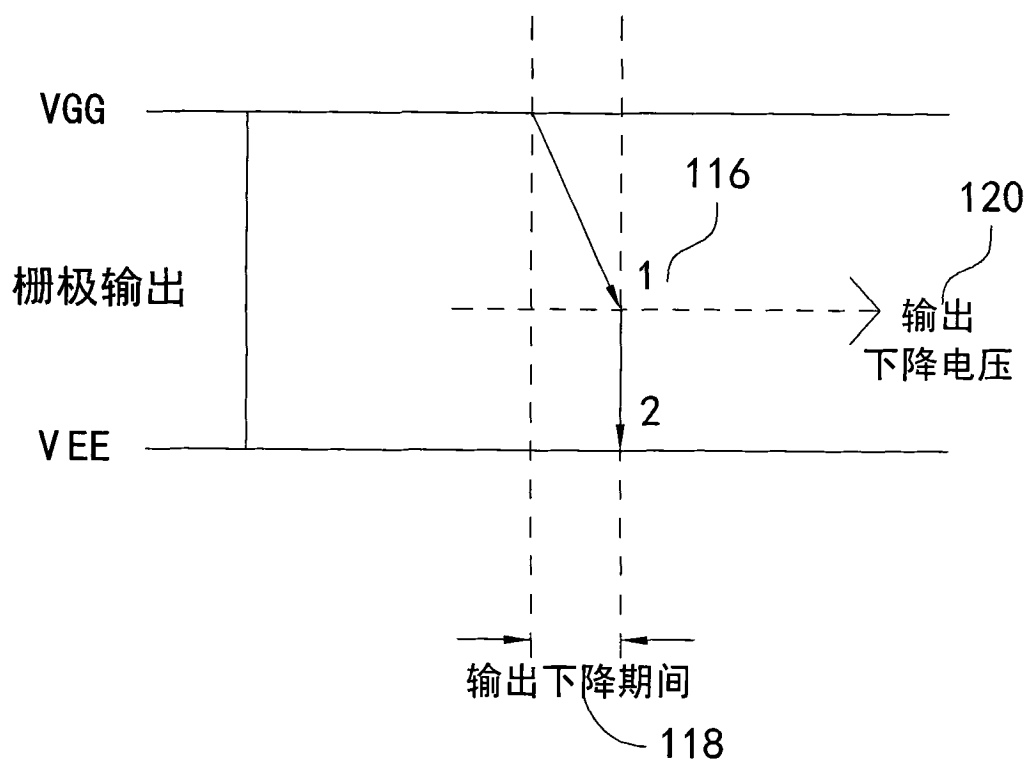


图 5

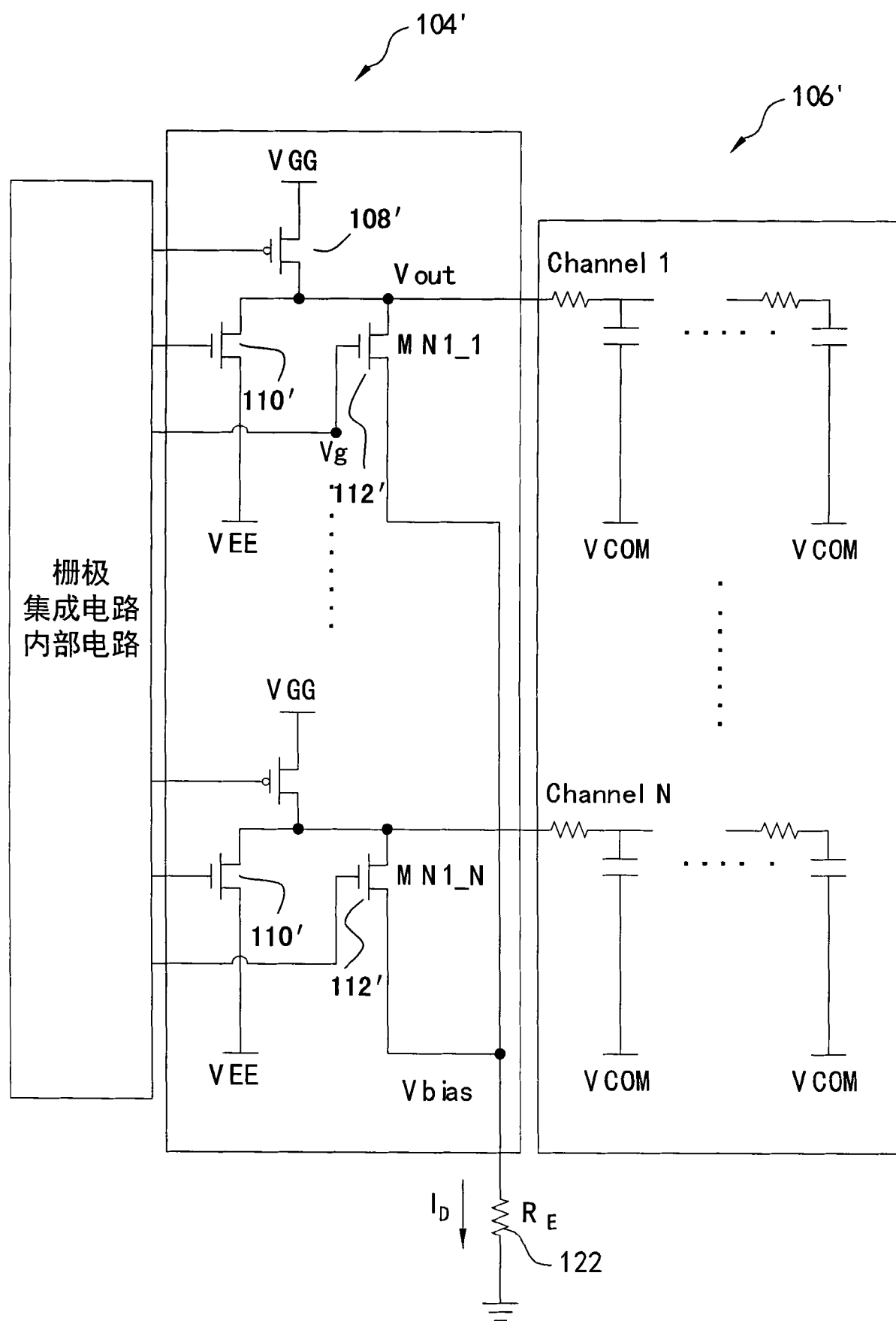


图 6

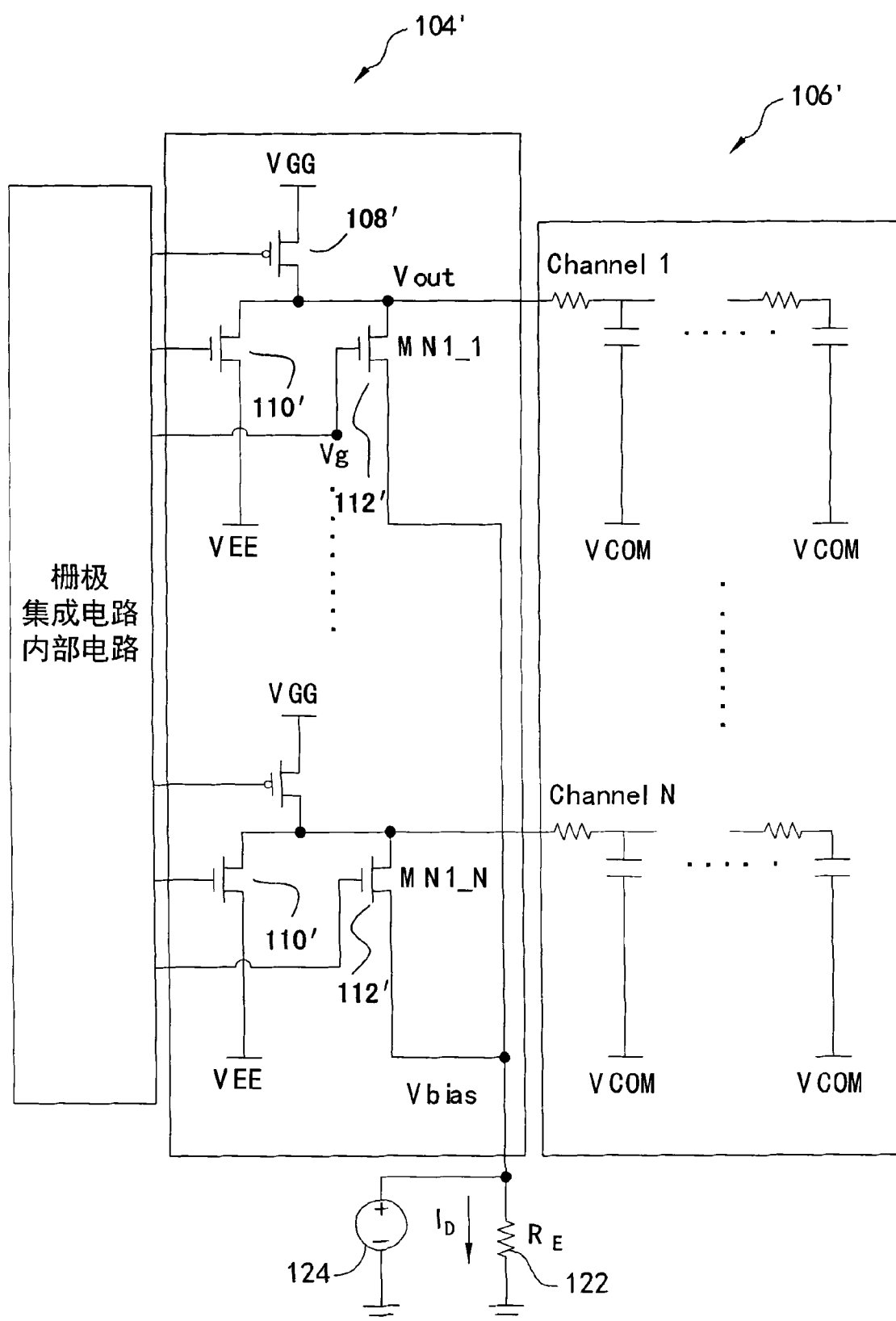


图 7

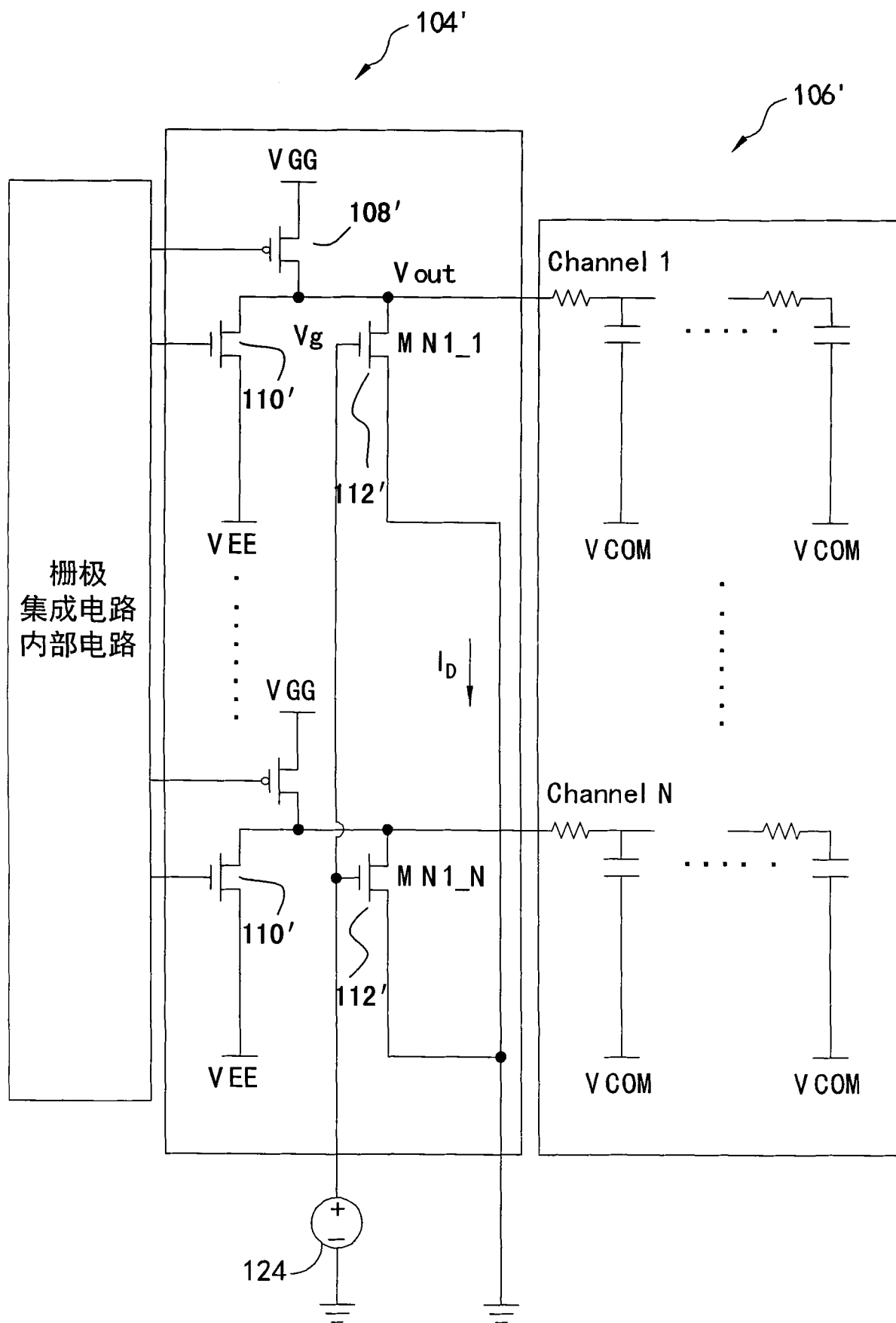


图 8

专利名称(译)	栅极驱动电路、液晶显示器及修改扫描信号的方法		
公开(公告)号	CN102034452A	公开(公告)日	2011-04-27
申请号	CN201010528618.7	申请日	2010-10-26
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	黄文江 许胜凯		
发明人	黄文江 许胜凯		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3677 G09G2320/0209 G09G2310/066 G09G2320/0219 G09G2320/0223		
优先权	12/757607 2010-04-09 US		
其他公开文献	CN102034452B		
外部链接	Espacenet SIPO		

摘要(译)

本发明关于一种液晶显示器内的栅极驱动电路，用以改善液晶显示器的显示效能。栅极驱动电路包含至少一个P型金属氧化物半导体晶体管与二个N型金属氧化物半导体晶体管，前述这些晶体管是配置以根据线性函数来修改相应扫描信号的下降边缘，其中线性函数界定扫描信号的波形。同时本发明公开一种包含该栅极驱动电路的液晶显示器以及一种修改液晶显示器的一扫描信号的方法。

