



(12) 发明专利申请

(10) 申请公布号 CN 102034445 A

(43) 申请公布日 2011. 04. 27

(21) 申请号 200910307860. 9

(22) 申请日 2009. 09. 28

(71) 申请人 群康科技(深圳)有限公司

地址 518109 广东省深圳市宝安区龙华镇富
士康科技工业园 E 区 4 栋 1 层

申请人 群创光电股份有限公司

(72) 发明人 周和康 林静忠 杨彦利 刘金铭

(51) Int. Cl.

G09G 3/36 (2006. 01)

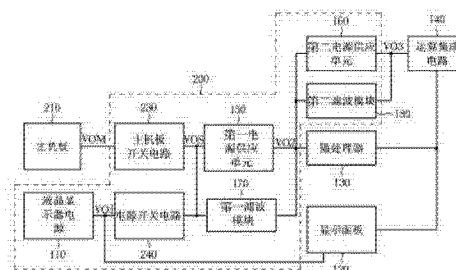
权利要求书 3 页 说明书 6 页 附图 4 页

(54) 发明名称

液晶显示器供电电路

(57) 摘要

一种液晶显示器供电电路包括一主机板开关电路、一液晶显示器电源、一电源开关电路及一第一电源供应单元, 主机板开关电路的一输入端耦接于一主机板的一电源输出端, 电源开关电路的一输入端耦接于该液晶显示器电源, 第一电源供应单元耦接于该主机板开关电路的一输出端、该电源开关电路的一输出端及一微处理器, 用来将该主机板或该液晶显示器电源的电源供应给该微处理器。该液晶显示器供电电路在显示器的睡眠模式下隔绝液晶显示器电源的供电, 并改由需要随时被供电的主机板来进行睡眠模式下的供电, 而省下了液晶显示器电源在睡眠模式下的不必要功率消耗。



1. 一种液晶显示器供电电路,适用于一显示器,包括一液晶显示器电源及一第一电源供应单元,其特征在于:该液晶显示器供电电路还包括:

一主机板开关电路,其一输入端耦接于一主机板的一电源输出端;及

一电源开关电路,其一输入端耦接于该液晶显示器电源;

其中该第一电源供应单元耦接于该主机板开关电路的一输出端、该电源开关电路的一输出端及一微处理器,用来将该主机板或该液晶显示器电源的电源供应给该微处理器。

2. 如权利要求1所述的液晶显示器供电电路,其特征在于:当该显示器进入一正常运作模式时,该主机板开关电路关闭,且该电源开关电路开启,使得该液晶显示器电源的该电源通过该电源开关电路而被供应于该第一电源供应单元。

3. 如权利要求1所述的液晶显示器供电电路,其特征在于:当一显示器进入一睡眠模式时,该主机板开关电路开启,且该电源开关电路关闭,使得该主机板的一主机板输出电源通过该主机板开关电路而被供应于该第一电源供应单元。

4. 如权利要求1所述的液晶显示器供电电路,其特征在于:该主机板开关电路包括:

一第一二极管,其一第一端耦接于该主机板的该电源输出端;及

一电阻,其一第一端耦接于该第一二极管的一第二端,且该电阻的一第二端耦接于该第一电源供应单元。

5. 如权利要求4所述的液晶显示器供电电路,其特征在于:该主机板开关电路更包括:

一齐纳二极管,其一第一端耦接于该主机板的该电源输出端,且该齐纳二极管的一第二端接地;及

一第一电容,并联于该齐纳二极管。

6. 如权利要求4所述的液晶显示器供电电路,其特征在于:该电源开关电路包括:

一第二二极管,其一第一端耦接于该液晶显示器电源;及

一第三二极管,其一第一端耦接于该第二二极管的一第二端,且该第三二极管的一第二端耦接于该第一电源供应单元。

7. 如权利要求1所述的液晶显示器供电电路,其特征在于:该主机板开关电路包括:

一N型金属氧化物半导体晶体管,其源极与一栅极耦接于该主机板的该电源输出端;及

一第一电阻,其一第一端耦接于该N型金属氧化物半导体晶体管的一漏极,且该第一电阻的一第二端耦接于该第一电源供应单元。

8. 如权利要求7所述的液晶显示器供电电路,其特征在于:该主机板开关电路更包括:

一第二电阻,其一第一端耦接于该N型金属氧化物半导体晶体管的一基极,且该第二电阻的一第二端接地。

9. 如权利要求7所述的液晶显示器供电电路,其特征在于:该电源开关电路包括:

一第四二极管,其一第一端耦接于该液晶显示器电源,且该第四二极管的一第二端耦接于该第一电源供应单元。

10. 如权利要求1所述的液晶显示器供电电路,其特征在于:该主机板开关电路包括:

一第一npn型双极晶体管,其集电极耦接于该主机板的该电源输出端,且该第一npn型

双极晶体管的基极耦接于一由外部电路产生的控制信号；

一第二 npn 型双极晶体管，其集电极耦接于该第一 npn 型双极晶体管的基极，且该第二 npn 型双极晶体管的发射极接地；及

一第五二极管，其一第一端耦接于该第一 npn 型双极晶体管的发射极，且该第五二极管的一第二端耦接于该第一电源供应单元；

其中当包括该显示器供电电路的一显示器进入睡眠模式时，该控制信号的电位为一低电位。

11. 如权利要求 10 所述的液晶显示器供电电路，其特征在于：该主机板开关电路更包括：

一电阻，其一第一端耦接于该第一 npn 型双极晶体管的该集电极，且该电阻的一第二端耦接于该第一 npn 型双极晶体管的该基极；

一电容，其一第一端耦接于该第五二极管的该第二端，且该电容的一第二端耦接于该第二 npn 型双极晶体管的该发射极。

12. 如权利要求 10 所述的液晶显示器供电电路，其特征在于：该电源开关电路包括：

一第六二极管，其一第一端耦接于该液晶显示器电源，且该第六二极管的一第二端耦接于该第一电源供应单元。

13. 如权利要求 10 所述的液晶显示器供电电路，其特征在于：该液晶显示器电源包括：

一第一开关模块，其一输入端耦接于该主机板的该电源输出端，该第一开关模块用来根据该控制信号决定是否根据该主机板所产生的一第一电源来产生一第二电源；

一第一电源转换模块，其一输入端耦接于该第一开关模块的一输出端，该第一电源转换模块根据该第二电源是否处于一高电位来使得其一第一输出端与其一第二输出端之间导通，产生电流；

一第二开关模块，其一输入端耦接于该第一电源转换模块的该第一输出端，该第二开关模块用来根据该第一电源转换模块的该第一输出端与该第二输出端之间是否产生导通电流来产生一第三电源；

一第二电源供应单元，其一开关控制端耦接于该第二开关模块的一输出端，该第二电源供应单元根据该第三电源是否处于一高电位来产生一第四电源；及

一第二电源转换模块，其一输入端耦接于该第二电源供应单元的一输出端，该第二电源转换模块的一输出端耦接于该电源开关电路的该输出端，且该第二电源转换模块将该第四电源转换为一第五电源，并将该第五电源输出于该电源开关电路的该输出端。

14. 如权利要求 13 所述的液晶显示器供电电路，其特征在于：该第一开关模块包括：

一 pnp 型双极晶体管，其一发射极耦接于该主机板的该电源输出端，且该 pnp 型双极晶体管的一基极耦接于该控制信号；及

一第一电阻，其一第一端耦接于该 pnp 型双极晶体管的集电极，且该第一电阻的一第二端耦接于该第一电源转换模块。

15. 如权利要求 13 所述的液晶显示器供电电路，其特征在于：该第二开关模块包括：

一第三 npn 型双极晶体管，其一集电极耦接于一直流电源，且该第三 npn 型双极晶体管的一发射极耦接于该第二电源供应单元的该开关控制端；

一第二电阻,其一第一端耦接于该第一电源转换模块的该第一输出端,且该第二电阻的一第二端耦接于该第三 npn 型双极晶体管的一基极;及

一第三电阻,其一第一端耦接于该第二电阻的该第二端,且该第三电阻的一第二端耦接于该第三 npn 型双极晶体管的该集电极。

液晶显示器供电电路

技术领域

[0001] 本发明涉及一种显示器供电电路,尤指一种液晶显示器供电电路。

背景技术

[0002] 一般的液晶显示器会以进入睡眠模式的方式来节省功率消耗,并以单一显示器电源来供应液晶显示器在正常运作模式下与睡眠模式下的所需电源。液晶显示器需要被供应电源的组件主要包括有显示面板、微处理器及运算集成电路;且该显示器电源的电位约为 5 伏特,显示面板需要的电源约为 5 伏特,微处理器需要的电源约为 3.3 伏特,且运算集成电路需要的电源约为 1.8 伏特。

[0003] 请参阅图 1,其为一种现有技术液晶显示器供电电路 100 的示意图。如图 1 所示,液晶显示器供电电路 100 包括一液晶显示器电源 110、一第一电源供应单元 150、一第二电源供应单元 160、一第一滤波模块 170、一第二滤波模块 180 及一二极管 D120。液晶显示器供电电路 100 主要透过液晶显示器电源 110 直接输出的电源 V01(约为 5 伏特)来直接供应显示面板 120 的所需电源,透过第一电源供应单元 150 所产生的电源 V02(约为 3.3 伏特)来提供微处理器 130 的所需电源,并透过第二电源供应单元 160 所产生的电源 V03(约为 1.8 伏特)来提供运算集成电路 140 的所需电源。当显示器需要进入睡眠模式时,微处理器 130 会发出信号通知显示面板 120 及运算集成电路 140 关闭,并在维持最低限度可运作机能的情况下关闭其本身大部份的机能,以分别停止接收电源 V01、V02、V03;反之,当显示器需要由睡眠状态进入正常运作模式时,亦由微处理器 130 发出信号通知显示面板 120 及运算集成电路 140 开启,以分别继续接收电源 V01、V02、V03。然而在显示器进入睡眠模式时,仍会有相当小的电流通过二极管 D120,使得液晶显示器电源 110 处于低效率工作状态,并且仍然会产生无法被忽略的功率消耗。

发明内容

[0004] 为解决现有技术液晶显示器供电电路在睡眠模式下有不必要的功率消耗的技术问题,有必要提供一种省下在睡眠模式下的不必要功率消耗的液晶显示器供电电路。

[0005] 一种液晶显示器供电电路包括一主机板开关电路、一液晶显示器电源、一电源开关电路及一第一电源供应单元。该主机板开关电路的一输入端耦接于一主机板的一电源输出端。该电源开关电路的一输入端耦接于该液晶显示器电源。该第一电源供应单元耦接于该主机板开关电路的一输出端、该电源开关电路的一输出端及一微处理器,用来将该主机板或该液晶显示器电源的电源供应给该微处理器。

[0006] 本发明的实施方式所揭露的液晶显示器供电电路在显示器的睡眠模式下隔绝液晶显示器电源的供电,并改由需要随时被供电的主机板来进行睡眠模式下的供电,使得液晶显示器电源在显示器的睡眠模式下原本会被消耗但不需要消耗的功率会被转嫁至原本即需随时被供电的主机板,而省下了液晶显示器电源在睡眠模式下的不必要功率消耗。

附图说明

- [0007] 图 1 为一种现有技术液晶显示器供电电路的示意图。
- [0008] 图 2 为本发明液晶显示器供电电路第一实施方式的示意图。
- [0009] 图 3 为本发明液晶显示器供电电路第二实施方式的示意图。
- [0010] 图 4 为本发明液晶显示器供电电路第三实施方式的示意图。
- [0011] 图 5 为本发明液晶显示器供电电路第四实施方式的示意图。
- [0012] 图 6 与图 7 为本发明液晶显示器供电电路第五实施方式的示意图。

具体实施方式

[0013] 请参阅图 2 与图 3, 其中图 2 为本发明液晶显示器供电电路 200 的第一实施方式的示意图, 图 3 为本发明液晶显示器供电电路 200 的第二实施方式的示意图。

[0014] 如图 2 所示, 在该第一实施方式中, 液晶显示器供电电路 200 包括一主机板开关电路 230、一电源开关电路 240 及图 1 所示的液晶显示器电源 110 与第一电源供应单元 150。第一电源供应单元 150 用来透过主机板开关电路 230 或电源开关电路 240 将一主机板的电源或液晶显示器电源 110 的电源供应给微处理器 130。当显示器进入正常运作模式时, 液晶显示器供电电路 200 关闭主机板开关电路 230 并开启电源开关电路 240, 使得主机板的电源无法透过主机板开关电路 230 供应给第一电源供应单元 150, 并使得液晶显示器电源 110 的电源可透过电源开关电路 240 供应给微处理器 130。同理, 当显示器进入睡眠模式时, 液晶显示器供电电路 200 开启主机板开关电路 230 并关闭电源开关电路 240, 使得主机板的电源可透过主机板开关电路 230 供应给第一电源供应单元 150, 并使得液晶显示器电源 110 的电源无法透过电源开关电路 240 供应给第一电源供应单元 150。

[0015] 如图 3 所示, 在该第二实施方式中, 液晶显示器供电电路 200 耦接于一主机板 210, 并用来提供图 1 所示的微处理器 130、显示面板 120 及运算集成电路 140 的三种不同电位的电源。如图 3 所示, 液晶显示器供电电路 200 包括主机板开关电路 230、电源开关电路 240 及图 1 所示的液晶显示器电源 110、第一电源供应单元 150、第二电源供应单元 160、第一滤波模块 170 与第二滤波模块 180。

[0016] 在显示器的正常运作模式中, 液晶显示器供电电路 200 由液晶显示器电源 110 取得电源 V01, 以供显示面板 120 运作, 并开启电源开关电路 240, 使电源 V01 可输入于第一电源供应单元 150; 此时, 位于第一电源供应单元 150 的输入端的电源 V0S 根据电源 V01 所产生, 且液晶显示器供电电路 200 会关闭主机板开关电路 230, 以隔绝由主机板 210 产生的主机板输出电源 VOM 的供应。如此一来, 第一电源供应单元 150 会将电源 V0S 转换为电源 V02, 提供给微处理器 130 运作, 且第二电源供应单元 160 会根据电源 V02 产生电源 V03, 提供给运算集成电路 140。

[0017] 而在显示器的睡眠模式中, 微处理器 130 会产生控制信号来关闭运算集成电路 140 及显示面板 120, 使得此时显示面板 120 不会消耗液晶显示器电源 110 所供给的电源 V01。再者, 液晶显示器供电电路 200 会关闭电源开关电路 240 并开启主机板开关电路 230, 使得此时第一电源供应单元 150 所接收的电源 V0S 根据主机板 210 所提供的主机板输出电源 VOM 而产生, 而非根据液晶显示器电源 110 所提供的电源 V01 所产生。此时, 液晶显示器电源 110 处于完全不消耗电能的状态, 因为其消耗电能的路径完全被封锁而达成在睡眠模

式下节省液晶显示器电源 110 的目的。

[0018] 请参阅图 4,其为本发明液晶显示器供电电路 200 的第三实施方式的示意图。图 4 主要揭露了图 2 所示的电源开关电路 240 与主机板开关电路 230 的实施方式。如图 4 所示,主机板开关电路 230 包括一第一二极管 D103、一电阻 R103、一齐纳二极管 (Zenar Diode) ZD102 及一电容 C100。第一二极管 D103 的一第一端耦接于主机板 210 的一电源输出端,以接收主机板输出电源 VOM。电阻 R103 的一第一端耦接于第一二极管 D103 的一第二端,且电阻 R103 的一第二端耦接于第一电源供应单元 150 的一电源输入端。齐纳二极管 ZD102 的一第一端耦接于主机板 210 的该电源输出端,且齐纳二极管 ZD102 的一第二端接地。第一电容 C100 并联于齐纳二极管 ZD102。电源开关电路 240 包括一第二二极管 D101 及一第三二极管 D102。第二二极管 D101 的一第一端耦接于液晶显示器电源 110。第三二极管 D102 的一第一端耦接于第二二极管 D101 的一第二端,且第三二极管 D102 的一第二端耦接于第一电源供应单元 150 的该电源输入端。齐纳二极管 ZD102 及电容 C100 主要用来滤除主机板 210 所产生的主机板输出电源 VOM 中所带的噪声。

[0019] 图 4 所示的主机板开关电路 230 及电源开关电路 240 的运作方式描述如下。

[0020] 当显示器处于正常运作模式时,第二及第三二极管 D101 及 D102 因液晶显示器电源 110 所提供的电源 V01 而处于正偏压并因而导通,使得电源开关电路 240 成开启状态;且此时因为显示器处于正常运作模式,因此主机板 210 会产生出较大的电流,使得主机板输出电源 VOM 经过第一二极管 D103 与电阻 R103 被传输时,在电阻 R103 上会产生大于一个二极管所产生的降压;由于二极管上的压降为一固定值,换言之,电源 V01 仅会遭遇第二及第三二极管 D101 及 D102 所带来的二个二极管的固定压降,但电源 VOS 除了遭遇第一二极管 D103 所带来的单一二极管的固定压降以外,尚会遭遇到电阻 R103 上因主机板 210 的较大电流所产生大于单一二极管的固定压降的一压降,因此第一二极管 D103 此时处于逆偏状态,使得主机板 210 提供的主机板输出电源 VOM 被隔绝于第一电源供应单元 150 的该电压输入端。总言之,此时第一电源供应单元 150 所接收的电源 VOS 仅由液晶显示器电源 110 所提供的电源 V01 所提供。

[0021] 而当显示器处于睡眠模式时,主机板 210 产生较小的电流,因此电阻 R103 上所产生的压降会小于单一二极管的固定压降;换言之,此时主机板输出电源 VOM 所遭遇的压降仅包括第一二极管 D103 上的单一二极管的固定压降及电阻 R103 上小于单一二极管固定压降的一压降。由于液晶显示器电源 110 所提供的电源 V01 所遭遇的压降仍然为二个二极管 D101、D102 所带来的固定压降,因此此时第二与第三二极管 D101 及 D102 处于逆偏状态,且第一二极管 D103 处于顺偏状态,使得电源开关电路 240 被关闭,而主机板开关电路 230 被开启。如此一来,在显示器的睡眠模式下,第一电源供应单元 150 所接收的电源 VOS 根据主机板 210 所提供的主机板输出电源 VOM 所产生。

[0022] 请参阅图 5,其为本发明液晶显示器供电电路 200 的第四实施方式的示意图,且图 5 主要揭露在该第四实施方式中电源开关电路 240 与主机板开关电路 230 的实施方式。如图 5 所示,主机板开关电路 230 包括一 N 型金属氧化物半导体晶体管 Q1、一第一电阻 R203 及一第二电阻 R151。电源开关电路 240 包括一二极管 D201。N 型金属氧化物半导体晶体管 Q1 的一源极与一栅极耦接于主机板 210 的该电源输出端,以接收主机板输出电源 VOM。第一电阻 R203 的一第一端耦接于 N 型金属氧化物半导体晶体管 Q1 的一漏极,且第一电阻 R203

的一第二端耦接于第一电源供应单元 150 的电压输入端。第二电阻 R151 的一第一端耦接于 N 型金属氧化物半导体晶体管 Q1 的一基极,且第二电阻 R151 的一第二端接地。二极管 D201 的一第一端耦接于液晶显示器电源 110,且二极管 D201 的一第二端耦接于第一电源供应单元 150 的该电压输入端。第二电阻 R151 用来调整 N 型金属氧化物半导体晶体管 Q1 的偏压电流。

[0023] 图 5 所示的电源开关电路 240 及主机板开关电路 230 的运作方式具体说明如下。

[0024] 当显示器进入正常运作模式时,主机板 210 会产生较大的电流,因而使得主机板输出电源 VOM 会在第一电阻 R203 上遭遇大于单一二极管固定压降的一压降(假设 N 型金属氧化物半导体晶体管 Q1 上的压降可忽略),而液晶显示器电源 110 所提供的电源 V01 遭遇二极管 D201 上单一二极管的固定压降,因此此时二极管 D201 处于顺偏,且 N 型金属氧化物半导体晶体管 Q1 会被逆偏压所关闭。此时,第一电源供应单元 150 所接收的电源 VOS 根据液晶显示器电源 110 所提供的电源 V01 所产生,而非根据主机板 210 所提供的主机板输出电源 VOM 所产生。

[0025] 当显示器进入睡眠模式时,主机板 210 会产生较小的电流,因而使得主机板输出电源 VOM 会在第一电阻 R203 上遭遇小于单一二极管固定压降的一压降,且液晶显示器电源 110 所提供的电源 V01 仍然仅遭遇二极管 D201 上单一二极管的固定压降,因此此时二极管 D201 处于逆偏,且 N 型金属氧化物半导体晶体管 Q1 会被正偏压所开启。此时,第一电源供应单元 150 所接收的电源 VOS 根据主机板 210 所提供的主机板输出电源 VOM 所产生,而非根据液晶显示器电源 110 所提供的电源 V01 所产生。

[0026] 此外,本发明的另一实施方式揭露一种以主动切换显示器的正常运作模式与睡眠模式的一由外部电路产生的控制信号来切换液晶显示器电源或主机板来供电的液晶显示器供电电路,其中该液晶显示器供电电路所包括的液晶显示器电源亦需要以该控制信号来操作,方能达成切换液晶显示器电源或主机板来供电的机制。

[0027] 请参阅图 6 及图 7,图 6 与图 7 为本发明液晶显示器供电电路 500 的第五实施方式的示意图,且图 6 主要揭露在该第五实施方式中电源开关电路 540 与主机板开关电路 530 的实施方式,且图 7 主要揭露在该第五实施方式中液晶显示器电源 410 的实施方式。此外,图 6 所示的液晶显示器供电电路 500 与图 7 所示的液晶显示器电源 410 中皆需以一由外部电路产生的控制信号 ON/OFF 来控制以触发切换电源的机制;控制信号 ON/OFF 在显示器的正常运作模式时为高电位,且控制信号 ON/OFF 在显示器的睡眠模式时为低电位。

[0028] 如图 6 所示,在液晶显示器供电电路 500 中包括有第一、第二电源供应单元 150、160 及对应的第一、第二滤波模块 170、180,并另包括主机板开关电路 530、电源开关电路 540 及液晶显示器电源 410。主机板开关电路 530 包括一第一 npn 型双极晶体管(Bipolar Junction Transistor, BJT)Q303、一第二 npn 型双极晶体管 Q302、一第一二极管 D302、一电容 C313 及一电阻 R356,而电源开关电路 240 包括一第二二极管 D301。第一 npn 型双极晶体管 Q303 的集电极耦接于主机板 210 的该电源输出端,以接收主机板输出电源 VOM,且第一 npn 型双极晶体管 Q303 的基极耦接于一由外部电路产生的控制信号 ON/OFF,以对应于控制信号 ON/OFF 的不同(亦即显示器睡眠模式与正常运作模式的不同)来变更其开启状态。第二 npn 型双极晶体管 Q302 的集电极耦接于第一 npn 型双极晶体管 Q303 的基极,且第二 npn 型双极晶体管 Q302 的发射极接地。第一二极管 D302 的一第一端耦接于第一 npn 型双

极晶体管 Q303 的发射极,且第一二极管 D302 的第一端耦接于第一电源供应单元 150 的该电压输入端。电阻 R356 的第一端耦接于第一 npn 型双极晶体管 Q303 的集电极,且电阻 R356 的第二端耦接于第一 npn 型双极晶体管 Q303 的基极。电容 C313 的第一端耦接于第一二极管 D302 的第二端,且电容 C313 的第二端耦接于第二 npn 型双极晶体管 Q302 的发射极。第二二极管 D301 的第一端耦接于液晶显示器电源 110 以接收电源 V01,且第二二极管 D301 的第二端耦接于第一电源供应单元 150。

[0029] 如图 7 所示,液晶显示器电源 410 包括一第一开关模块 460、一第一电源转换模块 430、一第二开关模块 480、一电源供应单元 450 及一第二电源转换模块 420。第一开关模块 460 的一输入端耦接于主机板 210 的电源输出端,亦即图 6 中所示的电源 PC5V,以由主机板 210 接收电源 PC5V。第一开关模块 460 用来根据控制信号 ON/OFF 决定是否根据电源 PC5V 来产生一电源 VP1,亦即根据显示器处于睡眠模式或正常运作模式来决定是否产生电源 VP1;换言之,第一开关模块 460 为决定是否输出电源 VP1 的开关。第一电源转换模块 430 的一输入端耦接于第一开关模块 460 的一输出端。当第一电源转换模块 430 接收到一高电位的电源 VP1 而使得第一电源转换模块 430 的输入端 S1 与一接地的输入端 S2 之间产生一正电位差时,第一电源转换模块 430 的一输出端 S3 与一接地的输入端 S4 之间会被导通。第二开关模块 480 的一输入端耦接于第一电源转换模块 430 的输出端 S3,且第二开关模块 480 亦另外外接于一直流电源 VDD。第二开关模块 480 根据第一电源转换模块 430 中的输出端 S3 与 S4 之间是否导通,并根据直流电源 VDD 来产生一电源 VP3,换言之,第二开关模块 480 为决定是否输出电源 VP3 的开关;在本发明的一实施方式中,输出端 S3 与 S4 之间可设置一晶体管,且该晶体管根据输入端 S1、S2 之间是否有电位差来控制是否导通,以产生输出端 S3、S4 之间的导通电流。电源供应单元 450 的一开关控制端 Power 耦接于第二开关模块 480 的一输出端,当开关控制端 Power 所接收的电源 VP3 处于高电位时,电源供应单元 450 供应一电源 VCC0;当开关控制端 Power 所接收的电源 VP3 处于低电位时,电源供应单元 450 不供应电源 VCC0。第二电源转换模块 420 的一输入端耦接于电源供应单元 450 的一输出端,且第二电源转换模块 420 的一输出端耦接于图 6 所示液晶显示器电源 410 的该输出端,且第二电源转换模块 420 将电源 VCC0 转换为图 6 所示的电源 VCC5V,以将电源 VCC5V 输出于液晶显示器电源 410 的输出端并供应给电源开关电路 540。

[0030] 第一开关模块 460 包括一 pnp 型双极晶体管 Q801 及一电阻 R847。pnp 型双极晶体管 Q801 的一发射极耦接于主机板 210 的电源输出端以接收电源 PC5V,且 pnp 型双极晶体管 Q801 的一基极耦接于控制信号 ON/OFF。电阻 R847 的第一端耦接于 pnp 型双极晶体管 Q801 的集电极,且电阻 R847 的第二端耦接于第一电源转换模块 430 的输入端 S1。第二开关模块 480 包括一 npn 型双极晶体管 Q802 及二电阻 R804、R805。npn 型双极晶体管 Q802 的一集电极耦接于直流电源 VDD,且 npn 型双极晶体管 Q802 的一发射极耦接于电源供应单元 450 的开关控制端 Power。电阻 R804 的第一端耦接于第一电源转换模块 430 的输出端 S3,且电阻 R804 的第二端耦接于 npn 型双极晶体管 Q802 的一基极。电阻 R805 的第一端耦接于电阻 R804 的第二端,且电阻 R805 的第二端耦接于 npn 型双极晶体管 Q802 的集电极。

[0031] 图 6 所示的电源开关电路 540 及主机板开关电路 530 的运作方式与图 7 所示的液晶显示器电源 410 共同说明如下。当显示器进入正常运作模式时,控制信号 ON/OFF 为一高

电位信号,使得第二 npn 型双极晶体管 Q302 被开启,且第一 npn 型双极晶体管 Q303 会被第二 npn 型双极晶体管 Q302 的导通电流拉低其基极电位而关闭。如此一来,电源 PC5V 传递至第一电源供应单元 150 的输入端的剩余电位会较电源 VCC5V 传递至第一电源供应单元 150 的输入端的剩余电位来的低,而使得电源 VOS 相对于第一二极管 D302 产生了逆偏压,使得主机板 210 提供的电源 PC5V 将会被隔绝于第一电源供应单元 150,而由液晶显示器电源 410 供应的电源 VCC5V 透过第二二极管 D301 来产生电源 VOS 并供应给第一电源供应单元 150。在此同时,在液晶显示器电源 410 中,由于控制信号 ON/OFF 为高电位,因此 pnp 型双极晶体管 Q801 会被关闭,并进而使得图 7 所示的电源 VP1 无法被产生出来。由于第一电源转换模块 430 没有接收到电源 VP1,因此第一电源转换模块 430 的输出端 S3、S4 之间不会导通而产生电流;如此一来, npn 双极晶体管 Q802 不会因为输出端 S3、S4 之间的电流而拉低其基极的电位,使得 npn 双极晶体管 Q802 呈现导通状态,并使得电源 VP3 处于高电位。电源供应单元 450 在收到处于高电位的电源 VP3 后,会据以供应电源 VCC0 给第二电源转换模块 420,而在最后产生电源 VCC5V,并将电源 VCC5V 据以供应给图 6 所示的电源开关电路 540。

[0032] 当显示器进入睡眠模式时,控制信号 ON/OFF 会处于一低电位,使得第二 npn 型双极晶体管 Q302 被关闭,且第一 npn 型双极晶体管 Q303 会因为基极电位未被拉低而开启。如此一来,由于电源 PC5V 传递至第一电源供应单元 150 时的剩余电位较电源 VCC5V 传递至第一电源供应单元 150 时的剩余电位高,电源 VOS 会对第二二极管 D301 产生逆偏压而将液晶显示器电源 410 供应的电源 VCC5V 隔绝于第一电源供应单元 150,并由主机板 210 提供的电源 PC5V 来产生电源 VOS 并供应给第一电源供应单元 150。而在液晶显示器电源 410 中, pnp 型双极晶体管 Q801 会被位于其基极的低电位的控制信号 ON/OFF 所开启,因而使得第一开关模块 460 在第一电源转换模块 430 的输入端 S1 上产生了高电位的电源 VP1。第一电源转换模块 430 会根据高电位的电源 VP1 而使第一电源转换模块 430 的输出端 S3、S4 之间导通。在第二开关模块 480 中, npn 型双极晶体管 Q802 的基极会因为输出端 S3、S4 间的导通电流而被拉低电位,并进而使得 npn 型双极晶体管 Q802 被关闭,因此第二开关模块 Q802 所输出的电源 VP3 此时为低电位。电源供应单元 450 的开关控制端 Power 接收到低电位的电源 VP3 后,会停止供应电源 VCC0,因此第二电源转换模块 420 亦无法据以产生电源 VCC5V,使得图 6 中液晶显示器电源 410 亦无法提供电源 VCC5V 给电源开关电路 540。

[0033] 藉由图 6 与图 7 中以控制信号 ON/OFF 主动根据显示器的正常运作模式与睡眠模式下所使用的电源的方式,除了可以如的前各实施方式般将需被隔绝的电源以逆偏压的方式隔绝于供电路径之外,尚可藉由直接关闭液晶显示器电源 410 的供电来进一步确保液晶显示器供电电路 500 在睡眠模式下的功率消耗。

[0034] 与现有技术相比较,本发明液晶显示器供电电路在显示器的睡眠模式下隔绝液晶显示器电源的供电,并改由需要随时被供电的主机板来进行睡眠模式下的供电。如此一来,液晶显示器电源在显示器的睡眠模式下原本会被消耗但不需要消耗的功率会被转嫁至原本即需随时被供电的主机板,而省下了液晶显示器电源在睡眠模式下的不必要功率消耗。

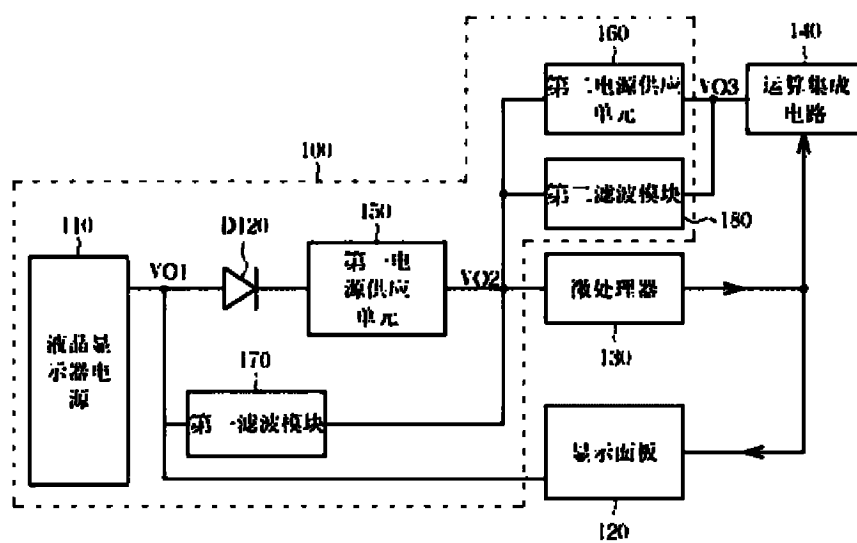


图 1

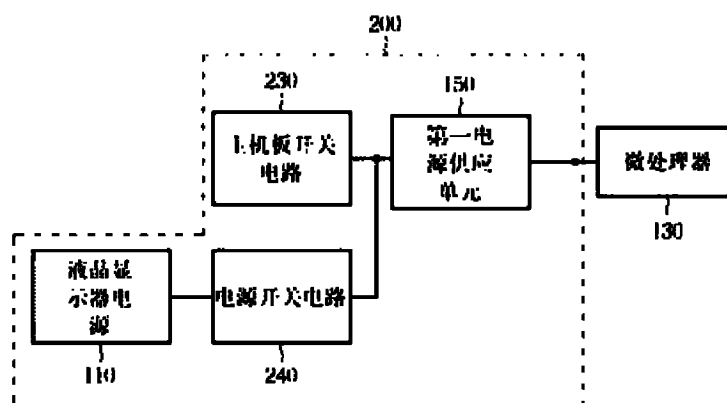


图 2

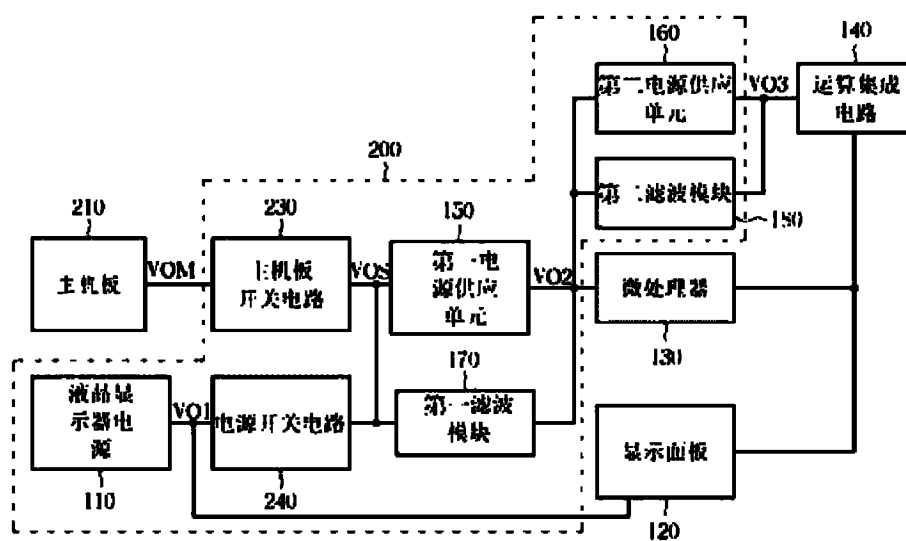


图 3

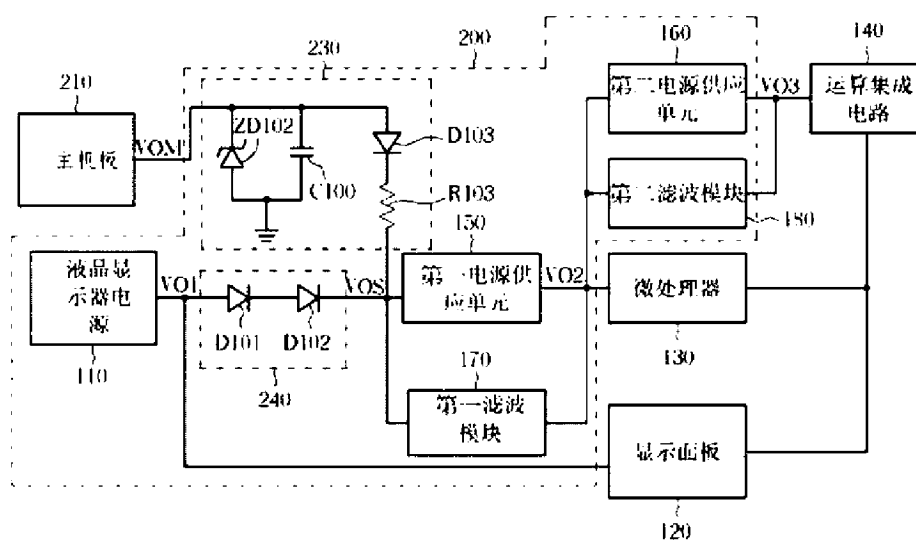


图 4

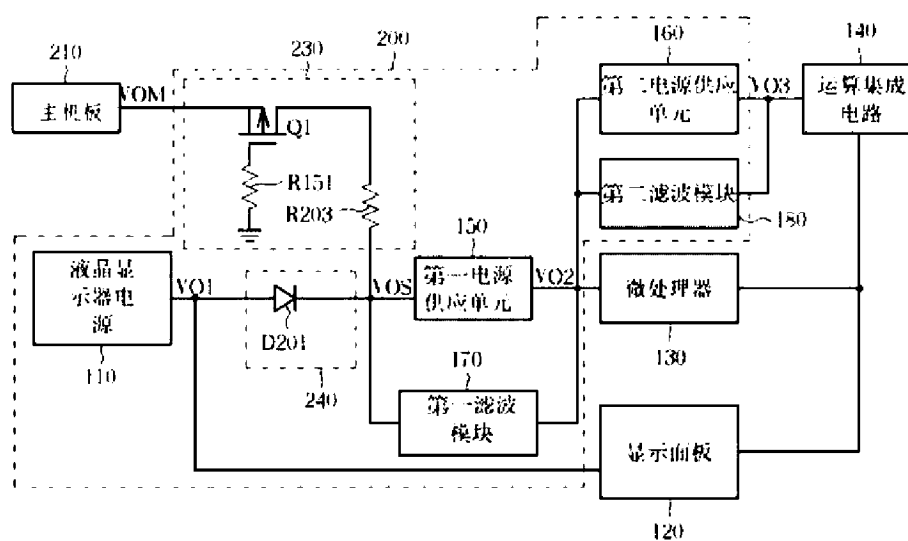


图 5

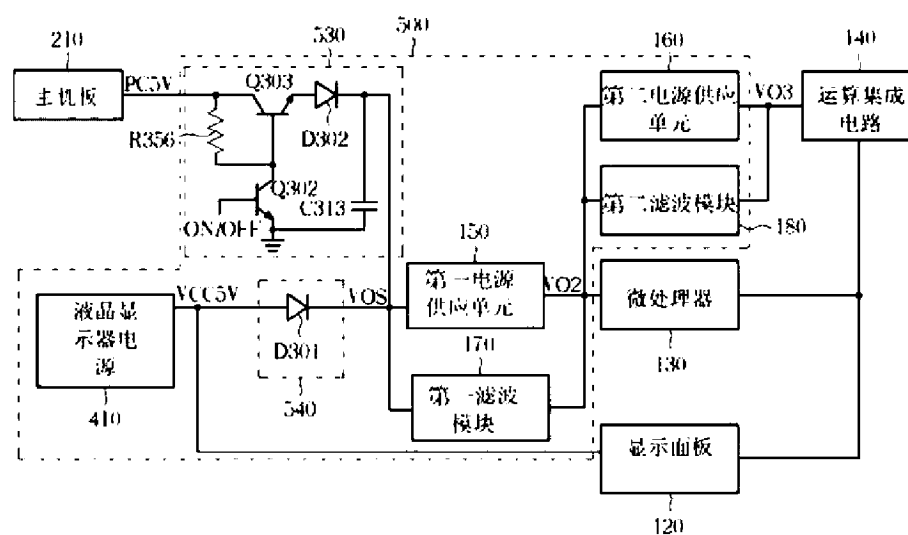


图 6

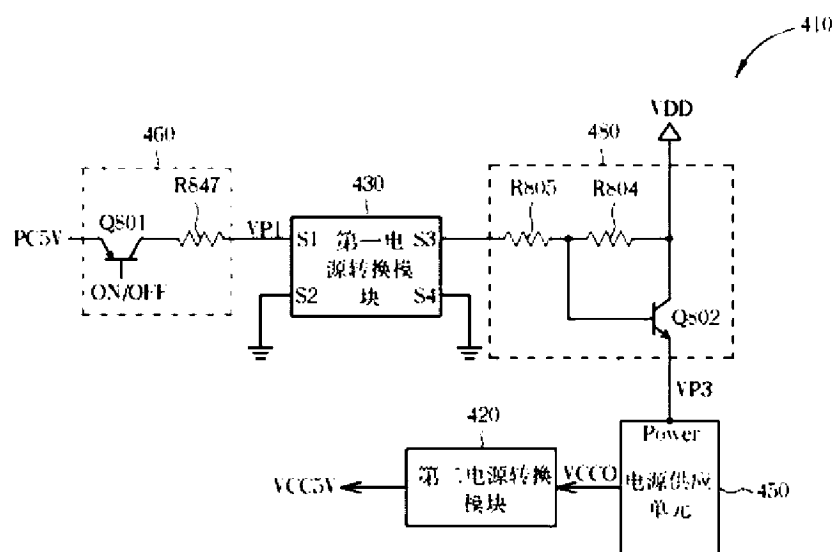


图 7

专利名称(译)	液晶显示器供电电路		
公开(公告)号	CN102034445A	公开(公告)日	2011-04-27
申请号	CN200910307860.9	申请日	2009-09-28
[标]申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
当前申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
[标]发明人	周和康 林静忠 杨彦利 刘金铭		
发明人	周和康 林静忠 杨彦利 刘金铭		
IPC分类号	G09G3/36		
CPC分类号	G06F1/3265 Y02B60/1242 G09G2330/021 G06F1/3203 G09G3/3611 G09G2330/02 G09G2330/022 Y02D10/153		
其他公开文献	CN102034445B		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器供电电路包括一主机板开关电路、一液晶显示器电源、一电源开关电路及一第一电源供应单元，主机板开关电路的一输入端耦接于一主机板的一电源输出端，电源开关电路的一输入端耦接于该液晶显示器电源，第一电源供应单元耦接于该主机板开关电路的一输出端、该电源开关电路的一输出端及一微处理器，用来将该主机板或该液晶显示器电源的电源供应给该微处理器。该液晶显示器供电电路在显示器的睡眠模式下隔绝液晶显示器电源的供电，并改由需要随时被供电的主机板来进行睡眠模式下的供电，而省下了液晶显示器电源在睡眠模式下的不必要功率消耗。

