



(12) 发明专利

(10) 授权公告号 CN 101669162 B

(45) 授权公告日 2012. 07. 25

(21) 申请号 200880013460. 0

代理人 侯颖嫫 胡烨

(22) 申请日 2008. 04. 22

(51) Int. Cl.

(30) 优先权数据

117606/2007 2007. 04. 26 JP

262695/2007 2007. 10. 05 JP

G09G 3/36(2006. 01)

G09G 3/20(2006. 01)

G02F 1/1337(2006. 01)

G02F 1/1343(2006. 01)

(85) PCT申请进入国家阶段日

2009. 10. 26

(56) 对比文件

JP 特开 2004-62146 A, 2004. 02. 26, 全文 .

JP 特开 2006-171342 A, 2006. 06. 29, 全文 .

JP 特开 2004-54295 A, 2004. 02. 19, 全文 .

CN 1693945 A, 2005. 11. 09, 全文 .

JP 特开 2006-221182 A, 2006. 08. 24, 全文 .

(86) PCT申请的申请数据

PCT/JP2008/001048 2008. 04. 22

(87) PCT申请的公布数据

W02008/139693 JA 2008. 11. 20

(73) 专利权人 夏普株式会社

地址 日本大阪府

审查员 晏静文

(72) 发明人 北山雅江 下敷领文一

入江健太郎 津幡俊英 山田直

中川英俊

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

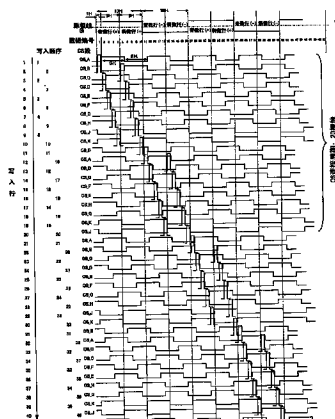
权利要求书 5 页 说明书 45 页 附图 43 页

(54) 发明名称

液晶显示装置

(57) 摘要

像素具有第一及第二子像素。与第一及第二子像素的辅助电容连接的CS总线相互电绝缘。CS电压具有在一帧内极性至少变化一次的波形。帧包括对连续的奇数行依次进行扫描的第一子帧(SF:sub-frame)、以及对第一SF中跳过的偶数行依次进行扫描的第二SF。改变源极信号电压,以将其极性互不相同的连续两帧或子帧包括在内。CS电压具有以下两种作用彼此相反的波形:即,对于和第一子帧中所选择的第j根扫描线连接的像素的子像素有效电压的作用;以及对于和第二子帧中所选择的第j+1根栅极总线连接的像素的子像素有效电压的作用。从而,抑制将源极线反转驱动法和/或块反转驱动法应用于多像素技术时的显示质量的降低。



1. 一种液晶显示装置,包括:

多个像素,这多个像素排列成具有行和列的矩阵状,并且分别具有至少在某一灰度下可呈现互不相同亮度的第一子像素及第二子像素;

多根源极总线,各源极总线分别与某一列的像素相关联;

多根栅极总线,各栅极总线分别与某一行的像素相关联;

多个 TFT,各 TFT 分别与所述多个像素各自具有的第一子像素及第二子像素的其中一方相关联;以及

多根 CS 总线,各 CS 总线分别与某一行像素具有的所述第一子像素及第二子像素的其中一方相关联,

所述第一子像素及所述第二子像素分别具有液晶电容和辅助电容,

与所述第一子像素具有的所述辅助电容连接的 CS 总线、和与所述第二子像素具有的辅助电容连接的 CS 总线相互电绝缘,

利用分别提供给所述多根栅极总线的栅极信号电压,对所述多个像素进行扫描,

该液晶显示装置的特征在于,

分别提供给所述多根 CS 总线的 CS 电压具有在一个垂直扫描期间内极性至少变化一次的波形,

垂直扫描期间具有多个子垂直扫描期间,所述多个子垂直扫描期间包括第一子垂直扫描期间和第二子垂直扫描期间,其中,在所述第一子垂直扫描期间内,对连续的多个奇数行或偶数行的像素依次进行扫描,在接着所述第一子垂直扫描期间的所述第二子垂直扫描期间内,对所述第一子垂直扫描期间中跳过的多个偶数行或奇数行的像素依次进行扫描,

分别提供给所述多根源极总线的源极信号电压的极性按照一定的序列变化,所述序列包括所述源极信号电压的极性互不相同的连续两个垂直扫描期间、或所述源极信号电压的极性互不相同的连续两个子垂直扫描期间,

所述 CS 电压具有以下两种作用彼此相反的波形:即,使得与所述第一子垂直扫描期间内所选择的第 j 根栅极总线连接的像素所具有的两个子像素中的、与提供该 CS 电压的 CS 总线相关联的子像素的有效电压上升或下降的作用;以及使得与所述第二子垂直扫描期间内所选择的第 $j+1$ 根栅极总线连接的像素所具有的两个子像素中的、与提供该 CS 电压的 CS 总线相关联的子像素的有效电压上升或下降的作用,

所述源极信号电压的所述序列包括所述源极信号电压的极性互不相同的连续两个垂直扫描期间,当属于同一垂直扫描期间的所述第一子垂直扫描期间及所述第二子垂直扫描期间中所述源极信号电压的极性相同时,在所述第一子垂直扫描期间中提供给所述第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始,直到所述第二子垂直扫描期间中提供给所述第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时刻为止的期间内,所述 CS 电压的极性变化奇数次,

所述源极信号电压的所述序列包括所述源极信号电压的极性互不相同的连续两个子垂直扫描期间,当属于同一垂直扫描期间的所述第一子垂直扫描期间和所述第二子垂直扫描期间中所述源极信号电压的极性互不相同,在所述第一子垂直扫描期间中提供给所述第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始,直到所述第二子垂直扫描期间中提供给所述第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止

的期间内,所述 CS 电压的极性变化偶数次。

2. 如权利要求 1 所述的液晶显示装置,其特征在于,

所述源极信号电压的所述序列包括所述源极信号电压的极性互不相同的连续两个子垂直扫描期间,当属于同一垂直扫描期间的所述第一子垂直扫描期间和所述第二子垂直扫描期间中所述源极信号电压的极性互不相同,所述第一子垂直扫描期间中提供给所述第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始,直到所述第二子垂直扫描期间中提供给所述第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止的期间内,所述 CS 电压的极性变化 2 次以上的偶数次,对所述第 $j+1$ 行像素施加预定的电压后,所述 CS 电压的电平等于该 CS 电压的中间电平。

3. 如权利要求 1 或 2 所述的液晶显示装置,其特征在于,

在所述第一子垂直扫描期间中对所有奇数行或偶数行的像素进行扫描,在所述第二子垂直扫描期间中对未扫描的所有偶数行或奇数行的像素进行扫描。

4. 如权利要求 1 或 2 所述的液晶显示装置,其特征在于,

所述多根 CS 总线包括与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联的 CS 总线。

5. 如权利要求 1 所述的液晶显示装置,其特征在于,

所述 CS 电压包括以一个水平扫描期间的正整数倍的周期振荡的波形部分,

所述子垂直扫描期间是对 N_{sv} 行连续的奇数行或偶数行的像素进行扫描的期间,其中 $N_{sv} = \alpha / 2$,

当设一个水平扫描期间为 H ,所述 CS 电压的所述周期用 $M \times H$ 表示时, N_{sv} 为 $(M/2)$ 的正整数倍,其中, M 是正整数。

6. 如权利要求 5 所述的液晶显示装置,其特征在于,

所述垂直扫描期间包括所述第一子垂直扫描期间、所述第二子垂直扫描期间、接着所述第二子垂直扫描期间的第三子垂直扫描期间、以及接着所述第三子垂直扫描期间的第四子垂直扫描期间,

在所述第三子垂直扫描期间中,对所述第二子垂直扫描期间中扫描的最后一行偶数行或奇数行接下来的偶数行或奇数行开始的连续 N_{sv} 行偶数行或奇数行的像素依次进行扫描,在所述第四子垂直扫描期间中,对所述第三子垂直扫描期间中跳过的多个奇数行或偶数行的像素依次进行扫描,

所述序列包括所述源极信号电压的极性在所述第一子垂直扫描期间和所述第二子垂直扫描期间之间不相同、在所述第二子垂直扫描期间和所述第三子垂直扫描期间之间相同、在所述第三子垂直扫描期间和所述第四子垂直扫描期间之间不相同的序列。

7. 如权利要求 5 或 6 所述的液晶显示装置,其特征在于,

所述多根 CS 总线包括与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联的 CS 总线,

当设一个水平扫描期间为 H ,所述 CS 电压的所述周期用 $M \times H$ 表示时, N_{sv} 为 M 的正整数倍,其中, M 是正整数。

8. 如权利要求 5 或 6 所述的液晶显示装置,其特征在于,

当设一个水平扫描期间为 H 时, $N_{sv} \times H$ 为 1.2ms 以下。

9. 如权利要求 5 或 6 所述的液晶显示装置,其特征在于,

当设一个垂直扫描期间中包含的水平扫描期间数为 $N_v\text{-total}$ 时, $(N_{sv}/N_v\text{-total}) \times$ 一个垂直扫描期间为 1.2ms 以下。

10. 如权利要求 5 或 6 所述的液晶显示装置,其特征在于,

当设有效显示期间中包含的水平扫描期间数为 $N_v\text{-Disp}$ 时, $N_v\text{-Disp}$ 用 $N_{sv} \times 2$ 的整数倍表示。

11. 如权利要求 1 或 2 所述的液晶显示装置,其特征在于,

在任意的垂直扫描期间中,提供给与相邻列的像素相关联的源极总线的源极信号电压的极性彼此相反。

12. 如权利要求 1 或 2 所述的液晶显示装置,其特征在于,

所述一个垂直扫描期间为 1/120s 以下。

13. 一种电视接收机,其特征在于,包括:

如权利要求 1 至 12 中的任一项所述的液晶显示装置;以及
接收电视广播并向所述液晶显示装置输出视频信号的调谐器。

14. 一种液晶显示装置,包括:

多个像素,这多个像素排列成具有行和列的矩阵状;

多根源极总线,各源极总线分别与某一列的像素相关联;以及

多根栅极总线,各栅极总线分别与某一行的像素相关联,

利用分别提供给所述多根栅极总线的栅极信号电压,对所述多个像素进行扫描,

该液晶显示装置的特征在于,

垂直扫描期间具有多个子垂直扫描期间,所述多个子垂直扫描期间包括第一子垂直扫描期间和第二子垂直扫描期间,其中,在所述第一子垂直扫描期间内,对连续的多个奇数行或偶数行的像素依次进行扫描,在接着所述第一子垂直扫描期间的所述第二子垂直扫描期间内,对所述第一子垂直扫描期间中跳过的多个偶数行或奇数行的像素依次进行扫描,

分别提供给所述多根源极总线的源极信号电压的极性按照一定的序列变化,所述序列包括所述源极信号电压的极性互不相同的连续两个子垂直扫描期间,

所述多个像素具有第一子像素及第二子像素,具有多个 TFT,各 TFT 与多个像素分别具有的第一子像素及第二子像素的其中一方相关联,

沿所述源极总线相邻的两个像素配置成所述第一子像素及第二子像素其中一个子像素沿所述源极总线相邻,

所述第一子像素及所述第二子像素分别具有辅助电容,

与所述第一子像素具有的所述辅助电容连接的 CS 总线、和与所述第二子像素具有的辅助电容连接的 CS 总线相互电绝缘,

当属于同一垂直扫描期间的所述第一子垂直扫描期间及所述第二子垂直扫描期间中所述源极信号电压的极性相同时,在所述第一子垂直扫描期间中提供给第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始,直到所述第二子垂直扫描期间中提供给第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时刻为止的期间内,所述 CS 电压的极性变化奇数次,

当属于同一垂直扫描期间的所述第一子垂直扫描期间和所述第二子垂直扫描期间中

所述源极信号电压的极性互不相同,在所述第一子垂直扫描期间中提供给第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始,直到所述第二子垂直扫描期间中提供给第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止的期间内,所述 CS 电压的极性变化偶数次。

15. 如权利要求 14 所述的液晶显示装置,其特征在于,

所述第一子像素及第二子像素沿所述源极总线排列,在沿所述源极总线的方向上,所述第一子像素相邻的像素不与所述第二子像素相邻。

16. 如权利要求 14 或 15 所述的液晶显示装置,其特征在于,

所述第一子像素及第二子像素中间隔着所述栅极总线排列,该栅极总线与包含所述第一子像素及第二子像素的像素相关联。

17. 如权利要求 14 或 15 所述的液晶显示装置,其特征在于,

在沿所述源极总线的方向上,所述第二子像素配置成被第一子像素夹着,
沿所述源极总线相邻的两个像素配置成所述第一子像素沿所述源极总线相邻。

18. 如权利要求 14 或 15 所述的液晶显示装置,其特征在于,

具有多根辅助布线,所述多根辅助布线分别配置于沿所述源极总线相邻的两个像素之间,被控制在预定的电位。

19. 如权利要求 18 所述的液晶显示装置,其特征在于,

所述多根辅助布线是分别与某一行像素所具有的所述第一子像素及第二子像素的其中一方相关联的多根 CS 总线。

20. 如权利要求 19 所述的液晶显示装置,其特征在于,

所述多根 CS 总线包括与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联的 CS 总线。

21. 如权利要求 20 所述的液晶显示装置,其特征在于,

当设所述多个像素构成的某一行第 n 行,属于任意列第 n 行的像素所具有的第一子像素的辅助电容相对电极所连接的 CS 总线用 $CSBL_nA$ 表示,第二子像素的辅助电容相对电极所连接的 CS 总线用 $CSBL_nB$ 表示时,

与 L 根电绝缘的辅助电容干线连接的 CS 总线满足以下关系:

$CSBL_n(p+2 \times (1-1))B, (p+2 \times (1-1)+1)A,$

$CSBL_n(p+2 \times (2-1))B, (p+2 \times (2-1)+1)A,$

$CSBL_n(p+2 \times (3-1))B, (p+2 \times (3-1)+1)A,$

$CSBL_n(p+2 \times (K-1))B, (p+2 \times (K-1)+1)A$;和

$CSBL_n(p+2 \times (1-1)+K \times L+1)B, (p+2 \times (1-1)+K \times L+2)A,$

$CSBL_n(p+2 \times (2-1)+K \times L+1)B, (p+2 \times (2-1)+K \times L+2)A,$

$CSBL_n(p+2 \times (3-1)+K \times L+1)B, (p+2 \times (3-1)+K \times L+2)A,$

$CSBL_n(p+2 \times (K-1)+K \times L+1)B, (p+2 \times (K-1)+K \times L+2)A,$

或者,

$CSBL_n(p+2 \times (1-1)+1)B, (p+2 \times (1-1)+2)A,$

$CSBL_n(p+2 \times (2-1)+1)B, (p+2 \times (2-1)+2)A,$

$CSBL_n(p+2 \times (3-1)+1)B, (p+2 \times (3-1)+2)A,$

CSBL₋(p+2×(K-1)+1)B, (p+2×(K-1)+2)A ;和
CSBL₋(p+2×(1-1)+K×L)B, (p+2×(1-1)+K×L+1)A,
CSBL₋(p+2×(2-1)+K×L)B, (p+2×(2-1)+K×L+1)A,
CSBL₋(p+2×(3-1)+K×L)B, (p+2×(3-1)+K×L+1)A,
CSBL₋(p+2×(K-1)+K×L)B, (p+2×(K-1)+K×L+1)A,
其中, p = 1, 3, 5, 或 p = 0, 2, 4,

其 中, CS 总 线 CSBL₋(p+2×(K-1))B, (p+2×(K-1)+1)A 和 CS 总 线 CSBL₋(p+2×(K-1)+K×L+1)B, (p+2×(K-1)+K×L+2)A 与一根辅助电容干线连接 ;或者 CS 总线 CSBL₋(p+2×(K-1)+1)B, (p+2×(K-1)+2)A 和 CS 总 线 CSBL₋(p+2×(K-1)+K×L)B, (p+2×(K-1)+K×L+1)A 与一根辅助电容干线连接, 并且 K 为正整数, L 为电绝缘的辅助电容干线的数量。

液晶显示装置

技术领域

[0001] 本发明涉及液晶显示装置,特别涉及具有像素分割结构的宽视角特性的液晶显示装置。

背景技术

[0002] 近年来,作为改善了视角特性的液晶显示装置,开发了多畴垂直取向模式(MVA模式:Multidomain Vertical Alignment方式)的液晶显示装置,用于液晶电视等。VA(Vertical Alignment:垂直取向)模式的液晶显示装置通过使用液晶层和一对偏光板的组合,以常黑模式进行显示,其中,液晶层是液晶分子在无电压施加时垂直于基板面取向的垂直取向型液晶层,一对偏光板隔着液晶层配置成正交尼科耳。

[0003] MVA方式的液晶显示装置如专利文献1所记载的那样,通过在液晶层的两侧设置线状的畴限制单元,规定施加电压时液晶分子倒下的方位,从而在一个像素内,形成液晶分子(导向偶极子)的取向方位互不相同的多个畴(Multidomain)。这样在像素内形成取向方位不同的畴(区域)的结构也称为“取向分割结构”。广泛采用四畴结构,配置四个取向方位,以将配置成正交尼科耳的偏光板的偏光轴所形成的角二等分。这样,通过采用取向分割结构,实现宽视角。

[0004] 此外,专利文献2中揭示了改善MVA模式的液晶显示装置的 γ 特性的视角依赖性的技术。所谓 γ 特性,是指显示亮度的灰度依赖性, γ 特性有视角依赖性是指从正面方向和倾斜方向观察某一灰度的图像时有显示亮度不相同的情况。若灰度所对应的显示亮度随观测方向的不同而不同,则在显示照片等图像时、或在显示电视广播等情况下,尤其会成为问题。

[0005] 专利文献2所记载的技术中,各像素至少具有可在某一灰度下呈现不同亮度的第一子像素及第二子像素,将此称为像素分割技术(或多像素技术),将所述液晶显示装置称为具有像素分割结构(或多像素结构)。

[0006] 参照图41,说明现有的具有多像素结构的MVA模式液晶显示装置的结构。图41示出排列成具有行及列的矩阵状的多个像素中在列方向上相邻的两个结构。基于本发明的液晶显示装置的基本结构也相同,在以下的说明中,也可以说是本发明的液晶显示装置。

[0007] 液晶显示装置900的各像素P具有两个子像素(第一子像素SP-1及第二子像素SP-2)。还具有:多根源极总线(S总线),各源极总线分别与某一列的像素相关联;多根栅极总线(G总线),各栅极总线分别与某一行的像素相关联;多个TFT,各TFT分别与多个像素各自具有的第一子像素SP-1及第二子像素SP-2的其中一方相关联;以及多根CS总线,各CS总线分别与某一行的像素所具有的第一子像素SP-1及第二子像素SP-2的其中一方相关联。

[0008] 第i列像素与S总线(i)相关联,第j行像素与G总线相关联。第一子像素SP-1与TFT-1相关联,第二子像素SP-2与TFT-2相关联。TFT-1及TFT-2的栅极电极都与公共的G总线连接,由相同的栅极信号电压进行导通/截止控制。另外,TFT-1及TFT-2的源极

电极都与公共的 S 总线连接,当 TFT-1 及 TFT-2 为导通状态时,从公共的 S 总线向第一子像素 SP-1 及第二子像素 SP-2 写入源极信号电压。对构成液晶显示装置的显示区域的多个像素,利用分别提供给各 G 总线的栅极信号电压进行扫描。

[0009] 各像素 P 所具有的第一子像素 SP-1 及第二子像素 SP-2 分别包括液晶电容和辅助电容。液晶电容由子像素电极、液晶层、和隔着液晶层与子像素电极相对的相对电极形成。辅助电容由与子像素电极电连接的辅助电容电极、绝缘层(例如栅极绝缘膜)、和隔着绝缘膜与辅助电容电极相对的辅助电容相对电极形成。辅助电容电极也可以是子像素电极自身。辅助电容相对电极可以是 CS 总线(也称为辅助电容布线)的一部分,与 CS 总线形成为一体。图 41 中,子像素电极配置成分别与对应 TFT 的漏极电极连接,并且分别有一部分与对应的 CS 总线重叠,从而形成各辅助电容。

[0010] 第 j 行像素的第一子像素 SP-1 与 CS 总线 CS-A 相关联,第 j 行像素的第二子像素 SP-2 与 CS 总线 CS-B 相关联。CS 总线 CS-A 和 CS-B 相互电绝缘。由此,通过控制 CS 总线 CS-A 及 CS-B 所提供的 CS 电压(也称为是辅助电容相对电压),可以如下文所示,使第一子像素 SP-1 与第二子像素 SP-2 呈现不同的亮度。

[0011] 例如,说明以下情况:即,向 G 总线(j)提供写入脉冲(栅极导通脉冲 Pw),对第 j 行第 i 列像素以正极性写入源极信号电压。这里说明的各种电压的极性只要无特别说明,就是指以相对电压为基准的电压。此外,成为极性基准的电压不一定要与相对电压严格一致。另外,CS 电压的极性以 CS 电压的中间值为基准。而且,所谓 CS 电压的“极性反转”,并非仅仅单纯地指 CS 电压的极性发生正负的变化,还意味着 CS 电压的电平在正极性一侧或负极性一侧变化。CS 电压的中间值典型的是与相对电压一致,但并不是一定要与相对电压一致。

[0012] 使 TFT-1 及 TFT-2 导通,对第 j 行第 i 列像素以正极性写入源极信号电压。然后,进行如下控制,使得从 CS 总线 CS-A 提供给第一子像素 SP-1 所具有的辅助电容的 CS 电压在 TFT-1 截止后的最初变化为增大,另一方面,使得从 CS 总线 CS-B 提供给第二子像素 SP-2 所具有的辅助电容的 CS 电压在 TFT-2 截止后的最初变化为下降。即,从 CS 总线 CS-A 及 CS 总线 CS-B 提供具有上述波形的 CS 电压。由于对第一子像素 SP-1 的液晶电容写入正极性的源极信号电压,所以,在 TFT-1 截止后从 CS 总线 CS-A 提供的 CS 电压增大时,第一子像素 SP-1 的液晶电容的电压受到上扬作用而增大。因而,第一子像素 SP-1 成为明子像素,该明子像素呈现的亮度高于提供的源极信号电压所对应的亮度。另一方面,在 TFT-2 截止后从 CS 总线 CS-B 提供的 CS 电压下降时,第二子像素 SP-2 的液晶电容的电压受到下压作用而下降。因而,第二子像素 SP-2 成为暗子像素,该暗子像素呈现的亮度低于提供的源极信号电压所对应的亮度。这样,通过将所提供的电压对应的亮度作为互不相同的两个亮度的平均(面积平均)进行显示,即通过使两个子像素互不相同的电压-亮度特性(也称为是“V-T 特性”)重叠,可以改善 γ 特性的视角依赖性。

[0013] 在上述具有多像素结构的液晶显示装置中,利用具有以一定周期进行振荡的波形部分的电压(以下,有时单称之为“振荡电压”),作为 CS 电压。这种情况下,随着液晶显示装置的大型化,CS 总线的负载电容及电阻变大,当 CS 电压的周期较短时(例如与水平扫描期间相同或在其以下时),CS 电压的波形钝化会随显示区域内位置的不同而不同,结果导致发生显示亮度取决于显示区域内的位置的情况,有可能会发生亮度不均匀。专利文献 3

中揭示了通过增大 CS 电压的振荡周期、来抑制和防止该显示不均匀发生的技术。本说明书中引用专利文献 1 ~ 3 的所有公开内容用于参考。

[0014] 此外,在对提供给各 CS 总线的电压进行独立控制的情况下,虽然电路结构变得复杂,但 CS 电压波形的设定自由度得到提高,且不再需要是振荡电压,只要将其设定为可获得预定的有效值即可。

[0015] 另一方面,作为抑制液晶显示装置的驱动电路功耗的技术,已知有源极线反转驱动方法(例如参照专利文献 4)。源极线反转驱动方法如图 42 所示,是对排列成矩阵状的像素内属于同一列的像素、即与同一源极总线连接的像素写入同一极性的源极信号电压的方法。从显示均匀性的观点出发,对行方向上相邻的像素的写入极性为相反的极性。若采用源极线反转驱动法,则与对在列方向及行方向任何一个方向上都相邻的像素写入极性相反的源极信号电压的驱动方法、即所谓点反转驱动方法相比,由于源极信号电压极性反转的次數明显减少,因此,降低了功耗。

[0016] 另外,专利文献 5 中揭示了这样一种驱动方法:即,将扫描线(栅极总线,与像素的行对应)分割成多个块,在块内进行隔行扫描(Interlace Scan),在块间进行逐行扫描,将对应于扫描信号的扫描顺序而重组的数据信号提供给信号线驱动电路(以下,称之为“块反转驱动方法”)。若采用块反转驱动方法,则可获得以下优点:即,可以通过减小源极信号电压的极性反转驱动频率来降低功耗,并且不会发生闪烁、串扰、垂直方向(列方向)的亮度倾斜、或隔行扫描所引起的对动态图像显示时的影响(横向的梳状轮廓)等。然而,在进行块反转驱动时,如后文中详细所述的那样,每隔在列方向(沿源极总线的方向)上相邻的像素行,有时会发生亮度不均匀。

[0017] 专利文献 1:日本专利特开平 11-242225 号公报

[0018] 专利文献 2:日本专利特开 2004-62146 号公报

[0019] 专利文献 3:日本专利特开 2005-189804 号公报

[0020] 专利文献 4:日本专利特开平 8-202317 号公报

[0021] 专利文献 5:日本专利特开平 11-352938 号公报

发明内容

[0022] 本发明人经研究讨论,发现将源极线反转驱动法(例如专利文献 2)应用于上述多像素技术时,会发生看到显示不均匀的问题。而且,还发现单单将块反转技术(专利文献 5)应用于上述多像素技术时,在块的边界处,列方向(上下方向)上相邻的像素的明子像素与暗子像素的顺序颠倒,存在看到块状不均匀的问题。

[0023] 本发明是鉴于上述问题而完成的,其目的在于提供一种液晶显示装置,该液晶显示装置可以抑制将源极线反转驱动法和/或块反转驱动法应用于多像素技术时显示质量的降低。本发明的另一目的在于提供一种液晶显示装置,该液晶显示装置可以抑制应用块反转驱动时每隔在列方向(沿源极总线的方向)上相邻的像素行所产生的亮度不均匀的发生。

[0024] 本发明的第一种液晶显示装置包括:多个像素,该多个像素排列成具有行和列的矩阵状,并且分别具有至少在某一灰度下可呈现互不相同亮度的第一子像素及第二子像素;多根源极总线,各源极总线分别与某一列的像素相关联;多根栅极总线,各栅极总线分

别与某一行的像素相关联；多个 TFT，各 TFT 分别与所述多个像素各自具有的第一子像素及第二子像素的其中一方相关联；以及多根 CS 总线，各 CS 总线分别与某一行的像素所具有的所述第一子像素及第二子像素的其中一方相关联，所述第一子像素及所述第二子像素分别具有液晶电容和辅助电容，与所述第一子像素具有的所述辅助电容连接的 CS 总线、和与所述第二子像素具有的辅助电容连接的 CS 总线相互电绝缘，利用分别提供给所述多根栅极总线的栅极信号电压，对所述多个像素进行扫描，分别提供给所述多根 CS 总线的 CS 电压具有在一个垂直扫描期间内极性至少变化一次的波形，垂直扫描期间具有多个子垂直扫描期间，所述多个子垂直扫描期间包括第一子垂直扫描期间和第二子垂直扫描期间，其中，在所述第一子垂直扫描期间内，对连续的多个奇数行或偶数行的像素依次进行扫描，在接着所述第一子垂直扫描期间的所述第二子垂直扫描期间内，对所述第一子垂直扫描期间中跳过的多个偶数行或奇数行的像素依次进行扫描，分别提供给所述多根源极总线的源极信号电压的极性按照一定的序列变化，所述序列包括所述源极信号电压的极性互不相同的连续两个垂直扫描期间，或者包括所述源极信号电压的极性互不相同的连续两个子垂直扫描期间，所述 CS 电压具有以下两种作用彼此相反的波形：即，使得与所述第一子垂直扫描期间内所选择的第 j 根栅极总线连接的像素所具有的两个子像素中的、与提供该 CS 电压的 CS 总线相关联的子像素的有效电压上升或下降的作用；以及使得与所述第二子垂直扫描期间内所选择的第 $j+1$ 根栅极总线连接的像素所具有的两个子像素中的、与提供该 CS 电压的 CS 总线相关联的子像素的有效电压上升或下降的作用。

[0025] 在一个实施方式中，所述源极信号电压的所述序列包括所述源极信号电压的极性互不相同的连续两个垂直扫描期间，在属于同一垂直扫描期间的所述第一子垂直扫描期间及所述第二子垂直扫描期间中，所述源极信号电压的极性相同，在所述第一子垂直扫描期间中提供给所述第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始，直到所述第二子垂直扫描期间中提供给所述第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时刻为止的期间内，所述 CS 电压的极性变化奇数次。

[0026] 在一个实施方式中，所述源极信号电压的所述序列包括所述源极信号电压的极性互不相同的连续两个子垂直扫描期间，在属于同一垂直扫描期间的所述第一子垂直扫描期间和所述第二子垂直扫描期间中，所述源极信号电压的极性互不相同，在所述第一子垂直扫描期间中提供给所述第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始，直到所述第二子垂直扫描期间中提供给所述第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止的期间内，所述 CS 电压的极性变化偶数次。这里，极性的变化也可以是零次（偶数包括 0 在内）。

[0027] 在一个实施方式中，在所述第一子垂直扫描期间中提供给所述第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始，直到所述第二子垂直扫描期间中提供给所述第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止的期间内，所述 CS 电压的极性变化 2 次以上的偶数次，对所述第 $j+1$ 行像素施加预定的电压后，所述 CS 电压的电平等于该 CS 电压的中间电平。

[0028] 在一个实施方式中，在所述第一子垂直扫描期间中对所有奇数行或偶数行的像素进行扫描，在所述第二子垂直扫描期间中对未扫描的所有偶数行或奇数行的像素进行扫描。

[0029] 在一个实施方式中,所述多根 CS 总线包括与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联的 CS 总线。

[0030] 在一个实施方式中,所述 CS 电压包括以一个水平扫描期间的正整数倍的周期进行振荡的波形部分,所述子垂直扫描期间是对 $N_{sv} (= \alpha / 2)$ 行连续奇数行或偶数行的像素进行扫描的期间,当设一个水平扫描期间为 H ,所述 CS 电压的所述周期用 $M \times H$ (这里, M 为正整数) 表述时, N_{sv} 为 $(M/2)$ 的正整数倍。

[0031] 在一个实施方式中,所述垂直扫描期间包括所述第一子垂直扫描期间和所述第二子垂直扫描期间、以及接着所述第二子垂直扫描期间的第三子垂直扫描期间和接着所述第三子垂直扫描期间的第四子垂直扫描期间,在所述第三子扫描期间中,对所述第二子垂直扫描期间中扫描的最后一行偶数行或奇数行接下来的偶数行或奇数行开始的连续 N_{sv} 行偶数行或奇数行的像素依次进行扫描,在所述第四子垂直扫描期间中,对所述第三子垂直扫描期间中跳过的多个奇数行或偶数行的像素依次进行扫描,所述序列包括所述源极信号电压的极性在所述第一子垂直扫描期间和所述第二子垂直扫描期间之间不相同、在所述第二子垂直扫描期间和所述第三子垂直扫描期间之间相同、在所述第三子垂直扫描期间和所述第四子垂直扫描期间之间不相同的序列。

[0032] 在一个实施方式中,所述多根 CS 总线包括与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联的 CS 总线,当设一个水平扫描期间为 H ,所述 CS 电压的所述周期用 $M \times H$ (这里, M 是正整数) 表述时, N_{sv} 为 M 的正整数倍。

[0033] 在一个实施方式中,当设一个水平扫描期间为 H 时, $N_{sv} \times H$ 为 1.2ms 以下。

[0034] 在一个实施方式中,当设一个垂直扫描期间中包含的水平扫描期间数为 $N_{v-total}$ 时, $(N_{sv}/N_{v-total}) \times$ 一个垂直扫描期间为 1.2ms 以下。

[0035] 在一个实施方式中,当设有效显示期间中包含的水平扫描期间数为 N_{v-Disp} 时, N_{v-Disp} 用 $N_{sv} \times 2$ 的整数倍表述。

[0036] 在一个实施方式中,在任意的垂直扫描期间中,提供给与相邻列像素相关联的源极总线的源极信号电压的极性彼此相反。

[0037] 在一个实施方式中,所述一个垂直扫描期间在 1/120s 以下。

[0038] 本发明的电视接收机具有上述任一种液晶显示装置、和接受电视广播并向所述液晶显示装置输出视频信号的调谐器。

[0039] 本发明的第二种液晶显示装置包括:多个像素,该多个像素排列成具有行和列的矩阵状;多根源极总线,各源极总线分别与某一列的像素相关联;以及多根栅极总线,各栅极总线分别与某一行的像素相关联,利用分别提供给所述多根栅极总线的栅极信号电压,对所述多个像素进行扫描,垂直扫描期间具有多个子垂直扫描期间,所述多个子垂直扫描期间包括第一子垂直扫描期间和第二子垂直扫描期间,其中,在所述第一子垂直扫描期间内,对连续的多个奇数行或偶数行的像素依次进行扫描,在接着所述第一子垂直扫描期间的所述第二子垂直扫描期间内,对所述第一子垂直扫描期间中跳过的多个偶数行或奇数行的像素依次进行扫描,分别提供给所述多根源极总线的源极信号电压的极性按照一定的序列变化,所述序列包括所述源极信号电压的极性互不相同的连续两个子垂直扫描期间,所述多个像素具有第一子像素及第二子像素,所述液晶显示装置具有多个 TFT,各 TFT 分别与多个像素各自具有的第一子像素及第二子像素的其中一方相关联,沿所述源极总线相邻的

两个像素配置成所述第一子像素及第二子像素其中一方子像素沿所述源极总线相邻。

[0040] 在一个实施方式中,所述第一子像素及第二子像素沿所述源极总线排列,在沿所述源极总线的方向上,所述第一子像素相邻的像素不与所述第二子像素相邻。

[0041] 在一个实施方式中,所述第一子像素及第二子像素中间隔着所述栅极总线而排列,所述栅极总线与包含所述第一子像素及第二子像素的像素相关联。

[0042] 在一个实施方式中,在沿所述源极总线的方向上,所述第二子像素配置成被第一子像素夹着,沿所述源极总线相邻的两个像素配置成所述第一子像素沿所述源极总线相邻。

[0043] 在一个实施方式中,具有多根辅助布线,所述多根辅助布线分别配置于沿所述源极总线相邻的两个像素之间,被控制在预定的电位。

[0044] 在一个实施方式中,所述多根辅助布线是分别与某一行像素所具有的所述第一子像素及第二子像素的其中一方相关联的多根 CS 总线。

[0045] 在一个实施方式中,所述多根 CS 总线包括与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联的 CS 总线。

[0046] 在一个实施方式中,当设所述多个像素构成的某一行作为第 n 行,属于任意列第 n 行的像素所具有的第一子像素的辅助电容相对电极所连接的辅助电容布线用 $CSBL_nA$ 表示,第二子像素的辅助电容相对电极所连接的辅助电容布线用 $CSBL_nB$ 表示时,与所述 L 根电绝缘的辅助电容干线连接的 CS 总线为:

[0047] $CSBL_n(p+2 \times (1-1))B, (p+2 \times (1-1)+1)A,$

[0048] $CSBL_n(p+2 \times (2-1))B, (p+2 \times (2-1)+1)A,$

[0049] $CSBL_n(p+2 \times (3-1))B, (p+2 \times (3-1)+1)A,$

[0050] $CSBL_n(p+2 \times (K-1))B, (p+2 \times (K-1)+1)A$;和

[0051] $CSBL_n(p+2 \times (1-1)+K \times L+1)B, (p+2 \times (1-1)+K \times L+2)A,$

[0052] $CSBL_n(p+2 \times (2-1)+K \times L+1)B, (p+2 \times (2-1)+K \times L+2)A,$

[0053] $CSBL_n(p+2 \times (3-1)+K \times L+1)B, (p+2 \times (3-1)+K \times L+2)A,$

[0054] $CSBL_n(p+2 \times (K-1)+K \times L+1)B, (p+2 \times (K-1)+K \times L+2)A,$

[0055] 或者,

[0056] $CSBL_n(p+2 \times (1-1)+1)B, (p+2 \times (1-1)+2)A,$

[0057] $CSBL_n(p+2 \times (2-1)+1)B, (p+2 \times (2-1)+2)A,$

[0058] $CSBL_n(p+2 \times (3-1)+1)B, (p+2 \times (3-1)+2)A,$

[0059] $CSBL_n(p+2 \times (K-1)+1)B, (p+2 \times (K-1)+2)A$;和

[0060] $CSBL_n(p+2 \times (1-1)+K \times L)B, (p+2 \times (1-1)+K \times L+1)A,$

[0061] $CSBL_n(p+2 \times (2-1)+K \times L)B, (p+2 \times (2-1)+K \times L+1)A,$

[0062] $CSBL_n(p+2 \times (3-1)+K \times L)B, (p+2 \times (3-1)+K \times L+1)A,$

[0063] $CSBL_n(p+2 \times (K-1)+K \times L)B, (p+2 \times (K-1)+K \times L+1)A,$

[0064] 其中,满足 $p = 1, 3, 5, \dots$ 或 $p = 0, 2, 4, \dots$ 的关系。

[0065] 本发明的第二种液晶显示装置与本发明的第一种液晶显示装置相比,除了不需要有使子像素间的亮度不同的结构以外,其它都与第一种液晶显示装置的结构相同。

[0066] 本发明的栅极驱动器的特征在于,包括:第一和第二移位寄存器,第一移位寄存器

是奇数级用的第一移位寄存器,第二移位寄存器是偶数级用的第二移位寄存器,向其分别独立地输入时钟信号及起始脉冲,并且输入公共的控制信号;第一与门,向该第一与门输入所述第一及第二移位寄存器的其中一方移位寄存器的输出、和控制信号的逻辑反转信号;以及第二与门,向该第二与门输入所述第一及第二移位寄存器的另一方移位寄存器的输出、和预先进行了逻辑反转的所述控制信号的逻辑反转信号,所述第一及第二与门的输出与分别要输出到对应栅极总线的信号对应。

[0067] 在一个实施方式中,利用所述控制信号,控制从所述第一及第二移位寄存器进行偶数级的输出、还是进行奇数级的输出。

[0068] 根据本发明,提供一种液晶显示装置,该液晶显示装置可以抑制将源极线反转驱动法和/或块反转驱动法应用于多像素技术时的显示质量的降低。

附图说明

[0069] 图1是表示本发明实施方式的液晶显示装置100的结构示意图。

[0070] 图2是表示液晶显示装置100的一个像素的等效电路图。

[0071] 图3是表示液晶显示装置100的像素与CS总线的连接关系、源极信号电压的写入极性(图中的+-)、以及明暗两个子像素(图中的阴影为暗子像素)的配置(源极线反转驱动时)的示意图。

[0072] 图4是表示对液晶显示装置100进行源极线反转驱动时的第N帧及第N+1帧中源极信号电压的写入极性的配置图。

[0073] 图5A是表示对液晶显示装置100进行源极线反转驱动时的第N帧及第N+1帧中源极信号电压的写入极性的配置图。

[0074] 图5B是表示对液晶显示装置100进行源极线反转驱动时的各信号波形图。

[0075] 图6是表示液晶显示装置100的像素与CS总线的连接关系、源极信号电压的写入极性(图中的+-)、以及明暗两个子像素(图中的阴影为暗子像素)的配置(源极线反转驱动时)的另一个例子的示意图。

[0076] 图7是表示对液晶显示装置100进行源极线反转驱动时的第N帧及第N+1帧中源极信号电压的写入极性的配置的另一个示例图。

[0077] 图8A是表示对液晶显示装置100进行源极线反转驱动时的第N帧及第N+1帧中源极信号电压的写入极性的配置的另一个示例图。

[0078] 图8B是表示对液晶显示装置100进行源极线反转驱动时的各信号波形的另一个示例图。

[0079] 图9是用于说明源极线反转驱动的问题的示意图。

[0080] 图10(a)及(b)是用于说明源极线反转驱动中的梳毛(Combing)问题的示意图。

[0081] 图11是用于说明发生梳毛的原因的图。

[0082] 图12是用于说明本发明实施方式的驱动方法的示意图。

[0083] 图13A是表示本发明实施方式的驱动方法所用的各种信号的波形和定时的图。

[0084] 图13B是表示本发明实施方式的另一驱动方法所用的各种信号的波形和定时的图。

[0085] 图13C是表示本发明实施方式的又一驱动方法所用的各种信号的波形和定时的

图。

[0086] 图 14A 是表示本发明实施方式的又一驱动方法所用的各种信号的波形和定时的图。

[0087] 图 14B 是表示用图 14A 所示的信号进行驱动的液晶显示装置中源极信号电压的写入极性（图中的 +-）、以及明暗两个子像素（图中的阴影为暗子像素）的配置（源极线反转驱动时）的示意图。

[0088] 图 15(A) 及 (B) 是表示本发明的液晶显示装置 100 所具有的栅极驱动器 130 的结构例的示意图。

[0089] 图 16(a) ~ (g) 是表示用于说明图 15 所示的栅极驱动器 130 的动作的各种信号波形图。

[0090] 图 17(a) ~ (h) 是表示用于说明图 15 所示的栅极驱动器 130 的动作的各种信号波形的另一个示例图。

[0091] 图 18(a) ~ (h) 是表示用于说明图 15 所示的栅极驱动器 130 的动作的各种信号波形的又一个示例图。

[0092] 图 19(a) ~ (h) 是表示用于说明图 15 所示的栅极驱动器 130 的动作的各种信号波形的又一个示例图。

[0093] 图 20 是表示本发明的液晶显示装置 100 所具有的栅极驱动器 130 的另一个结构例的示意图。

[0094] 图 21 是表示图 20 所示的栅极驱动器所具有的各栅极驱动器用 IC 芯片的结构例的示意图。

[0095] 图 22 是表示图 20 所示的栅极驱动器的各种信号波形及定时的图。

[0096] 图 23 是表示本发明实施方式的液晶显示装置 100 所具有的重排电路的结构例的简要框图。

[0097] 图 24A 是用于说明数据的重排方法的示意图。

[0098] 图 24B 是图 24A 的虚线所包围的部分 y 的放大图。

[0099] 图 25(a) 是表示电视接收机的显示装置 800 的结构框图，图 25(b) 是表示调谐器和显示装置的连接关系的图。

[0100] 图 26 是表示本发明实施方式的又一驱动方法所用的各种信号的波形和定时的图。

[0101] 图 27 是表示本发明实施方式的又一驱动方法所用的各种信号的波形和定时的图。

[0102] 图 28 是表示对无像素分割结构的现有液晶显示装置进行块反转驱动时对像素施加的源极信号电压的写入极性、以及由列方向上相邻的像素间的耦合引起的电压变化的图。

[0103] 图 29 是表示对现有无像素分割结构的液晶显示装置进行块反转驱动从而在整个面上显示中间灰度时的某一帧的显示状态的示意图。

[0104] 图 30 是表示对具有像素分割结构的液晶显示装置进行块反转驱动时对像素施加的源极信号电压的写入极性、以及由列方向上相邻的像素间的耦合引起的电压变化的图。

[0105] 图 31 是表示本发明实施方式的液晶显示装置所具有的像素分割结构的一个示例

俯视图。

[0106] 图 32 是表示本发明实施方式的液晶显示装置所具有的像素分割结构的另一个示例俯视图。

[0107] 图 33 是表示本发明实施方式的液晶显示装置所具有的 CS 干线的连接方式一个示例示意图。

[0108] 图 34 是表示对具有图 33 所示的 CS 干线连接方式的液晶显示装置进行点反转驱动时 CS 电压的相位与 TFT 的截止定时的关系示意图。

[0109] 图 35 是表示对具有图 33 所示的 CS 干线连接方式的液晶显示装置进行块反转驱动时 CS 电压的相位与 TFT 的截止定时的关系示意图。

[0110] 图 36 是表示本发明实施方式的液晶显示装置所具有的 CS 干线的连接方式又一个示例示意图。

[0111] 图 37 是表示对具有图 36 所示的 CS 干线连接方式的液晶显示装置进行点反转驱动时 CS 电压的相位与 TFT 的截止定时的关系示意图。

[0112] 图 38 是表示对具有图 36 所示的 CS 干线连接方式的液晶显示装置进行点反转驱动时 CS 电压的相位与 TFT 的截止定时的关系示意图。

[0113] 图 39 是表示对具有图 36 所示的 CS 干线连接方式的液晶显示装置进行点反转驱动从而在整个面上显示中间灰度时的某一帧的显示状态的示意图。

[0114] 图 40(a) ~ (d) 是用于说明获得图 39 的显示的理由的图, 是表示从 TFT 截止开始直到 CS 电压的电压电平发生最初变化为止的时间不同时的栅极导通脉冲和 CS 电压的振荡波形的关系示意图。

[0115] 图 41 是表示现有的具有多像素结构的 MVA 模式液晶显示装置的结构示意图, 是表示在列方向上相邻的两个结构的示意图。

[0116] 图 42 是用于说明源极线反转驱动的示意图, 是表示源极信号电压的写入极性 (图中的 +-) 的配置图。

[0117] 图 43 是表示专利文献 2 中记载的液晶显示装置的像素与 CS 总线的连接关系、源极信号电压的写入极性 (图中的 +-)、以及明暗两个子像素 (图中的阴影为暗子像素) 的配置 (点反转驱动时) 的示意图。

[0118] 图 44 是表示图 43 所示的液晶显示装置中各信号电压的波形图。

[0119] 图 45A 是表示对图 43 所示的液晶显示装置进行点反转驱动时的第 N 帧及第 N+1 帧中源极信号电压的写入极性的配置图。

[0120] 图 45B 是表示对图 43 所示的液晶显示装置进行点反转驱动时的各信号波形图。

[0121] 图 46 是表示专利文献 2 中记载的液晶显示装置的像素与 CS 总线的连接关系、源极信号电压的写入极性 (图中的 +-)、以及明暗两个子像素 (图中的阴影为暗子像素) 的配置 (源极线反转驱动时) 的示意图。

[0122] 图 47 是表示对图 46 所示的液晶显示装置进行源极线反转驱动时的第 N 帧及第 N+1 帧中源极信号电压的写入极性的配置图。

[0123] 图 48A 是表示对图 46 所示的液晶显示装置进行源极线反转驱动时的第 N 帧及第 N+1 帧中源极信号电压的写入极性的配置图。

[0124] 图 48B 是表示对图 46 所示的液晶显示装置进行源极线反转驱动时的各信号波形

图。

- [0125] 标号说明
- [0126] 100 液晶显示装置
- [0127] 110 液晶面板
- [0128] 120 源极驱动器
- [0129] 130 栅极驱动器
- [0130] 140CS 控制电路
- [0131] 150 显示控制电路

具体实施方式

[0132] 下面,参照附图,说明本发明实施方式的液晶显示装置的结构及其驱动方法。此外,本发明不限于以下的实施方式。

[0133] [源极线反转]

[0134] 首先,参照图 43~图 45B 及图 46~图 48B,详细说明本发明人发现的、将源极线反转驱动方法应用于多像素技术时产生的问题。

[0135] 首先,参照图 43~图 45B,说明专利文献 2 中记载的对具有多像素结构的液晶显示装置进行点反转驱动的情况。

[0136] 图 43 示出专利文献 2 中揭示的液晶显示装置的像素与 CS 总线的连接关系,还示出源极信号电压的写入极性(图中的+-)及明暗两个子像素(图中的阴影为暗子像素)的配置。图 44 示出该液晶显示装置中各信号电压的波形,按照从上到下的顺序,分别示出:CS 总线 CS-B 所提供的 CS 电压;提供给第 i 根源极总线 S_i 的源极信号电压;提供给第 j 根栅极总线 G_j 的栅极信号电压;对第 i 根源极总线 S_i 和第 j 根栅极总线 G_j 所连接的像素具有的两个子像素中的、具有与 CS 总线 CS-B 连接的辅助电容的子像素 $P-B(i, j)$ 施加的电压;提供给第 $j+1$ 根栅极总线 G_{j+1} 的栅极信号电压;以及对第 i 根源极总线 S_i 和第 $j+1$ 根栅极总线 G_{j+1} 所连接的像素具有的两个子像素中的、具有与 CS 总线 CS-B 连接的辅助电容的子像素 $P-B(i, j+1)$ 施加的电压。图中的 V_{com} 表示相对电压。图 45A 示出连续两帧(第 N 帧及第 $N+1$ 帧)中各像素的源极信号电压的写入极性。图 45B 是用于表示在连续两帧中像素如何被扫描的图,示出提供给第 i 列源极总线 S_i 的源极信号电压、以及提供给第 1 行~第 n 行栅极总线 $G_1 \sim G_n$ 的栅极信号电压的波形。

[0137] 这里,对涉及液晶显示装置驱动的各期间进行定义。本说明书中,将逐行驱动用的输入视频信号情况下的一帧期间及隔行驱动用的输入视频信号的一场期间称为“输入视频信号的垂直扫描期间(V-Total)”。另一方面,在液晶显示装置中,选择某一根扫描线(即栅极总线)以写入显示信号电压(源极信号电压),将直到选择该扫描线以写入下一个显示信号电压为止的期间定义为“垂直扫描期间(V-Total)”。通常,液晶显示装置的一个垂直扫描期间与输入视频信号的一个垂直扫描期间对应。下面,为了简单起见,说明一个垂直扫描期间=一帧期间、液晶显示面板的一个垂直扫描期间与输入视频信号的一个垂直扫描期间对应的情况。但是,本发明并不限于此,例如,也可以适用于对输入视频信号的一个垂直扫描期间(例如 1/60 秒)分配液晶显示面板的两个垂直扫描期间($2 \times 1/120$ 秒)、即所谓的二倍速驱动(垂直扫描频率为 120Hz)等。本说明书中,“ $\times$ ”表示乘法运算。

[0138] 此外,时间间隔的长度成立上述关系,作为时间间隔的一个垂直扫描期间对于任何一根扫描线都是等价的,但是对于第 1 根扫描线的垂直扫描期间还意味着用于显示一幅图像的期间。即,意味着垂直扫描期间的起点。因此,将输入视频信号的与一幅图像对应的期间称为“帧”,区分为帧期间及垂直扫描期间。还将选择某一根扫描线的时刻、与选择其下一根扫描线的时刻之差(期间)称为一个水平扫描期间(1H)。

[0139] 此外,输入到显示装置的视频信号的垂直扫描期间(V-Total)由显示视频的有效显示期间(V-Disp)、和不显示视频的垂直回扫期间(V-Blank)构成。例如,当显示区域的像素行数为 1080 行时(对应于全高清电视),有效显示期间为 $1080 \times H$ (水平扫描期间),垂直回扫期间为 $45 \times H$,垂直扫描期间(V-Total)为 $1125 \times H$ 。其中,显示视频的有效显示期间 V-Disp 取决于液晶面板的显示区域(有效像素的行数),而垂直回扫期间是用于信号处理的期间,所以并不一定是固定的。

[0140] 这里,用 $Nv\text{-total}$ 表示垂直扫描期间 V-Total 中包含的水平扫描期间数,用 $Nv\text{-Disp}$ 表示有效显示期间 V-Disp 中包含的水平扫描期间数,用 $Nv\text{-Blank}$ 表示垂直回扫期间 V-Blank 中包含的水平扫描期间数。对于上述例子, $Nv\text{-total} = 1125$, $Nv\text{-Disp} = 1080$, $Nv\text{-Blank} = 45$ 。此外,有时将 $Nv\text{-total}$ 称为扫描线数,将 $Nv\text{-Disp}$ 称为有效扫描线数。

[0141] 如图 43 所示,一个像素,例如与源极总线 S_i 相关联并且与栅极总线 G_j 相关联的像素,具有与 CS 总线 CS-A 相关联的子像素(有时将其记为“P-A(i, j)”)、和与 CS 总线 CS-B 相关联的子像素(有时将其记为“P-B(i, j)”)。接着,与栅极总线 G_{j+1} 相关联的像素具有与 CS 总线 CS-B 相关联的子像素(有时将其记为“P-B(i, j+1)”)、和与 CS 总线 CS-C 相关联的子像素(有时将其记为“P-C(i, j+1)”)。即,在图 43 所示的结构中,CS 总线 CS-B 与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联。这样,各 CS 总线配置于在列方向上相邻的像素之间,与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联。

[0142] 当施加具有图 44 所示波形的信号电压时,可获得图 43 所示的写入极性(+或-)及明暗子像素的分布(阴影为暗子像素)。这里,示出了进行点反转驱动、且明子像素配置成棋盘图样的例子。

[0143] 由于在栅极总线 G_j 的栅极信号电压为高电平时提供给源极总线 S_i 的源极信号电压为正极性,因此, P-B(i, j) 的电压以正极性写入。由于从栅极总线 G_j 的栅极信号电压变为低电平开始,CS 总线 CS-B 的振荡电压的最初变化为下降,因此, P-B(i, j) 的电压受到下压作用而下降。另一方面,由于在栅极总线 G_{j+1} 的栅极信号电压为高电平时源极总线 S_i 的信号电压为负极性,因此, P-B(i, j+1) 的电压以负极性写入。由于从栅极总线 G_{j+1} 的栅极信号电压变为低电平开始,CS 总线 CS-B 的振荡电压的最初变化为下降,因此, P-B(i, j+1) 的电压受到下压作用而下降。此时,由于 P-B(i, j+1) 的电压为负,所以电压的绝对值增大。因而, P-B(i, j) 子像素成为暗子像素, P-B(i, j+1) 成为明子像素。

[0144] 若采用点反转驱动法,则如图 45A 所示,不管是在第 N 帧中还是在第 N+1 帧中,都是向在列方向及行方向的任一个方向上均相邻的像素写入极性相反的源极信号电压。在第 N 帧和第 N+1 帧中,所有像素的写入极性都反转,即还进行所谓的帧反转。

[0145] 在上述点反转驱动中,如图 45B 所示,不管是在第 N 帧中还是在第 N+1 帧中,都是从显示区域的一端(这里是上端)依次选择栅极总线 $G_1 \sim G_n$,逐行依次选择像素。源极

信号电压 S_i 具有每隔一个水平扫描期间（记为 1H）极性就发生切换的波形（这里振幅固定），在第 N 帧和第 $N+1$ 帧中相位相差 1H。另外，虽然这里未图示，但是提供给与源极总线 S_i 在行方向上相邻的源极总线 S_{i+1} 的源极信号电压、与提供给源极总线 S_i 的源极信号电压的相位相差 1H。

[0146] 接下来，参照图 46～图 48B，说明专利文献 2 中记载的对具有多像素结构的液晶显示装置进行源极线反转驱动的情况。

[0147] 图 46 所示的像素与 CS 总线的连接关系与图 43 的相同。图 46 与图 43 的不同点在于，属于同一列的像素全部以相同极性写入。即，图 47 所示的提供给源极总线 S_i 的源极信号电压的极性在一帧内是固定的（图中为正极性）。通过比较图 48A 与图 45A 可知，在源极线反转中，与同一源极总线相关联的各列像素以同极性写入，相邻列的极性则相反。而且，在第 N 帧和第 $N+1$ 帧中，所有像素的写入极性都反转，即还进行所谓的帧反转。此外，图像的扫描方法如图 48B 所示，不管是在第 N 帧中还是在第 $N+1$ 帧中，都是从显示区域的一端（这里是上端）依次选择栅极总线 $G_1 \sim G_n$ ，逐行依次选择像素。

[0148] 参照图 46，若观察明暗子像素的配置，则与公共的 CS 总线 CS-B 相关联的、分属于不同像素且在列方向上相邻的两个子像素 $P-B(i, j)$ 及 $P-B(i, j+1)$ 都成为暗子像素。这是由于，如图 47 所示， $P-B(i, j)$ 及 $P-B(i, j+1)$ 都以正极性写入，之后受到提供给公共的 CS 总线 CS-B 的 CS 电压引起的下压效应，因此，两个子像素都变成了暗子像素。

[0149] 这样，若将源极线反转驱动法应用于分属于不同像素且在列方向上相邻的两个子像素与公共的 CS 总线相关联的液晶显示装置，则结果如图 46 所示，在列方向上相邻的像素中包含的明子像素相邻配置，明子像素的分布不平衡。人有时候会以明亮部分为中心而看到像素或边界。因此，如图 46 所示的明子像素分布不平衡，使得在观看图像时可以看到显示不均匀。

[0150] [源极线反转驱动的实施方式]

[0151] 图 1 是表示本发明实施方式的液晶显示装置 100 的结构示意图。图 2 表示液晶显示装置 100 的一个像素的等效电路。

[0152] 液晶显示装置 100 包括：液晶面板 110；向源极总线 $S_1, \dots$ （有时也记为 S_i ）提供源极信号电压的源极驱动器 120（数据信号线驱动电路）；向栅极总线 $G_1, \dots$ 提供栅极信号电压的栅极驱动器 130（扫描信号线驱动电路）；向 CS 总线 $CS_1, \dots$ 提供 CS 电压的 CS 控制电路 140；以及控制源极驱动器 120、栅极驱动器 130、及 CS 控制电路 140 的显示控制电路 150。

[0153] 液晶面板 110 可以与上述图 41 所示的液晶显示装置 900 的液晶显示面板相同，图 2 示出其一个像素的等效电路。

[0154] 液晶面板 110 的各像素具有两个子像素。图 41 中的第一子像素 SP-1 具有图 2 所示的液晶电容 C_{lc1} 及辅助电容 CS_1 ，图 41 中的第二子像素 SP-2 具有图 2 所示的液晶电容 C_{lc2} 及辅助电容 CS_2 。液晶电容 C_{lc1} 由第一子像素电极 17a、相对电极 (Vcom)、及两者间的液晶层形成，液晶电容 C_{lc2} 由第二子像素电极 17b、相对电极 (Vcom)、及两者间的液晶层形成。相对电极对两个子像素公共地设置，一般是对显示区域内的所有像素公共地设置。但是，在大型液晶显示面板中，有时也被分割成多个区域。

[0155] 图 2 所示的像素与源极总线 14 及栅极总线 12 相关联，各个子像素分别与 TFT16a

或 TFT16b 相关联。即, TFT16a 的漏极电极和与之相关联的子像素的子像素电极 11a 连接, TFT16b 和与之相关联的子像素的子像素电极 11b 连接, 另一方面, TFT16a 及 16b 的栅极电极与公共的栅极总线 12 连接, 源极电极与公共的源极总线 14 连接。另外, 各子像素分别与相互电绝缘的 CS 总线 13a 和 13b 相关联。

[0156] 显示控制电路 150 从外部的信号源 (例如调谐器) 接收表示要显示图像的数字视频信号 Dv、与该数字视频信号 Dv 对应的水平同步信号 HSY 及垂直同步信号 VSY、以及用于控制显示动作的控制信号 Dc, 基于这些信号 Dv、HSY、VSY 及 Dc, 生成并输出数据起始脉冲信号 SSP、数据时钟信号 SCK、锁存选通信号 LS、控制数据信号极性的信号 POL、表示要显示图像的数字图像信号 DA、栅极起始脉冲信号 GSP、栅极时钟信号 GCK、以及栅极驱动器输出控制信号 GOE, 作为用于使液晶面板 110 显示上述数字视频信号 Dv 所示图像的信号。

[0157] 更详细而言, 在内部存储器根据需要对视频信号 Dv 进行定时调整等之后, 作为数字图像信号 DA 从显示控制电路 150 输出, 生成数据时钟信号 SCK, 作为由该数字图像信号 DA 所示图像的各像素所对应的脉冲构成的信号, 并基于水平同步信号 HSY 生成数据起始脉冲信号 SSP, 作为每隔一个水平扫描期间仅在预定期间内为高电平 (H 电平) 的信号, 基于垂直同步信号 VSY 生成栅极起始脉冲信号 GSP, 作为每隔一帧期间 (一个垂直扫描期间) 仅在预定期间内为高电平的信号, 基于水平同步信号 HSY 生成栅极时钟信号 GCK, 基于水平同步信号 HSY 和控制信号 Dc 生成锁存选通信号 LS 及栅极驱动器输出控制信号 GOE。

[0158] 通过上述这样在显示控制电路 150 生成的信号中, 数字图像信号 DA、锁存选通信号 LS、控制数据信号极性的信号 POL、数据起始脉冲信号 SSP 和数据时钟信号 SCK 输入到源极驱动器 120, 栅极起始脉冲信号 GSP、栅极时钟信号 GCK 和栅极驱动器输出控制信号 GOE 输入到栅极驱动器 130。

[0159] 源极驱动器 120 基于数字图像信号 DA、数据起始脉冲信号 SSP、数据时钟信号 SCK、锁存选通信号 LS、以及控制数据信号极性的信号 POL, 每隔一个水平扫描期间依次生成数据信号, 作为相当于数字图像信号 DA 所示图像的各水平扫描线的像素值的模拟电压, 并将这些数据信号 (显示信号电压) 分别施加到源极总线 Si。

[0160] 还向 CS 控制电路 140 输入栅极时钟信号 GCK 及栅极起始脉冲信号 GSP。CS 用控制电路 140 控制 CS 电压的波形。使用具有以 1 : 1 的占空比振荡的波形的振荡电压作为 CS 电压时, 控制振荡的相位、宽度 (或周期)。

[0161] 对液晶显示装置 100 进行上述那样的多像素驱动。即, 从公共的源极总线向第一子像素电极 11a、和第二子像素电极 11b 提供源极信号电压 (显示信号电压), 然后, 在各 TFT16a、16b 变为截止状态后, 改变第一 CS 总线 13a 及第二 CS 总线 13b 的电压, 使其互不相同。从而, 使得对第一液晶电容 Clc1 与第二液晶电容 Clc2 施加的电压不相同, 在一个像素内形成明子像素和暗子像素。在该结构中, 由于从一根源极总线向两个子像素电极提供源极信号电压, 因此, 其优点在于, 不需要增加源极总线的数量及对这些源极总线进行驱动的源极驱动器的数量。

[0162] 接下来, 参照图 3 ~ 图 5B, 说明将源极线反转驱动方法应用于液晶显示装置 100 的实施方式。图 3、图 4、图 5A、图 5B 分别与图 46、图 47、图 48A、图 48B 对应。

[0163] 在本实施方式的液晶显示装置 100 中, 将源极线反转驱动法应用于多像素驱动, 并且进行栅极总线隔行扫描驱动 (隔行驱动), 从而解决上述问题。若采用本发明的实施方

式,可以抑制源极驱动器的功耗,即可以抑制发热,还可以在提高图像写入频率以提高动态图像性能时抑制充电率的降低。

[0164] 此外,在隔行扫描驱动的说明中,说明最开始对奇数行进行扫描(跳过偶数行)、然后对偶数行进行扫描的例子,但本发明实施方式中的隔行扫描顺序并不限于此,当然也可以是最开始对偶数行进行扫描(跳过奇数行),然后对奇数行进行扫描。上述情况在后文所述的块反转扫描的实施方式中也是相同的。

[0165] 图3示出液晶显示装置100的像素与CS总线的连接关系,还示出源极信号电压的写入极性(图中的+-)及明暗两个子像素(图中的阴影为暗子像素)的配置,表示根据本实施方式进行源极反转驱动的状态。 $G_j \sim G_{j+3}$ 表示栅极总线,CS-A $\sim$ CS-E表示CS总线, $S_i \sim S_{i+3}$ 表示源极总线。如图3所示,在本实施方式的液晶显示装置中,每一列的写入极性都是固定的,且明子像素和暗子像素配置成棋盘图样。即,未发生参照图45所说明的明子像素的分布不平衡。因而,未发生上述看到显示不均匀的问题。

[0166] 图4示出液晶显示装置100中各信号电压的波形,按照从上到下的顺序,分别示出:CS总线CS-B所提供的CS电压 V_{cs-B} ;提供给第 i 根源极总线 S_i 的源极信号电压 V_{si} ;提供给第 j 根栅极总线 G_j 的栅极信号电压 V_{gj} ;对第 i 根源极总线 S_i 和第 j 根栅极总线 G_j 所连接的像素具有的两个子像素中的、具有与CS总线CS-B连接的辅助电容的子像素P-B(i, j)施加的电压 $V_{p-B(i, j)}$;提供给第 $j+1$ 根栅极总线 G_{j+1} 的栅极信号电压 V_{gj+1} ;以及对第 i 根源极总线 S_i 和第 $j+1$ 根栅极总线 G_{j+1} 所连接的像素具有的两个子像素中的、具有与CS总线CS-B连接的辅助电容的子像素P-B($i, j+1$)施加的电压 $V_{p-B(i, j+1)}$ 。另外,图中的 V_{com} 表示相对电压, V_{pix1} 及 V_{pix2} 表示各子像素的有效电压。

[0167] 图5A示出连续两帧(第 N 帧及第 $N+1$ 帧)中各像素的源极信号电压的写入极性。在本实施方式的液晶显示装置100中,由于进行源极线反转驱动、以及栅极总线隔行扫描驱动(隔行驱动),因此,图5A中,将各帧分割成两个期间(前半帧和后半帧)。有时将半帧记为“1/2帧”或“F/2”。

[0168] 图5B是用于表示在连续两帧中像素如何被扫描的图,示出提供给第 i 列源极总线 S_i 的源极信号电压、以及提供给第1行 $\sim$ 第 n 行栅极总线 $G_1 \sim G_n$ 的栅极信号电压的波形。在该图中,也将各帧分成两个期间(前半帧和后半帧)。本说明书中,将帧内包含的两个期间称为子帧。通常,由于一帧期间与一个垂直扫描期间对应,因此,将子帧期间所对应的期间称为子垂直扫描期间。此外,第一子帧和第二子帧的长度并不限于完全一致的情况。

[0169] 下面,参照图5A及图5B,说明像素的扫描方法。

[0170] 在第 N 帧的前半帧(第一子垂直扫描期间)中,例如,对奇数行的栅极总线 G_j 依次施加像素数据写入脉冲 P_w ,该像素数据写入脉冲 P_w 使得栅极信号电压 V_{gj} 从 V_{gL} (低电平)变为持续一定期间的 V_{gH} (高电平)。即,对第1行 $\sim$ 第 $n-1$ 行的所有奇数行的像素写入源极信号电压。

[0171] 在后半帧(第二子垂直扫描期间)中,对前半帧中跳过的多个偶数行的像素依次进行扫描。例如,对偶数行的栅极总线 G_{j+1} 依次施加像素数据写入脉冲 P_w ,该像素数据写入脉冲 P_w 使得 V_{gj+1} 从 V_{gL} 变为持续一定期间的 V_{gH} 。即,对第2行 $\sim$ 第 n 行的所有偶数行的像素写入源极信号电压。

[0172] 提供给源极总线 S_i 的源极信号电压的极性在前半帧中,相对于源极信号电压的

中间值 V_{sc} (通常与 V_{com} 大致相等) 为正极性的源极信号电压 (V_{sp}), 在接下来的后半帧中也是正极性的源极信号电压。然后, 在第 $(N+1)$ 帧的前半帧中, 相对于 V_{sc} , 提供负极性的源极信号电压 (V_{sn}), 在接下来的后半帧中, 也是提供负极性的源极信号电压。提供给与源极总线 S_i 相邻的 S_{i+1} 的源极信号电压与提供给源极总线 S_i 的源极信号电压的极性相反。同样地, 提供给源极总线 S_{i+2} 的源极信号电压与提供给源极总线 S_{i+1} 的源极信号电压的极性相反。

[0173] 提供给 CS 总线 CS-B 的 CS 电压 V_{cs-B} 具有极性以一定周期相对于相对电极的电压 V_{com} 反转的振荡波形 (例如图中所示的占空比为 1 : 1 的矩形波)。

[0174] 由于在栅极总线 G_j 的栅极信号电压为高电平时, 提供给源极总线 S_i 的源极信号电压为正极性, 因此, $P-B(i, j)$ 的电压以正极性写入。由于提供给 CS 总线 CS-B 的 CS 电压 V_{cs-B} 具有极性以一定周期相对于相对电极的电压 V_{com} 反转的振荡波形 (例如图中所示的占空比为 1 : 1 的矩形波), 从栅极总线 G_j 的栅极信号电压变为低电平开始, CS 总线 CS-B 的振荡电压 V_{cs-B} 的最初变化为下降 (例如这种情况下, 从正极性变为负极性), 因此, $P-B(i, j)$ 的电压受到下压作用而下降, 对子像素 $P-B(i, j)$ 施加的有效电压 V_{pix1} 变为由 P_w 写入的源极信号电压以下 (绝对值减小), 子像素 $P-B(i, j)$ 成为暗子像素。

[0175] 另一方面, 由于在栅极总线 G_{j+1} 的栅极信号电压为高电平时, 源极总线 S_i 的信号电压也是正极性, 因此, $P-B(i, j+1)$ 的电压也以正极性写入。由于从栅极总线 G_{j+1} 的栅极信号电压变为低电平开始, CS 总线 CS-B 的振荡电压的最初变化为上升 (例如这种情况下, 从负极性变为正极性), 因此 $P-B(i, j+1)$ 的电压受到上扬作用而上升, 对子像素 $P-B(i, j+1)$ 施加的有效电压 V_{pix2} 变为由 P_w 写入的源极信号电压以上 (绝对值增大), 子像素 $P-B(i, j+1)$ 成为明子像素。

[0176] 即, CS 电压具有以下两种作用彼此相反的波形: 即, 使得与第一子垂直扫描期间内所选择的栅极总线 G_j 连接的像素所具有的两个子像素中的、与提供该 CS 电压的 CS 总线相关联的子像素的有效电压上升或下降的作用; 以及使得与第二子垂直扫描期间内所选择的栅极总线 G_{j+1} 连接的像素所具有的两个子像素中的、与提供该 CS 电压的 CS 总线相关的子像素的有效电压上升或下降的作用。

[0177] 如这里所例示的那样, 包括源极信号电压的极性互不相同的连续两个垂直扫描期间, 当属于同一垂直扫描期间的第一子垂直扫描期间及第二子垂直扫描期间中源极信号电压的极性相同时, 在第一子垂直扫描期间中提供给栅极总线 G_j 的栅极信号电压从高电平变为低电平的时刻开始, 直到第二子垂直扫描期间中提供给栅极总线 G_{j+1} 的栅极信号电压从高电平变为低电平的时刻为止的期间内, CS 电压的极性变化奇数次即可。此外, 考虑到 CS 电压的振荡波形的钝化, 极性反转的间隔 (振荡周期的一半) 以 5H 以上为佳。另外, 较好的是在 CS 电压极性反转后, 在尽可能晚的定时生成栅极导通脉冲 P_w , 并且在栅极信号电压截止后, 尽早使 CS 电压极性反转为佳。实际情况下, 通过基于 CS 总线的电阻值及电容值对信号延迟进行仿真, 从而决定极性反转的间隔, 使得 CS 电压在对应栅极信号电压截止时刻的达到度在 97% 以上为佳, 更好的是在 99% 以上。

[0178] 这里, 使用具有以 1 : 1 的占空比振荡的波形的振荡电压作为 CS 电压, 但并不限于此, 只要其极性变化奇数次即可, 因而, 只要极性至少变化一次即可。若按上述那样配置 CS 总线, 则如国际公开专利 W02006/070829A1 中记载的那样, 设置多根彼此电绝缘的 CS 干

线,将各 CS 干线与多根 CS 总线连接,从而可以获得增大通过 CS 总线对辅助电容相对电极施加的振荡电压的振荡周期的优点。本说明书中引用国际公开专利 W02006/070829A1 的所有公开内容用于参考。

[0179] 如上所述,根据本实施方式的液晶显示装置及驱动方法,既可获得源极反转驱动方法的上述优点,又可以不破坏明像素与暗像素的棋盘图样分布,可以防止称为是不均匀感的显示质量降低。

[0180] 接下来,参照图 6~图 8B,说明将源极线反转驱动方法应用于液晶显示装置 100 的另一个实施方式。图 6、图 7、图 8A、图 8B 分别与图 3、图 4、图 5A、图 5B 对应。

[0181] 下文说明的方法与之前所说明的方法的不同点在于,包括源极信号电压的极性互不相同的连续两个子垂直扫描期间,在属于同一垂直扫描期间的第一子垂直扫描期间和第二子垂直扫描期间中源极信号电压极性互不相同。与之前实施方式的不同点还在于,在第一子垂直扫描期间中提供给第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始,直到第二子垂直扫描期间中提供给第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止的期间内,CS 电压的极性变化偶数次。

[0182] 图 6 示出液晶显示装置 100 的像素与 CS 总线的连接关系,还示出源极信号电压的写入极性(图中的 $+$)及明暗两个子像素(图中的阴影为暗子像素)的配置,表示根据本实施方式进行源极反转驱动的状态。如图 6 所示,在本实施方式的液晶显示装置中,尽管应用源极线反转驱动方法,但像素的写入极性分布与图 43 所示的现有的点反转驱动相同,而且明子像素和暗子像素配置成棋盘图样。即,未发生参照图 46 所说明的明子像素的分布不平衡。因而,未发生上述看到显示不均匀的问题。

[0183] 图 7 示出液晶显示装置 100 中各信号电压的波形,按照从上到下的顺序,分别示出:CS 总线 CS-B 所提供的 CS 电压 V_{cs-B} ;提供给第 i 根源极总线 S_i 的源极信号电压 V_{si} ;提供给第 j 根栅极总线 G_j 的栅极信号电压 V_{gj} ;对第 i 根源极总线 S_i 和第 j 根栅极总线 G_j 所连接的像素具有的两个子像素中的、具有与 CS 总线 CS-B 连接的辅助电容的子像素 $P-B(i, j)$ 施加的电压 $V_{p-B(i, j)}$;提供给第 $j+1$ 根栅极总线 G_{j+1} 的栅极信号电压 V_{gj+1} ;以及对第 i 根源极总线和第 $j+1$ 根栅极总线 G_{j+1} 所连接的像素具有的两个子像素中的、具有与 CS 总线 CS-B 连接的辅助电容的子像素 $P-B(i, j+1)$ 施加的电压 $V_{p-B(i, j+1)}$ 。另外,图中的 V_{com} 表示相对电压, V_{pix1} 及 V_{pix2} 表示各子像素的有效电压。

[0184] 图 8A 示出连续两帧(第 N 帧及第 $N+1$ 帧)中各像素的源极信号电压的写入极性。在本实施方式的液晶显示装置 100 中,由于进行源极线反转驱动以及栅极总线隔行扫描驱动(隔行驱动),因此,图 8A 中,将各帧分割成两个期间(前半帧和后半帧)。另外,同一帧所包含的两个期间中的源极信号电压的极性相反。

[0185] 图 8B 是用于表示在连续两帧中像素如何被扫描的图,示出提供给第 i 列源极总线 S_i 的源极信号电压、以及提供给第 1 行~第 n 行栅极总线 $G_1 \sim G_n$ 的栅极信号电压的波形。在该图中,也将各帧分成两个期间(前半帧和后半帧)。本说明书中,将帧内包含的两个期间称为子帧。通常,由于一帧期间与一个垂直扫描期间对应,因此,将子帧期间所对应的期间称为子垂直扫描期间。此外,第一子帧和第二子帧的长度并不限于完全一致的情况。

[0186] 下面,参照图 8A 及图 8B,说明像素的扫描方法。

[0187] 在第 N 帧的前半帧(第一子垂直扫描期间)中,例如,对奇数行的栅极总线 G_j 依

次施加像素数据写入脉冲 P_w , 该像素数据写入脉冲 P_w 使得栅极信号电压 V_{gj} 从 V_{gL} (低电平) 变为持续一定期间的 V_{gH} (高电平)。即, 对第 1 行~第 $n-1$ 行的所有奇数行的像素写入源极信号电压。

[0188] 在后半帧(第二子垂直扫描期间)中, 对前半帧中跳过的多个偶数行的像素依次进行扫描。例如, 对偶数行的栅极总线 G_{j+1} 依次施加像素数据写入脉冲 P_w , 该像素数据写入脉冲 P_w 使得 V_{gj} 从 V_{gL} 变为持续一定期间的 V_{gH} 。即, 对第 2 行~第 n 行的所有偶数行的像素写入源极信号电压。该扫描与之前的实施方式相同。

[0189] 提供给源极总线 S_i 的源极信号电压的极性在前半帧中, 相对于源极信号电压的中间值 V_{sc} (通常与 V_{com} 大致相等) 为正极性的源极信号电压 (V_{sp}), 在接下来的后半帧中为负极性的源极信号电压 (V_{sn})。然后, 在第 $(N+1)$ 帧的前半帧中, 相对于 V_{sc} , 提供正极性的源极信号电压 (V_{sp}), 在接下来的后半帧中, 提供负极性的源极信号电压 (V_{sn})。提供给与源极总线 S_i 相邻的源极总线 S_{i+1} 的源极信号电压与提供给源极总线 S_i 的源极信号电压的极性相反。同样地, 提供给源极总线 S_{i+2} 的源极信号电压与提供给源极总线 S_{i+1} 的源极信号电压的极性相反。

[0190] 提供给 CS 总线 CS-B 的 CS 电压 V_{cs-B} 具有极性以一定周期相对于相对电极的电压 V_{com} 反转的振荡波形(例如图示那样占空比为 1 : 1 的矩形波)。

[0191] 由于在栅极总线 G_j 的栅极信号电压为高电平时, 提供给源极总线 S_i 的源极信号电压为正极性, 因此, $P-B(i, j)$ 的电压以正极性写入。由于提供给 CS 总线 CS-B 的 CS 电压 V_{cs-B} 具有极性以一定周期相对于相对电极的电压 V_{com} 反转的振荡波形(例如图中所示的占空比为 1 : 1 的矩形波), 从栅极总线 G_j 的栅极信号电压变为低电平开始, CS 总线 CS-B 的振荡电压 V_{cs-B} 的最初变化为下降(例如这种情况下, 从正极性变为负极性), 因此, $P-B(i, j)$ 的电压受到下压作用而下降, 对子像素 $P-B(i, j)$ 施加的有效电压 V_{pix1} 变为由 P_w 写入的源极信号电压以下(绝对值减小), 子像素 $P-B(i, j)$ 成为暗子像素。

[0192] 另一方面, 由于在栅极总线 G_{j+1} 的栅极信号电压为高电平时, 源极总线 S_i 的信号电压为负极性, 因此, $P-B(i, j+1)$ 的电压以负极性写入。从栅极总线 G_{j+1} 的栅极信号电压变为低电平开始, CS 总线 CS-B 的振荡电压的最初变化为下降(例如这种情况下, 从正极性变为负极性), 因此, $P-B(i, j+1)$ 的电压受到下压作用而下降, 对子像素 $P-B(i, j+1)$ 施加的有效电压 V_{pix2} 变为由 P_w 写入的源极信号电压以上(绝对值增大), 子像素 $P-B(i, j+1)$ 成为明子像素。

[0193] 即, CS 电压具有以下两种作用彼此相反的波形: 即, 使得与第一子垂直扫描期间内所选择的栅极总线 G_j 连接的像素所具有的两个子像素中的、与提供该 CS 电压的 CS 总线相关联的子像素的有效电压上升或下降的作用; 以及使得与第二子垂直扫描期间内所选择的栅极总线 G_{j+1} 连接的像素所具有的两个子像素中的、与提供该 CS 电压的 CS 总线相关的子像素的有效电压上升或下降的作用。

[0194] 如这里所例示的那样, 包括源极信号电压的极性互不相同的连续两个子垂直扫描期间, 当属于同一垂直扫描期间的第一子垂直扫描期间和第二子垂直扫描期间中源极信号电压的极性互不相同, 在第一子垂直扫描期间中提供给第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始, 直到第二子垂直扫描期间中提供给第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止的期间内, CS 电压的极性变化偶数次即可。

此外,考虑到 CS 电压的振荡波形的钝化,极性反转的间隔(振荡周期的一半)以 5H 以上为佳。实际情况下,通过基于 CS 总线的电阻值及电容值对信号延迟进行仿真,从而决定极性反转的间隔,使得 CS 电压在对应栅极信号电压截止时刻的达到度在 97% 以上为佳,更好的是在 99% 以上。

[0195] 这里使用具有以 1 : 1 占空比振荡的波形的振荡电压作为 CS 电压,但并不限于此,只要其极性变化偶数次即可,因而,只要极性至少变化 2 次即可。若按上述那样配置 CS 总线,则如国际公开专利 W02006/070829A1 中记载的那样,设置多根彼此电绝缘的 CS 干线,将各 CS 干线与多根 CS 总线连接,从而可以获得增大通过 CS 总线对辅助电容相对电极施加的振荡电压的振荡周期的优点。

[0196] 如上所述,根据本实施方式的液晶显示装置及驱动方法,既可获得源极反转驱动方法的上述优点,又可以不破坏明像素与暗像素的棋盘图样分布,可以防止称为是不均匀感的显示质量降低。

[0197] [块反转驱动]

[0198] 根据上述实施方式,即使将多像素驱动与源极线反转驱动组合,也不会发生看到显示不均匀的问题。然而,若考虑到动态图像显示,则有时会引起梳毛(combining)现象。下面,说明抑制动态图像显示中发生梳毛问题的实施方式。

[0199] 若以帧为单位表示基于上述实施方式的图像写入状态,则如图 9 所示,始终在各帧内的半帧期间内显示前一帧的图像。例如,若在前半的第一子帧中对奇数行进行写入,在后半的第二子帧中对偶数行进行写入,则存在以下异常状态:即,在第一子帧中,奇数行的像素显示当前帧的图像,偶数行的像素显示前一帧的图像。

[0200] 因此,例如在进行将图 10(a) 所示的竖条横向移动的动态图像显示时,如图 10(b) 所示,会发生将竖条的边缘看成是梳状的问题(梳毛)。此外,图 9、图 10(a)、(b) 中是每隔 2 行以相同的定时进行扫描,但在实际驱动的情况下,是每隔 2 行逐一错开一个水平扫描期间(1H)进行扫描。这些图中省略了上述水平扫描期间的错开,以使梳毛的说明易于理解。

[0201] 看到上述问题的程度取决于上述异常状态存在的时间(设为 T_c)与整个显示时间的比值。 T_c 是相邻行(例如第 j 行和第 $j+1$ 行)像素被扫描(写入源极信号电压)的时间。因而,在帧频高出移动速度很多时并不是问题,但是在一帧期间内如图 10(b) 所示那样移动的情况下则成为问题。例如图 11 所示,将帧频为 120Hz(帧期间为 8.33ms)的显示信号分为两个子帧进行隔行扫描时,对奇数行进行写入的子帧与对偶数行进行写入的子帧的间隔 T_c 为约 4167 μs ,等于帧期间的一半(即子帧期间的长度)。即, $T_c / \text{一帧期间} \times 100 = 50$ 。这里,由于一帧期间通常是指一个垂直扫描期间(V-total),所以 $T_c / V\text{-total} \times 100 = 50$ 。

[0202] 为了在进行图 10 所例示的显示的情况下看不到梳毛现象,对其条件进行了许多研究讨论。表 1 及表 2 示出评价结果的一个例子。表 1 示出帧频为 60Hz 的情况,表 2 示出帧频为 120Hz 的情况。在这两张表格中,对于梳毛现象的主观评价结果,用 $\times$ 表示非常差的程度,用 $\triangle$ 表示稍微能看到梳毛现象的程度,用 $\circ$ 看不到梳毛现象的程度。

[0203] [表 1]

[0204]

水平期间数之差 :Nsv	540	270	160	135	120	100	80	60	55	50	48	40	10
$(Nsv/Nv-total) \times 100$	480	24.0	142	120	107	89	71	53	49	44	43	36	09
时间 :Tc(μs)	8000	4000	2370	2000	1778	1481	1185	888.9	814.8	740.7	711.1	592.6	148.1
评价结果	×	×	×	×	×	×	△	△	○	○	○	○	○

[0205] [表 2]

[0206]

水平期间数之差 :	540	270	160	135	120	100	80	60	55	50	48	40	10
Nsv													
$(Nsv/Nv-total) \times 100$	48.0	24.0	14.2	12.0	10.7	8.9	7.1	5.3	4.9	4.4	4.3	3.6	0.9
时间 :Tc(μs)	4000	2000	1185	1000	888.9	740.7	592.6	444.4	407.4	370.4	355.6	296.3	74.1

[0207]

评价结果	×	×	△	△	○	○	○	○	○	○	○	○	○
------	---	---	---	---	---	---	---	---	---	---	---	---	---

[0208] 由表 1 可知,在帧频为 60Hz 的情况下, $(Nsv/Nv-total) \times 100$ 的值在 7 以下为佳,更好的是在 5 以下。另一方面,在帧频为 120Hz 的情况下,由表 2 可知, $(Nsv/Nv-total) \times 100$ 的值在 14 以下为佳,更好的是在 10 以下。这里,若关注表 1 及表 2 中的 Tc 值,则不管帧频为多少,都以 1.2ms 以下为佳,更好的是在 0.8ms 以下。

[0209] 这样,从梳毛现象的观点出发,则 Tc 值较小、即 $Nsv (= \alpha/2)$ 较小为佳,而反之从功耗的观点出发,则 Nsv 较大为佳。这是由于,当 Nsv 减小时,源极信号电压的极性反转次数变多,使得功耗增大。

[0210] 本实施方式中,如图 12 所示,通过将一帧细分来减少当前帧与前一帧混合存在的时间 (Tc),从而使梳毛现象不被看到。

[0211] 下面,参照图 12,说明本实施方式的液晶显示装置的驱动方法。

[0212] 如图 12 所示,例如按照奇数行→偶数行→偶数行→奇数行→奇数行→偶数行→..... 的顺序,对连续的 α 根栅极总线进行隔行扫描,对每一次隔行扫描(每次移动 2α 行)都返回 α 行进行写入。最开始的扫描是扫描 $\alpha/2$ 根(移动 α 行),然后再返回 α 行。另外,由于是隔行扫描,所以返回的行数在奇数行→偶数行的情况下正确的是 $\alpha-3$ 行,在偶数行→奇数行的情况下正确的是 $\alpha-1$ 行。

[0213] 上述扫描包括:对最开始的奇数行(设行数为 $Nsv = \alpha/2$)的像素依次进行扫描的第一子帧;对第一子帧中跳过的偶数行(Nsv 行)的像素依次进行扫描的第二子帧;对第二子帧中扫描的最后一个偶数行接下来的偶数行开始的连续偶数行(Nsv 行)的像素依次进行扫描的第三子帧;以及对第三子帧中跳过的奇数行(Nsv 行)的像素依次进行扫描的第四子帧。第四子帧之后,也反复进行同样的扫描,从而显示一帧图像。

[0214] 此时,子帧是对 $Nsv (= \alpha/2)$ 行连续的奇数行或偶数行的像素进行扫描的期间,反之, Nsv 是一个子帧期间(一个子垂直扫描期间)中包含的水平扫描期间数。这里,若将连续 α 行的区域看作是一块,则上述实施方式中是将一帧进行二等分,而在本实施方式中,将其分割成(一个子帧期间/一帧期间)的数量,即块数 $\times 2$ 的数量。下面,将该驱动方法称为块反转驱动。

[0215] 这里, T_c 值由下式给出。

[0216] $T_c = (N_{sv}/N_{v-total}) \times (\text{一帧期间})$

[0217] 另外, 由于一帧期间 $(= V-total)/N_{v-total} = 1H$, 因此, T_c 也可用下式表示:

[0218] $T_c = N_{sv} \times H$ 。

[0219] 其中, 从液晶面板的两侧 (例如上下的数据信号输入端子) 输入数据信号, 对显示区域的上下区域同时进行扫描等情况下, 只要将 $N_{v-total}$ 替换成 $(N_{v-total}/2)$ 进行计算即可。

[0220] 例如, 在 52 英寸全高清电视 (显示面板的扫描线数为 1080 根, $N_{v-total}$ 为 1125 根) 中, 以垂直扫描频率 120Hz 进行驱动时, 若设定 $N_{sv} = 24$ ($\alpha = 48$), 则 T_c 为:

[0221] $T_c = (48/2)/1125 \times 1/120 = 177.8 \mu s$

[0222] 成为异常显示状态的时间比例为约 $2.1\% = (177.8/8333) \times 100$, 因此, 梳毛现象被抑制到看不到的程度, 从而可以高质量地显示动态图像。

[0223] 另外, 在 37 英寸全高清电视 (显示面板的扫描线数 (= 像素行数) 为 1080 根, $N_{v-total}$ 为 1125 根) 中以 120Hz 进行驱动时, 若设定 $N_{sv} = 10$ ($\alpha = 20$), 则通过同样的计算, $T_c = 148.1 \mu s$, 成为异常显示状态的时间比例为约 0.9% , 从而梳毛现象被抑制到看不到的程度, 可以高质量地显示动态图像。

[0224] 此外, 在有效显示期间 $V-Disp$ 中的水平期间长度与垂直回扫期间 $V-Blank$ 中的水平期间长度不相同等的情况下, 将 $N_{v-total}$ 替换成 N_{v-Disp} , 将一帧期间 ($V-Total$) 用有效显示期间来表现, 则上述计算将更严密。此时, T_c 变为:

[0225] $T_c = (N_{sv}/N_{v-Disp}) \times (\text{有效显示期间})$,

[0226] 由于有效显示期间 $(= V-Disp)/N_{v-Disp} = 1H$, 因此, T_c 也可用下式表示:

[0227] $T_c = N_{sv} \times H$ 。

[0228] 这里, H 为有效显示期间中的水平期间。另外, 不管是 N_{v-Disp} 还是 $N_{v-total}$ 的表现, 都应当关注 T_c 值为 $N_{sv} \times H$ 这一点。当有效显示期间 $V-Disp$ 中的水平期间长度与垂直回扫期间 $V-Blank$ 中的水平期间长度相等时, 用 $V-Disp$ 所表示的式子与用 $V-Total$ 所表示的式子都得到相同的 T_c 值。表 3 及表 4 示出评价结果的一个例子。本例中, 使用与表 1 及表 2 相同的样品, 由于有效显示期间 $V-Disp$ 中的水平期间长度与垂直回扫期间 $V-Blank$ 中的水平期间长度相等, 因此, T_c 值相等。

[0229] [表 3]

[0230]

水平期间数之差 :Nsv	540	270	160	135	120	100	80	60	55	50	48	40	10
(Nsv/V-Disp) × 100	500	250	148	125	111	93	74	56	51	46	44	37	09
时间 :Tc (μ s)	8000	4000	2370	2000	1778	1481	1185	889	815	741	711	593	148
评价结果	×	×	×	×	×	×	△	△	○	○	○	○	○

[0231] [表 4]
[0232]

水平期间数之差 :Nsv	540	270	160	135	120	100	80	60	55	50	48	40	10
$(Nsv/V-Disp) \times 100$	500	250	148	125	111	93	74	56	51	46	44	37	09
时间 :Tc (μ s)	4000	2000	1185	1000	889	741	593	444	407	370	356	296	74
评价结果	×	×	△	△	○	○	○	○	○	○	○	○	○

[0233] 此外,图 12 中,源极信号电压的写入极性的序列包括源极信号电压的极性在第一子帧(例如为正)和第二子帧(例如为负)之间不相同、在第二子帧(例如为负)和第三子帧(例如为负)之间相同、以及在第三子帧(例如为负)和第四子帧(例如为正)之间不相同的序列。从显示质量的观点来看,这样使奇数行和偶数行的写入极性相反更好。由此,可以抑制例如纵向阴影、上下相邻像素的耦合电容引起的横条纹的发生、以及闪烁图案

的发生。

[0234] 将上述块反转驱动应用于图 2 所示的多像素结构时,CS 电压包括以一个水平扫描期间的正整数倍的周期振荡的波形部分,当设一个水平扫描期间为 H ,该周期用 $M \times H$ (这里 M 为正整数) 表示时, α 为 M 的正整数倍 (N_{sv} 为 $(M/2)$ 的正整数倍) 为佳。另外,当采用 CS 总线包含与分属于不同像素且在列方向上相邻的两个子像素共同相关联的 CS 总线的结构时, α 为 M 的偶数倍 (N_{sv} 为 M 的正整数倍) 为佳。此外,希望 CS 电压的周期 $M \times H$ 是与 CS 电压为高电平的期间和低电平的期间相同的期间,即占空比为 1 : 1。此外,考虑到 CS 电压的振荡波形的钝化,极性反转的间隔 (CS 振荡周期 M 的一半) 以 $5H$ 以上为佳。实际情况下,通过基于 CS 总线的电阻值及电容值对信号延迟进行仿真,从而决定极性反转的间隔,使得 CS 电压在对应栅极信号电压截止时刻的达到度在 97% 以上为佳,更好的是在 99% 以上。

[0235] 下面,说明具体例子。例如,在 37 英寸全高清电视 (以 60Hz 进行驱动) 的情况下,当 CS 电压的振荡波形周期为 $10H$,一个振荡周期中包含的水平扫描期间数 M 为 10 时,希望 α 为 10 的正整数倍。其中,在一个像素的上下进行像素分割驱动的情况下,由于上下相邻像素的子像素的明暗顺序颠倒,有时图像边缘可以看到锯齿状 (jaggy),因此, α 为 20 的正整数倍则更好。

[0236] 图 13A 示出 $N_{sv} = 10$ ($\alpha = 20$) 时的写入顺序 (扫描的像素行顺序)、和源极信号电压、栅极信号电压及 CS 电压的时序图。表示源极信号电压的极性在对奇数行进行写入时为正、对偶数行进行写入时为负、且振幅固定的情况。栅极信号电压仅图示了与栅极导通脉冲 P_w 对应的部分。

[0237] 当 CS 电压的振荡周期为 $M \times H$ (M 为正整数) 时,子垂直扫描期间中包含的水平扫描期间数即 N_{sv} 用 $N_{sv} (= \alpha / 2) = M \times k$ 表示。在图 13A 所示的情况下,由于 CS 电压的一个振荡周期中包含的水平扫描期间数 $M = 10$, $k = 1$,因此, $N_{sv} (= \alpha / 2) = 10 \times 1 = 10$ 。反之,用子垂直扫描期间中包含的水平扫描期间数 $N_{sv} (= \alpha / 2)$ 来表示 CS 电压的一个振荡周期中包含的水平扫描期间数的周期 M ,则 $M = N_{sv} / k$ 。在图 13A 的示例的情况下, $N_{sv} = 10$ ($\alpha = 20$), $k = 1$,则 $M = 10 / 1 = 10$ 。

[0238] 接下来,说明源极电压的极性变化序列与 CS 电压的极性反转次数的关系。在图 13A 所示的源极电压的极性变化序列中,对奇数行进行写入时为正,对偶数行进行写入时为负,连续两个子垂直扫描期间中的极性互不相同。具体而言,例如,若将写入顺序 1 ~ 10 (对像素行 1、3、5、...、19 进行扫描的期间) 作为第一子垂直扫描期间,将写入顺序 11 ~ 20 (对像素行 2、4、6、...、20 进行扫描的期间) 作为第二子垂直扫描期间,则第一子垂直扫描期间中源极信号电压的极性为正,其后的第二子垂直扫描期间中源极信号电压的极性为负,互不相同。在第一子垂直扫描期间中提供给第 j 根栅极总线 (例如第 1 行,写入顺序为 1) 的栅极信号电压从高电平变为低电平的时刻开始,直到第二子垂直扫描期间中提供给第 $j+1$ 根栅极总线 (例如第 2 行,写入顺序为 11) 的栅极信号电压从高电平变为低电平的时间为止的期间内,CS 电压的极性变化偶数次。这里,CS 电压的极性反转次数为 $2 \times k = 2 \times 1 = 2$ 次。

[0239] 此外,在图 13A 所示的例子中,接着第二子垂直扫描期间的第三子垂直扫描期间 (写入顺序 21 ~ 30 (对像素行 22、24、26、...、40 进行扫描的期间)) 中源极信号电压的

极性为负,接着第三子垂直扫描期间的第四子垂直扫描期间(写入顺序 31 ~ 40(对像素行 21、23、25..... 39 进行扫描的期间))中源极信号电压的极性为正。即,源极信号电压的极性在第一子垂直扫描期间和第二子垂直扫描期间之间不相同,在第二子垂直扫描期间和第三子垂直扫描期间之间相同,在第三子垂直扫描期间和第四子垂直扫描期间之间不相同。

[0240] 这里例示的 CS 总线与 10 根电绝缘的 CS 干线(未图示)连接,CS 电压的种类有 10 种(用 A、B、C、D、E、F、G、H、J 及 K 表示)。此时,上下相邻的像素的明暗子像素的配置变成明暗交替。而且,当相邻源极线的数据信号极性相反时,如图 6 所示,由于明暗子像素配置成棋盘图样,因此,减轻了锯齿现象。从而,在任意的垂直扫描期间中,使提供给与相邻列像素相关联的源极总线的源极信号电压的极性彼此相反为佳。此外,这里举出了 CS 总线与 CS 干线连接的结构为例,但也可以采用向 CS 总线分别独立地提供 CS 电压的结构,这种情况下,也可以从栅极驱动器输出各 CS 电压。

[0241] 图 13B 示出另一个例子。图 13B 示出 CS 电压的振荡周期为 $10H(M=10)$ 、 $N_{sv}=20(\alpha=40)$ 时的写入顺序(扫描的像素行顺序)、和源极信号电压、栅极信号电压及 CS 电压的时序图。表示源极信号电压的极性在对奇数行进行写入时为正、对偶数行进行写入时为负、且振幅固定的情况。栅极信号电压仅图示了与包含子垂直扫描期间的最开始和最后的一部分栅极导通脉冲 P_w 对应的部分。源极信号电压的极性变化序列与图 13A 的相同。此外,图中,用圆圈包围应该要特别关注的栅极信号电压的极性反转定时和数据信号极性反转后施加到对应栅极总线的栅极导通脉冲。

[0242] 这相当于上述式子中 $k=2$ 的情况,在第一子垂直扫描期间中提供给第 j 根栅极总线(例如第 1 行,写入顺序为 1)的栅极信号电压从高电平变为低电平的时刻开始,直到第二子垂直扫描期间中提供给第 $j+1$ 根栅极总线(例如第 2 行,写入顺序为 21)的栅极信号电压从高电平变为低电平的时间为止的期间内,CS 电压的极性变化偶数次。这里,CS 电压的极性反转次数为 $2 \times k = 2 \times 2 = 4$ 次。这样,若采用图 13B 所示的结构,则 CS 电压的种类可以保持 10 种而不增加,可以减少源极信号电压(数据信号)的极性反转次数。

[0243] 图 13C 示出又一个例子。示出 CS 电压的振荡周期为 $14H(M=14)$ 、 $N_{sv}=14(\alpha=28)$ 时的写入顺序(扫描的像素行顺序)、和源极信号电压、栅极信号电压及 CS 电压的时序图。

[0244] $N_{v-total}$ 为 1125 根,不能被 CS 电压的振荡周期 $14H$ 除尽。这种情况不同于图 13A 及图 13B 所例示的情况,无法仅仅用一个水平扫描期间的正整数倍的周期振荡的波形部分来构成 CS 电压。因此,如图 13C 所示,用以 $14H$ 周期振荡的波形部分(称之为“第一波形部分”)和以不同于 $14H$ 的周期振荡的波形部分(称之为“第二波形部分”)构成一个垂直扫描期间的 CS 电压。这里,用以 $10H$ 振荡的波形和以 $12H$ 振荡的波形构成第二波形部分。此时,在一个垂直扫描期间中,尽可能地使 CS 电压为高电平的期间和为低电平的期间相同为佳。若高电平期间和低电平期间相差太大,则不同像素行的明暗亮度平衡被打破,有时导致显示不均匀。此外,第二波形部分也不一定要是振荡波形。

[0245] 这样,当 $N_{v-total}$ 不是 $N_{sv} \times 2$ 的整数倍时,需要进行上述复杂的处理。当有效显示期间 $V-Disp$ 中包含的水平扫描期间数 N_{v-Disp} (这里是 1080)不是 $N_{sv} \times 2$ 的整数倍时,仅通过调整垂直回扫期间 $V-Blank$ 中 CS 电压的波形无法解决,从而需要更加复杂的处理。因而,设定 N_{sv} 使得 $N_{v-total}$ 为 $N_{sv} \times 2$ 的整数倍为佳,更好的是设定 N_{sv} ,使得 N_{v-Disp} 为

$N_{sv} \times 2$ 的整数倍。

[0246] 图 14A 是设 $N_{sv} = 5$ ($\alpha = 10$) 时的时序图。这里,使源极信号电压的极性每隔 10H 反转。具体而言,设 1 ~ 10 行的奇数行和偶数行的双方的像素均为正极性,11 ~ 20 行的像素为负极性,21 ~ 30 行为正极性,31 ~ 40 行为负极性。此时,由于明子像素和暗子像素如图 14B 所示,配置成棋盘图样,因此,既可以改善锯齿感,又可以减小 N_{sv} ($= \alpha / 2$),从而也可以改善梳毛现象。

[0247] 当第 10 行和第 11 行等中,分属于上下不同像素且上下相邻的子像素电极间存在耦合电容,则由于对上下像素施加的电压极性不相同,因此,在 TFT 截止时电压发生变化,有时可以看到条纹。对此,希望将上下像素的电压差、耦合电容、像素电容(构成像素的子像素的液晶电容和辅助电容之和)作为参数,对源极信号电压(数据信号电压)进行修正。

[0248] 另外,在垂直扫描期间的途中反转源极信号电压的极性,是为了减轻纵向阴影的现象,该纵向阴影现象的发生是在同一极性的数据信号持续施加时,由每一列的闪烁或源极总线和像素的寄生电容引起的。此外,如图 13A 及图 13B 所示,若将奇数行的写入极性和偶数行的写入极性反转,则可以进一步降低闪烁程度。

[0249] [栅极驱动器]

[0250] 图 1 所示的液晶显示装置 100 具有的栅极驱动器 130 可以采用例如以下的结构,执行上述扫描。参照图 15 ~ 图 22,说明栅极驱动器 130 的结构和动作的例子。

[0251] 首先,参照图 15 ~ 图 19,说明进行上述源极反转驱动(参照图 5B 或图 8B)的情况。

[0252] 栅极驱动器 130 基于栅极起始脉冲信号 GSP、栅极时钟信号 GCK 及栅极驱动器输出控制信号 GOEr ($r = 1, 2, \dots, q$),为了将各源极信号电压(数据信号电压) V_{si} ($i = 1, 2, \dots, m$) 写入各像素(各像素中包含的子像素的液晶电容及辅助电容),在数字图像信号 DA 的各帧期间(“输入视频信号的垂直扫描期间”)中,对栅极总线 G_j ($j = 1, 2, \dots, n$) 大致逐个水平扫描期间且隔线跳过选择。栅极驱动器 130 将包含图 5B 及图 8B 所示的像素数据写入脉冲(栅极导通脉冲) P_w 的扫描信号 V_{gj} ($j = 1, 2, \dots, n$) 提供给栅极总线 G 。施加了脉冲 P_w 的栅极总线 G_j 变为选择状态,与选择状态的栅极总线 G_j 连接的 TFT 为导通状态。当然,与非选择状态的栅极总线 G_j 连接的 TFT 为截止状态。通过施加图 5B 及图 8B 所示的脉冲 P_w ,在前半帧期间中,选择栅极总线 G_j ($j = 1, 2, \dots, n$) 内的例如奇数线 G_j ($j = 1, 3, 5, \dots, n-1$) (即,跳过偶数线),在后半帧期间中,选择偶数线 G_j ($j = 2, 4, 6, \dots, n$) (即,跳过奇数线)。这里,像素数据写入脉冲 P_w 在水平扫描期间(H)中相当于数据写入期间的有效扫描期间(例如水平扫描期间的大约一半,即约 $H/2$) 内为高电平。

[0253] 图 15(A) 及图 15(B) 是表示可以输出图 5B 及图 8B 所示栅极信号电压的栅极驱动器的一个结构例的框图。

[0254] 图 15(A) 所示的栅极驱动器具备多个(q 个)包含移位寄存器的作为部分电路的栅极驱动器用 IC(集成电路;Integrated Circuit)芯片 411、412、 $\dots$ 、41 q 。

[0255] 各栅极驱动器用 IC 芯片 411 ~ 41 q 如图 15(B) 所示,具备移位寄存器 40、与移位寄存器 40 的各级对应设置的第一及第二与门 41、43、以及基于第二与门 43 的输出信号 $g_1 \sim g_p$ 而输出扫描信号电压 $G_1 \sim G_p$ 的输出部 45。移位寄存器 40 从外部接收起始脉冲

信号 SP_i 、时钟信号 CK 及输出控制信号 OE 。起始脉冲信号 SP_i 施加到移位寄存器 40 的输入端,从移位寄存器 40 的输出端输出要输入到其后续栅极驱动器用 IC 芯片的起始脉冲信号 SP_o 。另外,将时钟信号 CK 的逻辑反转信号分别向第一与门 41 输入,将输出控制信号 OE 的逻辑反转信号分别向第二与门 43 输入。并且,将移位寄存器 40 的各级的输出信号 Q_k ($k = 1 \sim p$) 输入到与该级对应的第一与门 41,将该第一与门 41 的输出信号输入到与该级对应的第二与门 43。

[0256] 基于本结构例的栅极驱动器如图 15(A) 所示,通过将多个 (q 个) 栅极驱动器用 IC 芯片 411 ~ 41q 串联连接而实现。即,将各栅极驱动器用 IC 芯片内的移位寄存器的输出端 (起始脉冲信号 SP_o 的输出端子) 与下一个栅极驱动器用 IC 芯片内的移位寄存器的输入端 (起始脉冲信号 SP_i 的输入端子) 连接,以使栅极驱动器用 IC 芯片 411 ~ 41q 内的移位寄存器 40 形成一个移位寄存器 (以下,将通过这样串联连接而形成的移位寄存器称为“耦合移位寄存器”)。其中,向最前端的栅极驱动器用 IC 芯片 411 内的移位寄存器 40 的输入端,输入来自显示控制电路 150 的栅极起始脉冲信号 GSP (参照图 1),最末端的栅极驱动器用 IC 芯片 41q 内的移位寄存器的输出端不与外部连接。另外,来自显示控制电路 150 的栅极时钟信号 GCK 作为时钟信号 CK ,公共地输入到各栅极驱动器用 IC 芯片 411 ~ 41q。另一方面,在显示控制电路 150 生成的栅极驱动器输出控制信号 GOE 包括第 1 ~ 第 q 栅极驱动器输出控制信号 $GOE_1 \sim GOE_q$,将这些栅极驱动器输出控制信号 $GOE_1 \sim GOE_q$ 作为输出控制信号 OE 分别输入到栅极驱动器用 IC 芯片 411 ~ 41q。

[0257] 接下来,参照图 16,说明具有上述结构的栅极驱动器 130 的动作。图 16(a) ~ (g) 是表示用于说明栅极驱动器 130 的动作的各种信号波形图。

[0258] 显示控制电路 150 如图 16(a) 所示,生成仅在与像素数据写入脉冲 P_w 对应的期间 T_{spw} 内为高电平 (激活) 的信号,作为栅极起始脉冲信号 GSP ,并且如图 16(b) 所示,生成每隔半个水平扫描期间 (有时记为“1/2 垂直扫描期间”或“H/2”) 仅在预定期间内为高电平的栅极时钟信号 GCK 。当这样的栅极起始脉冲信号 GSP 及栅极时钟信号 GCK 输入到图 15 所示的栅极驱动器 130 时,输出图 16(c) 所示的信号 Q_1 ,作为最前端的栅极驱动器用 IC 芯片 411 的移位寄存器 40 的初级输出信号 Q_1 。该输出信号 Q_1 在各半帧期间 ($F/2$) 中,包含一个与像素数据写入脉冲 P_w 对应的脉冲 P_{qw} 。上述脉冲 P_{qw} 按照栅极时钟信号 GCK ,在栅极驱动器 130 内的耦合移位寄存器中依次进行传输。与之相应,从耦合移位寄存器的各级依次错开半个水平扫描期间 ($H/2$) 输出图 16(c) 所示的波形信号。

[0259] 另外,显示控制电路 150 如上文所述,生成要提供给构成栅极驱动器 130 的栅极驱动器用 IC 芯片 411 ~ 41q 的栅极驱动器输出控制信号 $GOE_1 \sim GOE_q$ 。这里,要提供给第 r 个栅极驱动器用 IC 芯片 41r 的栅极驱动器输出控制信号 GOE_r ,在该栅极驱动器用 IC 芯片 41r 内的移位寄存器 40 的某一级输出与像素数据写入脉冲 P_w 对应的脉冲 P_{qw} 的期间中,在想要输出像素数据写入脉冲的情况下 (这里与 $G(1)$ 、 $G(3)$ 对应) 为低电平。

[0260] 例如,向最前端的栅极驱动器用 IC 芯片 411 提供图 16(d) 所示的栅极驱动器输出控制信号 GOE_1 。由于向 $G(1)$ (或记为 V_{g1}) 施加像素数据写入脉冲 P_w ,因此 GOE_1 变为低电平,由于向 $G(2)$ (或记为 V_{g2}) 不施加 P_w ,因此 GOE_1 变为高电平,由于向 $G(3)$ (或记为 V_{g3}) 施加 P_w ,所以 GOE_1 变为低电平。此外,为了调整像素数据写入脉冲 P_w ,使栅极驱动器输出控制信号 $GOE_1 \sim GOE_q$ 中包含的脉冲 (相当于上述在预定期间内为高电平的脉冲,以下称

之为“写入期间调整脉冲”)根据所需的像素数据写入脉冲 P_w , 早于栅极时钟信号 GCK 的上升沿上升, 或迟于栅极时钟信号 GCK 的下降沿下降。也可以不使用上述写入期间调整脉冲, 而只用栅极时钟信号 GCK 的脉冲来调整像素数据写入脉冲 P_w 。

[0261] 在各栅极驱动器用 IC 芯片 41r ($r = 1 \sim q$) 中, 基于上述移位寄存器 40 的各级的输出信号 Q_k ($k = 1 \sim p$)、栅极时钟信号 GCK 及栅极驱动器输出控制信号 $GOEr$ (参照图 15(B)), 利用第一及第二与门 41、43, 生成内部扫描信号 $g_1 \sim g_p$, 在输出部 45 对这些内部扫描信号 $g_1 \sim g_p$ 进行电平转换, 输出要施加到栅极总线的扫描信号 $G_1 \sim G_p$ 。由此, 如图 16(e)、(f) 及 (g) 所示, 在一帧期间的前半帧中, 对栅极总线 G_j ($j = 1, 2, \dots, n$) 隔线、即对奇数线 G_j ($j = 1, 3, 5, \dots, n-1$) 施加像素写入脉冲 P_w 。

[0262] 在后半帧中, 利用上述同样的方法控制栅极驱动器输出控制信号 $GOE_1 \sim GOE_q$ 中包含的脉冲, 以对偶数线 G_j ($j = 2, 4, 6, \dots, n$) 施加 P_w 。此外, 由图 16 可知, 在后半帧最开始的 $H/2$ 中, 与前半帧最开始的 $H/2$ 相同, 都形成输出信号 Q_1 中包含的 P_{qw} , 但并未向 G_1 输出图像写入脉冲。通过采用这种方法, 在例如对源极总线施加的源极信号电压的极性每隔半帧反转的情况下, 即使极性刚反转之后源极信号电压发生钝化, 也可以利用该最开始的 $H/2$ 作为用于使源极总线达到所希望电压的预充电期间。

[0263] 如上所述, 可以实现对栅极总线隔线跳过的扫描。若采用上述驱动方法, 也可以获得简化栅极驱动器结构的优点。例如, 简单地准备两组具有图 15(A) 及 (B) 所示结构的栅极驱动器, 将其中一方与奇数行的栅极总线连接, 将另一方与偶数行的栅极总线连接, 在各子垂直扫描期间内向对应的栅极驱动器输入起始脉冲, 从而与隔线跳过扫描栅极总线的结构相比, 可以简化栅极驱动器的结构。

[0264] 然而, 上述例子中, 像素数据写入脉冲 P_w 的宽度被限制在 $H/2$ 期间以下。因此, 若水平扫描期间较短, 则有时无法充分进行图像数据的写入。因此, 下面说明可以将像素数据写入脉冲 P_w 的宽度增加到超过 $H/2$ 期间但在 $1H$ 期间以下的例子。

[0265] 如图 17(b) 所示, GCK 的开始两个脉冲 P_{ck1} 及 P_{ck2} 的脉宽与图 16 所示的相同, 但之后 (从 P_{ck3} 开始), 各 GCK 的脉宽变窄, 例如在图 16 的一个脉冲的宽度内施加两个脉冲。图 16 中, GCK 脉冲的 P_{ck1} 的上升沿和 P_{ck2} 的上升沿的间隔为 $H/2$, 与之不同的是, 图 17 中, 设 P_{ck1} 的上升沿和 P_{ck2} 的上升沿的间隔为 $1H$ (作为第一间隔), 接着, 设 P_{ck2} 的上升沿和 P_{ck3} 的上升沿的间隔也为第一间隔 ($1H$), P_{ck3} 的上升沿和 P_{ck4} 的上升沿的间隔 (作为第二间隔) 在 P_{ck1} 的脉宽以内, 使得 P_{ck3} 和 P_{ck4} 靠近。例如, 相对于 P_{ck1} 及 P_{ck2} 的脉宽为 $2\mu s$, 设 P_{ck3} 的脉宽为 $0.5\mu s$, P_{ck4} 的脉宽为 $1.0\mu s$, 第二间隔为 $1.0\mu s$ 。然后, 设 P_{ck3} 的上升沿与 P_{ck5} 的上升沿的间隔为第一间隔 ($1H$)。

[0266] 在一帧内, 对于从 P_{ck3} 开始的 GCK 脉冲, 采用 P_{ck3} 或 P_{ck4} 那样的脉宽较短的脉冲。若考虑将 P_{ck3} 作为基准, 则在施加了与 P_{ck3} 的上升沿相距第二间隔而上升的 P_{ck4} 之后, 施加与 P_{ck3} 的上升沿相距第一间隔而上升的 P_{ck5} 。然后, 在施加了与 P_{ck5} 的上升沿相距第二间隔而上升的 GCK 脉冲之后, 施加与 P_{ck5} 的上升沿相距第一间隔而上升的 GCK 脉冲。通过这样, 由于可以缩短相当于不输出图像写入脉冲的栅极线的移位寄存器的输出级 Q_k 的脉宽, 因此, 可以使相当于想要以 $1H$ 的宽度输出图像写入脉冲的栅极线的移位寄存器的输出级 Q_k 的脉宽为 $1H$ 。

[0267] 另外, 在液晶显示面板中, 在栅极总线 G_1 之前设置虚拟栅极总线 G_0 , 该虚拟栅极

总线 G0 不与有助于显示的像素连接。此外,以下用到的栅极驱动器与图 15(A) 及图 15(B) 所示的栅极驱动器相比,除了在最前端的栅极驱动器用 IC 芯片 411 的移位寄存器 40 的第一级中添加与虚拟栅极总线 G0 线对应的 Q0 及 G0 这一点之外,其它都可以与上述结构相同。

[0268] 显示控制电路 150 如图 17(a) 所示,生成仅在与像素数据写入脉冲 Pw 对应的期间 Tspw 内为高电平(激活)的信号,作为栅极起始脉冲信号 GSP,并且按照上文所述,如图 17(b) 所示,生成栅极时钟信号 GCK。当这样的栅极起始脉冲信号 GSP 及栅极时钟信号 GCK 输入到栅极驱动器时,输出图 17(c) 所示的信号 Q0,作为最前端的栅极驱动器用 IC 芯片 411 的移位寄存器 40 的初级输出信号(与虚拟栅极总线 G0 对应)。该输出信号 Q0 在各半帧期间(F/2)中,包含一个与像素数据写入脉冲 Pw 对应的脉冲 Pqw。上述脉冲 Pqw 按照栅极时钟信号 GCK,在栅极驱动器内的耦合移位寄存器中依次进行传输。与之相应,从耦合移位寄存器的各级,与栅极时钟信号 GCK 的上升沿联动,依次错开地输出图 17(c) 所示的波形信号。

[0269] 另外,显示控制电路 150 如上文所述,生成要提供给构成栅极驱动器 130 的栅极驱动器用 IC 芯片 411 ~ 41q 的栅极驱动器输出控制信号 GOE1 ~ GOEq。这里,如上文所述,要提供给第 r 个栅极驱动器用 IC 芯片 41r 的栅极驱动器输出控制信号 GOEr,在该栅极驱动器用 IC 芯片 41r 内的移位寄存器 40 的某一级输出与像素数据写入脉冲 Pw 对应的脉冲 Pqw 的期间中,在想要输出像素数据写入脉冲的情况下(这里与前半帧中的 G(0)、G(1)、G(3)、.....、以及后半帧中的 G(0)、G(2)、..... 对应)为低电平。另外,在不想输出像素数据写入脉冲的情况下(这里与前半帧中的 G(2)、.....、以及后半帧中的 G(1)、G(3)、..... 对应)为高电平。例如,GOE1 与 GCK 的脉冲 Pck1 的下降沿同步地从高电平变为低电平,与 Pck2 的上升沿同步地变为高电平,与 Pck2 的下降沿同步地变为低电平,在 Pck3 的上升沿和下降沿的中间从低电平变为高电平,在 Pck4 的上升沿和下降沿的中间变为低电平(参照图 17(d))。之所以在 Pck3 和 Pck4 的中间对 GOE1 进行高电平和低电平的切换,是为了可靠地掩盖在 Pck3 和 Pck4 之间生成的脉冲。此外,虽然设置了虚拟栅极总线 G0 用以根据信号 Q0 形成脉冲 Pqw,但虚拟栅极总线 G0 设置于非显示区域(边缘区域),即使向 G0 输出像素数据写入脉冲,也不会有助于显示。

[0270] 例如,向最前端的栅极驱动器用 IC 芯片,提供图 17(d) 所示的栅极驱动器输出控制信号 GOE1。由于使 GOE1 为高电平,因此向 G(0)(或记为 Vg0)施加像素数据写入脉冲 Pw。由于向 G(1)(或记为 Vg1)施加像素数据写入脉冲 Pw,因此 GOE1 变为低电平,由于向 G(2)(或记为 Vg2)不施加 Pw,因此 GOE1 变为高电平,由于向 G(3)(或记为 Vg3)施加 Pw,所以 GOE1 变为低电平。

[0271] 在栅极驱动器用 IC 芯片 41r(r = 1 ~ q) 中,基于上述移位寄存器各级的输出信号 Qk(仅初级的 k = 0 ~ p,之后的 k 均为 k = 1 ~ p)、栅极时钟信号 GCK 及栅极驱动器输出控制信号 GOEr,利用第一及第二与门,生成内部扫描信号 gk(仅初级的 k = 0 ~ p,之后的 k 均为 k = 1 ~ p),在输出部对这些内部扫描信号 gk 进行电平转换,输出要施加到栅极总线的扫描信号 G0 ~ Gp、G1 ~ Gp。由此,如图 17(e)、(f)、(g) 及 (h) 所示,在一帧期间的前半帧中,仅对栅极总线 Gj(j = 1, 2,, n) 内的奇数线 Gj(j = 1, 3, 5,, n-1) 及 G0 施加像素写入脉冲 Pw。即,跳过偶数线 Gj(j = 2, 4, 6,, n)。

[0272] 在后半帧中,控制栅极驱动器输出控制信号 $GOE1 \sim GOEq$ 中包含的脉冲,以对偶数线 $Gj(j = 2, 4, 6, \dots, n)$ 及 $G0$ 施加 Pw 。与上述前半帧的不同点在于,栅极起始脉冲信号 GSP 和栅极时钟信号 GCK 的定时、以及所生成的栅极时钟 GCK 信号。即,后半帧中生成的 GCK 全部都是 $Pck3$ 和 $Pck4$ 等脉宽比 $Pck1$ 或 $Pck2$ 要窄的 GCK , GCK 在后半帧最开始的 $Pck3$ 和 $Pck4$ 之间变为低电平时,施加栅极起始脉冲信号 GSP 使其上升。

[0273] 通过上述这样,在各子垂直扫描期间(这里是前半帧和后半帧)中,可以实现隔线的跳过扫描驱动。

[0274] 图 18 及图 19 是表示图 17 所示的栅极驱动器动作的变形例。除了图 18(b) 及图 19(b) 所示的 GCK 波形之外,其它都与图 17 相同。

[0275] 如图 18(b) 所示的 GCK ,也可以使各子帧最开始的 GCK 脉冲为单脉冲(即 $Pck1$)。或者,如图 19(b) 所示的 GCK ,也可以使各子帧最开始的 GCK 脉冲为双脉冲(即 $Pck3$ 及 $Pck4$)。

[0276] 若采用参照图 17 ~ 图 19 所说明的栅极驱动器及动作方法,则由于可以增大像素数据写入脉冲 Pw 的宽度,使其超过 $H/2$ 期间但在 $1H$ 期间以下,因此,例如在进行二倍速驱动($120Hz$ 驱动)的情况下,也可以获得能够对各像素充分写入图像数据(源极信号电压)的优点。当然,还可以获得简化栅极驱动器结构的优点。

[0277] 接下来,参照图 20 ~ 图 22,说明可以进行块反转驱动(参照图 12)的栅极驱动器的结构和动作。以下说明的栅极驱动器也可用作图 1 所示的液晶显示装置 100 所具有的栅极驱动器 130。图 20 及图 21 是表示栅极驱动器的结构例的框图,图 22 是表示各种信号波形及定时的图。为了简化说明,采用与图 15(A) 及 (B) 通用的标号。

[0278] 图 20 所示的栅极驱动器具备多个(q 个)包含移位寄存器的作为部分电路的栅极驱动器用 IC(集成电路: Integrated Circuit) 芯片 $411, 412, \dots, 41q$ 。

[0279] 各栅极驱动器用 IC 芯片 $411 \sim 41q$ 如图 21 所示,具有移位寄存器 a 及移位寄存器 b 这两个移位寄存器。移位寄存器 a 是各级输出信号 Qk 的 k 为奇数的奇数级用移位寄存器,移位寄存器 b 是各级输出信号 Qk 的 k 为偶数的偶数级用移位寄存器。各栅极驱动器用 IC 芯片 $411 \sim 41q$ 还具备与移位寄存器 a 及 b 的各级对应设置的第一与门 41 及第二与门 42、以及基于第一与门 41 和第二与门 42 的输出信号 $g1 \sim gp$ 而输出扫描信号电压 $G1 \sim Gp$ 的输出部。移位寄存器 a 及 b 接收起始脉冲信号 $SPia$ 及 $SPib$ 、时钟信号 CKa 及 CKb 、以及输出控制信号 OE 。起始脉冲信号 $SPia$ 及 $SPib$ 、时钟信号 CKa 及 CKb 分别独立地提供给对应移位寄存器 a 及 b 的输入端。从移位寄存器 a 及 b 的各自的输出端,分别输出要输入到后续栅极驱动器用 IC 芯片的起始脉冲信号 $SPoa$ 及 $SPob$ 。

[0280] 奇数级用移位寄存器 a 向第一与门 41 输入移位寄存器 a 的奇数级输出信号 Qk (k 为奇数) 和输出控制信号 OE 的逻辑反转信号。另一方面,偶数级用移位寄存器 b 向第二与门 42 输入移位寄存器 b 的偶数级输出信号 Qk (k 为偶数) 和反相器 43 的输出信号、即对输出控制信号 OE 进行了逻辑反转的信号的逻辑反转信号。

[0281] 基于本结构例的栅极驱动器如图 20 所示,是通过将上述结构的多个(q 个)栅极驱动器用 IC 芯片 $411 \sim 41q$ 串联连接而实现的耦合移位寄存器。即,将各栅极驱动器用 IC 芯片内的移位寄存器的输出端(起始脉冲信号 $SPoa, SPob$ 的输出端子)与下一个栅极驱动器用 IC 芯片内的移位寄存器的输入端(起始脉冲信号 $SPia, SPib$ 的输入端子)连接,以使栅极驱动器用 IC 芯片 $411 \sim 41q$ 内的移位寄存器形成一个移位寄存器。其中,向最前端的

栅极驱动器用 IC 芯片 411 内的移位寄存器 a 及 b 的各自的输入端输入来自显示控制电路 150 (参照图 1) 的对应的栅极起始脉冲信号 GSPa 及 GSPb, 最末端的栅极驱动器用 IC 芯片 41q 内的移位寄存器的输出端未与外部连接。另外, 来自显示控制电路 150 的栅极时钟信号 GCKa 及 GCKb 和输出控制信号 GOE 作为时钟信号 CKa、CKb 及输出控制信号 OE, 公共地输入到各栅极驱动器用 IC 芯片 411 ~ 41q。

[0282] 接下来, 参照图 22, 说明上述栅极驱动器的动作。

[0283] 显示控制电路 150 (参照图 1) 如图 22 所示, 生成仅在与像素数据写入脉冲 Pw 对应的期间 Tspw 内为高电平 (激活) 的信号, 作为栅极起始脉冲信号 GSPa 和 GSPb, 并且生成每隔一个水平扫描期间 (1H) 仅在预定期间内为高电平的栅极时钟信号 GCKa 和 GCKb。这里, 栅极起始脉冲 GSPa 是奇数级用栅极起始脉冲, GSPb 是偶数级用栅极起始脉冲, 两者均以图 22 中的 (d) 表示。栅极时钟信号 GCKa 是奇数级用栅极时钟, 栅极时钟信号 GCKb 是偶数级用栅极时钟, 两者均以图 22 中的 (e) 表示。

[0284] 当这样的栅极起始脉冲信号 GSPa、GSPb 及栅极时钟信号 GCKa、GCKb 输入到栅极驱动器时, 输出最前端的栅极驱动器用 IC 芯片 411 的移位寄存器 a 及移位寄存器 b 各自的初级输出信号 Q1 及 Q2。图 22 中的 (f) 所示的该输出信号 Q1、Q2 在各帧期间中, 包含与像素数据写入脉冲 Pw 对应的脉冲 Pqw。上述脉冲 Pqw 按照栅极时钟信号 GCKa、GCKb, 在栅极驱动器内的耦合移位寄存器中依次进行传输。与之相应, 从耦合移位寄存器的各级依次错开地输出信号, 该信号的波形在栅极时钟信号 GCKa、GCKb 的上升沿同时变为高电平, 在下一个栅极时钟信号 GCKa、GCKb 的上升沿同时变为低电平。

[0285] 另外, 显示控制电路 150 如上文所述, 生成要提供给构成栅极驱动器的栅极驱动器用 IC 芯片 411 ~ 41q 的栅极驱动器输出控制信号 GOE (图 22 中的 (g))。这里, 要提供给第 r 个栅极驱动器用 IC 芯片 41r 的栅极驱动器输出控制信号 GOE, 在栅极驱动器用 IC 芯片 41r 内的移位寄存器的某一级输出与像素数据写入脉冲 Pw 对应的脉冲 Pqw 的期间内, 变为低电平或高电平以调整像素数据写入脉冲 Pw。这相当于上述在预定期间内变为高电平的情况, 以下称之为“写入期间调整脉冲”。此外, 用以调整像素数据写入脉冲 Pw 而在栅极驱动器输出控制信号 GOE 中包含的脉冲 (“写入期间调整脉冲”), 可以根据所需的像素数据写入脉冲 Pw 进行适当调整。

[0286] 而且, 栅极时钟信号 GCKa 及 GCKb 都与数据信号极性 POL 的反转同步, 维持在高电平 (高电平下休止), 接着, 与数据信号极性的再次反转同步, 时钟信号变为低电平, 重新开始每隔 1H 仅在预定期间内变为高电平的动作。

[0287] 伴随着该栅极时钟信号 GCKa 及 GCKb 的动作, 利用输出信号 Qk 的波形 Pqw 的长度的变动, 用各输出控制信号 GOE (“写入期间调整脉冲”) 控制各 Pqw 中想要输出像素数据写入脉冲 Pw 的期间。

[0288] 在各栅极驱动器用 IC 芯片 41r (r = 1 ~ q) 中, 基于上述移位寄存器各级的输出信号 Qk (k = 1 ~ p) (图 22 中的 (f) 所示)、栅极时钟信号 GCKa、GCKb、以及栅极驱动器输出控制信号 GOE, 利用第一与门 41 及第二与门 42, 生成内部扫描信号 g1 ~ gp, 在输出部对这些内部扫描信号 g1 ~ gp 进行电平转换, 输出要提供给栅极总线的扫描信号电压 G(1) (或记为 Vg1) ~ G(p) (或记为 Vgq)。由此, 如图 22(i) 所示, 向栅极总线 GL 1 ~ GLm 依次施加像素数据写入脉冲 Pw。

[0289] [数据的重排]

[0290] 接下来,参照图 23、图 24A 及图 24B,说明数据的重排方法。这里,示出垂直扫描期间 $V\text{-total}$ 为 1125H、有效显示期间 $V\text{-Disp}$ 为 1080H、垂直回扫期间为 45H 的例子。

[0291] 图 23 是表示重排电路的简要框图。图 24A 是用于说明数据的重排方法的示意图,图 24B 是图 24A 的虚线包围部分 y 的放大图。

[0292] 如图 23 所示,重排电路 550 具有:重排控制电路 552;奇数线用重排用存储器 554A;以及偶数线用重排用存储器 554B。重排电路 550 设置于例如图 1 所示的显示控制电路 150 内。

[0293] 向重排控制电路 552 输入要显示的图像数据、与图像数据同步的垂直同步信号及水平同步信号、以及用于控制显示动作的控制信号。将输入的图像数据对每一根线分离为奇数线和偶数线,将各图像数据分别写入奇数线用的重排用存储器 554A 和偶数线用的重排用存储器 554B。

[0294] 在一定期间内将图像数据写入重排用存储器 554A 及 554B 后,重排控制电路 552 从奇数线用的重排用存储器 554A 连续地读出数据,然后接着从偶数线用的重排用存储器 554B 读出数据。

[0295] 此时,例如在将一帧分成第一子帧和第二子帧的源极线反转驱动中,在重排控制电路 552 内对数据数进行计数从而进行控制,以将至少有效显示期间 $V\text{-Disp}$ (例如 1080H) 一半以上 (例如 540H 以上) 的图像数据写入奇数和偶数线用的各重排用存储器 554A 及 554B,然后开始读出数据。在块反转驱动中,也是设定为根据第一、第二、第三、第四的各子帧的线数在重排控制电路 552 内对数据数进行计数,从奇数和偶数的各重排用存储器 554A 及 554B 读出数据。

[0296] 例如图 24B 的 (a) 输入信号所示,向重排控制电路 552 输入图像数据时,如 (b) 所示,依次将数据分开写入奇数线用的重排用存储器和偶数线用的重排用存储器。这里例示的情况下,由于 $N_{sv} = 10$,因此,在将至少 10 根线以上的数据存入重排用存储器后,继续进行将依次输入的数据存入重排用存储器的操作,并开始从奇数线用的重排用存储器读出数据。

[0297] 此时,首先从奇数线用的重排用存储器连续读出 10 根线的量 (1、3、5、.....、19) 的数据,然后从偶数线用的重排用存储器连续读出 10 根线的量 (2、4、6、.....、20) 的数据。然后,再次从偶数线用的重排用存储器连续读出 10 根线的量 (22、24、26、.....、40) 的数据,再从奇数线用的重排用存储器连续读出 10 根线的量 (21、23、25、.....、39) 的数据。通过利用重排控制电路 552 进行控制,以反复进行上述一连串的动作,直到最后一行为止,依次进行从重排用存储器的读出。

[0298] 此外,在图 24A 的例子中,由于有效显示期间 $V\text{-Disp}$ (1080H) 可以被 α (20H) 除尽,因此,对于最后一行附近的行的数据也可以用相同的顺序进行重排。当 $V\text{-Disp}$ 不能被 α 除尽时,将 $V\text{-Disp}$ 除以 α 余下的行数分成偶数行及奇数行,向各重排用存储器写入数据,只要改变最后一行附近的偶数行和奇数行的读出周期即可。

[0299] [关于电视接收机]

[0300] 接下来,说明将本发明的液晶显示装置用于电视接收机的例子。

[0301] 图 25(a) 是表示电视接收机的显示装置 800 的结构的框图。该显示装置 800 具

有:Y/C 分离电路 80;视频色度电路 81;A/D 转换器 82;液晶控制器 83;液晶面板 84;背光源驱动电路 85;背光源 86;微机(微型计算机)87;以及灰度电路 88。此外,上述液晶面板 84 包括由有源矩阵型的像素阵列构成的显示部、和用于驱动该显示部的源极驱动器及栅极驱动器。

[0302] 在上述结构的显示装置 800 中,首先,将作为电视信号的复合彩色视频信号 Scv 从外部输入至 Y/C 分离电路 80,在此将其分离成亮度信号和色度信号。这些亮度信号和色度信号通过视频色度电路 81 转换成与光的三原色对应的模拟 RGB 信号,该模拟 RGB 信号再通过 A/D 转换器 82 转换成数字 RGB 信号。该数字 RGB 信号输入到液晶控制器 83。另外,Y/C 分离电路 80 还从外部输入的复合彩色视频信号 Scv 中提取出水平同步信号及垂直同步信号,这些同步信号也通过微机 87 输入到液晶控制器 83。

[0303] 液晶控制器 83 基于来自 A/D 转换器 82 的数字 RGB 信号(相当于上述实施方式中的数字视频信号 Dv),输出驱动器用数据信号。液晶控制器 83 还基于上述同步信号,生成用于使液晶面板 84 内的源极驱动器及栅极驱动器进行与上述实施方式相同动作的定时控制信号,并将这些定时控制信号提供给源极驱动器及栅极驱动器。另外,灰度电路 88 生成彩色显示的三原色 R、G、B 的各自的灰度电压,这些灰度电压也提供给液晶面板 84。

[0304] 液晶面板 84 中,基于这些驱动器用数据信号、定时控制信号及灰度电压,利用内部的源极驱动器及栅极驱动器等生成驱动用信号(数据信号、扫描信号等),基于这些驱动用信号,在内部的显示部中显示彩色图像。此外,为了利用该液晶面板 84 显示图像,需要从液晶面板 84 的后方照射光。在该显示装置 800 中,背光源驱动电路 85 在微机 87 的控制下对背光源 86 进行驱动,从而向液晶面板 84 的背面照射光。

[0305] 微机 87 进行包括这些处理在内的对整个系统的控制。此外,作为外部输入的视频信号(复合彩色视频信号),不仅有基于电视广播的视频信号,还可以使用摄像机所拍摄的视频信号、或通过互联网线路提供的视频信号等,该显示装置 800 可以显示基于多种视频信号的图像。

[0306] 在上述结构的显示装置 800 中显示基于电视广播的图像时,如图 25(b) 所示,将调谐器部 90 与该显示装置 800 连接。该调谐器部 90 从用天线(未图示)接收的接收波(高频信号)中提取出要接收频道的信号,将其转换成中频信号,并对该中频信号进行检波,从而提取出作为电视信号的复合彩色视频信号 Scv。该复合彩色视频信号 Scv 如上所述地输入到显示装置 800,该显示装置 800 显示基于该复合彩色视频信号 Scv 的图像。

[0307] 此外,在上述实施方式中,例示了分属于不同像素、且在列方向上相邻的子像素共用 CS 总线这种类型的多像素结构,但本发明可以适用的多像素结构并不限于此,也可以适用于每一个子像素拥有电绝缘的 CS 总线的结构,对于 CS 总线与子像素的对应关系不受限制。其中,当采用这里例示的在相邻子像素间共用 CS 总线这种类型以外的多像素结构时,由于 CS 电压的选择自由度较高,因此,可以分开设定各个 CS 电压的波形。

[0308] 接下来,参照图 26 及图 27,说明将本发明应用于每一个子像素拥有电绝缘的 CS 总线的液晶显示装置时的实施方式的一个例子。

[0309] 图 26 示出无虚拟栅极总线且 $N_{sv} = 10$ ($\alpha = 20$) 时的像素行号(1~40)、写入顺序(表示扫描的像素行顺序的编号(1~10、11~30、31~40))、各像素行中明暗子像素的配置、和源极信号电压、栅极信号电压及 CS 电压的时序图。栅极信号电压仅图示了与栅极

导通脉冲 P_w 对应的部分。

[0310] 在该方法中,对奇数行以正极性进行扫描后,对偶数行以负极性进行写入。为了简单起见,使源极信号电压的振幅固定。对于相邻行的两个像素的其中一个子像素,在共用的 CS 总线、例如第 1 行像素和第 2 行像素共用的 CS 2 线中,结束对所述两个像素双方的写入后,CS 电压的振幅仅改变一次,使得 CS 电压从高电平 (V_{csH}) 变为低电平 (V_{csL})。该例子中,在奇数行和偶数行的写入期间内,不使 CS 电压的电平发生变化。例如,位于表示对第 2 行像素进行写入的定时的 P_w (图中用圈包围) 的 CS 电压的电平,与位于表示对第 1 行像素进行写入的定时的 P_w 的 CS 电压的电平相同。即,在对偶数行进行写入的期间(第一子垂直扫描期间)中提供给第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始,直到对奇数行进行写入的期间(第二子垂直扫描期间)中提供给第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止的期间内,CS 电压的极性不发生变化。

[0311] 在图 13A 或图 13B 所示的例子中,在第一子垂直扫描期间中提供给第 j 根栅极总线(例如第 1 行,写入顺序为 1)的栅极信号电压从高电平变为低电平的时刻开始,直到第二子垂直扫描期间中提供给第 $j+1$ 根栅极总线(例如第 2 行,写入顺序为 11)的栅极信号电压从高电平变为低电平的时间为止的期间内,CS 电压的极性变化 2 次,而在图 26 所示的例子中,CS 电压的极性变化 0 次。这种情况下,也如图 26 所示,可以使明暗子像素按照明暗→明暗→明暗→明暗……的顺序排列,可以防止锯齿现象出现。

[0312] 通过参照图 13A 及 13B 等,说明了以下情况:即,包括源极信号电压的极性互不相同的连续两个子垂直扫描期间,当属于同一垂直扫描期间的第一子垂直扫描期间和第二子垂直扫描期间中源极信号电压的极性互不相同,在第一子垂直扫描期间中提供给第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始,直到第二子垂直扫描期间中提供给第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止的期间内,CS 电压的极性变化偶数次(2 次以上)即可,而如这里所示的那样,当每一个子像素拥有电绝缘的 CS 总线时,极性变化也可以是 0 次。即,只要考虑偶数包含 0 即可。

[0313] 若采用这种结构及驱动方法,则在以同一极性写入数据信号的行数较少时较为有利。在图 13A 及图 13B 的方式中,当以同一极性写入数据信号的行数较少时,由于 CS 电压的极性反转次数增多,因此,生成 CS 电压的 CS 控制电路的功耗增大。与此不同的是,在图 26 的方式中,CS 电压的极性反转次数为 1 次,从而可以抑制 CS 控制电路的功耗。

[0314] 下面,参照图 27,说明图 26 所示驱动方法的变形例。图 27 与图 26 相同,示出无虚拟栅极总线且 $N_{sv} = 10$ ($\alpha = 20$) 时的像素行号(1~40)、写入顺序(表示扫描的像素行顺序的编号(1~10、11~30、31~40))、各像素行中明暗子像素的配置、和源极信号电压、栅极信号电压及 CS 电压的时序图。栅极信号电压仅图示了与栅极导通脉冲 P_w 对应的部分。

[0315] 在图 26 所示的驱动方法中,对于先写入行(例如第 1 行)和后写入行(例如第 2 行),其栅极信号电压从高电平变为低电平后,直到 CS 电压的电平发生最初变化为止的时间(受到上扬/下压作用的定时)不相同。因此,对像素施加的有效电压隔行即不相同,其结果有可能导致每隔一行出现亮度不均匀。

[0316] 为了解决上述问题,虽然考虑缩短数据信号的极性反转周期,但由于这样会增加数据信号的极性反转次数,因此,其缺点在于,会增加数据驱动器的功耗,或增加像素充电

难以进行的行。例如,当一个水平期间(1H)的时间较短时,在数据信号极性反转时,实际的电压波形发生钝化,使得极性反转后对像素的充电难以进行。

[0317] 在图 27 所示的驱动方法中,在相邻的偶数行和奇数行的两个像素写入之间(即,在第一子垂直扫描期间中提供给第 j 根栅极总线的栅极信号电压从高电平变为低电平的时刻开始,直到第二子垂直扫描期间中提供给第 $j+1$ 根栅极总线的栅极信号电压从高电平变为低电平的时间为止的期间)内,使提供给两个像素行共用的 CS 总线的 CS 电压的电平改变 2 次(这里,2 次电平变化是 2 次极性变化)。此外,CS 电压的上述电平变化(极性变化)的次数也可以是 2 次以上。在后一个像素的写入结束后(第 $j+1$ 行),使 CS 电压的电平为中间电位 V_{csc} 。这里,CS 电压的中间电位 V_{csc} 是 V_{cs} 的时间平均。当 CS 电压的极性发生变化部分的波形是在两个电平之间振荡且占空比为 1 : 1 的振荡波形时,中间电位 V_{csc} 是 CS 电压的高电压一侧电平与低电压一侧电平的正中间的电平。典型的是, V_{csc} 与相对电极的电位即 V_{com} 大致相等。

[0318] 对图 27 和图 26 进行比较可知,在图 27 的驱动方法中,对于先写入行(例如第 1 行)和后写入行(例如第 2 行),其栅极信号电压从高电平变为低电平后,直到 CS 电压的电平发生最初变化为止的时间(受到上扬/下压作用的定时)大致相等。其结果,通过采用图 27 的驱动方法,可以抑制图 26 所示的驱动方法有可能会导致的每隔一行亮度不均匀的情况。

[0319] 根据上述本发明的实施方式,提供一种液晶显示装置,该液晶显示装置将源极线反转驱动法和/或块反转驱动法应用于多像素技术,也可以抑制显示质量的降低。

[0320] 另一方面,若改变视点,则上述实施方式的液晶显示装置解决了现有块反转驱动中产生的、每隔在列方向(沿源极总线的方向)上相邻的像素行将发生亮度不均匀的问题。下面,说明现有块反转驱动中的问题、和上述实施方式的液晶显示装置解决该问题的理由。

[0321] 首先,参照图 28 及图 29,说明在无像素分割结构的现有液晶显示装置中进行块反转驱动时、每隔在列方向(沿源极总线的方向)上相邻的像素行将发生亮度不均匀的原因。

[0322] 图 28 示出对无像素分割结构的现有液晶显示装置进行块反转驱动时对像素施加的源极信号电压的写入极性(括号内的极性为前一帧的像素极性)、以及由列方向上相邻的像素间的耦合引起的电压变化(图中的箭头)。还示出了表示写入定时的栅极导通脉冲 P_w 。

[0323] 关注图 28 的第 3 行像素。在当前帧中,对第 3 行像素以正极性写入源极信号电压,像素所保持的电压从负极性变为正极性。然后,若对上侧相邻的第 2 行像素以负极性写入源极信号电压,则第 2 行像素所保持的电压从正极性变为负极性。此时,由于在列方向上相邻的像素间发生耦合(电容耦合),因此,第 3 行像素的电压下降(参照图 28 中的箭头 AW1)。然后,若对下侧相邻的第 4 行像素以负极性写入源极信号电压,则第 4 行像素所保持的电压从正极性变为负极性。此时,第 3 行像素的电压也下降(参照图 28 中的箭头 AW2)。这样,第 3 行像素在当前帧中写入了源极信号电压后,在对上下相邻的偶数行以相反的极性写入源极信号电压时,受到 2 次下压作用。即,第 3 行像素在一帧内受到 2 次电压的下压作用。其结果,有可能观察到每隔一行的显示不均匀。

[0324] 接下来,关注图 28 的第 10 行像素。在当前帧中,对第 10 行像素以负极性写入源极信号电压,像素所保持的电压从正极性变为负极性。然后,若对上侧相邻的第 9 行像素以

正极性写入源极信号电压,则第 9 行像素所保持的电压从负极性变为正极性。此时,由于在列方向上相邻的像素间发生耦合(电容耦合),因此,第 10 行像素的电压上扬(参照图 28 中的箭头 AW3)。然后,若对下侧相邻的第 11 行像素以正极性写入源极信号电压,则第 11 行像素所保持的电压从负极性变为正极性。此时,第 10 行像素的电压也上扬(参照图 28 中的箭头 AW4)。这样,第 10 行像素在当前帧中写入了源极信号电压后,在对上下相邻行的像素以相反的极性写入源极信号电压时,受到 2 次上扬作用。即,第 10 行像素在一帧内受到 2 次电压的上扬作用。

[0325] 这样,第 10 行像素与第 3 行像素相反,由于在一帧内受到 2 次电压的上扬作用,因此,在第 3 行像素所属的块和第 10 行像素所属的块之间,有可能会发生亮度不均匀。

[0326] 接下来,关注图 28 的第 8 行像素。在当前帧中,对第 8 行像素写入源极信号电压时,由于对上侧相邻的第 7 行像素的写入已经结束,因此,第 8 行像素所保持的电压不受第 7 行像素的影响。另一方面,若对下侧相邻的第 9 行像素以正极性写入源极信号电压,则由于第 9 行像素所保持的电压从负极性变为正极性,因此,第 8 行像素的电压上升。这样,位于块边界的第 8 行像素仅受到 1 次电压的上扬作用。从而,像第 8 行像素这样位于块边界的像素与该块内除此之外的像素(例如第 10 行)由于受到电压的上扬作用的次数不相同,因此有可能会观察到亮度不均匀。

[0327] 当发生上述亮度不均匀时,则例如图 29 所示,有可能会观察到横条纹不均匀。图 29 是表示对现有无像素分割结构的液晶显示装置进行块反转驱动从而在整个面上显示中间灰度时某一帧的显示状态的示意图。如图 29 所示,对现有液晶显示装置进行块反转驱动时,每隔一行就看到横条纹,并且,在第 3 行像素所属的块与第 10 行像素所属的块之间也看到亮度不均匀。而且,还在第 1 行或第 8 行像素这样位于块边界的像素与该块内除此以外的像素之间观察到亮度不均匀。

[0328] 通过使液晶显示装置为多像素结构,可以减轻上述问题,可以将块反转驱动实用化。这是由于,若将像素分割成多个相互电绝缘的子像素,则提供给列方向上相邻像素的源极信号电压的变化所引起的电压上扬作用或下压作用仅仅影响一个子像素。

[0329] 下面,参照图 30,说明对具有图 31 所示像素分割结构的液晶显示装置进行块反转驱动的情况。

[0330] 在图 31 所示的像素分割结构中,第一子像素 SP-1 及第二子像素 SP-2 中间隔着栅极总线 12 而排列,该栅极总线 12 与包含第一子像素 SP-1 及第二子像素 SP-2 的像素 P 相关联,用图 2 所示的等效电路表示。即,图 31 所示的像素分割结构可以与上述实施方式的液晶显示装置相同。公共的构成要素用同一参照标号表示,这里省略其说明。

[0331] 图 30 是与图 28 对应的图,示出对具有像素分割结构的液晶显示装置进行块反转驱动时对像素施加的源极信号电压的写入极性(括号内的极性为前一帧的像素极性)、以及由列方向上相邻的像素间的耦合引起的电压变化(图中的箭头)。各像素 P 具有第一子像素 SP-1 和第二子像素 SP-2,并对每一个子像素示出了写入极性及电压变化。

[0332] 关注图 30 的第 3 行像素。在当前帧中,对第 3 行像素以正极性写入源极信号电压,像素(即两个子像素 SP-1 和 SP-2)所保持的电压从负极性变为正极性。然后,若对上侧相邻的第 2 行像素以负极性写入源极信号电压,则第 2 行像素(即两个子像素 SP-1 和 SP-2)所保持的电压从正极性变为负极性。此时,由于在列方向上相邻的像素间发生耦合(电容

耦合),因此,第3行像素的电压下降(参照图30中的箭头AW5)。这里,在第3行像素和第2行像素之间发生耦合,它仅仅是在第3行像素的第一子像素SP-1和第2行像素的第二子像素SP-2之间发生。因而,受到第2行像素电压的影响、而电压下降的,仅仅是第3行像素的第一子像素SP-1。然后,对下侧相邻的第4行像素以负极性写入源极信号电压,则第4行像素所保持的电压从正极性变为负极性。此时,第3行像素的电压也下降(参照图30中的箭头AW6)。这里,受到电压下压作用的,仅仅是第3行像素的第二子像素SP-2。

[0333] 这样,第3行像素作为整个像素,虽然在一帧内受到2次电压的下压作用,但受到第1次下压作用的仅仅是第一子像素SP-1,受到第2次下压作用的仅仅是第二子像素SP-2。因而,若以面积平均来考虑电压的变化(亮度出现变化),则与一个像素受到1次下压作用的情况相同。因此,通过采用像素分割结构,由于可以降低因列方向(沿源极总线的方向)上相邻的两个像素间的耦合所影响的电压波动,因此其结果,可以抑制整个像素的亮度变化,可以抑制上述亮度不均匀的发生。

[0334] 此外,在图31所示的像素分割结构中,若使CS总线13a及13b相互电绝缘,则如对于上述实施方式的液晶显示装置所说明的那样,可以改善 γ 特性的视角依赖性。然而,从抑制块反转驱动的亮度不均匀的观点来看,并不需要使CS总线13a及13b相互电绝缘,只要将子像素电极11a和11b通过相互独立的TFT16a和16b、与源极总线14连接即可。因此,也可以采用使子像素SP-1和子像素SP-2显示相同亮度的结构。另外,通过将CS总线13a、13b设置于沿源极总线相邻的两个像素间,可以降低像素的耦合。

[0335] 为了降低沿源极总线相邻的两个像素间的耦合,也可以设置控制在预定电位的辅助布线,来代替CS总线13a、13b。提供给辅助布线的电压以与提供给相对电极的电压(Vcom)相同为佳。也可以省略CS总线(或辅助布线)13a及13b。

[0336] 还可以采用图32所示的像素分割结构。图32所示的像素具有第一子像素SP-1和第二子像素SP-2,第二子像素电极11b在列方向上被第一子像素电极11a夹着。第一子像素电极11a具有连接位于第二子像素电极11b的上下部分的部分,作为整体具有 π 字形状。此外,与第一子像素电极11a连接的TFT16a和与第二子像素电极11b连接的TFT16b分别由独立的栅极总线12a、12b,进行导通/截止控制。

[0337] 若采用图32所示的像素分割结构,则由于仅仅第一子像素SP-1与列方向上相邻的像素耦合,因此,只有第一子像素SP-1受到相邻像素引起的电压的上扬、下压的影响,第二子像素SP-2不受影响。从而,由于可以进一步抑制整个像素的亮度变化,因此可以更加有效地抑制亮度不均匀。当然,在采用这种像素分割结构的情况下,通过使第一子像素SP-1和第二子像素SP-2显示不同的亮度,也可以获得之前的实施方式中所说明的效果。

[0338] 接下来,对于具有之前实施方式中所说明的、子像素可以呈现互不相同的亮度的像素分割结构的液晶显示装置进行块反转驱动的情况,说明其优选实施方式。下面,说明TFT的截止定时与CS电压相位的关系,具体说明CS干线与各CS总线的连接关系。这里,采用专利文献3中记载的CS干线连接方式,该连接方式具有可以增大CS电压的振荡周期的优点。在以下的说明中,仿照专利文献3,为了产生CS电压所具有的振荡波形(典型的是占空比为1:1),用 $2 \times K \times L \times H$ (K为正整数,L为电绝缘的CS干线的数量,H为一个水平扫描期间)表示CS干线与各CS总线的连接周期。CS电压所具有的振荡波形的周期最大可以是 $2 \times K \times L \times H$ 。

[0339] 图 33 所示的 CS 干线连接方式是 $L = 12$ 、 $K = 1$ 、CS 干线与各 CS 总线的连接周期为 24 根的情况。

[0340] 观察图 33, 各 CS 总线与 CS1 ~ CS12 这 12 根 CS 干线中的某一根连接。各 CS 总线与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联。即, 各 CS 总线与分属于不同像素的、且在列方向上相邻的两个子像素各自的辅助电容相对电极连接。

[0341] 具体而言, 第 1 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS1 连接, 第 1 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS2 连接。第 2 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线, 与第 1 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线为同一根 (公用)。第 2 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS3 连接, 该 CS 总线与第 3 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线公用。从 CS 干线 CS4 开始, 也维持上述关系, CS 干线 CS12 与第 12 行像素上侧的子像素 SP-1 相关联。与第 12 行像素下侧的子像素 SP-2 相关联的 CS 总线与 CS 干线 CS2 连接, 该 CS 总线也与第 13 行像素上侧的子像素 SP-1 相关联。与第 13 行像素下侧的子像素 SP-2 相关联的 CS 总线与 CS 干线 CS1 连接。第 25 行 - 第 48 行之后的像素周期性地重复与第 1 行 - 第 24 行像素相同的连接方式。即, CS 总线的连接方式具有以 24 根 CS 总线为一个周期的周期性。

[0342] 表 5 中归纳了该连接方式。表 5 中, 作为与 CS 干线 CS1 连接的 CS 总线, 记载了 CSBL(n-1)B, (n)A 和 CSBL(n+12)B, (n+13)A。这里, CSBL(n-1)B, (n)A 表示与第 n-1 行像素的 B 子像素 (下侧子像素) 及第 n 行像素的 A 子像素 (上侧子像素) 相关联的 CS 总线, CSBL(n+12)B, (n+13)A 表示与第 n+12 行像素的 B 子像素 (下侧子像素) 及第 n+13 行像素的 A 子像素 (上侧子像素) 相关联的 CS 总线。n 为 1, 25, 49, ..., 当 $n = 1$ 时, 如图 33 所示。

[0343] [表 5] $L = 12$, $K = 1$

[0344]

CS 干线	与 CS 干线连接的 CS 总线
CS1	CSBL_(n-1)B, (n)A
	CSBL_(n+12)B, (n+13)A
CS2	CSBL_(n)B, (n+1)A
	CSBL_(n+11)B, (n+12)A
CS3	CSBL_(n+1)B, (n+2)A
	CSBL_(n+14)B, (n+15)A

CS4	CSBL_(n+2)B, (n+3)A CSBL_(n+13)B, (n+14)A
CS5	CSBL_(n+3)B, (n+4)A CSBL_(n+16)B, (n+17)A
CS6	CSBL_(n+4)B, (n+5)A CSBL_(n+15)B, (n+16)A
CS7	CSBL_(n+5)B, (n+6)A CSBL_(n+18)B, (n+19)A
CS8	CSBL_(n+6)B, (n+7)A CSBL_(n+17)B, (n+18)A
CS9	CSBL_(n+7)B, (n+8)A CSBL_(n+20)B, (n+21)A
CS10	CSBL_(n+8)B, (n+9)A CSBL_(n+19)B, (n+20)A
CS11	CSBL_(n+9)B, (n+10)A CSBL_(n+22)B, (n+23)A

[0345]

CS12	CSBL_(n+10)B, (n+11)A CSBL_(n+21)B, (n+22)A
------	--

[0346] 其中, $n = 1, 25, 49, \dots$

[0347] 由表 5 可知,图 33 所示的 CS 总线的连接为 :

[0348] CSBL_(p)B, (p+1)A 和 CSBL_(p+13)B, (p+14)A,

[0349] 或者是 CSBL_(p+1)B, (p+2)A 和 CSBL_(p+12)B, (p+13)A。

[0350] 其中, $p = 1, 3, 5, \dots$ 或 $p = 0, 2, 4, \dots$ 的组成为在电学上等效的 CS 总线。

[0351] 若用所述参数 L、K 来表示上述情况,则可知,对于任意的 p,只要使下式的任一方所表示的 CS 总线组在电学上等效即可 :

[0352] $CSBL_{-}(p+2 \times (K-1))B, (p+2 \times (K-1)+1)A$;和

[0353] $CSBL_{-}(p+2 \times (K-1)+K \times L+1)B, (p+2 \times (K-1)+K \times L+2)A$,

[0354] 或者,

[0355] $CSBL_{-}(p+2 \times (K-1)+1)B, (p+2 \times (K-1)+2)A$;和

[0356] $CSBL_{-}(p+2 \times (K-1)+K \times L)B, (p+2 \times (K-1)+K \times L+1)A$.

[0357] 其中, $p = 1, 3, 5, \dots$ 或 $p = 0, 2, 4, \dots$.

[0358] 首先,图 34 示出对具有图 33 所示的 CS 干线连接方式的液晶显示装置进行点反转驱动时、CS 电压 (电绝缘的 CS 干线数为 12) 的相位与 TFT 截止 (也称为栅极截止) 的定时的关系。TFT 的截止定时用栅极导通脉冲 P_w 的下降沿表示。这里例示的 CS 电压包含由高电平和低电平这两种电平构成的矩形波 (占空比为 1 : 1)。在点反转驱动的情况下,CS 电压所具有的振荡波形 (占空比为 1 : 1) 的周期用 $2 \times K \times L \times H$ 表示,在图 34 所示的情况下, $L = 12, K = 1$, 则其周期为 $24H$ 。若将像素电极的电位 V_{com} 作为基准,则由于典型的是 CS 电压的高电平为正极性、低电平为负极性,因此这里例示的 CS 电压的电平变化伴随 CS 电压的极性变化。

[0359] 如图 34 所示,在进行点反转驱动的情况下,栅极依次导通。即,依次各延迟 $1H$ 施加栅极导通脉冲 P_w 。例如,向由栅极总线 $G1$ 所提供的 P_{w1} 控制写入定时的第 1 行像素的第一子像素 $SP-1$ 的辅助电容提供 CS 电压 $CS1$ (是指图 33 的 CS 干线 $CS1$ 所提供的 CS 电压。以下相同),向子像素 $SP-2$ 的辅助电容提供 CS 电压 $CS2$ 。向由栅极总线 $G2$ 所提供的 P_{w2} 控制写入定时的第 2 行像素的第一子像素 $SP-1$ 的辅助电容提供 CS 电压 $CS2$,向子像素 $SP-2$ 的辅助电容提供 CS 电压 $CS3$ 。此时,设从 P_{w1} 的下降沿开始直到 $CS1$ 的振荡波形的上升沿为止的时间为 t_1 ,从 P_{w2} 的下降沿开始直到 $CS2$ 的振荡波形的上升沿为止的时间为 t_2 ,从 P_{w2} 的下降沿开始直到 $CS3$ 的振荡波形的上升沿为止的时间为 t_3 。

[0360] 另一方面,图 35 示出对具有图 33 所示的 CS 干线连接方式的液晶显示装置进行块反转驱动时、CS 电压 (电绝缘的 CS 干线数为 12) 的相位与 TFT 截止定时的关系。在块反转驱动的情况下,CS 电压所具有的振荡波形 (占空比为 1 : 1) 的周期用 $K \times L \times H$ (K 为正整数, L 为电绝缘的 CS 干线数, H 为一个水平扫描期间) 表示,在图 35 所示的情况下, $L = 12, K = 1$, 则其周期为 $12H$ 。即,进行块反转驱动时,由于对奇数线和偶数线进行隔行扫描,因此,减小了 TFT 截止定时 (P_w 下降沿的定时) 与 CS 电压的电平切换定时之差。

[0361] 例如,图 35 中,设从 P_{w2} 的下降沿开始直到 $CS2$ 的振荡波形的下降沿为止的时间为 t_4 ,从 P_{w2} 的下降沿开始直到 $CS3$ 的振荡波形的上升沿为止的时间为 t_5 。若比较图 34 和图 35,则 TFT 截止后直到 CS 电压的电压电平发生最初变化为止的时间,在点反转驱动 (图 34) 的情况下,最大相差 $2H(t_3-t_2)$,而在块反转驱动 (图 35) 的情况下,最大为 $1H(t_5-t_4)$,块反转驱动的上述时间差要少 $1H$ 。这样,当进行块反转驱动时,栅极信号电压从高电平变为低电平的时刻开始直到 CS 电压的电平发生最初变化为止的时间对不同的像素行而产生的差异,比点反转驱动的情况要小。由于通过进行块反转驱动可减小上述差异,因此,可以减小受到 CS 电压的电平变化所引起的上扬或下压作用的像素电压在一帧期间 (1F) 内的有效值对各行的差异,可以防止亮度不均匀。

[0362] 另外,在进行块反转驱动的情况下,CS 电压的振荡波形周期是点反转驱动情况下的一半。因此,为了不增加 CS 干线的数量 (即 CS 电压的种类),而增大 CS 电压的振荡周

期,可以采用图 36 所示的 CS 干线连接方式。

[0363] 图 36 所示的 CS 干线连接方式是 $L = 12$ 、 $K = 2$ 、CS 干线与各 CS 总线的连接周期为 48 根的情况。

[0364] 观察图 36,各 CS 总线与 CS1 ~ CS12 这 12 根 CS 干线中的某一根连接。各 CS 总线与分属于不同像素的、且在列方向上相邻的两个子像素共同相关联。即,各 CS 总线与分属于不同像素的、且在列方向上相邻的两个子像素各自的辅助电容相对电极连接。

[0365] 具体而言,第 1 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS1 连接,第 1 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS2 连接。第 2 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线,与第 1 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线为同一根(公用)。第 2 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS1 连接,该 CS 总线与第 3 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线公用。第 4 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线,与第 3 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线为同一根(公用)。第 4 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS3 连接,该 CS 总线与第 5 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线公用。CS 总线所连接的 CS 干线从 CS 总线的第 1 行开始,依次为 CS1、CS2、CS1、CS2、CS3、CS4、CS3、CS4、CS5.....。

[0366] 之后,第 25 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS2 连接,第 25 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS1 连接(从这开始不再图示)。第 26 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线,与第 25 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线为同一根(公用)。第 26 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS2 连接,该 CS 总线与第 27 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线公用。第 28 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线,与第 27 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线为同一根(公用)。第 28 行像素下侧的子像素 SP-2 的辅助电容相对电极所连接的 CS 总线与 CS 干线 CS4 连接,该 CS 总线与第 29 行像素上侧的子像素 SP-1 的辅助电容相对电极所连接的 CS 总线公用。CS 总线所连接的 CS 干线从 CS 总线的第 25 行开始,依次为 CS2、CS1、CS2、CS1、CS4、CS3、CS4、CS3、CS6.....。

[0367] 上述 CS 总线连接方式具有以 48 根 CS 总线为一个周期的周期性。表 6 中归纳了该连接方式。表 6 中,作为与 CS 干线 CS1 连接的 CS 总线,记载了 CSBL(n-1)B, (n)A 和 CSBL(n+12)B, (n+13)A。这里,CSBL(n-1)B, (n)A 表示与第 n-1 行像素的 B 子像素(下侧子像素)及第 n 行像素的 A 子像素(上侧子像素)相关联的 CS 总线,CSBL(n+12)B, (n+13)A 表示与第 n+12 行像素的 B 子像素(下侧子像素)及第 n+13 行像素的 A 子像素(上侧子像素)相关联的 CS 总线。n 为 1、49、97.....,在 $n = 1$ 的情况下,最开始的 25 根 CS 总线如图 36 所示。

[0368] [表 6]

[0369] $L = 12$, $K = 2$

[0370]

CS 干线	与 CS 干线连接的 CS 总线
CS1	CSBL_ (n-1) B, (n) A CSBL_ (n+1) B, (n+2) A CSBL_ (n+24) B, (n+25) A CSBL_ (n+26) B, (n+27) A
CS2	CSBL_ (n) B, (n+1) A CSBL_ (n+2) B, (n+3) A CSBL_ (n+23) B, (n+24) A CSBL_ (n+25) B, (n+26) A
CS3	CSBL_ (n+3) B, (n+4) A CSBL_ (n+5) B, (n+6) A CSBL_ (n+28) B, (n+29) A CSBL_ (n+30) B, (n+31) A
CS4	CSBL_ (n+4) B, (n+5) A CSBL_ (n+6) B, (n+7) A CSBL_ (n+27) B, (n+28) A CSBL_ (n+29) B, (n+30) A
CS5	CSBL_ (n+7) B, (n+8) A

[0371]

	CSBL_ (n+9) B, (n+10) A CSBL_ (n+32) B, (n+33) A CSBL_ (n+34) B, (n+35) A
CS6	CSBL_ (n+8) B, (n+9) A CSBL_ (n+10) B, (n+11) A CSBL_ (n+31) B, (n+32) A CSBL_ (n+33) B, (n+34) A
CS7	CSBL_ (n+11) B, (n+12) A CSBL_ (n+13) B, (n+14) A CSBL_ (n+36) B, (n+37) A CSBL_ (n+38) B, (n+39) A

CS8	CSBL_(n+12)B, (n+13)A CSBL_(n+14)B, (n+15)A CSBL_(n+35)B, (n+36)A CSBL_(n+37)B, (n+38)A
CS9	CSBL_(n+15)B, (n+16)A CSBL_(n+17)B, (n+18)A CSBL_(n+40)B, (n+41)A CSBL_(n+42)B, (n+43)A
CS10	CSBL_(n+16)B, (n+17)A CSBL_(n+18)B, (n+19)A CSBL_(n+39)B, (n+40)A CSBL_(n+41)B, (n+42)A
CS11	CSBL_(n+19)B, (n+20)A CSBL_(n+21)B, (n+22)A CSBL_(n+44)B, (n+45)A CSBL_(n+46)B, (n+47)A
CS12	CSBL_(n+20)B, (n+21)A CSBL_(n+22)B, (n+23)A

[0372]

	CSBL_(n+43)B, (n+44)A CSBL_(n+45)B, (n+46)A
--	--

[0373] 其中, $n = 1, 49, 97, \dots$

[0374] 由表 6 可知, 图 36 所示的 CS 总线的连接为:

[0375] CSBL_(p)B, (p+1)A,

[0376] CSBL_(p+2)B, (p+3)A ;和

[0377] CSBL_(p+25)B, (p+26)A,

[0378] CSBL_(p+27)B, (p+28)A,

[0379] 或者,

[0380] CSBL_(p+1)B, (p+2)A,

[0381] CSBL_(p+3)B, (p+4)A ;和

[0382] CSBL_(p+24)B, (p+25)A,

[0383] CSBL_(p+26)B, (p+27)A。

[0384] 其中, $p = 1, 3, 5, \dots$ 或 $p = 0, 2, 4, \dots$ 的组成为在电学上等效的 CS 总

线。

[0385] 若用所述参数 L 、 K 来表示上述情况,则可知,对于任意的 p ,只要使下式的任一方所表示的 CS 总线组在电学上等效即可:

[0386] $CSBL_{(p+2 \times (1-1))}B, (p+2 \times (1-1)+1)A,$

[0387] $CSBL_{(p+2 \times (K-1))}B, (p+2 \times (K-1)+1)A$;和

[0388] $CSBL_{(p+2 \times (1-1)+K \times L+1)}B, (p+2 \times (1-1)+K \times L+2)A,$

[0389] $CSBL_{(p+2 \times (K-1)+K \times L+1)}B, (p+2 \times (K-1)+K \times L+2)A,$

[0390] 或者,

[0391] $CSBL_{(p+2 \times (1-1)+1)}B, (p+2 \times (1-1)+2)A,$

[0392] $CSBL_{(p+2 \times (K-1)+1)}B, (p+2 \times (K-1)+2)A$;和

[0393] $CSBL_{(p+2 \times (1-1)+K \times L)}B, (p+2 \times (1-1)+K \times L+1)A,$

[0394] $CSBL_{(p+2 \times (K-1)+K \times L)}B, (p+2 \times (K-1)+K \times L+1)A。$

[0395] 其中, $p = 1, 3, 5, \dots$ 或 $p = 0, 2, 4, \dots$ 。

[0396] 上文中,关于参数 K 及 L ,描述了 $K = 1$ 、 $L = 12$ 及 $K = 2$ 、 $L = 12$ 的情况,但可优选应用本发明的 CS 总线的连接方式并不限于此。 K 值为正整数,即 $K = 1, 2, 3, 4, 5, 6, 7, 8, 9, \dots$ 即可, L 值为偶数,即 $L = 2, 4, 6, 8, 10, 12, 14, 16, 18, \dots$ 即可,并且可以根据所述各范围独立地设定 K 和 L 。

[0397] 这种情况下 CS 干线与 CS 总线的连接只要按照上述规则即可。

[0398] 即,所述参数 K 、 L 的值分别为 K 、 L 时 ($K = K, L = L$),与同一干线连接的 CS 总线即电学上等效的 CS 总线为以下即可:

[0399] $CSBL_{(p+2 \times (1-1))}B, (p+2 \times (1-1)+1)A,$

[0400] $CSBL_{(p+2 \times (2-1))}B, (p+2 \times (2-1)+1)A,$

[0401] $CSBL_{(p+2 \times (3-1))}B, (p+2 \times (3-1)+1)A,$

[0402] $CSBL_{(p+2 \times (K-1))}B, (p+2 \times (K-1)+1)A$;和

[0403] $CSBL_{(p+2 \times (1-1)+K \times L+1)}B, (p+2 \times (1-1)+K \times L+2)A,$

[0404] $CSBL_{(p+2 \times (2-1)+K \times L+1)}B, (p+2 \times (2-1)+K \times L+2)A,$

[0405] $CSBL_{(p+2 \times (3-1)+K \times L+1)}B, (p+2 \times (3-1)+K \times L+2)A,$

[0406] $CSBL_{(p+2 \times (K-1)+K \times L+1)}B, (p+2 \times (K-1)+K \times L+2)A,$

[0407] 或者,

[0408] $CSBL_{(p+2 \times (1-1)+1)}B, (p+2 \times (1-1)+2)A,$

[0409] $CSBL_{(p+2 \times (2-1)+1)}B, (p+2 \times (2-1)+2)A,$

[0410] $CSBL_{(p+2 \times (3-1)+1)}B, (p+2 \times (3-1)+2)A,$

[0411] $CSBL_{(p+2 \times (K-1)+1)}B, (p+2 \times (K-1)+2)A$;和

[0412] $CSBL_{(p+2 \times (1-1)+K \times L)}B, (p+2 \times (1-1)+K \times L+1)A,$

[0413] $CSBL_{(p+2 \times (2-1)+K \times L)}B, (p+2 \times (2-1)+K \times L+1)A,$

[0414] $CSBL_{(p+2 \times (3-1)+K \times L)}B, (p+2 \times (3-1)+K \times L+1)A,$

[0415] $CSBL_{(p+2 \times (K-1)+K \times L)}B, (p+2 \times (K-1)+K \times L+1)A。$

[0416] 其中, $p = 1, 3, 5, \dots$ 或 $p = 0, 2, 4, \dots$ 。

[0417] 而且,所述参数 K 、 L 的值分别为 K 、 L 时 ($K = K, L = L$),对 CS 总线施加的振荡电

压的振荡周期为水平扫描时间的 $2 \times K \times L$ 倍即可。

[0418] 例如图 37 示出如图 36 所示那样连接各 CS 总线和 CS 干线进行点反转驱动时、TFT 截止定时与 CS 电压相位的关系。通过比较图 37 和图 34 可知,在点反转驱动的情况下,通过采用图 36 的连接方式,也可以增大 CS 电压的振荡波形周期。然而,在这种情况下,TFT 截止后直到 CS 电压的电压电平发生最初变化为止的时间,最大变为 $4H(t'5-t'4)$ 。

[0419] 上述时间差(超过 2H 的偏差)使得对子像素施加的电压的有效值不相同,其结果导致亮度呈现差异。图 39 是表示对具有图 36 所示的 CS 干线连接方式的液晶显示装置进行点反转驱动从而在整个面上显示中间灰度时某一帧的显示状态的示意图,如图 39 所示,出现 4 根线宽度的分层横条纹。这是由于,当各子像素行中 TFT 截止后直到 CS 电压的电压电平发生最初变化为止的时间不相同,CS 电压的振荡波形在一帧期间中,其为高电平的期间和为低电平的期间的比例偏离了 1 : 1,因此,对子像素施加的电压的上扬或下压的影响对于有效值是不同的。下面,参照图 40(a) ~ (d),简单说明理由。

[0420] 图 40 示出从 TFT 截止开始直到 CS 电压的电平发生最初变化为止的时间不同时、栅极导通脉冲与 CS 电压的振荡波形的关系。(a) 示出 TFT 刚截止后 CS 电压的电压电平发生变化的情况,(b) 示出 TFT 截止后直到 CS 电压的电压电平发生最初变化为止的时间为 1H 的情况,(c) 示出 TFT 截止后直到 CS 电压的电压电平发生最初变化为止的时间为 2H 的情况,(d) 示出 TFT 截止后直到 CS 电压的电压电平发生最初变化为止的时间为 3H 的情况。

[0421] 这里,比较(a)和(b),如(b)的a2部的左斜线阴影所示,CS信号的低电平期间增加了1H,如b2部的右斜线阴影所示,CS信号的高电平期间减少了1H。同样地,比较(a)和(c),在(c)的a3部中,CS信号的低电平增加了2H,在b3部中,高电平减少了2H。比较(a)和(d),a4部中,CS信号的低电平增加了3H,在b4部中,高电平减少了3H。

[0422] 因此,一帧期间(1F)中CS电压有效值的增加比例用(低电平增加时间+高电平减少时间)/(一帧期间)表示,具体而言,当一帧为 $1125H (= Nv-total)$ 时,在图 40(b) 的情况下为 $(1H+1H)/1125H = 0.0018$,在(c)的情况下为 $(2H+2H)/1125H = 0.0036$,在(d)的情况下为 $(3H+3H)/1125H = 0.0053$ 。

[0423] 这样,由于CS电压在一帧期间内的有效值不相同,因此,对像素施加的电压在一帧期间内的有效值也产生差异,其结果,出现如图 39 所示的分层横条纹。

[0424] 另一方面,当进行块反转驱动时,如图 38 所示,CS 电压的振荡波形周期比图 37 缩短了,但比图 35 增大了。在块反转驱动的情况下,CS 电压所具有的振荡波形(占空比为 1 : 1)的周期用 $K \times L \times H$ (K 为正整数, L 为电绝缘的 CS 干线数, H 为一个水平扫描期间)表示,在图 38 所示的情况下, $L = 12, K = 2$, 则其周期为 24H。另外, TFT 截止后直到 CS 电压的电压电平发生最初变化为止的时间最大变为 $2H(t'8-t'7)$, 由到此为止的评价结果可知,看不到亮度不均匀。

[0425] 这样,若将图 36 所示的 CS 干线连接方式与块反转驱动相组合,则由于不需要增多 CS 干线数就可以增大 CS 电压的振荡波形周期,并且可以减小栅极截止后直到 CS 信号的电压电平发生最初变化为止的时间之差异,因此,其优点在于,可以抑制 CS 电压达到度之差或 CS 信号的有效值之差所引起的亮度不均匀的发生。由上述原因可知,适合高频驱动或高分辨率的液晶显示装置。此外,当一帧期间中包含的水平扫描期间数 ($Nv-total$) 较少时,即使上述时间差为 2H,也有可能看到亮度不均匀,但这种情况下,只要采用图 33 所示的 CS

干线连接方式,并参照图 35 说明那样进行块反转驱动即可。

[0426] 上述实施方式中,例示了使用像素电极的狭缝和相对电极的狭缝的组合作为畴限制单元,但本发明并不限于此,也可以适用于使用像素电极的狭缝和相对电极的狭缝的组合的液晶显示装置(特别是有时称为 PVA(Patterned Vertical Alignment:图像垂直取向)方式的情况),而且也可以适用于 CPA(Continuous Pinwheel Alignment:连续火焰状排列)模式等其它 VA 模式的液晶显示装置。

[0427] 另外,这里,说明了源极总线的延伸方向为列方向(显示画面的垂直方向)、栅极总线的延伸方向为行方向(显示画面的水平方向)的例子,但本发明的实施方式并不限于此,例如,将显示画面旋转 90° 的液晶显示装置也包含在本发明的实施方式中。

[0428] 工业上的实用性

[0429] 本发明的液晶显示装置及其驱动方法适合用于液晶电视机等追求高质量显示的用途。

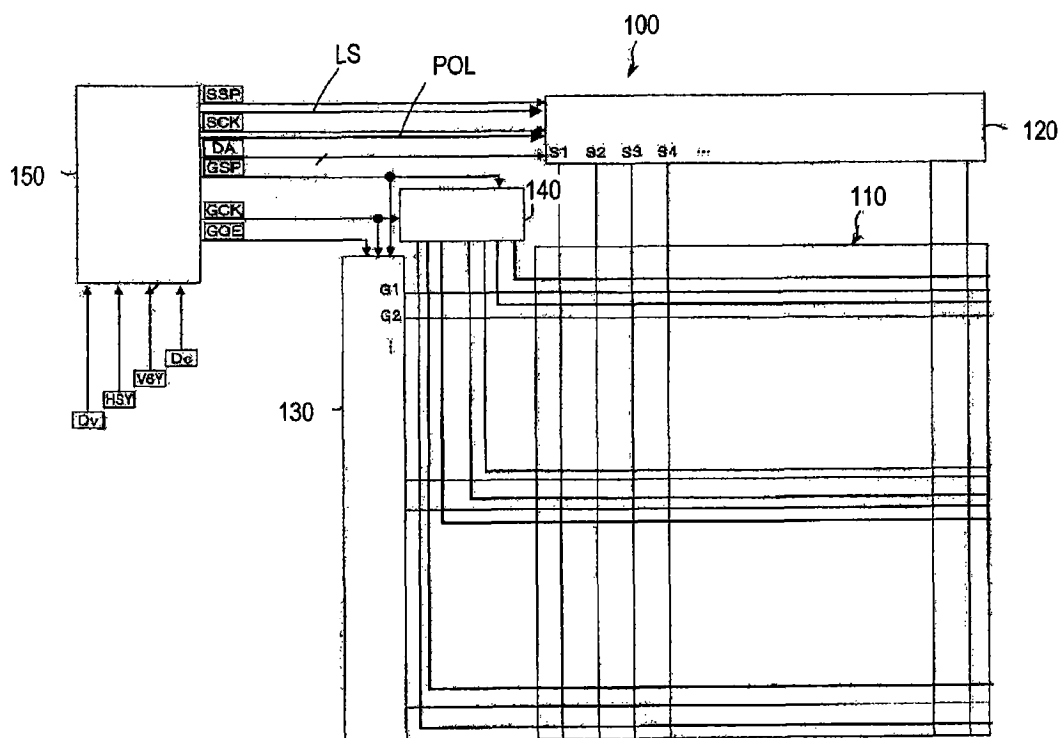


图 1

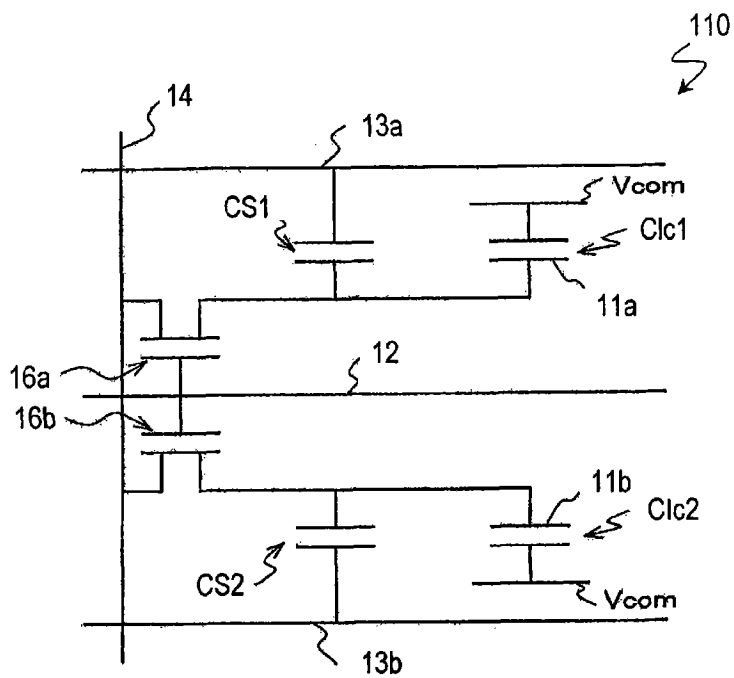


图 2

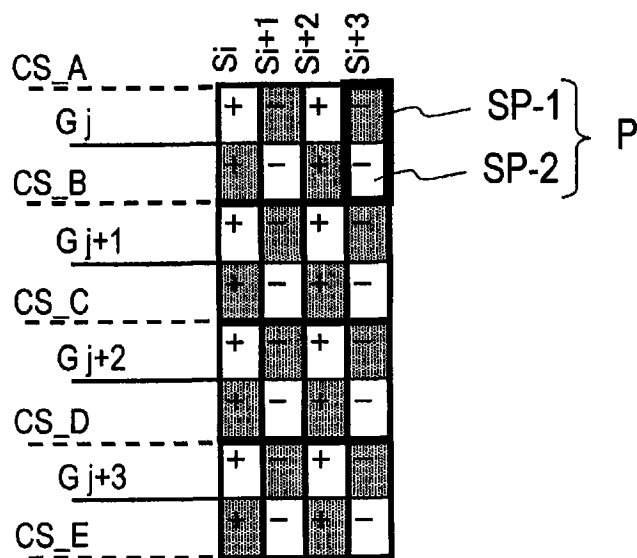


图 3

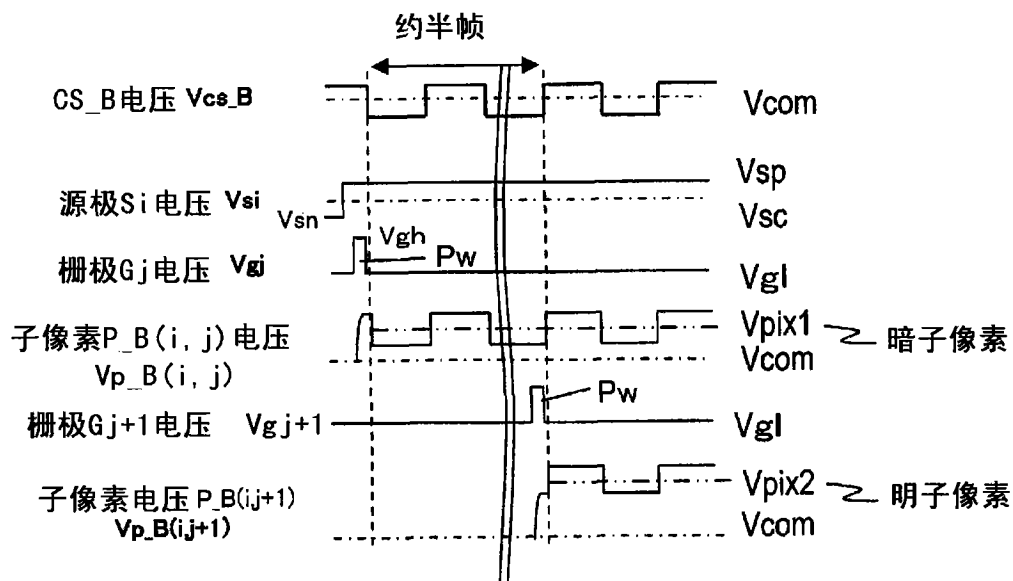


图 4

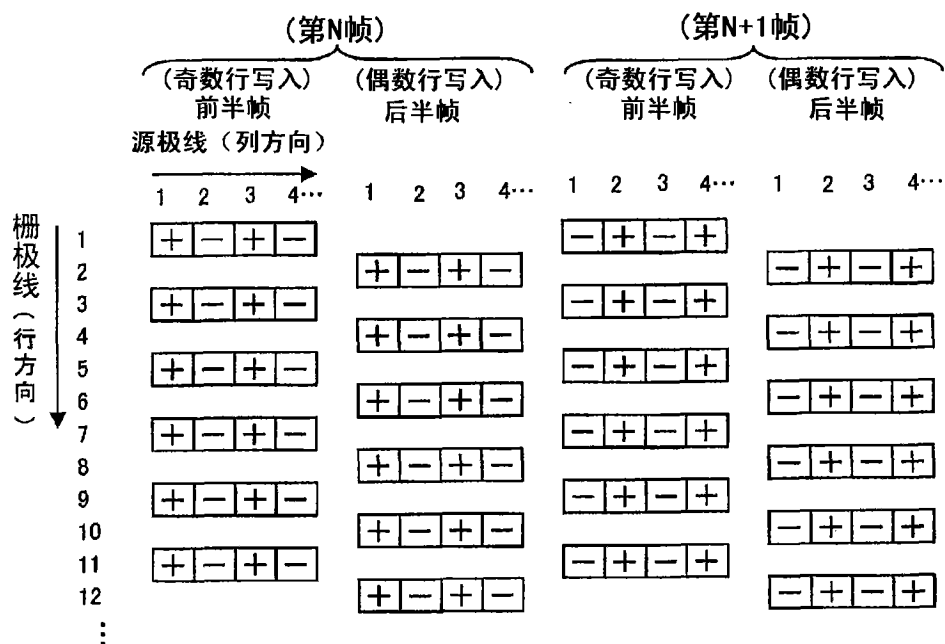


图 5A

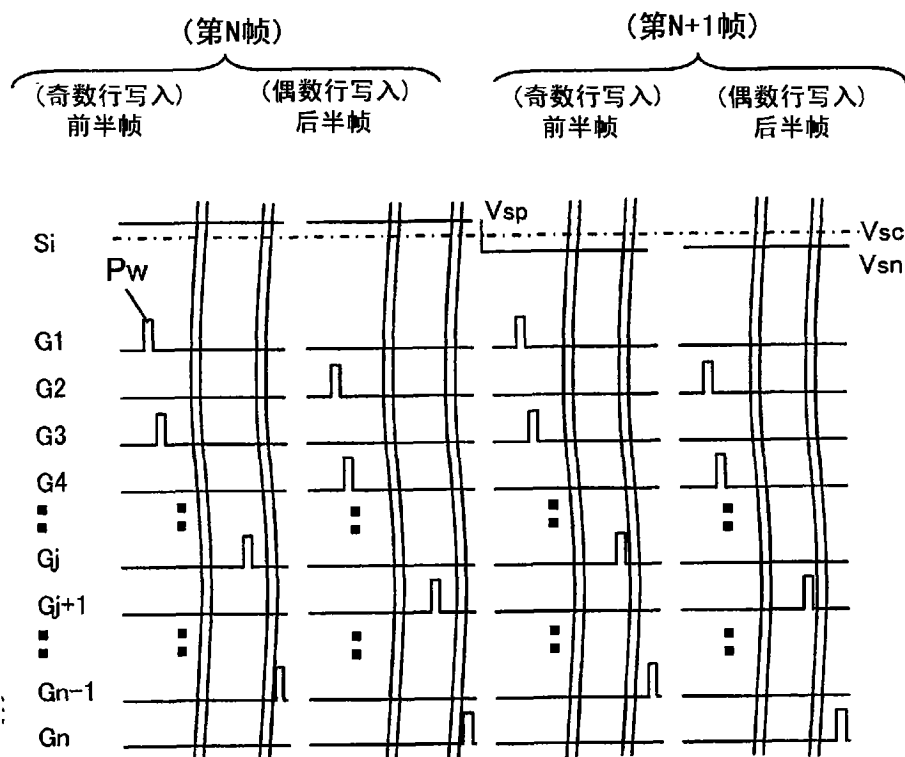


图 5B

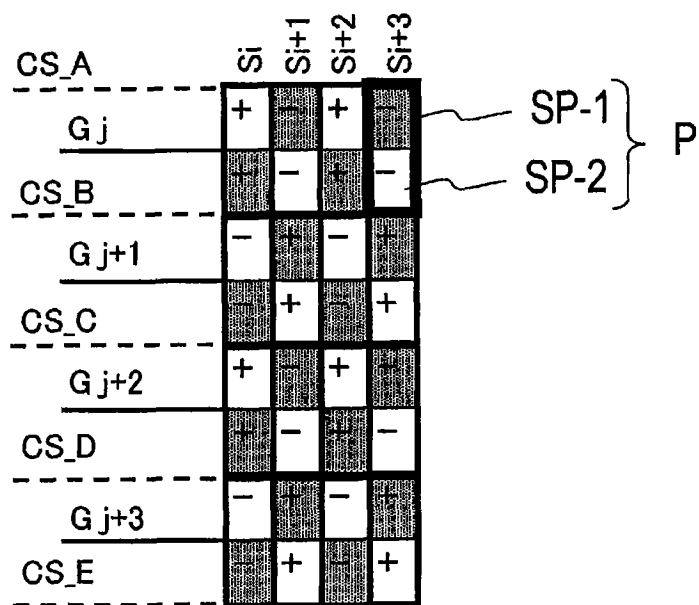


图 6

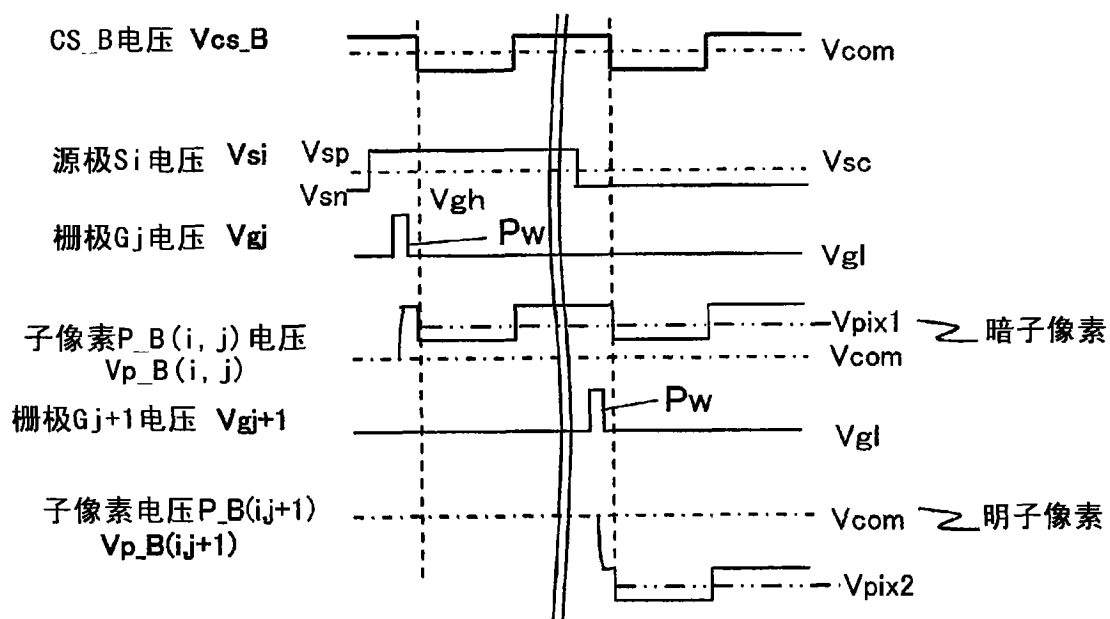


图 7

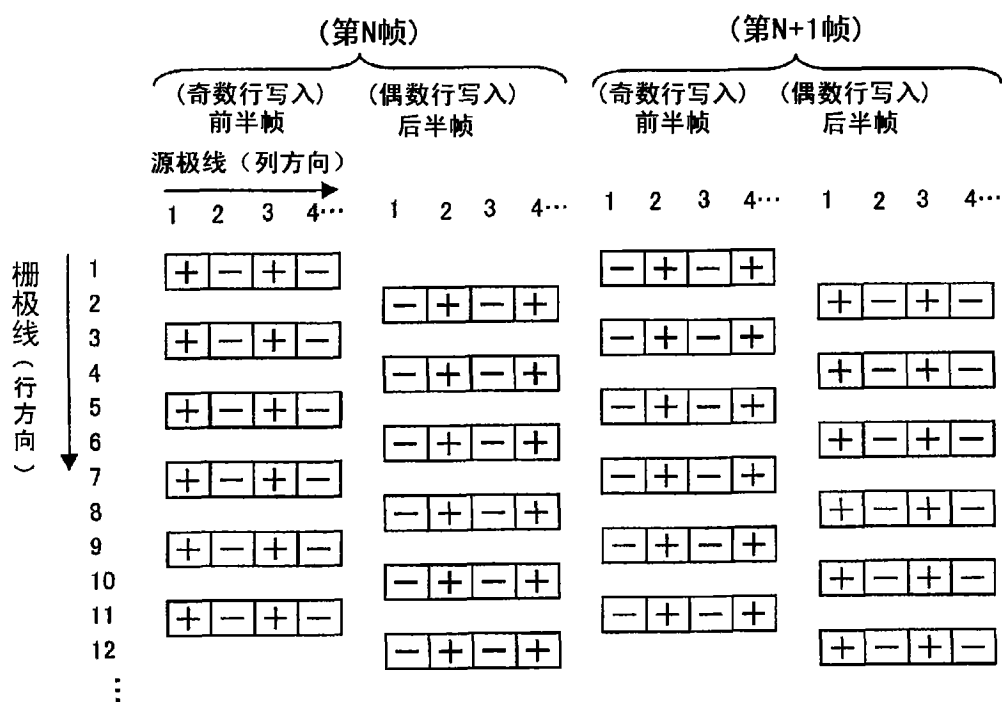


图 8A

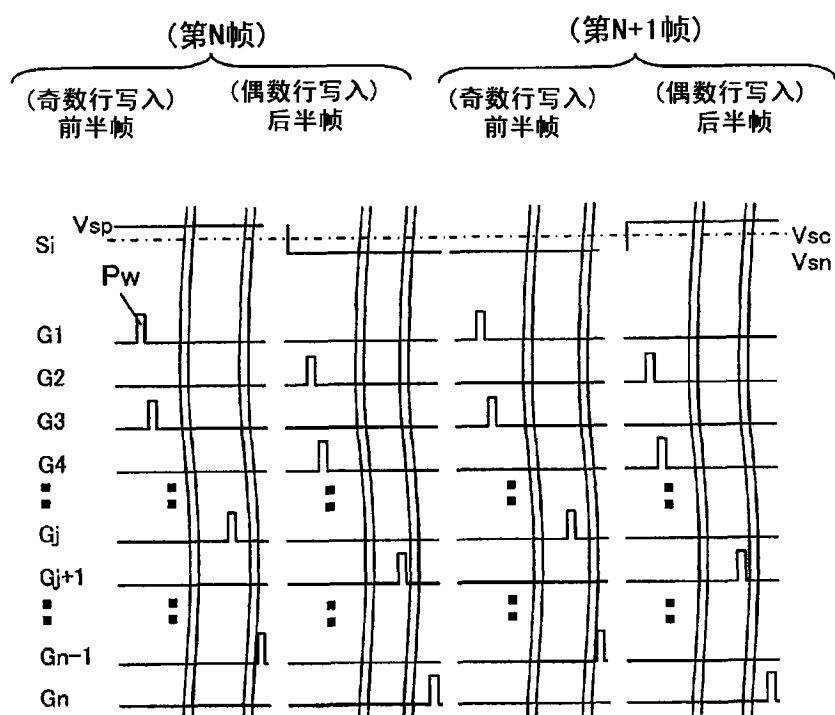


图 8B

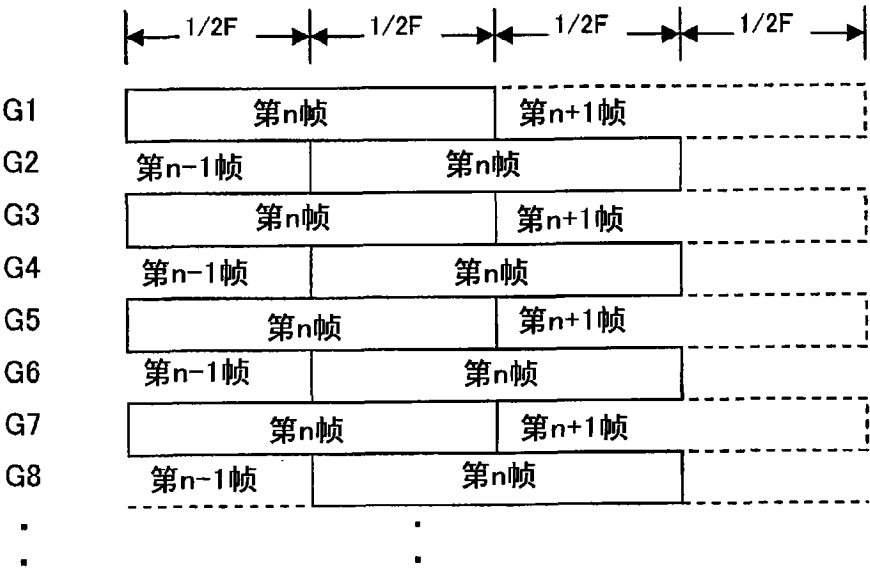


图 9

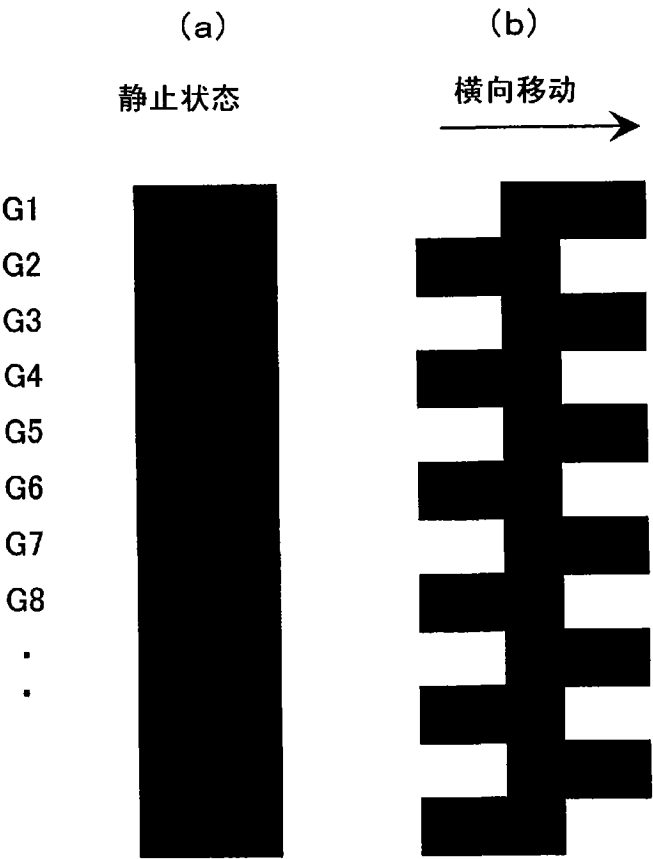


图 10

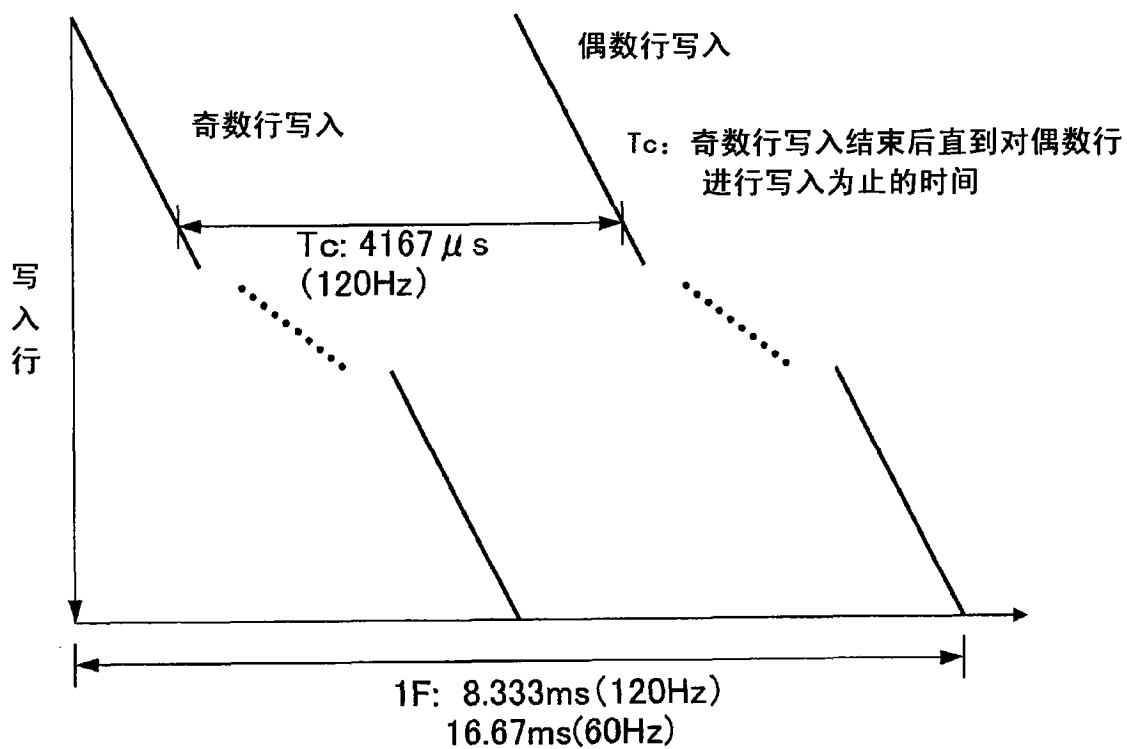


图 11

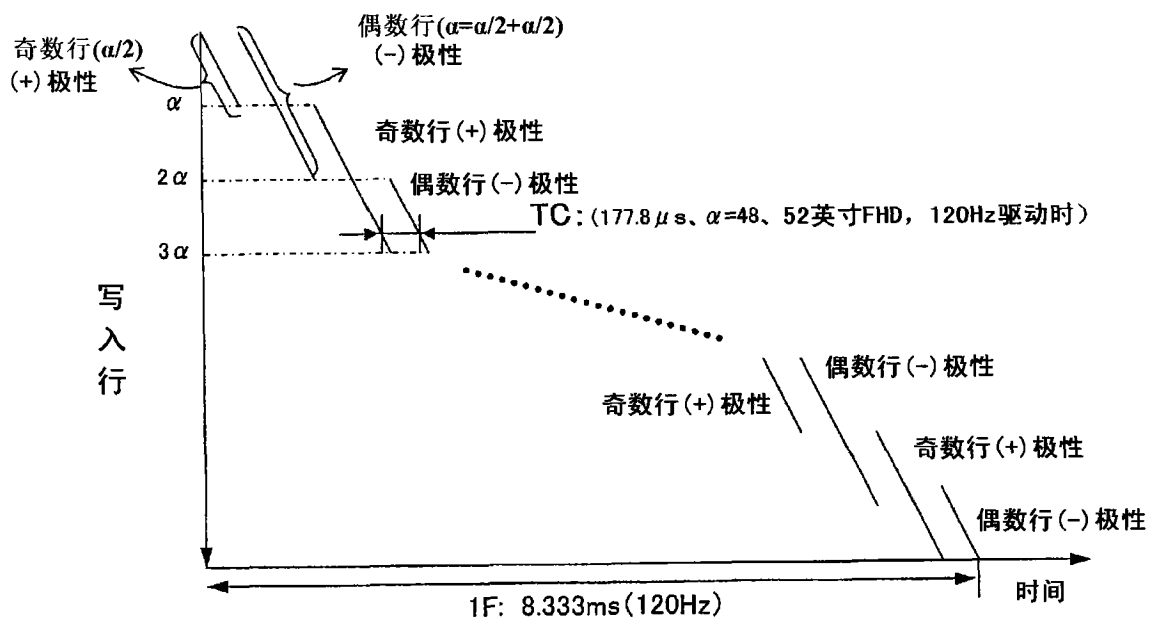


图 12

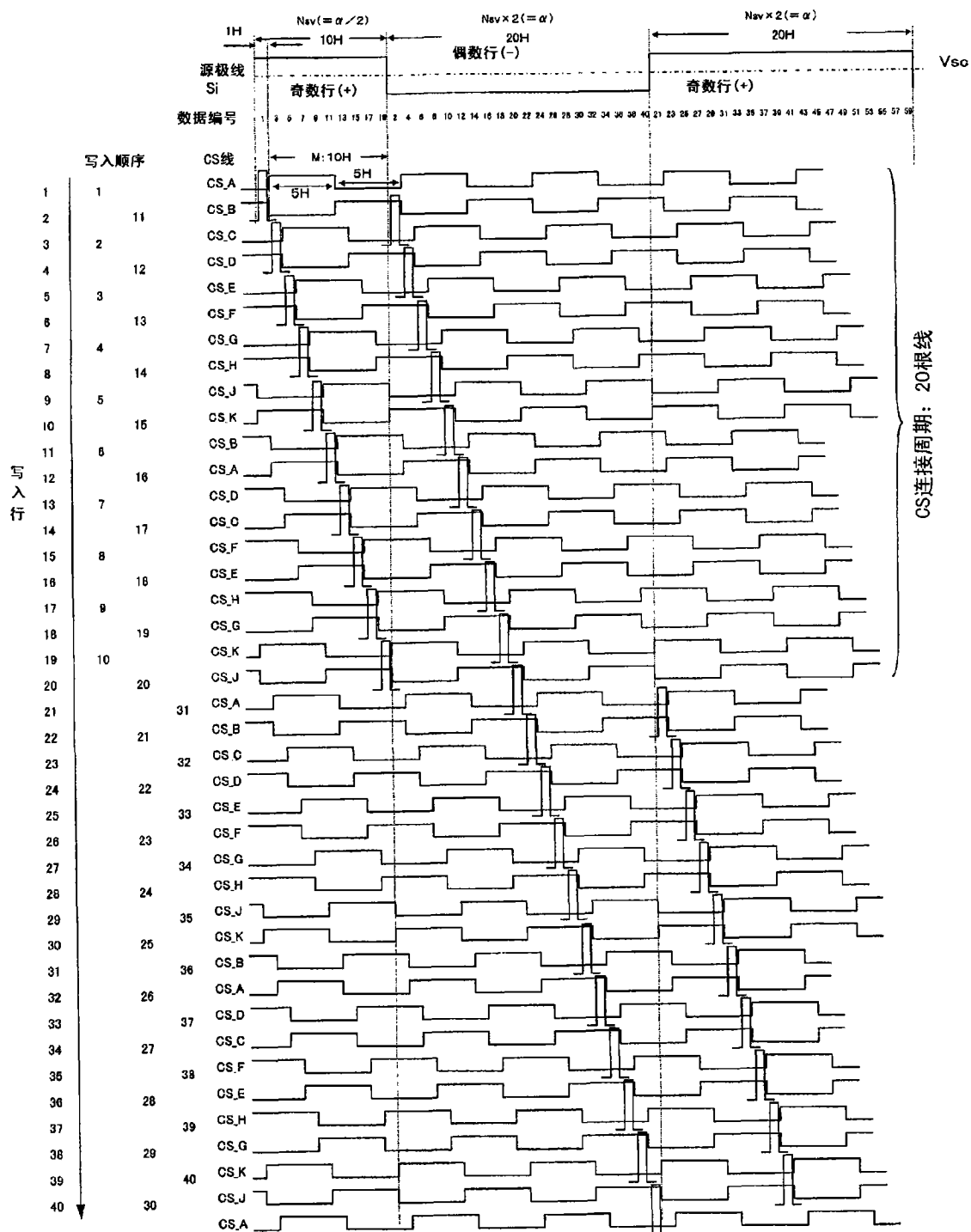
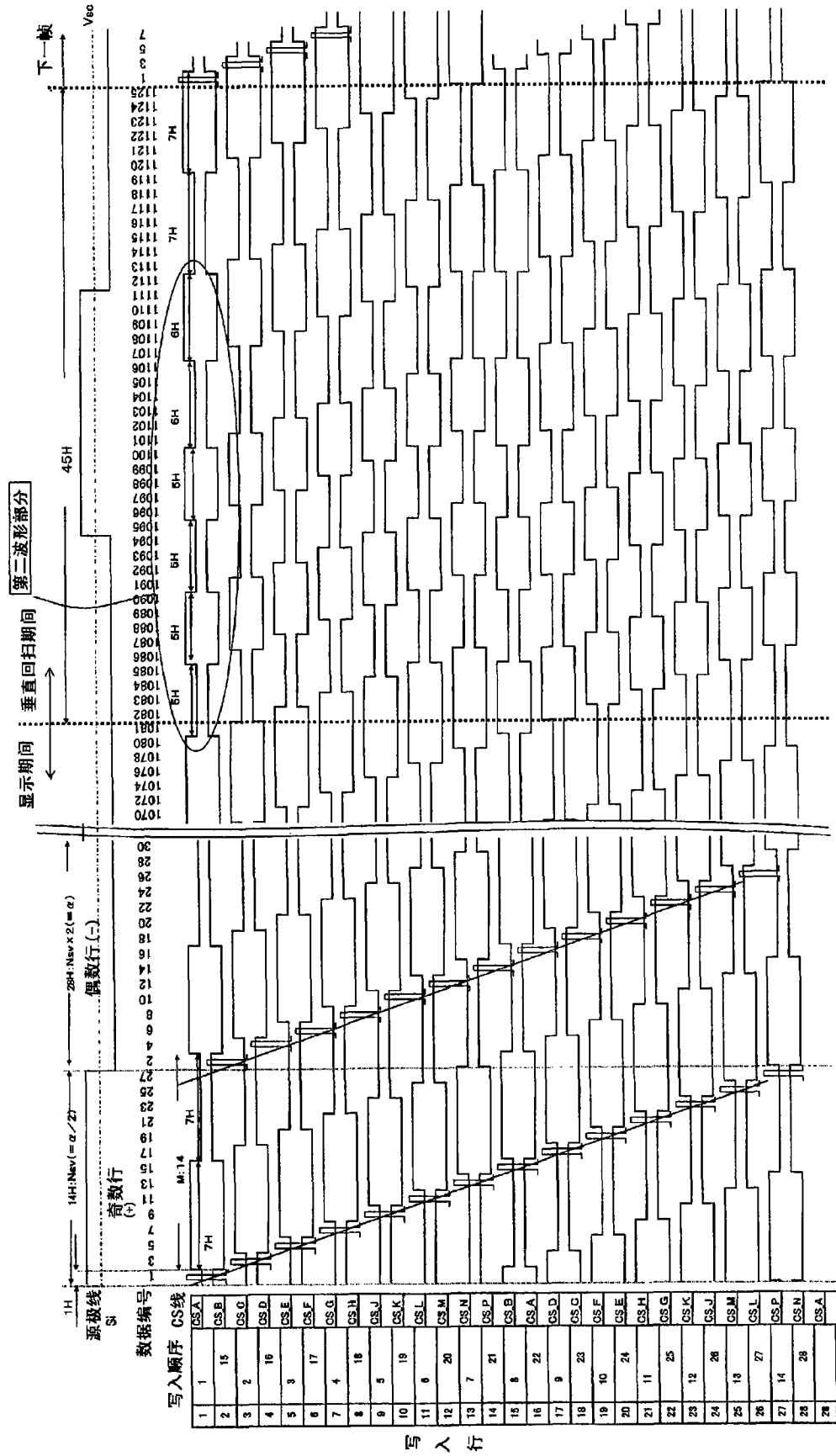


图 13A



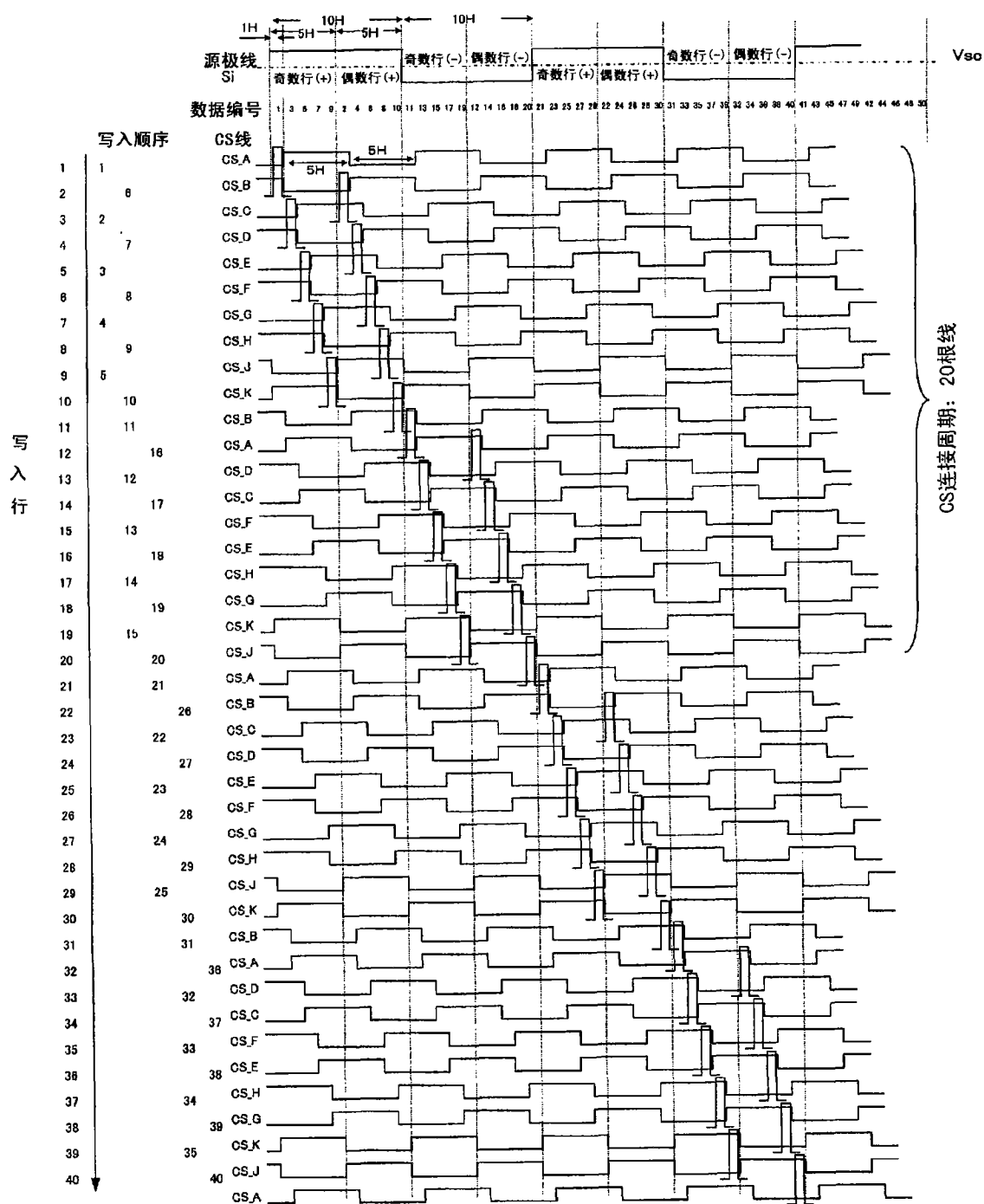


图 14A

CS_A	G1	+	-	+	-	SP-1 } SP-2 } P
CS_B	G2	+	-	+	-	
CS_C	G3	+	-	+	-	
CS_D	G4	+	-	+	-	
CS_E	G5	+	-	+	-	
CS_F	G6	+	-	+	-	
CS_G	G7	+	-	+	-	
CS_H	G8	+	-	+	-	
CS_J	G9	+	-	+	-	
CS_K	G10	+	-	+	-	
CS_B	G11	-	+	-	+	
CS_A	G12	-	+	-	+	
CS_D	G13	-	+	-	+	
CS_C	G14	-	+	-	+	
CS_F	G15	-	+	-	+	
CS_E	G16	-	+	-	+	
CS_H	G17	-	+	-	+	
CS_G	G18	-	+	-	+	
CS_K	G19	-	+	-	+	
CS_J	G20	-	+	-	+	
CS_A		-	+	-	+	

图 14B

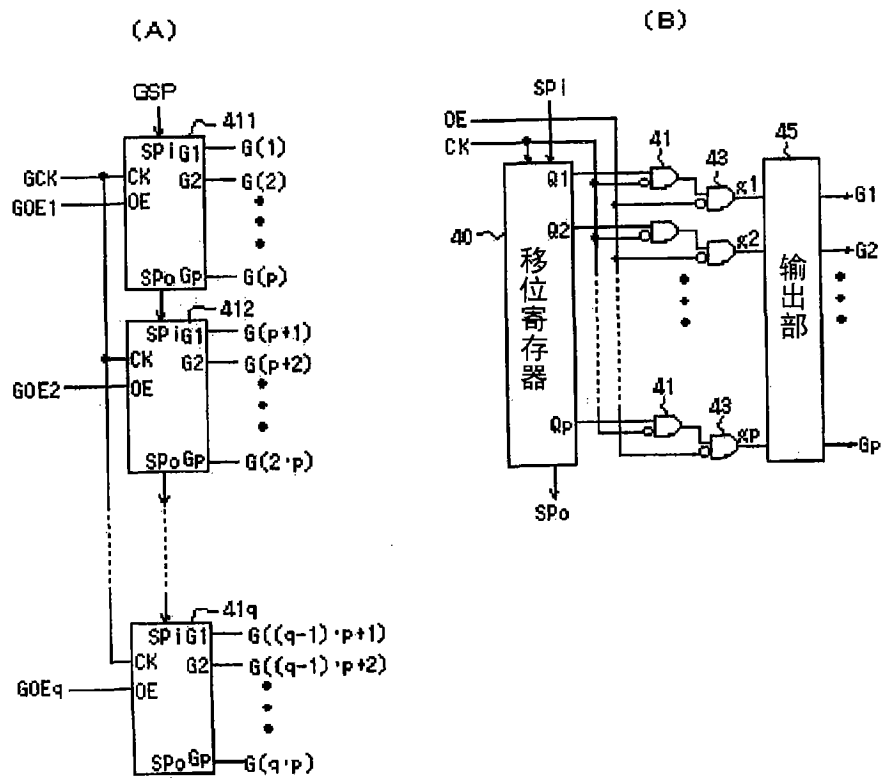


图 15

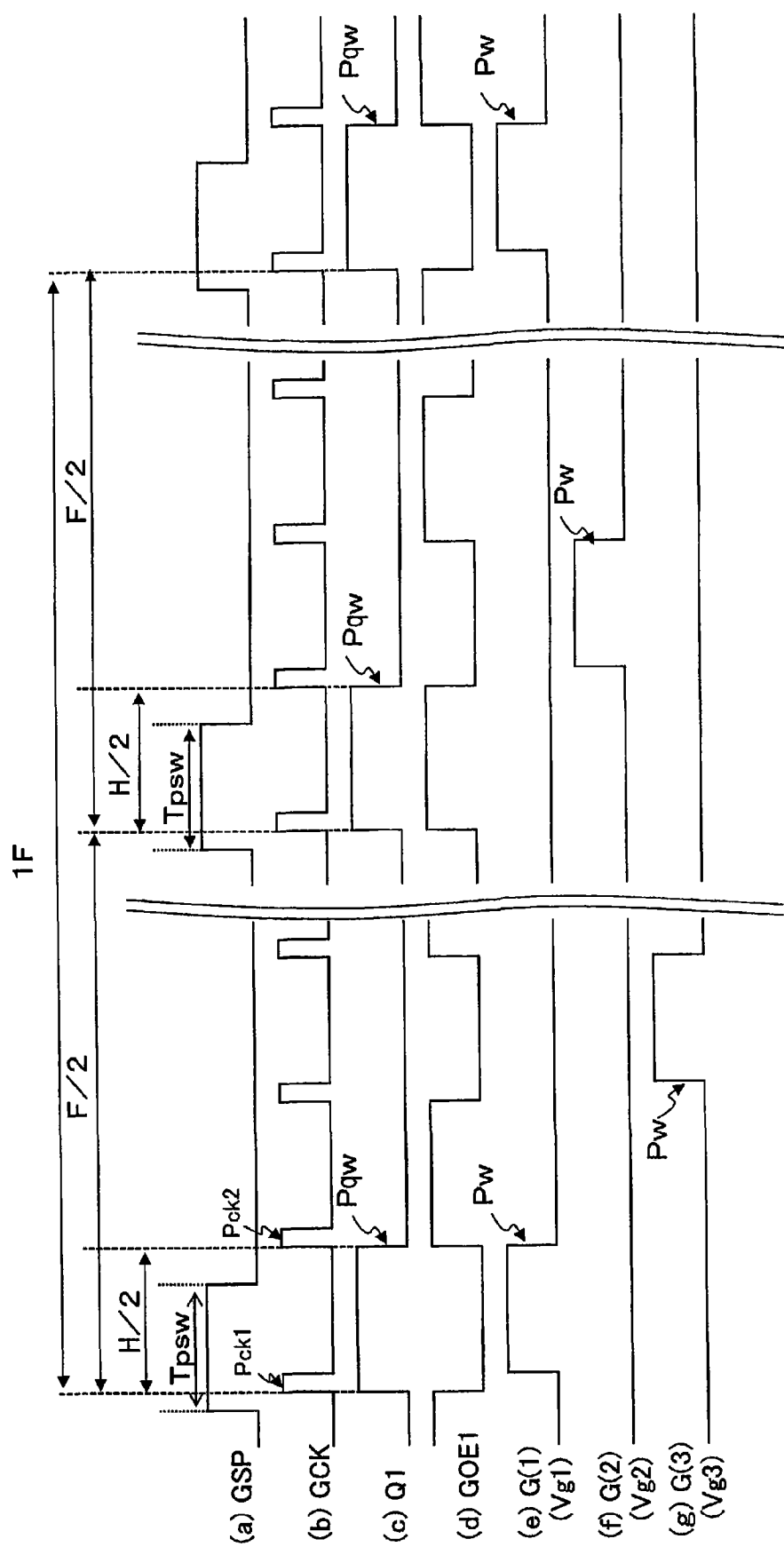


图 16

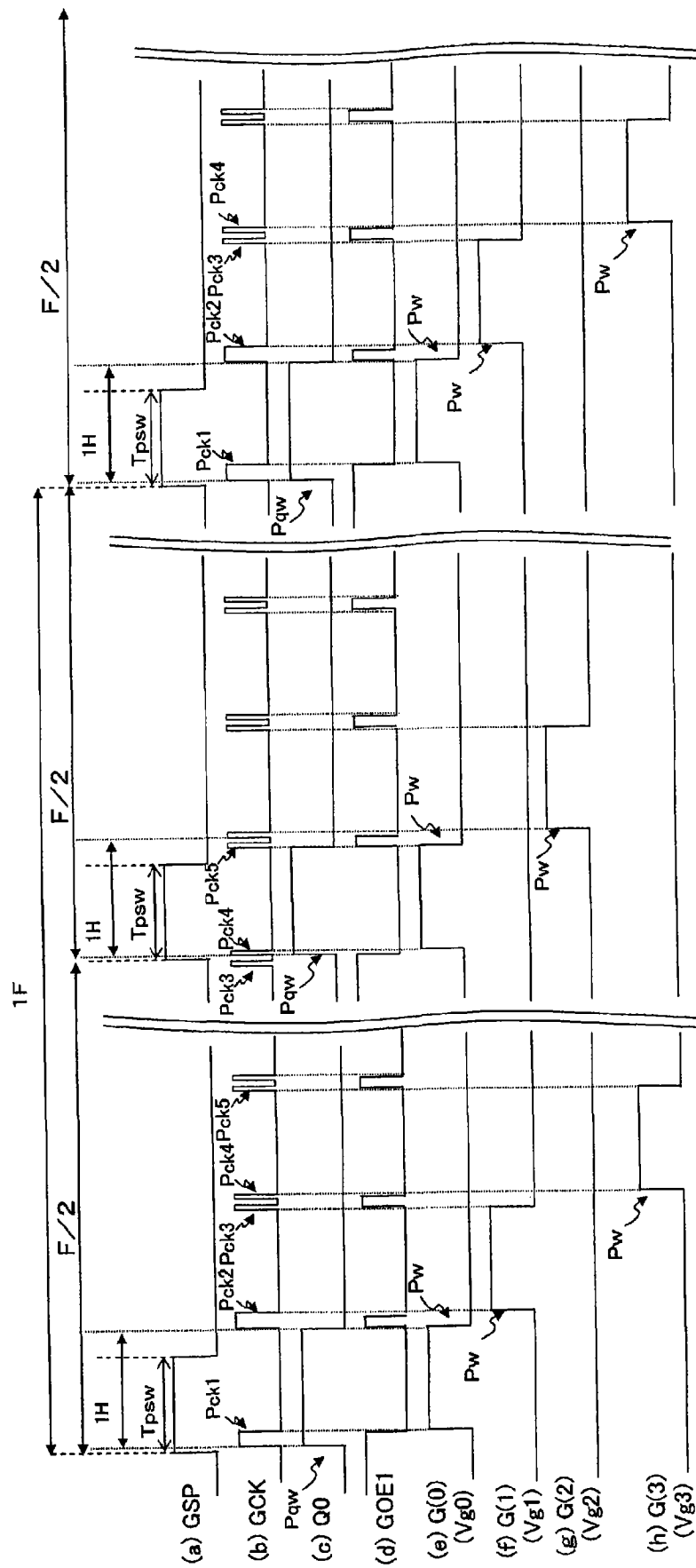


图 17

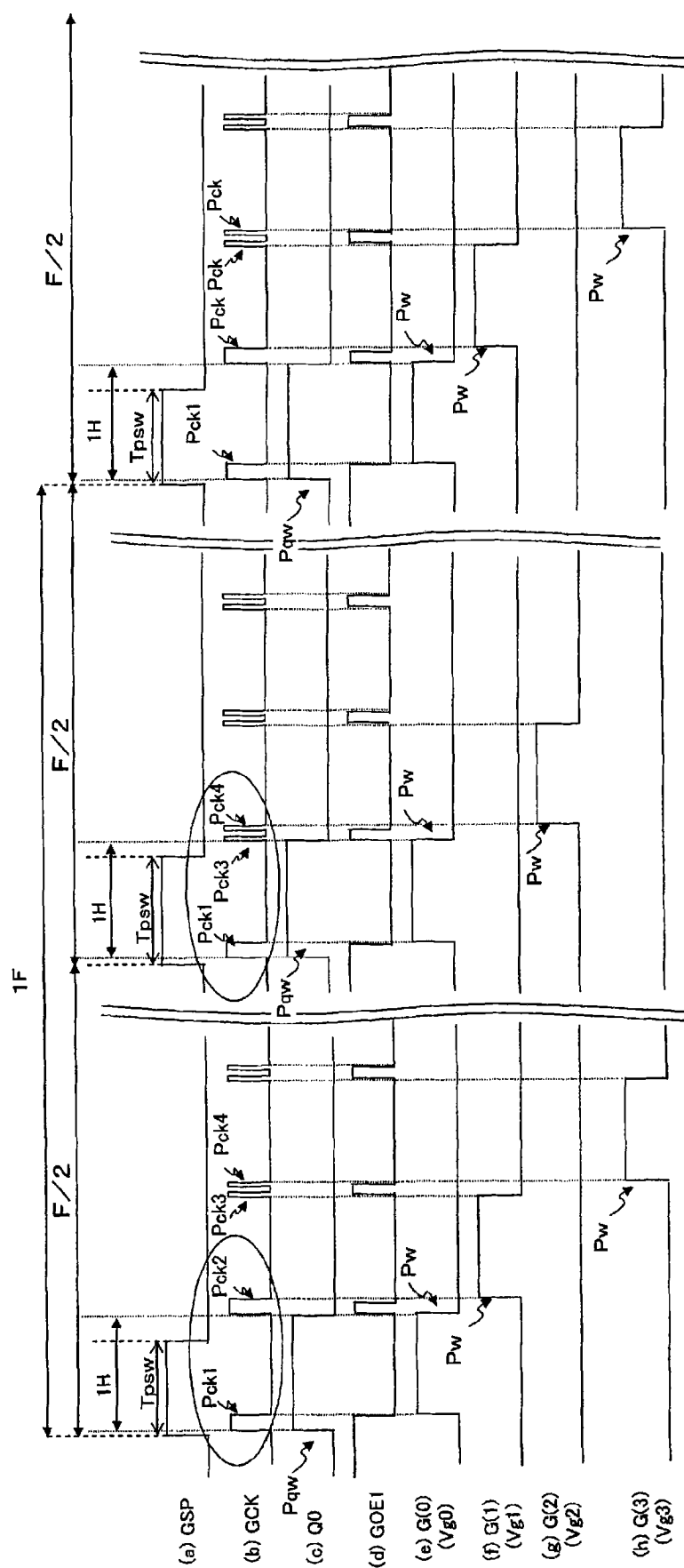


图 18

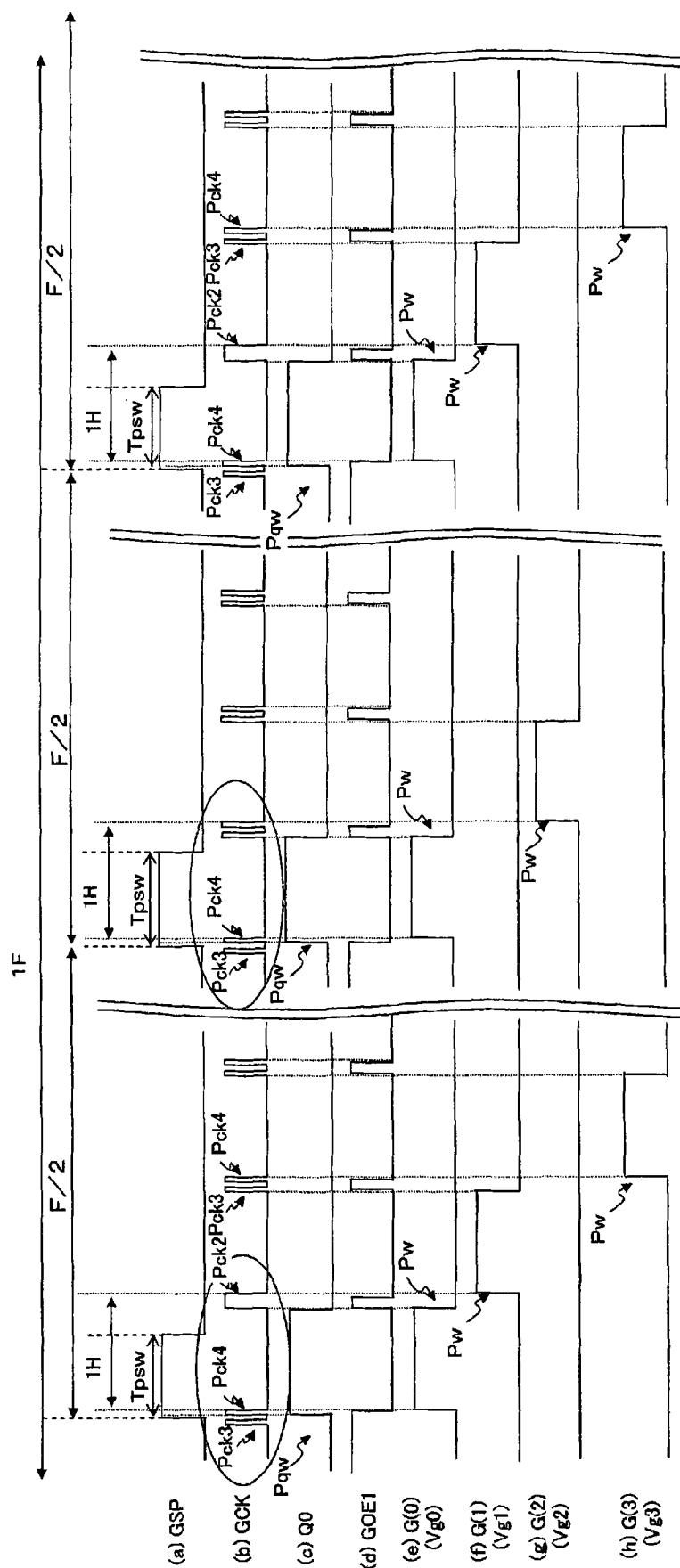


图 19

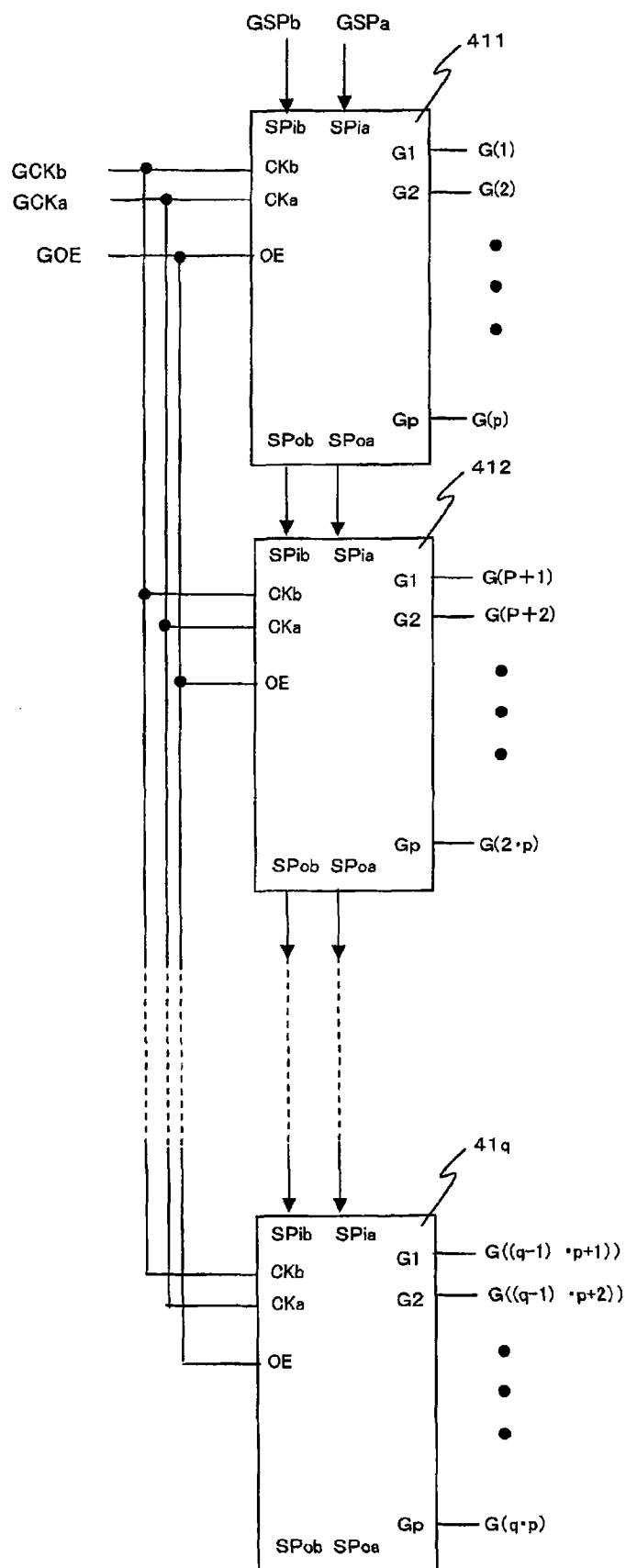


图 20

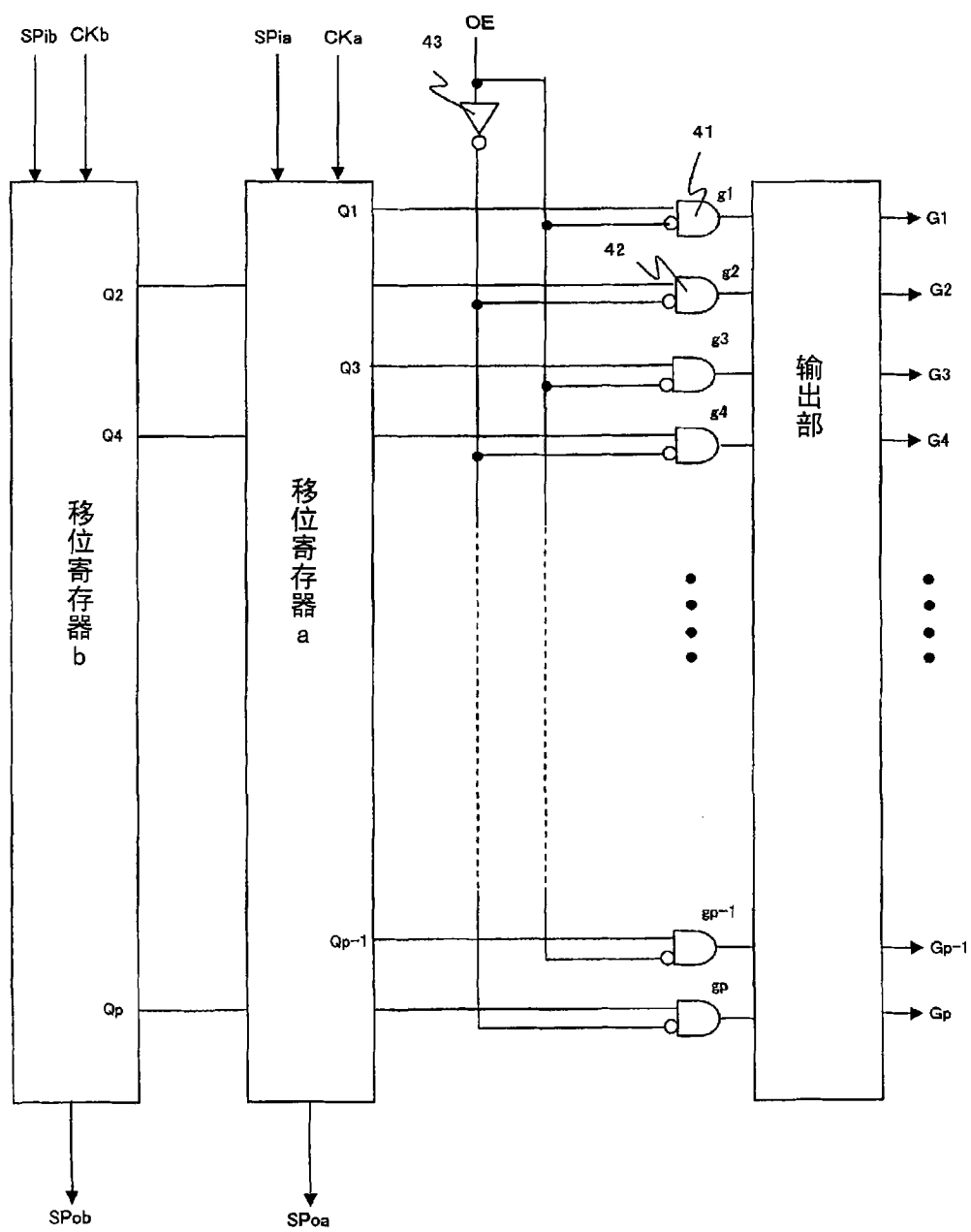


图 21

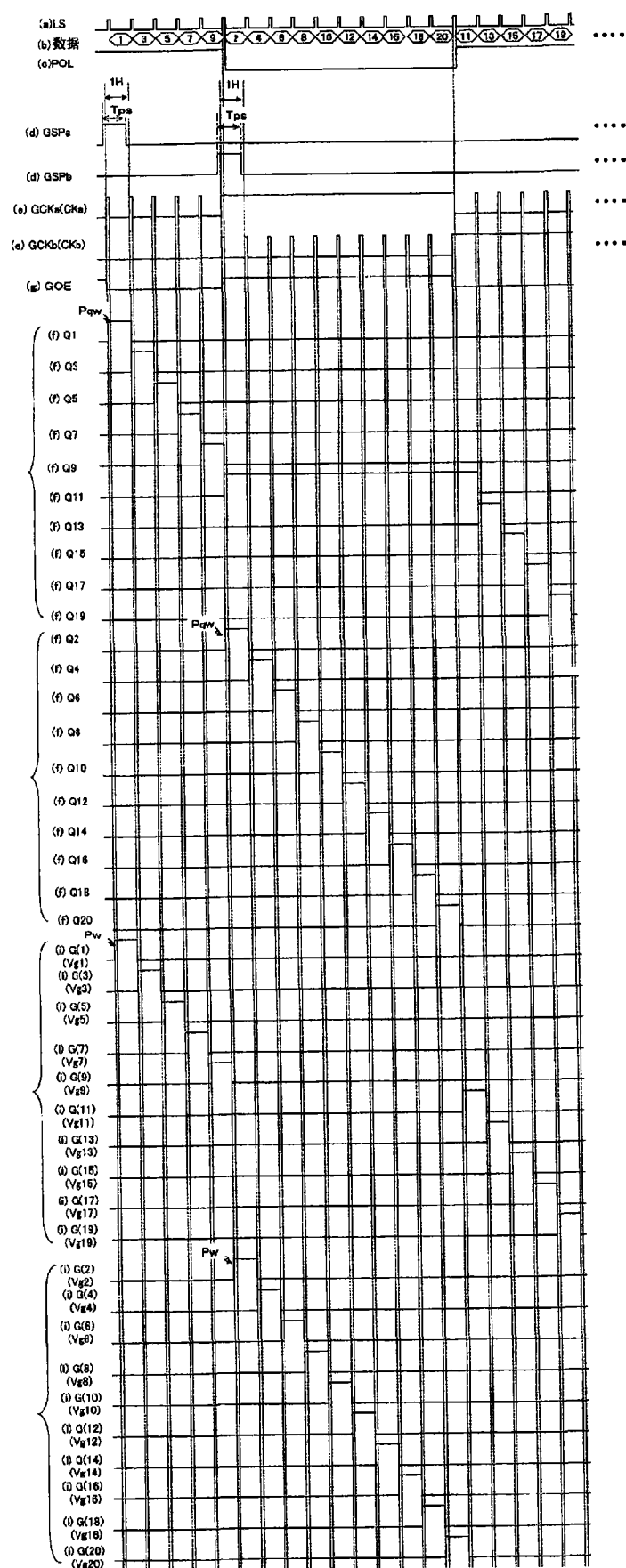


图 22

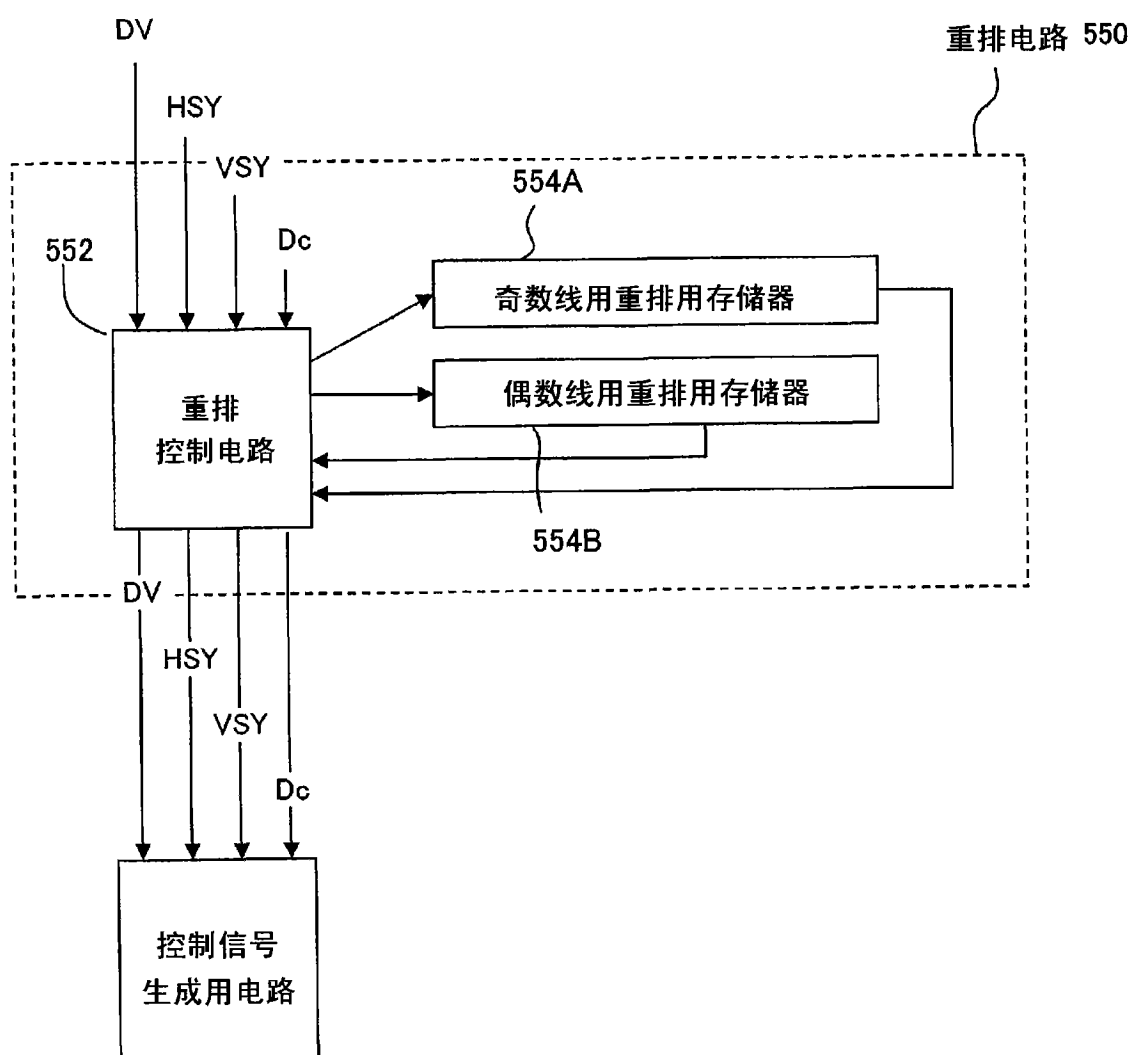


图 23

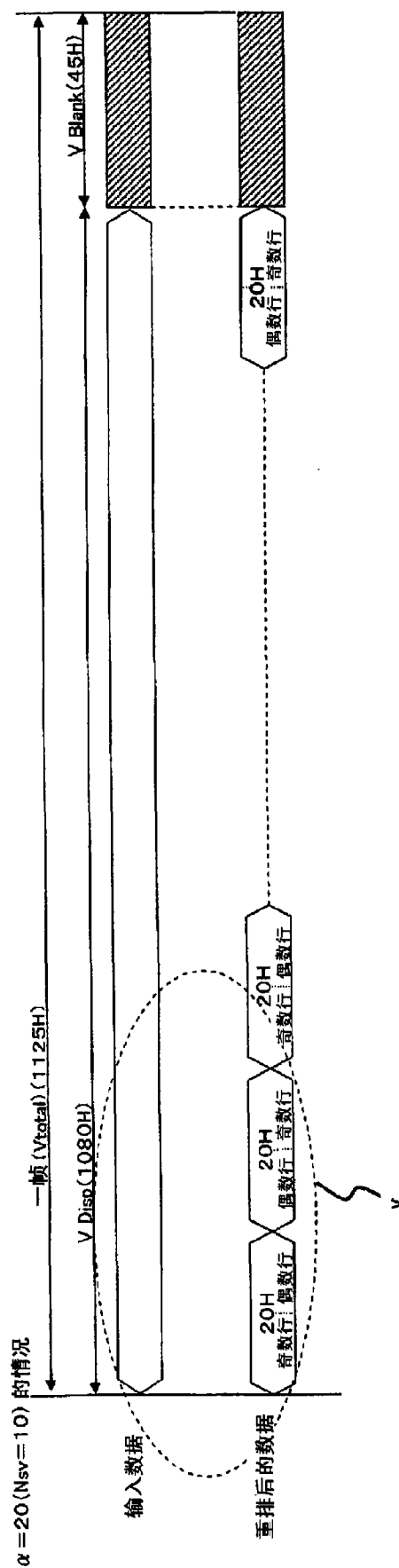


图 24A

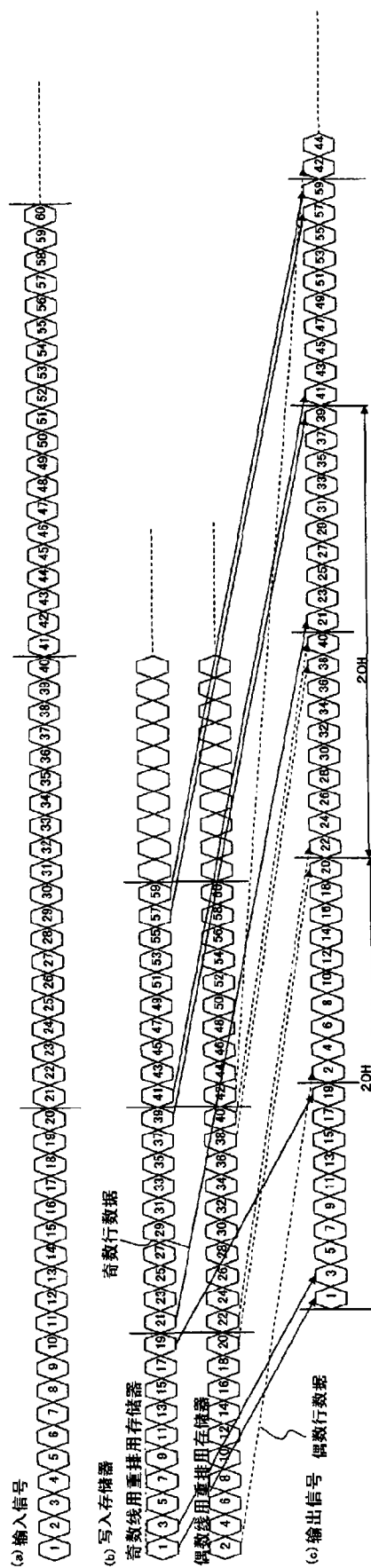


图 24B

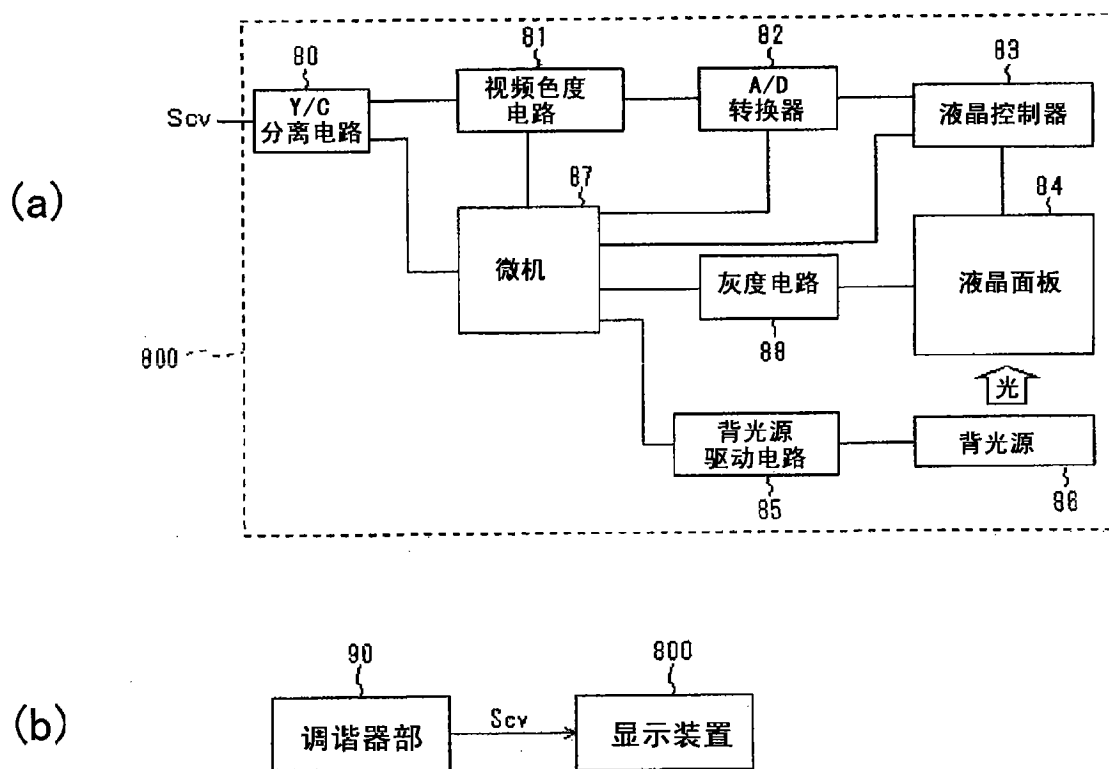


图 25

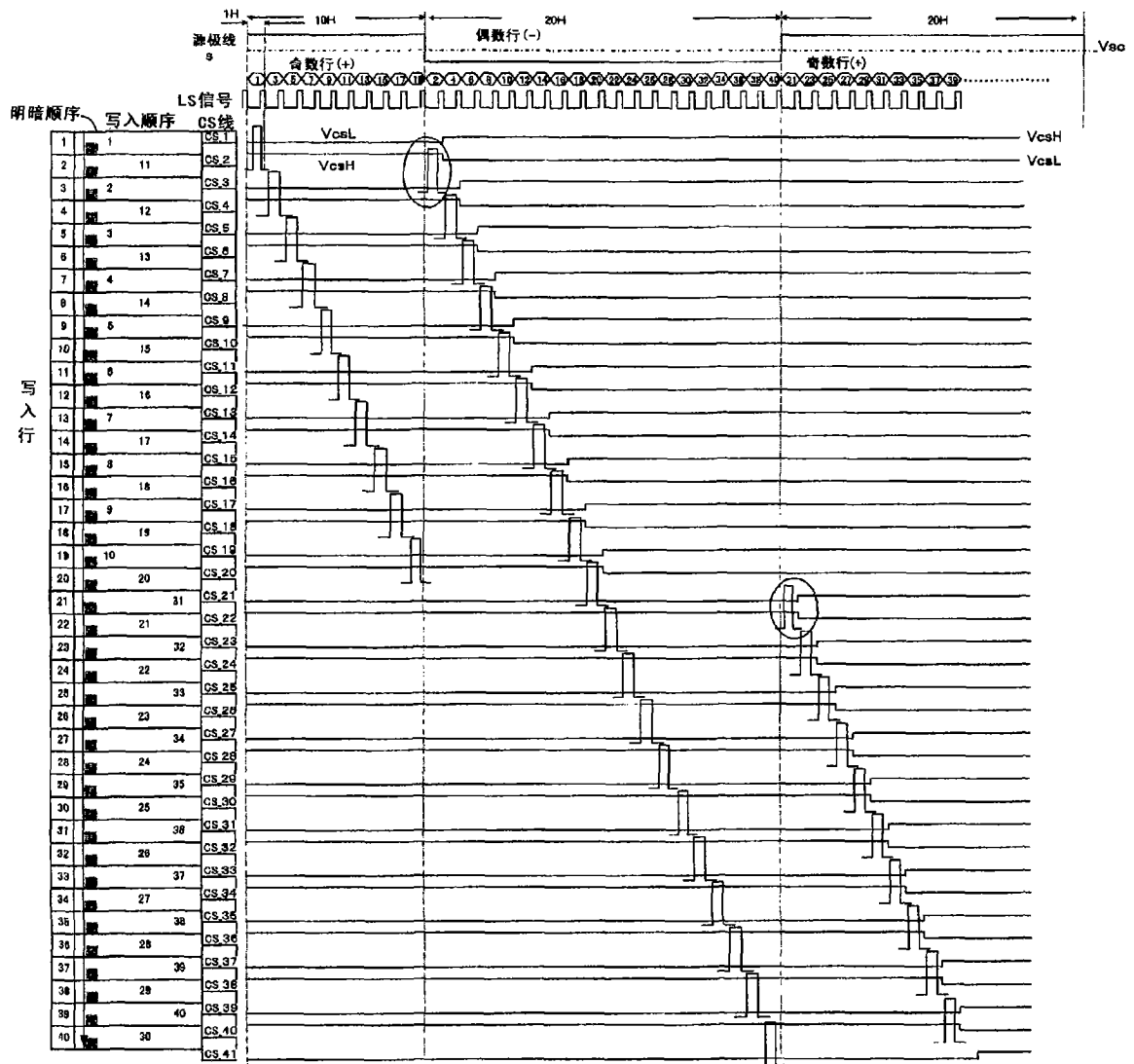


图 26

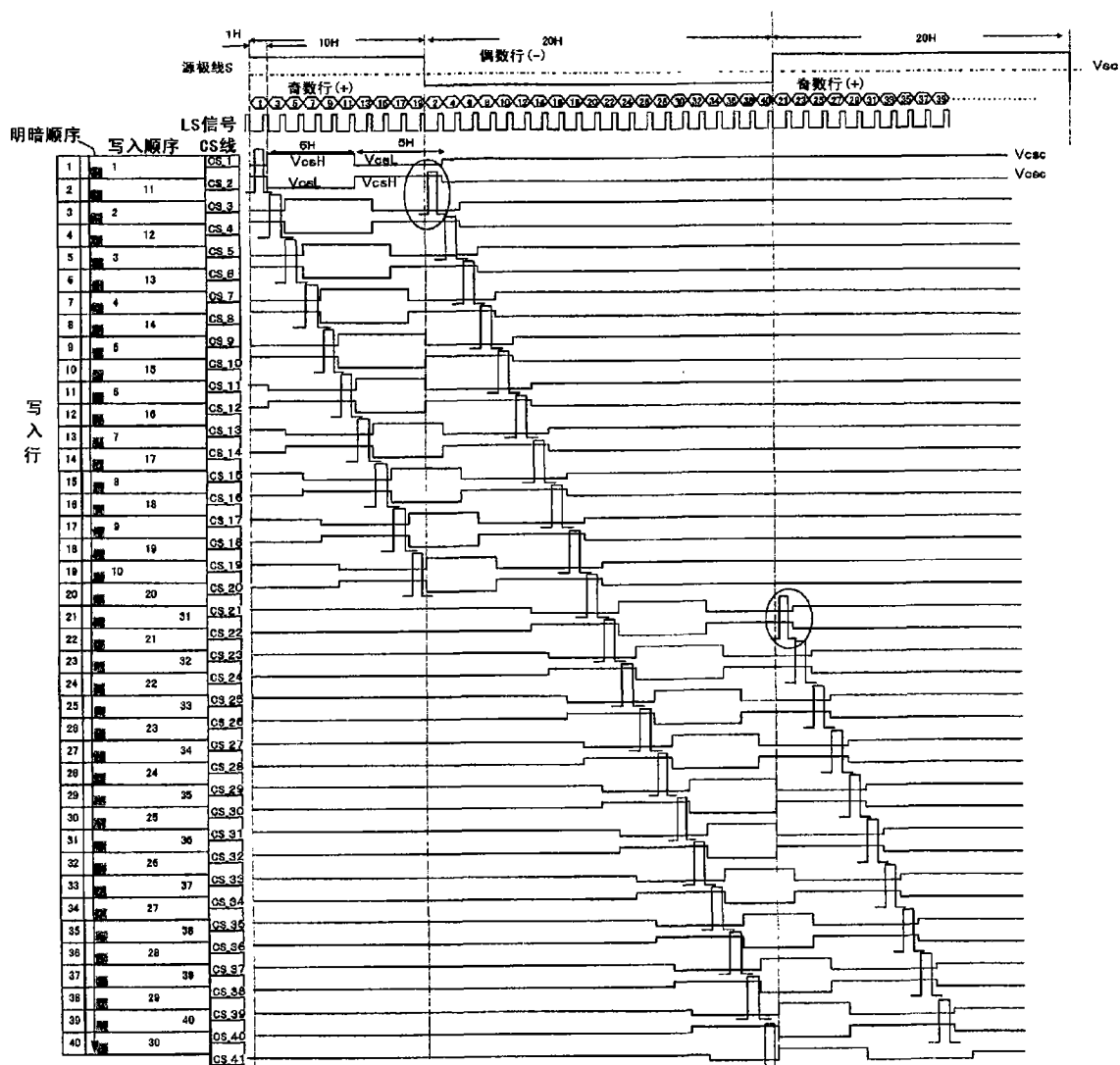


图 27

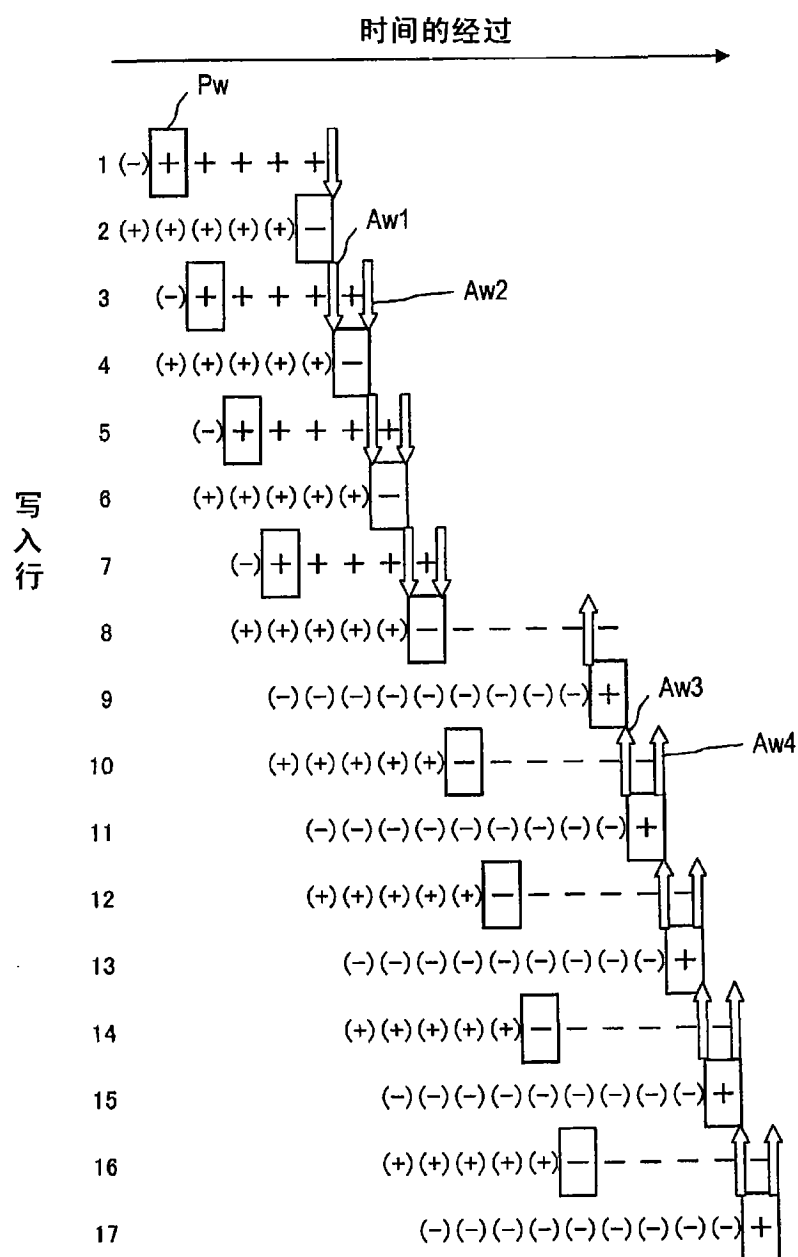


图 28

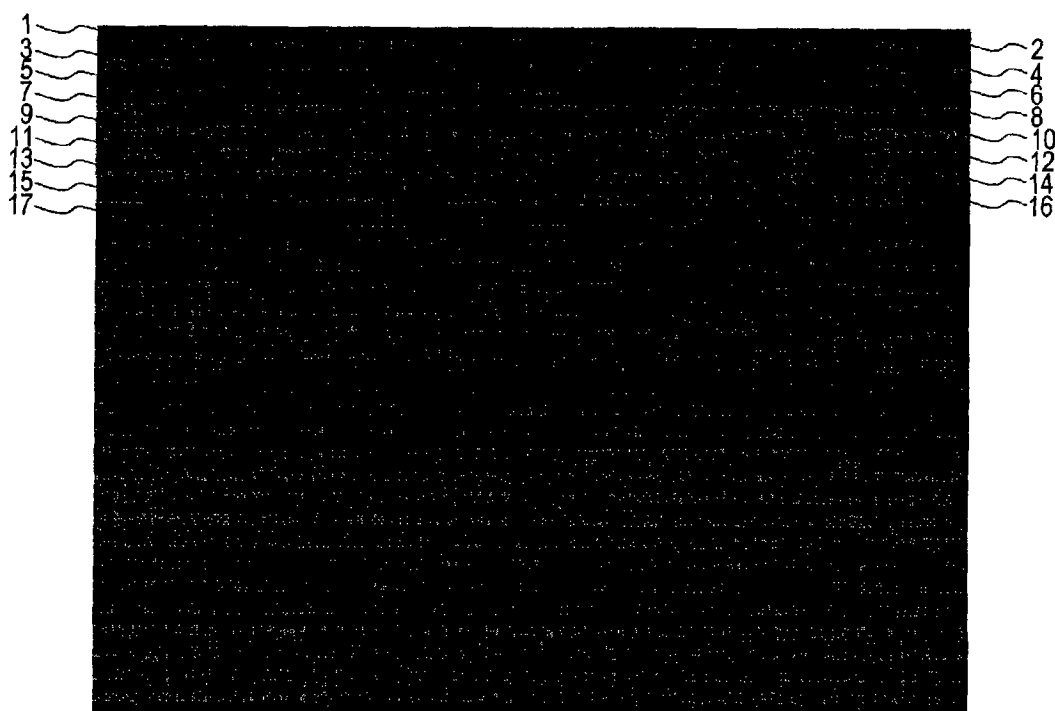


图 29

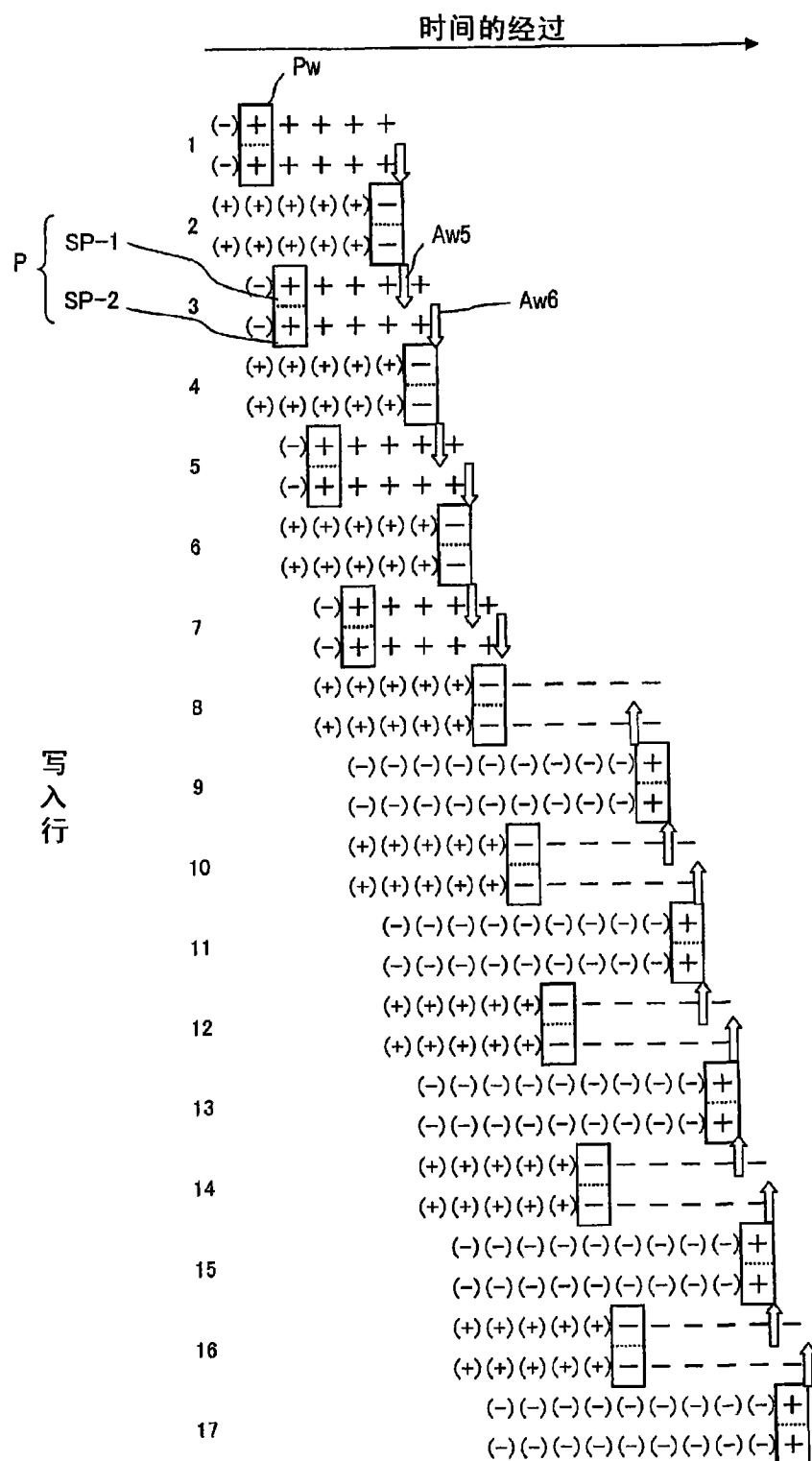


图 30

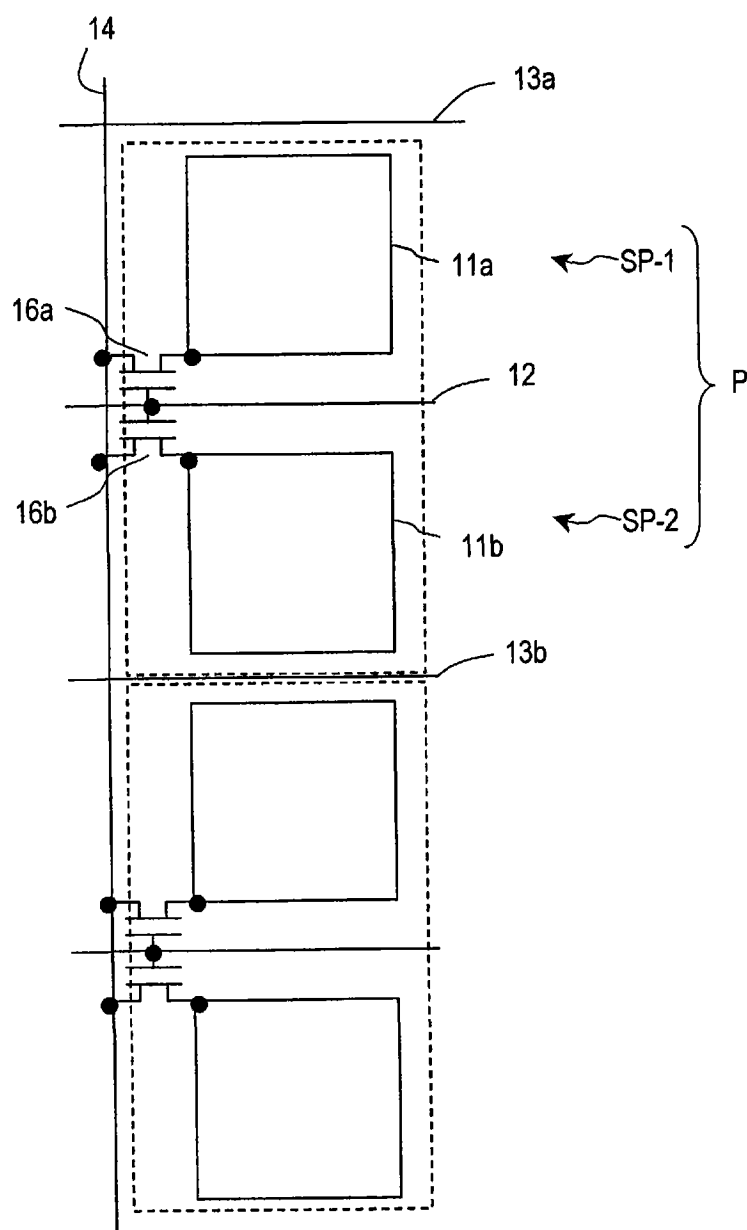


图 31

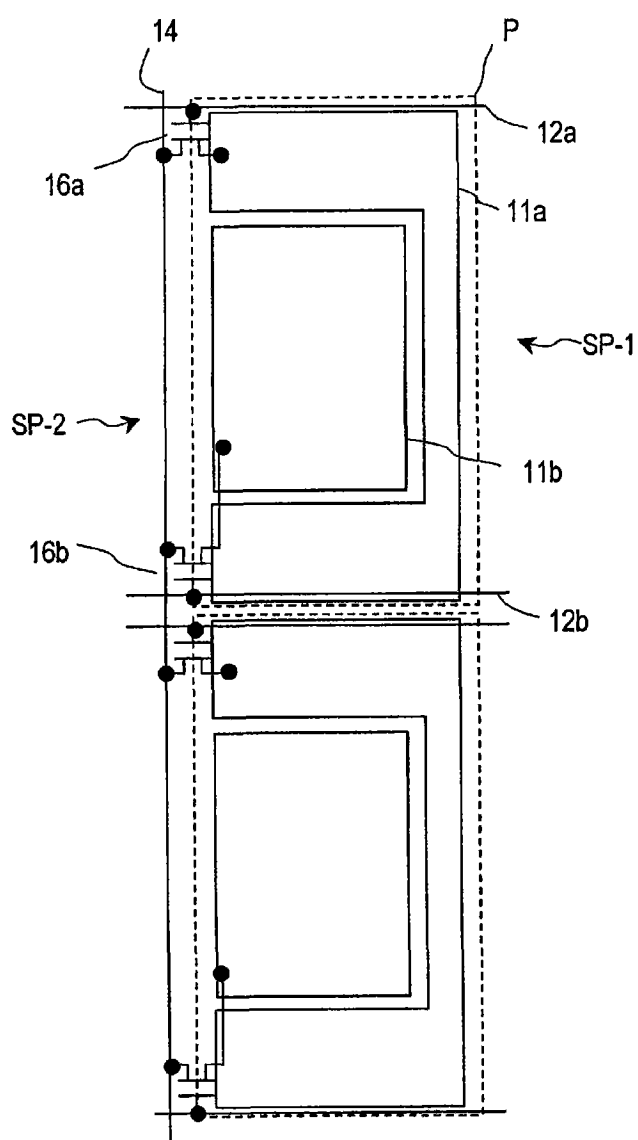


图 32

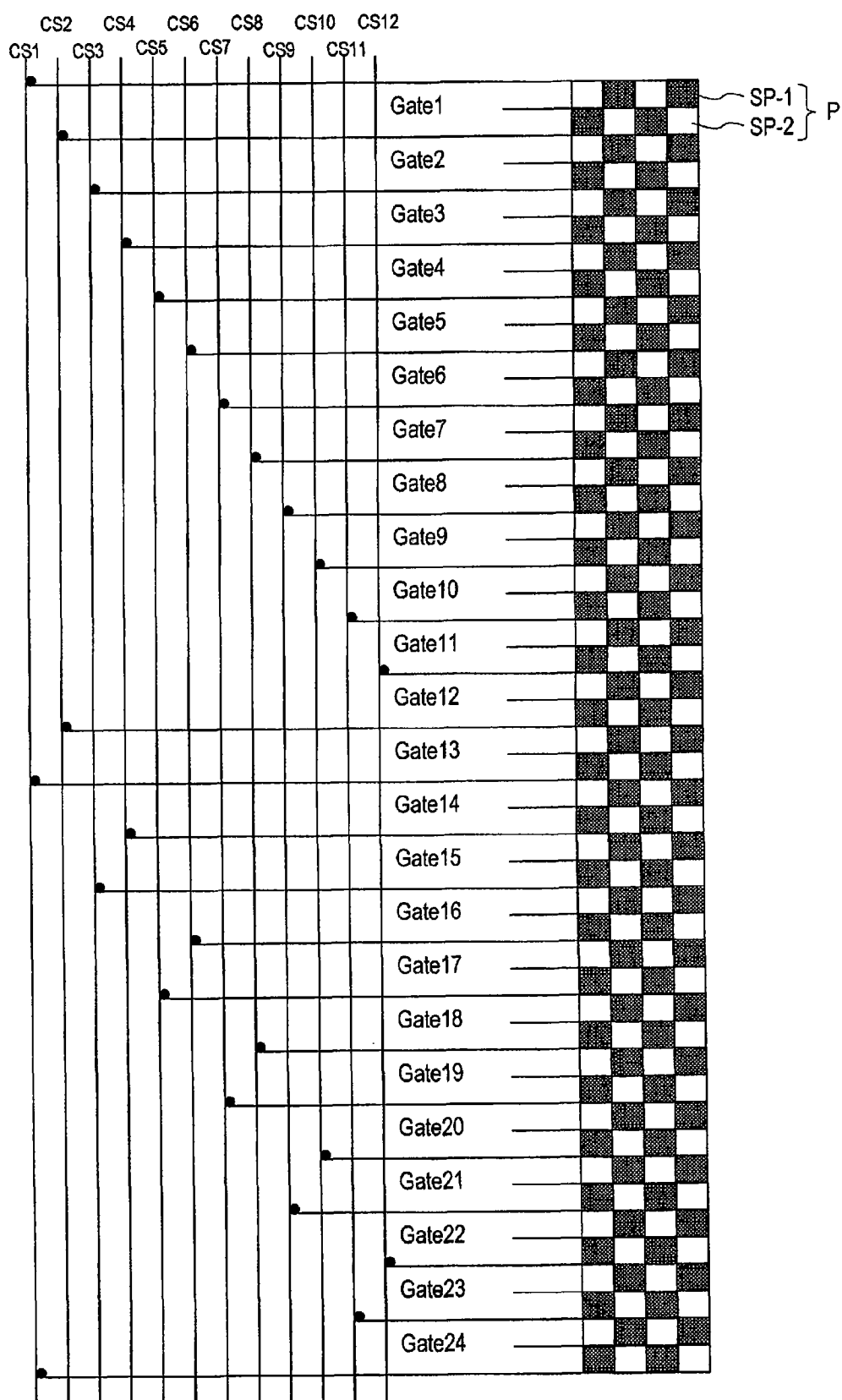


图 33

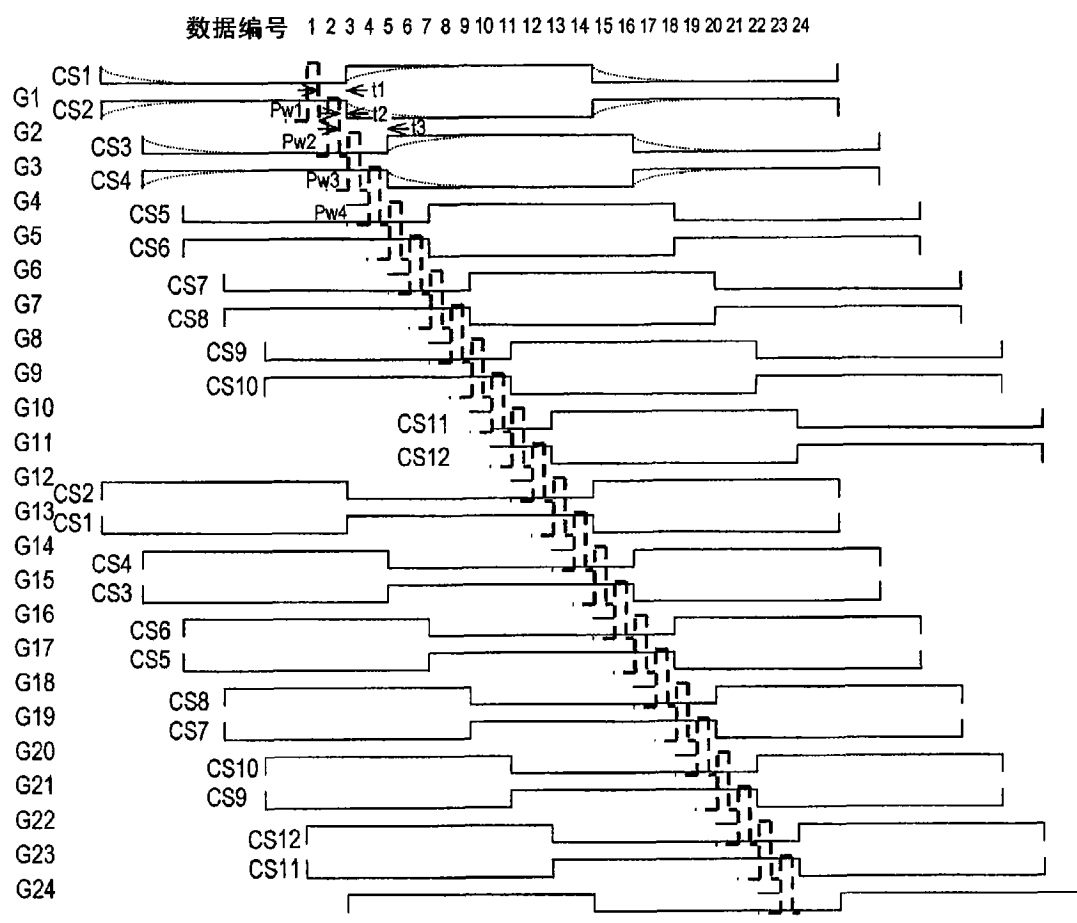


图 34

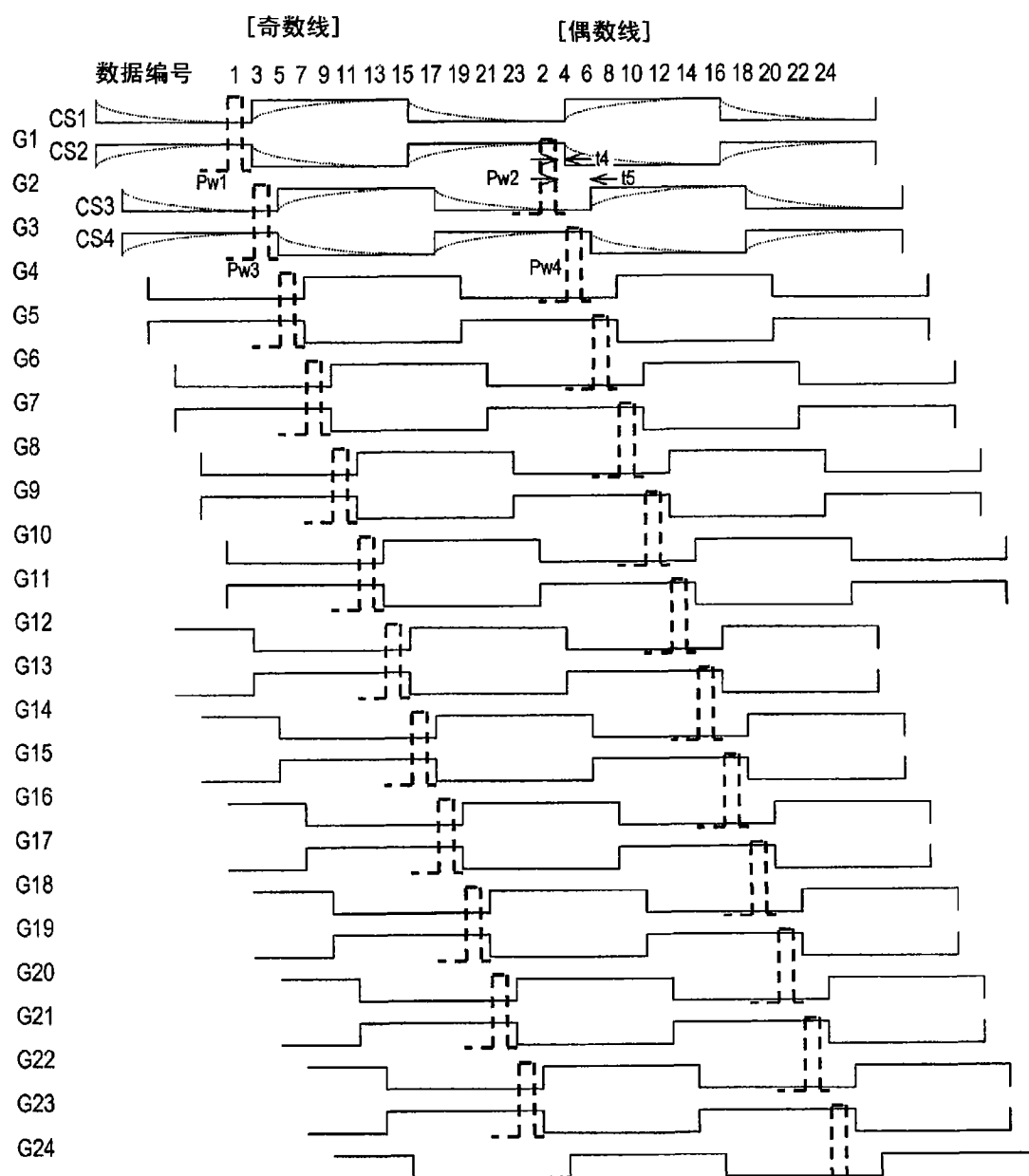


图 35

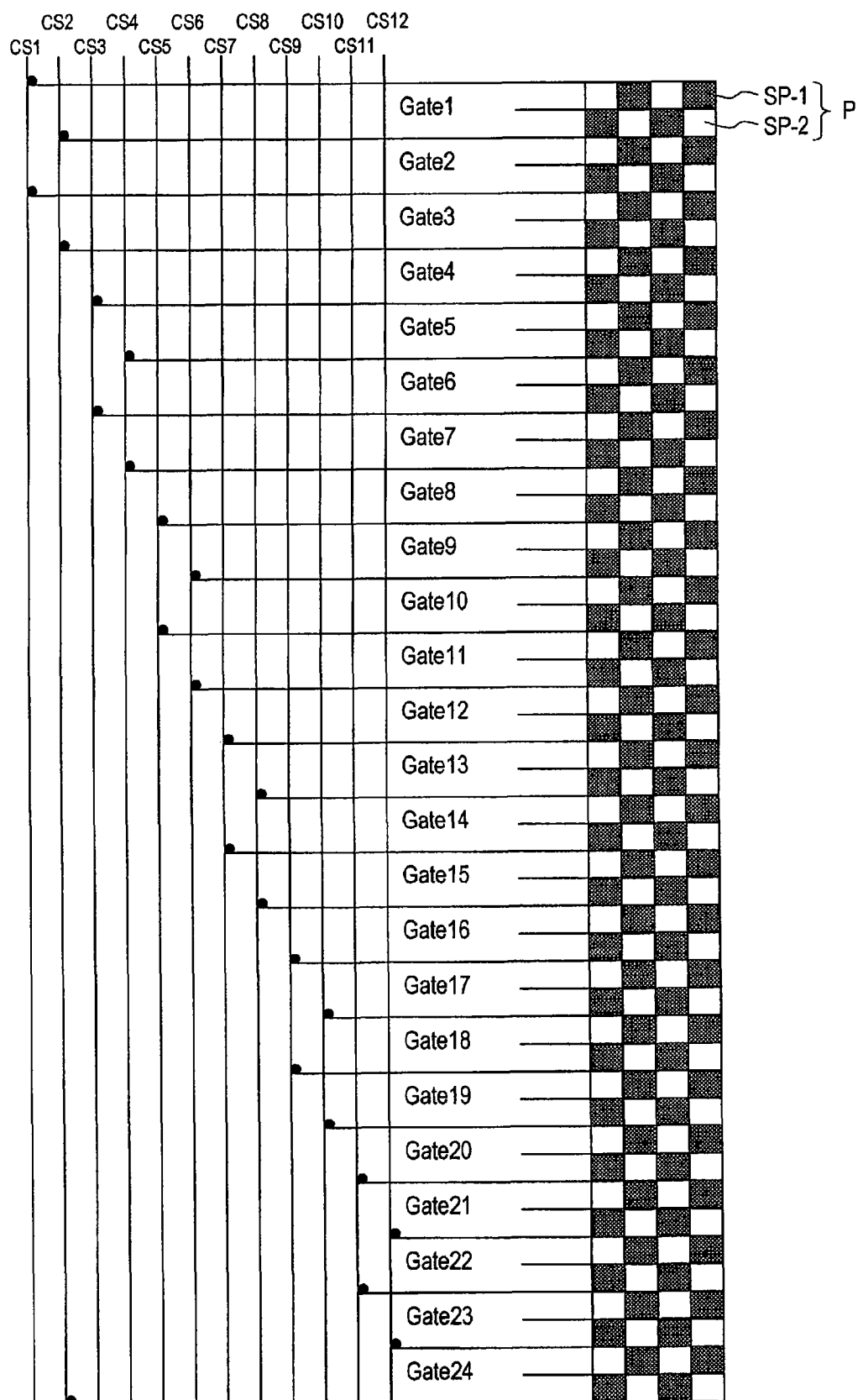


图 36

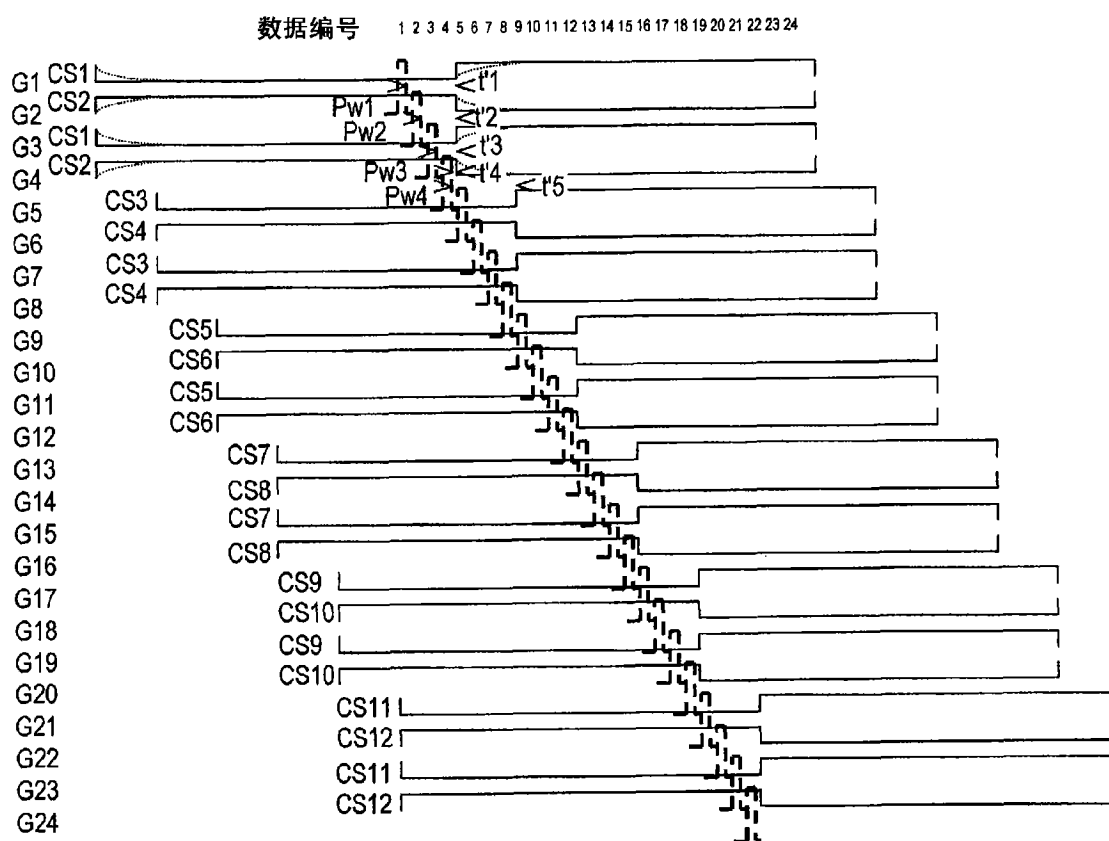


图 37

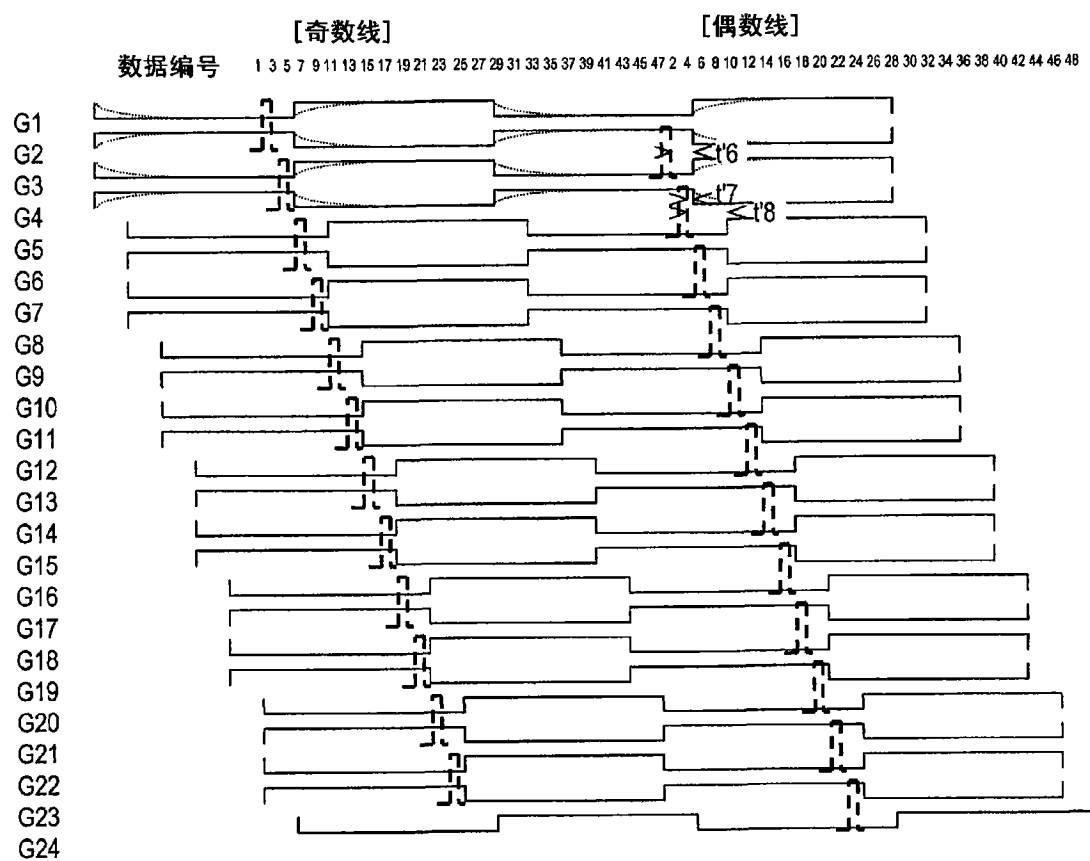


图 38

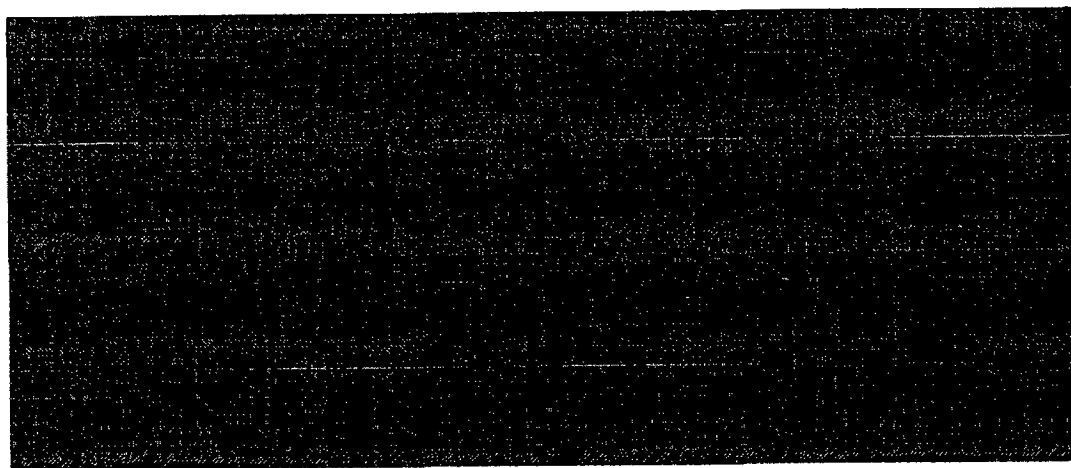


图 39

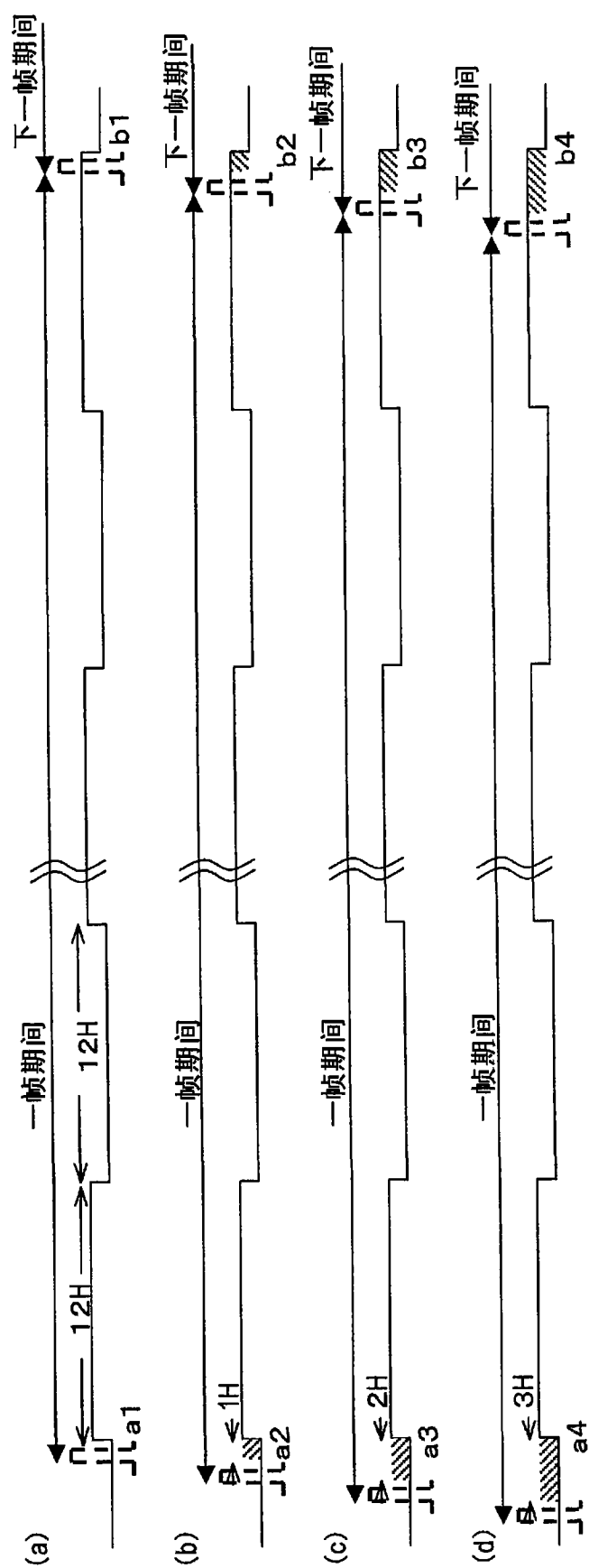


图 40

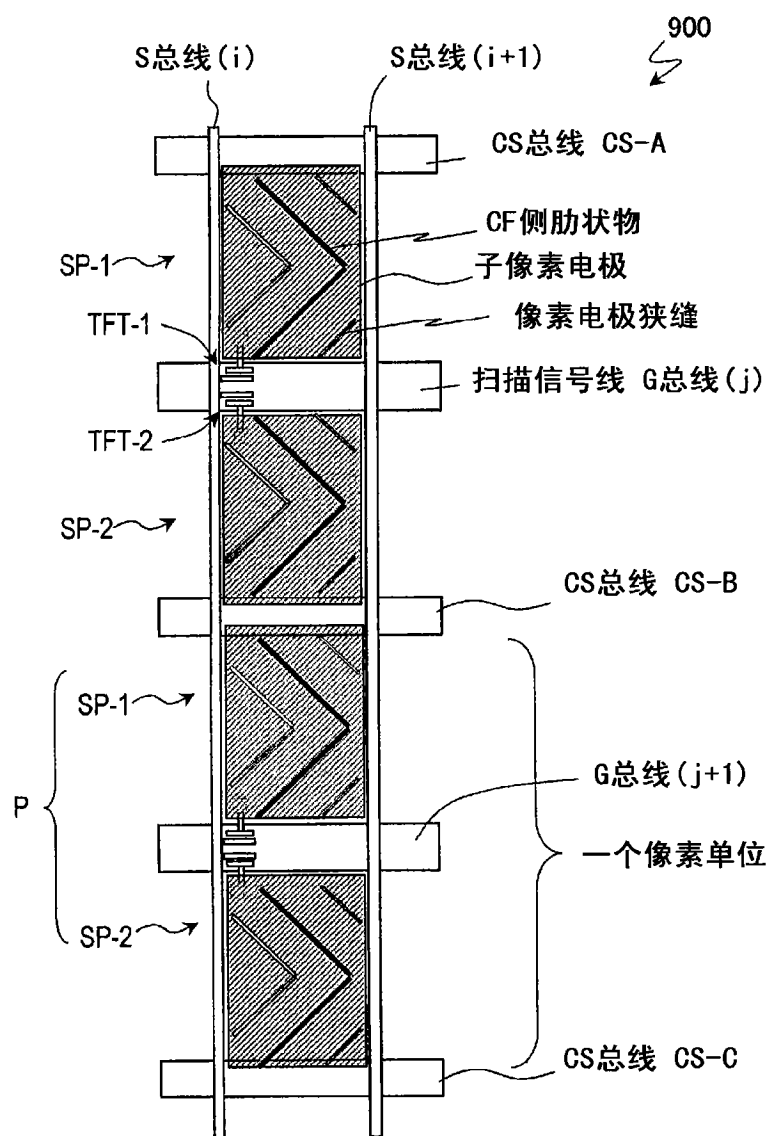


图 41

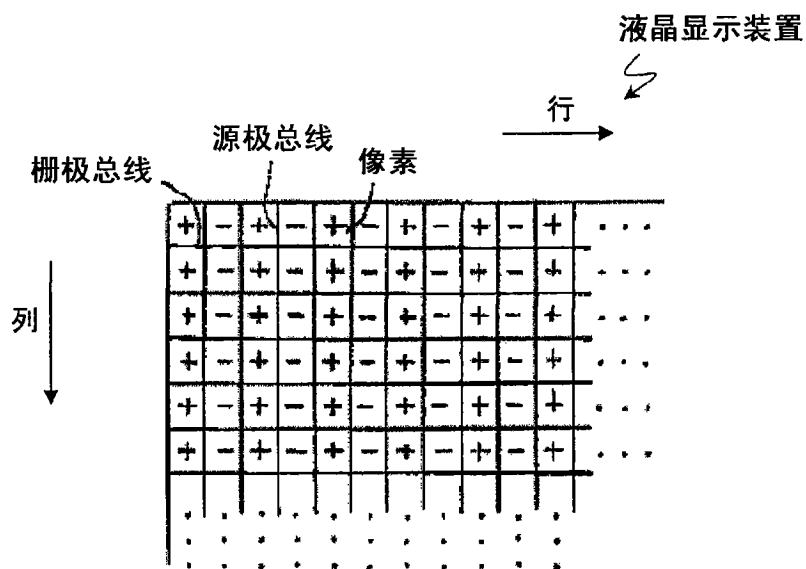


图 42

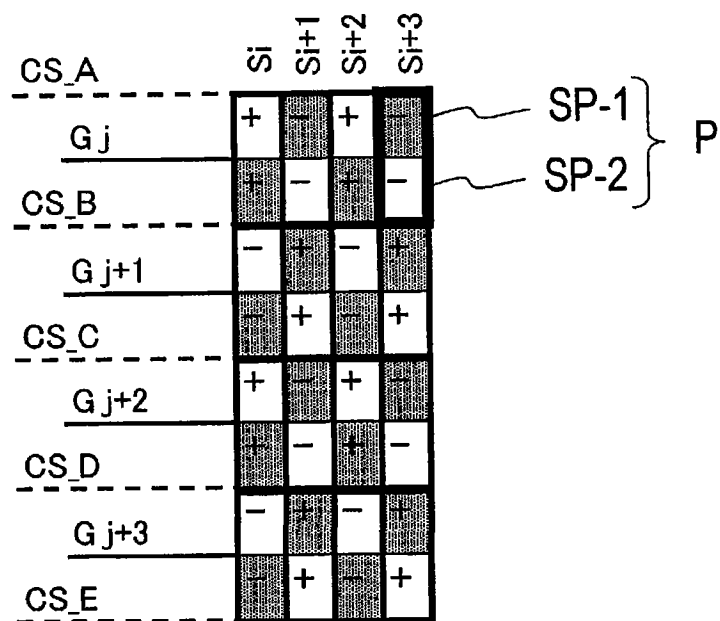


图 43

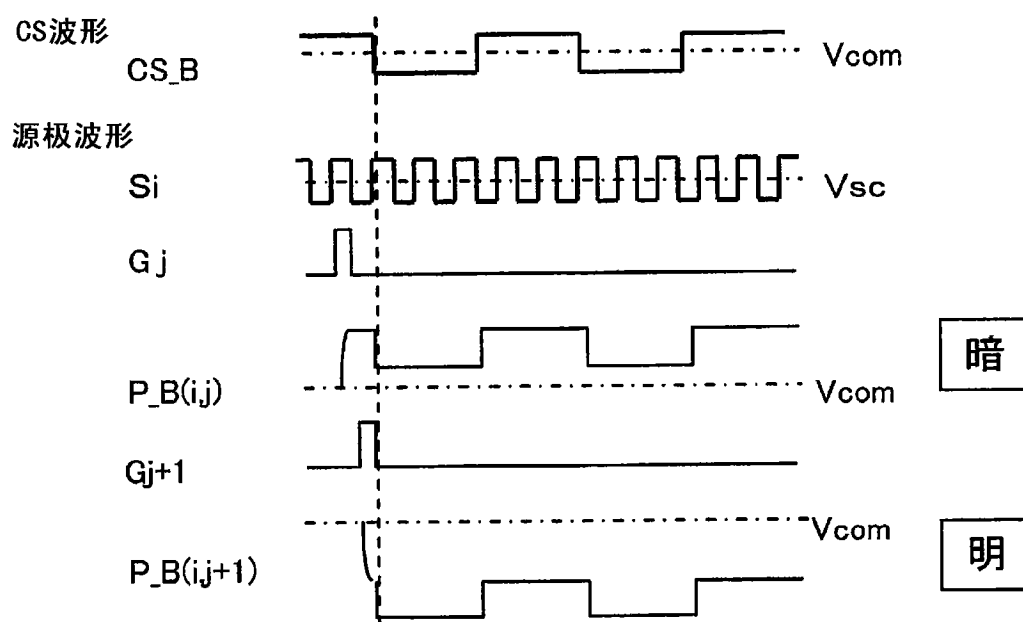


图 44

	(第N帧)				(第N+1帧)			
1	+	-	+	-	-	+	-	+
2	-	+	-	+	+	-	+	-
3	+	-	+	-	-	+	-	+
4	-	+	-	+	+	-	+	-
5	+	-	+	-	-	+	-	+
6	-	+	-	+	+	-	+	-
7	+	-	+	-	-	+	-	+
8	-	+	-	+	+	-	+	-
9	+	-	+	-	-	+	-	+
10	-	+	-	+	+	-	+	-
11	+	-	+	-	-	+	-	+
12	-	+	-	+	+	-	+	-

图 45A

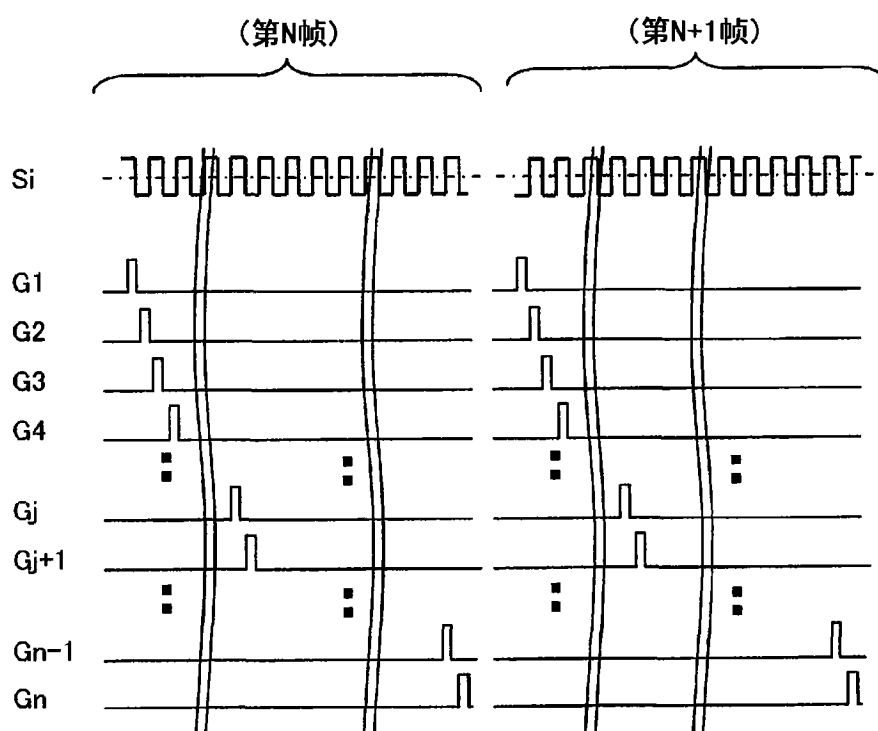


图 45B

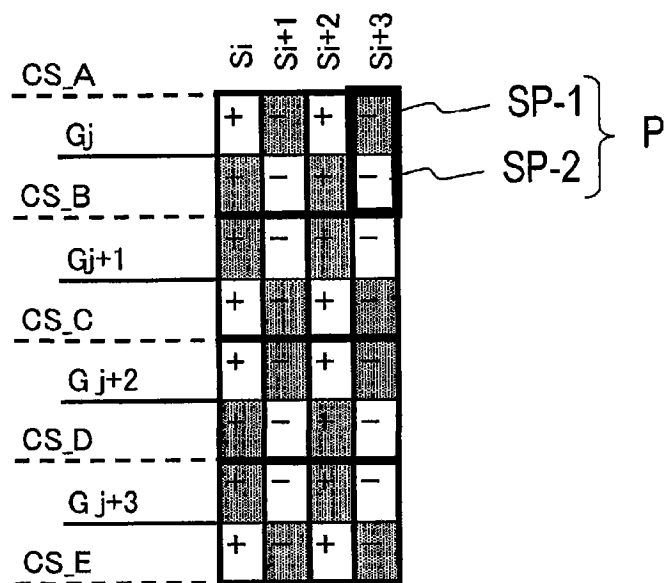


图 46

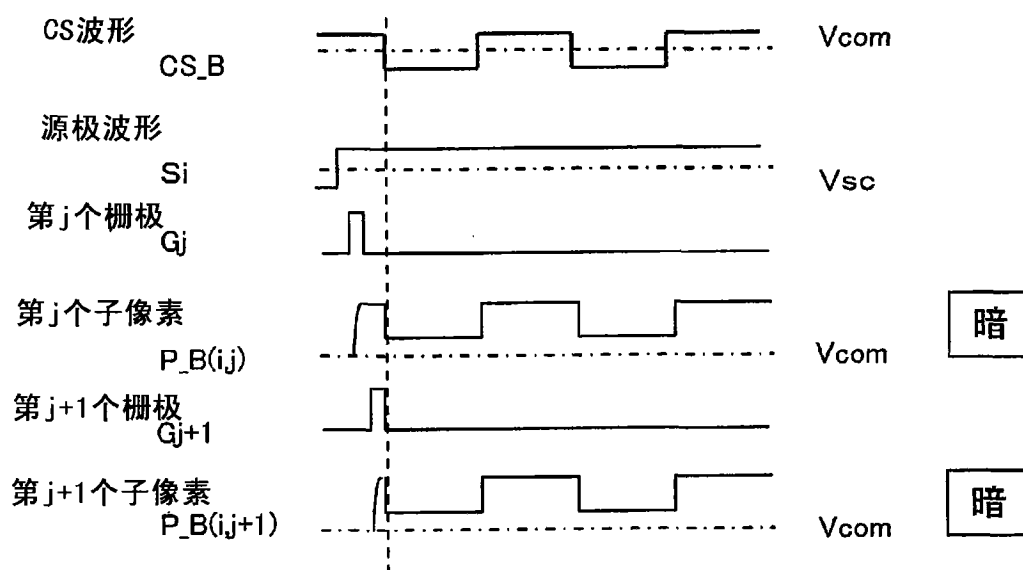


图 47

	(第N帧)				(第N+1帧)			
1	+	-	+	-	-	+	-	+
2	+	-	+	-	-	+	-	+
3	+	-	+	-	-	+	-	+
4	+	-	+	-	-	+	-	+
5	+	-	+	-	-	+	-	+
6	+	-	+	-	-	+	-	+
7	+	-	+	-	-	+	-	+
8	+	-	+	-	-	+	-	+
9	+	-	+	-	-	+	-	+
10	+	-	+	-	-	+	-	+
11	+	-	+	-	-	+	-	+
12	+	-	+	-	-	+	-	+

图 48A

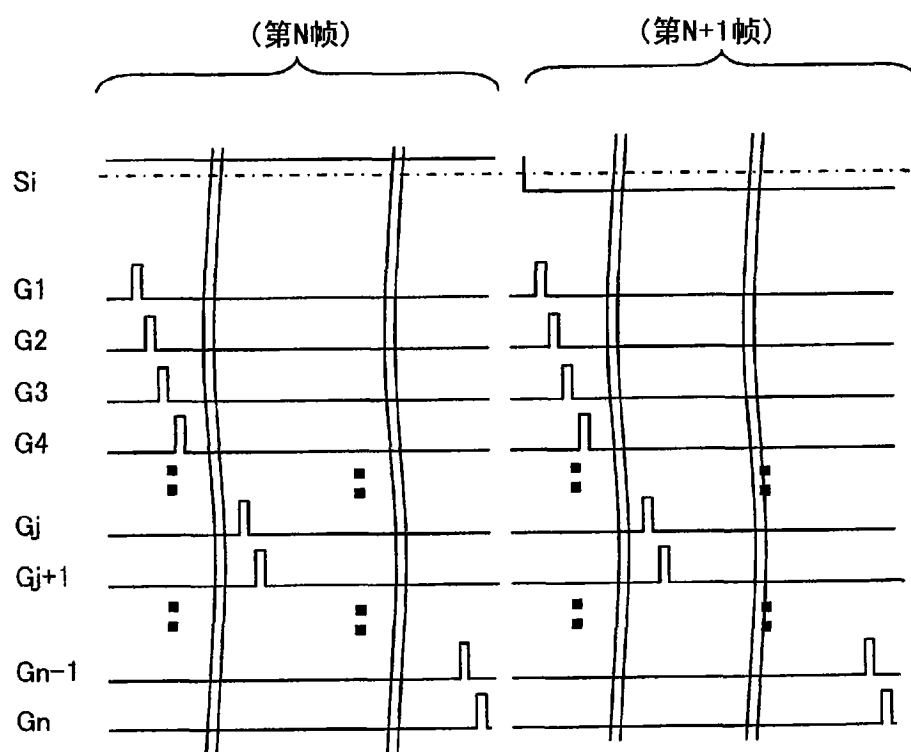


图 48B

专利名称(译)	液晶显示装置		
公开(公告)号	CN101669162B	公开(公告)日	2012-07-25
申请号	CN200880013460.0	申请日	2008-04-22
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	北山雅江 下敷领文一 入江健太郎 津幡俊英 山田直 中川英俊		
发明人	北山雅江 下敷领文一 入江健太郎 津幡俊英 山田直 中川英俊		
IPC分类号	G09G3/36 G09G3/20 G02F1/1337 G02F1/1343		
CPC分类号	G09G2300/0443 G09G3/3677 G02F1/1362 G02F1/133707 G09G3/3655 G09G3/3614 G09G2310/08 G02F2201/123 G09G2300/0447 G09G2310/0224 G09G2300/0876 G09G3/3666 G02F2201/122 G02F1/134336 G02F1/1368 G02F2001/134345 G09G3/2077 G09G3/3688 G09G2300/0413 G09G2300/0426 G09G2310/0286 G09G2310/06 G09G2320/0233 G11C19/00		
代理人(译)	胡烨		
优先权	2007262695 2007-10-05 JP 2007117606 2007-04-26 JP		
其他公开文献	CN101669162A		
外部链接	Espacenet SIPO		

摘要(译)

像素具有第一及第二子像素。与第一及第二子像素的辅助电容连接的CS总线相互电绝缘。CS电压具有在一帧内极性至少变化一次的波形。帧包括对连续的奇数行依次进行扫描的第一子帧(SF：sub-frame)、以及对第一-SF中跳过的偶数行依次进行扫描的第二SF。改变源极信号电压，以将其极性互不相同的连续两帧或子帧包括在内。CS电压具有以下两种作用彼此相反的波形：即，对于和第一子帧中所选择的第j根扫描线连接的像素的子像素有效电压的作用；以及对于和第二子帧中所选择的第j+1根栅极总线连接的像素的子像素有效电压的作用。从而，抑制将源极线反转驱动法和/或块反转驱动法应用于多像素技术时的显示质量的降低。

