



(12) 发明专利

(10) 授权公告号 CN 101233556 B

(45) 授权公告日 2012. 01. 25

(21) 申请号 200680027828. X

(22) 申请日 2006. 07. 04

(30) 优先权数据

222589/2005 2005. 08. 01 JP

(85) PCT申请进入国家阶段日

2008. 01. 29

(86) PCT申请的申请数据

PCT/JP2006/313313 2006. 07. 04

(87) PCT申请的公布数据

W02007/015347 JA 2007. 02. 08

(73) 专利权人 夏普株式会社

地址 日本大阪府

(72) 发明人 长岛伸悦

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 张鑫

(51) Int. Cl.

G09G 3/36 (2006. 01)

G09G 3/20 (2006. 01)

G02F 1/133 (2006. 01)

(56) 对比文件

JP 2003140624 A, 2003. 05. 16, 说明书第 17 段至第 22 段, 附图 3.

US 6670943 B1, 2003. 12. 30, 全文.

US 20040104881 A1, 2004. 06. 03, 说明书第 2 页第 31 段至第 47 段, 附图 4-5.

JP 2204718 A, 1990. 08. 14, 说明书第 3 页实施例.

CN 1313520 A, 2001. 09. 19, 全文.

审查员 王瑞

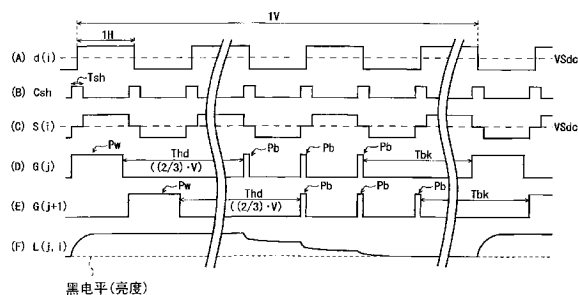
权利要求书 3 页 说明书 14 页 附图 7 页

(54) 发明名称

显示装置及其驱动电路与驱动方法

(57) 摘要

本发明目的在于在保持型显示装置中、能够抑制驱动电路的复杂化及工作频率的增大并且实现显示脉冲化。在每 1 个水平扫描期间内仅规定期间 Tsh 使相邻源极线短路而构成的点反转驱动方式的有源矩阵型液晶显示装置中, 栅极驱动器作为应该给予各扫描信号线的扫描信号 G(j) ($j = 1 \sim m$), 如下所述那样施加使图像形成部内的 TFT 导通的脉冲。在各帧期间内, 依次向源极线 GL1 ~ GLm 施加像素数据写入脉冲 Pw, 在从向各栅极线 GLj 施加像素数据写入脉冲 Pw 起经过 2/3 帧程度的期间 (Thd) 以后的上述规定期间 Tsh 内, 施加黑电压脉冲 Pb。本发明适用于有源矩阵型的液晶显示装置。



1. 一种显示装置,其特征在于,
是一种常黑模式的有源矩阵型的显示装置,
具有:

多个数据信号线;

与所述多个数据信号线交叉的多个扫描信号线;

是分别与所述多个数据信号线及所述多个扫描信号线的交叉点相对应而配置成矩阵形的多个像素形成部,当选择通过各自对应的交叉点的扫描信号线时、将通过对应的交叉点的数据信号线的电压作为像素值取入的多个像素形成部;

公共设置在所述多个像素形成部中的公共电极;

将表示应该显示的图像的多个数据信号分别施加在所述多个数据信号线上、而且在各帧期间内每规定周期就使所述多个数据信号的极性反转的数据信号线驱动电路;

设置在所述数据信号线驱动电路的内部或者外部、并且当所述多个数据信号的极性反转时仅在规定的黑信号插入期间将各数据信号线的电压设定为相当于黑显示的电压的黑信号插入电路;以及

扫描信号线驱动电路,该扫描信号线驱动电路向各扫描信号线施加扫描信号,使得每个所述多个扫描信号线在各帧期间中,至少 1 次在所述黑信号插入期间以外的期间即有效扫描期间成为选择状态,当在该有效扫描期间成为选择状态的扫描信号线从该选择状态变化为非选择状态的时间点开始经过规定的像素值保持期间之后、且在下一帧期间的有效扫描期间中成为选择状态之前,至少 1 次在所述黑信号插入期间中成为选择状态,

所述数据信号线驱动电路生成所述多个数据信号,从而使分别应该施加在相互相邻的数据信号线上的数据信号的极性互不相同,

所述黑信号插入电路在所述黑信号插入期间,使各数据信号线和与其相邻的数据信号线短路,从而将各数据信号线的电压设定为相当于黑显示的电压。

2. 一种显示装置,其特征在于,
是一种常黑模式的有源矩阵型的显示装置,
具有:

多个数据信号线;

与所述多个数据信号线交叉的多个扫描信号线;

是分别与所述多个数据信号线及所述多个扫描信号线的交叉点相对应而配置成矩阵形的多个像素形成部,当选择通过各自对应的交叉点的扫描信号线时、将通过对应的交叉点的数据信号线的电压作为像素值取入的多个像素形成部;

公共设置在所述多个像素形成部中的公共电极;

将表示应该显示的图像的多个数据信号分别施加在所述多个数据信号线上、而且在各帧期间内每规定周期就使所述多个数据信号的极性反转的数据信号线驱动电路;

设置在所述数据信号线驱动电路的内部或者外部、并且当所述多个数据信号的极性反转时仅在规定的黑信号插入期间将各数据信号线的电压设定为相当于黑显示的电压的黑信号插入电路;以及

扫描信号线驱动电路,该扫描信号线驱动电路向各扫描信号线施加扫描信号,使得每个所述多个扫描信号线在各帧期间中,至少 1 次在所述黑信号插入期间以外的期间即有效

扫描期间成为选择状态,当在该有效扫描期间成为选择状态的扫描信号线从该选择状态变化为非选择状态的时间点开始经过规定的像素值保持期间之后、且在下一帧期间的有效扫描期间中成为选择状态之前,至少 1 次在所述黑信号插入期间中成为选择状态,

所述黑信号插入电路在所述黑信号插入期间内使各数据信号线与所述公共电极短路,从而将各数据信号线的电压设定为相当于黑显示的电压。

3. 如权利要求 1 或 2 所述的显示装置,其特征在于,

所述扫描信号线驱动电路使得在所述有效扫描期间被设为选择状态的扫描信号线从该选择状态变化为非选择状态的时间点开始经过规定的像素值保持期间之后、且在下一帧期间的有效扫描期间中成为选择状态之前,多次在所述黑信号插入期间中设为选择状态。

4. 如权利要求 1 或 2 所述的显示装置,其特征在于,

还包括生成应该给予所述扫描信号线驱动电路的信号 of 的显示控制电路,

所述扫描信号线驱动电路由多个部分电路组成,

各部分电路包括:

具有输入端及输出端、依次将给予该输入端的脉冲向着输出端传送的移位寄存器;

应该提供给所述移位寄存器的时钟信号所用的时钟用输入端子;

应该从该部分电路输出的用于控制扫描信号的输出的输出控制信号用的输出控制用输入端子;以及

根据所述移位寄存器的各级的输出信号、给予所述时钟用输入端子的时钟信号、和给予所述输出控制用输入端子的输出控制信号来生成与应该从该部分电路输出的与扫描信号对应的脉冲信号的组合逻辑电路,

所述多个部分电路通过连接不同部分电路中的移位寄存器的输入端与移位寄存器的输出端来进行级联连接,

所述显示控制电路,

向所述多个部分电路的时钟用输入端子公共地提供规定时钟信号,

分别向所述多个部分电路的输出控制用输入端子提供各个输出控制信号。

5. 如权利要求 1 或 2 所述显示装置,其特征在于,

还包括生成应该给予所述扫描信号线驱动电路的信号 of 的显示控制电路,

所述扫描信号线驱动电路由多个部分电路组成,

各部分电路包括:

具有输入端及输出端、依次将给予该输入端的脉冲向着输出端传送的移位寄存器;

应该提供给所述移位寄存器的时钟信号所用的时钟用输入端子;

应该从该部分电路输出的用于控制扫描信号的输出的输出控制信号用的第 1 及第 2 输出控制用输入端子;

在给予所述第 1 及第 2 输出控制用输入端子的 2 个输出控制信号之中、选择某一个的切换开关;以及

根据所述移位寄存器的各级的输出信号、给予所述时钟用输入端子的时钟信号、和利用所述切换开关选择的输出控制信号来生成与应该从该部分电路输出的与扫描信号对应的脉冲信号的组合逻辑电路,

所述多个部分电路通过连接不同部分电路中的移位寄存器的输入端与移位寄存器的

输出端来进行级联连接，

所述显示控制电路，

向所述多个部分电路的时钟用输入端子公共地提供规定时钟信号，

向所述多个部分电路的第 1 输出控制用输入端子公共地提供规定第 1 输出控制信号，
同时向所述多个部分电路的第 2 输出控制用输入端子公共地提供规定第 2 输出控制信号。

6. 如权利要求 1 或 2 所述的显示装置，其特征在于，

所述像素值保持期间是相当于 1 帧期间的 50%～80% 的期间。

7. 如权利要求 3 所述的显示装置，其特征在于，

所述像素值保持期间是相当于 1 帧期间的 50%～80% 的期间。

8. 如权利要求 4 所述的显示装置，其特征在于，

所述像素值保持期间是相当于 1 帧期间的 50%～80% 的期间。

9. 如权利要求 5 所述的显示装置，其特征在于，

所述像素值保持期间是相当于 1 帧期间的 50%～80% 的期间。

10. 一种驱动方法，是常黑模式的有源矩阵型显示装置的驱动方法，

所述有源矩阵型显示装置具有：多个数据信号线；与所述多个数据信号线交叉的多个扫描信号线；以及分别对应于所述多个数据信号线与所述多个扫描信号线的交叉点而配置成矩阵形的多个像素形成部，各像素形成部当选择通过对应的交叉点的扫描信号线时，将通过对应的交叉点的数据信号线的电压作为像素值取入，

其特征在于，具有：

将表示应该显示的图像的多个数据信号分别施加到所述多个数据信号线上、而且在各帧期间内每规定周期使所述多个数据信号的极性反转的数据信号线驱动步骤；

当所述多个数据信号的极性反转时、仅在规定的黑信号插入期间将各数据信号线的电压设定为相当于黑显示的电压的黑信号插入步骤；以及

扫描信号线驱动步骤，该扫描信号线驱动步骤向各扫描信号线施加扫描信号，使得每个所述多个扫描信号线在各帧期间中，至少 1 次在所述黑信号插入期间以外的期间即有效扫描期间成为选择状态，当在该有效扫描期间成为选择状态的扫描信号线从该选择状态变化为非选择状态的时间点开始经过规定的像素值保持期间之后、且在下一帧期间的有效扫描期间中成为选择状态之前，至少 1 次在所述黑信号扫描期间中成为选择状态，

在所述数据信号线驱动步骤中，生成所述多个数据信号，使得分别应该向互相相邻的数据信号线施加的数据信号的极性互不相同，

在所述黑信号插入步骤中，在所述黑信号插入期间内，使各数据信号线和与其相邻的数据信号线短路，从而将各数据信号线的电压设定为相当于黑显示的电压。

显示装置及其驱动电路与驱动方法

技术领域

[0001] 本发明涉及一种像采用薄膜晶体管等开关元件的液晶显示装置等那样的保持型显示装置及其驱动电路与驱动方法。

背景技术

[0002] 在像 CRT (Cathode Ray Tube : 阴极射线管) 那样的脉冲型的显示装置中, 如果着眼于每一个像素, 则显示图像的点亮期间与不显示图像的熄灭期间相互交替反复。例如即使在进行动态图像的显示时, 因为在进行 1 个画面的图像重写时插入熄灭期间, 所以在人类的视觉中不会产生移动的物体的余像。因此, 能够明确地识别背景与物体, 能够正常观看动态图像, 而没有感到不协调。

[0003] 与此不同的是, 在像使用了 TFT (Thin Film Transistor : 薄膜晶体管) 的液晶显示装置那样的保持型的显示装置中, 每个像素的亮度根据保持在各像素电容中的电压来决定, 像素电容中的保持电压如果一旦重写, 则要维持 1 帧期间。这样在保持型的显示装置中, 作为像素数据在像素电容中所应该保持的电压, 如果一旦重写, 则要保持到下一次重写为止, 结果各帧图像在时间上接近前一帧图像。通过这样, 当显示动态图像时, 人类的视觉中会产生移动物体的余像。例如, 如图 9 所示, 就像显示移动物体的图像 OI 出现拖尾那样, 产生了余像 AI (下面, 将该余像称为 [拖尾余像])。

[0004] 在像有源矩阵型的液晶显示装置等那样的保持型的显示装置中, 因为在动态图像显示时产生这样的拖尾余像, 所以在主要进行动态图像显示的电视机等的显示器中, 过去一般采用脉冲型的显示装置。但是, 近些年, 对于电视机等的显示器迫切要求轻量化及薄型化, 对于那样的显示器迅速推广采用容易轻量化及薄型化的液晶显示装置那样的保持型显示装置。

[0005] 专利文献 1 : 日本的特开平 9-212137 号公报

[0006] 专利文献 2 : 日本的特开平 9-243998 号公报

[0007] 专利文献 3 : 日本的特开平 11-30975 号公报

[0008] 专利文献 4 : 日本的特开 2003-66918 号公报

[0009] 在像有源矩阵型的液晶显示装置等那样的保持型的显示装置中, 作为改善上述拖尾余像的方法, 我们知道一种利用在 1 帧期间中插入进行黑显示的期间 (下面称为 [黑插入]) 等、将液晶显示装置中的显示脉冲化的方法 (例如, 日本的特开 2003-66918 号公报 (专利文献 4))。

[0010] 但是, 在作为保持型显示装置的有源矩阵型液晶显示装置中, 如果想要利用过去的方法来实现脉冲化, 则由于黑插入而使驱动电路等复杂化, 同时驱动电路的工作频率也增大, 为了像素电容充电而能够确保的时间也变短。

[0011] 因此, 本发明的目的在于提供一种抑制驱动电路等的复杂化及工作频率增大、同时能够使显示脉冲化的有源矩阵型的液晶显示装置等的保持型显示装置以及为此的驱动方法。

发明内容

[0012] 本发明的第 1 形态是一种有源矩阵型的显示装置,其特征在于,

[0013] 具有:

[0014] 多个数据信号线;

[0015] 与上述多个数据信号线交叉的多个扫描信号线;

[0016] 是分别与上述多个数据信号线及上述多个扫描信号线的交叉点相对应而配置成矩阵形的多个像素形成部,当选择通过各自对应的交叉点的扫描信号线时、将通过对应的交叉点的数据信号线的电压作为像素值取入的多个像素形成部;

[0017] 公共设置在上述多个像素形成部中的公共电极;

[0018] 将表示应该显示的图像的多个数据信号分别施加在上述多个数据信号线上、而且在各帧期间内每经过规定周期就使上述多个数据信号的极性反转的数据信号线驱动电路;

[0019] 设置在上述数据信号线驱动电路的内部或者外部、并且当上述多个数据信号的极性反转时仅在规定的黑信号插入期间将各数据信号线的电压设定为相当于黑显示的电压的黑信号插入电路;以及

[0020] 扫描信号线驱动电路,该扫描信号线驱动电路向各扫描信号线施加扫描信号,使得每个上述多个扫描信号线在各帧期间中,至少 1 次在上述黑信号插入期间以外的期间即有效扫描期间成为选择状态,当在该有效扫描期间成为选择状态的扫描信号线从该选择状态变化为非选择状态的时间点开始经过规定的像素值保持期间之后、且在下一帧期间的有效扫描期间中成为选择状态之前,至少 1 次在上述黑信号插入期间中成为选择状态。

[0021] 本发明的第 2 形态,是在本发明的第 1 形态中,其特征在于,

[0022] 上述扫描信号线驱动电路,在从该选择状态变化为非选择状态的时间点开始经过规定的像素值保持期间之后、且在下一帧期间的有效扫描期间中成为选择状态之前,在上述黑信号插入期间中多次将在上述有效扫描期间成为选择状态的扫描信号线设定为选择状态。

[0023] 本发明的第 3 形态,是在本发明的第 1 形态中,其特征在于,

[0024] 上述数据信号线驱动电路生成上述多个数据信号,从而使分别应该施加在相互相邻的数据信号线上的数据信号的极性互不相同,

[0025] 上述黑信号插入电路在上述黑信号插入期间,使各数据信号线和与其相邻的数据信号线短路。

[0026] 本发明的第 4 形态,是在本发明的第 1 形态中,其特征在于,

[0027] 上述黑信号插入电路在上述黑信号插入期间内使各数据信号线与上述公共电极短路。

[0028] 本发明的第 5 形态,是在本发明的第 1 形态中,其特征在于,

[0029] 还具有:生成应该给予上述扫描信号线驱动电路的信号的显示控制电路,

[0030] 上述扫描信号线驱动电路由多个部分电路组成,

[0031] 各部分电路包括:

[0032] 具有输入端及输出端、依次将给予该输入端的脉冲向着输出端传送的移位寄存

器；

[0033] 应该提供给上述移位寄存器的时钟信号所用的时钟用输入端子；

[0034] 应该从该部分电路输出的用于控制扫描信号的输出的输出控制信号用的输出控制用输入端子；以及

[0035] 根据上述移位寄存器的各级的输出信号、给予上述时钟用输入端子的时钟信号、和给予上述输出控制用输入端子的输出控制信号来生成与应该从该部分电路输出的与扫描信号对应的脉冲信号的组合逻辑电路，

[0036] 上述多个部分电路通过连接不同部分电路中的移位寄存器的输入端与移位寄存器的输出端来进行级联连接，

[0037] 上述显示控制电路，

[0038] 向上述多个部分电路的时钟用输入端子提供公共的规定时钟信号，

[0039] 分别向上述多个部分电路的输出控制用输入端子提供各个输出控制信号。

[0040] 本发明的第 6 形态，是在本发明的第 1 形态中，其特征在于，

[0041] 还具有：生成应该给予上述扫描信号线驱动电路的信号的显示控制电路，

[0042] 上述扫描信号线驱动电路由多个部分电路组成，

[0043] 各部分电路包括：

[0044] 具有输入端及输出端、依次将给予该输入端的脉冲向着输出端传送的移位寄存器；

[0045] 应该提供给上述移位寄存器的时钟信号所用的时钟用输入端子；

[0046] 应该从该部分电路输出的用于控制扫描信号的输出的输出控制信号用的第 1 及第 2 输出控制用输入端子；

[0047] 在给予上述第 1 及第 2 输出控制用输入端子的 2 个输出控制信号之中、选择某一个的切换开关；以及

[0048] 根据上述移位寄存器的各级的输出信号、给予上述时钟用输入端子的时钟信号、和利用上述切换开关选择的输出控制信号来生成与应该从该部分电路输出的与扫描信号对应的脉冲信号的组合逻辑电路，

[0049] 上述多个部分电路通过连接不同部分电路中的移位寄存器的输入端与移位寄存器的输出端来进行级联连接，

[0050] 上述显示控制电路，

[0051] 向上述多个部分电路的时钟用输入端子提供公共的规定时钟信号，

[0052] 向上述多个部分电路的第 1 输出控制用输入端子提供公共的规定第 1 输出控制信号，同时向上述多个部分电路的第 2 输出控制用输入端子提供公共的规定第 2 输出控制信号。

[0053] 本发明的第 7 形态，是在本发明的第 1 形态中，其特征在于，

[0054] 上述像素值保持期间是相当于 1 帧期间的 50%～80% 的期间。

[0055] 本发明的第 8 形态是一种扫描信号线驱动电路，其特征在于，有源矩阵型显示装置具有：用于传递表示应该显示的图像的多个数据信号的多个数据信号线；与上述多个数据信号线交叉的多个扫描信号线；以及分别对应于上述多个数据信号线与上述多个扫描信号线的交叉点而配置成矩阵形的多个像素形成部，各像素形成部当选择通过对应的交叉点

的扫描信号线时,将通过对应的交叉点的数据信号线的电压作为像素值取入,是上述有源矩阵型显示装置的扫描信号线驱动电路,

[0056] 向各扫描信号线施加扫描信号,使得每个上述多个扫描信号线在各帧期间中,至少 1 次在与上述图像的 1 行相对应的水平扫描期间成为选择状态,当在该水平扫描期间成为选择状态的扫描信号线从该水平扫描期间开始经过规定的像素值保持期间之后、且在下一帧期间的该扫描信号线成为选择状态的水平扫描期间之前,至少 1 次在水平扫描期间的切换时仅规定期间成为选择状态。

[0057] 本发明的第 9 形态是一种驱动方法,其特征在于,有源矩阵型显示装置具有:多个数据信号线;与上述多个数据信号线交叉的多个扫描信号线;以及分别对应于上述多个数据信号线与上述多个扫描信号线的交叉点而配置成矩阵形的多个像素形成部,各像素形成部当选择通过对应的交叉点的扫描信号线时,将通过对应的交叉点的数据信号线的电压作为像素值取入,是上述有源矩阵型显示装置的驱动方法,

[0058] 具有:

[0059] 将表示应该显示的图像的多个数据信号分别施加到上述多个数据信号线上、而且在各帧期间内每经过规定周期使上述多个数据信号的极性反转的数据信号线驱动步骤;

[0060] 当上述多个数据信号的极性反转时、仅在规定的黑信号插入期间将各数据信号线的电压设定为相当于黑显示的电压的黑信号插入步骤;以及

[0061] 扫描信号线驱动步骤,该扫描信号线驱动步骤向各扫描信号线施加扫描信号,使得每个上述多个扫描信号线在各帧期间中,至少 1 次在上述黑信号插入期间以外的期间即有效扫描期间成为选择状态,当在该有效扫描期间成为选择状态的扫描信号线从该选择状态变化为非选择状态的时间点开始经过规定的像素值保持期间之后、且在下一帧期间的有效扫描期间中成为选择状态之前,至少 1 次在上述黑信号扫描期间中成为选择状态。

[0062] 如果采用本发明的第 1 形态,则在数据信号的极性反转时的黑信号插入期间中,各数据信号线的电压变为相当于黑显示的值,各扫描信号线为了写入像素值,在有效扫描期间进行选择并经过规定的像素值保持期间之后,至少 1 次在黑信号插入期间变为选择状态。通过这样,因为到接着为了写入像素值而在有效扫描期间变为选择状态为止都是黑显示期间,所以对于所有的显示行而进行相同长度的黑插入,为了写入像素值的像素电容中的充电期间不会缩短,利用因确保了足够的黑插入期间而形成的脉冲化,能够改善动态图像的显示质量。另外,也不需要为了进行黑插入而提高数据信号线驱动电路等的动作速度。

[0063] 如果采用本发明的第 2 形态,则在有效扫描期间成为选择状态的扫描信号线,从该选择状态变为非选择状态的时间点开始经过规定的像素值保持期间之后、且在下一帧期间中的有效扫描期间成为选择状态之前,多次在黑信号插入期间成为选择状态。通过这样,在为了形成脉冲化的黑显示期间中能够使显示亮度设定为足够的黑电平。

[0064] 如果采用本发明的第 3 形态,则各数据信号线通过在黑信号插入期间和与其相邻的数据信号线短路,从而变为相当于黑显示的电压,根据该电压来进行黑插入。因此,在为了降低耗电而在数据信号的极性反转时使相邻数据信号线短路的点反转驱动方式的液晶显示装置中,能够简单地实现脉冲化。

[0065] 如果采用本发明的第 4 形态,则各数据信号线通过在黑信号插入期间与公共电极短路,从而变为相当于黑显示的电压,根据该电压来进行黑插入。因此,在为了降低耗电而

在数据信号的极性反转时使各数据信号与公共电极短路的方式的液晶显示装置中,能够简单地实现脉冲化。

[0066] 如果采用本发明的第 5 形态,则使用多个现有的栅极驱动器用 IC 芯片作为部分电路,适当地输入与写入像素值和施加黑电压对应的开始脉冲信号,而且适当地将输出控制信号向每个部分电路输入,通过这样能够实现可进行黑插入的扫描信号线驱动电路。因此,不用重新准备栅极驱动器用 IC 芯片,而能够简单地脉冲驱动。

[0067] 如果采用本发明的第 6 形态,则对于输出控制信号也使用多个包含切换开关的栅极驱动器用 IC 芯片作为部分电路,适当地输入与写入像素值和施加黑电压对应的开始脉冲信号,将 2 个系统的输出控制信号公共输入到各部分电路,而且对每个部分电路个别地控制切换开关,通过这样能够实现可进行黑插入的扫描信号线驱动电路。因此,仅仅附加新的电路就能够简单地脉冲驱动。

[0068] 如果采用本发明的第 7 形态,则能够将相当于 1 帧期间的 50%~80% 的期间作为像素值保持期间,并且能够将剩下的相当于 50%~20% 的期间作为黑显示的期间。通过这样,因为得到充分的脉冲化的效果,所以能够确实地提高动态图像的显示质量。

附图说明

[0069] 图 1 是表示与本发明的一个实施形态相关的液晶显示装置的结构以及其显示部的等效电路的框图。

[0070] 图 2 是表示上述实施形态中的源极驱动器的输出部的一个结构例子的电路图。

[0071] 图 3 是用于说明与上述实施形态相关的液晶显示装置的工作的信号波形图 (A~F)。

[0072] 图 4 是表示上述实施形态中的栅极驱动器的第 1 结构例子的框图 (A, B)。

[0073] 图 5 是用于说明根据上述第 1 结构例子的栅极驱动器的工作的信号波形图 (A~F)。

[0074] 图 6 是表示上述实施形态中的栅极驱动器的第 2 结构例子的框图 (A, B)。

[0075] 图 7 是用于说明根据上述第 2 结构例子的栅极驱动器的工作的信号波形图 (A~I)。

[0076] 图 8 是表示上述实施形态中的源极驱动器的输出部的其它结构例子的电路图。

[0077] 图 9 是用于说明保持型显示装置中的动态图像显示的问题的说明图。

[0078] 标号说明

[0079]	10	…TFT(开关元件)
[0080]	31	…缓冲器(电压跟随器)
[0081]	40	…移位寄存器
[0082]	41, 43	…与门
[0083]	45	…输出部
[0084]	47	…切换开关
[0085]	100	…显示部
[0086]	200	…显示控制电路
[0087]	300	…源极驱动器(数据信号线驱动电路)

[0088]	400	…栅极驱动器（扫描信号线驱动电路）
[0089]	411, 412, …, 41q	…栅极驱动器用 IC 芯片
[0090]	421, 422, …, 42q	…栅极驱动器用 IC 芯片
[0091]	Cp	…像素电容
[0092]	Ec	…公共电极
[0093]	SWa	…第 1MOS 晶体管（开关元件）
[0094]	SWb	…第 2MOS 晶体管（开关元件）
[0095]	SLi	…源极线（数据信号线）($i = 1, 2, \dots, n$)
[0096]	GLj	…栅极线（扫描信号线）($j = 1, 2, \dots, m$)
[0097]	DA	…数字图像信号
[0098]	SSP	…数据开始脉冲信号
[0099]	SCK	…数据时钟信号
[0100]	GSP	…栅极开始脉冲信号
[0101]	GCK	…栅极时钟信号
[0102]	Csh	…短路控制信号
[0103]	COE	…切换控制信号
[0104]	GOE	…栅极驱动器输出控制信号
[0105]	GOEr	…栅极驱动器输出控制信号 ($r = 1, 2, \dots, q$)
[0106]	GOEa, GOEb	…栅极驱动器输出控制信号
[0107]	S(i)	…数据信号 ($i = 1, 2, \dots, n$)
[0108]	G(j)	…扫描信号 ($j = 1, 2, \dots, m$)
[0109]	Pw	…像素数据写入脉冲
[0110]	Pb	…黑电压施加脉冲
[0111]	Thd	…像素数据保持期间（像素值保持期间）
[0112]	Tbk	…黑显示期间
[0113]	Tsh	…短路期间（黑信号插入期间）

具体实施方式

[0114] 下面,参照附图来说明本发明的实施形态。

[0115] <1. 整体结构以及工作>

[0116] 图 1 是表示与本实施形态相关的液晶显示装置的结构以及其显示部的等效电路的框图。该液晶显示装置具有:作为数据信号线驱动电路的源极驱动器 300;作为扫描信号线驱动电路的栅极驱动器 400;有源矩阵形的显示部 100;以及用于控制源极驱动器 300 和栅极驱动器 400 的显示控制电路 200。

[0117] 本实施形态中的显示部 100 包括:作为多根 (m 根) 扫描信号线的栅极线 GL1 ~ GLm;作为与各个栅极线 GL1 ~ GLm 交叉的多根 (n 根) 数据信号线的源极线 SL1 ~ SLn;以及分别对应栅极线 GL1 ~ GLm 与源极线 SL1 ~ SLn 的交叉点而设置的多个 ($m \times n$ 个) 像素形成部。这些像素形成部配置成矩阵形以构成像素阵列,各像素形成部由:栅极端子与通过对应的交叉点的栅极线 GLj 连接、并且源极端子与通过该交叉点的源极线 SLi 连接的开关

元件即 TFT10 ; 与该 TFT10 的漏极端子连接的像素电极 ; 对上述多个像素形成部公共地设置的对向电极即公共电极 Ec ; 以及对上述多个像素形成部公共地设置的、夹在像素电极与公共电极 Ec 之间的液晶层来组成。然后, 利用由像素电极与公共电极 Ec 所形成的液晶电容, 构成像素电容 Cp。另外通常, 为了确实地在像素电容上保持电压, 与液晶电容并联地设置辅助电容, 但是因为辅助电容与本发明没有直接的关系, 所以省略其说明及图示。

[0118] 对各像素形成部中的像素电极, 利用如后所述工作的源极驱动器 300 以及栅极驱动器 400, 提供与应该显示的图像对应的电位, 并且对公共电极 Ec, 由未图示的电源电路来提供规定电位 (称为 [公共电极电位]) Vcom。通过这样, 向液晶施加与像素电极和公共电极 Ec 之间的电位差相应的电压, 并利用该施加电压来控制光对于液晶层的透射量, 从而进行图像显示。但是, 为了通过向液晶层施加电压来控制光的透射量而使用偏光板, 在本实施形态中, 配置偏振板, 使其成为正常黑色。

[0119] 显示控制电路 200 从外部信号源接收 : 表示应该显示的图像的数字视频信号 Dv ; 与该数字视频信号 Dv 对应的水平同步信号 HSY 和垂直同步信号 VSY ; 以及用于控制显示工作的控制信号 Dc, 根据这些信号 Dv、HSY、VSY、Dc, 生成并输出 : 数据开始脉冲信号 SSP ; 数据时钟信号 SCK ; 短路控制信号 Csh ; 表示应该显示的图像的数字图像信号 DA (相当于视频信号 Dv 的信号) ; 栅极开始脉冲信号 GSP ; 栅极时钟信号 GCK ; 以及栅极驱动器输出控制信号 GOE, 作为使显示部 100 显示该数字视频信号 Dv 所表示的图像用的信号。更详细地说, 在将视频信号 Dv 用内部存储器根据需要进行时序调整之后, 作为数字图像信号 DA 从显示控制电路 200 输出, 作为由对应于该数字图像信号 DA 所表示的图像的各像素的脉冲所组成的信号, 生成数据时钟信号 SCK, 作为根据水平同步信号 HSY 在每个水平扫描期间、仅在规定时间内成为高电平 (H 电平) 的信号来生成数据开始脉冲信号 SSP, 作为根据垂直同步信号 CSY 在每 1 帧期间 (1 个垂直扫描期间)、仅在规定时间内成为 H 电平的信号来生成栅极开始脉冲信号 GSP, 根据水平同步信号 HSY 生成栅极时钟信号 GCK, 根据水平同步信号 HSY 以及控制信号 Dc 来生成短路控制信号 Csh 以及栅极驱动器输出控制信号 GOE (GOE1 ~ GOEq)。

[0120] 如上所述, 在显示控制电路 200 所生成的信号之中, 数字图像信号 DA 与短路控制信号 Csh 与源极驱动器用的开始脉冲信号 SSP 及时钟信号 SCK, 输入源极驱动器 300, 栅极驱动器用的开始脉冲信号 GSP 以及时钟信号 GCK 与栅极驱动器输出控制信号 GOE, 输入栅极驱动器 400。

[0121] 源极驱动器 300 根据数字图像信号 DA 与源极驱动器用的开始脉冲信号 SSP 以及时钟信号 SCK, 作为数字图像信号 DA 所表示的图像的各水平扫描线上的相当于像素值的模拟电压, 在每 1 水平扫描期间依次生成数据信号 S(1) ~ S(n), 将这些数据信号 S(1) ~ S(n) 分别施加在源极线 SL1 ~ SLn 上。本实施形态中的源极驱动器 300 采用向液晶层所施加电压的极性在每 1 帧期间反转、而且在各帧内对每 1 栅极线与每 1 源极线也反转那样地输出数据信号 S(1) ~ S(n) 的驱动方式即点反转驱动方式。因此, 源极驱动器 300 对每 1 源极线使得向源极线 SL1 ~ SLn 所施加电压的极性反转, 而且在每 1 水平扫描期间使施加在各源极线 SLi 上的数据信号 S(i) 的电压极性反转。这里, 成为向源极线所施加电压的极性反转基准的电位是数据信号 S(1) ~ S(n) 的直流电平 (相当于直流分量的电位), 该直流电平一般与公共电极 Ec 的直流电平不一致, 与公共电极 Ec 的直流电平相差各像素形成部中的由于 TFT 的栅极、漏极间的寄生电容 Cgd 而引起的电平移位 (场穿通电压) ΔV_d 。但是, 在

由于寄生电容 C_{gd} 而引起的电平移位 ΔV_d 相对于液晶的光学阈值电压 V_{th} 很小时,因为可认为数据信号 $S(1) \sim S(n)$ 的直流电平等于公共电极 E_c 的直流电平,所以也可以考虑以公共电极 E_c 的电位为基准,在每 1 水平扫描期间反转数据信号 $S(1) \sim S(n)$ 的极性即向源极线施加电压的极性。

[0122] 另外,在该源极驱动器 300 中,为了降低耗电而采用在数据信号 $S(1) \sim S(n)$ 的极性反转时使相邻源极线之间短路的电荷共用方式。因此,在源极驱动器 300 中输出数据信号 $S(1) \sim S(n)$ 的部分即输出部如图 2 所示那样构成。即,该输出部接受根据数字图像信号 DA 所生成的模拟电压信号 $d(1) \sim d(n)$,并通过对这些模拟电压信号 $d(1) \sim d(n)$ 进行阻抗变换,生成了数据信号 $S(1) \sim S(n)$ 作为用源极线 $SL_1 \sim SL_n$ 应该传递的影像信号,具有 n 个缓冲器 31 作为用于该阻抗变换的电压跟随器。与各个缓冲器 31 的输出端子连接着作为开关元件的第 1MOS 晶体管 SW_a ,来自各个缓冲器 31 的数据信号 $S(i)$ 通过第 1MOS 晶体管 SW_a 从源极驱动器 300 的输出端子输出 ($i = 1, 2, \dots, n$)。另外,源极驱动器 300 的相邻的输出端子之间,通过作为开关元件的第 2MOS 晶体管 SW_b 来连接。而且,向这些输出端子之间的第 2MOS 晶体管 SW_b 的栅极端子提供短路控制信号 C_{sh} ,向与各缓冲器 31 的输出端子连接的第 1MOS 晶体管 SW_a 的栅极端子提供反相器 33 的输出信号即短路控制信号 C_{sh} 的逻辑反转信号。因此,当短路控制信号 C_{sh} 为非有效(低电平)时,因为第 1MOS 晶体管 SW_a 导通,而第 2MOS 晶体管 SW_b 截止,所以来自各缓冲器 31 的数据信号通过第 1MOS 晶体管 SW_a 从源极驱动器 300 输出。另一方面,当短路控制信号 C_{sh} 为有效(高电平)时,因为第 1MOS 晶体管 SW_a 截止,而第 2MOS 晶体管 SW_b 导通,所以来自各缓冲器 31 的数据信号不输出,显示部 100 中的相邻源极线通过第 2MOS 晶体管 SW_b 短路。

[0123] 在本实施形态的源极驱动器 300 中,如图 3(A) 所示,生成模拟电压信号 $d(i)$ 作为每 1 水平扫描期间 (1H) 极性反转的影像信号,在显示控制电路 200 中,如图 3(B) 所示,当各模拟电压信号 $d(i)$ 的极性反转时,生成仅在规定期间 (1 个水平消隐期间左右的短的期间) T_{sh} 变为高电平 (H 电平) 的短路控制信号 C_{sh} (下面,将短路控制信号 C_{sh} 变为 H 电平的期间称为 [短路期间])。如上所述,当短路控制信号 C_{sh} 为低电平 (L 电平) 时,各模拟电压信号 $d(i)$ 作为数据信号 $S(i)$ 输出,当短路控制信号 C_{sh} 为 H 电平时,相邻源极线互相短路。而且在本实施形态中,由于采用点反转驱动,所以相邻源极线的电压极性互相相反,而且其绝对值几乎相等。因此,各数据信号 $S(i)$ 的值即各源极线 SL_i 的电压,在短路期间 T_{sh} 中,变为与黑显示相当的电压 (下面,也简称为 [黑电压])。在本实施形态中,因为各数据信号 $S(i)$ 以数据信号 $S(i)$ 的直流电平 V_{Sdc} 为基准而反转极性,所以如图 3(C) 所示,在短路期间 T_{sh} 中,几乎与数据信号 $S(i)$ 的直流电平 V_{Sdc} 相等。另外,通过这样在数据信号的极性反转时将相邻源极线短路、而使各源极线的电压与黑电压 (数据信号 $S(i)$ 的直流电平 V_{Sdc} 或者各个电极电位 V_{com}) 基本相等的结构,在过去提出作为为了降低耗电的方法 (例如,参照日本的特开平 9-212137 号公报 (专利文献 1)、日本的特开平 9-243998 号公报 (专利文献 2)、日本的特开平 11-30975 号公报 (专利文献 3)),并不仅限于图 2 所示的结构。

[0124] 栅极驱动器 400 为了根据栅极驱动器用的开始脉冲信号 GSP 及时钟信号 GCK、与栅极驱动器输出控制信号 $GOEr$ ($r = 1, 2, \dots, q$),将各数据信号 $S(1) \sim S(n)$ 写入各像素形成部 (的像素电容),在数字图像信号 DA 的各帧期间 (各垂直扫描期间) 中,每隔近似 1

水平扫描期间依次选择栅极线 $GL1 \sim GLm$, 同时为了后述的黑插入, 而在数据信号 $S(i)$ ($i = 1 \sim n$) 的极性反转时仅在规定期间选择栅极线 GLj ($j = 1 \sim m$)。即, 栅极驱动器 400 将图 3(D) 及图 3(E) 所示的包含像素数据写入脉冲 Pw 与黑电压施加脉冲 Pb 的扫描信号 $G(1) \sim G(m)$ 分别施加给栅极线 $GL1 \sim GLm$, 施加了这些脉冲 Pw 、 Pb 的栅极线 GLj 变为选择状态, 与选择状态的栅极线 GLj 连接的 TFT10 成为导通状态 (与非选择状态的栅极线连接的 TFT10 为截止状态)。这里, 像素数据写入脉冲 Pw 在水平扫描期间 (1H) 之中的相当于显示期间的有效扫描期间变为 H 电平, 与此不同的是, 黑电压施加脉冲 Pb 在水平扫描期间 (1H) 之中的相当于消隐期间的短路期间 Tsh 内变为 H 电平。在本实施形态中, 如图 3(D) 及图 3(E) 所示, 在各扫描信号 $G(j)$ 中, 像素数据写入脉冲 Pw 与该像素数据写入脉冲 Pw 后最初出现的黑电压施加脉冲 Pb 之间为 $2/3$ 帧期间, 黑电压施加脉冲 Pb 在 1 帧期间 (1V) 中以 1 水平扫描期间 (1H) 的间隔连续出现 3 个。

[0125] 接着参照图 3, 说明利用上述源极驱动器 300 以及栅极驱动 400 的对显示部 100 (参照图 1) 的驱动。在显示部 100 的各像素形成部中, 通过向与它包含的 TFT10 的栅极端子连接的栅极线 GLj 施加像素数据写入脉冲 Pw , 从而该 TFT10 导通, 而将与该 TFT10 的源极端子连接的源极线 SLi 的电压作为数据信号 $S(i)$ 的值来写入该像素形成部。即, 源极线 SLi 的电压保持在像素电容 Cp 中。然后, 因为该栅极线 GLj 在直到黑电压施加脉冲 Pb 出现为止的期间 Thd 为非选择状态, 所以写入该像素形成部的电压保持原样。在该非选择状态的期间 (下面, 称为 [像素数据保持期间]) Thd 之后的短路期间 Tsh 中, 向栅极线 GLj 施加黑电压施加脉冲 Pb 。如上所述, 在短路期间 Tsh 中, 各数据信号 $S(i)$ 的值即各源极线 SLi 的电压与数据信号 $S(i)$ 的直流电平基本相等 (即变为黑电压)。因此, 通过向该栅极线 GLj 施加黑电压施加脉冲 Pb , 使保持在该像素形成部的像素电容 Cp 中的电压向黑电压变化。但是, 因为黑电压施加脉冲 Pb 的脉冲宽度较窄, 所以为了确实地将像素电容 Cp 中的保持电压变为黑电压, 如图 3(D) 及图 3(E) 所示, 在各帧期间以 1 水平扫描期间 (1H) 为间隔连续 3 个黑电压施加脉冲 Pb 施加到该栅极线 GLj 上。通过这样, 由与该栅极线 GLj 连接的像素形成部所形成的像素的亮度 (由像素电容中的保持电压所决定的透射光量) $L(j, i)$, 如图 3(F) 所示那样进行变化。因此, 在与和各栅极线 GLj 连接的像素形成部对应的 1 显示行中, 在像素数据保持期间 Thd 中根据数字图像信号 DA 进行显示, 然后施加上述 3 个黑电压施加脉冲 Pb , 接着在直到向该栅极线 GLj 施加像素数据写入脉冲 Pw 的时间点为止的期间 Tbk 中, 进行黑显示。这样一来, 通过向各帧期间插入进行黑显示的期间 (下面, 称为 [黑显示期间]) Tbk , 从而使利用液晶显示装置的显示进行脉冲化。

[0126] 从图 3(D) 及图 3(E) 还可知, 因为像素数据写入脉冲 Pw 所出现的时间点对每个扫描信号 $G(j)$ 各偏移 1 个水平扫描期间 (1H), 所以黑电压施加脉冲 Pb 所出现的时间点也对每个扫描信号 $G(j)$ 各偏移 1 个水平扫描期间 (1H)。因此, 黑显示期间 Tbk 也对每 1 个显示行各偏移 1 个水平扫描期间 (1H), 对所有的显示行进行相同长度的黑插入。通过这样, 不需要缩短像素数据写入用的像素电容 Cp 的充电时间, 而能够确保足够的黑插入期间。另外, 也不需要为了进行黑插入而提高源极驱动器 300 等的动作速度。

[0127] <2. 栅极驱动器的结构>

[0128] <2.1 第 1 结构例>

[0129] 图 4(A) 及图 4(B) 是表示如图 3(D) 及图 3(E) 所示进行工作的栅极驱动器 400 的

第 1 结构例子的框图。根据该结构例的栅极驱动器 400 由作为包含移位寄存器的多个 (q 个) 部分电路的栅极驱动器用 IC (集成电路) 芯片 411, 412, $\dots$ 41 q 组成。

[0130] 各栅极驱动器用 IC 芯片, 如图 4(B) 所示, 具有: 移位寄存器 40; 与该移位寄存器 40 的各级对应而设置的第 1 及第 2 与门 41、43; 以及根据第 2 与门 43 的输出信号 $g_1 \sim g_p$ 输出扫描信号 $G_1 \sim G_p$ 的输出部 45, 并且从外部接受开始脉冲信号 SP_i 、时钟信号 CK 以及输出控制信号 OE 。将开始脉冲信号 SP_i 给予移位寄存器 40 的输入端, 并从移位寄存器 40 的输出端输出应该输入到后面连接的栅极驱动器用 IC 芯片的开始脉冲信号 SP_o 。另外, 向各个第 1 与门 41 输入时钟信号 CK 的逻辑反转信号, 并向各个第 2 与门 43 输入输出控制信号 OE 的逻辑反转信号。而且, 移位寄存器 40 的各级的输出信号 Q_k ($k = 1 \sim p$) 输入到与该级对应的第 1 与门 41, 该第 1 与门 41 的输出信号输入到与该级对应的第 2 与门 43。

[0131] 根据本结构例子的栅极驱动器 400, 如图 4(A) 所示, 是通过级联连接多个 (q 个) 上述结构的栅极驱动器用 IC 芯片 411 $\sim$ 41 q 而实现的。即, 各栅极驱动器用 IC 芯片内的移位寄存器的输出端 (开始脉冲信号 SP_o 的输出端子) 与下一个栅极驱动器用 IC 芯片内的移位寄存器的输入端 (开始脉冲信号 SP_i 的输入端子) 连接, 从而使得栅极驱动器用 IC 芯片 411 $\sim$ 41 q 内的移位寄存器 40 形成 1 个移位寄存器 (下面, 将这样级联连接而形成的移位寄存器称为 [耦合移位寄存器])。图中, 从显示控制电路 200 向首位的栅极驱动器用 IC 芯片 411 内的移位寄存器的输入端输入栅极开始脉冲信号 GSP , 而末尾的栅极驱动器用 IC 芯片 41 q 内的移位寄存器的输出端与外部不连接。另外, 来自显示控制电路 200 的栅极时钟信号 GCK 作为时钟信号 CK 公共地输入各栅极驱动器用 IC 芯片 411 $\sim$ 41 q 。另一方面, 在显示控制电路 200 中生成的栅极驱动器输出控制信号 GOE 由第 1 $\sim$ 第 q 栅极驱动器输出控制信号 $GOE_1 \sim GOE_q$ 组成, 这些栅极驱动器输出控制信号 $GOE_1 \sim GOE_q$ 作为输出控制信号 OE 分别输入到栅极驱动器用 IC 芯片 411 $\sim$ 41 q 。

[0132] 接着, 参照图 5 来说明根据上述第 1 结构例子的栅极驱动器 400 的动作。显示控制电路 200, 如图 5(A) 所示, 生成仅在对应于像素数据写入脉冲 P_w 的期间 T_{spw} 与对应于 3 个黑电压施加脉冲 P_b 的期间 T_{spbw} 中变为 H 电平 (有效) 的信号作为栅极开始脉冲信号 GSP , 同时如图 5(B) 所示, 生成在每 1 个水平扫描期间 (1H) 中、仅在规定期间变为 H 电平的栅极时钟信号 GCK 。如果这样的栅极开始脉冲信号 GSP 以及栅极时钟信号 GCK 输入到图 4 的栅极驱动器 400, 则作为首位的栅极驱动器用 IC 芯片 411 的移位寄存器 40 的初级的输出信号 Q_1 , 输出如图 5(C) 所示的信号。该输出信号 Q_1 在各帧期间包含: 与像素数据写入脉冲 P_w 对应的 1 个脉冲 P_{qw} 、以及与 3 个黑电压施加脉冲 P_b 对应的 1 个脉冲 P_{qbw} , 这 2 个脉冲 P_{qw} 与 P_{qbw} 之间仅离开大致像素数据保持期间 T_{hd} 。这样的 2 个脉冲 P_{qw} 与 P_{qbw} 根据栅极时钟信号 GCK 依次在栅极驱动器 400 内的耦合移位寄存器中传送。据此从耦合移位寄存器的各级, 每隔 1 个水平扫描期间 (1H) 依次输出图 5(C) 所示的波形信号。

[0133] 另外, 显示控制电路 200 如上所述, 生成应该给予构成栅极驱动器 400 的栅极驱动器用 IC 芯片 411 $\sim$ 41 q 的栅极驱动器输出控制信号 $GOE_1 \sim GOE_q$ 。这里, 应该给予第 r 个栅极驱动器用 IC 芯片 41 r 的栅极驱动器输出控制信号 GOE_r , 是在从该栅极驱动器用 IC 芯片 41 r 内的移位寄存器 40 的某一级输出与像素数据写入脉冲 P_w 对应的脉冲 P_{qw} 的期间中, 为了对像素数据写入脉冲 P_w 进行调整而在栅极时钟信号 GCK 脉冲附近的规定期间内变为 H 电平, 除此以外变为 L 电平, 在除此以外的时间内, 仅在栅极时钟信号 GCK 从 H 电平变为 L

电平之后紧接的规定期间 T_{oe} (设定该规定期间 T_{oe} 而使其包含在短路期间 T_{sh} 中) 内变为 L 电平, 除此以外变为 H 电平。例如, 向首位的栅极驱动器用 IC 芯片 411, 输入图 5(D) 所示的栅极驱动器输出控制信号 G_{OE1} 。另外, 为了对像素数据写入脉冲 P_w 进行调整而包含在栅极驱动器输出控制信号 $G_{OE1} \sim G_{OEq}$ 中的脉冲 (这些相当于在上述规定期间内变为 H 电平的脉冲, 下面称为 [写入期间调整脉冲]), 与必需的像素数据写入脉冲 P_w 对应, 比栅极时钟信号 GCK 的上升沿上升得要快, 或者比栅极时钟信号 GCK 的下降沿下降得要慢。另外, 也可以不使用这样的写入期间调整脉冲, 而仅用栅极时钟信号 GCK 的脉冲对像素数据写入脉冲 P_w 进行调整。

[0134] 各栅极驱动器用 IC 芯片 41r ($r = 1 \sim q$) 中, 根据上述那样的移位寄存器 40 各级的输出信号 Q_k ($k = 1 \sim p$)、栅极时钟信号 GCK 以及栅极驱动器输出控制信号 G_{OE_r} , 并利用第 1 及第 2 与门 41、43, 生成内部扫描信号 $g_1 \sim g_p$, 这些内部扫描信号 $g_1 \sim g_p$ 在输出部 45 中进行电平变换, 输出应该施加在栅极线上的扫描信号 $G_1 \sim G_p$ 。通过这样, 如图 5(E) 及图 5(F) 所示, 向栅极线 $GL_1 \sim GL_m$ 依次施加像素数据写入脉冲 P_w , 同时对于各栅极线 GL_j ($j = 1 \sim m$), 在从像素数据写入脉冲的施加时间点到只经过像素数据保持期间 T_{hd} 之后的时间点上, 施加黑电压施加脉冲 P_b , 然后, 以 1 个水平扫描期间 (1H) 间隔施加 2 个黑电压施加脉冲 P_b 。这样在施加了 3 个黑电压施加脉冲 P_b 之后, 一直到施加下一帧期间的像素数据写入脉冲 P_w 为止, 保持 L 电平。即, 在施加上述 3 个黑电压施加脉冲 P_b 之后到施加下一个像素数据写入脉冲 P_w 为止, 变为黑显示期间 T_{bk} 。

[0135] 如上所述, 利用图 4(A) 及图 4(B) 所示结构的栅极驱动器 400, 在液晶显示装置中能够实现图 3(C) ~ 图 3(F) 所示的脉冲化驱动。

[0136] <2.2 第 2 结构例>

[0137] 图 6(A) 及图 6(B) 是表示如图 3(D) 及图 3(E) 所示进行工作的栅极驱动器 400 的第 2 结构例子的框图。根据该结构例的栅极驱动器 400 也由作为包含移位寄存器的多个 (q 个) 部分电路的栅极驱动器用 IC 芯片 421, 422, $\dots$, 42q 组成。

[0138] 各栅极驱动器用 IC 芯片是如图 6(B) 所示的结构。在本结构例中, 与从外部接受 1 个输出控制信号 OE 的第 1 结构例不同, 从外部接受由第 1 输出控制信号 OE_a 与第 2 输出控制信号 OE_b 组成的 2 系统的输出控制信号。根据本结构例的栅极驱动器用 IC 芯片具有切换开关 47, 第 1 及第 2 输出控制信号 OE_a 、 OE_b 输入到切换开关 47。该切换开关 47 根据规定的切换控制信号 COE, 在对于该栅极驱动器用 IC 芯片预先决定的第 1 及第 2 期间中分别选择第 1 及第 2 输出控制信号 OE_a 、 OE_b , 并作为输出控制信号 OE 输出, 该输出控制信号 OE 的逻辑反转信号与第 1 结构例一样输入到各个第 2 与门 43。切换控制信号 COE 是在各栅极驱动器用 IC 芯片 42r 内根据其它内部信号而生成的, 或者是在显示控制电路 200 中作为每个栅极驱动器用 IC 芯片 42r 的控制信号而生成的 ($r = 1 \sim q$), 其具体信号波形如后所述。关于根据本结构例的栅极驱动器用 IC 芯片中的其它结构, 因为与图 4(B) 所示的根据第 1 结构例的栅极驱动器用 IC 芯片一样, 所以对于同一部分标有相同的参照标号并省略说明。

[0139] 根据本结构例的栅极驱动器 400 如图 6(A) 所示, 也是通过级联连接上述结构的多个 (q 个) 栅极驱动用 IC 芯片 421 ~ 42q 而实现的, 栅极驱动器用 IC 芯片 421 ~ 42q 内的移位寄存器级联连接而形成 1 个移位寄存器 (下面, 与第 1 结构例的情况相同也称为 [耦

合移位寄存器])。另外,在本结构例中,来自显示控制装置 200 的时钟信号 GCK 作为时钟信号 CK 公共地输入到各个栅极驱动器用 IC 芯片 421 ~ 42q。但是,在本结构例的情况下,与第 1 结构例的情况不同,在显示控制电路 200 中作为栅极驱动器输出控制信号 GOE,在显示控制电路 200 中生成如图 7(D) 所示的第 1 栅极驱动器输出控制信号 GOEa 与图 7(E) 所示的第 2 栅极驱动器输出控制信号 GOEb,这 2 个系统的栅极驱动器输出控制信号 GOEa、GOEb 作为输出控制信号 OEa、OEb 而公共地输入到各栅极驱动器用 IC 芯片 421 ~ 42q。关于根据本结构例的栅极驱动器 400 的其它结构,因为与第 1 结构例相同,所以省略详细说明。

[0140] 接着,参照图 7 来说明根据上述第 2 结构例的栅极驱动器 400 的工作。即使在本结构例中,也与第 1 结构例一样,将图 7(A) 及图 7(B) 所示的栅极开始脉冲信号 GSP 以及栅极时钟信号 GCK 给予栅极驱动器 400,并且由各栅极驱动器用 IC 芯片 42r($r = 1 \sim q$) 内的移位寄存器 40 的级联连接而形成耦合移位寄存器的各级的输出信号也与第 1 结构例的情况相同。例如,首位的栅极驱动器用 IC 芯片 421 的移位寄存器 40 的初级的输出信号 Q1 为如图 7(C) 所示的信号。

[0141] 这里,第 1 栅极驱动器输出控制信号 GOEa,是为了对像素数据写入脉冲 Pw 进行调整而在栅极时钟信号 GCK 的脉冲附近的规定期间内变为 H 电平、在其它期间内变为 L 电平的信号。与此不同的是,第 2 栅极驱动器输出控制信号 GOEb,是仅在栅极时钟信号 GCK 从 H 电平变化为 L 电平之后紧接的规定期间 Toe(设定该规定期间 Toe 而使其包含在短路期间 Tsh 中)内变为 L 电平、而在其它期间内变为 H 电平的信号。因此,当用各栅极驱动器用 IC 芯片 42r 的切换开关 47 选择第 1 栅极驱动器输出控制信号 GOEa 作为内部的输出控制信号 OE 时,利用图 6(B) 所示的结构,在移位寄存器 40 的各级输出信号 Q1 ~ Qp 之中作为变为 H 电平的与输出信号 Qk 相应的扫描信号 Gk,生成与 1 水平扫描期间 (1H) 大致相等宽度的脉冲即像素数据写入脉冲 Pw。另一方面,当选择第 2 栅极驱动器输出控制信号 GOEb 作为内部的输出控制信号 OE 时,作为移位寄存器 40 的各级的输出信号 Q1 ~ Qp 之中与变为 H 电平的输出信号 Qk 相应的扫描信号 Gk,生成与上述规定期间 Toe 相等宽度的脉冲即黑电压施加脉冲 Pb。另外,为了对像素数据写入脉冲 Pw 进行调整,第 1 栅极驱动器输出控制信号 GOEa 中所包含的脉冲(这个相当于在上述规定期间内变为 H 电平的脉冲,下面称为[写入期间调整脉冲]),根据需要的像素数据写入脉冲 Pw,比栅极时钟信号 GCK 的上升沿上升得要快,或者比栅极时钟信号 GCK 的下降沿下降得要慢。另外,也可以不使用这样的写入期间调整脉冲,而将第 1 栅极驱动器输出控制信号 GOEa 固定为 L 电平,而仅用栅极时钟信号 GCK 的脉冲对像素数据写入脉冲 Pw 进行调整。

[0142] 各栅极驱动器用 IC 芯片 42r($r = 1 \sim q$) 的切换开关 47,当切换控制信号 COE 为 L 电平时选择第 1 栅极驱动器输出控制信号 GOEa 并输出,当切换控制信号 COE 为 H 电平时则选择第 2 栅极驱动器输出控制信号 GOEb 并输出。然后,给予各栅极驱动器用 IC 芯片 42r($r = 1 \sim q$) 的切换开关 47 的切换控制信号 COE,仅在从该栅极驱动器用 IC 芯片 42r 内的移位寄存器 40 的某一极输出与像素数据写入脉冲 Pw 对应的脉冲 Pqw 的期间内变为 L 电平,在除此以外的期间内变为 H 电平。因此,切换控制信号 COE 对于每个栅极驱动器用 IC 芯片都不相同,例如,给予首位的栅极驱动器用 IC 芯片 421 的切换开关 47 的切换控制信号 COE 是如图 7(F) 所示的信号。另一方面,如图 7(C) 所示,各栅极驱动器用 IC 芯片 42r 的移位寄存器 40 的各级的输出信号 Qk($k = 1 \sim p$) 在各帧期间内包含:与像素数据写入脉冲 Pw

对应的 1 个脉冲 P_{qw} ; 以及与 3 个黑电压施加脉冲 P_b 对应的 1 个脉冲 P_{qbw} , 这 2 个脉冲 P_{qw} 与 P_{qbw} 之间大致仅隔开像素数据保持期间 Thd 。这样的 2 个脉冲 P_{qw} 以及 P_{qbw} 根据栅极时钟信号 GCK 依次在栅极驱动器 400 内的耦合移位寄存器中传送。据此, 从耦合移位寄存器的各级每隔 1 个水平扫描期间依次输出如图 7(C) 所示的波形信号。

[0143] 在各栅极驱动器用 IC 芯片 42r ($r = 1 \sim q$) 中, 根据上述那样的移位寄存器 40 各级的输出信号 Q_k ($k = 1 \sim p$)、栅极时钟信号 GCK 以及切换开关 47 所选择的输出控制信号 OE , 并利用第 1 及第 2 与门 41、43, 来生成内部扫描信号 $g1 \sim gp$, 这些内部扫描信号 $g1 \sim gp$ 在输出部 45 中进行电平变换, 并输出应该施加在栅极线上的扫描信号 $G1 \sim Gp$ 。通过这样, 与第 1 构成例相同, 如图 7(h) 及图 7(i) 所示, 对栅极线 $GL1 \sim GLm$, 依次施加像素数据写入脉冲 P_w , 同时对各栅极线 GLj ($j = 1 \sim m$) , 在从像素数据写入脉冲 P_w 的施加时间点开始到经过像素数据保持期间 Thd 为止的时间点, 施加黑电压施加脉冲 P_b , 然后以 1 个水平扫描期间间隔施加 2 个黑电压施加脉冲 P_b 。这样在施加了 3 个黑电压施加脉冲 P_b 之后, 维持 L 电平, 一直到施加下一帧期间的像素数据写入脉冲 P_w 为止。即, 从施加上述 3 个黑电压施加脉冲 P_b 之后直到施加下一个像素数据写入脉冲 P_w 为止, 变为黑显示期间 T_{bk} 。

[0144] 如上所述, 即使利用如图 6(A) 及图 6(B) 所示结构的栅极驱动器 400, 也能够液晶显示装置中实现如图 3(C) ~ 图 3(F) 所示的脉冲化驱动。

[0145] <3. 效果>

[0146] 如上所述根据本实施形态, 则在数据信号 $S(i)$ 的极性反转时的各短路期间 T_{sh} 中, 各源极线 SLi 的电压变为相当于黑显示的值 (图 3(C)) , 对各栅极线 GLj , 在从施加像素数据写入脉冲 P_w 之后经过 $2/3$ 帧期间长度的像素数据保持期间 Thd 之后, 以 1 个水平扫描期间间隔分别在短路期间 T_{sh} 内施加 3 个黑电压施加脉冲 P_b (图 3(D) 及图 3(E))。通过这样, 因为直到下一个施加像素数据写入脉冲 P_w 为止变为黑显示的期间 T_{bk} , 所以对每一帧进行大概 $1/3$ 帧期间程度的黑插入。即, 用于脉冲化驱动的黑显示期间 T_{bk} 在每 1 显示行中各偏移 1 个水平扫描期间 (1H) , 对所有显示行进行相同长度的黑插入 (图 3(D) 及图 3(E))。通过这样, 不会缩短像素数据写入用的像素电容 C_p 的充电时间, 确保足够的黑插入期间, 而且不需要为了进行黑插入而提高源极驱动器 300 等的动作速度。

[0147] 在上述实施形态中, 是在每 1 帧期间内对各栅极线 GLj 施加 3 个黑电压施加脉冲 P_b , 但是 1 帧期间内的黑电压施加脉冲 P_b 的个数不仅限于 3 个, 如果是能够将显示形成黑电平的个数都可以。另外, 根据图 3(F) 可知, 通过改变 1 帧期间中的黑电压施加脉冲 P_b 的个数, 而能够将黑显示期间 T_{bk} 中的黑电平 (显示亮度) 设定为所希望的值。另外, 通过改变栅极开始脉冲信号 GSP 中的期间 T_{spbw} 的设定, 而能够容易地调整 1 帧期间中的黑电压施加脉冲 P_b 的个数 (图 5(A)、图 7(A))。

[0148] 在上述实施形态中, 是对于各栅极线 GLj , 在从施加像素数据写入脉冲 P_w 之后再经过 $2/3$ 帧期间长度的像素数据保持期间 Thd 之后的时间点, 施加黑电压施加脉冲 P_b (图 3(D) 及图 3(E)) , 对各帧进行大致 $1/3$ 帧期间程度的黑插入, 但是黑显示期间 T_{bk} 不限于 $1/3$ 帧期间。虽然如果延长黑显示期间 T_{bk} , 则使脉冲化效果增大, 对于改善动态图像显示质量 (抑制拖尾余像等) 是有效的, 但是因为显示亮度下降, 所以要考虑到脉冲化的效果与显示亮度, 而设定适当的黑显示期间 T_{bk} 。但是, 为了充分地得到脉冲化效果, 而最好将 1 帧期间的 $50\% \sim 20\%$ 设定为黑插入期间。如果采用上述实施形态, 则通过利用栅极开始脉冲

信号 GSP 的设定而改变像素数据保持期间 Thd,使黑电压施加脉冲所出现的时刻发生变化,从而能够容易地对黑显示期间 Tbk 进行调整(图 5、图 7)。

[0149] 在上述实施形态中,当采用根据第 1 结构例的栅极驱动器 400 的情况下,从图 4(A)所示可知,仅采用多个现有的栅极驱动器用 IC 芯片,并通过适当地设定应该输入各栅极驱动器用 IC 芯片的栅极驱动器输出控制信号 GOEr($r = 1 \sim q$),就能够实现脉冲化驱动。另外,当采用根据第 2 结构例的栅极驱动器 400 的情况下,从图 6(A)及图 6(B)所示可知,仅采用多个现有的栅极驱动器用 IC 芯片,并通过准备 2 个系统的栅极驱动器输出控制信号 GOEa、GOEb,同时向各栅极驱动器用 IC 芯片附加切换开关 47 等的少量电路,就能够实现脉冲化驱动。

[0150] <4. 变形例>

[0151] 在上述实施形态中,其结构是在数据信号 $S(1) \sim S(n)$ 的极性反转时,通过使相邻源极线短路,而使各源极线 $SL_i (i = 1 \sim n)$ 变为相当于黑显示的电压。但是,也可以代替这个,采用在数据信号 $S(1) \sim S(n)$ 的极性反转时、使各源极线 SL_i 与公共电极 Ec 短路的结构(例如,参照日本专利特开平 11-30975 号公报(专利文献 3))。即,也可以代替图 2 所示的结构中连接相邻源极线之间的第 2MOS 晶体管 SW_b ,如图 8 所示,在源极驱动器 300 中,采用设置第 3MOS 晶体管 SW_c 作为对连接各源极线的输出端子与公共电极 Ec 之间进行连接的开关元件、并向这些第 3MOS 晶体管 SW_c 的栅极端子提供短路控制信号 Csh 的结构。

[0152] 如果使该源极线 SL_i 与公共电极 Ec 短路,则各栅极线 SL_i 的电位变为公共电极电位 V_{com} ,并通过导通状态的 TFT10 提供给像素电极。然后,如果该 TFT10 变化为截止状态,则该像素电极的电位由于该 TFT10 的寄生电容 C_{gd} 的原因而从公共电极电位 V_{com} 变化场穿透电压 ΔV_d (像素电极电位产生电平移位 ΔV_d)。但是,当由于寄生电容 C_{gd} 而引起的电平移位 ΔV_d 相对于液晶的光学阈值电压 V_{th} 非常小时,则一直到下次该 TFT10 变为导通状态为止进行黑显示。因此,在这种情况下,在具有输出部是如图 8 所示那样构成的源极驱动器 300 的液晶显示装置中,栅极驱动器是采用如图 4(A)及图 4(B)或图 6(A)及图 6(B)所示的结构,通过如图 5 或图 7 所示那样工作,从而能够得到与上述实施形态相同的效果。

[0153] 更一般地说,如果是当数据信号 $S(1) \sim S(n)$ 的极性反转时、各源极线 SL_i 变为相当于黑显示的电压那样构成源极驱动器 300 等,则本发明能够适用。即,如果是在水平显示行切换时、仅在上述短路期间 T_{sh} 相当的期间内向数据信号 $S(1) \sim S(n)$ 插入黑信号(相当于黑显示的信号)的结构,则本发明可以适用。

[0154] 另外,在上述实施形态中,是利用第 1 及第 2MOS 晶体管 SW_a 、 SW_b 与反相器 33,实现在作为黑信号插入期间的短路期间 T_{sh} 中将各源极线 $SL_i (i = 1 \sim n)$ 设定为黑电压(相当于黑显示的电压)的电路、即黑信号插入电路;在上述变形例中,是利用第 1 及第 3MOS 晶体管 SW_a 、 SW_c 与反相器 33,实现在作为黑信号插入期间的短路期间 T_{sh} 中将各源极线 $SL_i (i = 1 \sim n)$ 设定为黑电压的黑信号插入电路。在上述实施形态及变形例中,虽然这样的黑信号插入电路设置在源极驱动器 300 内,但是也可以采用将这样的黑信号插入电路设置在源极驱动器 300 的外部、例如用 TFT 设置在显示部 100 内与像素阵列一体化的结构。

[0155] 工业上的实用性

[0156] 本发明适用于保持型的显示装置,特别适用于采用了薄膜晶体管等开关元件的有源矩阵型的液晶显示装置。

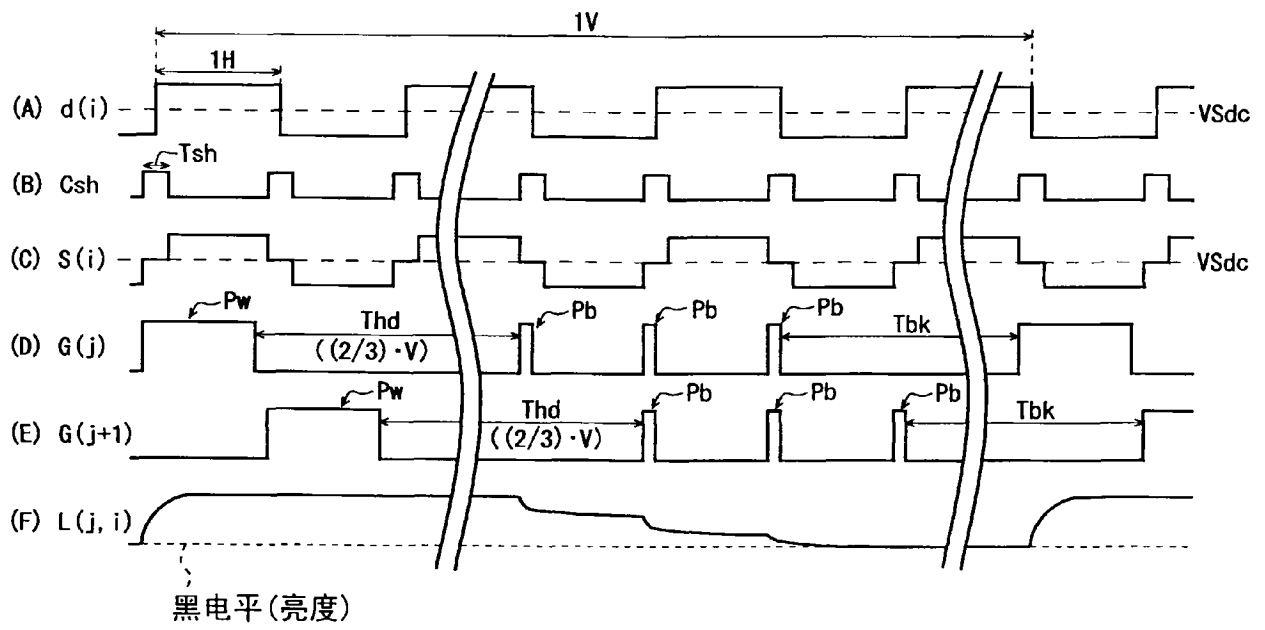


图 3

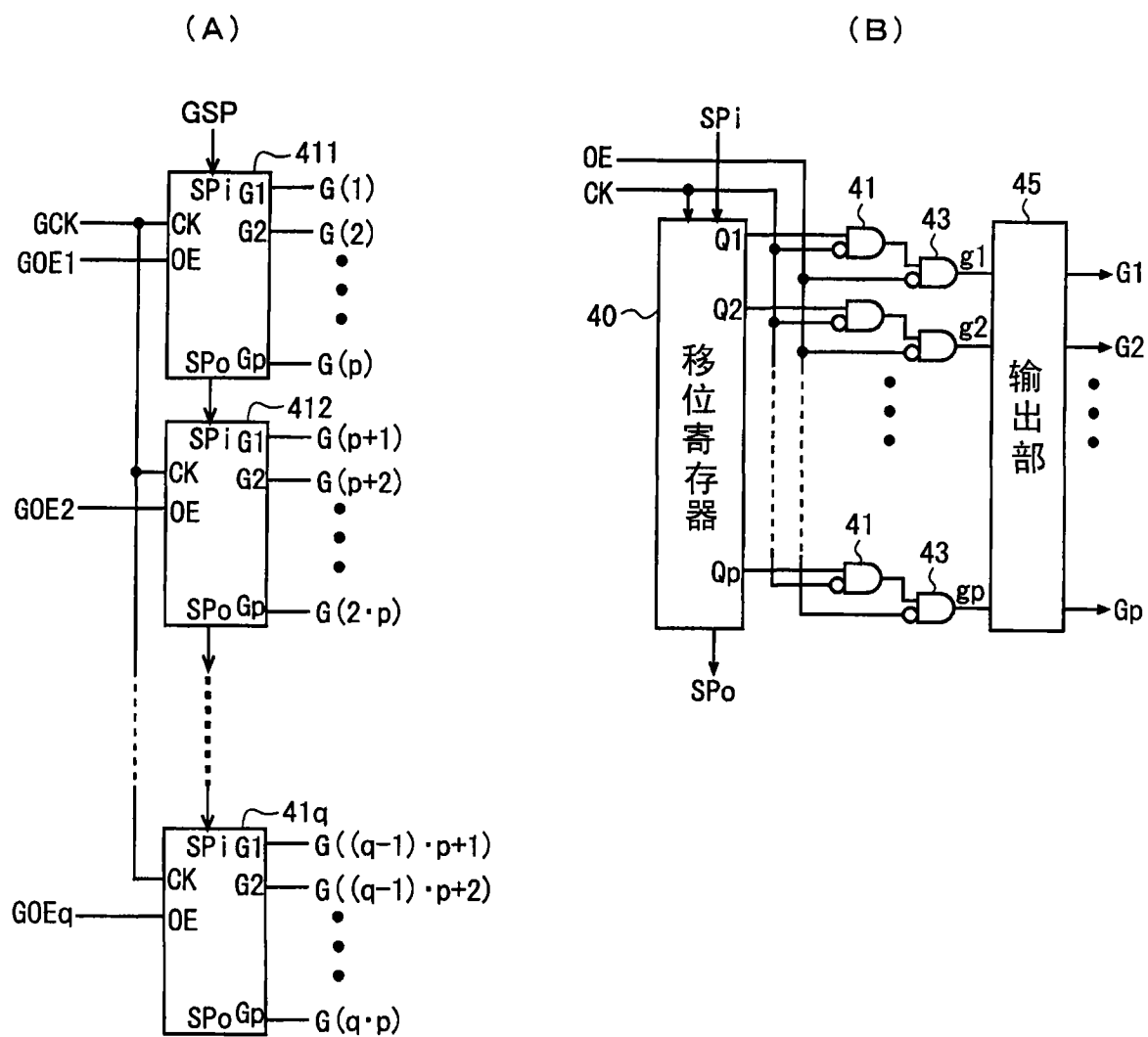


图 4

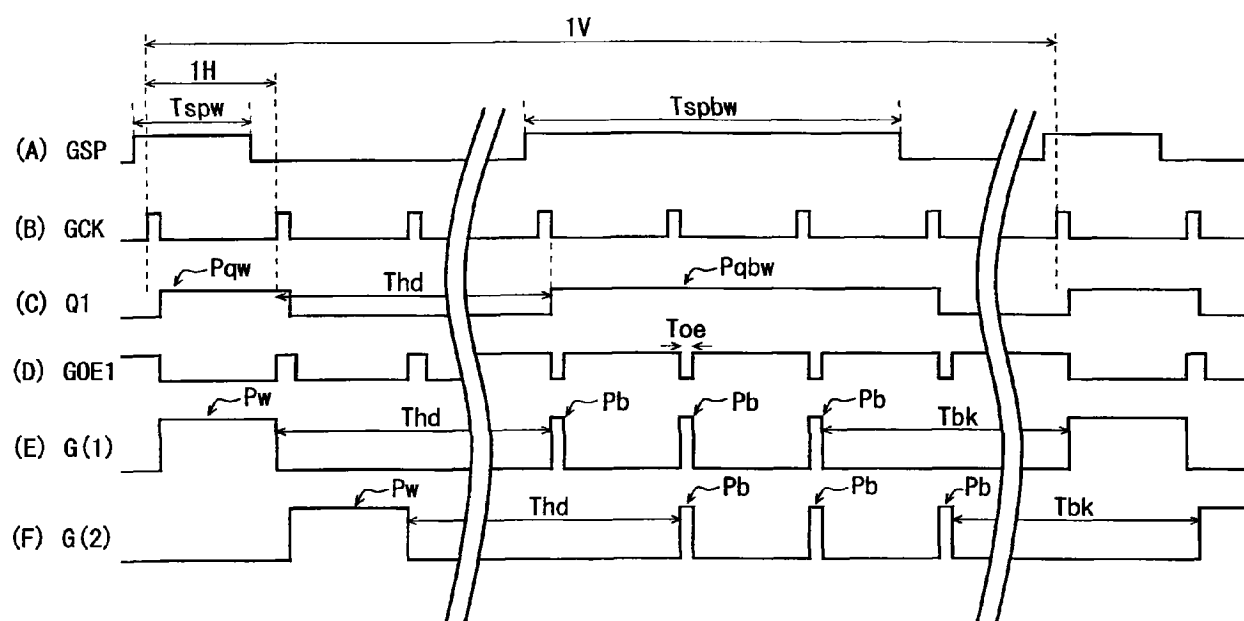


图 5

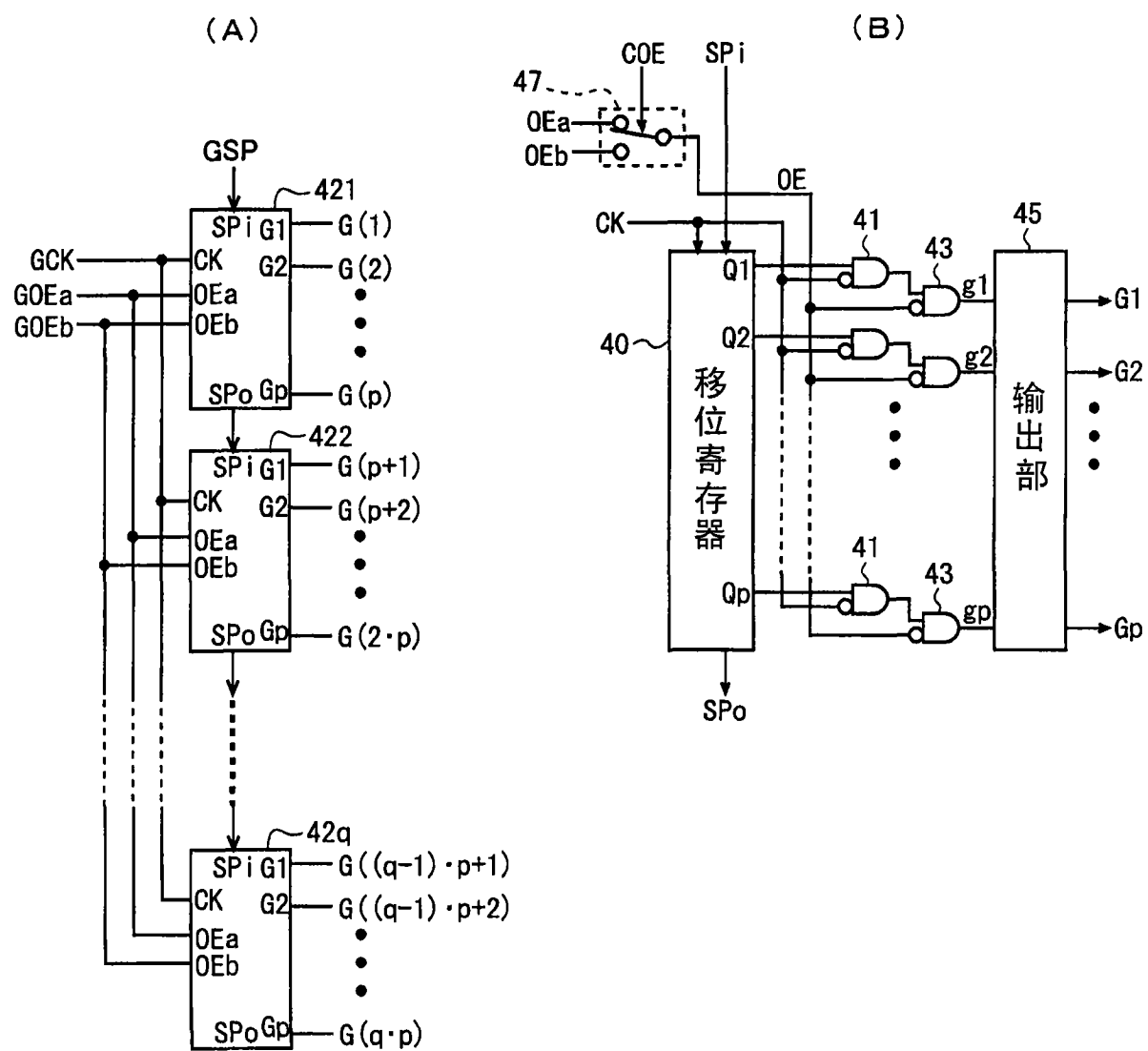


图 6

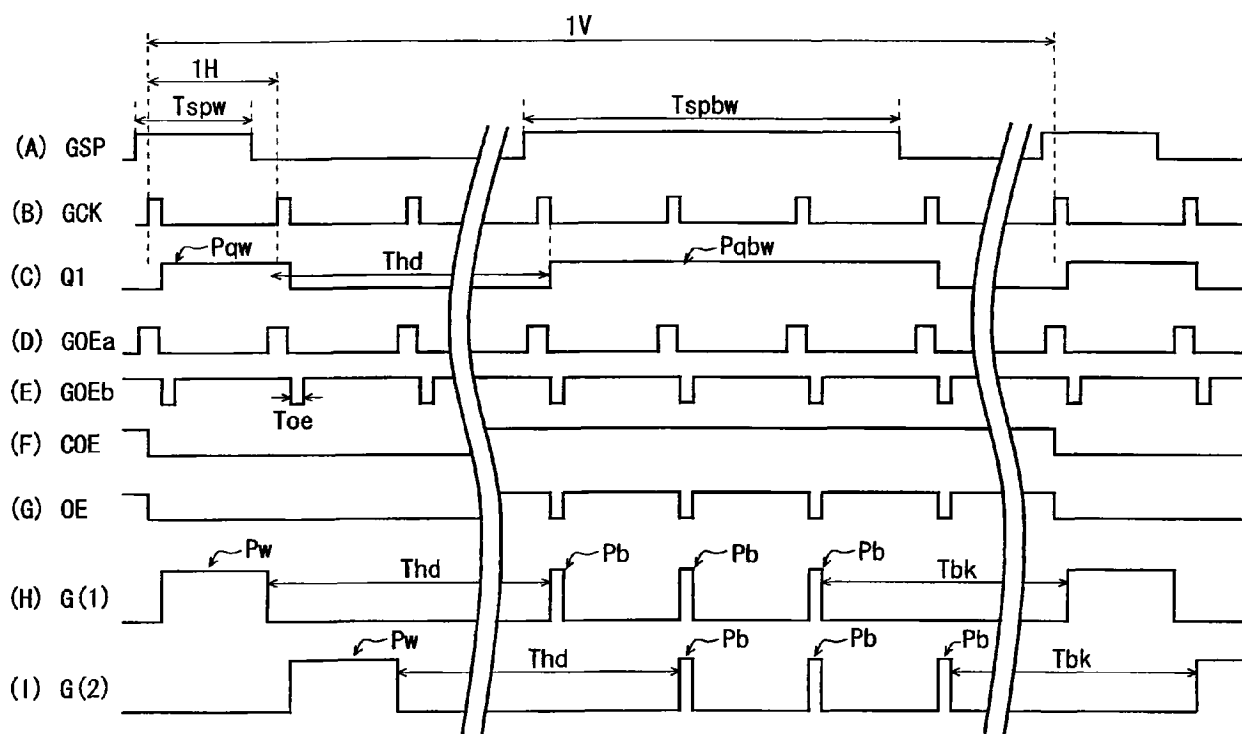


图 7

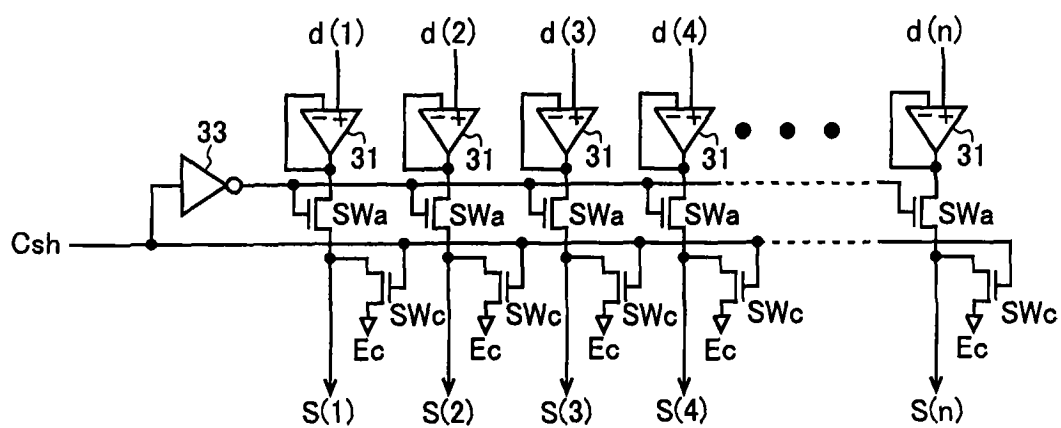


图 8

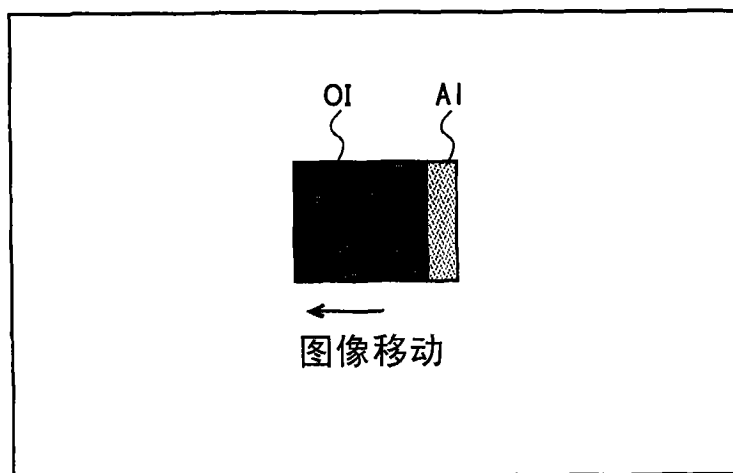


图 9

专利名称(译)	显示装置及其驱动电路与驱动方法		
公开(公告)号	CN101233556B	公开(公告)日	2012-01-25
申请号	CN200680027828.X	申请日	2006-07-04
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	长岛伸悦		
发明人	长岛伸悦		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2310/061 G09G3/3677 G09G3/3614 G09G3/3688 G09G2320/0261		
代理人(译)	张鑫		
审查员(译)	王瑞		
优先权	2005222589 2005-08-01 JP		
其他公开文献	CN101233556A		
外部链接	Espacenet SIPO		

摘要(译)

本发明目的在于在保持型显示装置中、能够抑制驱动电路的复杂化及工作频率的增大并且实现显示脉冲化。在每1个水平扫描期间内仅规定期间Tsh使相邻源极线短路而构成的点反转驱动方式的有源矩阵型液晶显示装置中，栅极驱动器作为应该给予各扫描信号线的扫描信号G(j) (j = 1 ~ m)，如下所述那样施加使图像形成部内的TFT导通的脉冲。在各帧期间内，依次向源极线GL1 ~ GLm施加像素数据写入脉冲Pw，在从向各栅极线GLj施加像素数据写入脉冲Pw起经过2/3帧程度的期间(Thd)以后的上述规定期间Tsh内，施加黑电压脉冲Pb。本发明适用于有源矩阵型的液晶显示装置。

