

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410011451.1

[45] 授权公告日 2008 年 8 月 27 日

[11] 授权公告号 CN 100414353C

[22] 申请日 2004.12.24

[21] 申请号 200410011451.1

[30] 优先权

[32] 2003.12.25 [33] JP [31] 2003-428511

[32] 2004.11.26 [33] JP [31] 2004-341341

[73] 专利权人 松下电器产业株式会社

地址 日本大阪府

[72] 发明人 西和义 村田正嗣

[56] 参考文献

US2002036609A1 2002.3.28

CN2217859Y 1996.1.17

JP11271708A 1999.10.8

JP11095726A 1999.4.9

JP9054309A 1997.2.25

审查员 张梦欣

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 沈昭坤

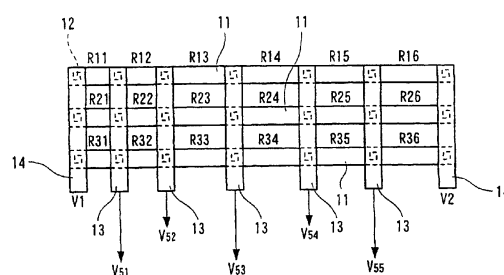
权利要求书 5 页 说明书 9 页 附图 5 页

[54] 发明名称

电阻分压电路以及使用该分压电路的液晶驱动装置和液晶显示装置

[57] 摘要

本发明涉及为了驱动液晶元件等显示元件而生成灰度电压的灰度电位生成电路内含的电阻分压电路，将提供能高精度形成阻值小的电阻、能生成精细的灰度电位的电阻分压电路作为技术上要解决的课题。为了解决这一课题，本发明的电阻分压电路的构成为，设置三根阻值相等、在相等的位置上有接点 12 的电阻 11，分别连接各电阻 11 在相等位置上的接点 12，并联地连接这些电阻，并将基准电位 V1、V2 输入并联连接的电阻的两端，利用电阻 11 的分压作用，在各接点 12 的连接点上生成灰度电位。本发明能生成精细的灰度电位，能适用于液晶驱动装置、计量及测量仪器、或控制设备等诸多用途。



1. 一种液晶驱动用电阻分压电路，是一种生成驱动显示元件用的灰度电位的灰度电位生成电路的电阻分压电路，其特征在于，

设置多个电阻值相等、在相等的位置上有接点的电阻，

分别连接所述多根电阻相等位置上的接点，并联连接这些电阻，并向与配置在所述并联连接的电阻的两端的接点连接的布线分别输入不同的基准电位，利用所述电阻的分压在所述各接点的连接点上生成灰度电位。

2. 如权利要求1所述的液晶驱动用电阻分压电路，其特征在于，

所述电阻用N+多晶硅电阻、P+多晶硅电阻、N+扩散电阻或P+扩散电阻的至少一种构成。

3. 一种液晶驱动装置，其特征在于，包括

如权利要求1所述的电阻分压电路；及

根据所述电阻分压电路输出的灰度电位及指令值、输出驱动在基板上形成的多个液晶元件用的驱动电位的变换电路。

4. 一种液晶显示装置，其特征在于，包括

如权利要求3所述的液晶驱动装置；

形成于基板的多个液晶元件；及

形成于所述基板上、通过多个TFT与所述多个液晶元件公共连接的驱动线，所述液晶驱动装置接所述驱动线，通过输出驱动电位来驱动所述驱动线。

5. 一种电阻分压电路，是一种生成驱动显示元件用的灰度电位的电阻分压电路，其特征在于，

依序设置 $2N$ (N 为大于等于2的正整数)根阻值相等的电阻，

在上述各电阻端部的相等位置上设置各连接用接点，

上述各电阻中，除了一对相邻的第 $(2M-1)$ 的电阻和第 $2M$ (M 为 $M \leq N$ 的正整数)的电阻的端部外，在各相等位置上设置输出灰度电位用接点，

分别连接所述相邻的一对电阻的相等位置上的灰度电位输出用接点，通过各电阻中第一和第二的一端的连接用接点及各电阻中第 $(2N-1)$ 和第 $2N$ 的一端的连接用接点输入基准电位，连接所述连接用接点，使得从所述第一电阻开始至所述第 $(2N-1)$ 电阻为止的所有奇数号的电阻对于所述基准电位的输入顺序排列连接，还连接所述连接用接点，使得从所述第二电阻开始至所述第 $2N$ 电

阻为止的所有偶数号的电阻对于所述基准电位的输入顺序排列连接，利用所述电阻的分压，在所述各灰度电位输出用接点的连接点上生成灰度电位。

6. 如权利要求 5 所述的电阻分压电路，其特征在于，

用 N+ 多晶硅电阻、或 P+ 多晶硅电阻、或 N+ 扩散电阻、或 P+ 扩散电阻构成所述电阻。

7. 一种液晶驱动电路，其特征在于，包括

如权利要求 5 所述的电阻分压电路；及

根据所述电阻分压电路输出的灰度电位及指令值、输出驱动基板上形成的多个液晶元件用的驱动电位的变换电路。

8. 一种液晶显示装置，其特征在于，包括

如权利要求 7 所述的液晶驱动装置；

形成于基板上的多个液晶元件；及

形成于所述基板上、并通过多个 TFT 公共连接所述多个液晶元件的驱动线，所述液晶驱动装置连接所述驱动线，并通过输出驱动电位来驱动所述驱动线。

9. 一种电阻分压电路，是一种生成驱动显示元件用的灰度电位的电阻分压电路，其特征在于，

设置有多个接点的第一电阻，

在与所述第一电阻的接点间相向对置规定的部位上设置多个两端有接点的第二电阻，

连接和所述第一电阻的接点对向的所述第二电阻的接点，将基准电位输入所述第一电阻的两端，利用所述电阻的分压，在所述各接点的连接点上生成灰度电位。

10. 如权利要求 9 所述的电阻分压电路，其特征在于，

用 N+ 多晶硅电阻、或 P+ 多晶硅电阻、或 N+ 扩散电阻、或 P+ 扩散电阻构成所述第一电阻及第二电阻。

11. 一种液晶驱动装置，其特征在于，包括

如权利要求 9 所述的电阻分压电路；及

根据所述电阻分压电路输出的灰度电位及指令值、输出驱动形成于基板上的多个液晶元件用的驱动电位的变换电路。

12. 一种液晶显示装置，其特征在于，包括

如权利要求 11 所述的液晶驱动装置；
形成于基板上的多个液晶元件；及
形成于所述基板上、并通过多个 TFT 公共连接所述多个液晶元件的驱动线，
所述液晶驱动装置连接所述驱动线，通过输出驱动电位来驱动所述驱动线。

13. 一种电阻分压电路，是一种生成驱动显示元件用的灰度电位的电阻分压电路，其特征在于，

设置多根电阻值相等、并在相等位置上有接点的电阻，
分别通过多个控制用开关连接所述各电阻相等位置上的接点后并联连接这些电阻，

在所述各电阻的两端分别设置多个电源用开关，分别通过所述多个电源用开关向所述各电阻的两端输入基准电位，利用电阻的分压作用，在所述各接点的连接点上生成灰度电位。

14. 如权利要求 13 所述的电阻分压电路，其特征在于，

用 N 沟道型 MOS 晶体管、或 P 沟道型 MOS 晶体管、或包含 N 沟道型 MOS 晶体管和 P 沟道型 MOS 晶体管两者的组合构成所述控制用及电源用开关。

15. 如权利要求 13 所述的电阻分压电路，其特征在于，

用 N⁺多晶硅电阻、或 P⁺多晶硅电阻、或 N⁺扩散电阻、或 P⁺扩散电阻构成所述电阻。

16. 一种液晶驱动电路，其特征在于，包括

如权利要求 13 所述的电阻分压电路；及

根据所述电阻分压电路输出的灰度电位及指令值、输出驱动形成于基板上的多个液晶元件用的驱动电位的变换电路。

17. 一种液晶显示装置，其特征在于，包括

如权利要求 16 所述的液晶驱动装置；

形成于基板上的多个液晶元件；及

形成于所述基板上、并通过多个 TFT 公共连接所述多个液晶元件的驱动线，
所述液晶驱动装置连接所述驱动线，通过输出驱动电位来驱动所述驱动线。

18. 一种电阻分压电路，是一种生成驱动显示元件用的灰度电位的电阻分压电路，其特征在于，包括

设置在供给高电位一侧基准电位的第一节点和供给低电位一侧基准电位的第二节点之间的第一电阻；

第二电阻；及

通过所述第一电阻上的第一接点和所述第二电阻上的第一接点连接所述第一电阻和所述第二电阻的等电位的节点、并将所述等电位节点输出的电位作为灰度电位输出的第一灰度电位输出布线。

19. 如权利要求 18 所述的电阻分压电路，其特征在于，

所述第二电阻和所述第一电阻的一部分平行地并排形成，

还包括通过所述第一电阻上的第二接点和所述第二电阻上的第二接点连接所述第一电阻和所述第二电阻的等电位的节点、并将所述等电位节点输出的电位作为灰度电位输出的第二灰度电位输出布线。

20. 如权利要求 18 所述的电阻分压电路，其特征在于，

所述第二电阻设置在所述第一节点和所述第二节点之间。

21. 如权利要求 20 所述的电阻分压电路，其特征在于，

所述第一电阻和所述第二电阻沿第一方向有近似相等的长度，及沿和所述第一方向成直角的第二方向有近似相等的宽度，沿所述第二方向并排构成。

22. 如权利要求 21 所述的电阻分压电路，其特征在于，

所述第一灰度电位输出布线连接沿所述第一方向位于近似相等位置的所述第一电阻上的第一接点和所述第二电阻上的第一接点，并向所述第二方向输出所述灰度电位。

23. 如权利要求 22 所述的电阻分压电路，其特征在于，

还包括第三电阻，该第三电阻设在所述第一节点和所述第二节点之间，沿第一方向长度有和所述第一电阻及所述第二电阻近似相等的长度，沿和所述第一方向成直角的第二方向有近似相等的宽度，在所述第二方向上和所述第一电阻及所述第二电阻并排构成，

所述第一灰度电位输出布线连接沿所述第一方向位于近似相等位置的所述第一电阻上的第一接点、所述第二电阻上的第一接点、及所述第三电阻上的第一接点。

24. 如权利要求 23 所述的电阻分压电路，其特征在于，还包括

设置在所述第一灰度电位输出布线上的所述第一电阻上的第一接点和所述第二电阻上的第一接点之间的第一开关、及

设置在所述第一灰度电位输出布线上的所述第二电阻上的第一接点和所述第三电阻上的第一接点之间的第二开关，

控制所述第一开关及所述第二开关的接通或断开。

25. 如权利要求 24 所述的电阻分压电路，其特征在于，还包括
设在所述第一节点或所述第二节点和所述第一至第三电阻的连接点之间的第三至第五开关，

在无需输出所述灰度电位时，控制所述第三至第五开关，使其断开。

26. 如权利要求 25 所述的电阻分压电路，其特征在于，
用 N 沟道型 MOS 晶体管、或 P 沟道型 MOS 晶体管、或包含 N 沟道型 MOS 晶体管及 P 沟道型 MOS 晶体管两者的组合构成所述第一至第五开关。

27. 如权利要求 23 所述的电阻分压电路，其特征在于，包括
设置在所述第一节点或第二节点和所述第一至第三电阻的连接点之间的第三至第五开关，

在无需输出所述灰度电位时，控制所述第三至第五开关，使其断开。

28. 如权利要求 27 所述的电阻分压电路，其特征在于，
用 N 沟道型 MOS 晶体管、或 P 沟道型 MOS 晶体管、或包含 N 沟道型 MOS 晶体管和 P 沟道型 MOS 晶体管两者的组合构成所述第三至第五开关。

29. 如权利要求 18 所述的电阻分压电路，其特征在于，
用 N+ 多晶硅电阻、或 P+ 多晶硅电阻、或 N+ 扩散电阻、或 P+ 扩散电阻构成所述电阻。

30. 一种液晶驱动装置，其特征在于，包括如权利要求 18 所述的电阻分压电路；及

根据所述电阻分压电路输出的灰度电位及指令值、输出驱动形成于基板上的多个液晶元件用的驱动电位的变换电路。

31. 一种液晶显示装置，其特征在于，包括
如权利要求 30 所述的液晶驱动装置；
形成于基板上的多个液晶元件；及
形成于所述基板上、并通过多个 TFT 公共连接所述多个液晶元件的驱动线，
所述液晶驱动装置连接所述驱动线，通过输出驱动电位来驱动所述驱动线。

电阻分压电路以及使用该分压电路 的液晶驱动装置和液晶显示装置

技术领域

本发明涉及灰度电位生成电路内含的电阻分压电路。

背景技术

所述灰度电位生成电路为生成驱动液晶元件等显示元件用的灰度电位的电路。例如，在驱动液晶显示装置中的液晶元件的例子中，首先将两个及两个以上成为基准的电位输入灰度电位生成电路。灰度电位生成电路通过将各基准电位间的电压细化分压，生成液晶元件驱动所需的灰度电位(或 γ 校正灰度电位)。

另外，最近几年，由于以液晶面板为主流的显示面板实现多灰度、高清晰度化，需要更多的灰度电位。因而，相邻灰度的电位差变小。这也就意味着，在用电阻形成灰度电位生成电路时，更需要电阻值精度高的小电阻。

公知的灰度电位生成电路例如有特开平 11-95726A 号公报(日本，公开日：1999 年 4 月 9 日)揭示的电路。该灰度电位生成电路具有设置串联连接多个基准电阻的电阻组的电阻分压电路。该电阻分压电路是这样构成的，它选择各电阻组的基准电阻的连接点，通过连接选好的基准点，能精细地设定分压电阻的阻值。然后，将基准电压加在电阻组的两端，在连接好的基准点得到所需的灰度电压。另外，该灰度电位生成电路通过层间绝缘膜在各灰度电压布线层上设置电阻布线层，用接点(或通孔)连接灰度电压布线层和电阻布线层，构成各电阻分压电路。

因为所述接点的电阻越低越好，故通常接点用电阻值低的物质制成。这种电阻值低的物质中有一种称为硅化物的硅的金属化合物。由于半导体制造上的限制在想把接点形成硅化物时，其下面的电阻部分也形成硅化物。另一方面，电阻本身为了以更小的面积以高的效率形成电阻分量，大多用不是硅化物的物质(以下称为非硅化物)构成。因此，在用非硅化物的物质构成电阻时，在电阻中就存在硅化物和非硅化物两种物质。这里，人们已知在半导体制造中，在硅化物和非硅化物的界面上产生被称为界面电阻的电阻分量，具有与电阻的宽度

无关的一定的值。

想在所述电阻分压电路中生成精细的灰度电位时，必须高精度地生成电阻值小的电阻分量，但在接点附近的电阻和通常的电阻的界面上存在较大的界面电阻分量时，难以制造出低于界面电阻的小的电阻值。

发明内容

本发明为解决这些问题而提出，其目的在于提供一种电阻分压电路，该电阻分压电路用别的物质象硅化物和非硅化物那样地构成接点(或通孔)部分和电阻，即使在其边界上产生界面电阻时，仍能高精度地形成电阻值小的电阻，生成精细的灰度电位，另外并提供一种使用这种电阻分压电路的液晶驱动装置以及液晶显示装置。

为了达到上述目的，本申请的电阻分压电路设置电阻值相等、并在相等的位置上有接点的多个电阻，分别连接各电阻相等位置上的接点，将这些电阻并联连接，在并联连接的电阻的两端输入基准电位，利用电阻分压而在各接点的连接点上生成灰度电压。

采用这样的构成，通过在相等位置上的接点并联连接多根电阻，从而即使是界面电阻大的电阻的场合，也能高精度地制成电阻值小的电阻。因此，能高精度地生成分得更细的灰度电位。

另外，使用本发明的电阻分压电路的液晶驱动装置，包括上述的电阻分压电路、及根据该电阻分压电路输出的灰度电位及输入的数字指令值而输出模拟电位(驱动电位)的DA变换电路。

采用这样的构成，DA变换电路能将电阻分压电路输出的灰度电位作为与数字指令值对应的模拟电位输出，利用高精度的灰度电位驱动液晶元件。因而能提高灰度显示即提高液晶面板等的显示的鲜艳度。

另外，使用本发明的电阻分压电路的液晶显示装置，包括在基板上形成的多个液晶元件、形成于所述基板上并通过多个TFT公共连接所述多个液晶元件的驱动线、及通过连接所述驱动线输出模拟电位而驱动所述驱动线的所述液晶驱动装置。

采用上述构成，能从液晶驱动装置将高精度灰度电位(模拟电位)加在液晶元件的驱动线上。因此，能提高灰度显示即液晶显示装置显示的鲜艳度。

附图说明

图 1 为本发明实施例 1 的液晶驱动器用电阻分压电路构成图。

图 2 为同上的液晶驱动器用电阻分压电路的并联电阻说明图。

图 3 为本发明实施例 2 的液晶驱动器用电阻分压电路构成图。

图 4 为本发明实施例 3 的液晶驱动器用电阻分压电路构成图。

图 5 为本发明实施例 4 的液晶驱动器用电阻分压电路构成图。

图 6 为本发明的液晶驱动装置构成图。

图 7 为本发明的液晶显示装置构成图。

具体实施方式

以下，参照附图说明本发明的实施示例。另外，以后所有实施示例的说明中，均以将本发明的电阻分压电路应用于液晶显示装置及液晶驱动装置的情形为例进行说明。

[实施例 1]

图 1 中表示本发明实施例 1 的液晶驱动器用电阻分压电路(为了驱动液晶元件而生成灰度电位的灰度电位生成电路内所包含的电阻分压电路)的构成图。

如图 1 所示，设置在图中沿水平方向相等位置上有电阻值近似相等、用于取出灰度电位的多个(图中为 7 个)接点 12 的多根(图中为三根)电阻 11。即 3 根电阻 11 的接点 12 间的电阻值的关系为，若设电阻 11 中的第一电阻的接点间电阻值为 $R11$ 、 $R12$ 、 $R13$ …… $R16$ ，设第二电阻的接点间电阻值为 $R21$ 、 $R22$ 、 $R23$ …… $R26$ ，设第三电阻的接点间电阻值为 $R31$ 、 $R32$ 、 $R33$ …… $R36$ ，则 $R11 : R12 : R13 : \dots : R16 = R21 : R22 : R23 : \dots : R26 = R31 : R32 : R33 : \dots : R36$ 。

最理想的实施示例为，多个电阻 11 的电阻值近似相等。这里，近似相等这句话的意义为，只要是半导体制造过程中制造条件的差异为可以忽略不计的程度，则多个电阻 11 的阻值就视作全部相等。例如，作为最理想的实施示例，在半导体制造中，电阻 11 能以具有近似相等的长度、近似相等的宽度的多晶硅等布线层的形式而形成，电阻 11 的阻值近似相等。本说明书中所谓近似相等的用语完全依照该用法使用。

然后，利用各灰度电位输出布线 13 连接各电阻 11 在相等位置上的接点 12，将这些电阻 11 并联连接。在这些并联连接的电阻 11 的两端接点 12 的基准电

位供给布线 14 上输入基准电位 V_1 、 V_2 ，利用三根电阻 11 的分压，在中间 5 个各接点 12 的连接点(布线 13)上生成灰度电位 V_{51} 、 V_{52} 、 V_{53} 、 V_{54} 、 V_{55} 。

具体为，图 1 示出的电阻分压电路如以下那样形成。

先在基板上设置用 N +多晶硅电阻形成的电阻 11。然后，在电阻 11 之上隔着层间绝缘膜(未图示)设置和电阻 11 正交的、用铝等形成的灰度电位输出布线 13。接着，用由阻值低的物质(例如称为硅化物的硅的金属化合物)组成的接点 12，连接电阻 11 和灰度电位输出布线 13。

试分析如图 2 所示两根并联电阻的情形，设两根电阻的合成电阻为 R_A ，各电阻值为 R_1 及 R_2 ，则 $1/R_A = 1/R_1 + 1/R_2$ 的关系式成立。这里，如设 $R_1 = R_2 = R$ ，则 $1/R_A = 2/R$ ，即变成 $R_A = R/2$ ，变成用电阻的根数除原来的电阻值后的商。这里，设并联连接的电阻的根数为 N (N 为 2 及 2 以上的正整数)，则使 N 根电阻值 R 的电阻连接时的合成电阻值 R_N 变成 $R_N = R/N$ 。另外，即使 $R_1 \neq R_2$ 时， R_1 、 R_2 和合成电阻 R_A 的关系满足 $R_1 > R_A$ ，而且 $R_2 > R_A$ 。因此，可知并联连接的电阻越多，合成电阻越小。

根据上述实施例 1 的构成，通过设置三根电阻值近似相等、在相等位置上形成取出灰度电位用的接点 12 的电阻 11，用灰度电位输出布线 13 连接相等位置的接点 12，并联连接电阻 11，从而将接点 12 间的电阻 11 并联连接，就能减小接点 12 间的电阻值。因此，即使在接点 12 附近的电阻 11 及其以外区域的电阻 11 的界面上有较大的电阻分量(界面电阻)存在时，仍能高精度地制造出阻值小的电阻，并生成精细的灰度电位 V_{51} 、 V_{52} 、 V_{53} 、 V_{54} 、 V_{55} 。另外，由于接点 12 排成一行，所以能简单地形成从接点 12 取出灰度电位的布线，也能期盼版面容易配置的效果。

还有，在实施例 1 中，说明了设置三根电阻 11 的例子，但从前面所述的合成电阻的效果可知，电阻 11 只要是设置两根及两根以上的构成即可。另外，说明了电阻 11 上设置七个接点 12 的例子，但即使在硅化物(接点 12 下面部分的电阻 11)物质和非硅化物物质(接点 12 下面部分之外的电阻 11)之间上存在边界的情况下，通过用合成电阻构成用非硅化物物质构成的部分电阻 11，也能获得本发明的效果。即，接点 12 如除去和基准电位供给布线 14 的接点外，则在电阻 11 上至少存在一个即可，灰度电位输出布线 13 至少设置 1 根的构成中，就可以获得本发明的效果。

[实施例 2]

图3表示本发明实施例2的液晶驱动器用电阻分压电路的构成图。

如图3所示,将电阻值近似相等的 $2N$ (N 为大于等于2的正整数)根(图中为四根)电阻21使其长轴方向一致依次平行地配置,各接点22分别设置在上述各电阻21的两端。再在依次配置的各电阻21中,对于从图的上面开始数起第一和第二电阻21,将各接点23设置在沿图的水平方向相等位置上,对于从图的上面开始数起第三和第四电阻21,将各接点24设置在沿图的水平方向相等的位置上。还有,图3示出的实施例中,表示了接点24水平方向的位置和接点23水平方向的位置不同的例子,但是,接点24水平方向的位置和接点23水平方向的位置也可以相同,这些都可以。

然后,利用各灰度电位输出布线25连接从图的上面开始数起第一、第二电阻21上的接点23。又利用各灰度电位输出布线26连接从图的上面开始数起第三、第四电阻21上的接点24。另外,利用各连接用布线27依次连接奇数序号(从图的上面开始数起第一、第三)的电阻21端部的接点22。又利用各连接用布线28依次连接偶数序号(从图的上面开始数起第二、第四)的电阻21端部的接点22。

然后,连接第一和第二电阻21始端的接点22,连接序号 $(2N-1)$ 和 $2N$ (图中为第三和第四)的电阻21终端的接点22。通过基准电位供给用布线(未图示),将基准电位 V_1 、 V_2 输入上述连接后的各端部,通过电阻21的分压,在各接点23的连接点(灰度电位输出布线25)和各接点24的连接点(灰度电位输出布线26)上生成灰度电位 V_{61} 、 V_{62} 、 V_{63} 、 V_{64} 、 V_{65} 、 V_{66} 。

图3示出的电阻分压电路具体形成方法如下。

先在基板上设置用 $N+$ 多晶硅电阻形成的电阻21。接着,在电阻21上,隔着层间绝缘膜(未图示),设置和电阻21正交、用铝等形成的灰度电位输出布线25、26及连接用布线27、28。接着,用电阻值低的物质(例如,称为硅化物的硅和金属化合物)组成的接点22、23、24连接所述电阻布线层和灰度电压布线层。

这样,根据实施例2,通过将多个电阻21并联连接来减小电阻值的原理和实施例1的构成相同,但通过连接奇数序号的电阻21,连接偶数序号的电阻21,即 $2N$ 根的电阻21每隔一根地连接,能减少电阻制造工艺中电阻值面内误差的影响。

即,通常在半导体制造中制造电阻时,为了控制电阻值,而使杂质在将成

为电阻的物质中扩散，以该法来制造。这时形成电阻的布线层的杂质扩散浓度不是一样的，有某些误差。因此，仅如图1的版面配置那样单纯地将电阻并排，第一根电阻和最后(第2N)一根电阻21的电阻值的误差恐怕会变得很大。对于这一点，若如图3所示，第一电阻和第三电阻连接、第二电阻和第四电阻连接那样，一个隔一个地连接电阻21，则能减少电阻面内误差的影响。因此，利用图3的版面配置构成，即使在界面电阻为较大的时候，仍能减轻电阻21面内误差的影响，形成精度更高、阻值小的电阻，生成更精细的灰度电位。

[实施例3]

图4为表示本发明实施例3的液晶驱动器用电阻分压电路的构成图。

如图4所示，设置两端有接点31、中间有多个(图中为四个)接点32-1~32-4的一根第一电阻33。再在只需要小的电阻的部位设置与第一电阻33的接点32-1~32-4对向的第二电阻。图4中，与第一电阻33的接点32-1、32-2间对向、平行地设置两端有接点37的一根第二电阻34，并且与第一电阻33的接点32-3、32-4间对向、平行地设置两端有接点37的两根第二电阻35、36。

然后，利用各灰度电位输出布线38连接第一电阻33的接点32-1、32-2和第二电阻34两端的接点37。又利用各灰度电位输出布线39连接第一电阻33的接点32-3、32-4和两根第二电阻35、36两端的接点37。另外，通过基准电位供给布线(未图示)向第一电阻33的两端(接点31)输入基准电位V1、V2。利用第一电阻33的分压在各接点32-1~32-4、37的连接点(布线38、39)上生成灰度电位 V_{71} 、 V_{72} 、 V_{73} 、 V_{74} 。

图4所示的电阻分压电路具体如以下那样地形成。

先在基板上设置用N+多晶硅电阻形成的电阻33、34、35、36。然后在电阻33、34、35、36上隔着层间绝缘膜(未图示)，设置和电阻33、34、35、36正交的用铝等形成的灰度电位输出布线38、39。然后，用由阻值低的物质(例如称为硅化物的硅的金属化合物)组成的接点32-1~32-4、37连接电阻33、34、35、36和灰度电位输出布线38、39。

这样，根据实施例3，用一根第一电阻33构成基本的液晶驱动用电阻分压电路，通过第二电阻34、35、36并联连接，从而能形成精度高、阻值小的电阻，生成精细的灰度电位。另外，通过仅在需要产生精细的灰度电位差的小阻值的部分并联连接第二电阻34、35、36，相比将好几根相同长度的电阻并排在

一起而使版面配置面积增大的情况，而今，只要在需要形成这样小的电阻处将电阻并联配置，就能减小版面配置面积。

[实施例 4]

图 5 表示本发明实施例 4 的液晶驱动器用电阻分压电路构成图。

如图 5 所示，沿图的垂直方向平行地设置电阻值近似相等、沿图的水平方向在相等的位置上有取出灰度电位用的多个 $\{(n+1)$ 个， n 为大于等于 2 的正整数 $\}$ 的接点 42 的多根(图中为 3 根)电阻 41。即电阻 41 的接点 42 间电阻值的关系为，若设电阻 41 中第一电阻 41-1 的接点间电阻值为 R_{11} 、 R_{12} 、 R_{13} ... R_{1n} ，第二电阻 41-2 的接点间电阻值为 R_{21} 、 R_{22} 、 R_{23} ... R_{2n} ，第三电阻 41-3 的接点间电阻值 R_{31} 、 R_{32} 、 R_{33} ... R_{3n} ，则 $R_{11} : R_{12} : R_{13} : \dots R_{1n} = R_{21} : R_{22} : R_{23} : \dots : R_{2n} = R_{31} : R_{32} : R_{33} : \dots R_{3n}$ 。

另外，通过第一开关 45 和第二开关 46 (这些开关 45、46 均是控制开关的一个例子)，利用灰度电位输出布线 44 分别连接各电阻 41 的中间相等位置的接点，将这些电阻 41 并联连接。另外，各电阻 41 两端的接点 42 分别连接第三、第四、第五开关 47、48、49 (这些开关 47、48、49 均为电源开关的一个例子)。

然后，从第一节点 E1 将高电平侧基准电位 V_1 及从第二节点 E2 将低电位侧基准电位 V_2 分别通过第三、第四、第五开关 47、48、49 供给各电阻 41 的两端。通过供给高电位侧基准电位 V_1 和低电位侧基准电位 V_2 ，利用三根电阻 41 的分压，从中间的各接点 42 的连接点通过第一、第二...第 $(n-1)$ 灰度电位输出布线 44，输出灰度电位 V_{81} 、 V_{82} 、... $V_{8(n-1)}$ 。

图 5 示出的电阻分压电路具体如以下那样地形成。

首先在基板上沿所述第二方向(图中的垂直方向)并排设置具有沿第一方向(图中的水平方向)长度近似相等、沿和所述第一方向成直角的第二方向宽度近似相等、并用 N 多晶硅电阻形成的第一电阻 41-1、第二电阻 41-2、第三电阻 41-3，即并排设置电阻值近似相等的电阻 41 (41-1、41-2、41-3)。然后，在这些电阻 41 之上，隔着层间绝缘膜(未图示)，和电阻 41 (41-1、41-2、41-3) 正交设置由铝等形成的灰度电位输出布线 44 和 P 沟道型 MOS 晶体管形成的第一开关 45、第二开关 46、第三开关 47、第四开关 48 及第五开关 49 组成的灰度电位输出部。然后利用阻值低的物质(例如，称为硅化物的硅的金属化合物)形成的接点 42 连接电阻 41 和灰度电位输出布线 44。

这样,根据实施例 4,由于采用将三根电阻值近似相同的电阻 41 并联连接的构成,连接附图的水平方向上相等位置的接点 42,即连接三根电阻的电阻值近似相等的接点 42,并连接等电位的节点,将从等电位的节点输出的电位作为灰度电位输出,所以能用较小的电阻值得到高精度的灰度电位。再在输出灰度电位的灰度电位输出布线 44 上设置第一开关 45 和第二开关 46,通过开关控制,能够择需调整分开的分压电阻 $R11$ 、 $R12$ 、 $R13\cdots R1n$ 、 $R21$ 、 $R22$ 、 $R23\cdots R2n$ 、 $R31$ 、 $R32$ 、 $R33$ 、 $\cdots R3n$ 的根数。用这样的构成,就能形成可更加精细地设定的小阻值的电阻,在各灰度电位输出布线 44 上得到所需的分得更精细的灰度电位。另外,在基准电位 $V1$ 、 $V2$ 和电阻 41 之间设置第三开关 47、第四开关 48、及第五开关 49,在不需灰度电位等时候,择需进行控制,使所述开关 47、48、49 断开,从而能将电阻 41 和基准电位 $V1$ 、 $V2$ 分开,因此,能防止不需要的电流流过,降低功耗。

实施例 1~4 中,虽用 $N+$ 多晶硅电阻形成各电阻,但是也能利用 $P+$ 多晶硅电阻、或 $N+$ 扩散电阻、或 $P+$ 扩散电阻来形成。

另外,实施例 4 中,第一开关 45、第二开关 46、第三开关 47、第四开关 48 及第五开关 49 是用 P 沟道型 MOS 晶体管形成,但也可用 N 沟道型 MOS 晶体管、或 P 沟道型 MOS 晶体管和 N 沟道型 MOS 晶体管的两者组合后形成。

还有,通过采用本发明的电阻分压电路能生成高精度的灰度电位,本发明的电阻分压电路能作为各种各样的形态。例如,能以生成灰度电位并根据灰度电位生成驱动显示元件用的驱动电位的驱动装置的形态、或者以该驱动装置驱动基板上形成的多个显示元件那样一体形成的显示装置等的形态进行实施。

图 6 为包括多个本发明理想的实施例(实施例 1~4)的电阻分压电路的液晶驱动装置的构成图。

如图 6 所示,液晶驱动装置 51 由多个电阻分压电路 52 组成的灰度电位生成电路(灰度电压生成电路)53、和 DA 变换器(变换电路)54 构成,利用灰度电位生成电路 53 的各电阻分压电路 52,根据所给的两个基准电位,生成位于基准电位之间的灰度电位,分别输入 DA 变换器 54。DA 变换器 54 根据输入的灰度电位及输入的数据指令值(未图示),生成驱动多个液晶元件用的驱动电位(模拟电位)。

图 7 为具有将图 6 示出的液晶驱动装置 51 作为信号线驱动电路的液晶显示装置的构成图。

液晶显示装置 61 除液晶驱动装置 51 之外,还包括形成于基板上的多个液晶元件 62、连接各液晶元件 62 的多个 TFT(Thin Film Transistor 薄膜晶体管)63、连接多个 TFT63 的栅极的多根扫描线 64、和多个 TFT63 的连接液晶元件 62 的一端的另外一端连接并利用液晶驱动装置 51 驱动的多条驱动线 65、及驱动多条扫描线 64 用的扫描线驱动装置 66。

根据这样构成的液晶驱动装置 51 或液晶显示装置 61,因能利用高精度的灰度电位来驱动液晶元件 62,所以能获得提高灰度显示、即提高以液晶面板等的显示鲜艳度的效果。

还有,在上述实施例的说明中,是以液晶为例进行了说明,但本发明并不限于此。即使是其它的显示元件、例如有机 EL 元件等,只要是输入灰度电位来驱动的显示形态,应均属于本发明的技术范围。

另外,本发明涉及的电阻分压电路具有能高精度地形成阻值小的电阻、生成精细的灰度电位的效果,也能应用于需要产生高精度的多个基准电压的计量及测量仪器或控制设备等用途上。

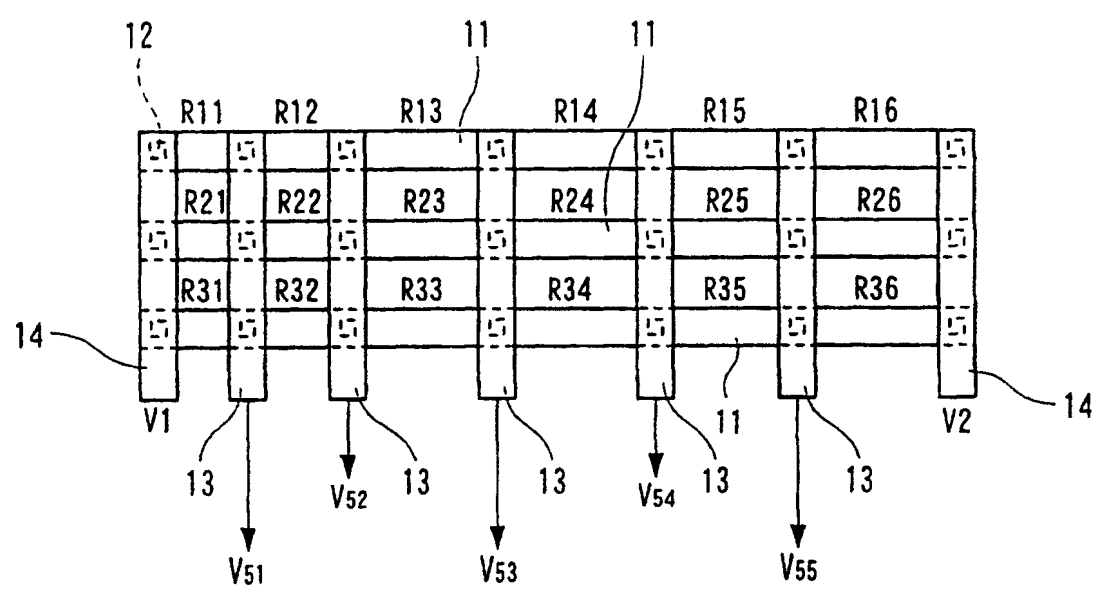


图 1

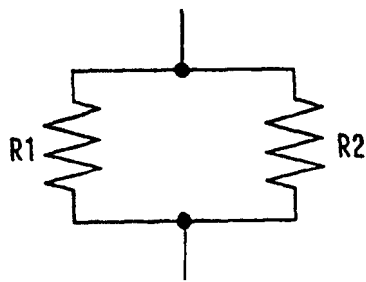


图 2

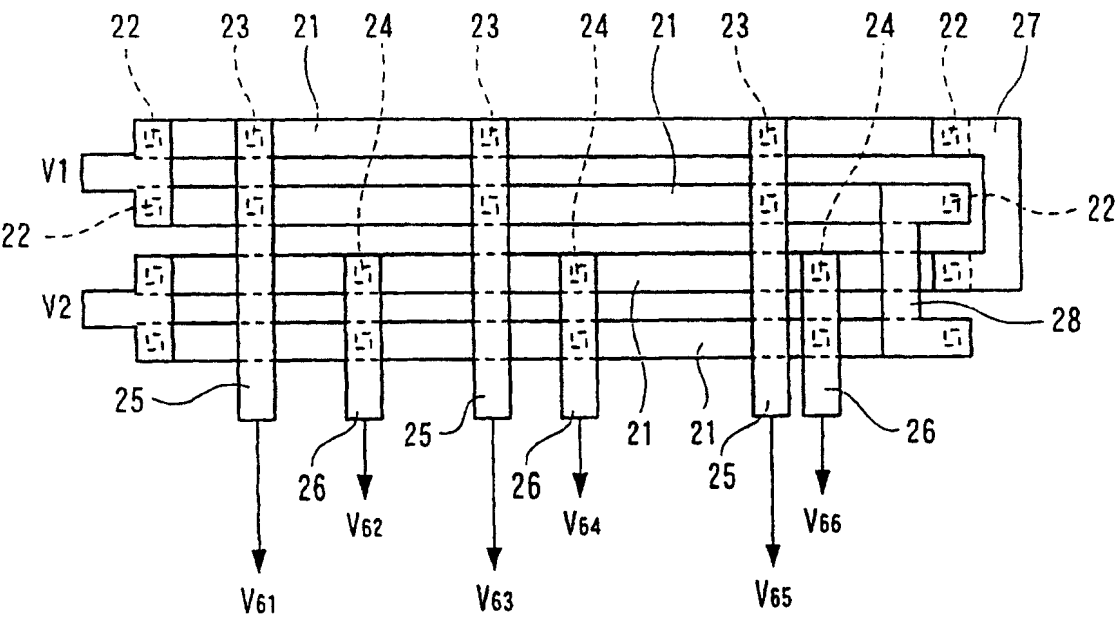


图 3

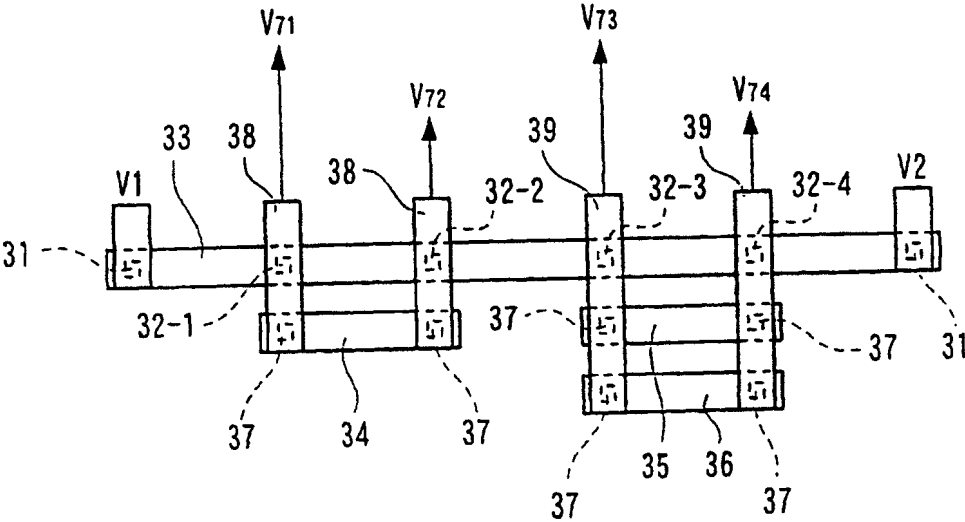


图 4

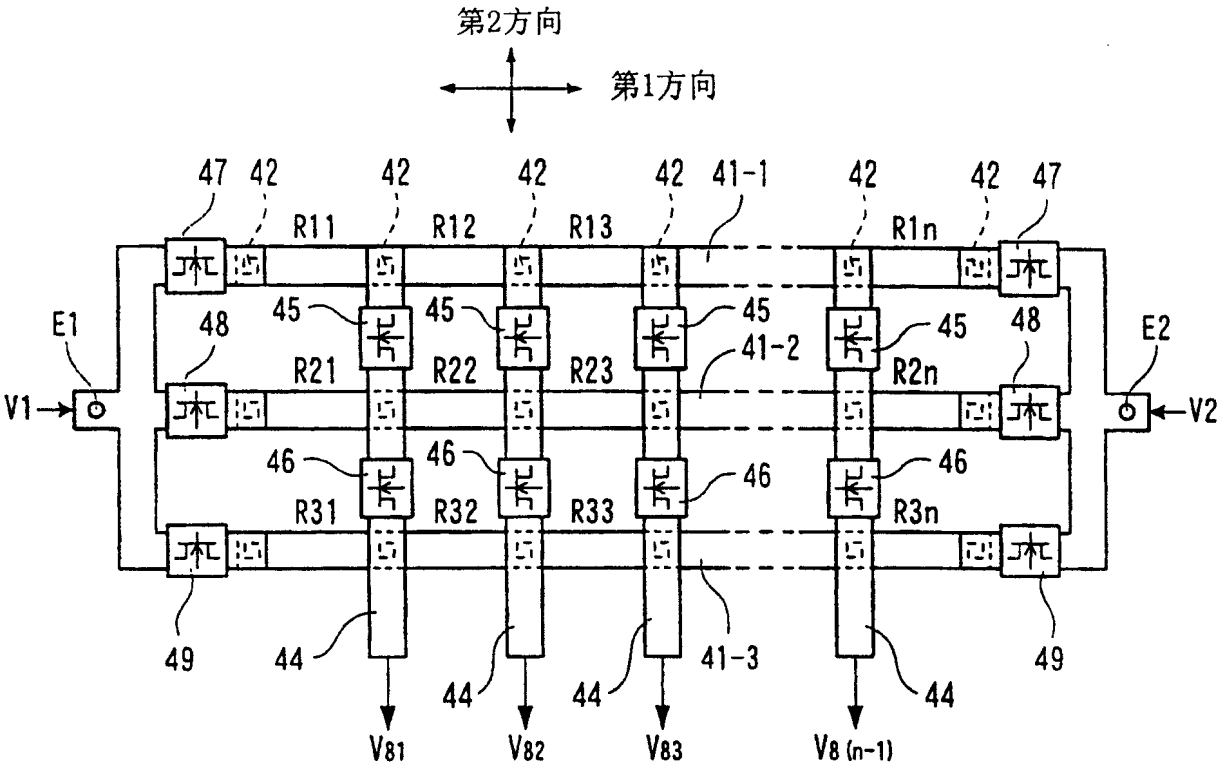


图 5A

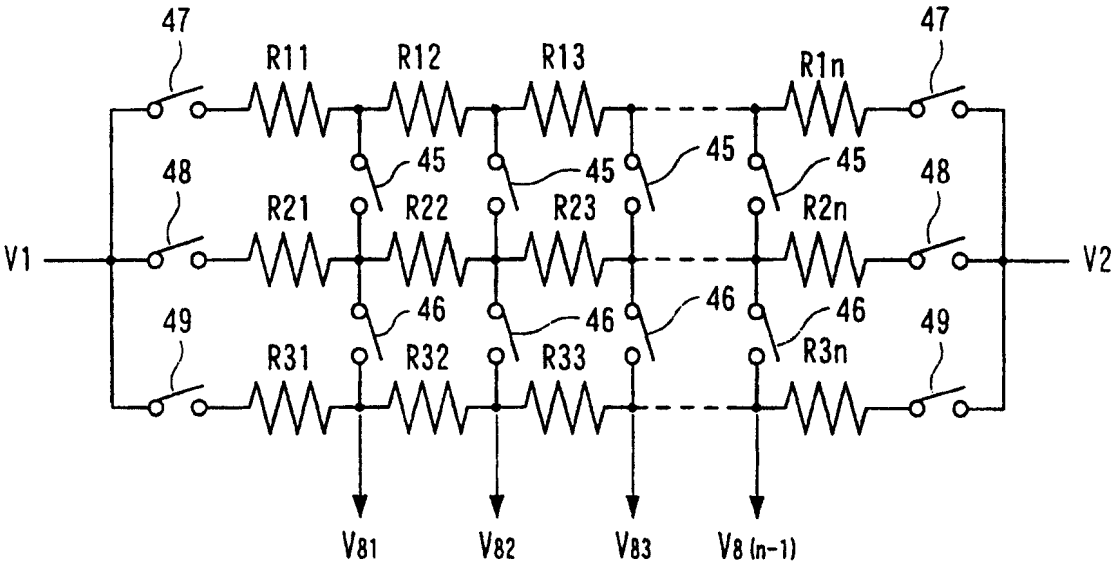


图 5B

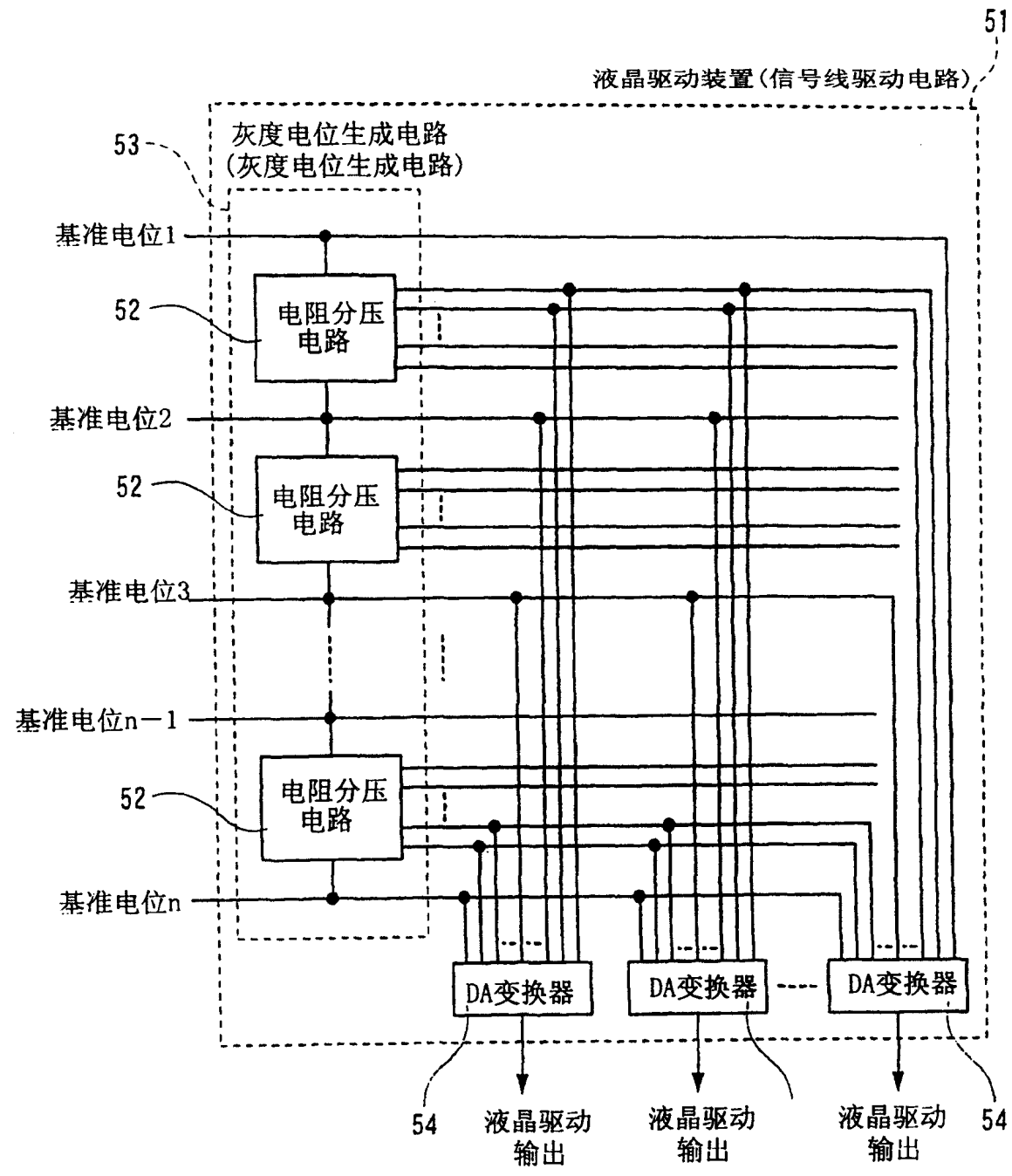


图 6

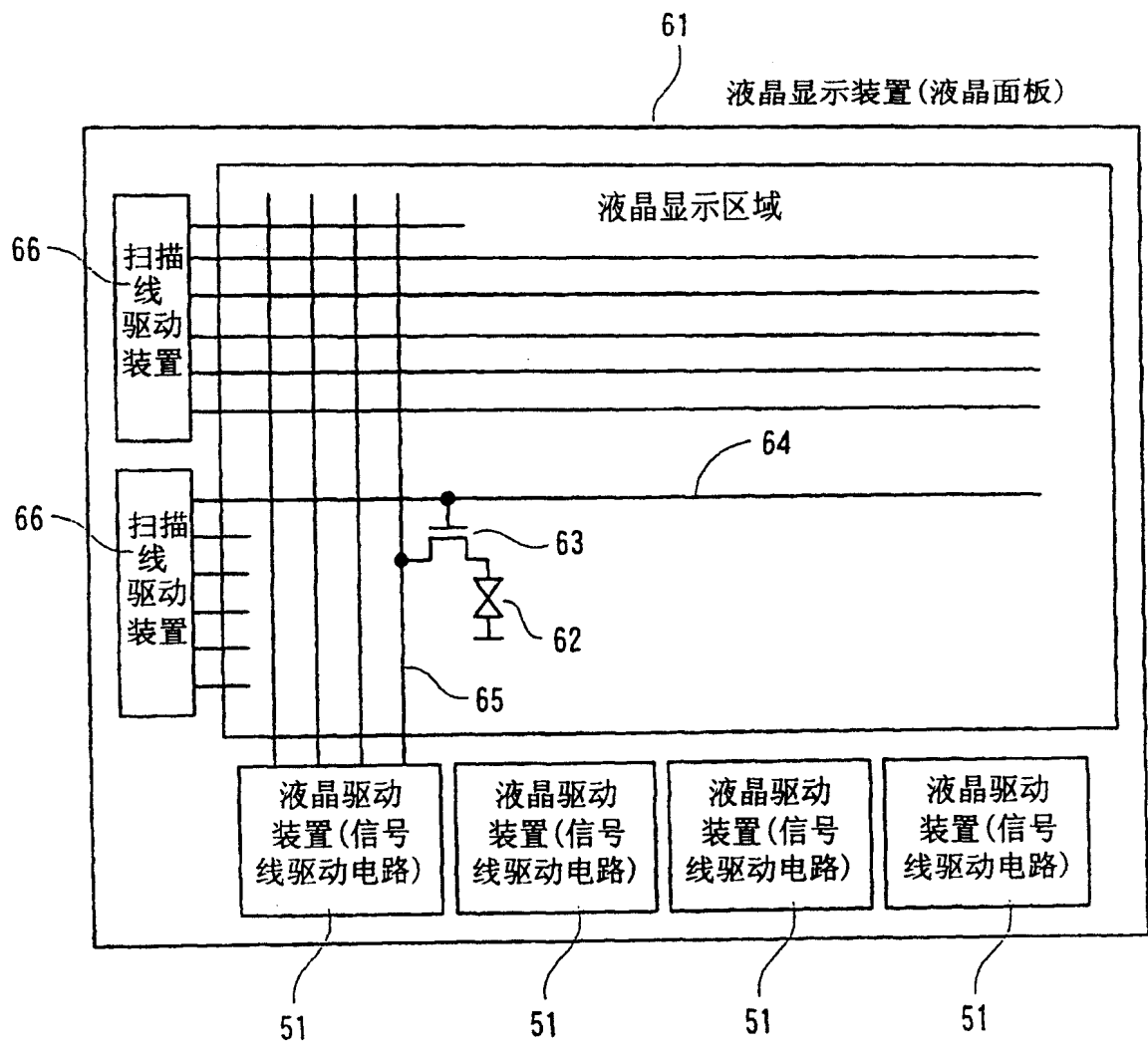


图 7

专利名称(译)	电阻分压电路以及使用该分压电路的液晶驱动装置和液晶显示装置		
公开(公告)号	CN100414353C	公开(公告)日	2008-08-27
申请号	CN200410011451.1	申请日	2004-12-24
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	西和义 村田正嗣		
发明人	西和义 村田正嗣		
IPC分类号	G02F1/133 G09G3/36 G09G3/20 H03M1/06 H03M1/76		
CPC分类号	H03M1/765 H03M1/0678 G09G3/3688 G09G2320/0276		
优先权	2003428511 2003-12-25 JP 2004341341 2004-11-26 JP		
其他公开文献	CN1637471A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及为了驱动液晶元件等显示元件而生成灰度电压的灰度电位生成电路内含的电阻分压电路，将提供能高精度形成阻值小的电阻、能生成精细的灰度电位的电阻分压电路作为技术上要解决的课题。为了解决这一课题，本发明的电阻分压电路的构成为，设置三根阻值相等、在相等的位置上有接点12的电阻11，分别连接各电阻11在相等位置上的接点12，并联地连接这些电阻，并将基准电位V1、V2输入并联连接的电阻的两端，利用电阻11的分压作用，在各接点12的连接点上生成灰度电位。本发明能生成精细的灰度电位，能适用于液晶驱动装置、计量及测量仪器、或控制设备等诸多用途。

