



[12] 发明专利申请公开说明书

[21] 申请号 200410012039.1

[43] 公开日 2005年4月6日

[11] 公开号 CN 1604464A

[22] 申请日 2004.9.28

[21] 申请号 200410012039.1

[30] 优先权

[32] 2003.10.1 [33] JP [31] 2003-342745

[71] 申请人 日本电气株式会社

地址 日本东京都

共同申请人 恩益禧电子股份有限公司

[72] 发明人 中平吉彦

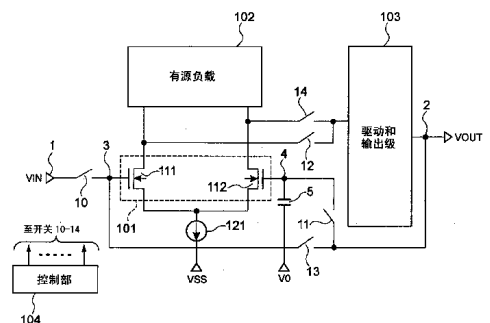
[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 朱进桂

权利要求书3页 说明书17页 附图21页

[54] 发明名称 差分放大器电路及使用其的液晶显示单元的驱动电路

[57] 摘要

一种差分放大器电路，在电流供给输入小的情况下也能获得可输出偏移被校正的高精度电压。其具有第一和第二输入端和输出端，其中控制第一和第二状态之间的转换，在所述第一状态，第一输入端用作非反相输入端，第二输入端用作反相输入端，在第二状态，第一输入端用作反相输入端，第二输入端用作非反相输入端，还提供电容元件，其一端连接至预定的电源端，所进行的控制是，在第一状态，输入电压供给第一输入端，电容器的另一端连接至第二输入端和输出端，在第二状态，第一输入端连接至输出端，电容器的另一端连接至第二输入端。在输入电压没有连接至电容器的情况下，在第一状态进行偏移检测操作，在第二状态进行偏移校正操作。



1. 一种差分放大器电路，其特征在于包括：

5 差分放大器装置，其具有第一和第二输入端和一个输出端；

电容元件，其一端连接至预定的电源端，其另一端连接至所述第二输入端；和

控制装置，其用于控制第一状态和第二状态之间的转换，其中在所述第一状态，所述第一输入端用作非反相输入端，同时所述第二输入端用作反相输入端，输入电压供给所述第一输入端，同时所述第二输入端连接至所述输出端；在所述第二状态，所述第一输入端用作反相输入端，同时所述第二输入端用作非反相输入端，所述第一输入端连接至所述输出端。

2. 根据权利要求1的差分放大器电路，其特征在于：在所述第一状态，加到所述第一输入端的输入电压的放大的电压存储在所述电容元件上，在所述第二状态，将被施加到所述第二输入端的存储在所述电容元件上的所述输入电压的放大的电压，输出至所述输出端。

3. 根据权利要求1的差分放大器电路，其特征在于：进一步包括提供在所述输出端与负载之间的开关，

20 其中，所述控制装置在所述第一状态将所述开关变为断开。

4. 一种差分放大器电路，其特征在于包括：

电路输入端和电路输出端；

差分放大器装置，其具有：包含第一和第二晶体管的差分晶体管对，用于驱动所述差分晶体管对的恒流源，与所述差分晶体管对的输出对连接的有源负载，和基于所述输出对的信号向所述电路输出端输出信号的输出电路；

第一和第二开关，其连接所述差分晶体管对的输入对中的一个输入和每一所述电路输入端及所述电路输出端；

第三开关，其连接所述输入对中的另一个输入和所述电路输出端；

30 第四和第五开关，其将每一所述输出对连接至所述输出电路；和

电容元件，其一端连接至预定的电源端，另一端连接至所述输入对中的所述另一个输入。

5 5. 根据权利要求4的差分放大器电路，其特征在于：进一步包括控制装置，其控制第一状态和第二状态之间的转换，其中在所述第一状态，所述第一、第三和第四开关变为接通，所述第二和第五开关变为断开；在所述第二状态，所述第一、第三和第四开关变为断开，所述第二和第五开关变为接通。

10 6. 根据权利要求5的差分放大器电路，其特征在于：在所述第一状态，基于要从所述电路输入端加至所述输入对中的一个输入的输入电压而放大的电压，保持在所述电容元件上；在所述第二状态，基于保持在所述电容元件上的将加至所述输入对中的另一个输入的电压而放大的电压，被输出至所述电路输出端。

7. 根据权利要求5的差分放大器电路，其特征在于：所述有源负载具有：

15 晶体管对，其包含其栅极和源极分别共连的第三和第四晶体管；第六开关，其连接与所述输出对中的一个输出相连的所述第三晶体管的漏极和所述晶体管对的栅极；和第七开关，其连接与所述输出对中的另一个输出相连的所述第四晶体管的漏极和所述晶体管对的栅极，

20 所述控制装置进行控制，使得在所述第一状态，至少使所述第六开关变为断开和所述第七开关变为接通，以及在所述第二状态，至少使所述第六开关变为接通和所述第七开关变为断开。

8. 根据权利要求5的差分放大器电路，其特征在于：进一步包括提供在所述电路输出端与输出负载之间的开关，

其中，所述控制装置在所述第一状态将所述开关变为断开。

25 9. 根据权利要求1的差分放大器电路，其特征在于：进一步包括装置，其用于在所述第二状态产生所述第一状态之后的电路的输入电压。

30 10. 一种液晶显示单元的驱动电路，其特征在于：其具有串联连接在第一和第二参考电压之间的多个电阻器，并包括：灰度产生装置，其用于从所述多个电阻器的连接点分出的每一抽头产生灰度电压；和译码装置，其将数字信号作为输入，并选择和输出与所述灰度产生装置的输

出电压相应的电压，并且，将所述译码装置的输出作为输入，分别驱动多条数据线，所述驱动电路包括与所述多条数据线相对应的根据权利要求 1 所述的多个差分放大器电路。

11. 一种液晶显示单元的驱动电路，其特征在于包括：用于输入多个参考电压的多个相应的参考电压输入端；译码装置，其用于根据数字视频信号选择和输出两个相邻的参考电压；D / A 转换装置，其用于内插和输出由所述译码装置所选择的两个参考电压的中间电平的模拟信号，并将所述 D / A 转换装置的输出作为输入，分别驱动多条数据线，所述驱动电路包括与多条数据线相对应的根据权利要求 1 所述的多个差分放大器电路。

差分放大器电路及使用其的液晶显示单元的驱动电路

5

技术领域

本发明涉及差分放大器电路及使用其的液晶显示单元的驱动电路，特别是涉及为了以高精度驱动负载并消除偏移的差分放大器电路的改进。

10

背景技术

至今为止，由于构成差分放大器电路的有源元件的特性变化，差分放大器电路有一个问题是对产生输出偏移的负载的驱动。为了解决这个问题，已采用各种不同的方法校正输出偏移。在这些方法中，可举出日本专利公报 No. 9-244590（专利文件 1）披露的差分放大器电路，作为具有利用电容的输出偏移校正装置的差分放大器电路第一常规示例。

15

图 19 示出具有专利文件 1 中披露的输出偏移校正装置的第一一般示例差分放大器电路。图 19 的差分放大器电路包括运算放大器电路 503 和偏移校正电路 504。偏移校正电路 504 包括：串联在运算放大器电路 503 的非反相输入端与运算放大器电路 503 的输出端 502 之间的开关 506 和 507；连接在开关 506 和 507 的共同连接点与运算放大器电路 503 的反相输入端之间的电容器 505；和连接在运算放大器电路 503 的反相输入端与运算放大器电路 503 的输出端 502 之间的开关 508。

20

图 20 示出图 19 的差分放大器电路的操作时序图。下面将参考图 20 的时序图描述图 19 的差分放大器电路的操作。首先，在开始状态的周期 T1，只有开关 507 置于接通状态，其他开关 506 和 508 则置于断开状态。这使运算放大器电路 503 的输出端 502 和反相输入端经电容器 505 相连。在这种状态下，最先的输出电压是输出电压 V_{out} 的电压电平。

25

在下一周期 T2，除了开关 507 以外，开关 508 也变成接通。当输入

30

电压 V_{in} 变化时，输出电压 V_{out} 也随着变化，变成包括偏移 V 断开在内的 ($V_{in}+V$ 断开)。这时，电容器 505 短路，电容器 505 的两端变成相同电位。另外，由于开关 507 和 508 变成接通，电容器 505 的两端连接至差分放大器电路的输出端 502，所以电容器 505 的两端的电位分别变成运
5 算放大器电路的输出 $V_{out} = (V_{in}+V \text{ 断开})$ 。

在下一周期 T3，开关 508 照原样为接通，而开关 507 变为断开，此后开关 502 变为接通。这使电容器 505 的一端连接至输入端 501，从 V_{out} 变成 V_{in} 。因为开关 508 为接通，电容器 505 的另一端仍然是输出电压 V_{out} ，因此，加到电容器 505 上的电压变成：

$$10 \quad V_{out}-V_{in} = V_{in}+V \text{ 断开}-V_{in} = V \text{ 断开}$$

与偏移电压 V 断开等效的电荷充电至电容器 505。

在下一周期 T4，开关 506 和 508 变为断开，此后开关 507 变为接通。通过使开关 506 和 508 变为断开，电容器 505 直接连接在运算放大器电路 503 的反相输入端与输出端 502 之间，输出偏移 V 断开由电容器 505
15 保持。通过使开关 507 变为接通，以输出端 502 的电位作为参考，输出偏移 V 断开加到运算放大器电路 503 的反相输入端。结果，输出电压 V_{out} 变成：

$$V_{out} = V_{in}+V \text{ 断开}-V \text{ 断开} = V_{in}$$

因此输出偏移被消除，能输出高精度电压。

20 下面提到的是日本专利公报 No. 11-249624 (专利文件 2) 和 No. 11-305735 (专利文件 3) 中披露的放大器电路，作为校正输出偏移的第二一般示例。图 21 示出专利文件 2 中所示低电压放大器电路的基本电路配置图，图 22 示出专利文件 2 中类似地披露的高电压放大器电路的基本电路配置图。

25 图 21 中所示的低电压放大器电路提供有：开关晶体管 NA1 和 NB1，其将输入级的 P 沟道 (此后简称为 P) MOS 晶体管 PM51 的栅极 (控制电极) 连接至 (+) 输入端或者 (-) 输入端；开关晶体管 NA2 和 NB2，其将输入级的 PMOS 晶体管 PM52 的栅极连接至 (+) 输入端或者 (-) 输入端；开关晶体管 NA3 和 NB3，其将输出级的 N 沟道 (此后简称为 N)
30 MOS 晶体管 NM65 的栅极，连接至输入级的 PMOS 晶体管 PM51 的漏极

(第二电极)或者输入级的 PMOS 晶体管 PM52 的漏极, 和开关晶体管 NA4 和 NB4, 其将构成有源负载的 NMOS 晶体管 NM63 和 NM64 的栅级, 连接至输入级的 PMOS 晶体管 PM51 的漏极或输入极的 PMOS 晶体管 PM52 的漏极。

5 类似于图 21 中所示的低电压放大器电路, 图 22 中所示的高电压放大器电路具有开关晶体管 PA1-PA4 和 PB1-PB4。这里, 开关晶体管 NA1-PA4 和 PA1-PA4 的栅极被施加控制信号 A, 开关晶体管 NB1-NB4 和 PB1-PB4 的栅极则被施加控制信号 B。

在图 21 所示的低电压放大器电路中, 图 23 所示的电路配置是控制
10 信号 A 为 H (高) 电平, 控制信号 B 为 L (低) 电平; 而图 24 所示的电路配置是控制信号 A 为 L 电平, 控制信号 B 为 H 电平。从图 23 和 24 明显可见, 在低电压放大器电路的情况下, 加有输入电压 V_{in} 的输入级 MOS 晶体管和有输出电压 V_{out} 反馈的输入级 MOS 晶体管是可以交换的。因此, 在图 23 的电路配置和图 24 的电路配置的情况下在参考号码互相颠倒的放大器电路中产生输出偏移, 它们的绝对值是相等的。
15

进一步说, 在图 22 所示高电压放大器电路中也是如此, 在控制信号 A 为 H 电平和控制信号 B 为 L 电平的电路配置, 以及控制信号 A 为 L 电平和控制信号 B 为 H 电平的电路配置中, 在参考号码互相颠倒的放大器电路中产生输出偏移, 它们的绝对值是相等的。

20 在专利文件 2 的电路配置中披露的是, 在进行点阵转换驱动的液晶显示单元的图像信号行驱动装置中, 为给一块色素施加灰度电压, 输出正极性灰度电压的高电压侧放大器电路和输出负极性灰度电压的低电压侧放大器电路, 在每一帧响应极性而交替地操作, 每两帧则进行交替地变换加有放大器电路输入电压的输入级晶体管和有输出电压反馈的输入
25 级晶体的操作, 从而每一放大器电路的输出偏移在每四个时间帧上均衡。这样做的结果是防止了由输出偏移施加的电压变化所引起的亮度增强和减弱。

发明内容

30 当例如使用元件偏差大的多晶硅薄膜晶体管配置差分放大器电路

时，会产生大的输出偏移。按照专利文件 1 中所示图 19 的一般示例，如果差分放大器电路的输出偏移大而供给输入端的输入电压 V_{in} 的电流供应能力小，当输入端和输出端在周期 T_3 经电容器相连时常常会由于形成正反馈而产生振荡状态，所以输出偏移不能精确地检测。另外，按照专利文件 2 所示的第二常规示例，不能使输出偏移本身变小。

鉴于上述问题研制成本发明，本发明的目的是提供一种差分放大器电路和使用它的液晶显示单元驱动电路，实现偏移被校正的高精度电压输出。

根据本发明的差分放大器电路包括：差分放大器装置，其具有第一和第二输入端和一个输出端；电容元件，其一端连接至预定的电源端，其另一端连接至所述第二输入端；和控制装置，其用于控制第一状态和第二状态之间的转换，其中在所述第一状态，所述第一输入端用作非反相输入端，同时所述第二输入端用作反相输入端，输入电压供给所述第一输入端，同时所述第二输入端连接至所述输出端；在所述第二状态，所述

10 所述第一输入端用作反相输入端，同时所述第二输入端用作非反相输入端，所述

15 所述第一输入端连接至所述输出端。

根据本发明的另一差分放大器电路包括：差分放大装置，其具有：电路输入端和电路输出端，包含第一晶体管和第二晶体管的差分晶体管对，驱动差分晶体管对的恒流源，连接至晶体管对的输出对的有源负载，和基于输出对的信号向电路输出端输出信号的输出电路；第一和第二开关，其用于连接差分晶体管对的输入对中的一个输入和每一电路输入端以及电路输出端；第三开关，其用于连接输入对中的另一个输入和电路输出端；第四和第五开关，其用于将每一输出对连接至输出电路；和电容元件，其一端连接至预定的电源端，另一端连接至输入对的另一端。

20 所述第一输入端连接至所述输出端。

差分放大器电路进一步包括控制装置，其用于控制第一状态和第二状态之间的转换，在所述第一状态中，第一、第三和第四开关变为接通，第二和第五开关变为断开，在所述第二状态，第一、第三和第四开关变为断开，第二和第五开关变为接通。

根据本发明的液晶显示单元的驱动电路是这样一种液晶显示单元的驱动电路，其具有串联连接在第一和第二参考电压之间的多个电阻器，

30

并包括：灰度产生装置，其用于形成从这些多个电阻器的连接点分出的每一抽头来的灰度电压，和译码装置，其将数字信号作为输入，并从灰度产生装置的输出电压中选择和输出相应的电压，并且，将译码装置的输出作为输入，分别驱动多条数据线，其中提供有与多条数据线相对应的多个差分放大器电路。

5 根据本发明的另一液晶显示单元的驱动电路是这样一种液晶显示单元的驱动电路，其包括：用于输入多个参考电压的多个相应的参考电压输入端；译码装置，其用于根据数字视频信号选择和输出两个相邻的参考电压；D/A 转换装置，其用于内插和输出在由译码装置选择的两个参考电压之间的中间电平的模拟信号，并将 D/A 转换装置的输出作为输入，分别驱动多条数据线，其中提供有与多条数据线相对应的多个差分放大器电路。

下面将描述本发明的操作。在具有第一和第二输入端和一个输出端的差分放大器电路中，所进行的控制是第一输入端用作非反相输入端、第二输入端用作反相输入端的第一状态，和第一输入端用作反相输入端、第二输入端用作非反相输入端的第二状态之间的转换，此外，所进行的控制是，提供其一端连接至预定电源端的电容元件，输入电压加至第一输入端，并且在第一状态，电容元件的另一端连接至第一输入端和输出端，在第二状态，电容元件的另一端连接至第二输入端。

20 这样做的结果，输入电压不连接至电容器，偏移检测操作在第一状态进行，偏移校正操作在第二状态进行，能获得消除偏移的精确放大输出。

附图说明

25 图 1 是本发明第一实施例差分放大器电路的方框图；

图 2 是图 1 差分放大器电路操作的开关时序图；

图 3 在偏移检测周期 $TO1$ 中，以放大器符号示出的图 1 差分放大器电路的配置图；

30 图 4 在校正后的电压输出周期 $TO2$ 中，以放大器符号示出的图 1 差分放大器电路的配置图；

- 图 5 是本发明第二实施例差分放大器电路的方框图；
图 6 是图 5 差分放大器电路操作的开关时序图；
图 7 是本发明第三实施例差分放大器电路的方框图；
图 8 是图 7 差分放大器电路操作的开关时序图；
5 图 9 是本发明第四实施例的差分放大器电路的方框图；
图 10 是图 9 差分放大器电路操作的开关时序图；
图 11 是本发明第五实施例差分放大器电路的方框图；
图 12 是本发明第一实施例差分放大器电路的方框图；
图 13 示出图 12 差分放大器电路操作的开关时序图；
10 图 14 是图 12 差分放大器电路的输出电压波形示例；
图 15 是本发明第二实施例差分放大器电路的方框图；
图 16 是图 14 差分放大器电路操作的开关时序图；
图 17 是本发明第一应用的方框图；
图 18 是本发明第二应用的方框图；
15 图 19 是第一常规示例差分放大器电路的方框图；
图 20 是第一常规示例差分放大器电路操作的时序图；
图 21 是第二常规示例低电压放大器电路的方框图；
图 22 是第二常规示例高电压放大器电路的方框图；
图 23 是一个电路配置图，其中控制信号（A）处于第二常规示例的
20 低电压放大器电路中的 H 电平；
图 24 是一个电路配置图，其中控制信号（B）处于第二常规示例的
低电压放大器电路中的 H 电平。

具体实施方式

- 25 下面将参考附图描述本发明的实施例。在描述本发明实施例的附图中，同样的参考号码指定具有同一功能的相同部件，将省略对它们的描述。

[第一实施例]

- 30 图 1 是根据本发明第一实施例的差分放大器电路配置图。图 1 的差分放大器电路是一种具有 NMOS 差分输入部的反馈型运算放大器电路。

差分放大器电路包括将非反相输入端改变为反相输入端的开关 10 至 14 以及电容元件 5。为控制这些开关 10 至 14 备有控制部 104。

参考图 1，根据本发明第一实施例的差分放大器电路包括：差分输入部 101，其包含源极彼此共连的输入晶体管 111 和 112；连接在晶体管 111 和 112 彼此共连的源极与低位电源 V_{SS} 之间的恒流源 121；有源负载 102，其 5 与输入晶体管 111 和 112 的漏极相连；开关 10，其连接输入端 1 和输入晶体管 111 的栅极；连接在输入晶体管 112 的栅极与电源 V_O (V_O 是任意的电源) 之间的电容元件 5；与输出端 2 相连的驱动和输出级 103；连接输出端 2 和输入晶体管 112 的开关 11；开关 13，其连接输出端 2 和 10 输入晶体管 111 的栅极；开关 12，其连接输入晶体管 111 的漏极和驱动和输出级 103；以及开关 14，其连接输入晶体管 112 的漏极和所述驱动和输出级 103。

下面将描述图 1 的差分放大器电路操作。图 2 是描述图 1 的差分放大器电路操作的时序图，示出一个输出周期中每个开关的接通和断开状态。一个输入周期是输出一个信号的周期，图 2 表示的周期由两个周期 15 构成，即检测包括输出偏移在内的输出电压的第一周期 $TO1$ (偏移检测周期) 和输出偏移校正电压的第二周期 $TO2$ (校正后的电压输出周期)。在这些周期中每个开关的控制由控制部 104 进行。

参考图 2，在偏移检测周期 $TO1$ 中，开关 10 至 12 变为接通，开关 20 13 和 14 变为断开。这样，输入端 1 连接至输入晶体管 111 的栅极(端 3)，输出端 2 连接至输入晶体管 112 的栅极(端 4)，输入晶体管 111 的漏极与驱动和输出级 103 相连，端 3 和 4 分别变成非反相输入端和反相输入端。

图 3 用放大器符号表示此时的电路配置图。当对于输入电压 V_{IN} 产生 25 输出偏移 ΔV_1 时，与端 4 相连的电容元件 5 被加上偏移的电压 V_{OUT} ($=V_{IN}+\Delta V_1$) 充电。接着，在校正后的电压输出周期 $TO2$ 中，开关 10 至 12 变为断开，同时，开关 13 和 14 变为接通，这样，输出端 2 连接至输入晶体管 111 的栅极(端 3)，晶体管 112 的漏极连接至驱动和输出级 103，端 3 和 4 分别变成反相输入端和非反相输入端。

30 图 4 用放大器符号表示此时的电路配置图。在周期 $TO2$ 中，开关 11

变成断开，因此，端 4 的电压变成电容元件 5 在周期 TO1 中保持的电压（ $=V_{IN}+\Delta V_1$ ）。当在 TO1 中对于输入电压 V_{IN} 的输出偏移是 ΔV_1 （输出电压 $V_{OUT}=V_{IN}+\Delta V_1$ ）时，TO2 中的输出偏移变成端 4 的电压 $-\Delta V_1$ ，因此，TO2 中的输出电压变成等于输入电压 V_{IN} 。

5 如上所述，在本发明第一实施例的差分放大器电路中，所做的变换是在偏移检测周期 TO1 中，端 3 和 4 分别作为非反相输入端和反相输入端，而在校正后的电压输出周期 TO2 中，端 3 和 4 则分别作为反相输入端和非反相输入端。另外，在周期 TO1 中输入电压 V_{IN} 加至端 3 时的输出电压被储存在电容元件中，周期 TO1 中储存在电容元件 5 上的电压用作周期 TO2 中的端 4 的电压。这样，当 TO1 中对于端 3 的电压（输入电压 V_{IN} ）的输出偏移是 ΔV_1 时，TO2 中对于端 4 的电压（ $=V_{IN}+\Delta V_1$ ）的输出偏移变成 $-\Delta V_1$ ，因此，在 TO2 中能获得与输入电压 V_{IN} 相等的输出电压。

此外，在本实施例的差分放大器电路中，由于输入电压 V_{IN} 在周期 TO1 中只连接至输入晶体管的栅极，所以，类似于图 19 的第一常规示例，输入电压 V_{IN} 不受输出的影响，并能得到偏移被校正的高精度输出电压，而不涉及输入电压 V_{IN} 的电流供应能力。

[第二实施例]

下面将描述本发明的第二实施例。图 5 示出根据本发明第二实施例配置图。图 5 是一种具有 PMOS 差分放大器输入部的运算放大器。差分放大器电路包括用于将非反相输入端改变为反相输入端的开关 20 至 24 和电容元件 5。设置有控制部 104 用于控制开关 20 至 24。

参考图 5，根据本发明本第二实施例的差分放大器电路包括：差分输入部 201，其包含源极彼此共连的输入晶体管 211 和 212；连接在晶体管 211 和 212 彼此共连的源极与高位电源 VDD 之间的恒流源 221；连接至输入晶体管 211 和 212 漏极的有源负载 202；连接输入端 1 和输入晶体管 211 栅极的开关 20；连接在输入晶体管 212 栅极与电源 VO（VO 中是任意电源）之间和电容元件 5；连接至输出端 2 的驱动和输出级 203；连接至输出端 2 和输入晶体管 212 栅极的开关 21；连接输出端 2 和输入晶体管 211 栅极的开关 23；连接漏极和驱动和输出级 203 的开关 22；以及连

接输入晶体管 212 漏极和驱动和输出级 203 的开关 24。

下面将描述图 5 差分放大器电路的操作。图 6 是描述图 5 的实施例操作的时序图。参考图 6，在偏移检测周期 TO1 中，开关 20 至 22 变为接通，开关 23 和 24 变为断开。这样，输入端 1 连接至输入晶体管 211 的栅极（端 3），输出端 2 连接至输入晶体管 212 的栅极（端 4）。输入晶体管 211 的漏极连接至驱动和输出级 203，端 3 和 4 分别变成非反相输入端和反相输入端。当输入电压产生输出偏移 ΔV_2 时，连接至端 4 的电容元件 5 被加有偏移的电压 $V_{OUT} (=V_{IN}+\Delta V_2)$ 充电。

接着，在校正后的电压输出周期 TO2 中，开关 20 至 22 变为断开，这时开关 23 和 24 变为接通。这样，输出端 2 连接至输入晶体管 211 的栅极（端 3），输入晶体管 212 的漏极连接至驱动和输出级 203，端 3 和 4 分别变成反相输入端和非反相输入端。

在周期 TO2 中，由于开关 21 为断开，端 4 的电压变成周期 TO1 中电容元件 5 上保持的电压 ($=V_{IN}+\Delta V_2$)。当 TO1 中对于输入电压 V_{IN} 的输出偏移是 ΔV_2 （输出电压 $V_{OUT}=V_{IN}+\Delta V_2$ ）时，在 TO2 中输出偏移变成端 4 的电压 $-\Delta V_2$ ，因此，在 TO2 中的输出电压变成等于输入电压 V_{IN} 。

如上所述，在本发明第二实施例的差分放大器电路中，类似于图 1 的差分放大器电路，所做的变换是在偏移检测周期 TO1 中，端 3 和 4 分别作为非反相输入端和反相输入端，而在校正后的电压输出周期 TO2 中，端 3 和 4 则分别作为反相输入端和非反相输入端。另外。在周期 TO1 中输入电压 V_{IN} 加至端 3 时的输出电压被储存在电容元件中，周期 TO1 中储存在电容元件 5 上的电压用作周期 TO2 中端 4 的电压。这样，当在 TO1 中对于端 3 的电压（输入电压 V_{IN} ）的输出偏移是 ΔV_2 时，在 TO2 中对于端 4 的电压 ($=V_{IN}+\Delta V_2$) 的输出偏移变成 $-\Delta V_2$ ，因此，在 TO2 中能获得等于输入电压的输出电压。

再说，在本实施例的差分放大器电路中，由于在周期 TO1 中输入电压 V_{IN} 只连接至输入晶体管的栅极，所以能得到偏移被校正的高精度输出电压，而不涉及输入电压 V_{IN} 的电流供应能力。

[第三实施例]

下面将描述本发明的第三实施例。图 7 示出本发明第三实施例的差分放大器电路配置图。图 7 的差分放大器电路是一种具有 NMOS 差分输入部和 PMOS 差分输入部的反馈型运算放大器。差分放大器电路包括将非反相输入端变为反相输入端的开关 30 至 35 和 41 至 45, 以及电容元件 5。设置有控制部 304 用于控制开关 30 至 35 和 41 至 45。

参考图 7, 本发明第三实施例的差分放大器电路包括: NMOS 差分输入部, 其包含源极彼此共连的输入晶体管 311 和 312; 连接在输入晶体管 311 和 312 彼此区连的源极与低位电源 VSS 之间的恒流源 321, PMOS 差分输入部, 其包含输入晶体管 313 和 314; 连接在晶体管 313 和 314 彼此共连的源极与高位电源 VDD 之间的恒流源 322; 开关 30, 其连接输入晶体管 311 和 313 彼此共连的栅极和输入端 1; 以及电容元件 5, 其连接在输入晶体管 312 和 314 的彼此共连的栅极与电源 VO (VO 是任意电源) 之间。

本发明第三实施例的差分放大器电路还包括: 与输出端 2 相连的驱动和输出级 303; 开关 31, 其连接输出端 2 和输入晶体管 312、314 彼此共连的栅极; 开关 41, 其连接输出端 2 和输入晶体管 311、313 彼此共连的栅极; 开关 32 和 42, 其连接输入晶体管 311 的漏极和驱动和输出级 303; 开关 33 和 43, 其连接输入晶体管 312 的漏极和驱动和输出级 303; 开关 34 和 44, 其连接输入晶体管 313 的漏极和驱动和输出级 303; 以及开关 35 和 45, 其连接输入晶体管 314 的漏极和驱动和输出级 303。

下面将描述图 7 所示差分放大器电路的操作。图 8 是描述根据本发明的差分放大器电路操作的定量图。参考图 8, 在偏移检测周期 TO1 中, 开关 30 至 35 变为接通, 开关 41 至 45 变为断开。

接着, 在校正后的电压输出周期 TO2 中, 开关 30 至 35 变为断开, 同时开关 41 至 45 变为接通。通过这样进行开关的接通-断开控制, 即使在图 7 的差分放大器电路中, 类似于图 1 的差分放大器电路, 端 3 和 4 在偏移检测周期 TO1 中也分别作为非反相输入端和反相输入端, 在校正后的电压输出周期 TO2 中端 3 和 4 则分别作为反相输入端和非反相输入端。此外, 在周期 TO1 中输入电压加至端 3 时的输出电压被储存在电容元件上, 在周期 TO2 中将周期 TO1 中储存在电容元件 5 上的电压用作端

4 的电压。

这样，当 TO1 中对于端 3 的电压（输入电压 V_{IN} ）的输出偏移是 ΔV_3 时，TO2 中对于端 4 的电压（ $=V_{IN}+\Delta V_3$ ）的输出偏移变成 $-\Delta V_3$ ，因此，在 TO2 中能获得与输入电压相等的输出电压。

- 5 此外，在本实施例的差分放大器电路中，由于输入电压在周期 TO1 中只连接至输入晶体管的栅极，所以类似于图 19 常规示例的差分放大器电路，输入电压 V_{IN} 不受输出的影响，能获得偏移被校正的高精度输出电压，而与输入电压 V_{IN} 的电流供应能力无关。

[第四实施例]

- 10 下面将描述本发明的第四实施例。图 9 示出根据本发明第四实施例的配置图。根据图 9 所示第四实施例的差分放大器电路，在差分放大器电路的输出端 2 与图 1 所示的负载（未示）之间增添有开关 9。图 10 是根据本发明的差分放大器电路操作的时序图。参考图 10，关于开关 10 至 16，类似于图 1 的差分放大器电路，在偏移检测周期 TO1 中开关 10 至 15 12 变为接通，开关 13 和 14 变为断开，在校正后的电压输出周期 TO2 中开关 10 至 12 变为断开，开关 13 和 14 变为接通。新加的开关 9 在偏移检测周期 TO1 中变为断开，在校正后的电压输出周期 TO2 中变成接通。

- 关于图 1 的差分放大器电路，当驱动大的电容负载时必须将周期 TO1 设置为足够长的周期，以使差分放大器电路的输出稳定。另一方面，关于图 9 的差分放大器电路，由于开关在周期 TO1 中变为断开，所以差分放大器电路与负载分离，在周期 TO1 中差分放大器电路的实际负载只是电容元件 5。因此，在周期 TO1 中图 9 的差分放大器电路比图 1 的差分放大器电路能在较短周期使输出稳定。由上所述，当驱动大电容负载时，能使周期 TO1 短于图 1 的差分放大器电路，因此能使一个输出周期缩短。

- 25 在本实施例中，虽然已描述了根据图 1 所示第一实施例的差分放大器电路中提供有开关 9 的配置，但是在其他的实施例的差分放大器电路中，通过用开关连接差分放大器电路的输出端和负载，也能实现相同的效果。

[第五实施例]

- 30 下面将描述根据本发明第五实施例的差分放大器电路，图 11 示出根

据本发明第五实施例的差分放大器电路配置图。在根据图 11 所示第五实施例的差分放大器电路中，在图所示电路的差分放大器电路输入部使用电荷再分配型 D/A 转换器 105，D/A 转换之后的电压输入至差分放大器电路，作为输入电压 VIN。

5 电荷再分配型 D/A 转换器 105 由具有同样电容值的两个电容元件 6 和 7 以及开关 131 至 133 组成，电容元件 6 和 7 各有一端经过开关 133 相连，各个另一端共连至参考电压 Vb。另外，电容元件 6 和 7 的各一端分别经过开关 131 和开关 132 连接至参考电位 Va 和 Vb。控制部 104 用于控制上述开关。

10 下面将描述电荷再分配型 D/A 转换器 105 的操作。在电荷再分配型 D/A 转换器 105 中，首先，开关 131 变为断开，开关 132 和 131 变为接通，电容元件 6 和 7 复原至参考电位 Vb。然后，当数字数据信号的最低有效位是 1 (0) 时，开关 131 (132) 变为接通，开关 132 (131) 变为断开，开关 133 变为断开，电容元件 6 充电到参考电压 Va (Vb)，在此
15 后，开关 131 (132) 变为断开。然后，开关 133 变为接通，电荷再分配在电容元件 6 和 7 之间进行，此后，开关 133 变为断开。这两个电容元件之间的电荷再分配重复至数字数据的最高有效位，使得能由数字信号产生输入电压。

下面将描述电荷再分配型 D/A 转换器 105 用在本发明差分放大器
20 电路和图 19 第一常规示例的输入部中的差别。当电荷再分配型 D/A 转换器 105 用于图 19 常规示例的差分放大器电路输入部时，参考图 20，所必须的是，在进行最先输出的周期 T1 之后，提供进行 D/A 转换的周期，在 D/A 转换之后，进行周期 T2 的操作。另一方面，在本实施例中，由于在偏移检测周期 TO1 输入电压只提供给差分放大器电路，所以能在校
25 正后的电压输出周期 TO2 通过电荷再分配型 D/A 转换器 105 的 D/A 转换产生下一输出周期的输入电压 VIN，因此，不需要另外提供进行 D/A 转换的周期，能试图数据处理的增速高于第一常规示例的差分放大器电路。

[示例 1]

30 为更详细地描述上述实施例，下面将参考对图描述本发明的一些示

例。注意，本发明实施例描述中所示附图的相同功能部件附以相同的参考号码，并省略对它们的详细说明。图 12 示出本发明第一实施例的差分放大器电路。图 12 的实施例是图 1 所示本发明第一实施例的差分放大器电路的具体示例，其中具有 NMOS 差分输入部的反馈型运算放大器电路增加了将非反相输入端变为反相输入端的开关 10 至 16，和电容元件 5。

参考图 12，本发明第一实施例的差分放大器电路包括：差分输入部，其包含源极彼此共连的输入晶体管 111 和 112；连接在输入晶体管 111 和 112 彼此共连的源极与地位电源 VSS 之间的恒流源 221；晶体管 113，其源极连接至高位电源 VDD，其漏极连接至输入晶体管 111 的漏极；晶体管 114，其源极连接至高位电源 VDD，其栅极连接至晶体管 113 的栅极，其漏极连接至输入晶体管 112 的漏极；开关 15 和 16，其将晶体管 113 和 114 彼此共连的栅极连接至晶体管 114 或晶体管 113 的漏极；开关 10，其将输入端 1 连接至输入晶体管 111 的栅极，以及电容元件 5，其连接在输入晶体管 112 与电源 VO（VO 是任意电源）之间。

差分放大器电路进一步包括：输出晶体管 115，其源极连接至高位电源 VDD，其漏极连接至输出端 2；连接输出端 2 和输入晶体管 112 栅极的开关 11；连接输出端 2 和输入晶体管 111 栅极的开关 13；开关 12 和 14，其连接输出晶体管 115 的栅极和输入晶体管 111 或输入晶体管 112 的漏极；连接在输出端 2 与低位电源 VSS 之间的恒流源 122；连接至输出端 2 和输出晶体管 115 栅极的相位补偿电容 116。

下面将描述图 12 的差分放大器电路操作。图 13 是根据第一实施例的差分放大器电路操作的时序图。图 14 示出根据图 13 的时序图的操作所得的输出波形。

参考图 13，在偏移检测周期 TO1 中，开关 10 至 12 和 15 变为接通，开关 13、14 和 16 变为断开。这样，输入端 1 连接至输入晶体管 111 的栅极（端 3），输出端 2 连接至输入晶体管 112 的栅极（端 4），晶体管 113 和 114 彼此共连的栅极连接至晶体管 114 的漏极，输出晶体管 115 的栅极连接至晶体管 113 的漏极。此时，端 3 和 4 分别变成非反相输入端和反相输入端，连接至端 4 的电容元件 5 被加有偏移的电压充电。

接着，在校正后的电压输出周期 TO2 中，开关 10 至 12 和 15 变为断

开，同时开关 13、14 和 16 变为接通。这样，输出端 2 连接至输入晶体管 111 的栅极（端 3），晶体管 113 和 114 彼此共连的栅极连接至晶体管 113 的漏极，输出晶体管 115 的栅极连接至晶体管 114 的漏极，端 3 和 4 分别变成反相输入端和非反相输入端。在周期 TO2 中，由于开关 11 变为断开，所以端 4 的电压变成在周期 TO1 保持在电容元件 5 上的电压（= $V_{IN} + \Delta V_4$ ）。当在 TO1 中对于输入电压 V_{IN} 的输出偏移是 ΔV_4 （输出电压 $V_{OUT} = V_{IN} + \Delta V_4$ ）时，TO2 中的输出偏移变成端 4 的电压 $-\Delta V_4$ ，因此，在 TO2 中的输出电压变成等于输入电压 V_{IN} 。

如上所述，在本发明第一实施例的差分放大器电路中，所做的变换是端 3 和 4 在偏移检测周期 TO1 中分别作为非反相输入端和反相输入端，在校正后的电压输出周期 TO2 中端 3 和 4 分别作为反相输入端和非反相输入端。另外，在周期 TO1 中将输入电压 V_{IN} 加至端 3 时的输出电压被储存在电容元件中，周期 TO1 中储存在电容元件 5 上的电压用作周期 TO2 中的端 4 的电压。这样，当在 TO1 中对于端 3 的电压（输入电压 V_{IN} ）和输出偏移是 ΔV_4 时，在 TO2 中对于端 4 的电压（= $V_{IN} + \Delta V_4$ ）的输出偏移变成 $-\Delta V_4$ ，因此，在 TO2 中能获得与输入电压 V_{IN} 相等的输出电压。

此外，由于输入电压在周期 TO1 中只连接至输入晶体管的栅极，因此类似于图 17 的常规示例差分放大器电路，输入电压 V_{IN} 不受输出的影响，能得到偏移被校正的高精度输出电压，而不涉及输入电压 V_{IN} 的电流供应能力。

[示例 2]

图 15 示出本发明第二实施例的配置图。图 15 是图 5 的本发明第二实施例的差分放大器电路具体示例图，有带 PMOS 差分输入部的反馈型运算放大器电路。差分放大器电路包括将非反相输入端变为反相输入端的开关 20 至 26 和电容元件 5。

参考图 15，本发明第二实施例的差分放大器电路包括：差分输入部 201，其包含源极彼此共连的输入晶体管 211 和 212；恒流源 221，其连接在输入晶体管 211 和 212 的彼此共连的源极与高位电源 VDD 之间；晶体管 213，其源极连接至低位电源 V_{SS} ，其漏极连接至输入晶体管 211 的

漏极；晶体管 214，其源极连接至低位电源 V_{SS} ，其栅极连接至晶体管 213 的栅极，其漏极连接至输入晶体管 212 的漏极；开关 25 和 26，其将晶体管 213 和 214 彼此共连的栅极连接至晶体管 214 或晶体管 213 的漏极；开关 10，其将输入端 1 连接至输入晶体管 211 的栅极，以及电容元件 5，其连接在输入晶体管 212 与电源 V_O (V_O 是任意电源) 之间。

差分放大器电路还包括：输出晶体管 215，其源极连接至低位电源 V_{SS} ，其漏极连接至输出端 2；连接输出端 2 和输入晶体管 212 栅极的开关 23；开关 22 和 24，其将输出晶体管 215 连接至输入晶体管 211 或输入晶体管 212 的漏极；连接输出端 2 和 高位电源 V_{DD} 的恒流源 222；以及连接输出端 2 和输出晶体管 215 栅极的相位补偿电容元件 216。

下面将描述图 15 所示的差分放大器电路的操作。图 16 是根据第二实施例的差分放大器电路操作的时序图。参考图 16，在偏移检测周期 $TO1$ 中，开关 20 至 22 和 25 变为接通，开关 23、24 和 26 变为断开。这样，输入端 1 连接至输入晶体管 211 的栅极 (端 3)，输出端 2 连接至输入晶体管 212 的栅极 (端 4)，晶体管 213 和 214 的栅极连接至晶体管 214 的漏极，输出晶体管 215 连接至晶体管 213 的漏极。此时，端 3 和 4 分别变成非反相输入端和反相输入端，与端 4 相连的电容元件 5 被加有偏移的电压充电。

然后，在校正后的电压输出周期 $TO2$ 中，开关 20 至 22 和 25 变为断开，此时，开关 23、24 和 26 变为接通。这样，输出端 2 连接至输入晶体管 211 的栅极 (端 3)，晶体管 213 和 214 的栅极连接至晶体管 213 的漏极，输出晶体管 215 的栅极连接至晶体管 214 的漏极，端 3 和 4 分别变成反相输入端和非反相输入端。在周期 $TO2$ 中，由于开关 11 变为断开，因此，端 4 的电压变成在周期 $TO1$ 中电容元件 5 所保持的电压。当在周期 $TO1$ 中对于输入电压的输出偏移是 ΔV_5 (输出电压 $V_{OUT} = V_{IN} + \Delta V_5$) 时，在 $TO2$ 中对于端 4 的电压的输出偏移变成 $-\Delta V_5$ ，因此，在 $TO2$ 中的输出电压变成等于输入电压 V_{IN} 。

如上所述，即使在本发明第二实施例的差分放大器电路中，类似于图 12 的差分放大器电路，所做的变换也是在偏移检测周期 $TO1$ 中端 3 和 4 分别作为非反相输入端和反相输入端，而校正后的电压输出周期 $TO2$

中端 3 和 4 分别作为反相输入端和非反相输入端。另外，在周期 TO1 中将输入电压 V_{IN} 加至端 3 时的输出电压被储存在电容元件中，周期 TO1 中电容元件 5 所储存的电压用作周期 TO2 中的端 4 的电压。这样，当 TO1 中对于端 3 的电压（输入电压 V_{IN} ）的输出偏移是 ΔV_5 时，在 TO2 中对于端 4 的电压（ $=V_{IN}+\Delta V_5$ ）的输出偏移变成 $-\Delta V_5$ ，因此，在 TO2 中能获得与输入电压 V_{IN} 相等的输出电压。

此外，由于输入电压在周期 TO1 中只连接至输入晶体管的栅极，所以能校正差分放大器电路的偏移，甚至在输入电压 V_{IN} 的电流供应能力小的时候，可得到高精度的输出电压。

10 [应用 1]

下面将描述本发明的第五实施例。图 17 是本发明第一应用的方框图。在这个应用中，示出将本发明的差分放大器电路应用于有源矩阵型显示器中用作多输出驱动电路的示例。参考图 17，有源矩阵型显示单元的驱动电路这样来配置，从提供在参考电压 V_H 和 V_L 之间的电阻串 411 的每个端（抽头）所产生多个灰度电压当中，根据数字视频信号。选择灰度电压用于译码器 412a 至 412n 的各个输出，并在输出电路 413a 至 413n 进行放大。从而驱动与输出端 414 相连的数据线。控制信号控制构成输出电路 413a 至 413n 的本发明差分放大器电路的开关。

本发明的差分放大器电路可用作图 17 所示的输出电路 413a 至 413n。使用本发明的差分放大器电路的输出电路 413a 至 413n 能以高精度的电压驱动数据线，而与从译码器 412a 至 412n 所选择和输入的灰度电压的电流供应能力。

[应用 2]

下面将描述本发明的第二应用。图 18 是描述应用的方框图。这个应用示出的情况是使用电阻器作为产生用于有源矩阵显示单元的多输出驱动电路的装置。在这个应用中，所示的例子是本发明的差分放大器电路应用于使用电荷再分配型 D/A 转换器的驱动电路，作为有源矩阵型显示单元所用的多输出驱动电路的灰度电压产生装置。

参考图 18，本应用的有源矩阵型显示器驱动电路这样来配置，从译码器 422a 至 422n 中由伽马电压输入部 421 每次输出出来的、与液晶的透射

比-电压特性相应的伽马电压 VR1 至 VRN 当中，根据数字视频信号将两个相邻的伽马电压输入至电荷再分配型 D / A 转换器 423。电荷再分配型 D / A 转换器 423 根据数字视频信号从两个输入的伽马电压产生灰度电压，以此驱动与输出端 425 相连的数据线。控制信号对构成输出电路 424a 5 至 424n 的本发明差分放大器电路的开关进行控制。

本发明的差分放大器电路能用作图 18 所示的输出电路 424a 至 424n。在由电荷再分配型 D / A 转换器 423 产生的电压没有电流供应能力时，使用本发明差分放大器电路的输出电路 424a 至 424n 能与输入电压的电流供应能力无关地以高精度电压驱动数据线。

10 本发明的优点是在没有输入电压与电容器连接的第一状态中进行偏移检测操作，并且在第二状态中进行偏移校正操作，因此，即使在输入电流能力小的时候，也能得到消除偏移的高精度放大输出。

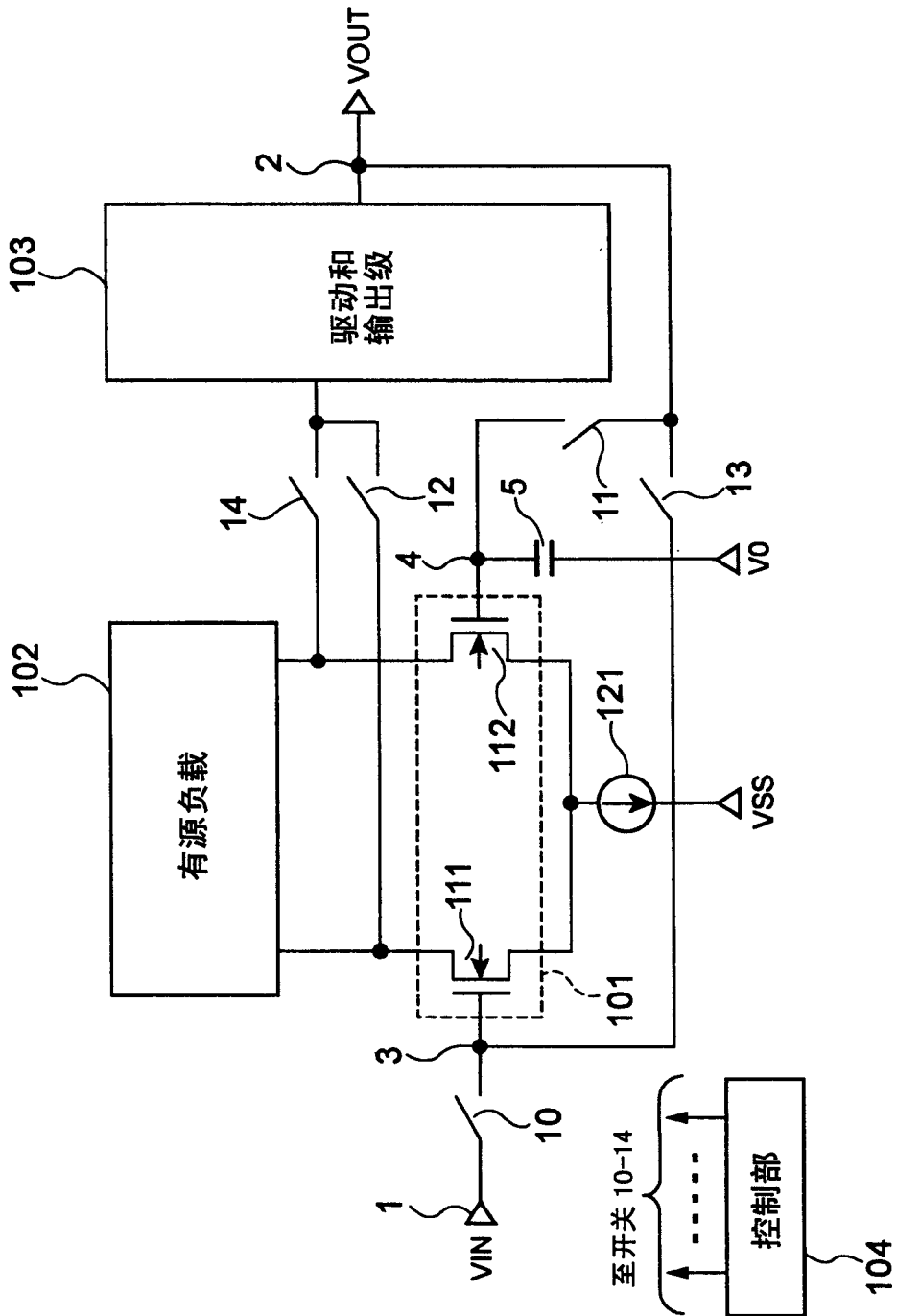


图 1

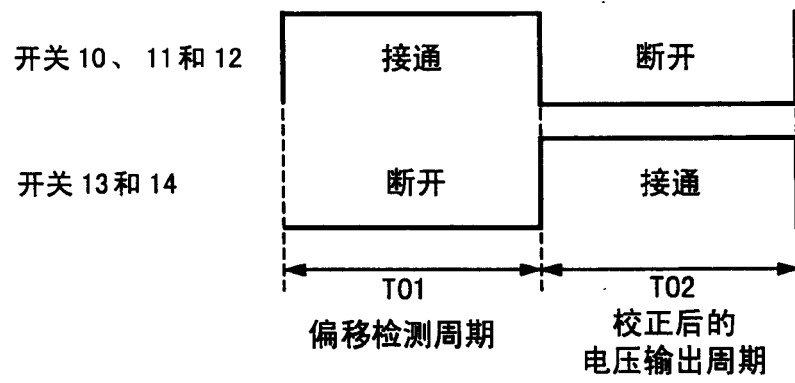


图 2

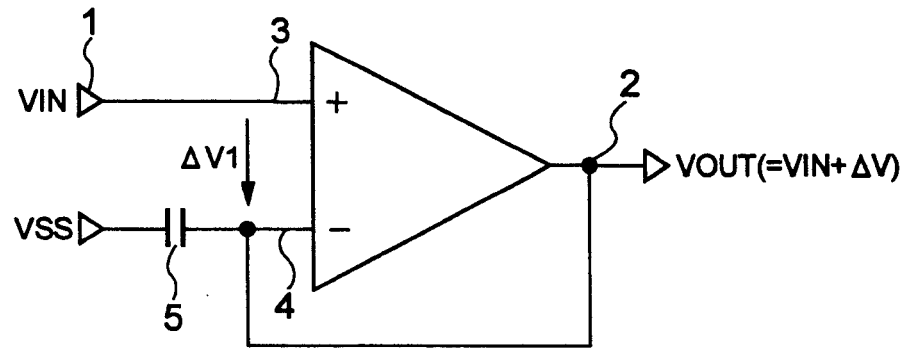


图 3

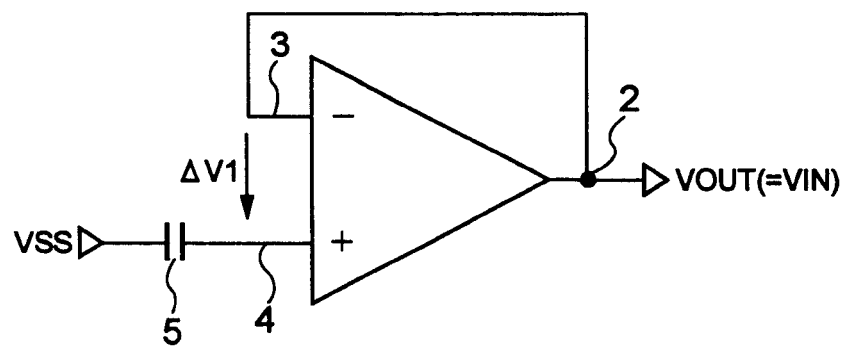


图 4

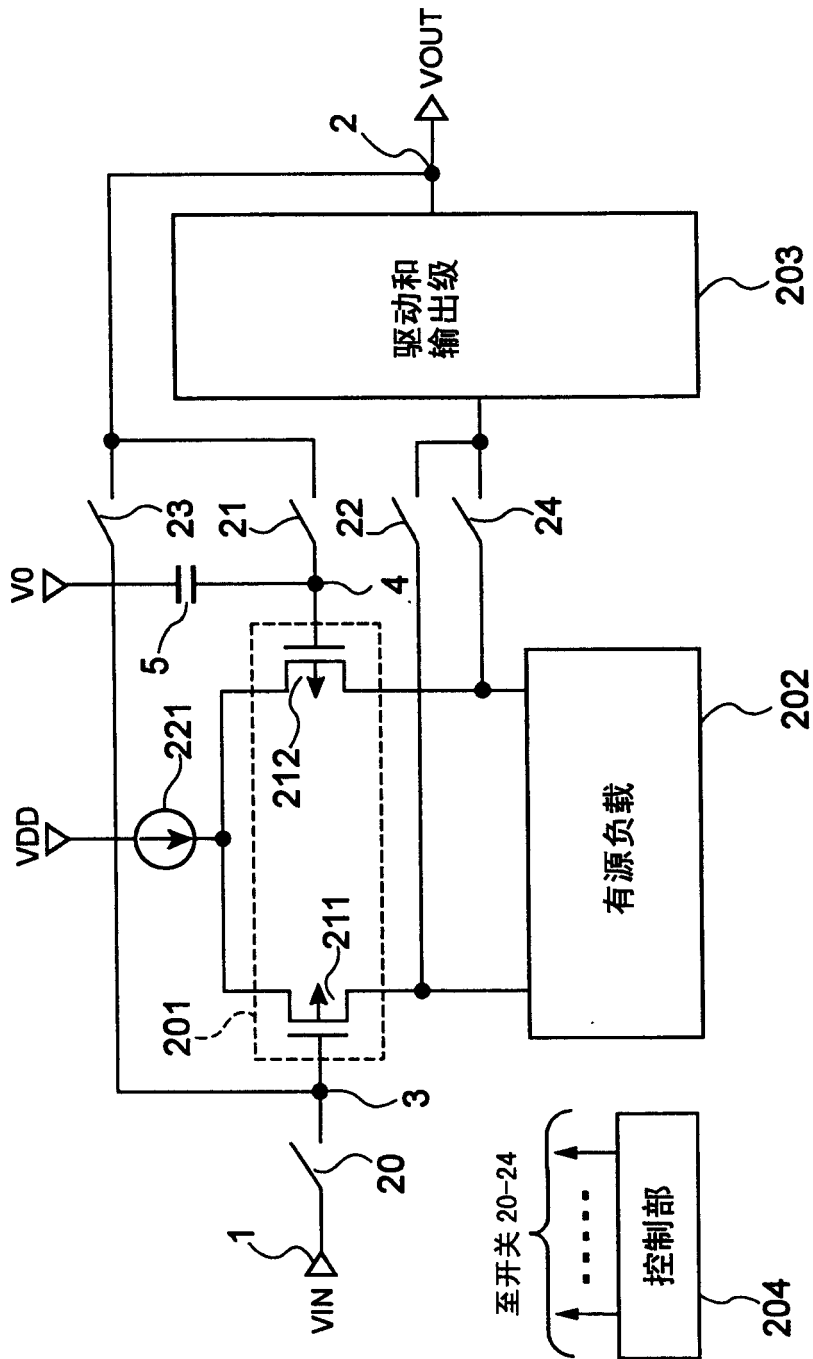


图 5

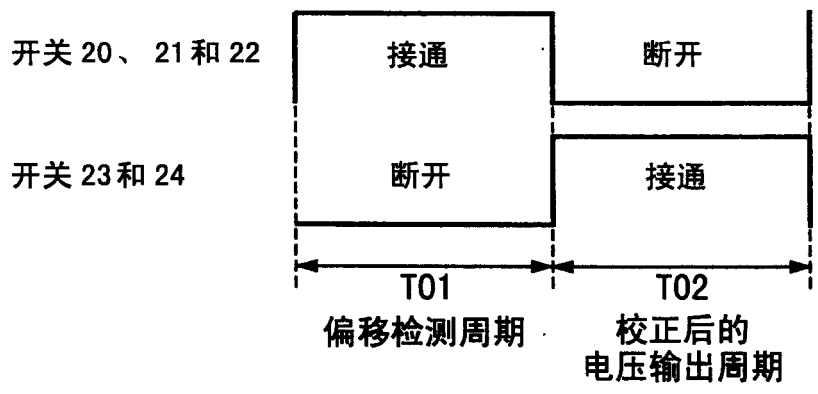
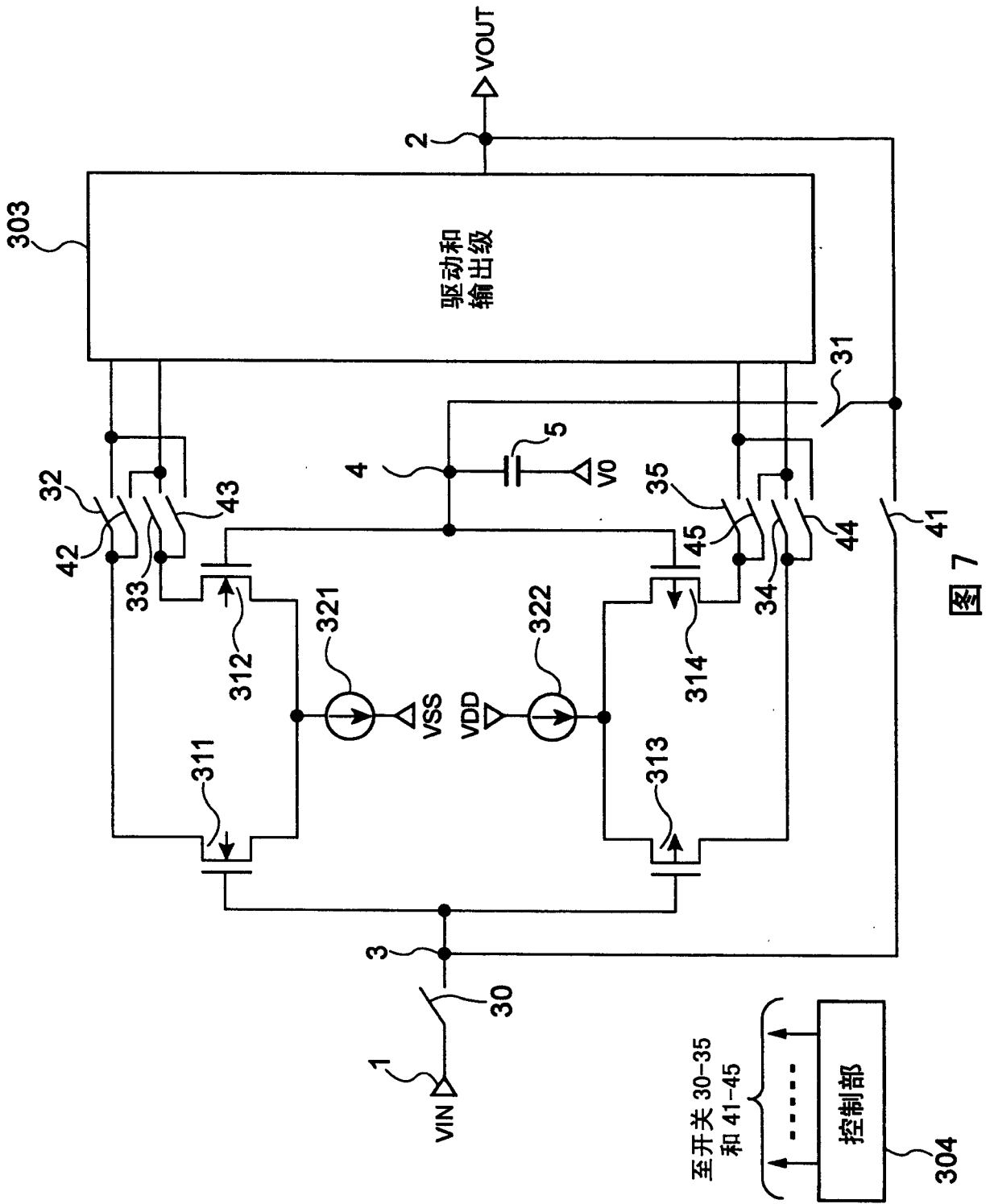


图 6



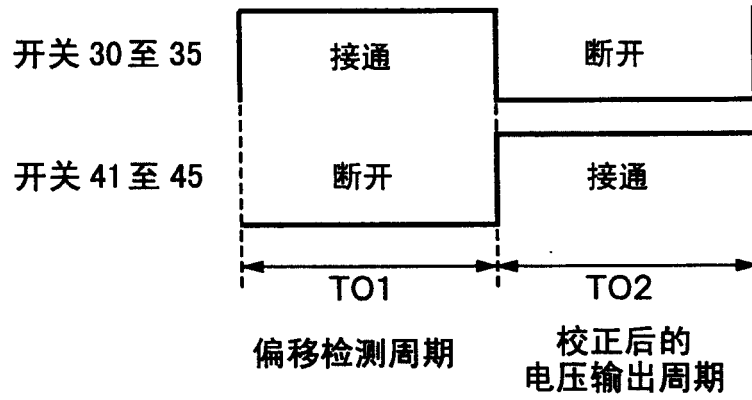


图 8

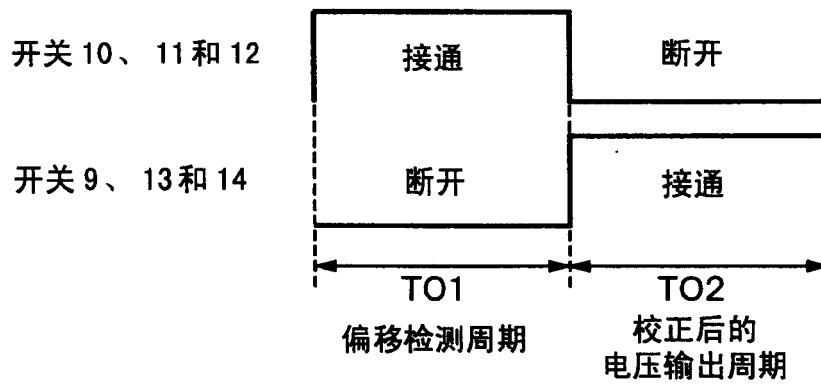


图 10

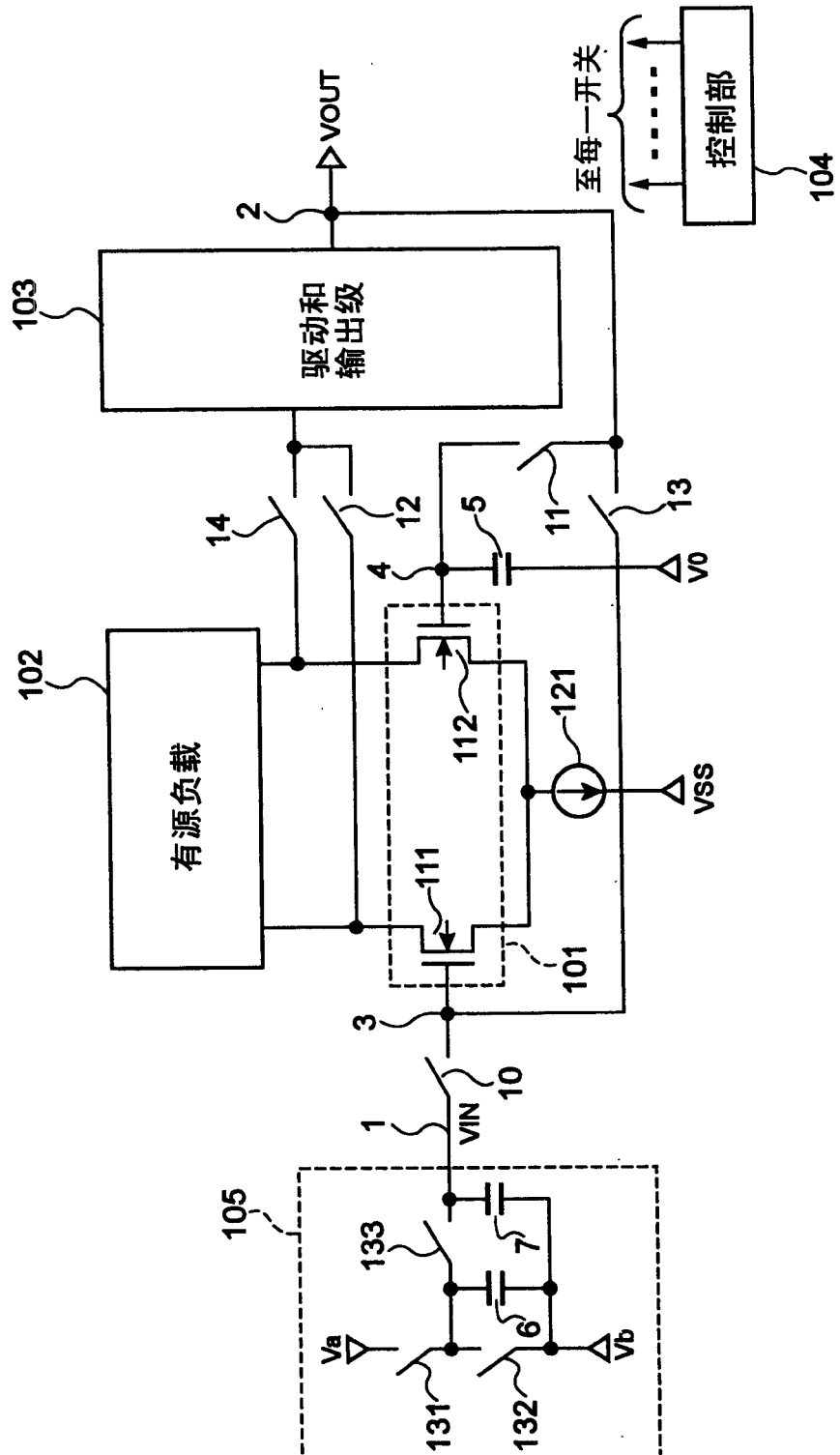


图 11

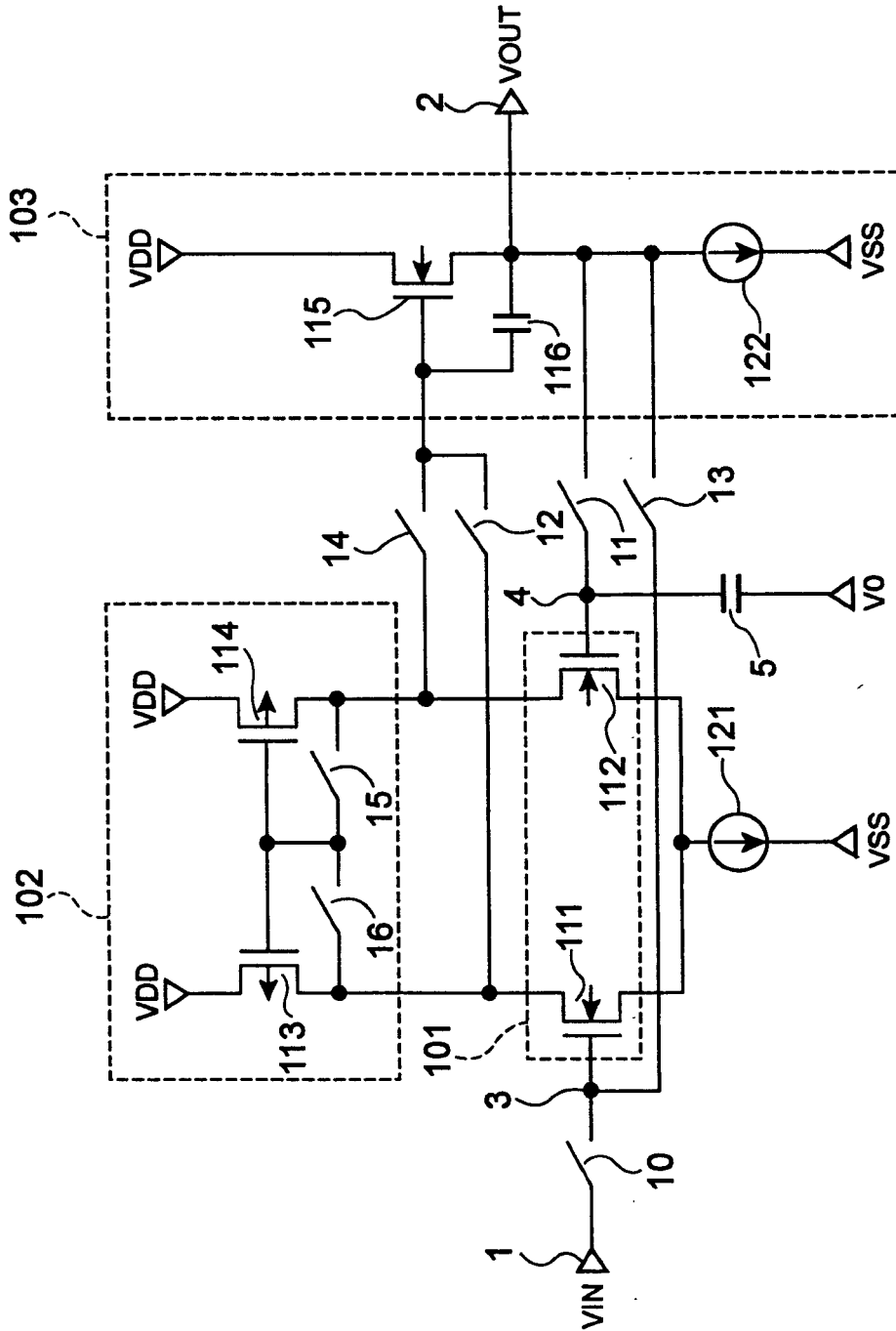


图 12

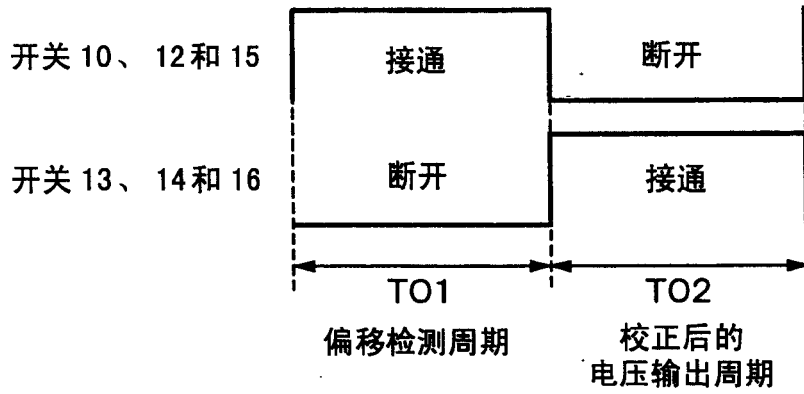


图 13

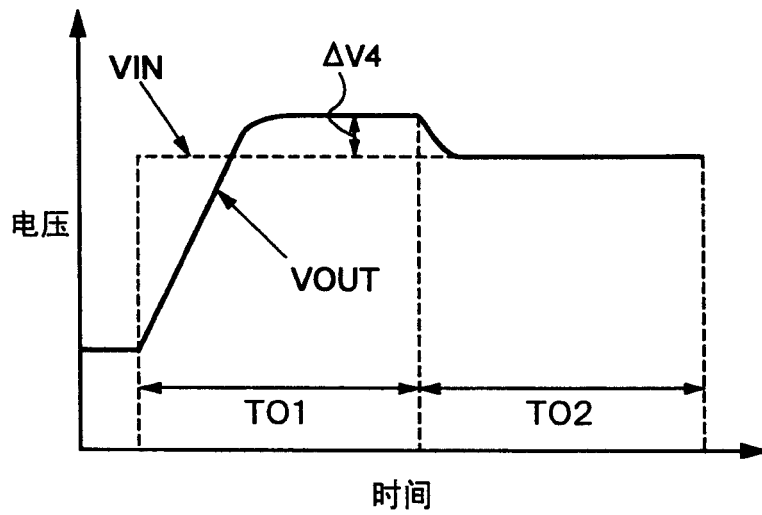


图 14

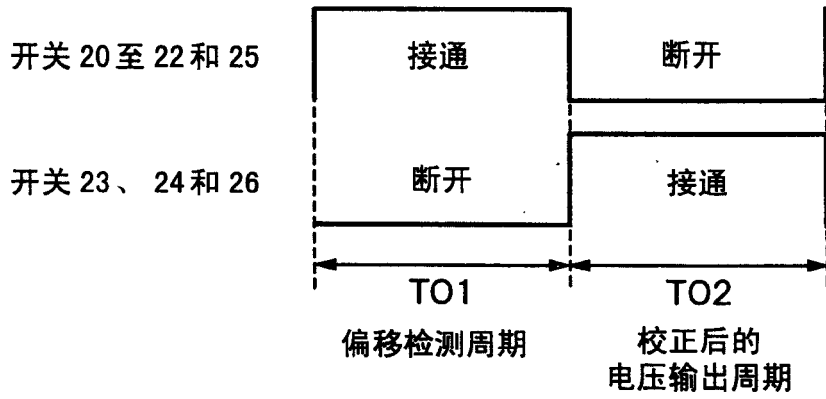


图 16

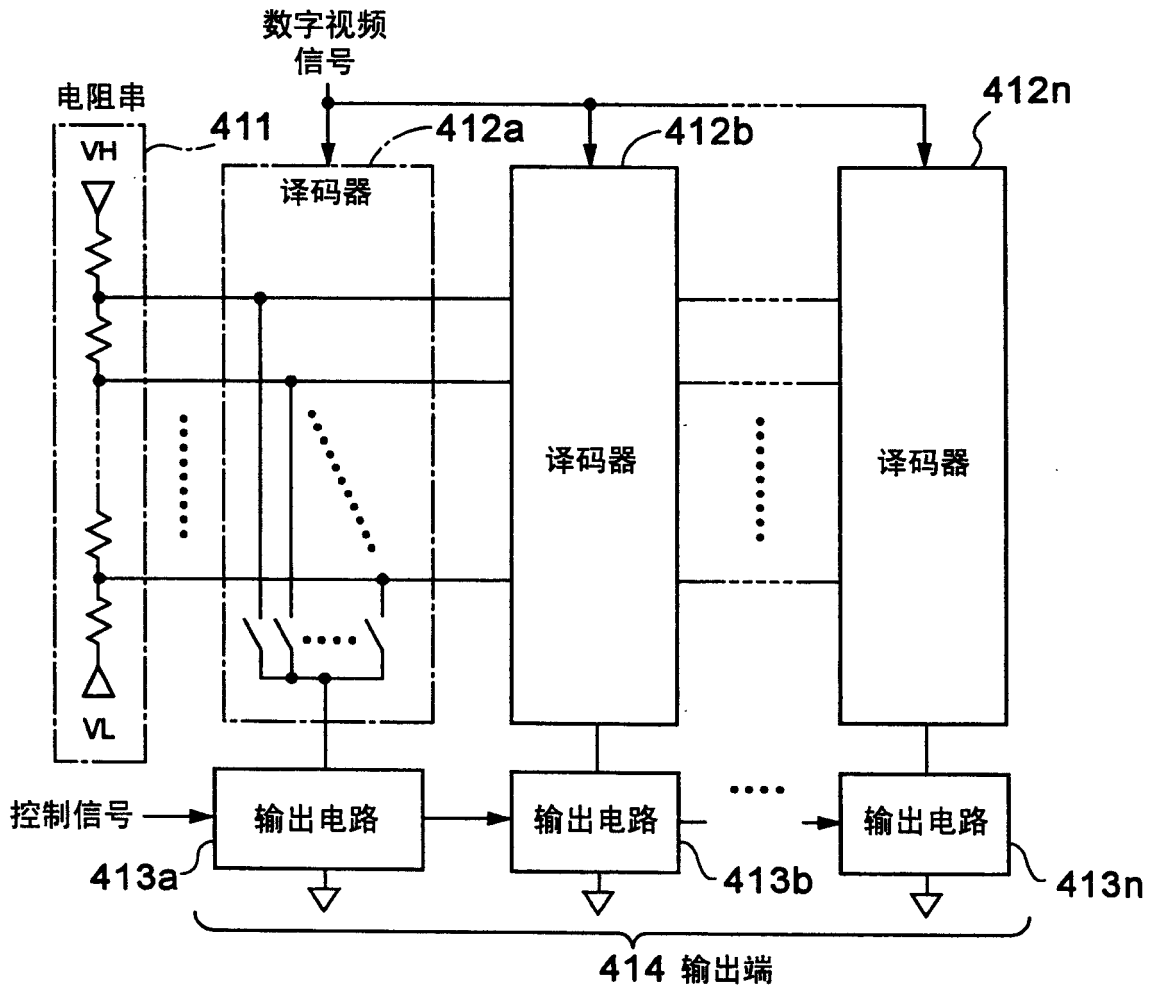


图 17

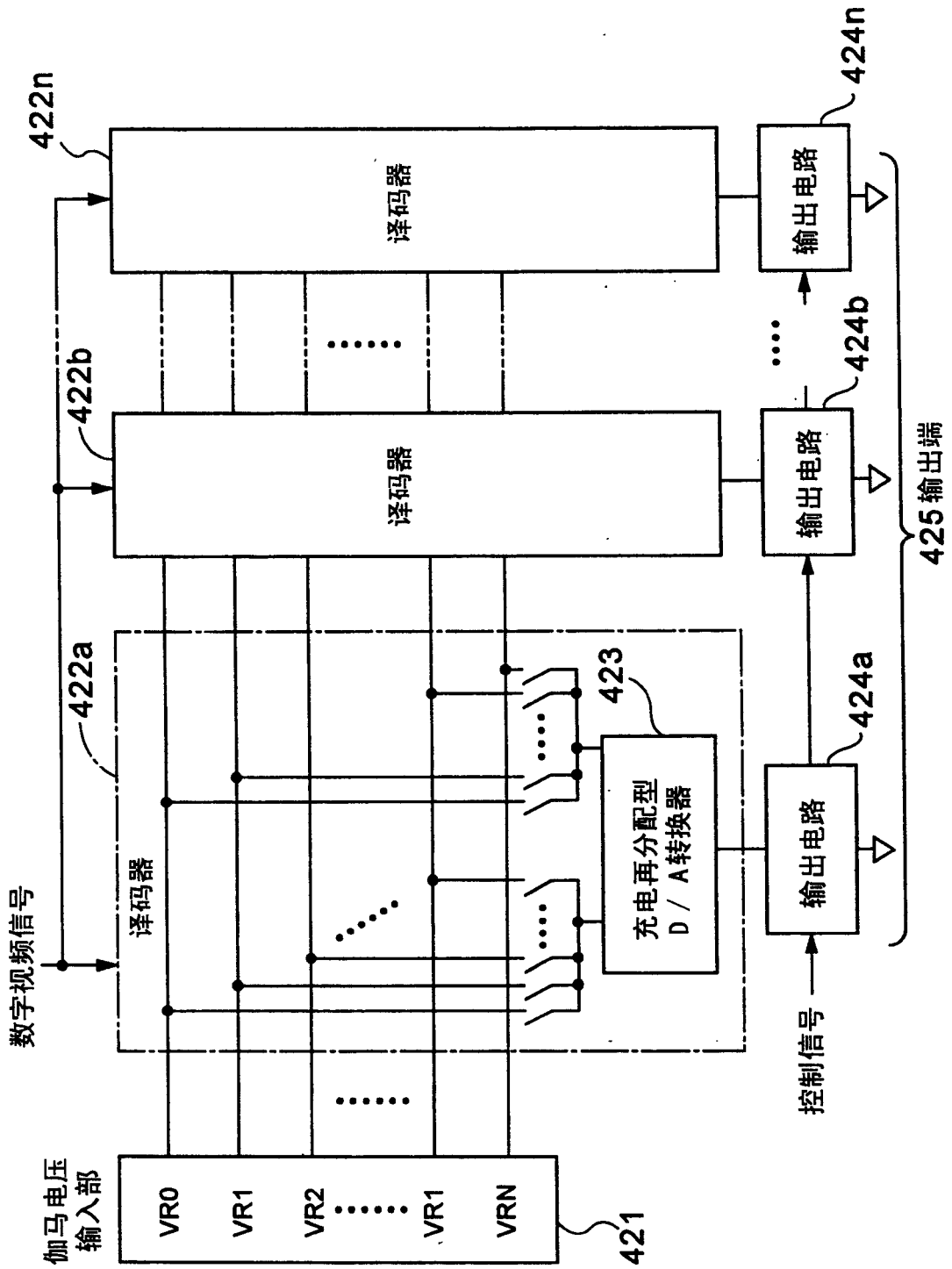


图 18

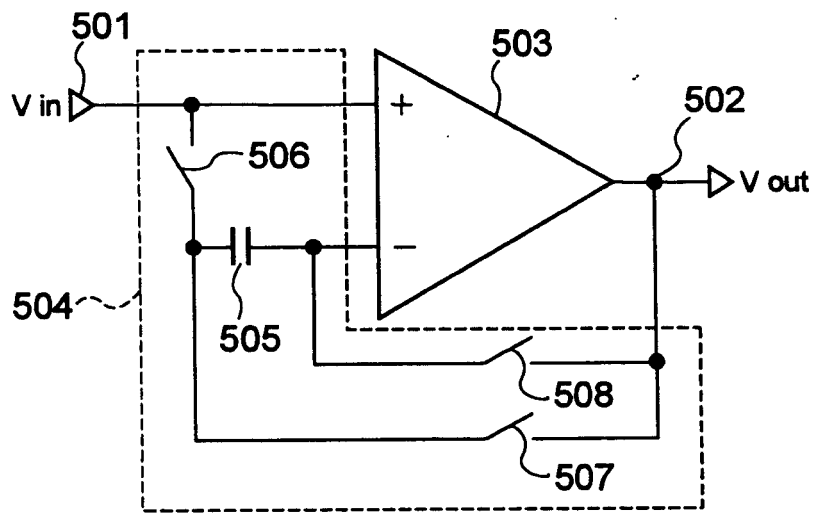


图 19

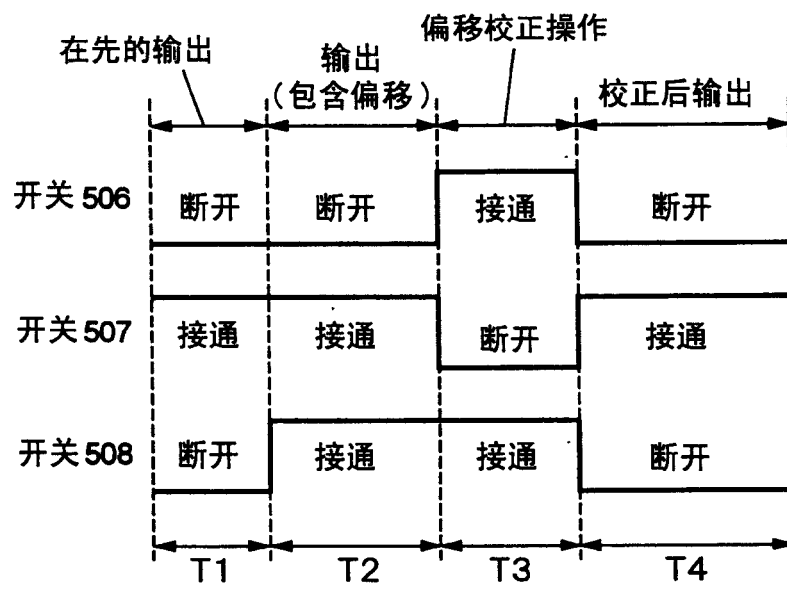


图 20

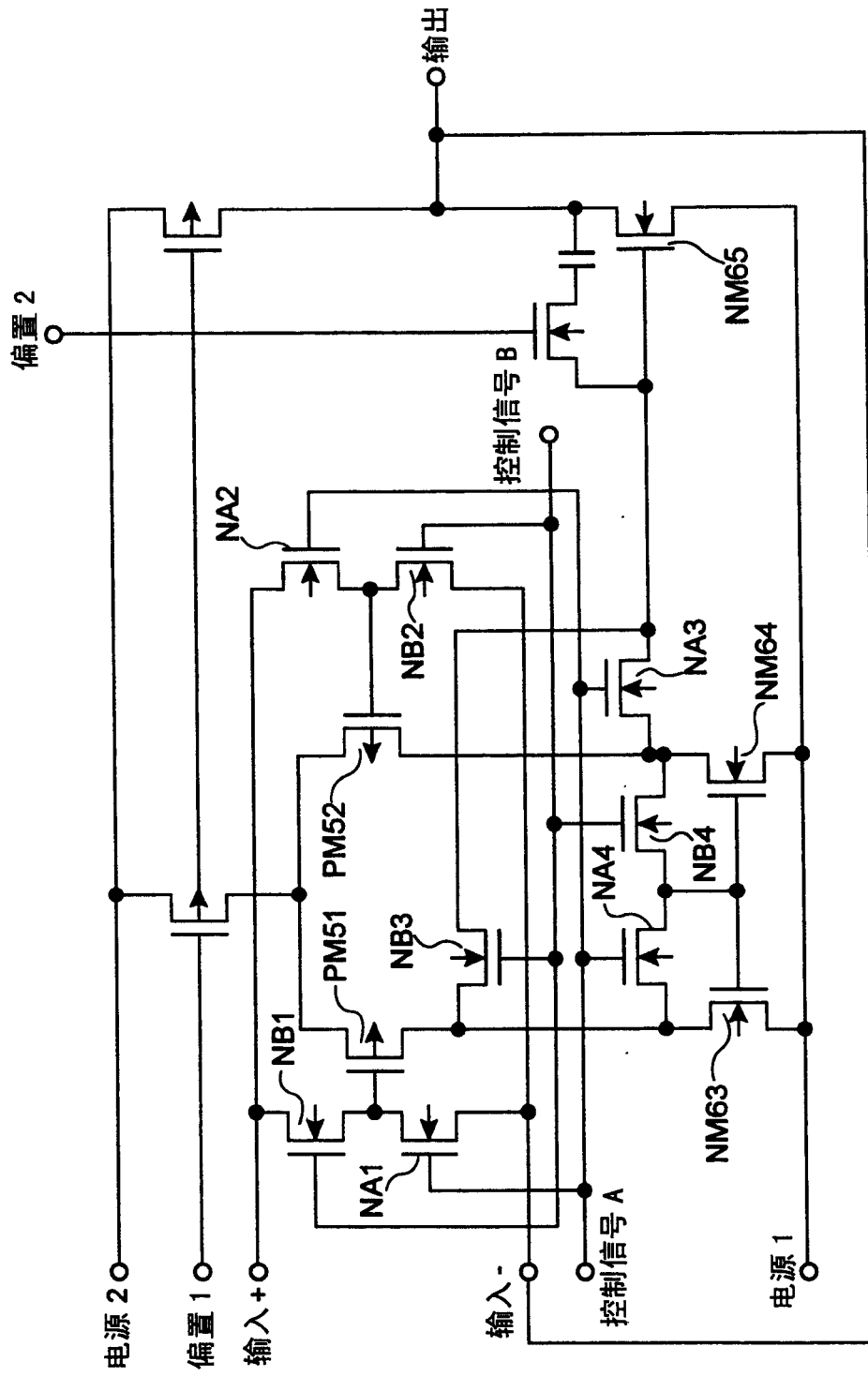


图 21

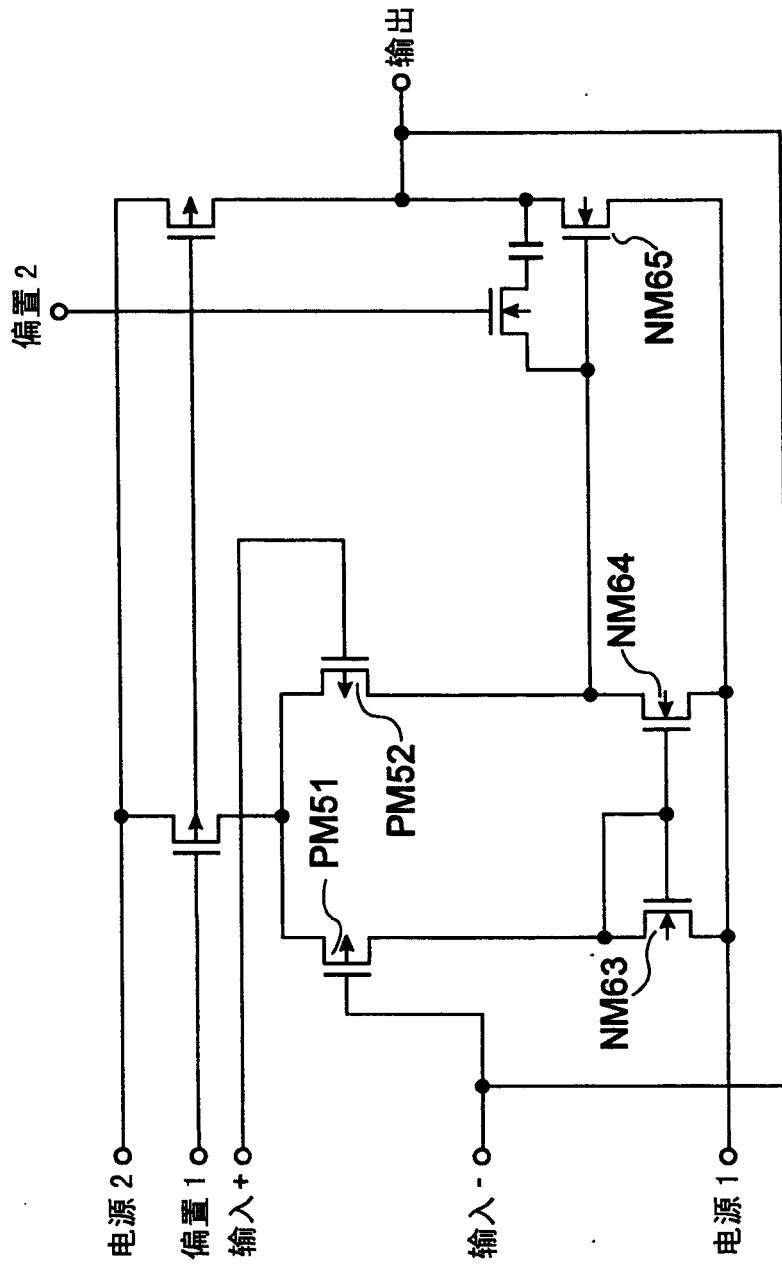


图 23

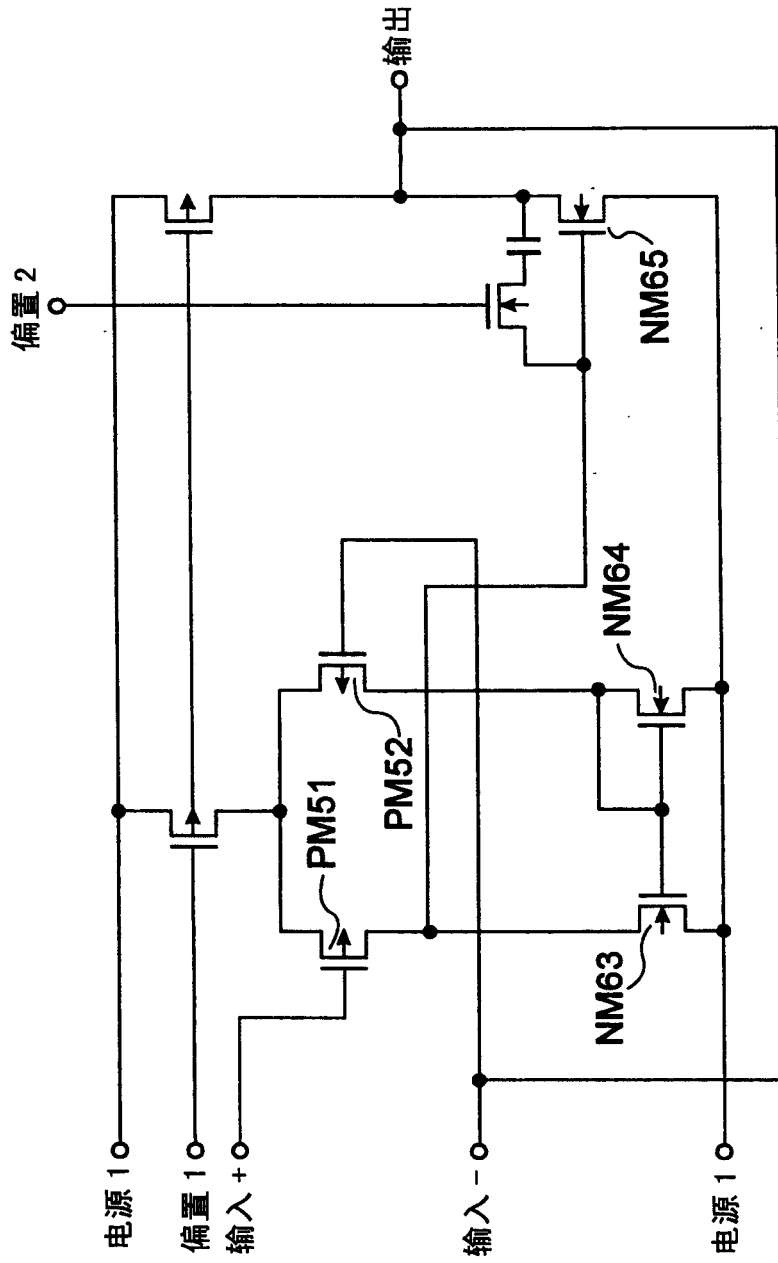


图 24

专利名称(译)	差分放大器电路及使用其的液晶显示单元的驱动电路		
公开(公告)号	CN1604464A	公开(公告)日	2005-04-06
申请号	CN200410012039.1	申请日	2004-09-28
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	日本电气株式会社 恩益禧电子股份有限公司		
当前申请(专利权)人(译)	日本电气株式会社 恩益禧电子股份有限公司		
[标]发明人	中平吉彦		
发明人	中平吉彦		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H03F1/02 H03F3/45		
CPC分类号	H03F2203/45724 H03F3/45775 H03F3/4521		
优先权	2003342745 2003-10-01 JP		
其他公开文献	CN100471054C		
外部链接	Espacenet	SIPO	

摘要(译)

一种差分放大器电路，在电流供给输入小的情况下也能获得可输出偏移被校正的高精度电压。其具有第一和第二输入端和输出端，其中控制第一和第二状态之间的转换，在所述第一状态，第一输入端用作非反相输入端，第二输入端用作反相输入端，在第二状态，第一输入端用作反相输入端，第二输入端用作非反相输入端，还提供电容元件，其一端连接至预定的电源端，所进行的控制是，在第一状态，输入电压供给第一输入端，电容器的另一端连接至第二输入端和输出端，在第二状态，第一输入端连接至输出端，电容器的另一端连接至第二输入端。在输入电压没有连接至电容器的情况下，在第一状态进行偏移检测操作，在第二状态进行偏移校正操作。

