

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200910159002.4

[51] Int. Cl.
G09G 3/36 (2006.01)
G11C 19/28 (2006.01)

[43] 公开日 2010 年 1 月 13 日

[11] 公开号 CN 101625841A

[22] 申请日 2009.7.29

[21] 申请号 200910159002.4

[71] 申请人 友达光电股份有限公司

地址 台湾省新竹

[72] 发明人 蔡东璋 陈怡君

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 梁 挥 祁建国

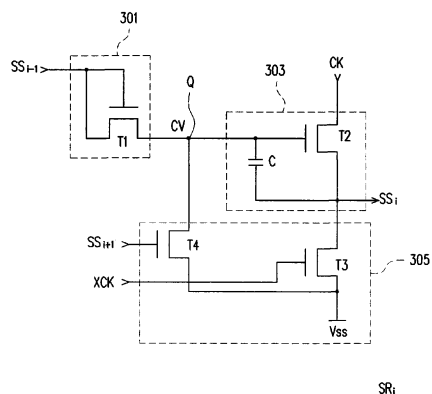
权利要求书 4 页 说明书 8 页 附图 5 页

[54] 发明名称

液晶显示器及其移位寄存装置

[57] 摘要

本发明公开一种液晶显示器及其移位寄存装置。移位寄存装置包括多级串接在一起的移位寄存器。本发明通过将移位寄存器中负责停止输出扫描信号的晶体管的通道长度制作得比移位寄存器中负责输出扫描信号的晶体管的通道长度还要大，借以趋缓移位寄存器中负责输出扫描信号的晶体管受到移位寄存器中负责停止输出扫描信号的晶体管处于次临界区的漏电流的影响的程度，从而确保移位寄存器得以正常输出扫描信号。



1.一种移位寄存装置，其特征在于，包括：

多级串接在一起的移位寄存器，其中第 i 级移位寄存器包括：

一预充电单元，接收第 $i-1$ 级移位寄存器所输出的一第一扫描信号，并据以输出一充电信号， i 为正整数；

一上拉单元，耦接该预充电单元，接收该充电信号与一第一时脉信号，并据以输出一第二扫描信号；以及

一下拉单元，耦接该预充电单元与该上拉单元，接收一第二时脉信号与第 $(i+1)$ 级移位寄存器所输出的一第三扫描信号，并据以决定是否将该第二扫描信号下拉至一参考电位，

其中，该预充电单元、该上拉单元与该下拉单元内分别具有至少一晶体管，且该下拉单元内的该晶体管具有一第一通道长度，该预充电单元与该上拉单元内的所述晶体管分别具有一第二通道长度，该第一通道长度大于该第二通道长度。

2.根据权利要求 1 所述的移位寄存装置，其特征在于，该预充电单元内的该晶体管为一第一 N 型晶体管，

其中，该第一 N 型晶体管的栅极与源极耦接在一起以接收该第一扫描信号，而该第一 N 型晶体管的漏极则用以输出该充电信号。

3.根据权利要求 2 所述的移位寄存装置，其特征在于，该上拉单元内的该晶体管为一第二 N 型晶体管，

其中，该第二 N 型晶体管的栅极耦接该第一 N 型晶体管的漏极，该第二 N 型晶体管的源极用以接收该第一时脉信号，而该第二 N 型晶体管的漏极则用以输出该第二扫描信号。

4.根据权利要求 3 所述的移位寄存装置，其特征在于，该上拉单元内更具备有一电容，其耦接在该第二 N 型晶体管的栅极与漏极之间。

5.根据权利要求 3 所述的移位寄存装置，其特征在于，该下拉单元内的该晶体管为一第三 N 型晶体管，

其中，该第三 N 型晶体管的栅极用以接收该第二时脉信号，该第三 N 型晶体管的源极耦接该第二 N 型晶体管的漏极，而该第三 N 型晶体管的漏极则

耦接至该参考电位。

6.根据权利要求5所述的移位寄存装置，其特征在于，该下拉单元内更具有另一晶体管，且其为一第四N型晶体管，

其中，该第四N型晶体管的栅极用以接收该第三扫描信号，该第四N型晶体管的源极耦接该第二N型晶体管的栅极，而该第四N型晶体管的漏极则耦接至该参考电位。

7.根据权利要求6所述的移位寄存装置，其特征在于，该第一与该第二N型晶体管分别具有该第二通道长度，而该第三与该第四N型晶体管分别具有该第一通道长度。

8.根据权利要求7所述的移位寄存装置，其特征在于，该第三与该第四N型晶体管的该第一通道长度大于该第一与该第二N型晶体管的该第二通道长度。

9.根据权利要求8所述的移位寄存装置，其特征在于，该第三与该第四N型晶体管的该第一通道长度实质上为该第一与该第二N型晶体管的该第二通道长度的1.01倍至4倍。

10.根据权利要求1所述的移位寄存装置，其特征在于，该第一与该第二时脉信号的相位差为180度。

11.一种液晶显示器，其特征在于，包括：

一液晶显示面板，包括一基板与一移位寄存装置，该移位寄存装置直接配置在该基板上，且具有多级串接在一起的移位寄存器，其中第i级移位寄存器包括：

一预充电单元，接收第i-1级移位寄存器所输出的一第一扫描信号，并据以输出一充电信号，i为正整数；

一上拉单元，耦接该预充电单元，接收该充电信号与一第一时脉信号，并据以输出一第二扫描信号；以及

一下拉单元，耦接该预充电单元与该上拉单元，接收一第二时脉信号与第i+1级移位寄存器所输出的一第三扫描信号，并据以决定是否将该第二扫描信号下拉至一参考电位，

其中，该预充电单元、该上拉单元与该下拉单元内分别具有至少一晶体管，且该下拉单元内的该晶体管具有一第一通道长度，该预充电单元与该上拉单元

内的所述晶体管分别具有一第二通道长度，该第一通道长度大于该第二通道长度；以及

一背光模块，提供该液晶显示面板所需的背光源。

12.根据权利要求 11 所述的液晶显示器，其特征在于，该预充电单元内的该晶体管为一第一 N 型晶体管，

其中，该第一 N 型晶体管的栅极与源极耦接在一起以接收该第一扫描信号，而该第一 N 型晶体管的漏极则用以输出该充电信号。

13.根据权利要求 12 所述的液晶显示器，其特征在于，该上拉单元内的该晶体管为一第二 N 型晶体管，

其中，该第二 N 型晶体管的栅极耦接该第一 N 型晶体管的漏极，该第二 N 型晶体管的源极用以接收该第一时脉信号，而该第二 N 型晶体管的漏极则用以输出该第二扫描信号。

14.根据权利要求 13 所述的液晶显示器，其特征在于，该上拉单元内更具有有一电容，其耦接在该第二 N 型晶体管的栅极与漏极之间。

15.根据权利要求 13 所述的液晶显示器，其特征在于，该下拉单元内的该晶体管为一第三 N 型晶体管，

其中，该第三 N 型晶体管的栅极用以接收该第二时脉信号，该第三 N 型晶体管的源极耦接该第二 N 型晶体管的漏极，而该第三 N 型晶体管的漏极则耦接至该参考电位。

16.根据权利要求 15 所述的液晶显示器，其特征在于，该下拉单元内更具有另一晶体管，且其为一第四 N 型晶体管，

其中，该第四 N 型晶体管的栅极用以接收该第三扫描信号，该第四 N 型晶体管的源极耦接该第二 N 型晶体管的栅极，而该第四 N 型晶体管的漏极则耦接至该参考电位。

17.根据权利要求 16 所述的液晶显示器，其特征在于，该第一与该第二 N 型晶体管分别具有该第二通道长度，而该第三与该第四 N 型晶体管分别具有该第一通道长度。

18.根据权利要求 17 所述的液晶显示器，其特征在于，该第三与该第四 N 型晶体管的该第一通道长度大于该第一与该第二 N 型晶体管的该第二通道长度。

19.根据权利要求 18 所述的液晶显示器，其特征在于，该第三与该第四 N 型晶体管的该第一通道长度实质上为该第一与该第二 N 型晶体管的该第二通道长度的 1.01 倍至 4 倍。

20.根据权利要求 11 所述的液晶显示器，其特征在于，该第一与该第二时脉信号的相位差为 180 度。

液晶显示器及其移位寄存装置

技术领域

本发明涉及一种平面显示器，且特别是有关于一种液晶显示器及其移位寄存装置。

背景技术

近年来，随着半导体科技蓬勃发展，便携式电子产品及平面显示器产品也随之兴起。而在众多平面显示器的类型当中，液晶显示器（Liquid Crystal Display, LCD）基于其低电压操作、无辐射线散射、重量轻以及体积小等优点，随即已成为各显示器产品的主流。也亦因如此，无不驱使着各家厂商针对液晶显示器的开发技术要朝向更微型化及低制作成本发展。

为了要降低液晶显示器的制作成本，已有部份厂商研发出在液晶显示面板采用非晶硅（amorphous silicon, a-Si）工艺的条件下，可将原先配置于液晶显示面板的扫描侧所使用的扫描驱动 IC 内部的移位寄存器（shift register）转移直接配置在液晶显示面板的玻璃基板（glass substrate）上。因此，原先配置于液晶显示面板的扫描侧所使用的扫描驱动 IC 即可省略，借以达到降低液晶显示器的制作成本的目的。

一般而言，直接制作在液晶显示面板的玻璃基板上的移位寄存器主要会由多颗 N 型晶体管所组成。其中，部分 N 型晶体管用以负责在移位寄存器的操作期间输出扫描信号以开启液晶显示面板内对应的一列像素，而其余 N 型晶体管则用以负责在移位寄存器的非操作期间停止输出扫描信号。

然而，在实务上，由于用以负责输出扫描信号与用以负责停止输出扫描信号的 N 型晶体管的通道长度（channel length）都相同。因此，在此条件下，用以负责输出扫描信号的 N 型晶体管很有可能会受到用以负责停止输出扫描信号的 N 型晶体管处于次临界区（sub-threshold region）的漏电流的影响而导致无法正常输出扫描信号。如此一来，移位寄存器会失效以连带影响液晶显示器无法正常显示影像画面。

发明内容

有鉴于此，本发明提供一种移位寄存装置，其包括多级串接在一起的移位寄存器。其中，第 i 级移位寄存器包括预充电单元、上拉单元，以及下拉单元，且 i 为正整数。预充电单元用以接收第 $(i-1)$ 级移位寄存器所输出的第一扫描信号，并据以输出一充电信号。上拉单元耦接预充电单元，用以接收所述充电信号与第一时脉信号，并据以输出第二扫描信号。下拉单元耦接预充电单元与上拉单元，用以接收第二时脉信号与第 $(i+1)$ 级移位寄存器所输出的第三扫描信号，并据以决定是否将所述第二扫描信号下拉至一参考电位。

于本发明的一示范性实施例中，预充电单元、上拉单元与下拉单元内分别具有至少一晶体管。其中，下拉单元内的晶体管具有第一通道长度，而预充电单元与上拉单元内的晶体管分别具有第二通道长度，且所述第一通道长度大于所述第二通道长度。

于本发明的一示范性实施例中，所述第一通道长度实质上为所述第二通道长度的1.01倍至4倍。

本发明另提供一种液晶显示器，其包括液晶显示面板与用以提供液晶显示面板所需的背光源的背光模块。其中，液晶显示面板包括基板与上述本发明所提供的移位寄存装置，且上述本发明所提供的移位寄存装置为直接配置在液晶显示面板的基板上。

应了解的是，上述一般描述及以下具体实施方式仅为例示性及阐释性的，其并不能限制本发明所欲主张的范围。

附图说明

图1绘示为本发明一示范性实施例的液晶显示器100的系统方块图；

图2绘示为本发明一示范性实施例的移位寄存装置SRD的方块图；

图3A绘示为本发明一示范性实施例的第 i 级移位寄存器 SR_i 的方块图；

图3B绘示为本发明一示范性实施例的第 i 级移位寄存器 SR_i 的电路图；

图4A绘示为N型晶体管T3与T4的剖面示意图；

图4B绘示为N型晶体管T1与T2的剖面示意图；

图5绘示为本发明一示范性实施例的第 i 级移位寄存器 SR_i 中节点Q的实

验波形图。

其中，附图标记

100: 液晶显示器	101: 显示面板
103: 源极驱动器	105: 时序控制单元
107: 背光模块	301: 预充电单元
303: 上拉单元	305: 下拉单元
AA: 显示区	SRD: 移位寄存装置
SR ₁ ~SR _N : 移位寄存器	T1~T4: N型晶体管
C: 电容	Q: 节点
V _{ss} : 参考电位	CV: 充电信号
STV: 起始信号	CK、XCK: 时脉信号
SS ₁ ~SS _N : 扫描信号	D: 漏极
S: 源极	G: 栅极
L1、L2: 通道长度	T _{pre} 、T _{out} : 时间
A、B、C: 曲线	

具体实施方式

现将详细参考本发明的示范性实施例，在附图中说明所述示范性实施例的实例。另外，凡可能之处，在附图及实施方式中使用相同标号的元件/构件/符号代表相同或类似部分。

图 1 绘示为本发明一示范性实施例的液晶显示器 100 的系统方块图。请参照图 1，液晶显示器 100 包括显示面板 101、源极驱动器 103、时序控制单元 105，以及用以提供显示面板 101 所需的背光源的背光模块 107。显示面板 101 的显示区 AA 内具有多个以矩阵排列的像素（图中以 M×N 来表示，M、N 皆为正整数）。另外，显示面板 101 的基板（未绘示，例如为玻璃基板）上的一侧更直接配置有移位寄存装置 SRD。移位寄存装置 SRD 受控于时序控制单元 105，用以序列输出扫描信号 SS₁~SS_N 以从显示区 AA 内的第一列像素逐一开启至最后一列像素。

更清楚来说，图 2 绘示为本发明一示范性实施例的移位寄存装置 SRD 的

方块图。请合并参照图 1 与图 2，移位寄存装置 SRD 包括 N 级电路结构实质上相同且彼此串接在一起的移位寄存器 $SR_1 \sim SR_N$ 。于本示范性实施例中，由于移位寄存器 $SR_1 \sim SR_N$ 的电路结构与工作原理实质上相同，故在此仅针对第 i 级移位寄存器 SR_i 来做说明如下。

图 3A 绘示为本发明一示范性实施例的第 i 级移位寄存器 SR_i 的方块图。图 3B 绘示为本发明一示范性实施例的第 i 级移位寄存器 SR_i 的电路图。请合并参照图 1~图 3B，第 i 级移位寄存器 SR_i 包括预充电单元 301、上拉单元 303，以及下拉单元 305。其中，预充电单元 301 用以接收第(i-1)级移位寄存器 SR_{i-1} 所输出的扫描信号 SS_{i-1} ，并据以输出充电信号 CV。于本示范性实施例中，除了第 1 级移位寄存器 SR_1 中的预充电单元 301 为接收时序控制单元 105 所提供的起始信号 STV 外，其余移位寄存器中的预充电单元 301 为接收上一级移位寄存器所输出的扫描信号。

举例来说，第 2 级移位寄存器 SR_2 中的预充电单元 301 为接收第 1 级移位寄存器 SR_1 所输出的扫描信号 SS_1 ，第 3 级移位寄存器 SR_3 中的预充电单元 301 为接收第 2 级移位寄存器 SR_2 所输出的扫描信号 SS_2 ，依此类推至第 N 级移位寄存器 SR_N 中的预充电单元 301 为接收第(N-1)级移位寄存器 SR_{N-1} 所输出的扫描信号 SS_{N-1} 。

请继续参照图 3A，上拉单元 303 耦接预充电单元 301，用以接收预充电单元 301 所输出的充电信号 CV 与时序控制器 105 所提供的时脉信号 CK，并据以输出扫描信号 SS_i 。下拉单元 305 耦接预充电单元 301 与上拉单元 303，用以接收时序控制器 105 所提供的时脉信号 XCK 与第(i+1)级移位寄存器 SR_{i+1} 所输出的扫描信号 SS_{i+1} ，并据以决定是否将扫描信号 SS_i 下拉至参考电位 V_{ss} （例如为接地电位，但并不限制于此）。其中，时序控制器 105 所提供的时脉信号 CK 与 XCK 的相位差为 180 度。

于此，请继续参照图 3B，于本示范性实施例中，预充电单元 301 具有 N 型晶体管 T1。其中，N 型晶体管 T1 的栅极与源极耦接在一起以接收第(i-1)级移位寄存器 SR_{i-1} 所输出的扫描信号 SS_{i-1} ，而 N 型晶体管 T1 的漏极则用以输出充电信号 CV。

另外，上拉单元 303 具有 N 型晶体管 T2 与电容 C。其中，N 型晶体管 T2 的栅极耦接 N 型晶体管 T1 的漏极、N 型晶体管 T2 的源极用以接收时序控制

器 105 所提供的时脉信号 CK，而 N 型晶体管 T2 的漏极则用以输出扫描信号 SR_i 。电容 C 耦接在 N 型晶体管 T2 的栅极与漏极之间。

再者，下拉单元 305 具有 N 型晶体管 T3 与 T4。其中，N 型晶体管 T3 的栅极用以接收时序控制器 105 所提供的时脉信号 XCK、N 型晶体管 T3 的源极耦接 N 型晶体管 T2 的漏极，而 N 型晶体管 T4 的漏极则耦接至参考电位 V_{ss} 。N 型晶体管 T4 的栅极用以接收第(i+1)级移位寄存器 SR_{i+1} 所输出的扫描信号 SS_{i+1} 、N 型晶体管 T4 的源极耦接 N 型晶体管 T2 的栅极，而 N 型晶体管 T4 的漏极则耦接至参考电位 V_{ss} 。

于本示范性实施例中，N 型晶体管 T1 与 T2 具有相同的通道长度(channel length)，而 N 型晶体管 T3 与 T4 具有相同的通道长度。但是，N 型晶体管 T3 与 T4 的通道长度大于 N 型晶体管 T1 与 T2 的通道长度。

更清楚来说，图 4A 绘示为 N 型晶体管 T3 与 T4 的剖面示意图，而图 4B 绘示为 N 型晶体管 T1 与 T2 的剖面示意图。请合并参照图 4A 与图 4B，从图 4A 与图 4B 可清楚看出，标号 D 表示为 N 型晶体管 T1~T4 的漏极、标号 S 表示为 N 型晶体管 T1~T4 的源极，而标号 G 表示为 N 型晶体管 T1~T4 的栅极。另外，标号 L1 表示为 N 型晶体管 T3 与 T4 的通道长度，而标号 L2 表示为 N 型晶体管 T1 与 T2 的通道长度。

由此可知，在此所谓的“通道长度”指的是 N 型晶体管的漏极与源极间的距离，且在较佳状况下，N 型晶体管 T3 与 T4 的通道长度 L1 实质上可以为 N 型晶体管 T1 与 T2 的通道长度 L2 的 1.01 倍至 4 倍，但并不限制于此。也就是说，N 型晶体管 T3 与 T4 的通道长度 L1 相对于 N 型晶体管 T1 与 T2 的通道长度 L2 的倍数可端视实际设计需求而决定，容后再详述。

基于上述，当第 i 级移位寄存器 SR_i 的预充电单元 301 接收到第(i-1)级移位寄存器 SR_{i-1} 所输出的扫描信号 SS_{i-1} 时，N 型晶体管 T1 会被开启以对节点 Q 进行预充电。如此一来，当时序控制器 105 所提供的时脉信号 CK 致能时，节点 Q 上的电压会受时脉信号 CK 的耦合效应(coupling effect)的影响而被拉升，借以使得上拉单元 303 的 NMOS 晶体管 T2 会被开启，从而输出扫描信号 SS_i 以开启显示区 AA 内相应的第 i 列像素。

紧接着，在预充电单元 301 与上拉单元 303 负责输出扫描信号 SS_i 之后，下拉单元 305 的 N 型晶体管 T3 会因为时序控制器 105 所提供的时脉信号 XCK

致能而被开启。如此一来，扫描信号 SS_i 会被下拉至参考电位 V_{ss} 以关闭显示区 AA 内相应的第 i 列像素。

另外，当下拉单元 305 的 N 型晶体管 T3 将扫描信号 SS_i 下拉至参考电位 V_{ss} 之后，由于第 $(i+1)$ 级移位寄存器 SR_{i+1} 所输出的扫描信号 SS_{i+1} 会反馈至第 i 级移位寄存器 SR_i 的下拉单元 305 的 N 型晶体管 T4。如此一来，第 i 级移位寄存器 SR_i 的下拉单元 305 的 NMOS 晶体管 T4 会被开启，从而对节点 Q 进行放电，以避免节点 Q 在预充电单元 301 与上拉单元 303 负责输出扫描信号 SS_i 之后受时脉信号 CK 的耦合。由此可知，当预充电单元 301 与上拉单元 303 负责输出扫描信号 SS_i 之后，下拉单元 305 会负责停止输出扫描信号 SS_i 。

据此，当时序控制单元 105 提供起始信号 STV 给第 1 级移位寄存器 SR_1 的预充电单元 301，且分别提供相位差 180 度的时脉信号 CK 与 XCK 给所有移位寄存器 $SR_1 \sim SR_N$ 的上拉单元 303 与下拉单元 305 时，移位寄存装置 SRD 内的移位寄存器 $SR_1 \sim SR_N$ 会序列输出扫描信号 $SS_1 \sim SS_N$ ，以从显示区 AA 内的第一列像素逐一开启至最后一列像素，而源极驱动器 103 会提供对应的显示资料给被移位寄存装置 SRD 所开启的列像素。如此一来，再加上背光模块 107 所提供的背光源，则显示面板 101 即会显示影像画面。

根据现有技术所述及的内容可知，由于用以负责输出扫描信号与用以负责停止输出扫描信号的 N 型晶体管的通道长度都相同。因此，在此条件下，用以负责输出扫描信号的 N 型晶体管很有可能会受到用以负责停止输出扫描信号的 N 型晶体管处于次临界区的漏电流的影响而导致无法正常输出扫描信号。如此一来，移位寄存器会失效以连带影响液晶显示器无法正常显示影像画面。

也亦因如此，当移位寄存器 $SR_1 \sim SR_N$ 的 N 型晶体管 T1~T4 的通道长度都相同的条件下（亦即 $L1=L2$ ），用以负责输出扫描信号 $SS_1 \sim SS_N$ 的 N 型晶体管 T1 与 T2 很有可能会受到用以负责停止输出扫描信号 $SS_1 \sim SS_N$ 的 N 型晶体管 T3 与 T4 处于次临界区的漏电流的影响而导致无法正常输出扫描信号 $SS_1 \sim SS_N$ 。如此一来，移位寄存器 $SR_1 \sim SR_N$ 会失效以连带影响液晶显示器 100 无法正常显示影像画面。

有鉴于此，本示范性实施例特别将下拉单元 305 的 N 型晶体管 T3 与 T4 的通道长度 $L1$ 制作的比预充电单元 301 与上拉单元 303 的 N 型晶体管 T1 与 T2 的通道长度 $L2$ 还要大（亦即 $L1>L2$ ），且下拉单元 305 的 N 型晶体管 T3

与 T4 的通道长度 $L1$ 实质上可以为预充电单元 301 与上拉单元 303 的 N 型晶体管 T1 与 T2 的通道长度 $L2$ 的 1.01 倍至 4 倍。

更清楚来说, 图 5 绘示为本发明一示范性实施例的第 i 级移位寄存器 SR_i 中节点 Q 的实验波形图。请合并参照图 3 与图 5, 从图 5 可以清楚看出, 于时间 T_{pre} 时, 节点 Q 会被进行预充电。另外, 于时间 T_{out} 的区间中分别绘示有三条曲线 A、B 与 C。其中, 曲线 A 表示为下拉单元 305 的 N 型晶体管 T3 与 T4 的通道长度 $L1$ 等于预充电单元 301 与上拉单元 303 的 N 型晶体管 T1 与 T2 的通道长度 $L2$ 的条件下 (亦即 $L1=L2$), N 型晶体管 T1 与 T2 受到 N 型晶体管 T3 与 T4 处于次临界区的漏电流的影响的程度。曲线 B 表示为下拉单元 305 的 N 型晶体管 T3 与 T4 的通道长度 $L1$ 略大于预充电单元 301 与上拉单元 303 的 N 型晶体管 T1 与 T2 的通道长度 $L2$ 的条件下 (亦即 $L1>L2$), N 型晶体管 T1 与 T2 受到 N 型晶体管 T3 与 T4 处于次临界区的漏电流的影响的程度。曲线 C 表示为下拉单元 305 的 N 型晶体管 T3 与 T4 的通道长度 $L1$ 远大于预充电单元 301 与上拉单元 303 的 N 型晶体管 T1 与 T2 的通道长度 $L2$ 的条件下 (亦即 $L1>>L2$), N 型晶体管 T1 与 T2 受到 N 型晶体管 T3 与 T4 处于次临界区的漏电流的影响的程度。

由此可知, 当下拉单元 305 的 N 型晶体管 T3 与 T4 的通道长度 $L1$ 等于预充电单元 301 与上拉单元 303 的 N 型晶体管 T1 与 T2 的通道长度 $L2$ 时, N 型晶体管 T1 与 T2 受到 N 型晶体管 T3 与 T4 处于次临界区的漏电流的影响的程度会比较严重, 亦即曲线 A 于时间 T_{out} 的电压降 (voltage drop) 幅度最大。因此, 第 i 级移位寄存器 SR_i 很有可能无法正常输出扫描信号 SS_i 。

另外, 当下拉单元 305 的 N 型晶体管 T3 与 T4 的通道长度 $L1$ 越大于预充电单元 301 与上拉单元 303 的 N 型晶体管 T1 与 T2 的通道长度 $L2$ 时, N 型晶体管 T1 与 T2 受到 N 型晶体管 T3 与 T4 处于次临界区的漏电流的影响的程度会越趋缓, 亦即曲线 B 与 C 于时间 t_{out} 的电压降幅度相对于曲线 A 而言会越来越趋缓。因此, 即可确保第 i 级移位寄存器 SR_i 得以正常输出扫描信号 SS_i 。

综上所述, 本发明主要是通过将移位寄存器中负责停止输出扫描信号的 N 型晶体管的通道长度制作的比移位寄存器中负责输出扫描信号的 N 型晶体管的通道长度还要大, 借以趋缓移位寄存器中负责输出扫描信号的 N 型晶体管受到移位寄存器中负责停止输出扫描信号的 N 型晶体管处于次临界区的漏电

流的影响的程度，从而确保移位寄存器得以正常输出扫描信号。

另外，虽然上述示范性实施例提出了移位寄存器中预充电单元、上拉单元与下拉单元的某一种电路实施态样，但是本发明并不限制于此。也就是说，只要移位寄存器中可以被区分有预充电单元、上拉单元与下拉单元的其他电路实施例，本发明就可将其下拉单元中的所有或部分 N 型晶体管的通道长度加大，借以趋缓移位寄存器中负责输出扫描信号的 N 型晶体管受到移位寄存器中负责停止输出扫描信号的 N 型晶体管处于次临界区的漏电流的影响的程度。

当然，本发明还可有其它多种实施例，在不背离本发明精神及其实质的情况下，熟悉本领域的技术人员当可根据本发明作出各种相应的改变和变形，但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

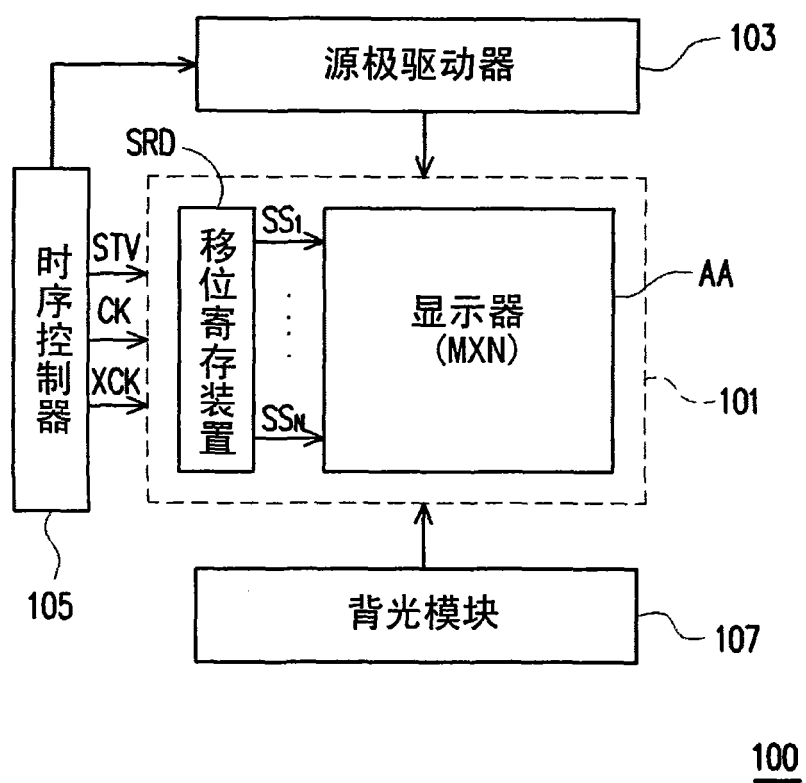


图 1

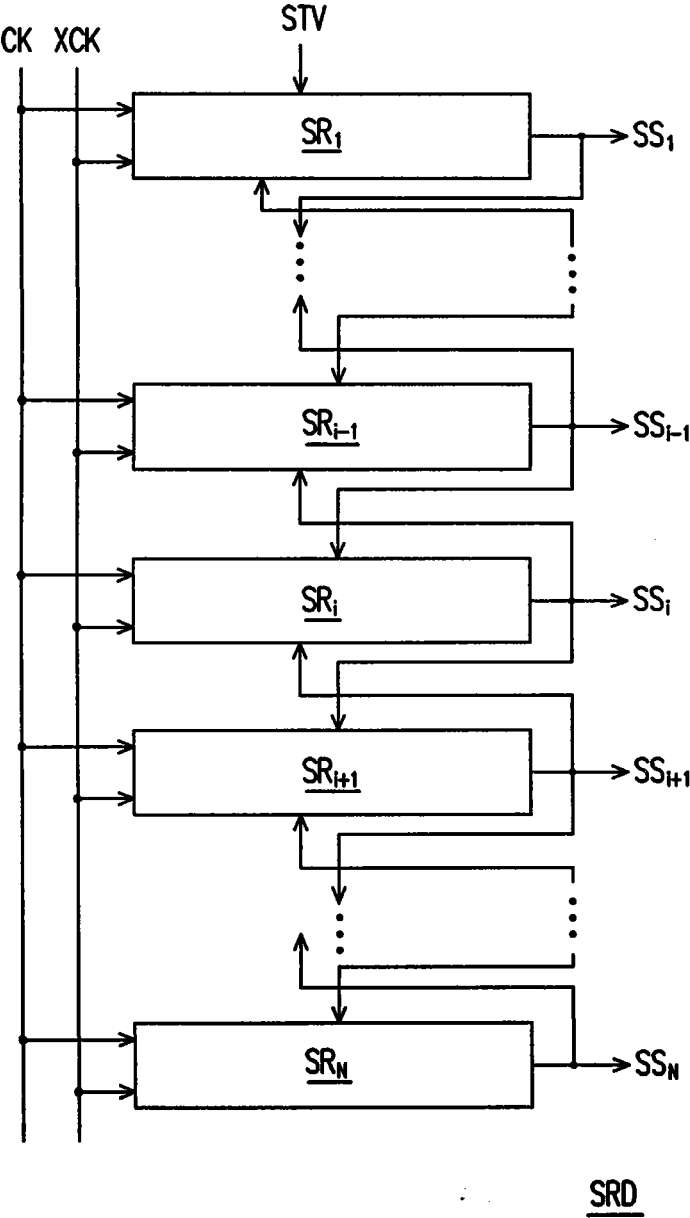


图 2

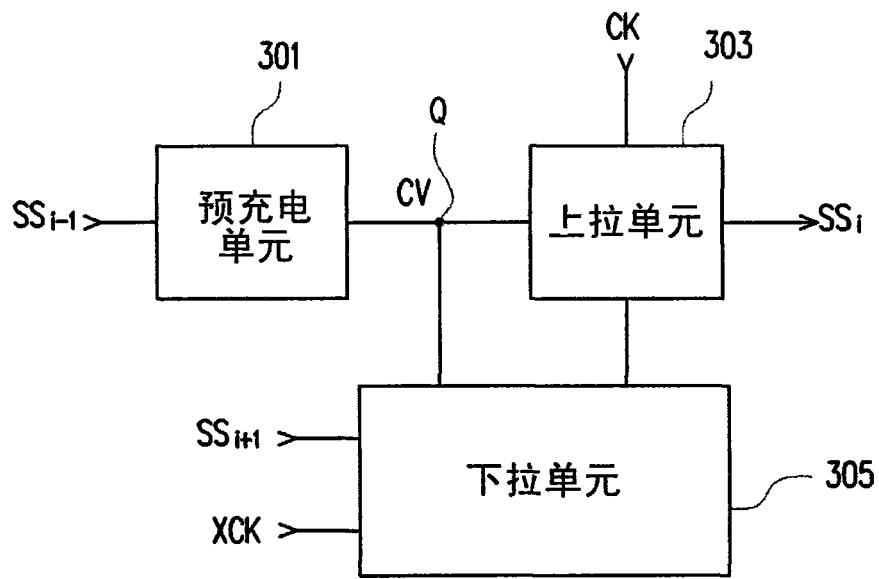


图 3A

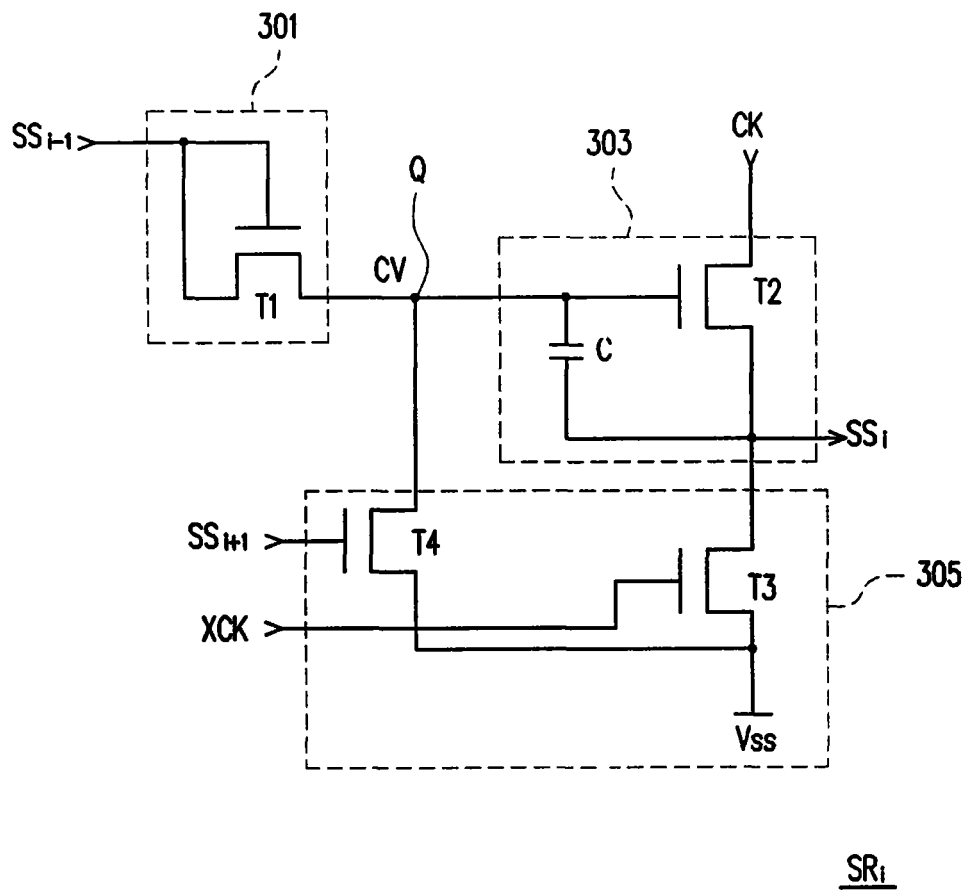


图 3B

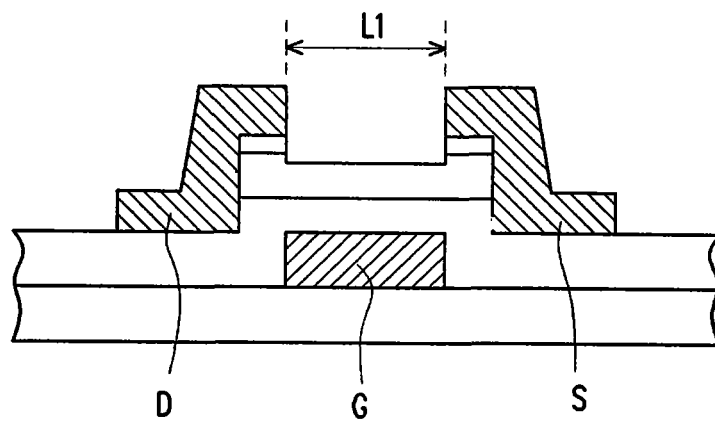
T3/T4

图 4A

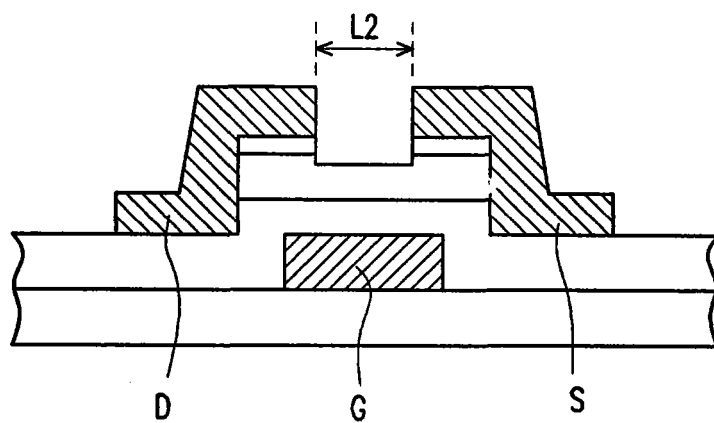
T1/T2

图 4B

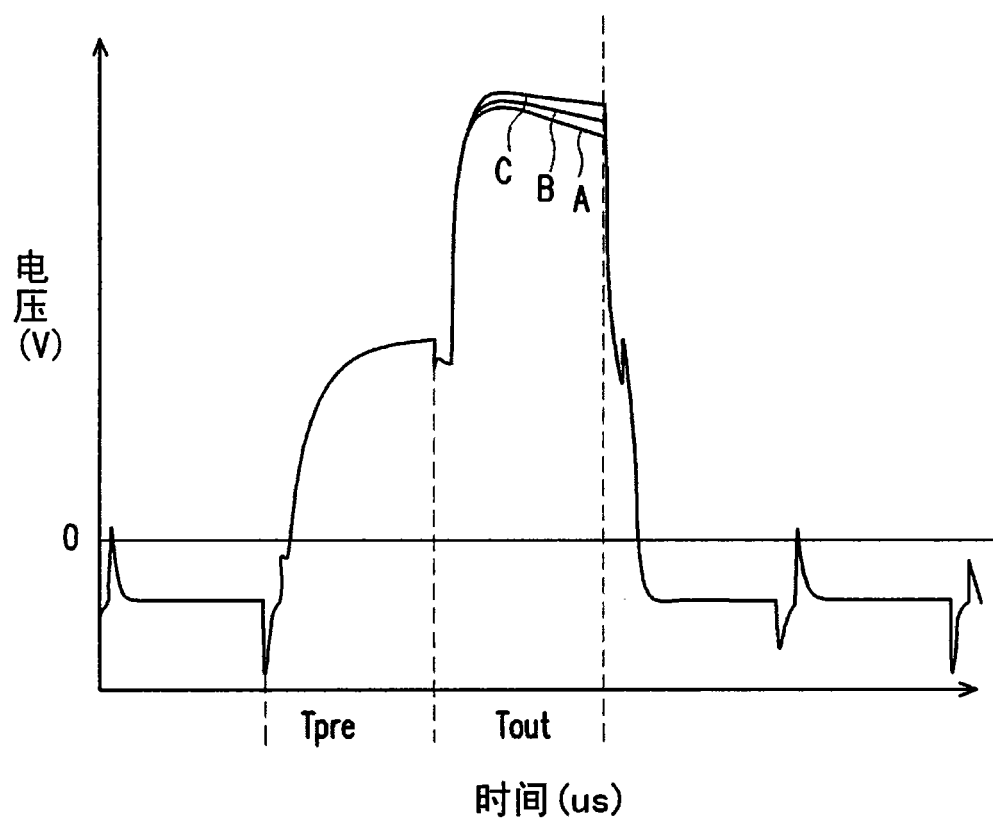


图 5

专利名称(译)	液晶显示器及其移位寄存装置		
公开(公告)号	CN101625841A	公开(公告)日	2010-01-13
申请号	CN200910159002.4	申请日	2009-07-29
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	蔡东璋 陈怡君		
发明人	蔡东璋 陈怡君		
IPC分类号	G09G3/36 G11C19/28		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种液晶显示器及其移位寄存装置。移位寄存装置包括多级串接在一起的移位寄存器。本发明通过将移位寄存器中负责停止输出扫描信号的晶体管的通道长度制作得比移位寄存器中负责输出扫描信号的晶体管的通道长度还要大，借以趋缓移位寄存器中负责输出扫描信号的晶体管受到移位寄存器中负责停止输出扫描信号的晶体管处于次临界区的漏电流的影响的程度，从而确保移位寄存器得以正常输出扫描信号。

