



(12) 发明专利

(10) 授权公告号 CN 101303832 B

(45) 授权公告日 2010.12.22

(21) 申请号 200710074403.0

(22) 申请日 2007.05.10

(73) 专利权人 比亚迪股份有限公司

地址 518119 广东省深圳市龙岗区葵涌镇延安路比亚迪工业园

(72) 发明人 赵春波 杨云 冯卫

(74) 专利代理机构 深圳中一专利商标事务所
44237

代理人 张全文

(51) Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G09G 3/00 (2006.01)

(56) 对比文件

US 2005057469 A1, 2005.03.17, 全文.

JP 2002-262547 A, 2002.09.13, 图 1.

全文.

US 2002190938 A1, 2002.12.19, 全文.

WO 9602865 A1, 1996.02.01, 全文.

审查员 刘畅

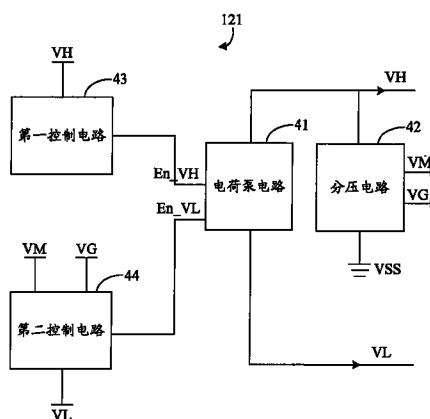
权利要求书 3 页 说明书 7 页 附图 5 页

(54) 发明名称

电源电路、液晶驱动装置以及液晶显示装置

(57) 摘要

本发明适用于集成电路领域,提供了一种电源电路、液晶驱动装置、液晶显示装置及升压电路,所述电源电路包括:电荷泵电路,用于利用电荷泵工作产生驱动电压;第一控制电路,用于闭环控制所述电荷泵电路产生正高压;偏压比电路,用于根据所述第一控制电路控制产生的正高压和零电位电压,产生次正高压和最小正高压;以及第二控制电路,用于根据所述偏压比电路控制产生的次正高压和最小正高压闭环控制所述电荷泵电路产生负高压。通过本发明,系统中不存在高于液晶驱动电压的高压,也不存在低于液晶驱动最负电压的负压,降低了电路的功耗,电路结构简单,易实现,并能够很好地保证正负电压的一致性和对称性。



1. 一种电源电路,其特征在于,所述电源电路包括:

电荷泵电路,用于利用电荷泵工作产生驱动电压,所述驱动电压包括正高压、次正高压、最小正高压、零电位电压和负高压,所述正高压与负高压,以及所述次正高压与零电位电压分别关于所述最小正高压对称;

第一控制电路,用于闭环控制所述电荷泵电路产生所述正高压;

偏压比电路,用于根据所述第一控制电路控制产生的正高压和零电位电压,产生所述次正高压和最小正高压;以及

第二控制电路,用于根据所述偏压比电路控制产生的次正高压和最小正高压闭环控制所述电荷泵电路产生所述负高压。

2. 如权利要求 1 所述的电源电路,其特征在于,所述电荷泵电路包括:

N 级级联的子电路,其中第 k 级子电路输出的第 k+1 电压为第 k+1 级子电路的输入电压;

第 k 级子电路包括:

第一~第四开关元件,所述第一和第三开关元件串联连接,所述第二和第四开关元件串联连接,所述第一、四开关元件的非串联连接端分别接第 k 电压,所述第二开关元件的非串联连接端接零电位电压,所述第三开关元件的非串联连接端接第 k+1 级子电路的第一开关元件;

第一电容,其两端分别与第一、第三开关元件的串联连接端和第二、第四开关元件的串联连接端连接;

第二电容,其一端连接所述第三开关元件的电压输出端,另一端连接零电位电压;

在充电期间,所述第一、第二开关元件导通,所述第三、第四开关元件非导通,通过第 k 电压对所述第一电容充电;

在放电期间,所述第三、第四开关元件导通,所述第一、第二开关元件非导通,所述第一电容向所述第二电容充电;

其中, $1 \leq k < N$, $N \geq 2$, k、N 为自然数。

3. 如权利要求 2 所述的电源电路,其特征在于,所述开关元件为 MOS 管。

4. 如权利要求 1 所述的电源电路,其特征在于,所述第一控制电路包括:

电阻分压电路,用于通过所述正高压与零电位电压之间电阻分压产生分压;

基准电压产生电路,用于产生基准电压;

误差比较器,其同相输入端和反相输入端分别接入所述基准电压和所述分压,用于根据所述基准电压和所述分压产生使能触发信号;以及

D 触发器采样电路,用于根据所述使能触发信号,输出控制所述电荷泵电路产生所述正高压的时钟使能信号。

5. 如权利要求 4 所述的电源电路,其特征在于,所述电阻分压电路包括:

第一电阻,以及与所述第一电阻串联的第二电阻;

所述第一电阻的非串联连接端接所述电荷泵电路的正高压输出端,所述第二电阻的非串联连接端接零电位电压,所述第一电阻与第二电阻的串联连接端输出所述电阻分压。

6. 如权利要求 5 所述的电源电路,其特征在于,所述正高压与所述基准电压满足下式:

$V_H = V_{ref} * (R_2 + R_{x2}) / R_{x2}$, 其中, V_H 为正高压, V_{ref} 为基准电压, R_2 为所述第一电阻的

阻值, R_{x2} 为所述第二电阻的阻值;

当 V_H 小于 $V_{ref} \cdot (R_2 + R_{x2}) / R_{x2}$ 时, 所述误差比较器输出的使能触发信号为高电平, 所述 D 触发器采样电路输出有效的时钟使能信号, 所述电荷泵电路的时钟开启, 进行充放电, 产生所述正高压;

当 V_H 大于或者等于 $V_{ref} \cdot (R_2 + R_{x2}) / R_{x2}$ 时, 所述误差比较器输出的使能触发信号为低电平, 所述 D 触发器采样电路输出的时钟使能信号无效, 电荷泵电路的时钟关断, 不进行充放电。

7. 如权利要求 1 所述的电源电路, 其特征在于, 所述偏压比电路包括:

依次串联的第一电阻、第二电阻和第三电阻, 所述第二电阻的阻值与所述第三电阻的阻值相等, 同步变化;

所述第一电阻的非串联连接端接所述正高压, 所述第三电阻的非串联连接端接零电位电压;

所述第一电阻与第二电阻的串联连接端输出次正高压, 所述第二电阻与第三电阻的串联连接端输出最小正高压。

8. 如权利要求 1 所述的电源电路, 其特征在于, 所述第二控制电路包括:

电阻分压电路, 根据所述次正高压和负高压产生电阻分压;

误差比较器, 其同相输入端和反相输入端分别接所述电阻分压和偏压比电路的最小正高压输出端, 用于根据所述电阻分压和最小正高压产生使能触发信号; 以及

D 触发器采样电路, 用于根据所述使能触发信号, 输出控制所述负高压产生的时钟使能信号。

9. 如权利要求 8 所述的电源电路, 其特征在于, 当所述电阻分压大于所述偏压比电路输出的最小正高压时, 所述误差比较器输出的使能触发信号为高电平, 所述 D 触发器采样电路输出有效的时钟使能信号, 所述电荷泵电路进行充放电;

当所述电阻分压小于等于所述偏压比电路输出的最小正高压时, 所述误差比较器输出的使能触发信号为低电平, 所述 D 触发器采样电路输出的时钟使能信号无效, 所述电荷泵电路的时钟关断, 不进行充放电。

10. 如权利要求 8 所述的电源电路, 其特征在于, 所述电阻分压电路包括:

第一电阻, 以及与所述第一电阻串联连接的第二电阻;

所述第一电阻的非串联连接端接所述偏压比电路的次正高压输出端, 所述第二电阻的非串联连接端接所述电荷泵电路的负高压输出端;

所述第一电阻与第二电阻的串联连接端输出所述电阻分压。

11. 一种液晶驱动装置, 包括电源电路和液晶驱动部分, 所述电源电路产生所述液晶驱动部分所用的液晶驱动电压, 其特征在于, 所述电源电路包括:

12. 如权利要求 11 所述的液晶驱动装置, 其特征在于, 所述第一控制电路包括:

电阻分压电路, 用于通过所述正高压与零电位电压之间电阻分压产生分压;

基准电压产生电路, 用于产生基准电压;

误差比较器, 其同相输入端和反相输入端分别接入所述基准电压和所述分压, 用于根据所述基准电压和所述分压产生使能触发信号; 以及

D 触发器采样电路, 用于根据所述使能触发信号, 输出控制所述正高压产生的时钟使能

信号。

13. 如权利要求 11 所述的液晶驱动装置,其特征在于,所述偏压比电路包括:

依次串联的第一电阻、第二电阻和第三电阻,所述第二电阻的阻值与所述第三电阻的阻值相等,同步变化;

所述第一电阻的非串联连接端接正高压,所述第三电阻的非串联连接端接零电位电压;

所述第一电阻与第二电阻的串联连接端输出次正高压,所述第二电阻与第三电阻的串联连接端输出最小正高压。

14. 如权利要求 11 所述的液晶驱动装置,其特征在于,所述第二控制电路包括:

电阻分压电路,根据所述次正高压和负高压产生电阻分压;

误差比较器,其同相输入端和反相输入端分别接所述电阻分压和偏压比电路的最小正高压输出端,用于根据所述电阻分压和最小正高压产生使能触发信号;以及

D 触发器采样电路,用于根据所述使能触发信号,输出控制所述负高压产生的时钟使能信号。

15. 一种液晶显示装置,包括液晶面板,以及液晶驱动装置;

所述液晶面板包括多个 COM 电极和 SEG 电极;

所述液晶驱动装置用于产生所述液晶面板 COM 电极和 SEG 电极的驱动电压;

所述液晶驱动装置包括电源电路,其特征在于,所述电源电路包括:

电荷泵电路,用于利用电荷泵工作产生所述液晶面板 COM 电极和 SEG 电极的驱动电压,所述驱动电压包括正高压、次正高压、最小正高压、零电位电压和负高压,所述正高压与负高压,以及所述次正高压与零电位电压分别关于所述最小正高压对称;

第一控制电路,用于闭环控制所述电荷泵电路产生所述正高压;

偏压比电路,用于根据所述第一控制电路控制产生的正高压和零电位电压,产生所述次正高压和最小正高压;以及

第二控制电路,用于根据所述偏压比电路控制产生的次正高压和最小正高压闭环控制所述电荷泵电路产生所述负高压。

16. 一种升压电路,其特征在于,所述升压电路包括:

电荷泵电路,用于利用电荷泵工作产生高电压;以及

控制电路,用于通过闭环控制所述电荷泵电路根据外部电压产生高电压。

电源电路、液晶驱动装置以及液晶显示装置

技术领域

[0001] 本发明属于集成电路领域,尤其涉及一种电源电路、液晶驱动装置及液晶显示装置。

[0002] 背景技术

[0003] 液晶显示面板在便携式显示领域占有越来越广阔的市场。人们对便携式电子可视设备越来越要求低功耗、高清晰的显示,液晶面板的显示质量与液晶驱动装置的电源电压有关。因此,液晶驱动装置需要低功耗,液晶驱动电压需要对称性比较好。另外,为了使液晶驱动装置能够更广泛的应用,电源电压应具有宽泛的选择范围。液晶驱动装置需要提供高的驱动电压,所以从可靠性、稳定性和成本等因素上考虑,一般将产生高电压的电源电路集成在液晶驱动装置中。电源电路中包括升压电路,作为这些升压电路,可以通过由电荷泵而产生升压电压的电荷泵电路以及相应的控制电路实现低功耗化。

[0004] 在液晶面板的电极上施加直流电压驱动时,会降低液晶分子的活性,降低液晶的使用寿命,因此要在液晶显示装置电极上施加交流电压,即不断翻转加在液晶面板电极上的电压。但要保证翻转前后两个时间段内的电压差相等,即要保证电压变化的一致性和对称性。

[0005] 一般的电荷泵电路,产生的电压都是外部提供的系统电压的整数倍(理论值),而不能直接产生适合液晶驱动的精准电压,还要有低压差线性稳压器(Low Dropout Regulator, LDO)或者其他结构来调节产生稳定的液晶驱动用的高电压,这样芯片中会存在一个大于液晶驱动最高正电压的高压,造成电路结构复杂,功耗比较大。最负驱动电压的产生,通常也是先用电荷泵电路产生一个最负电压,然后通过减法器产生一个较负的负压用作液晶的最负驱动电压,因此芯片中存在一个比液晶最负驱动电压还负的负压,同样造成电路结构复杂、功耗比较大。

发明内容

[0006] 本发明实施例的目的在于提供一种电源电路,旨在解决现有产生液晶驱动电压的电路结构比较复杂,功耗比较大的问题。

[0007] 本发明实施例为这样实现的,一种电源电路,所述电源电路包括:

[0008] 电荷泵电路,用于利用电荷泵工作产生驱动电压,所述驱动电压包括正高压、次正高压、最小正高压、零电位电压和负高压,所述正高压与负高压,以及所述次正高压与零电位电压分别关于所述最小正高压对称;

[0009] 第一控制电路,用于闭环控制所述电荷泵电路产生所述正高压;

[0010] 偏压比电路,用于根据所述第一控制电路控制产生的正高压和零电位电压,产生所述次正高压和最小正高压;以及

[0011] 第二控制电路,用于根据所述偏压比电路控制产生的次正高压和最小正高压闭环控制所述电荷泵电路产生所述负高压。

[0012] 本发明实施例的另一目的在于提供一种液晶驱动装置,包括电源电路和液晶驱动

部分,所述电源电路产生所述液晶驱动部分所用的液晶驱动电压,所述电源电路包括:

[0013] 电荷泵电路,用于利用电荷泵工作产生液晶驱动电压,所述驱动电压包括正高压、次正高压、最小正高压、零电位电压和负高压,所述正高压与负高压,以及所述次正高压与零电位电压分别关于所述最小正高压对称;

[0014] 第一控制电路,用于闭环控制所述电荷泵电路产生所述正高压;

[0015] 偏压比电路,用于根据所述第一控制电路控制产生的正高压和零电位电压,产生所述次正高压和最小正高压;以及

[0016] 第二控制电路,用于根据所述偏压比电路控制产生的次正高压和最小正高压闭环控制所述电荷泵电路产生所述负高压。

[0017] 本发明实施例的另一目的在于提供一种液晶显示装置,包括液晶面板,以及液晶驱动装置;

[0018] 所述液晶面板包括多个 COM 电极和 SEG 电极;

[0019] 所述液晶驱动装置用于产生所述液晶面板 COM 电极和 SEG 电极的驱动电压;

[0020] 所述液晶驱动装置包括电源电路,所述电源电路包括:

[0021] 电荷泵电路,用于利用电荷泵工作产生所述液晶面板 COM 电极和 SEG 电极的驱动电压,所述驱动电压包括正高压、次正高压、最小正高压、零电位电压和负高压,所述正高压与负高压,以及所述次正高压与零电位电压分别关于所述最小正高压对称;

[0022] 第一控制电路,用于闭环控制所述电荷泵电路产生所述正高压;

[0023] 偏压比电路,用于根据所述第一控制电路控制产生的正高压和零电位电压,产生所述次正高压和最小正高压;以及

[0024] 第二控制电路,用于根据所述偏压比电路控制产生的次正高压和最小正高压闭环控制所述电荷泵电路产生所述负高压。

[0025] 在本发明实施例中,通过控制电路闭环控制电荷泵电路开关元件的导通和非导通,控制电荷泵电路直接产生稳定的液晶驱动最正、最负电压,系统中不存在高于液晶驱动电压的高压,也不存在低于液晶驱动最负电压的负压,降低了电路的功耗,电路结构简单,易实现,并能够很好地保证正负电压的一致性和对称性。

[0026] 附图说明

[0027] 图 1 为包含本发明实施例的液晶驱动装置的液晶显示装置的结构示意图;

[0028] 图 2 为本发明实施例中 COM、SEG 电极电压的波形图;

[0029] 图 3 为本发明实施例中 COM、SEG 电极驱动电压之间的关系图;

[0030] 图 4 为本发明实施例提供的电源电路的结构图;

[0031] 图 5 为本发明实施例提供的电荷泵电路的示例结构图;

[0032] 图 6 为本发明实施例提供的电荷泵电路的基准时序的波形图;

[0033] 图 7 为本发明实施例提供的电荷泵电路各级子电路时序产生及关系图;

[0034] 图 8 为本发明实施例提供的第一控制电路的结构图;

[0035] 图 9 为本发明实施例提供的偏压比电路的结构图;

[0036] 图 10 为本发明实施例提供的第二控制电路的结构图;

[0037] 图 11 为本发明实施例提供的形成 N 沟道 MOS 管、P 沟道 MOS 管的工艺截面图。

具体实施方式

[0038] 为了使本发明的目的、技术方案及优点更加清楚明白,以下结合附图及实施例,对本发明进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0039] 在本发明实施例中,通过控制电路闭环控制电荷泵电路开关元件的导通和非导通,控制电荷泵电路直接产生稳定的液晶驱动最正、最负电压,降低了电路的功耗,电路结构简单,易实现。

[0040] 图 1 示出了包含本发明实施例的液晶驱动装置的液晶显示装置的示意结构,为了便于说明,仅示出了与本发明实施例相关的部分。

[0041] 液晶显示装置 10 包括液晶面板 11 和液晶驱动装置 12。液晶面板 11 包括行电极 (COM)、列电极 (SEG) 两种电极,COM 电极也称公共电极或扫描电极,SEG 电极也称段电极或数据电极。COM 电极、SEG 电极的数量因液晶面板 11 尺寸大小的不同而不同。在相应 COM 电极和 SEG 电极之间的交叉点所对应的位置上设置了像素。各像素由在 COM 电极和 SEG 电极之间封入液晶而形成,其透过率随施加在 COM 电极和 SEG 电极之间的电压变化。

[0042] 液晶面板 11 上的像素点分为选择点、未选择点和半选择点。在行、列方向都选择的像素为选择点,在行、列方向都不选择的像素为未选择点,在行、列方向有一个方向选择的像素为半选择点。因此,液晶电极电压包括选择电压和未选择电压。

[0043] 液晶驱动装置 12 包括电源电路 121、X 驱动部分 122 和 Y 驱动部分 123。电源电路 121 根据外部提供的零电位电压 (VSS),以及外部提供的系统电源电压 (VIN),产生 SEG 电极驱动电压和 COM 电极驱动电压。X 驱动部分 122 根据显示数据将电源电路 121 产生的 SEG 电极驱动电压驱动液晶面板 11 的 SEG 电极 $SEG_1 \sim SEG_N$ 。Y 驱动部分 123 根据显示数据将电源电路 121 产生的 COM 电极驱动电压依次驱动液晶面板 11 的 COM 电极 $COM_1 \sim COM_M$ 。

[0044] 图 2 示出了本发明实施例中 COM、SEG 电极电压的波形。在本发明实施例中,包含正高压 VH、次正高压 VG、最小正高压 VM、零电位电压 VSS,以及负高压 VL 五个驱动电压。五个驱动电压的大小关系为: $VH > VG > VM > VSS > VL$ 。正高压 VH、负高压 VL 是液晶驱动电压的最正、最负电压,在液晶驱动系统中不存在高于液晶驱动用最正电压的电压,不存在低于液晶驱动用最负电压的负压,正高压 VH 和零电位电压 VSS 之间电阻分压产生次正高压 VG 和最小正高压 VM。

[0045] VH、VL 和 VM 为 COM 电极电压,VH、VL 为 COM 电极的选择电压,VH 为正高压,VL 为负高压,二者关于 VM 对称,VM 为 COM 电极的未选择电压。VG 和 VSS 为 SEG 电极电压,也关于 VM 对称。当 COM 电极的选择电压为 VH 时,SEG 电极的选择电压为 VSS,未选择电压为 VG。当 COM 电极的选择电压为 VL 时,SEG 电极的选择电压为 VG,未选择电压为 VSS。

[0046] 图 3 示出了本发明实施例中 COM、SEG 电极驱动电压之间的关系,VH 为正高压,VL 为负高压,二者关于 VM 对称,例如 VH、VL 与 VM 之间的电压分别为 16V。VG 和 VSS 也关于 VM 对称,例如 VG、VSS 与 VM 之间的电压分别为 2V。

[0047] 一般定义选择电压与非选择电压之比为偏压比,在本发明实施例中 VH/VM 即为偏压比。为了使得液晶面板 11 的显示达到最佳效果,本发明实施例中的偏压比可以编程控制,即 VH、VG、VM 和 VL 可调,同时保证电压变换的一致性和对称性,解决了电压可调与电压一致性之间的矛盾。

[0048] 图 4 示出了本发明实施例提供的电源电路的结构,包括产生液晶驱动电压的电荷泵电路 41、通过闭环控制电荷泵电路 41 产生驱动电压的控制电路和偏压比电路 43。控制电路包括闭环控制电荷泵电路 41 产生正高压的第一控制电路 42 和闭环控制电荷泵电路 41 产生负高压的第二控制电路 44。

[0049] 在本发明实施例中, VH、VL 通过第一控制电路 42、第二控制电路 44 控制电荷泵电路 41 直接产生。VG、VM 通过 VH 与 VSS 之间经偏压比电路 43 电阻分压产生。

[0050] 电荷泵电路 41 通过开关元件,例如金属氧化物半导体晶体管(Metal Oxide Semiconductor, MOS)控制电容器的充放电,将电容器的电荷逐步积累到另一个电容器上,使其电压升高,产生高电压。

[0051] 在本发明实施例中,以 MOS 管为例对电荷泵电路的实现进行说明,当然也可以采取其他开关元件来实现电荷泵电路。以 MOS 管作为开关元件的电荷泵电路中,具体采用 P 沟道 MOS 管还是 N 沟道 MOS 管可以根据电路需要参考本发明实施例的电路原理灵活配置,并不限于本发明实施例提供的电路。

[0052] 在本发明实施例中,电荷泵电路 41 可以分成 $N(N \geq 2)$ 级级联的子电路,每一级子电路都为相同的电路结构,并且每级子电路的结构原理也相同。其中第一到第 $N-1$ 级子电路产生正高压 VH,第 N 级子电路产生负高压 VL。

[0053] 每一级子电路包括作为开关元件的四个 MOS 管,一个用来转移电荷的充放电的飞电容,以及一个用来储存电荷和稳定电压的存储电容。

[0054] 在电荷泵电路 41 的第 $k(1 \leq k < N)$ 级子电路中,第一、第三 MOS 管串联连接,同样第二、第四 MOS 管也串联连接。第一、第四 MOS 管的一端(非串联连接端)接第 k 电压,第二 MOS 管的一端(非串联连接端)接零电位电压 VSS,第三 MOS 管的一端(非串联连接端)为第 k 级子电路的电压输出端,接存储电容的一端和第 $(k+1)$ 级子电路的第一 MOS 管,存储电容的另一端接零电位电压 VSS。飞电容的第一、第二端分别接第一、第三 MOS 管的串联连接端和第二、第四 MOS 管的串联连接端。

[0055] 每一级子电路分两个时间工作,在第一时间 T_1 ,第一、第二 MOS 管导通,第三、第四 MOS 管非导通,第 k 电压(例如第一级即为第一电压)对飞电容充电,飞电容的第一端电压高于第二端的电压。第二时间 T_2 ,第三、第四 MOS 管导通,第一、第二 MOS 管非导通,飞电容第二端的电压被抬高,由于电容的瞬态保持特性,飞电容第一端的电压也被抬高,电荷从飞电容转移到存储电容上。第一、第二时间重复进行,当时间足够后,存储电容的电压被升高,并稳定在一定值,从而得到稳定的高压。

[0056] 图 5 示出了本发明实施例提供的电荷泵电路的示例结构,包括四级子电路,四级子电路的结构几乎完全相同,每一级的工作原理也相同。其中,第一控制电路 42 为第一~第三级子电路时钟信号的使能端,控制产生正高压 VH,第二控制电路 44 为第四级子电路时钟信号的使能端,控制产生负高压 VL。

[0057] 以下以第一级子电路为例描述子电路的具体连接结构,其他子电路类似,不再赘述。

[0058] 第一、三、四 MOS 管为 P 沟道 MOS 管(开启电压小于零),第二 MOS 管为 N 沟道 MOS 管(开启电压大于零)。第一 MOS 管 P1 与第三 MOS 管 P2 串联,第二 MOS 管 N1 与第四 MOS 管 P3 串联。第一、第三 MOS 管 P1、P2 的串联连接端接飞电容 C1 的第一端,第二、第四 MOS

管 N1、P3 的串联连接端接飞电容 C1 的第二端。

[0059] 第一 MOS 管 P1 的漏极接第三 MOS 管 P2 的源极,栅极接时钟信号 CLK1,源极接外部提供的系统电源电压 VIN。第二 MOS 管 N1 的漏极接第四 MOS 管 P3 的源极,栅极接时钟信号 CLK1N,源极接零电位电压 VSS。第三 MOS 管 P2 的栅极接时钟信号 CLK2,漏极接第二级子电路的第一 MOS 管 P5 的源极和存储电容 C5 的第一端,存储电容 C5 的第二端接零电位电压 VSS。第四 MOS 管 P3 的栅极接时钟信号 CLK2,漏极接外部提供的系统电源电压 VIN。

[0060] 图 6 示出了本发明实施例提供的电荷泵电路基准时序的波形,CLK1 和 CLK2 为不交叠时钟,时钟的不交叠时间 t 大于零。CLK1N 和 CLK2N 分别为 CLK1、CLK2 的反向时钟。CLK1、CLK2、CLK1N 和 CLK2N 的电压幅度都为从系统的零电位电压 VSS 到第一电压 VIN,相应的都分为第一时间 T1 和第二时间 T2,第一时间 T1 与第二时间 T2 一直循环下去。

[0061] 电荷泵电路 41 每级子电路的时序都由基准时序产生,基准时序的电压幅度都从系统的零电位电压 VSS 到第一电压 VIN,因此需要通过电平转换器 (levelshift) 将基准电压转到电荷泵电路 41 各级子电路中 MOS 管需要的导通和关断 (或称非导通) 电压。

[0062] 如图 7 所示,经过电平转换器 (level shift),将 CLKA、CLKB、CLKAN 的电源转换到从零电位电压 VSS 到第二电压 V2X 后,分别得到 CLK1、CLK2、CLK1N;将 CLKB、CLKA、CLKBN 的电源转换到从零电位电压 VSS 到第三电压 V4X 后,分别得到 CLK3、CLK4、CLK3N;将 CLKA、CLKB、CLKAN 的电源转换到从零电位电压 VSS 到正高压 VH 后,分别得到 CLK5、CLK6、CLK5N;将 CLKAN、CLKBN、CLKA 的电源转换到从负高压 VL 到正高压 VH 后,分别得到 CLK7、CLK8、CLK7N。

[0063] 参见图 5,在第一级子电路中,在第一时间 T1,第一、第二 MOS 管 P1、N1 导通,第三、第四 P2、P3 非导通,第一电压 VIN 对飞电容 C1 充电,飞电容 C1 的第一端电压高于第二端电压。而后,时钟转换到第二时间 T2,第三、第四 MOS 管 P2、P3 导通,第一、第二 MOS 管 P1、N1 非导通,此时,飞电容 C1 与存储电容 C5 串联,电荷重新分配。由于第一电压 VIN 将飞电容 C1 的第二端抬高,飞电容 C1 会向存储电容 C5 放电,当此过程重复操作足够的时间过后,存储电容 C5 上的电压稳定在 $VIN \times 2$ 的电压值 (无负载消耗的理想情况下),从而得到高于第一电压 VIN 的第二电压 V2X。

[0064] 同理,将第一级子电路得到的第二电压 V2X 作为第二级子电路的输入电压,可以得到第三电压 V4X,将第三电压 V4X 作为第三级子电路的输入电压,可以得到正高压 VH。

[0065] 通过第四级子电路,得到负高压 VL。在第一时间 T1, MOS 管 P12、N4 导通, N5、N6 非导通,正高压 VH 对飞电容 C4 充电,飞电容 C4 的第一端电压高于第二端电压。而后,时钟转换到第二时间 T2, MOS 管 N5、N6 导通, P12、N4 非导通,此时,飞电容 C4 与存储电容 C8 串联,电荷重新分配。由于 VSS 将飞电容 C4 的第一端拉低,存储电容 C8 的第一端也被拉低,飞电容 C4 与存储电容 C8 的电荷重新分配,当此过程重复操作足够的时间过后,存储电容 C8 上的电压稳定在 $-VH$ 的电压值 (无负载消耗的理想情况下)。

[0066] 图 8 示出了本发明实施例提供的第一控制电路的结构,包含正高压 VH 与零电位电压 VSS 之间的电阻分压电路 81、基准电压产生电路 82、误差比较器 83 和 D 触发器采样电路 84。

[0067] 电阻分压电路 81 通过正高压 VH 与零电位电压 VSS 之间电阻分压产生分压 V_r ,基准电压产生电路 82 通过带隙基准电路产生基准电压 V_{ref} ,分别将 V_{ref} 、 V_r 输入到误差比

较器 83 的同相、反相输入端,误差比较器 83 的输出使能触发信号输入到 D 触发器采样电路 84 的数据端,经过电荷泵电路 41 的时钟信号采样后,作为电荷泵电路 41 的第一~第三级子电路的时钟的使能端。

[0068] 在第一控制电路 42 实现的电压关系可用下式表示:

$$[0069] \quad V_H * R_{x2} / (R_2 + R_{x2}) = V_r = V_{ref}$$

$$[0070] \quad \text{变换形式即: } V_H = V_{ref} * (R_2 + R_{x2}) / R_{x2}$$

[0071] 当正高压 V_H 低于 $V_{ref} * (R_2 + R_{x2}) / R_{x2}$ 时,误差比较器 83 的同相端电压大于反相端电压,误差比较器 83 输出的使能触发信号为高电平,D 触发器采样电路 84 输出有效的正高压时钟使能信号 EN_VH 到电荷泵电路 41 的第一~第三级子电路的时钟的使能端,电荷泵电路 41 的时钟开启,进行充放电,存储电容不断补充电荷, V_H 随之升高。

[0072] 当正高压 V_H 等于或者大于 $V_{ref} * (R_2 + R_{x2}) / R_{x2}$ 时,误差比较器 83 的同相端电压小于反相端电压,误差比较器 83 输出的使能触发信号为低电平,D 触发器采样电路 84 输出的时钟使能信号无效,电荷泵电路 41 的时钟关断,不进行充放电,存储电容不再补充电荷,电压稳定在 $V_{ref} * (R_2 + R_{x2}) / R_{x2}$ 。当负载消耗电荷使正高压 V_H 低于 $V_{ref} * (R_2 + R_{x2}) / R_{x2}$ 时,电荷泵电路 41 再重新开启,存储电容再进行充电,通过调整 V_{ref} , R_2 和 R_{x2} 可以调整正高压 V_H 的大小。

[0073] 图 9 示出了本发明实施例提供的偏压比电路的结构。偏压比电路 43 中,在正高压 V_H 与零电位电压 VSS 之间顺序串联了电阻 R_0 、 R_{x1} 和 R_{x0} 。电阻 R_0 的一端接电荷泵电路 41 的正高压 V_H 输出端,另一端接 R_{x1} ,电阻 R_{x1} 的另一端接电阻 R_{x0} ,电阻 R_{x0} 的另一端接零电位电压 VSS 。在电阻 R_0 和 R_{x1} 的连接端输出 V_G ,在电阻 R_{x1} 和 R_{x0} 的连接端输出 V_M 。

[0074] 由于 V_G 、 VSS 关于 V_M 对称,所以电阻 R_{x1} 、 R_{x0} 的阻值相等,同步变化。 V_H 与 V_G 、 V_M 之间的电压关系可以用下式表示:

$$[0075] \quad V_G = V_H * (R_{x1} + R_{x0}) / (R_0 + R_{x1} + R_{x0})$$

$$[0076] \quad V_M = V_H * R_{x0} / (R_0 + R_{x1} + R_{x0})$$

[0077] 或者表示为:

$$[0078] \quad V_H = V_M * (R_0 + R_{x1} + R_{x0}) / R_{x0} = V_M + [V_M * (R_0 + R_{x1}) / R_{x0}]$$

[0079] 根据液晶面板 11 的特性,偏压比可以编程调整,通过控制逻辑调整电阻 R_{x0} 、 R_{x1} 阻值的方法调整偏压比 V_H/V_M ,调整 V_M 、 V_G 的电压值。

[0080] 图 10 示出本发明实施例提供的第二控制电路的结构,包含 V_G 与 V_L 之间的电阻分压电路 101、误差比较器 102 和 D 触发器采样电路 103。

[0081] 电阻分压电路 101 中,电阻 R_{x3} 、 R_3 依次串联,电阻 R_{x3} 的非串联连接端接偏压比电路 43 的次正高压 V_G 输出端,电阻 R_3 的非串联连接端接负高压 V_L ,电阻 R_{x3} 、 R_3 的中间连接端输出电压 VMX 。电压 VMX 、 V_M 分别输入到误差比较器 102 的同相、反相输入端,误差比较器 102 输出的使能触发信号输入到 D 触发器采样电路 103 的数据端,经过电荷泵电路 41 的时钟信号采样后,作为电荷泵电路 41 的第四级子电路的时钟的使能端。

[0082] 电阻分压电路 101 分压产生一个电压 VMX 与偏压比电路 43 产生的电压 V_M ,分别输入误差比较器 102 的同相和反相输入端,误差比较器 102 比较上述 VMX , V_M 电压,其输出的使能触发信号输入到 D 触发器采样电路 103 的数据输入端,经 D 触发器采样电路 103 采样后,作为电荷泵电路 41 负高压产生电路的时序使能信号 EN_V_L ,从而控制此部分 MOS 管的导

通和关断,控制负高压 VL 的大小。

[0083] 当 $VMX > VM$ 时,误差比较器 102 的同相端电压大于反相端电压,输出的使能触发信号为高电平,D 触发器采样电路 103 输出有效的时钟使能信号,作为电荷泵电路 41 负高压产生电路的时序使能信号 EN_VL,电荷泵电路 41 的时钟开启,进行充放电。

[0084] 当 $VMX \leq VM$ 时,误差比较器 102 的同相端电压小于反相端电压,输出的使能触发信号为低电平,D 触发器采样电路 103 输出的时钟使能信号无效,电荷泵电路 41 的时钟关断,不进行充放电。

[0085] VM、VMX 为相等的电压(理论上相等,实际中会有小的误差),且由对称关系可知 $VG - VL = VH$, $VG = 2 * VM$,则 VL 与 VM、VG 之间的电压关系可以用下式表示:

[0086] $VG - VL = VM * (R3 + Rx3) / R3$;

[0087] 可以变形为:

[0088] $VL = VM - [VM * R3 / Rx3]$;

[0089] 为了使得 VH、VL 精确关于 VM 对称,在本发明实施例中, $Rx3 = Rx0$ (偏压比电路 43 中的电阻), $R3 = R0 + Rx1$ (偏压比电路 43 中的电阻)。 $Rx3$ 、 $Rx0$ 用相同的控制逻辑调整,保证 VL、VH 变化的一致性。

[0090] 在本发明实施例中,MOS 管可以在图 11 的半导体制成工艺中实现,可以实现高、低压两类 MOS 器件。本发明实施例中,电荷泵电路 41 中的 MOS 管 N1 为低压 N 沟道 MOS 管(LVNMOS),MOS 管 N2、N3、N4、N5 为高压 N 沟道 MOS 管(HVNMOS-2),MOS 管 N6 为高压 N 沟道 MOS 管(HVNMOS-1),MOS 管 P1、P2、P3 为低压 P 沟道 MOS 管(LVPMOS),MOS 管 P4、P5、P6、P7、P8、P9、P11、P12 为高压 P 沟道 MOSFET(HVPMOS),其他的逻辑电路可用低压 MOS 器件实现。

[0091] 在本发明实施例中,通过控制电路控制电荷泵的开关元件的导通和非导通的时间的长短,来控制转移到存储电荷上的电荷的多少,从而得到稳定的正、负电压。通过控制电路对电荷泵电路的闭环控制,直接产生液晶驱动的最正,最负电压,系统中不存在高于液晶驱动电压的高压,也不存在低于液晶驱动最负电压的负压,降低了电路的功耗,电路结构简单,易实现。

[0092] 另外,本发明实施例第二控制电路中分压电路的电阻阻值及控制逻辑与偏压比电路的电路完全相同,可以保证偏压比电路的变化与负压的变化同步,保证液晶驱动电压变换具有良好的一致性和对称性。

[0093] 显然,本发明实施例中通过控制电路对电荷泵电路进行闭环控制,控制电荷泵根据外部系统提供的电压产生高电压的方案,也可以用在各种通过电荷泵电路产生高电压的场景,由于控制电路对电荷泵电路进行闭环控制,可以使得电荷泵电路灵活产生包括外部系统提供的电压的整数倍在内的各种电压,在保持电路低功耗的前提下,增加了电荷泵电路生成的电压的范围,电路简单,容易实现。

[0094] 以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本发明的保护范围之内。

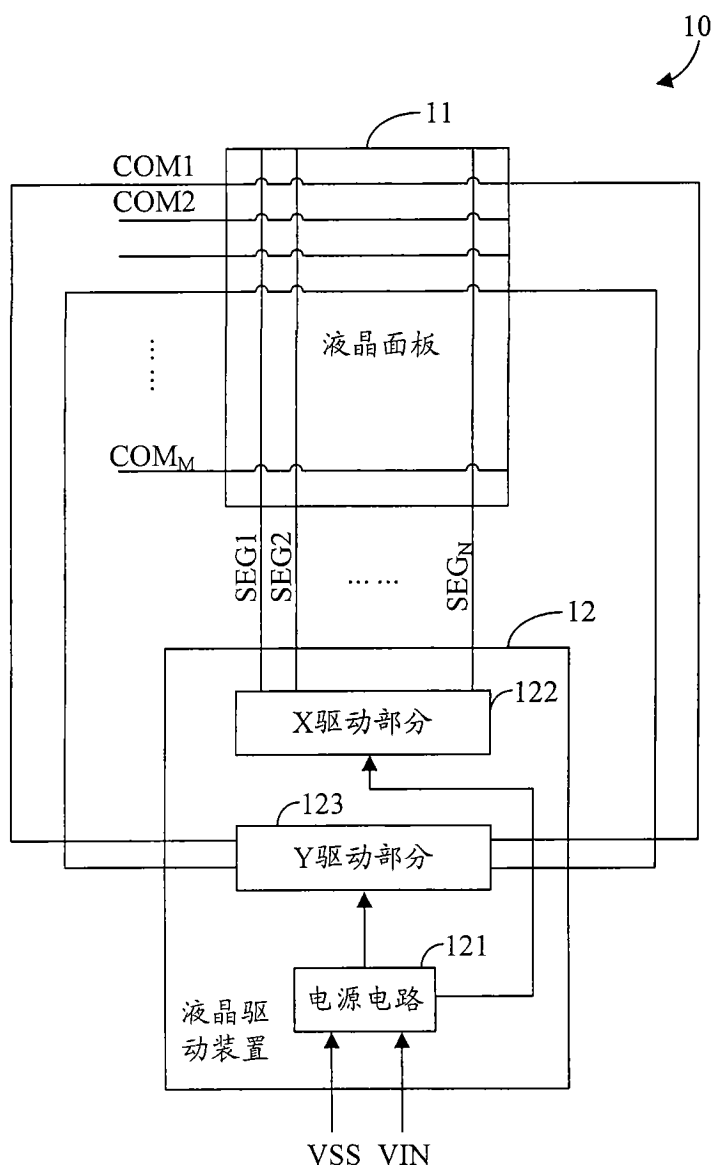


图 1

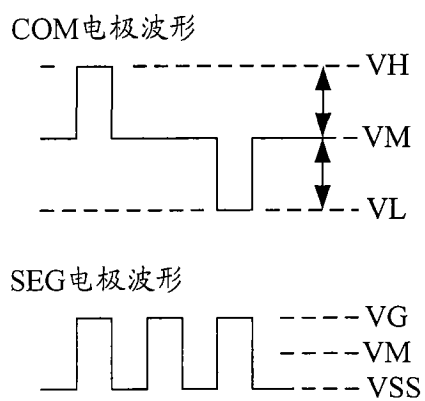


图 2

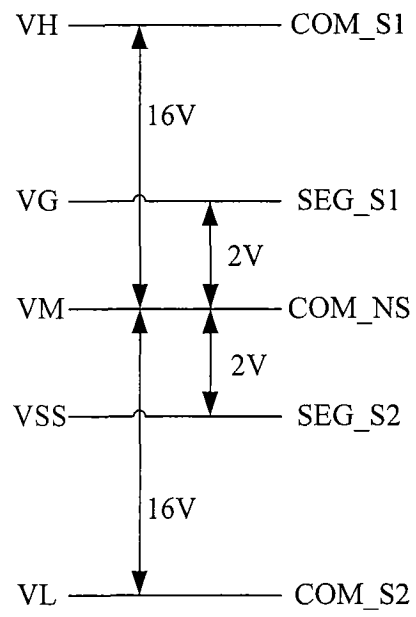


图 3

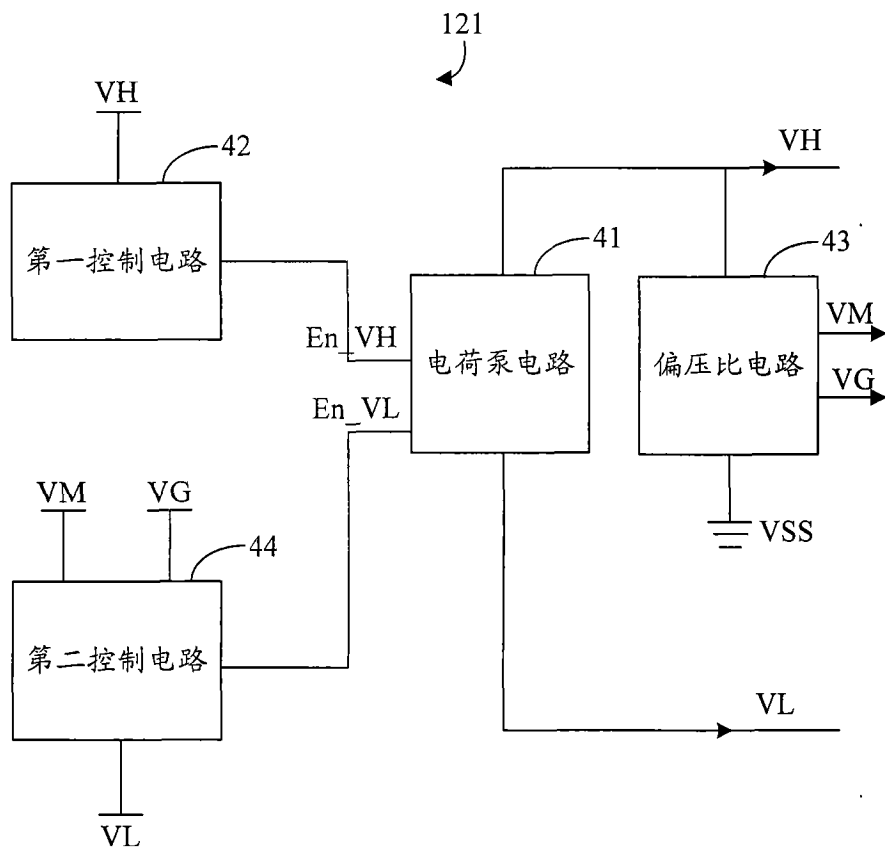


图 4

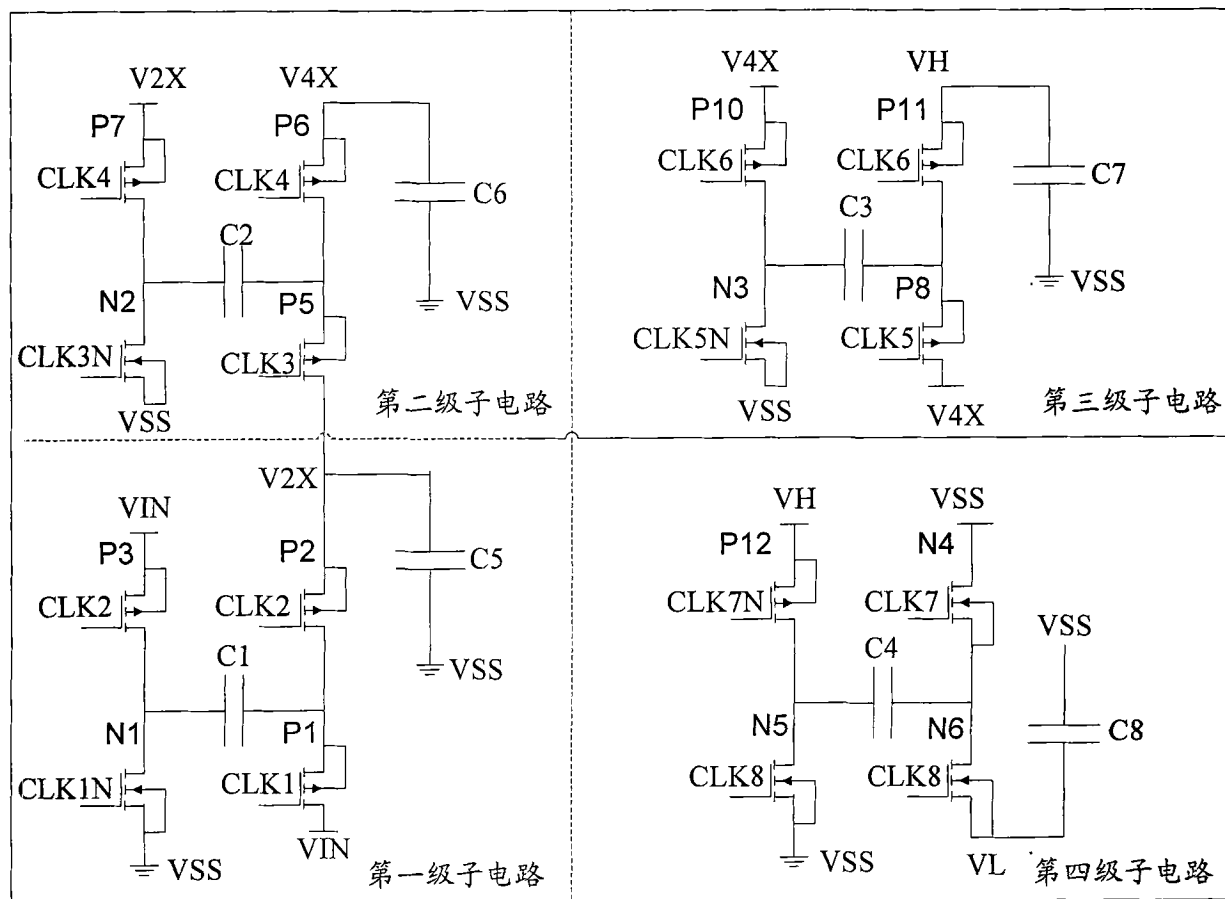


图 5

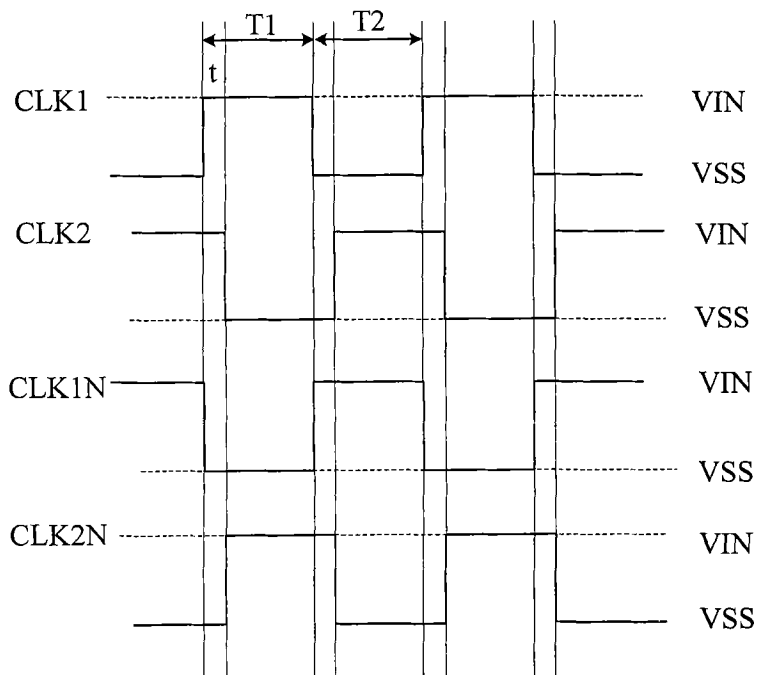


图 6

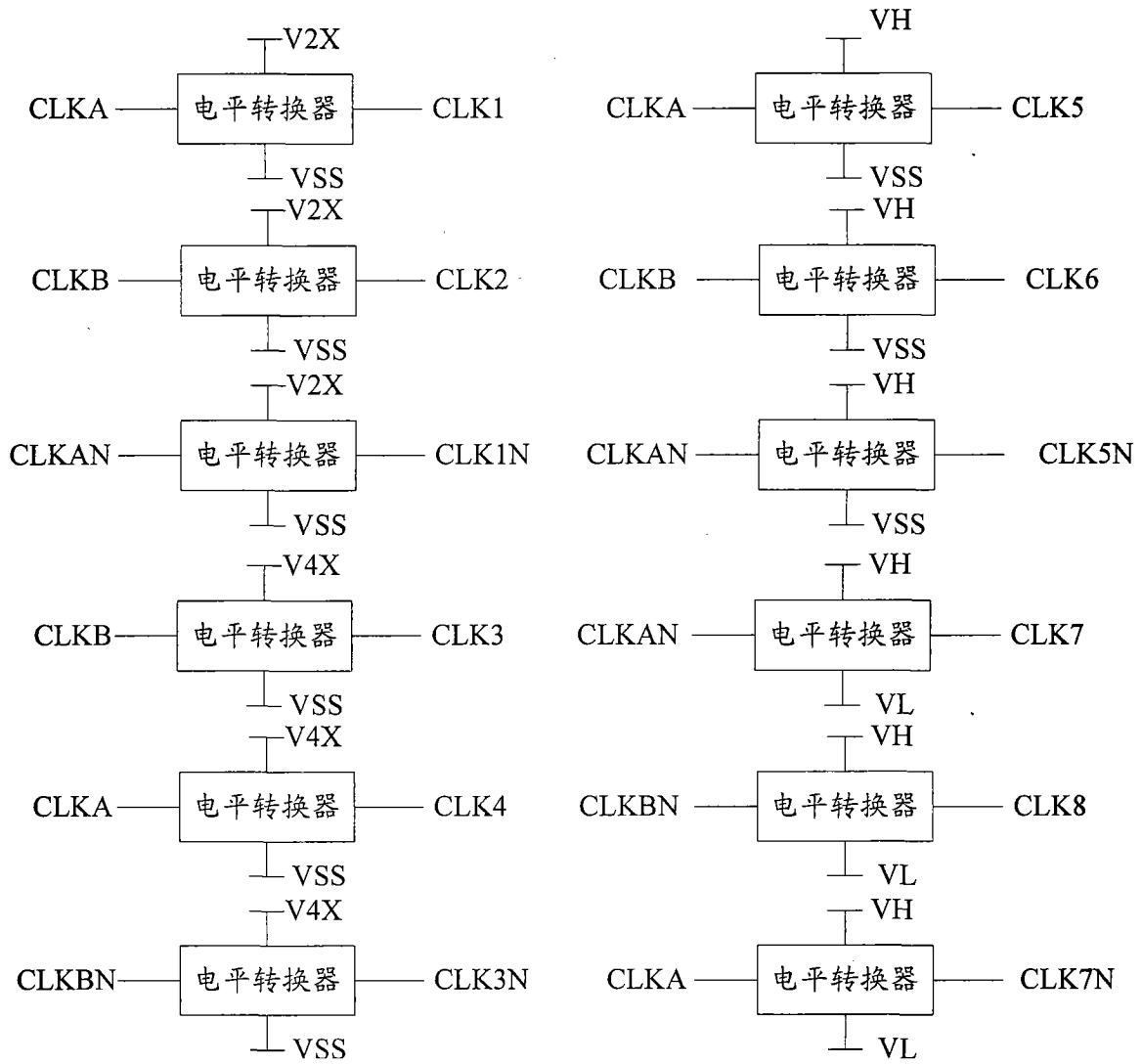


图 7

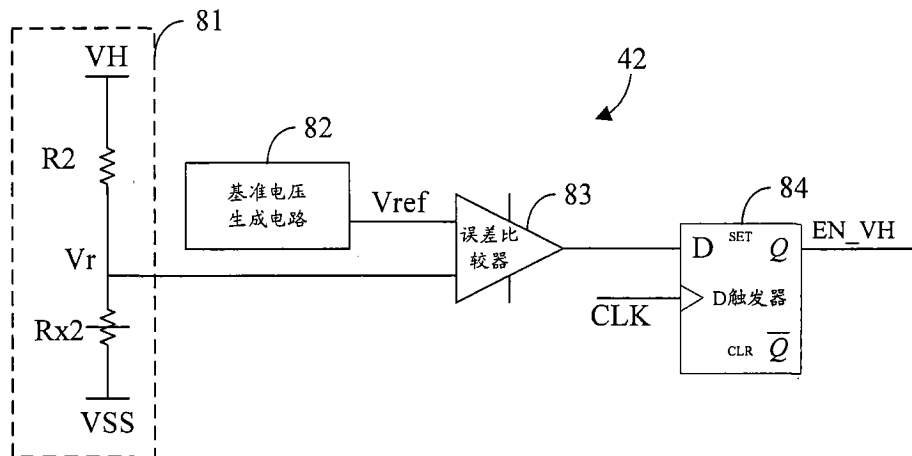


图 8

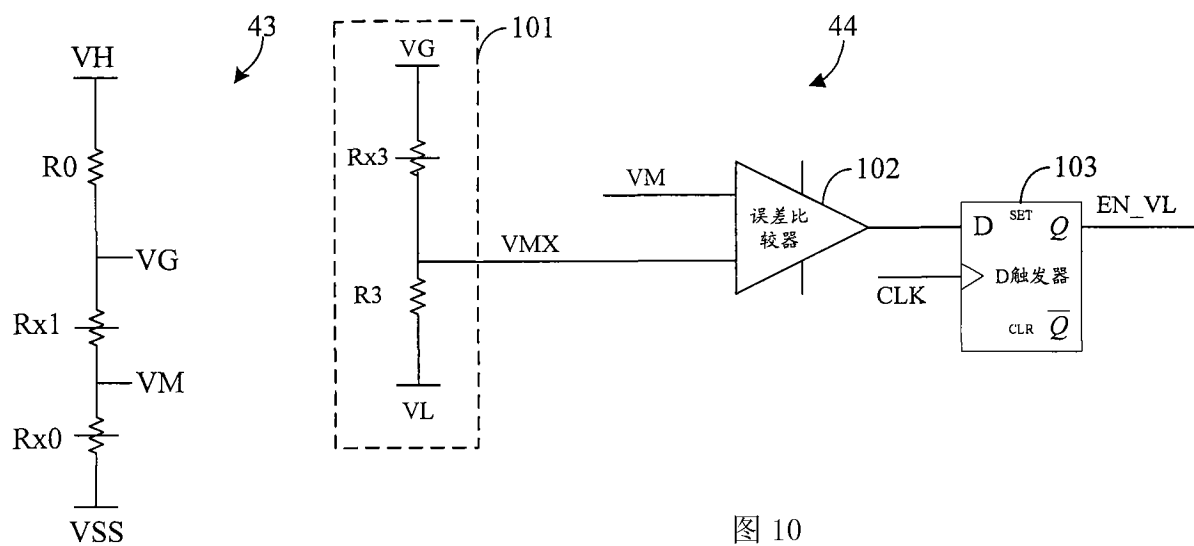
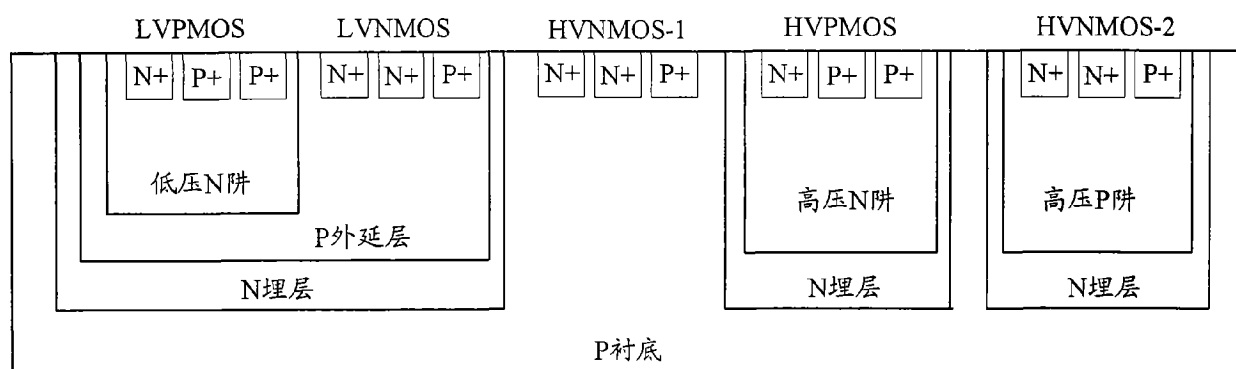


图 9



专利名称(译)	电源电路、液晶驱动装置以及液晶显示装置		
公开(公告)号	CN101303832B	公开(公告)日	2010-12-22
申请号	CN200710074403.0	申请日	2007-05-10
[标]申请(专利权)人(译)	比亚迪股份有限公司		
申请(专利权)人(译)	比亚迪股份有限公司		
当前申请(专利权)人(译)	比亚迪股份有限公司		
[标]发明人	赵春波 杨云 冯卫		
发明人	赵春波 杨云 冯卫		
IPC分类号	G09G3/36 G09G3/20 G09G3/00		
CPC分类号	H02M3/07 G09G2300/06 G09G3/3696 G09G2330/021		
代理人(译)	张全文		
审查员(译)	刘畅		
其他公开文献	CN101303832A		
外部链接	Espacenet SIPO		

摘要(译)

本发明适用于集成电路领域，提供了一种电源电路、液晶驱动装置、液晶显示装置及升压电路，所述电源电路包括：电荷泵电路，用于利用电荷泵工作产生驱动电压；第一控制电路，用于闭环控制所述电荷泵电路产生正高压；偏压比电路，用于根据所述第一控制电路控制产生的正高压和零电位电压，产生次正高压和最小正高压；以及第二控制电路，用于根据所述偏压比电路控制产生的次正高压和最小正高压闭环控制所述电荷泵电路产生负高压。通过本发明，系统中不存在高于液晶驱动电压的高压，也不存在低于液晶驱动最负电压的负压，降低了电路的功耗，电路结构简单，易实现，并能够很好地保证正负电压的一致性和对称性。

