



# [12] 发明专利申请公布说明书

[21] 申请号 200710184951.9

[43] 公开日 2008年5月7日

[11] 公开号 CN 101174049A

[22] 申请日 2007.10.30

[21] 申请号 200710184951.9

[30] 优先权

[32] 2006.10.31 [33] JP [31] 2006-296731

[71] 申请人 爱普生映像元器件有限公司

地址 日本长野县

[72] 发明人 濑川泰生 矢田竜也 小野木智英

[74] 专利代理机构 北京纪凯知识产权代理有限公司

代理人 戈 泊

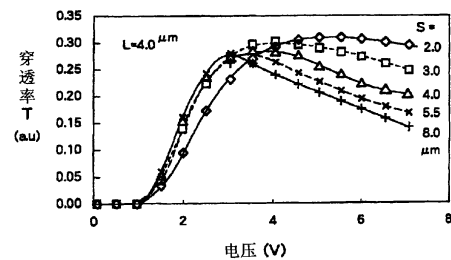
权利要求书 2 页 说明书 10 页 附图 7 页

[54] 发明名称

液晶显示装置

[57] 摘要

本发明的目的是在 FFS 方式的液晶显示装置中设定能够提升显示质量的电极构造。从 FFS 构造的液晶显示组件的穿透率、其为电压 - 穿透率的关系的 V - T 曲线的模拟结果可明白,当改变电极宽度 L、电极间隔 S 的组合时,最大穿透率会变化,作为得到最大穿透率的电压的驱动电压也变化。此外,与作为 V - T 曲线参数的预定穿透率对应的电压也会在改变 L 与 S 的组合时进行变化。依据模拟,(L + S) 变得越大,最大穿透率变得越低,此外,当 L、S 变狭窄时,V - T 曲线便往高电压侧偏移。为了加以确认,制作了试作面板。L/S 的最佳值为 2.5 μm/4.0 μm。



1. 一种液晶显示装置，具备有于同一衬底上隔着绝缘层而形成的上部电极层与下部电极层，且于前述上部电极层中将多个让电场通过的开口部形成为相互平行，并将电压施加于前述上部电极层与下部电极层之间而驱动液晶分子，该液晶显示装置的特征在于：

前述开口部的短轴宽度为，在使作为电压-穿透率关系的 V-T 曲线不会因为前述短轴宽度变化而产生偏移的范围的值。

2. 根据权利要求 1 所述的液晶显示装置，其特征在于，前述开口部为以封闭形状形成开口的狭缝开口部。

3. 根据权利要求 1 所述的液晶显示装置，其特征在于，前述多个开口部为开口的一边端相互连接的梳状开口部。

4. 根据权利要求 1 所述的液晶显示装置，其特征在于，前述上部电极层为共同电极层。

5. 根据权利要求 1 所述的液晶显示装置，其特征在于，前述上部电极层为像素电极层。

6. 一种液晶显示装置，具备有于同一衬底上隔着绝缘层而形成的上部电极层与下部电极层，且于前述上部电极层将多个让电场通过的开口部形成为互相平行，并将电压施加于前述上部电极层与下部电极层之间而驱动液晶分子，该液晶显示装置的特征在于：

令电极宽度即邻接的前述开口部之间的距离为 L，令前述开口部的短轴宽度为 S，当 L+S 为  $10\mu\text{m}$  以下时，L 为  $2.5\mu\text{m}$  以上，且前述开口部的短轴宽度 S 为  $4.0\mu\text{m}$  以上。

7. 根据权利要求 6 所述的液晶显示装置，其特征在于，前述开口部为以封闭形状形成开口的狭缝开口部。

8. 根据权利要求 6 所述的液晶显示装置，其特征在于，前述多个开口部为开口的一边端相互连接的梳状开口部。

9. 根据权利要求 6 所述的液晶显示装置，其特征在于，前述上部电极层为共同电极层。

10. 根据权利要求 6 所述的液晶显示装置，其特征在于，前述上部电极层为像素电极层。

## 液晶显示装置

### 技术领域

本发明涉及液晶显示装置，具体而言，涉及一种液晶显示装置，其针对于同一衬底上隔着绝缘层而形成的上部电极层与下部电极层，将其中一者分配为共同电极层，另一者分配为像素电极层，且于前述上部电极层中将多个让电场通过的开口部形成为相互平行，并将电压施加于前述上部电极层与下部电极层之间而驱动液晶分子。

### 背景技术

作为液晶显示装置的显示方法，现有广泛地使用 TN (Twisted Nematic; 扭转向列)方式，但该方式在显示原理上，视角有所限制。作为解决前述问题的方法，已知有在同一衬底上形成像素电极与共同电极，并将电压施加于该像素电极与共同电极之间，令几乎平行于衬底的电场产生，而在大致上平行于衬底面的面内驱动液晶分子的横向电场方式。

横向电场方式已知有 IPS(In Plane Switching; 水平电场控制)方式与 FFS(Fringe Field Switch; 边缘电场控制)方式。IPS 方式是组合梳状的像素电极与梳状的共同电极而配置。FFS 方式是针对于同一衬底上隔着绝缘层而形成的上部电极层与下部电极层，将其中一者分配为共同电极层，另一者分配为像素电极层，且于上部电极层中形成例如狭缝(slot)等作为让电场通过的开口部。

该横向电场方式的液晶显示装置的穿透率与驱动电压之间的关系与 TN 方式等完全不同，针对其穿透率的改善已有一些提案。

例如，于专利文件 1 叙述在 IPS 方式的液晶显示装置中设成具有高穿透率及高开口率的构成，像素电极的细条(strip)宽度形成比对向电极的细条间的距离狭小，且像素电极的细条与对向电极的细条之间的距离比晶胞间隙(cell gap)少，还叙述有对向电极的细条的宽度与像素电极细条的宽度形成为使两电极的上部的液晶分子全部都能因形成于前

述细条之间的抛物线电场而动作。

专利文件 1：日本特开平 11-202356 号公报

## 发明内容

(发明所欲解决的课题)

如上所述，于专利文件 1 针对 IPS 方式的显示质量做叙述，但并无法直接适用于 FFS 方式的显示质量。即，FFS 方式是在像素电极与共同电极之中，只有于最表面侧的电极形成狭缝构造或梳状的电极构造，其最表面层的狭缝构造或梳状电极构造的电极，与具有同一电位的电极隔着开口部而配置的 IPS 方式并不相同。因此，最表面侧的电极的开口部与电极部的配置关系，即电极部的导电体部分的宽度 L、开口部的短轴宽度 S 等与显示质量的关系，与 IPS 方式不同。

本发明的目的在于提供在 FFS 方式中具有能够提升显示质量的电极构造的液晶显示装置。

(解决课题的手段)

本发明针对 FFS 方式的液晶显示装置，将令最表面侧的上部电极的电极宽度 L 与开口部的短轴宽度 S 变化时的显示质量以模拟与实验来确认，求取用于最佳显示质量的条件，据此而研创。而用以实现该结果的手段如下所述。

即，本发明的液晶显示装置具备有于同一衬底上隔着绝缘层而形成的上部电极层与下部电极层，且于前述上部电极层中将多个让电场通过的开口部形成为相互平行，并将电压施加于前述上部电极层与前述下部电极层之间而驱动液晶分子，该液晶显示装置的特征为：前述开口部的短轴宽度为，在使作为电压-穿透率关系的 V-T 曲线不会因为前述短轴宽度变化而产生偏移的范围的值。

此外，本发明的液晶显示装置具备有于同一衬底上隔着绝缘层而形成的上部电极层与下部电极层，且于前述上部电极层将多个让电场通过的开口部形成为互相平行，并将电压施加于前述上部电极层与前述下部电极层之间而驱动液晶分子，该液晶显示装置的特征为：令电极宽度即邻接的前述开口部之间的距离为 L，令前述开口部的短轴宽度为 S，当 L+S 为  $10\mu\text{m}$  以下时，L 为  $2.5\mu\text{m}$  以上，且前述开口部的

短轴宽度  $S$  为  $4.0\mu\text{m}$  以上。

此外，在本发明的液晶显示装置中，前述开口部较宜为以封闭形状形成开口的狭缝开口部。此外，在本发明的液晶显示装置中，前述多个开口部也可为开口的一边端相互连接的梳状开口部。此外，在本发明的液晶显示装置中，前述上部电极层也可为共同电极层。此外，在本发明的液晶显示装置中，前述上部电极层也可为像素电极层。

(发明的效果)

依据本发明的液晶显示装置，通过采用前述构成的电极构造，便能够提升 FFS 方式的显示质量。

#### 附图说明

图 1 是显示在本发明的实施方式中，以上部电极为共同电极并设置狭缝的 FFS 方式的液晶显示装置的显示区域的一个显示像素份的平面构成的图。

图 2 是沿图 1 的 A-A 线的剖面图。

图 3 是显示在本发明的实施方式中，以上部电极为像素电极并设置狭缝的 FFS 方式的液晶显示装置的显示区域的一个显示像素份的平面构成。

图 4 是沿图 3 的 A-A 线的剖面图。

图 5 是显示在本发明的实施方式中，将上部电极形成为梳状形状的像素电极的 FFS 方式的液晶显示装置的显示区域的一个显示像素份的平面构成的图。

图 6 是显示在本发明的实施方式中，针对一个像素的电极部与开口部的样子的示意图。

图 7 是显示在本发明的实施方式中，令电极间隔  $S$  做变化，计算 V-T 曲线后的图。

图 8 是显示在本发明的实施方式中，以电极间隔  $S$  为参数且令电极宽度  $L$  做变化时，最大穿透率  $T$  的变化的图。

图 9 是显示在本发明的实施方式中，以电极宽度  $L$  为参数且令电极间隔  $S$  变化时，最大穿透率  $T$  的变化的图。

图 10 是显示在本发明的实施方式中，以电极宽度  $L$  为参数且令

(L+S)变化时，最大穿透率 T 的变化的图。

图 11 是显示在本发明的实施方式中，以电极宽度 L 为参数且令电极间隔 S 变化时，驱动电压的变化的图。

图 12 是显示在本发明的实施方式中，针对 V-T 曲线的参数的 V10、V50、V90 及相当于 V100 的白电压，令电极间隔 S 做变化时的样子的图。

图 13 是显示在本发明的实施方式中，评价实际试作的面板，并汇整 V50 的电极宽度 L 依存性的图。

#### 符号说明

30	液晶显示装置	32	列阵衬底
34	透光性衬底	36	半导体层
38	栅极绝缘膜	40	栅极配线
44	层间绝缘膜	46	漏极配线
48	源极电极	50	平坦化膜
52	像素电极	53、61	狭缝
55	梳状的开口部	58	FFS 绝缘膜
60	共同电极	70	像素 TFT
80	像素	82	电极部
84	开口部		

#### 具体实施方式

以下，利用图示针对本发明的实施方式进行详细说明。以下是针对以 FFS 方式的液晶显示装置进行以红(R)、绿(G)、蓝(B)三色构成的显示进行说明，但当然也可为含有 R、G、B 以外、例如 C(cyan; 青绿色)等的多色构成，也可为仅仅进行黑白显示。此外，以下叙述的形状、构造、材料等用以做说明的一例，可配合液晶显示装置的用途做适当变更。

图 1 是显示在 FFS 方式的液晶显示装置 30 中，以 R、G、B 三色构成进行显示时的显示区域的一个显示像素份，即，针对对应三色的三个次像素(sub-pixel)的平面构成的图。FFS 方式的液晶显示装置 30 是于列阵衬底 32 之上配置像素电极及共同电极，于相对向于列阵衬底

32 的对向衬底上配置滤色器(color filter)及黑矩阵(black matrix)等,并于其间密封液晶分子层而构成。图 1 是从对向衬底侧看列阵衬底的平面图,由于将配置于对向衬底上的各个组件省略,所以实质上为列阵衬底 32 的平面图。图 2 是沿图 1 所示的 A-A 线,并夸大显示厚度方向的剖面图,此处也只有针对列阵衬底 32 做图示。

如图 1 所示,在液晶显示装置 30 中,多条漏极配线 46 分别直线状地延伸(图 1 的例是沿纵方向延伸),多条栅极配线 40 分别配置于前述延伸方向的交叉方向(此处是直交方向,图 1 的例是横方向)。由多条漏极配线 46 与多条栅极配线 40 所划分的各个区域为像素配置区域,在图 1 中是对应 R、G、B 的三色构成而显示三个像素配置区域。此处,以彩色显色单位为一像素(pixel)计数,以其为一个显示像素,所以此处所说的像素配置区域是指次像素的区域。以下提到“像素”此语句时,只要未特别指出便是将其作为次像素来说明。还有,共同电极 60 横跨列阵衬底 32 的全面或多个像素而配置,所以在图 1 中除了狭缝 61 的形状线外,并未显示其轮廓线。

此处例示各个漏极配线 46 的排列间距(pitch)在多条漏极配线 46 全体皆相同时的情况。此外,各个漏极配线 46 的宽度(漏极配线 46 于排列方向的尺寸)也相同。此外,图 1 图示漏极配线 46 为直线状的情况,但也可例如局部具有蛇行部分且全体沿前述延伸方向延伸。此外,作为像素排列方式,也可形成条纹(stripe)排列、三角(delta)排列、马赛克(mosaic)排列。

于以漏极配线 46 与栅极配线 40 划分的各个像素配置区域分别配置像素 TFT(Thin Film Transistor; 薄膜晶体管)70。图 1 的例中,关于各像素 TFT 70,半导体层 36(参照图 2)以大致 U 字型延伸(在图中,大致 U 字型是上下相反显示),栅极配线 40 横切过该大致 U 字型的两支腕部而直交于漏极配线 46 的排列方向并延伸。在该构成中,像素 TFT 70 的源极电极 48 与连接于漏极配线 46 的漏极电极相对于栅极配线 40 位于同一侧。由此,在像素 TFT 70 中,具有栅极配线 40 在源极与漏极之间与半导体层 36 交叉两次的构成,换言之,具有于半导体层 36 的源极与漏极之间设有两个栅极电极的构成。

如此,像素 TFT 70 的漏极连接最近的漏极配线 46,另一方面,源

极通过源极电极 48 连接像素电极 52。像素电极 52 设于各个像素，为连接该像素的像素 TFT 70 的源极的平板状的电极。图 1 是显示矩形形状的像素电极 52。

共同电极 60 如上所述，配置于列阵衬底 32 之上。当然，依据情况，也可采用将共同电极 60 设于各个像素。当采用该构造时，配置有连接各个像素的共同电极 60 的共同电极配线。共同电极 60 于透明电极膜层设有作为开口部的狭缝 61。该狭缝 61 具有下述功能：当将电压施加于像素电极 52 与共同电极 60 之间时，让电力线通过，令相对于衬底面大致上平行的横向电场产生。

于共同电极 60 上配置有配向膜，并进行摩擦(rubbing)处理作为配向处理。摩擦方向可例如，在图 1 中，于平行栅极配线 40 的方向进行。共同电极 60 的狭缝 61 的长边的延伸方向相对于该摩擦方向稍微倾斜而形成。例如，能够相对于摩擦方向倾斜角度  $5^{\circ}$  左右而形成。将配向膜形成于共同电极 60 之上，并进行摩擦处理，由此便完成列阵衬底 32。

接着，使用图 2 的剖面图，说明 FFS 方式的液晶显示装置的列阵衬底 32 的构造。图 2 是如上述所述，为沿图 1 的 A-A 线的剖面图，显示有针对一个像素的各个组件。

列阵衬底 32 是含有透光性衬底 34、半导体层 36、栅极绝缘膜 38、栅极配线 40、层间绝缘膜 44、漏极配线 46、源极电极 48、平坦化膜 50、像素电极 52、FFS 绝缘膜 58、与共同电极 60 而构成。

透光性衬底 34 以例如玻璃构成。半导体层 36 以例如多晶硅构成，并配置于透光性衬底 34 上。栅极绝缘膜 38 以例如氧化硅、氮化硅等构成，并覆盖半导体层 36 而形成于透光性衬底 34 上。栅极配线 40 以例如钼(Mo)、铝(Al)等金属构成，相对向于半导体层 36 而配置于栅极绝缘膜 38 上，并与栅极绝缘膜 38 及半导体层 36 一起构成像素 TFT 70。还有，栅极配线 40 也称作扫描线。

层间绝缘膜 44 以例如氧化硅、氮化硅等构成，并覆盖栅极配线 40 等而配置于栅极绝缘膜 38 上。接触孔(contact hole)设置成贯穿层间绝缘膜 44 与栅极绝缘膜 38，该接触孔设于在半导体层 36 之中相当于像素 TFT 70 的源极及漏极的位置。漏极配线 46 以例如钼、铝、钛等金属构成，配置于层间绝缘膜 44 上并通过其中一个前述接触孔连接半导

体层 36。还有，漏极配线也称作信号线。源极电极 48 以例如与漏极配线 46 相同的材料构成，并配置于层间绝缘膜 44 上且通过另一个前述接触孔连接半导体层 36。

此处，在半导体 36 中，以漏极配线 46 所连接的部分为像素 TFT 70 的漏极，以像素电极 52 通过源极电极 48 所连接的部分为像素 TFT 70 的源极，但也能够与前述相反地来称呼漏极与源极。

平坦化膜 50 以例如丙烯酸树脂等绝缘性透明树脂等构成，并覆盖漏极配线 46 及源极配线 48 而配置于层间绝缘膜 44 上。接触孔贯穿平坦化膜 50 设置于源极电极 48 上。

像素电极 52 以例如 ITO(Indium Thin Oxide; 氧化铟锡)等透明导电材料构成，并配置于平坦膜 50 上并且通过前述接触孔连接源极电极 48。

FFS 绝缘膜 58 为配置于像素电极 52 与共同电极 60 之间的绝缘膜层。以例如氮化硅构成，并覆盖像素电极 52 而配置于平坦化膜 50 上。

共同电极 60 以例如 ITO 等透明导电材料构成，配置于 FFS 绝缘膜 58 上，并且连接共同电极用配线(未图示)。共同电极 60 隔着 FFS 绝缘膜 58 相对向于像素电极 52 而设置，且于相对向于像素电极 52 的部分具有多个狭缝 61。狭缝 61 为细长封闭形状的开口，并于相对于栅极配线 40 的延伸方向稍微倾斜的方向上具有长轴。该倾斜角度如前述，与配向处理的摩擦角度形成关系而设定。

于共同电极 60 之上配置有配向膜层(未图示)。配向膜层为具有令液晶分子初期配向的功能的膜，是例如对聚酰亚胺(polyimide)等有机膜施行摩擦处理而使用。

如此，于为同一衬底的透光性衬底 34 上，隔着作为绝缘层的 FFS 绝缘膜 58 形成作为上部电极层的共同电极 60 与作为下部电极层的像素电极 52，且于作为前述上部电极层的共同电极 60 中形成狭缝 61，并将电压施加于共同电极 60 与作为下部电极层的像素电极 52 之间，令相对于衬底面大致上平行的横向电场产生，而可通过配向膜层驱动液晶分子。

前述说明隔着 FFS 绝缘膜，以下部电极层为像素电极 52，以上部电极层为共同电极 60，并于共同电极 60 中设置狭缝 61，但也能够以

下部电极层为共同电极 60，以上部电极层为像素电极 52。

图 3、图 4 是显示以下部电极层为共同电极 60、以上部电极为像素电极 52，并于像素电极 52 中设置狭缝 53 的液晶显示装置 30 的构成的图。该些图对应图 1、图 2，实质上为显示列阵衬底 32 的构成。与图 1、图 2 相同的组件标注相同的符号且省略详细的说明。

当以上部电极层为像素电极 52 时，如图 4 所示，连接源极电极 48 的像素电极 52 配置于 FFS 绝缘膜 58 的上部。并且，于作为列阵衬底 32 的最表面侧的电极的像素电极 52 中，设有狭缝 53。如关联于图 1、图 2 所说明过的，狭缝 53 为细长封闭形状的开口，且该开口于相对于栅极配线 40 的延伸方向稍微倾斜的方向上具有长轴。此外，作为下部电极的共同电极 60 横跨列阵衬底 32 的全面或多个像素而配置。

此外，在上述说明中，将为细长开口沟的狭缝说明为作为设于上部电极层而让电场通过用的开口部，但也能够将上部电极构造形成为梳状或栅状的形状。此情况下，电场通过梳状或栅状之间的开口。

图 5 显示液晶显示装置 30 的构成的图，该液晶显示装置 30 以下部电极层为共同电极 60、以上部电极为像素电极 52，且将像素电极 52 设为梳状的形状，并将梳齿间的空间设为电场通过的开口部 55。该些图对应图 1、图 2，实质上为显示列阵衬底 32 的构成。与图 1、图 2 相同的组件标注相同的符号且省略详细的说明。在此情况中，作为上部电极的像素电极 52 的形状系形成为梳状。此外，作为下部电极的共同电极 60 横跨列阵衬底 32 的全面或多个像素而配置。

如此，在 FFS 方式中，于列阵衬底的最表面侧的上部电极层中设置狭缝或梳状的开口部。因此，上部电极层的构造成为，反复配置导电体部分的电极部与去除了导电体部分的开口部。图 6 是示意性地显示针对一个像素 80 的电极部 82 与开口部 84 的样子的图示，在反复配置的部分中，能够令开口部 84 的短轴宽度为  $S$ ，令导电体部分的电极部 82 的宽度、即邻接的开口部 84 之间的距离以  $L$  来表示。以下，称  $S$  为电极间隔、 $L$  为电极宽度。此处，开口部 84 对应前述说明的狭缝 61、53 或梳状形状的开口部 55。

以下，针对 FFS 方式的上部电极层的电极构造的最佳化，利用图 7 至图 13 进行说明。针对 FFS 构造的液晶显示组件的穿透率、作为电

压-穿透率的关系的 V-T 曲线的模拟，使用例如 LCD MASTER SHINTECH 公司的软件等已有售出软件，而能够比较简单地进行。下面，将液晶分子层的双折射率  $\Delta n$  与厚度  $d$  的积  $\Delta nd$  设为 0.35、令电极间隔  $S$  与电极宽度  $L$  做变化，而进行了模拟。

图 7 是令电极宽度  $L=4.0\mu\text{m}$ ，并使电极间隔  $S$  变化，而计算 V-T 曲线后的图。横轴是像素电极与共同电极之间的电压，纵轴是从任意的基准算起的穿透率  $T$ 。从图 7 可明白当改变电极宽度  $L$ 、电极间隔  $S$  的组合时，最大穿透率会变化，作为得到最大穿透率的电压的驱动电压也会变化。此外，与作为 V-T 曲线参数的预定穿透率对应的电压，也会在改变  $L$  与  $S$  的组合时进行变化。例如，穿透率 10% 时的电压  $V_{10}$ 、穿透率 50% 时的电压  $V_{50}$ 、穿透率 90% 时的电压  $V_{90}$  随着  $L$  与  $S$  的组合而分别变化。

图 8 是显示以电极间隔  $S$  为参数而令电极宽度  $L$  做变化时，最大穿透率  $T$  的变化的图，图 9 是显示以电极宽度  $L$  为参数而令电极间隔  $S$  做变化时，最大穿透率  $T$  的变化的图。由该些图可明白电极宽度  $L$  越细小、电极间隔  $S$  越狭窄，最大穿透率  $T$  便越提升。

图 10 是显示以电极宽度  $L$  为参数而令  $(L+S)$  做变化时，最大穿透率  $T$  的变化的图。由图 10 的结果可明白要让最大穿透率提升，将  $(L+S)$  设为小有效。

另一方面，图 11 是显示以电极宽度  $L$  为参数而令电极间隔  $S$  做变化时，成为最大穿透率  $T$  时的电压、即驱动电压的变化的图。由图 11 的结果可明白驱动电压当  $S$  变短时便上升。同样地，图 12 是显示针对作为 V-T 曲线的参数的  $V_{10}$ 、 $V_{50}$ 、 $V_{90}$  及相当于  $V_{100}$  的白电压，当将电极宽度  $L$  设为  $2\mu\text{m}$  与  $4\mu\text{m}$ ，令电极间隔  $S$  做变化时的样子的图。由图 12 可明白当将  $S$  设为狭窄时，V-T 曲线的各个参数便往高电压侧偏移。

关于如此的 V-T 曲线的偏移，当例如因制造方法（工艺）上的变动使线宽度  $L$  或  $S$  在面板内变动时，由于造成亮度变化，而造成显示不均(mura)，使得显示质量下降。除此之外，也使得制造方法（工艺）的余裕度显著地下降，而使良品率降低。因此，从显示质量的维持、制造方法（工艺）的余裕度的确保、良品率的维持等观点来看，V-T

线的偏移必须要有界限，从图 12 的结果，特别是考虑到关于中间区域的 V10 至 V50 的特性，V-T 曲线不会变化的情况，可明白下限为  $S=4\ \mu\text{m}$  左右。

另一方面，从图 11 的模拟结果，当将 L 设为小时，驱动电压便变高。因此，为了确认该情况，实际试作了电极间的间隔 S 设成  $4\ \mu\text{m}$  以上，并令电极宽度 L 做变化的面板。图 13 是评价该试作面板，汇整 V50 的电极宽度 L 依存性的图。从图 12 可明白驱动电压的上升是在比电极间隔 S 为  $4\ \mu\text{m}$  还短的尺寸的领域开始。由此可明白电极宽度的下限为  $L=2.5\ \mu\text{m}$  左右。

从图 10 的结果，由于当  $(L+S)$  变大时，最大穿透率 T 便下降，所以在整合前述结果后，L/S 的最佳值为  $2.5\ \mu\text{m}/4\ \mu\text{m}$ 。或者，若不将宽度固定，则令  $(L+S)$  为  $10\ \mu\text{m}$  以下，L 为  $2.5\ \mu\text{m}$  以上、S 为  $4.0\ \mu\text{m}$  以上便可。如此，能够在 FFS 方式的液晶显示装置设定显示质量较佳的上部电极层的电极构造。

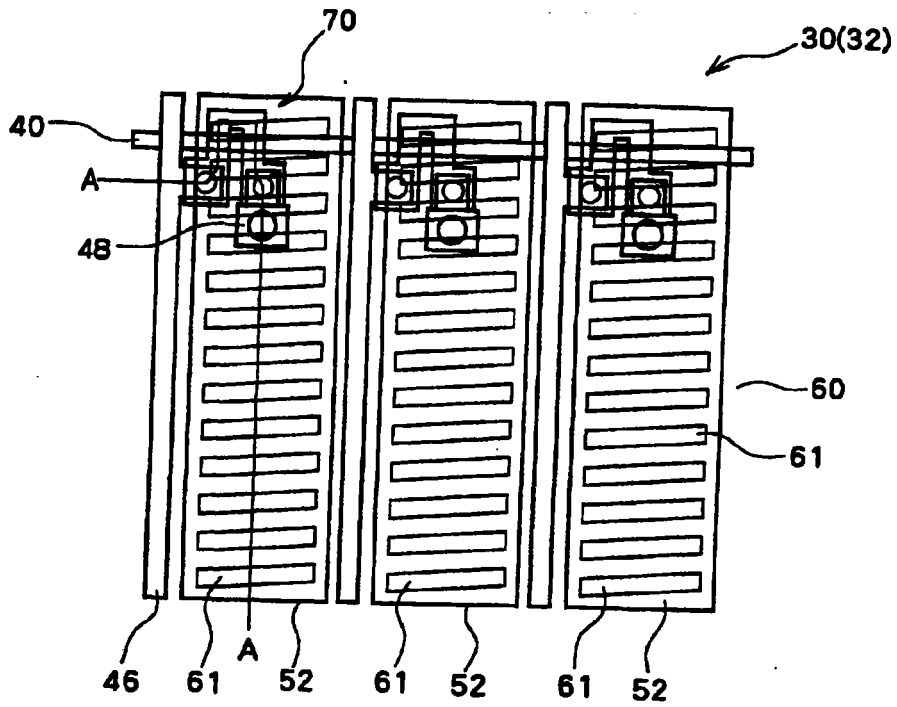


图 1

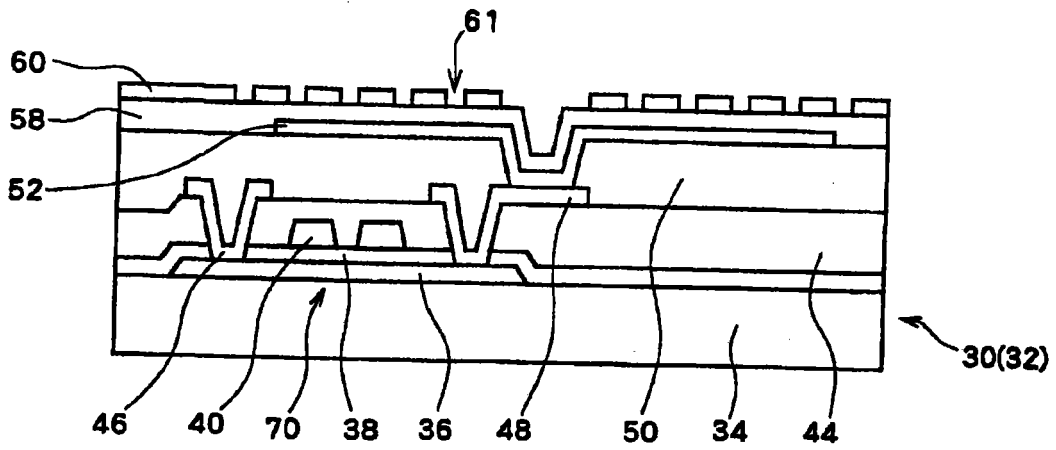


图 2

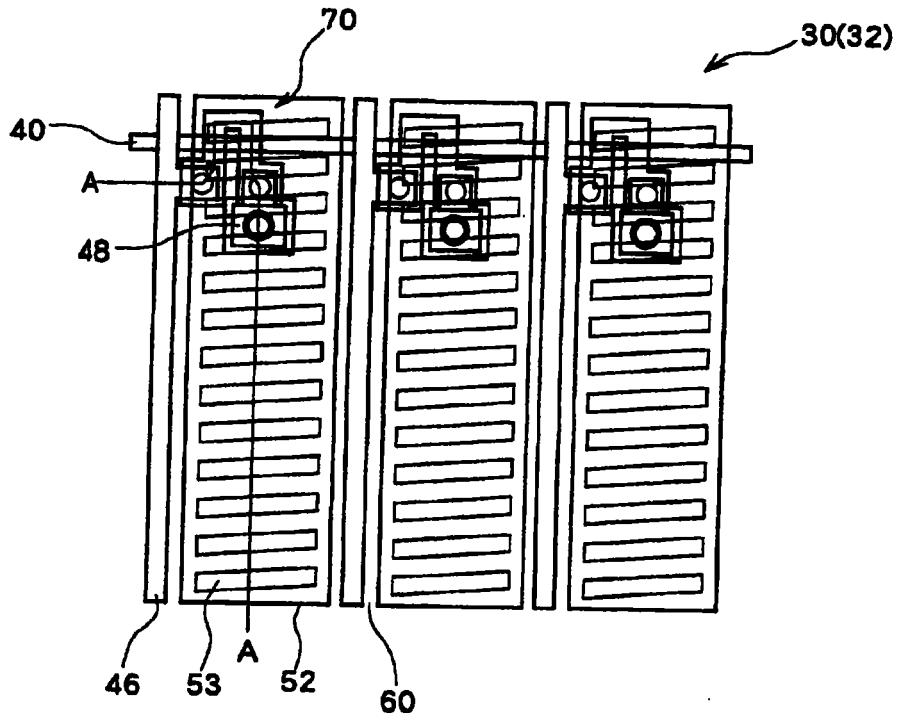


图 3

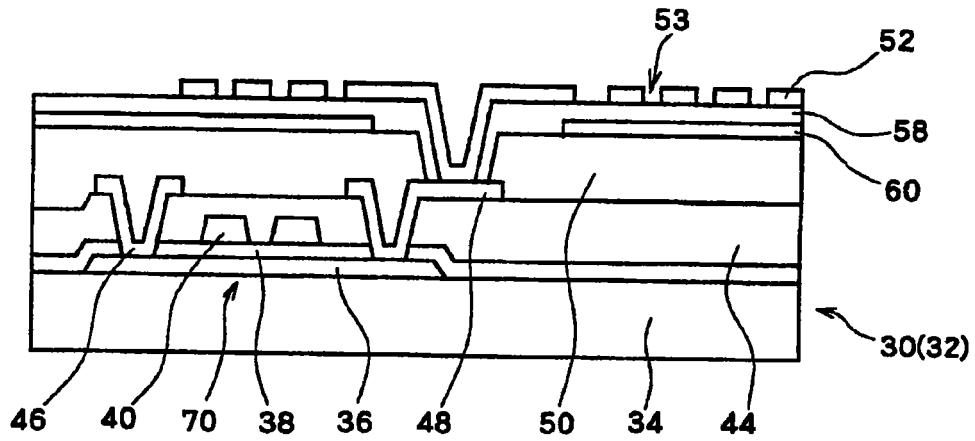


图 4

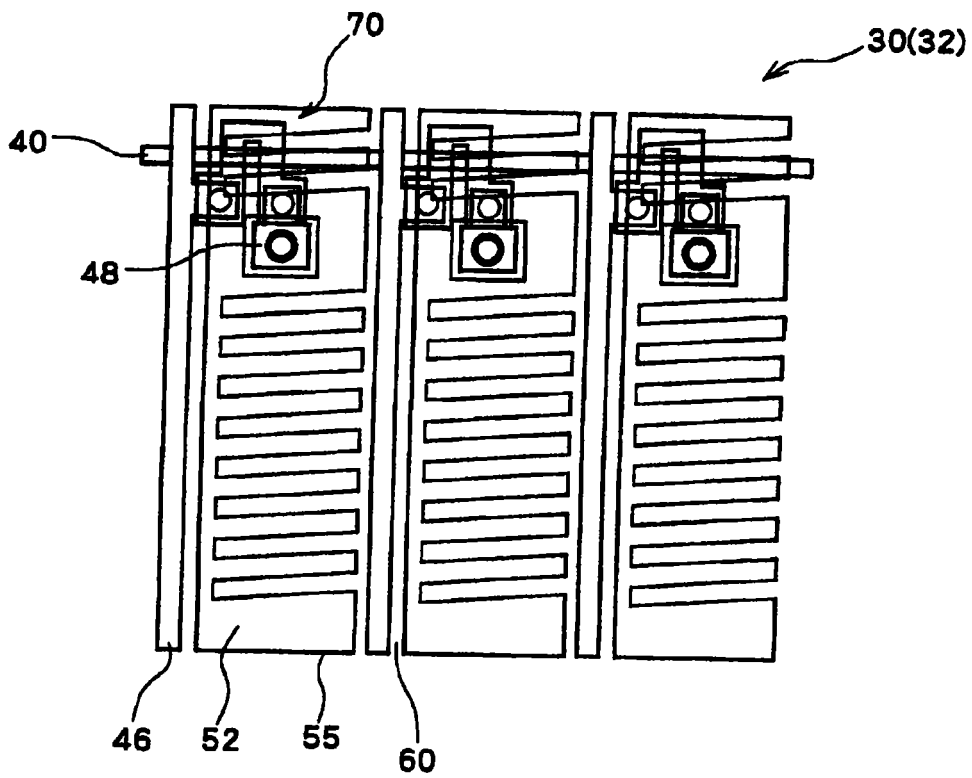


图 5

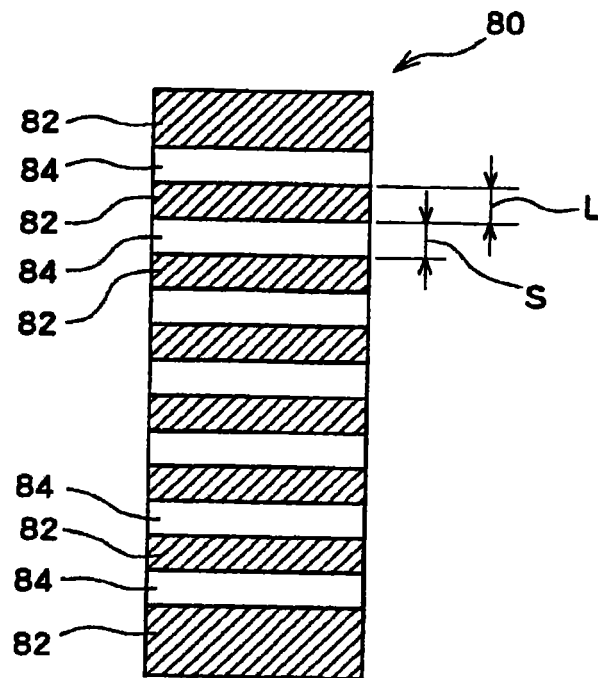


图 6

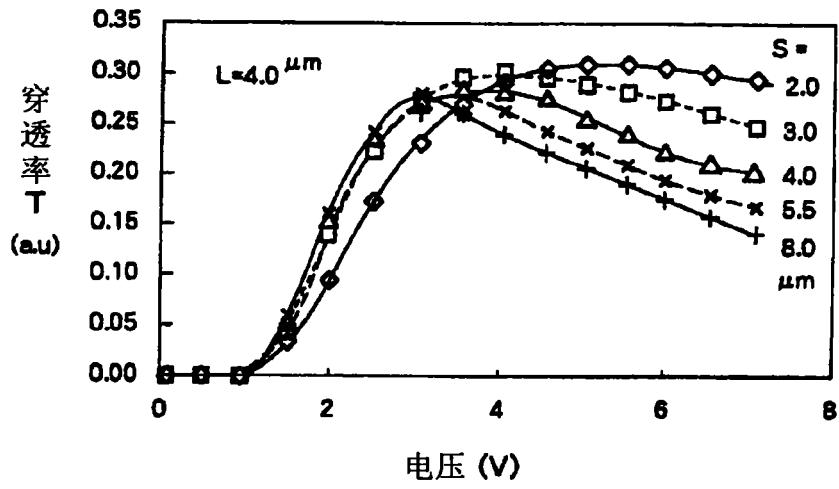


图 7

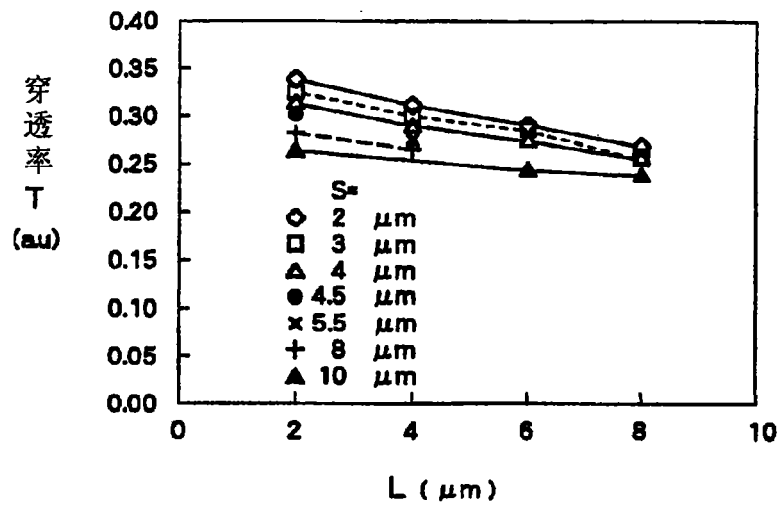


图 8

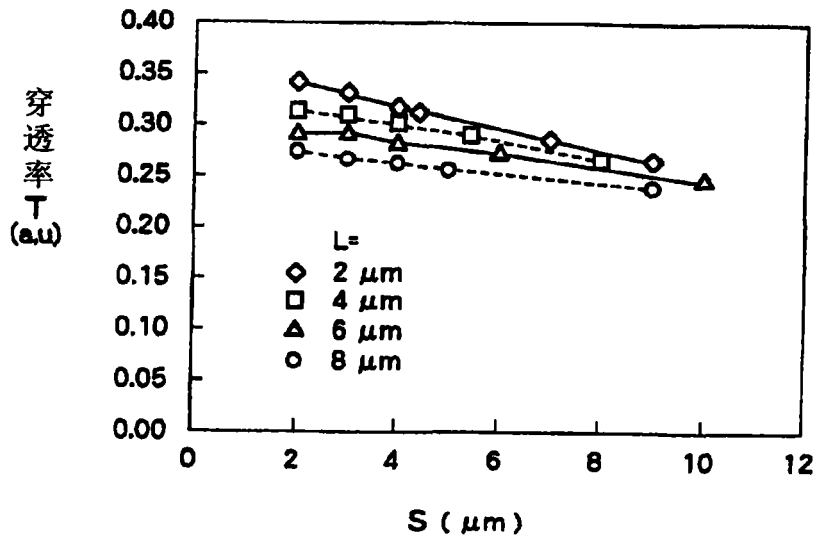


图 9

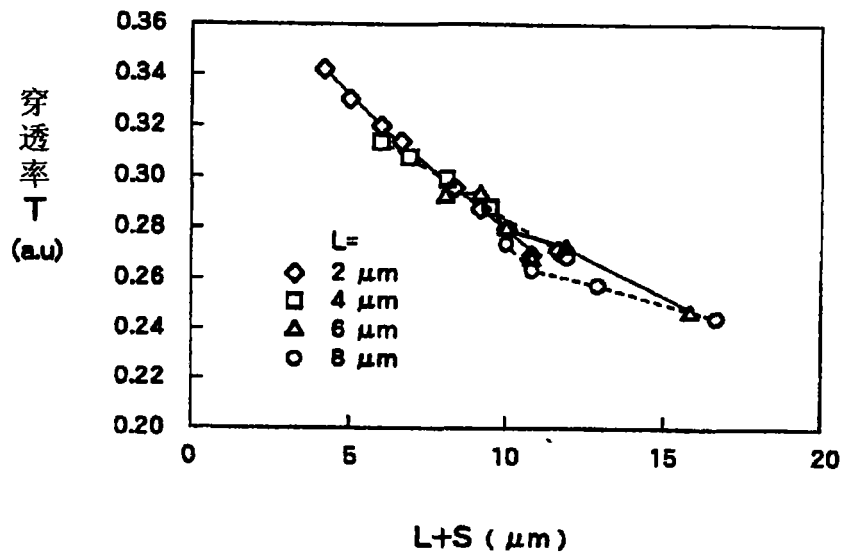


图 10

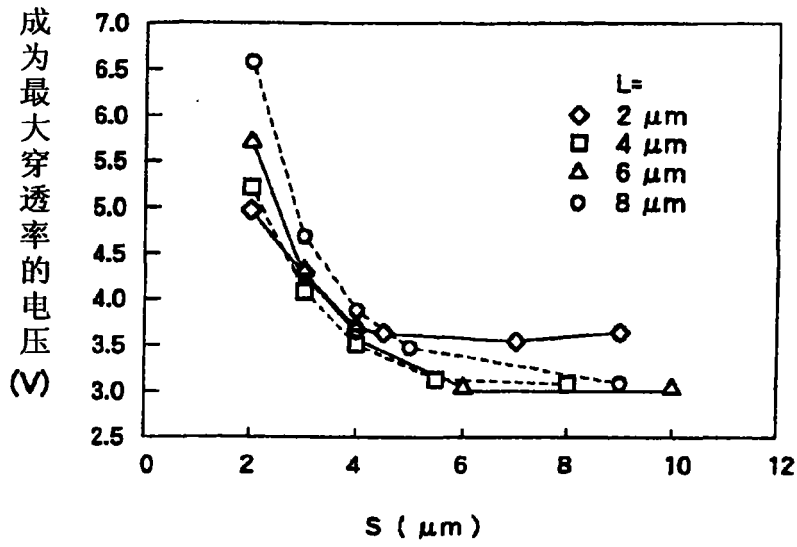


图 11

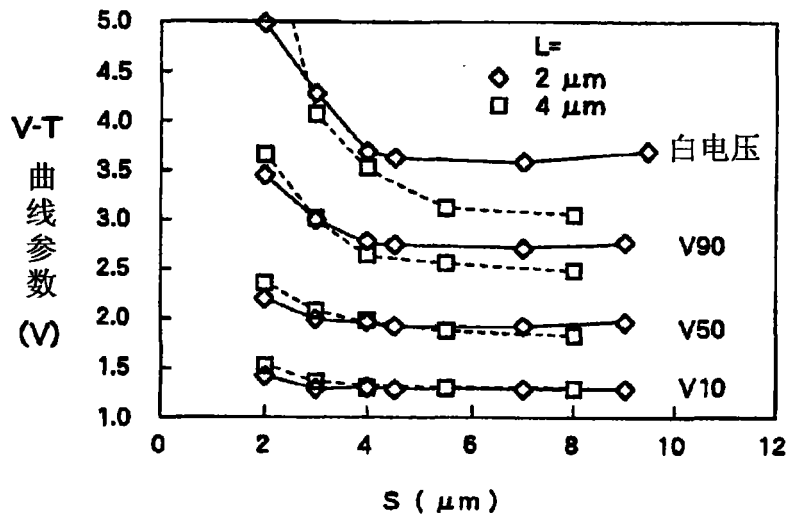


图 12

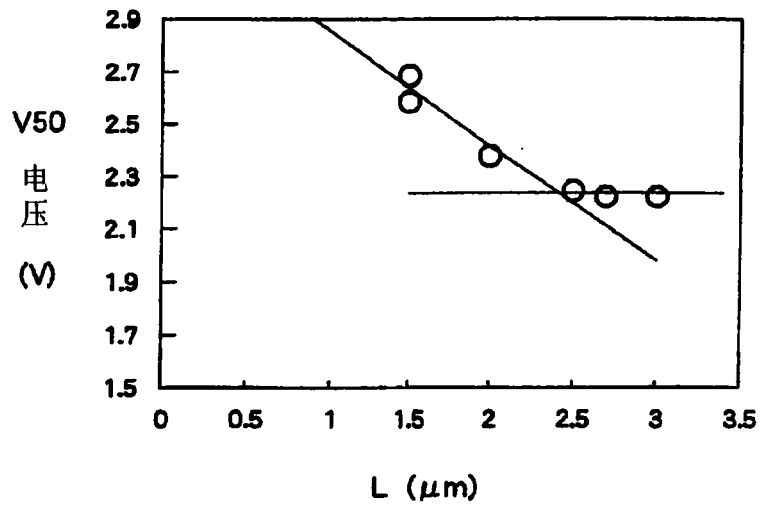


图 13

专利名称(译)	液晶显示装置		
公开(公告)号	<a href="#">CN101174049A</a>	公开(公告)日	2008-05-07
申请号	CN200710184951.9	申请日	2007-10-30
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生映像元器件有限公司		
当前申请(专利权)人(译)	爱普生映像元器件有限公司		
[标]发明人	濑川泰生 矢田竜也 小野木智英		
发明人	濑川泰生 矢田竜也 小野木智英		
IPC分类号	G02F1/133		
CPC分类号	G02F2001/134372 G02F1/134363 G02F2001/13685		
优先权	2006296731 2006-10-31 JP		
其他公开文献	CN101174049B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明的目的是在FFS方式的液晶显示装置中设定能够提升显示质量的电极构造。从FFS构造的液晶显示组件的穿透率、其为电压 - 穿透率的关系的V - T曲线的模拟结果可明白，当改变电极宽度L、电极间隔S的组合时，最大穿透率会变化，作为得到最大穿透率的电压的驱动电压也变化。此外，与作为V - T曲线参数的预定穿透率对应的电压也会在改变L与S的组合时进行变化。依据模拟，(L+S)变得越大，最大穿透率变得越低，此外，当L、S变狭窄时，V - T曲线便往高电压侧偏移。为了加以确认，制作了试作面板。L/S的最佳值为2.5 $\mu$ m/4.0 $\mu$ m。

