

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/1362 (2006.01)
G09G 3/36 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710308186.7

[43] 公开日 2008 年 8 月 13 日

[11] 公开号 CN 101241283 A

[22] 申请日 2007.9.25

[21] 申请号 200710308186.7

[30] 优先权

[32] 2006. 9. 25 [33] KR [31] 92719/06

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 许龙九 全 珍 鱼基汉 全容济
朴镕汉

[74] 专利代理机构 北京市柳沈律师事务所
代理人 陶凤波

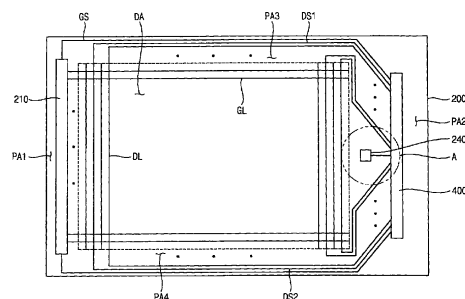
权利要求书 3 页 说明书 11 页 附图 9 页

[54] 发明名称

显示装置

[57] 摘要

本发明公开了一种显示装置，该显示装置包括第一基板、第二基板、和驱动器芯片。第一基板包括设置在显示区域中并且在第一方向上延伸的多条栅极线、设置在使这些栅极线绝缘的栅极绝缘层上并且在实质垂直于第一方向的第二方向上延伸的多条数据线、和设置在与栅极线的第一端相邻的第一外围区域内的栅极驱动电路部分。第二基板与第一基板相对。液晶夹置在第一基板和第二基板之间。驱动器芯片设置在与栅极线的第二端相邻的第二外围区域，栅极线的第二端与第一端相对，从而可以减小显示区域的上部和下部的宽度。



1、一种显示装置，其具有显示区域以及包围该显示区域的第一、第二、第三和第四外围区域，该显示装置包括：

第一基板，其包含：

多条栅极线，设置在所述显示区域中，并且在第一方向上延伸；

多条数据线，设置在使所述栅极线绝缘的栅极绝缘层上，并且在实质垂直于所述第一方向的第二方向上延伸；和

栅极驱动电路部分，设置在与所述栅极线的第一端相邻的第一外围区域内；

第二基板，与所述第一基板相对；

液晶层，设置在所述第一基板和所述第二基板之间；以及

驱动器芯片，设置在与所述栅极线的第二端相邻的所述第二外围区域内，所述栅极线的第二端与所述第一端相对。

2、如权利要求1所述的显示装置，其中所述显示基板包括：

多条第一数据信号施加线，设置在与所述数据线的第一端相邻的所述第三外围区域内，所述第一数据信号施加线将所述数据线的偶数数据线与所述驱动器芯片连接；

多条第二数据信号施加线，设置在与所述数据线的第二端相邻的所述第四外围区域内，所述数据线的第二端与所述数据线的第一端相对，所述第二数据信号施加线将所述数据线的奇数数据线与所述驱动器芯片连接。

3、如权利要求2所述的显示装置，其中所述第一数据信号施加线包括：

第一偶数信号施加线，连接到第 $(n-2)$ 条数据线；

第二偶数信号施加线，连接到第 n 条数据线，其中 n 是4的倍数。

4、如权利要求3所述的显示装置，其中所述第一偶数信号施加线形成在所述第一基板的底基板上，所述栅极绝缘层设置在具有所述第一偶数信号施加线形成在其上的底基板上，所述第二偶数信号施加线形成在所述栅极绝缘层上，或者反之亦然。

5、如权利要求2所述的显示装置，其中所述第二数据信号施加线包括：

第一奇数信号施加线，连接到第 $(n-3)$ 条数据线；和

第二奇数信号施加线，连接到第 $(n-1)$ 条数据线，其中 n 是4的倍数。

6、如权利要求5所述的显示装置，其中所述第一奇数信号施加线由第三层形成，所述第二奇数信号施加线由第四层形成，并且所述栅极绝缘层设置在所述第三层和所述第四层之间。

7、如权利要求6所述的显示装置，其中所述第一偶数信号施加线和所述第一奇数信号施加线由用于所述栅极线的层形成，而所述第二偶数信号施加线和所述第二奇数信号施加线由用于数据线的层形成。

8、如权利要求7所述的显示装置，其中所述第一偶数信号施加线和所述第一奇数信号施加线包括基本具有与所述栅极线相同材料的第一金属，并且所述第二偶数信号施加线和所述第二奇数信号施加线包括具有与所述数据线实质相同材料的第二金属，

所述所述第一偶数信号施加线和所述第一奇数信号施加线中的一个的宽度与所述第二偶数信号施加线和所述第二奇数信号施加线中的一个的宽度的比率，与所述第一金属的电阻率与所述第二金属的电阻率的比率实质相同。

9、如权利要求2所述的显示装置，其中所述栅极驱动电路部分包括具有多个驱动晶体管的移位寄存器。

10、如权利要求9所述的显示装置，其中所述显示基板包括：

多条栅极信号施加线，形成在所述第三和第四外围区域的至少一个内，以及

所述栅极信号施加线将所述驱动器芯片与所述栅极驱动电路部分电连接。

11、如权利要求10所述的显示装置，其中所述栅极信号施加线形成在所述第一数据信号施加线的外侧区域内，或者形成在所述第二数据信号施加线的外侧区域内。

12、如权利要求11所述的显示装置，其中所述驱动器芯片包括根据所述栅极线设置的方向设置的输出衬垫，这些输出衬垫输出各种输出信号。

13、如权利要求12所述的显示装置，其中所述输出衬垫包括：

公共电压衬垫，设置在所述输出衬垫的中央部分内，所述公共电压衬垫输出公共电压；

第一数据信号衬垫，关于所述公共电压衬垫朝向所述第三外围区域设置，并且连接到所述第一数据信号施加线；

第二数据信号衬垫，关于所述公共电压衬垫朝向所述第四外围区域设置，

并且连接到所述第二数据信号施加线；和

栅极信号衬垫，设置在所述第一和第二数据信号衬垫的外侧区域内，并且连接到所述栅极信号施加线。

14、如权利要求 13 所述的显示装置，其中所述第一基板包括电连接到所述第二基板的短点部分，并且该短点部分形成在所述第一数据信号施加线和所述第二数据信号施加线之间，并电连接到所述公共电压衬垫。

15、如权利要求 2 所述的显示装置，其中所述第二基板包括形成在所述第一、第二、第三和第四外围区域内的光遮蔽层，并且该光遮蔽层覆盖所述栅极驱动电路部分。

16、如权利要求 15 所述的显示装置，还包括密封线，该密封线设置在所述第一基板和所述第二基板之间并沿着所述第一基板和所述第二基板的边缘形成，所述密封线包括由照射到密封线上的外部光而固化的材料。

17、如权利要求 16 所述的显示装置，其中移除所述光遮蔽层对应于所述密封线的部分。

18、如权利要求 16 所述的显示装置，其中暴露所述密封线的缝隙部分形成在所述光遮蔽层对应于所述密封线的部分内。

显示装置

技术领域

本发明涉及一种显示装置，并且具体涉及一种具有设置在显示区域上侧和下侧处的最小化的外围区域的显示装置外围区域。

背景技术

通常，显示装置包括具有多条相互交叉并限定多个像素的栅极线和数据线的显示基板、对向基板、插入在两块基板之间的液晶、以及与显示基板耦合的驱动器芯片。

在常规的显示装置中，驱动器芯片位于对应于数据线的端部的显示区域的上部或下部内，从而增加了显示装置的长度。如果要将用于操作该设备的按钮设置在例如数字照相机等的显示屏的这一侧，就必须减少显示屏的上下之间的长度。

发明内容

根据本发明的一个方面，一种显示装置具有减少的与显示区域上部和下部相邻的外围区域，其包括显示区域以及包围该显示区域的第一、第二、第三和第四外围区域。该显示装置包括第一基板、第二基板、以及驱动器芯片。第一基板包括多条栅极线、多条数据线和栅极驱动电路部分。栅极线设置在显示区域中，并且在第一方向上延伸。数据线设置在使这些栅极线绝缘的栅极绝缘层上，并且在实质垂直于第一方向的第二方向上延伸。栅极驱动电路部分设置在与栅极线的第一端相邻的第一外围区域内。第二基板与第一基板相对，从而在第一基板和第二基板之间放入液晶。驱动器芯片设置在与栅极线的第二端相邻的第二外围区域内，栅极线的第二端与第一端相对。

显示基板包括多条第一数据信号施加线和多条第二数据信号施加线。第一数据信号施加线设置在与数据线的第一端相邻的第三外围区域内，并将数据线的偶数数据线与驱动器芯片连接。第二数据信号施加线设置在与数据线的第二端相邻的第四外围区域内，数据线的第二端与数据线的第一端相对，

并且第二数据信号施加线将数据线的奇数数据线与驱动器芯片连接。

第一数据信号施加线包括第一偶数信号施加线 and 第二偶数信号施加线。第一偶数信号施加线连接到第 $(n-2)$ 条数据线。第二偶数信号施加线连接到第 n 条数据线。 n 是 4 的倍数。第一偶数信号施加线由第一层构成。第二偶数信号施加线由第二层构成。栅极绝缘层设置在第一层和第二层之间。

第二数据信号施加线包括：第一奇数信号施加线 and 第二奇数信号施加线。第一奇数信号施加线连接到第 $(n-3)$ 条数据线。第二奇数信号施加线连接到第 $(n-1)$ 条数据线。第一奇数信号施加线由第三层构成。第二奇数信号施加线由第四层构成。栅极绝缘层设置在第三层和第四层之间。

第一偶数信号施加线 and 第一奇数信号施加线可以由用于栅极线的层形成，而第二偶数信号施加线 and 第二奇数信号施加线可以由用于数据线的层形成。

第一偶数信号施加线 and 第一奇数信号施加线可以包括具有与栅极线实质相同材料的第一金属，并且第二偶数信号施加线 and 第二奇数信号施加线可以包括具有与数据线实质相同材料的第二金属。第一偶数信号施加线 and 第一奇数信号施加线中的一个的宽度与第二偶数信号施加线 and 第二奇数信号施加线中的一个的宽度的比率，与第一金属的电阻率与第二金属的电阻率的比率实质相同。

栅极驱动电路部分可以包括具有多个驱动晶体管的移位寄存器。

显示基板可以包括形成在第三和第四外围区域的至少一个内的多条栅极信号施加线。所述栅极信号施加线将驱动器芯片与栅极驱动电路部分连接。栅极信号施加线可以形成在第一数据信号施加线的外侧区域内或者第二数据信号施加线的外侧区域内。

驱动器芯片可以包括根据栅极线设置的方向设置的多个输出衬垫。这些输出衬垫输出各种输出信号。输出衬垫可以包括公共电压衬垫、第一数据信号衬垫、第二数据信号衬垫、和栅极信号衬垫。公共电压衬垫设置在输出衬垫的中央部分内，并且输出公共电压。第一数据信号衬垫，关于公共电压衬垫朝向第三外围区域设置，并且电连接到第一数据信号施加线。第二数据信号衬垫，关于公共电压衬垫朝向第四外围区域设置，并且电连接到第二数据信号施加线。栅极信号衬垫设置在第一和第二数据信号衬垫的外侧区域内，并且电连接到栅极信号施加线。

第一基板可以包括电连接到第二基板的短点部分。该短点部分可以形成在第一数据信号施加线和第二数据信号施加线之间，并可以电连接到公共电压衬垫。

第二基板可以包括形成在第一、第二、第三和第四外围区域内的光遮蔽层。所述光遮蔽层覆盖栅极驱动电路部分。

所述显示装置还可以包括密封线，其设置在第一和第二基板之间并沿着第一和第二基板的边缘形成。所述密封线包括由照射到密封线上的外部光而固化的材料。可以移除光遮蔽层对应于密封线的部分。此外，暴露密封线的缝隙部分可以形成在光遮蔽层对应于密封线的部分内。

根据所述显示装置的示例性实施例，可以减小与显示区域的上部和下部相邻的第一和第二外围区域的面积。

附图说明

通过参照附图详细说明其示例性实施例，本发明的上述和其它特征和益处将更加显而易见，其中：

图 1 是示出根据本发明的示例性实施例的显示装置的透视图；

图 2 是示出图 1 中所示的显示装置的平面图；

图 3 是示出图 2 中所示的第一和第二数据信号施加线的平面图；

图 4 是沿着图 3 中所示的线 I-I' 剖取的截面图；

图 5 是示出根据本发明的示例性实施例连接第一偶数信号施加线 and 第 (n-2) 条数据线的连接部分的截面图；

图 6 是示出根据本发明的另一个示例性实施例连接第一偶数信号施加线 and 第 (n-2) 条数据线的连接部分的截面图；

图 7 是示出图 2 中所示的驱动器芯片的衬垫 (pad) 结构的平面图；

图 8 是示出图 2 中的部分 “A” 的放大图；

图 9 是示出图 1 中所示的显示装置的平面图；

图 10 是沿着图 9 中所示的线 II-II' 剖取的显示装置的截面图；以及

图 11 是示出根据本发明另一个示例性实施例的光屏蔽膜的截面图。

具体实施方式

应当理解，当将一个元件或层称为在另一个元件或层 “上”、“连接

到”或“耦合到”另一个元件或层时，它可以直接在另一个元件或层上、直接连接到或耦合到另一个元件或层，或者可以存在中间元件或层。相反的，当将一个元件或层称为“直接”在另一个元件或层“上”、“直接连接到”或“直接耦合到”另一个元件或层时，不存在中间元件或层。

为了容易说明，在这里可以使用空间相对术语，例如“在...之下（beneath）”、“在...下面（below）”、“下（lower）”、“在...之上（above）”、“上（upper）”等，来描述如图所示的一个元件或特征与另外的元件或特征的关系。这里参照多个截面图说明本发明的实施例，这些截面图是本发明的理想实施例（以及中间结构）的示意图。这样，因而将预期到例如由于制造工艺和/或公差而导致的这些图的形状的变化。

此后，将参照附图详细描述本发明。

图1是示出根据本发明的示例性实施例的显示装置的透视图。图2是示出图1中所示的显示装置的平面图。

参照图1和图2，根据本发明的示例性实施例的显示装置100包括显示基板200、与显示基板200相对的对向基板300、设置在显示基板200和对向基板300之间的液晶、以及驱动器芯片400。如图2所示，显示装置100包括显示图像的显示区域DA、以及包围显示区域DA的第一、第二、第三和第四外围区域PA1、PA2、PA3和PA4。

显示基板200包括在第一方向上延伸的多条栅极线GL以及在实质垂直于第一方向的第二方向上延伸的多条数据线DL。栅极线GL和数据线DL形成在显示区域DA内。数据线DL形成在栅极绝缘层（未示出）上。该栅极绝缘层将数据线DL与栅极线GL绝缘。

薄膜晶体管（TFT，未示出）可以形成在栅极线GL和数据线DL相互交叉的区域上。TFT包括连接到栅极线GL的栅电极、连接到数据线DL的源电极、以及连接到像素电极的漏电极。当栅极信号通过栅极线施加到TFT的栅电极时，该TFT导通，并且因此将通过数据线DL施加到TFT源电极的数据信号施加到像素电极。

第一外围区域PA1与栅极线GL的第一端相邻。第二外围区域PA2与栅极线GL的第二端相邻，栅极线GL的第二端实质与其第一端相对。第三外围区域PA3与数据线DL的第一端相邻。第四外围区域PA4与数据线DL的第二端，数据线DL的第二端与其第一端相对。因此，第一、第二、第三

和第四外围区域 PA1、PA2、PA3 和 PA4 包围显示区域 DA。

显示基板 200 可以进一步包括形成在第一外围区域 PA1 内的栅极驱动电路 210。栅极驱动电路 210 包括具有多个驱动晶体管的移位寄存器。栅极驱动电路 210 可以通过薄膜工艺与栅极线 GL、数据线 DL、和薄膜晶体管同时形成。响应于由驱动器芯片 400 施加的栅极控制信号，栅极驱动电路 210 顺序输出栅极信号到栅极线。

驱动器芯片 400 设置在显示基板 200 的第二外围区域 PA2 内。由于驱动器芯片 400 设置在对应于显示基板 200 的右侧的第二外围区域 PA2 处，所以可以减小第三外围区域 PA3 的面积和第四外围区域 PA4 的面积。显示装置 100 可以包括设置在第一外围区域 PA1 处的驱动器芯片和设置在第二外围区域 PA2 处的栅极驱动电路 210。

响应于外部器件施加的各种控制信号，驱动器芯片 400 输出各种用于驱动显示装置 100 的输出信号。例如，驱动器芯片 400 输出施加到数据线 DL 的数据信号、施加到栅极驱动电路 210 的栅极控制信号、以及施加到对向基板 300 的公共电压。

显示基板 200 包括第一数据信号施加线 DS1 和第二数据信号施加线 DS2，以将从驱动器芯片 400 输出的数据信号施加到数据线 DL。

图 3 是示出图 2 中所示的第一和第二数据信号施加线的平面图。图 4 是沿着图 3 中所示的线 I-I' 剖取的截面图。

参照图 2 到图 4，第一数据信号施加线 DS1 形成在与数据线 DL 的第一端相邻的第三外围区域 PA3 处。第一数据信号施加线 DS1 将数据线 DL 的偶数数据线与驱动器芯片 400 连接。

第一数据信号施加线 DS1 包括第一偶数信号施加线 222 和第二偶数信号施加线 224，第一偶数信号施加线 222 连接到偶数数据线 DL 的第 (n-2) 条数据线 DL_{n-2} ，第二偶数信号施加线 224 连接到偶数数据线 DL 的第 n 条数据线 DL_n ，其中 n 是 4 的倍数。

第一偶数信号施加线 222 形成在显示基板 200 的底基板上，栅极绝缘层 223 形成在具有第一偶数信号施加线 222 形成在其上的底基板上，以及第二偶数信号施加线 224 形成在栅极绝缘层 223 上。替换地，第二偶数信号施加线 224 可以形成在显示基板 200 的底基板上，栅极绝缘层 223 可以形成在具有第二偶数信号施加线 224 形成在其上的底基板上，以及第一偶数信号施加

线 222 可以形成在栅极绝缘层 223 上。在一个示例性实施例中, 第一偶数信号施加线 222 通过形成栅极线 GL 的工艺形成在显示基板 200 的底基板上, 栅极绝缘层 223 形成在该底基板上以覆盖第一偶数信号施加线 222, 以及第二偶数信号施加线 224 通过形成数据线 DL 的工艺形成在栅极绝缘层 223 上。涂覆层和有机绝缘层 225 可以形成在第二偶数信号施加线 224 上, 以覆盖第二偶数信号施加线 224。在另一示例性实施例中, 第二偶数信号施加线 224 可以通过形成栅极线 GL 的工艺形成在显示基板 200 的底基板上, 栅极绝缘层 223 可以形成在具有第二偶数信号施加线 224 形成在其上的底基板上, 以及第一偶数信号施加线 222 可以通过形成栅极线 GL 的工艺形成在栅极绝缘层 223 上。

当栅极绝缘层 223 设置在第一偶数信号施加线 222 和第二偶数信号施加线 224 之间时, 可以减小在第一偶数信号施加线 222 和第二偶数信号施加线 224 之间的距离。因此, 可以减小第三外围区域 PA3 的宽度。

当第一偶数信号施加线 222 部分与第二偶数信号施加线 224 重叠时, 还可以减小第三外围区域 PA3 的宽度。然而, 当其中第一偶数信号施加线 222 重叠第二偶数信号施加线 224 的区域太大时, 形成在第一偶数信号施加线 222 和第二偶数信号施加线 224 之间的寄生电容可以产生信号失真 (signal distortion)。因此, 第一偶数信号施加线 222 应当与第二偶数信号施加线 224 隔开, 从而不产生信号失真。

第二数据信号施加线 DS2 形成在第四外围区域 PA4 处, 第四外围区域 PA4 与数据线 DL 的第二端相邻, 数据线 DL 的第二端与其第一端相对。第二数据信号施加线 DS2 将数据线 DL 的奇数数据线 DL 与驱动器芯片 400 连接。

第二数据信号施加线 DS2 包括第一奇数信号施加线 232 和第二奇数信号施加线 234, 第一奇数信号施加线 232 连接到奇数数据线 DL 的第 (n-3) 条数据线 DL_{n-3}, 第二奇数信号施加线 234 连接到第 (n-1) 条数据线 DL_{n-1}。

第一奇数信号施加线 232 形成在显示基板 200 的底基板上, 栅极绝缘层 223 形成在具有第一奇数信号施加线 232 形成在其上的底基板上, 以及第二奇数信号施加线 234 形成在栅极绝缘层 223 上。替换地, 第二奇数信号施加线 234 可以形成在显示基板 200 的底基板上, 栅极绝缘层 223 可以形成在具有第二奇数信号施加线 234 形成在其上的底基板上, 以及第一奇数信号施加

线 232 可以形成在栅极绝缘层 233 上。在示例性实施例中，第一奇数信号施加线 232 通过形成栅极线 GL 的工艺形成在显示基板 200 的底基板上，栅极绝缘层 223 形成在具有第一奇数信号施加线 232 形成在其上的底基板上，以及第二奇数信号施加线 234 通过形成数据线 DL 的工艺形成在栅极绝缘层 223 上。在另一示例性实施例中，第二奇数信号施加线 234 可以通过形成数据线 DL 的工艺形成在显示基板 200 的底基板上，栅极绝缘层 233 形成在具有第二奇数信号施加线 234 形成在其上的底基板上，以及第一奇数信号施加线 232 可以通过形成栅极线 GL 的工艺形成在栅极绝缘层 233 上。

当栅极绝缘层 223 设置在第一奇数信号施加线 232 和第二奇数信号施加线 234 之间时，可以减小在第一和第二奇数信号施加线 232 和 234 之间的距离。因此，可以减小第四外围区域 PA4 的宽度。

第一偶数信号施加线 222 和第一奇数信号施加线 232 可以通过形成栅极线 GL 的工艺形成，并且包括与栅极线 GL 相同材料的第一金属。第二偶数信号施加线 224 和第二奇数信号施加线 234 可以通过形成数据线 DL 的工艺形成，并且包括与数据线 DL 相同材料的第二金属。

当第一金属不同于第二金属时，第一金属的电阻可能不同于第二金属的电阻。如下补偿第一金属的电阻与第二金属的电阻之间的差异。当第一偶数信号施加线 222、第一奇数信号施加线 232、第二偶数信号施加线 224、和第二奇数信号施加线 234 的每一个的宽度随着第一偶数信号施加线 222、第一奇数信号施加线 232、第二偶数信号施加线 224、和第二奇数信号施加线 234 的每一个的电阻率增加。例如，当第一金属包括具有大约 4.5 的电阻率的钕化铝（aluminum neodymide）/铬（AlNd/Cr）并且第二金属包括具有大约 12 的电阻率的钼（Mo）时，与第一金属的电阻率与第二金属的电阻率的比率成比例，第一偶数信号施加线 222 和第一奇数信号施加线 232 的每一个的宽度以及第二偶数信号施加线 224 和第二奇数信号施加线 234 的每一个的宽度可以表现为 3 到 8 的比率。

由于栅极绝缘层 223 设置在具有其中形成第一偶数信号施加线 222 和第一奇数信号施加线 232 的层与其中形成数据线 DL 的另一个层之间，所以连接部分 228 将第一偶数信号施加线 222 连接到第 (n-2) 条数据线 DL_{n-2}。连接部分 228 还将第一奇数信号施加线 232 连接到第 (n-3) 条数据线 DL_{n-3}。

图 5 是示出根据本发明的示例性实施例连接第一偶数信号施加线和第

(n-2) 条数据线的连接部分的截面图。

参照图 5, 第一偶数信号施加线 222 形成在设置于栅极绝缘层 223 之下的层处, 并且第 (n-2) 条数据线 DLn-2 形成在设置在栅极绝缘层 223 上的另一层处。连接部分 228 是第一偶数信号施加线 222 直接与第 (n-2) 条数据线 DLn-2 接触的部分。即, 通过在栅极绝缘层 223 中形成的接触孔, 第 (n-2) 条数据线 DLn-2 直接连接到第一偶数信号施加线 222。

图 6 是示出根据本发明的另一个示例性实施例连接第一偶数信号施加线和第 (n-2) 条数据线的连接部分的截面图。

参照图 6, 连接部分 228 包括桥电极 (bridge electrode) 226, 其将第一偶数信号施加线 222 与第 (n-2) 条数据线 DLn-2 连接。即, 桥电极 226 包括第一端子和第二端子, 第一端子通过形成在有机层 225 和栅极绝缘层 223 处的接触孔连接到第一偶数信号施加线 222, 第二端子通过形成在有机层 225 处的接触孔连接到第 (n-2) 条数据线 DLn-2。例如, 桥电极 226 包括锡铟氧化物 (ITO)。

第一奇数信号施加线 232 与第 (n-3) 条数据线 DLn-3 示出的连接结构, 与如上所述第一偶数信号施加线 222 与第 (n-2) 条数据线 DLn-2 示出的连接结构实质相同。因此, 省略了关于该结构的任何进一步的解释。

如图 2 和 3 所示, 显示装置 100 包括形成在第三外围区域 PA3 处的第一数据信号施加线 DS1 和形成在第四外围区域 PA4 处的第二数据信号施加线 DS2。然而, 显示装置 100 可以包括形成在第四外围区域 PA4 处的第一数据信号施加线 DS1 和形成在第三外围区域 PA3 处的第二数据信号施加线 DS2。

参照图 2, 显示基板 200 包括形成在第一外围区域 PA1 处的栅极驱动电路 210 和栅极信号施加线 GS, 栅极信号施加线 GS 将设置在第二外围区域 PA2 处的驱动器芯片 400 与栅极驱动电路 210 连接。

在第三和第四外围区域 PA3 和 PA4 的至少一个内, 栅极信号施加线 GS 将驱动器芯片 400 与栅极驱动电路 210 连接。设置在第三外围区域 PA3 内的栅极信号施加线 GS 形成在第一数据信号施加线 DS1 的外侧区域, 这样栅极信号施加线 GS 不跨越第二数据信号施加线 DS2。栅极信号施加线 GS 可以更接近于第一数据信号施加线 DS1 和第二数据信号施加线 DS2 中的一个, 从而减小第三外围区域 PA3 或第四外围区域 PA4 的宽度。

栅极控制信号通过栅极信号施加线 GS 施加到栅极驱动电路 210。例如,

栅极信号施加线 GS 可以包括启动信号线、第一和第二时钟信号线、和栅极截止信号线，启动信号线接收启动信号用于启动栅极驱动电路 210 的移位寄存器的操作，第一和第二时钟信号线用于传输第一时钟信号和第二时钟信号，第二时钟信号具有与第一时钟信号相反的相位，栅极截止信号线用于传输栅极截止信号以断开连接到栅极线 GL 的薄膜晶体管。

图 7 是示出图 2 中所示的驱动器芯片的衬垫结构的平面图。

参照图 2 和 7，驱动器芯片 400 包括多个输入衬垫 IP 和多个输出衬垫 OP，它们形成在连接到显示基板 200 的表面上。驱动器芯片 400 响应于各种控制信号，通过输出衬垫 OP 输出各种输出信号，以驱动显示装置 100。外部设备通过输入衬垫 IP 输入各种控制信号。例如驱动器芯片 400 输出施加到数据线 DL 的数据信号、施加到栅极驱动电路 210 的栅极控制信号、以及施加到对向基板 300 的公共电压。

输出衬垫 OP 沿着设置栅极线 GL 的方向设置在一条线上。可选择的，输出衬垫 OP 可以设置在多条线内。

输出衬垫 OP 包括公共电压衬垫 410、第一数据信号衬垫 420、第二数据信号衬垫 430、和栅极信号衬垫 440。

公共电压衬垫 410 设置在输出衬垫 OP 的中央。公共电压衬垫 410 输出公共电压 Vcom，施加到形成在对向基板 300 处的公共电极。

第一数据信号衬垫 420 设置在关于公共电压衬垫 410 的第一侧。例如，第一数据信号衬垫 420 设置在关于公共电压衬垫 410 与第三外围区域 PA3 接近的第一侧。第一数据信号衬垫 420 连接到第一数据信号施加线 DS1。从第一数据信号衬垫 420 输出的数据信号，通过第一数据信号施加线 DS1，施加到偶数数据线 DL。

第二数据信号衬垫 430 设置在关于公共电压衬垫 410 与第一侧相对的第二侧。例如，第二数据信号衬垫 430 设置在关于公共电压衬垫 410 与第四外围区域 PA4 接近的第二侧。第二数据信号衬垫 430 连接到第二数据信号施加线 DS2。从第二数据信号衬垫 430 输出的数据信号，通过第二数据信号施加线 DS2，施加到奇数数据线 DL。

栅极信号衬垫 440 分别设置在第一和第二数据信号衬垫 420 和 430 的外侧区域内。栅极信号衬垫 440 连接到栅极信号施加线 GS。从栅极信号衬垫 440 输出的栅极控制信号通过栅极信号施加线 GS 施加到栅极驱动电路。

栅极信号衬垫 440 可以包括输出启动信号的第一衬垫 441、分别输出第一和第二时钟信号的第二和第三衬垫 442 和 443、以及输出栅极截止信号的第四衬垫 444。第四衬垫 444 可以设置在驱动器芯片 400 的最外侧区域中，并且第一衬垫 441 可以设置在驱动器芯片 400 的内侧区域中，以防止栅极信号衬垫 440 受到腐蚀。

显示基板 200 可以包括一个短点 (short point) 240，其中显示基板 200 电连接到对向基板 300。

图 8 是示出了图 2 中的部分“A”的放大图。

参照图 2 和 8，短点 240 设置在第二外围区域 PA2 处，并且形成在第一数据信号施加线 DS1 和第二数据信号施加线 DS2 之间。短点 240 连接到驱动器芯片 400 的公共电压衬垫 410。

例如，第一数据信号施加线 DS1 朝向第三外围区域 PA3 弯曲，而第二数据信号施加线 DS2 朝向第四外围区域 PA4 弯曲。短点 240 形成在第一和第二数据信号施加线 DS1 和 DS2 分开的区域处。当短点 240 形成在第一和第二数据信号施加线 DS1 和 DS2 分开的区域处时，可以减小用于将短点 240 与公共电压衬垫 410 连接的路径长度，并且可以提高空间的利用。

从公共电压衬垫 410 输出的公共电压通过短点 240 施加到对向基板 300。

连接到邻近于驱动器芯片 400 的数据线 DL 的第一和第二数据信号施加线 DS1 和 DS2，在第一和第二数据信号施加线 DS1 和 DS2 之间形成的区域内是弯曲的，使得第一和第二数据信号施加线 DS1 和 DS2 中的每一个的长度彼此相似。因此，第一和第二数据信号施加线 DS1 和 DS2 中的每一个的电阻彼此相似。

图 9 是示出图 1 中所示的显示装置的平面图。图 10 是沿着图 9 中所示的线 II-II' 剖取的显示装置的截面图。

参照图 2、9 和 10，显示装置 100 包括密封线 310，将显示基板 200 与对向基板 300 结合。密封部件 310 设置在显示基板 200 与对向基板 300 之间。密封部件 310 设置在显示基板 200 的边缘上。密封部件 310 防止设置在显示基板与对向基板之间的液晶发生泄漏。

密封部件 310 包括光固化树脂，其由例如紫外光的外部光进行固化。由于对应于第一、第二、第三和第四外围区域 PA1、PA2、PA3、和 PA4 在显示基板 200 处形成多条第一和第二数据信号施加线 DS1 和 DS2 和多条栅极

信号施加线 GS，所以当外部光照射到显示基板 200 之上时，密封部件 310 可以不完全暴露于外部光。因此，外部光可以照射到对向基板 300 上来硬化密封部件 310。

对向基板 300 包括形成在第一、第二、第三和第四外围区域 PA1、PA2、PA3、和 PA4 内的光遮蔽层 320。光遮蔽层 320 防止光穿过第一、第二、第三和第四外围区域 PA1、PA2、PA3、和 PA4。

由于包括多个驱动晶体管的栅极驱动电路 210 形成在第一外围区域 PA1 内，所以当使用前曝光（front exposing）方法时，这些晶体管可能遇到由外部光产生的麻烦。因此，栅极驱动电路 210 形成在光遮蔽层 320 之下，并且由光遮蔽层 320 覆盖，从而防止了栅极驱动电路 210 暴露给外部光。

可以移除对应于密封部件 310 的光遮蔽层 320，从而将密封部件 310 暴露给前光。当光遮蔽层 320 覆盖密封部件 310 时，密封部件 310 不能暴露给朝向对向基板 300 照射的外部光。因此，可以部分移除光遮蔽层 320 来暴露给外部光。

图 11 是示出根据本发明另一个示例性实施例的光遮蔽膜的截面图。

参照图 11，光遮蔽层 330 可以包括形成在对应于密封部件 310 的区域处的缝隙部分 332，从而将密封部件 310 暴露给外部光。由通过缝隙部分 332 照射到对向基板 300 上的外部光固化密封部件 310。

根据该显示装置，驱动器芯片设置在显示区域的左侧部分或显示区域的右侧部分，从而可以减小显示区域的上部或显示区域的下部的宽度。

另外，连接到数据线的的数据信号施加线分为偶数数据信号施加线和奇数数据信号施加线。偶数数据信号施加线和奇数数据信号施加线分别设置在显示区域的上部和显示区域的下部。偶数数据信号施加线以锯齿形设置在第一层，而奇数数据信号施加线以锯齿形设置在不同于第一层的第二层。因此，可以减小显示区域的上部和下部宽度。

虽然已经描述了本发明示例性实施例及其优点，但是注意在这里可以进行各种改变、替换和变化，而不脱离由所附权利要求限定的本发明的精神和范围。

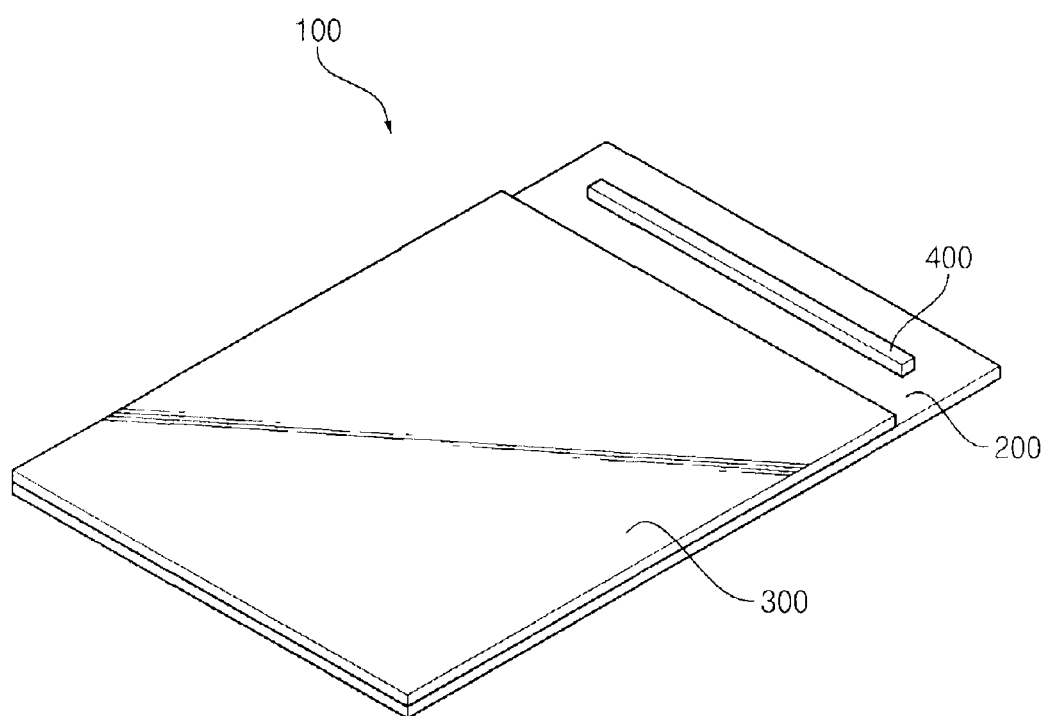


图 1

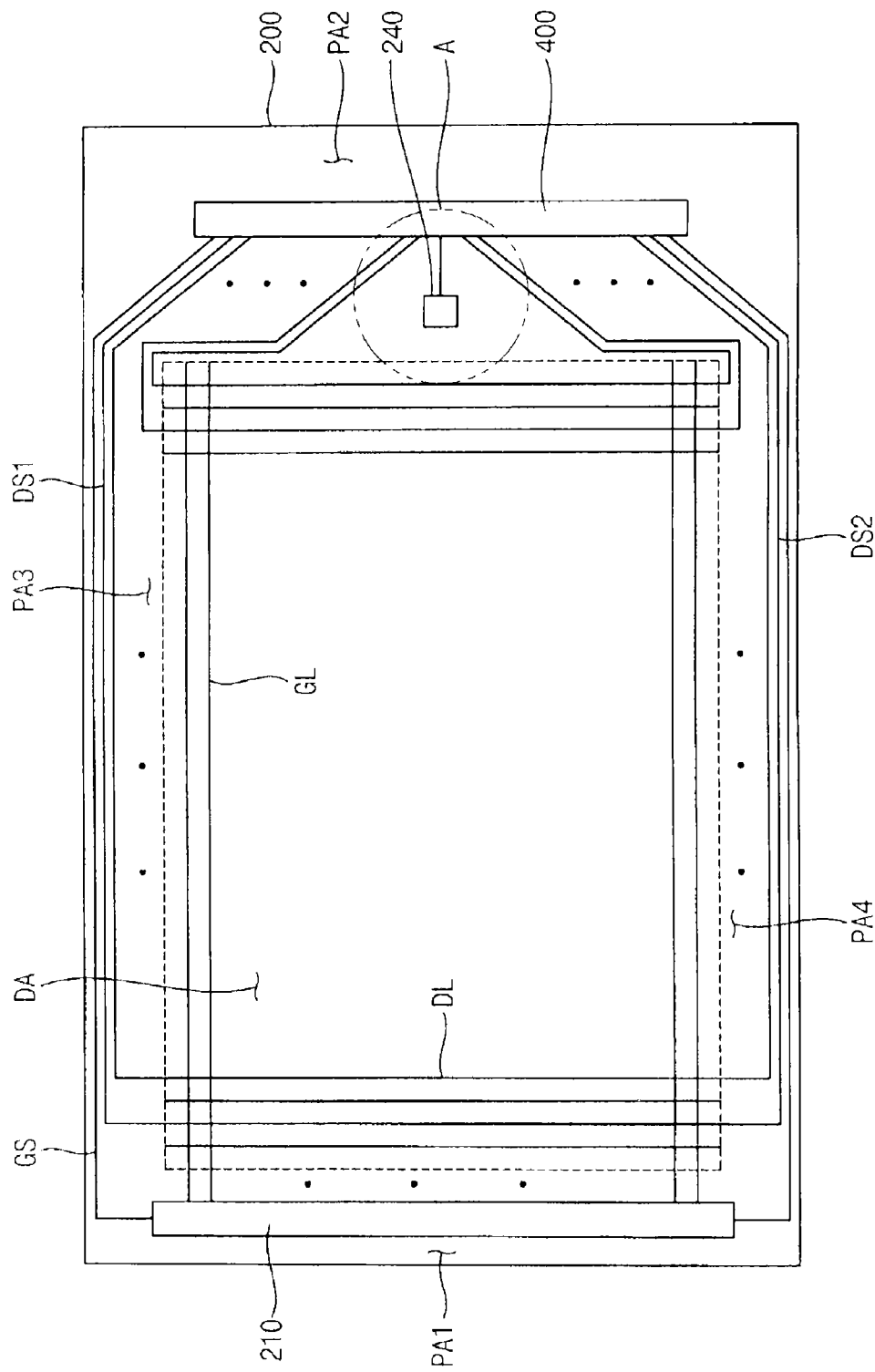


图 2

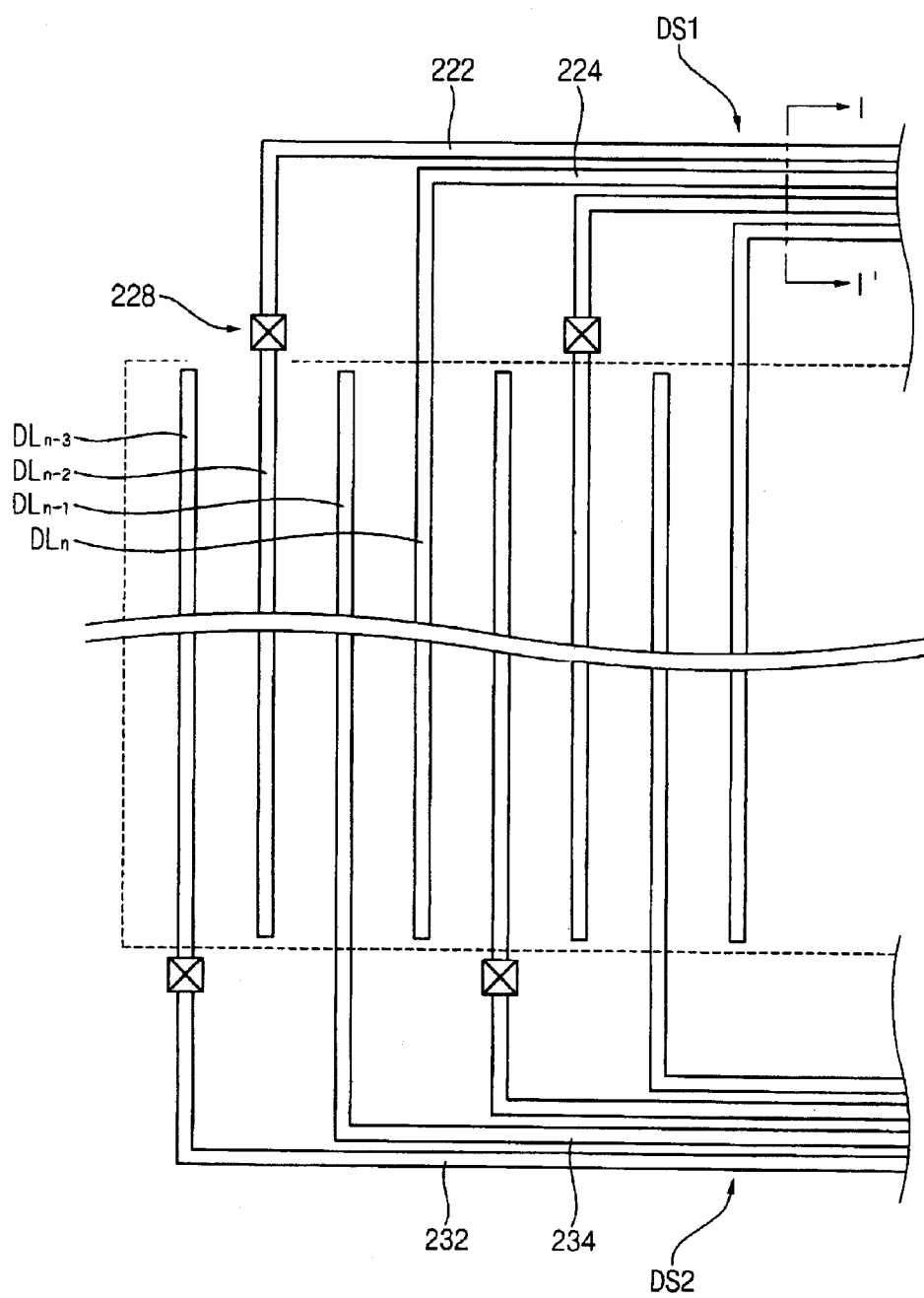


图 3

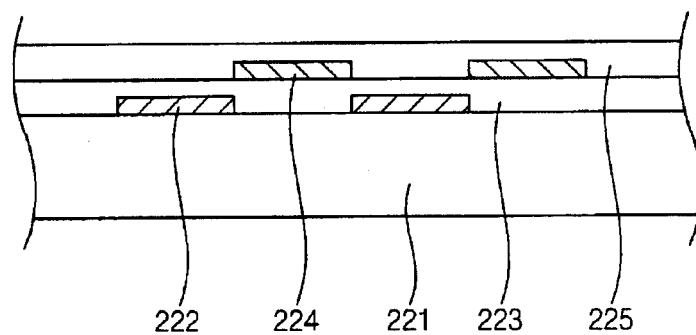


图 4

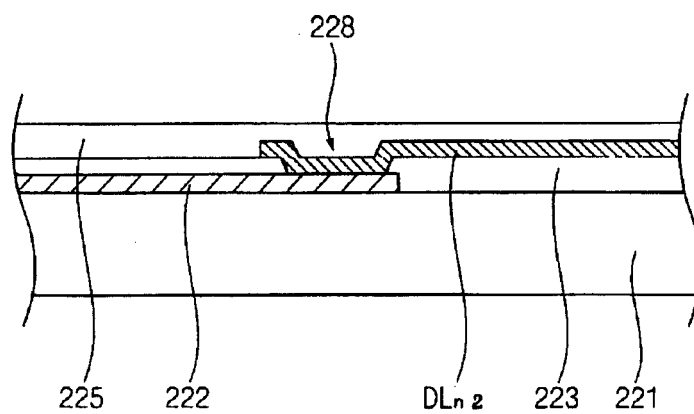


图 5

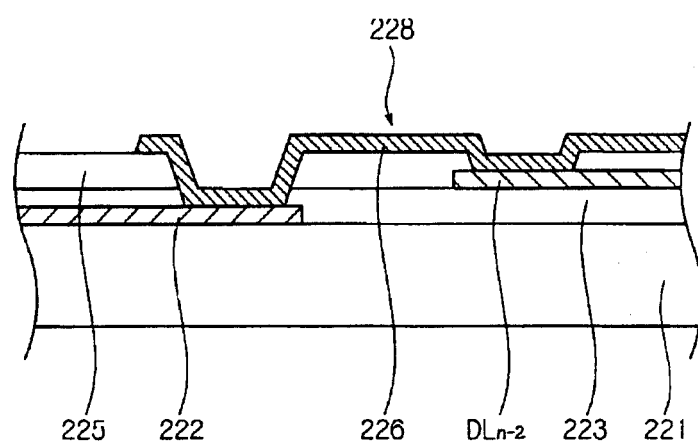


图 6

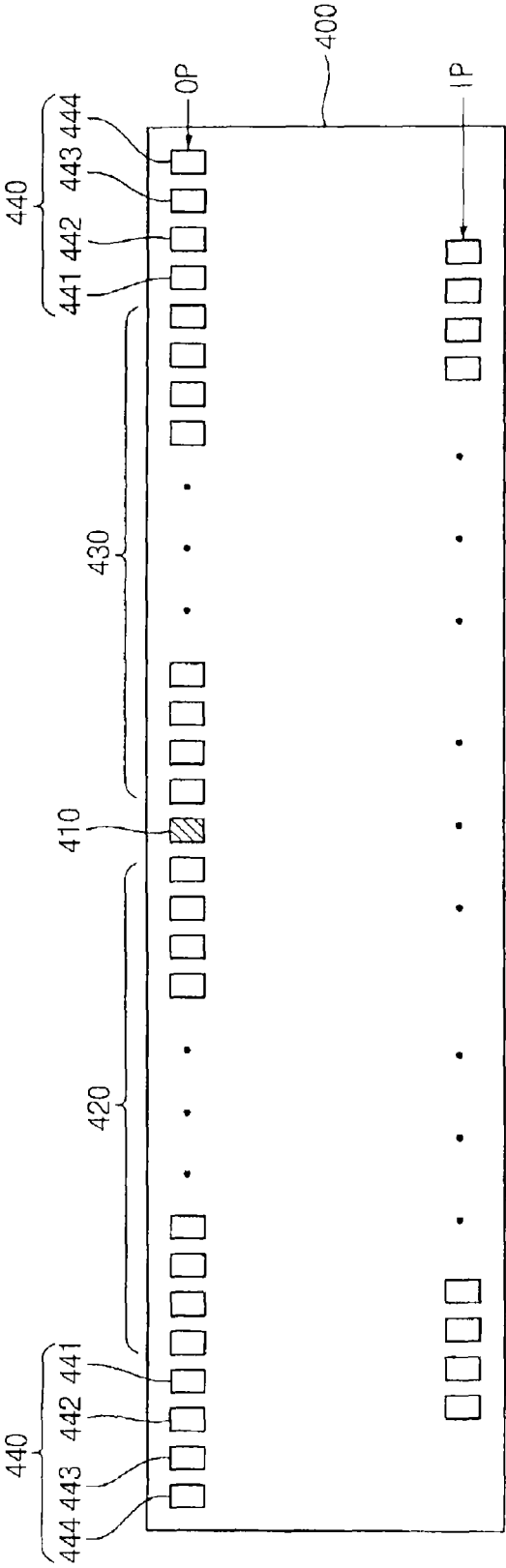


图 7

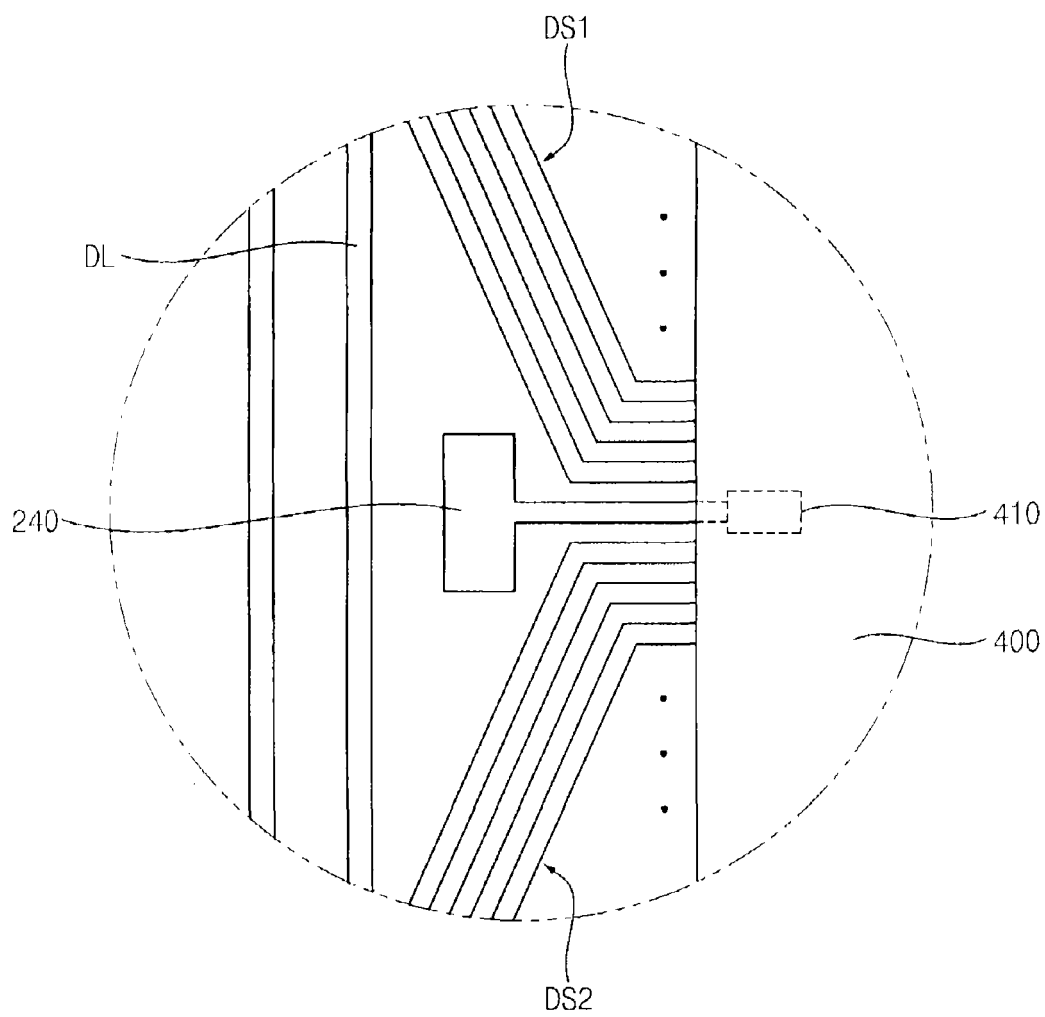


图 8

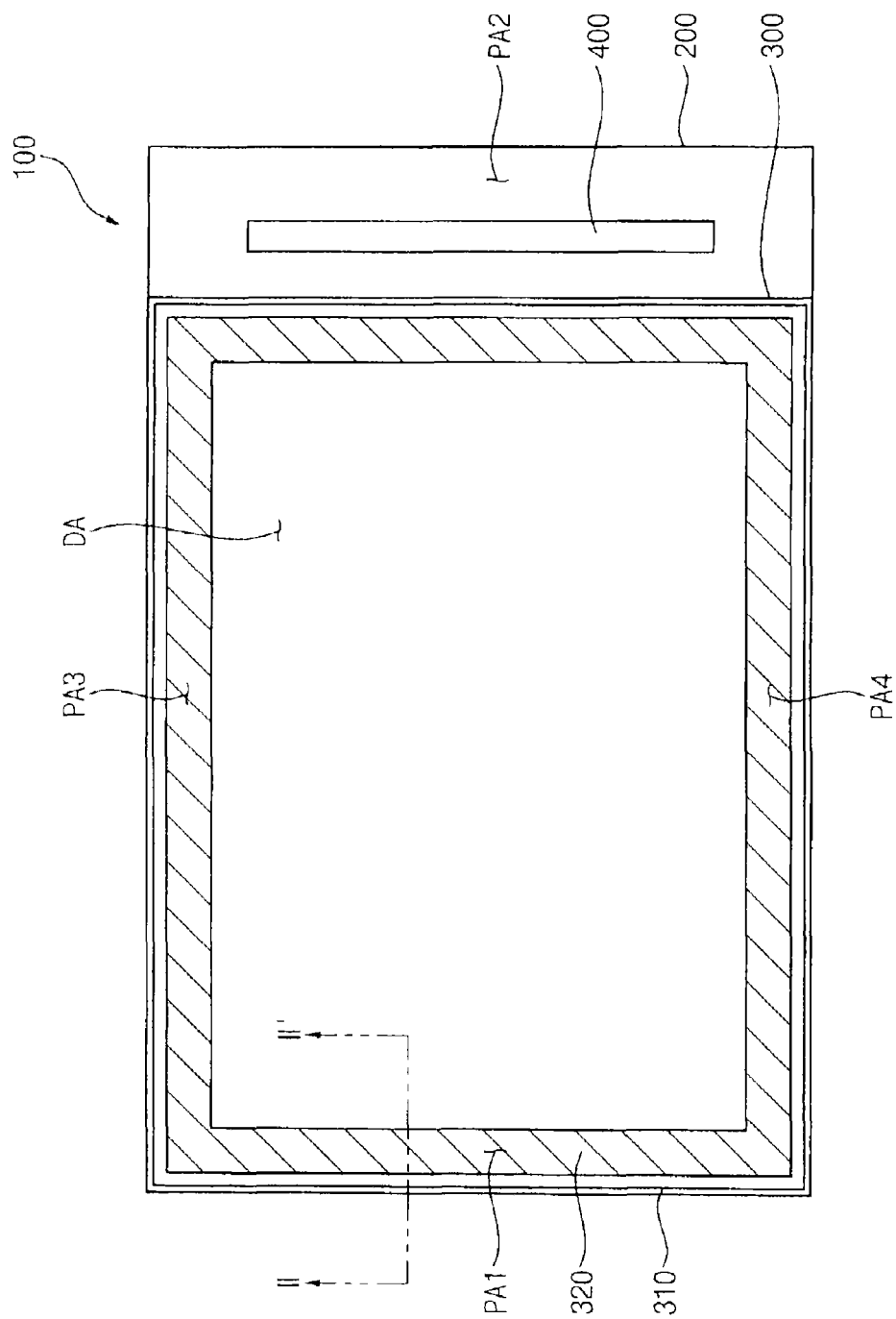


图 9

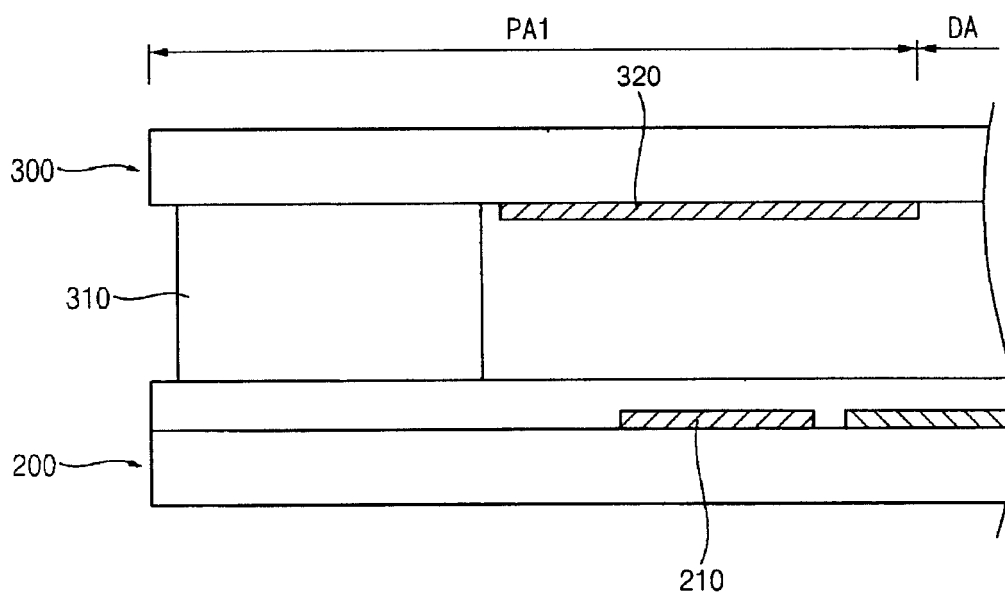


图 10

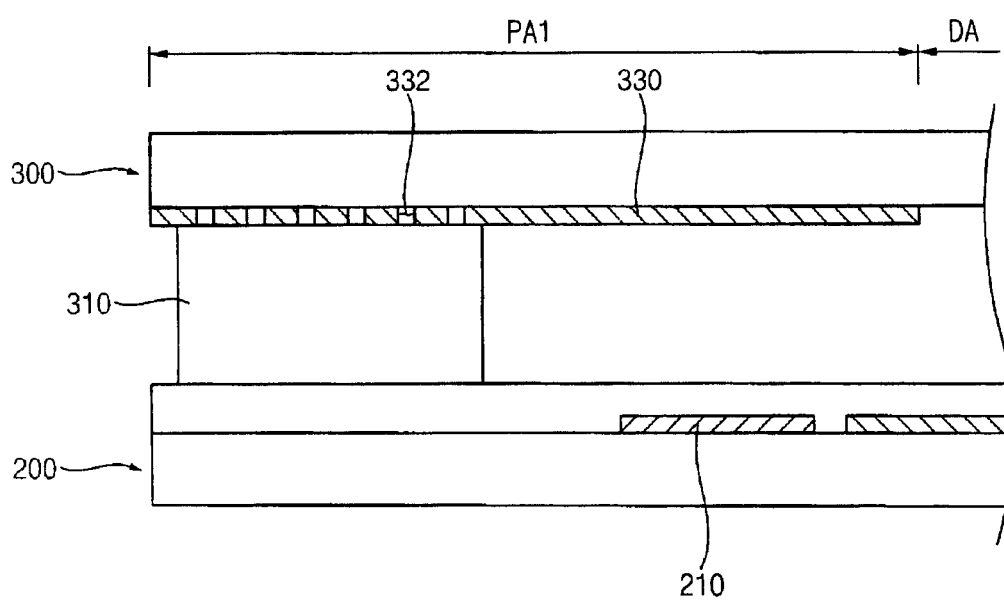


图 11

专利名称(译)	显示装置		
公开(公告)号	CN101241283A	公开(公告)日	2008-08-13
申请号	CN200710308186.7	申请日	2007-09-25
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	许龙九 全珍 鱼基汉 全容济 朴镨汉		
发明人	许龙九 全珍 鱼基汉 全容济 朴镨汉		
IPC分类号	G02F1/1362 G09G3/36		
CPC分类号	G02F1/1345 G02F1/13452 G09G3/3648 G09G2300/0408 G09G2300/0426 G09G3/3677 G02F1/136209 G02F1/136286 G09G2310/0286		
优先权	1020060092719 2006-09-25 KR		
其他公开文献	CN101241283B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种显示装置，该显示装置包括第一基板、第二基板、和驱动器芯片。第一基板包括设置在显示区域中并且在第一方向上延伸的多条栅极线、设置在使这些栅极线绝缘的栅极绝缘层上并且在实质垂直于第一方向的第二方向上延伸的多条数据线、和设置在与栅极线的第一端相邻的第一外围区域内的栅极驱动电路部分。第二基板与第一基板相对。液晶夹置在第一基板和第二基板之间。驱动器芯片设置在与栅极线的第二端相邻的第二外围区域，栅极线的第二端与第一端相对，从而可以减小显示区域的上部和下部的宽度。

