



[12] 发明专利申请公开说明书

[21] 申请号 200410057183.7

[43] 公开日 2005年3月9日

[11] 公开号 CN 1591099A

[22] 申请日 2004.8.27

[21] 申请号 200410057183.7

[30] 优先权

[32] 2003. 8. 29 [33] JP [31] 209552/2003

[71] 申请人 株式会社日立显示器

地址 日本千叶县

[72] 发明人 小野记久雄 桶隆太郎

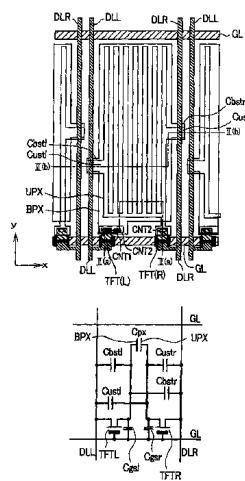
[74] 专利代理机构 北京市金杜律师事务所
代理人 季向冈

权利要求书3页 说明书16页 附图7页

[54] 发明名称 液晶显示装置

[57] 摘要

本发明公开了一种液晶显示装置，在基板上的像素区域中，具有通过第1开关元件提供信号的第1电极，以及通过第2开关元件提供信号的第2电极，用该第1电极和第2电极间的电位差使液晶动作，第1电极为在与信号线之间间隔绝缘膜构成的第1保持电容的一方的电极，并且第2电极为在与信号线之间间隔绝缘膜构成的第2保持电容的一方的电极。



1. 一种液晶显示装置，在基板上的像素区域中，具有通过第 1
开关元件供给信号的第 1 电极，通过第 2 开关元件供给信号的第 2 电
5 极，用上述第 1 电极和第 2 电极间的电位差使液晶动作，其特征在于：

上述第 1 电极为在与信号线之间间隔绝缘膜构成的第 1 保持电容
的一方的电极，并且上述第 2 电极为在与信号线之间间隔绝缘膜构成
的第 2 保持电容的一方的电极。

10 2. 根据权利要求 1 所述的液晶显示装置，其特征在于：第 1 电
极和第 2 电极用透光性的导电膜构成，这些电极间隔绝缘膜地被形成
为不同的层，并且一方的电极在像素区域的大部分的区域中形成，另一
一方的电极由重叠在上述一方的电极上的电极群形成。

15 3. 根据权利要求 1 或 2 所述的液晶显示装置，其特征在于：构
成第 1 保持电容的另一方的电极的信号线是第 1 漏极信号线，构成第
2 保持电容的另一方的电极的信号线是第 2 漏极信号线。

4. 根据权利要求 1 或 2 所述的液晶显示装置，其特征在于：构
成第 1 保持电容的另一方的电极的信号线和构成第 2 保持电容的另一
一方的电极的信号线，是电容信号线。

20 5. 根据权利要求 4 所述的液晶显示装置，其特征在于：上述第 1
保持电容和上述第 2 保持电容中的每一者的电容值大体上相等。

6. 根据权利要求 5 所述的液晶显示装置，其特征在于：第 1 电
极和第 2 电极用透光性的导电膜构成，这些电极间隔绝缘膜地被形成
为不同的层，并且一方的电极在像素区域的大部分的区域中形成，另一
一方的电极由重叠在上述一方的电极上的电极群形成。

25 7. 一种液晶显示装置，在基板上的像素区域中，具有从第 1 漏
极信号线通过第 1 开关元件供给信号的第 1 电极，从第 2 漏极信号线
通过第 2 开关元件供给信号的第 2 电极，用上述第 1 电极和第 2 电极
间的电位差使液晶动作，其特征在于：

上述第 1 电极和第 2 电极，对于上述第 1 漏极信号线和第 2 漏极

信号线间隔绝缘膜地在不同的层上形成，并且，

构成为使得其一部分重叠在上述第1漏极信号线和第2漏极信号线上。

8. 根据权利要求7所述的液晶显示装置，其特征在于：上述第1电极在其一部分中构成为与上述第1漏极信号线和第2漏极信号线中的每一者重叠，上述第2电极构成为在其一部分中与上述第1漏极信号线和第2漏极信号线中的每一者重叠。

9. 根据权利要求8所述的液晶显示装置，其特征在于：第1电极与第1漏极信号线重叠的部分和第2电极与第1漏极信号线重叠的部分，大体上是相同部位，第1电极与第2漏极信号线重叠的部分和第2电极与第2漏极信号线重叠的部分，大体上是相同部位。

10. 根据权利要求8或9所述的液晶显示装置，其特征在于：第1电极和第1漏极信号线重叠的部分、第2电极和第1漏极信号线重叠的部分、第1电极和第2漏极信号线重叠的部分、第2电极和第2漏极信号线重叠的部分，分别构成保持电容。

11. 根据权利要求8或9所述的液晶显示装置，其特征在于：用第1电极和第1漏极信号线重叠的部分、第2电极和第1漏极信号线重叠的部分、第1电极和第2漏极信号线重叠的部分、第2电极和第2漏极信号线重叠的部分构成的每一个保持电容的值，在50%到200%的范围内相一致。

20
25
12. 根据权利要求11所述的液晶显示装置，其特征在于：第1电极和第1漏极信号线重叠的部分的保持电容的电容值与第1电极和第2漏极信号线重叠的部分的保持电容的电容值大体上相等，而且，第2电极和第1漏极信号线重叠的部分的保持电容的电容值与第2电极分别和第2漏极信号线重叠的部分的保持电容的电容值大体上相等。

13. 根据权利要求8或9所述的液晶显示装置，其特征在于：第1电极和第1漏极信号线重叠的部分以及第2电极和第1漏极信号线重叠的部分，和第1电极和第2漏极信号线重叠的部分以及第2电极

分别和第 2 漏极信号线重叠的部分，被交错地配置。

14. 一种液晶显示装置，在基板上的像素区域中，具有从第 1 漏极信号线通过第 1 开关元件供给信号的第 1 电极，从第 2 漏极信号线通过第 2 开关元件供给信号的第 2 电极，用上述第 1 电极和第 2 电极
5 间的电位差使液晶动作，其特征在于：

具有保持电容信号线，

上述保持电容信号线，间隔第 1 绝缘膜地在上述第 1 电极之中的
多个部分与上述第 1 电极重叠，并且，

上述保持电容信号线，在上述第 1 电极之中的多个部分之间的区
域，间隔第 1 绝缘膜和第 2 绝缘膜地与上述第 2 电极重叠。
10

15. 根据权利要求 14 所述的液晶显示装置，其特征在于：上述
保持电容信号线与上述第 1 电极和上述第 2 电极之间的重叠面积，第
2 电极比第 1 电极更大。

16. 根据权利要求 14 所述的液晶显示装置，其特征在于：上述
15 保持电容信号线与上述第 1 电极所形成的保持电容，和上述保持电容
信号线与第 2 电极所形成的保持电容，大体上相等。

17. 根据权利要求 14-16 中的任何一项所述的液晶显示装置，其
特征在于：第 1 电极和第 2 电极用透光性的导电膜构成，这些电极间
隔绝缘膜地被形成为不同的层，并且一方的电极在像素区域的大部分
20 的区域中形成，另一方的电极则用重叠在上述一方的电极上的电极群
形成。

液晶显示装置

5 技术领域

本发明涉及一种液晶显示装置。

背景技术

人们已知在中间隔着液晶相对配置的各个基板之中的一方基板的液晶侧的各个像素区域上，具有像素电极和对置电极，在像素电极与对置电极之间产生电场来控制液晶的光透射率的液晶显示装置。
10

其中，人们已知这样的液晶显示装置：上述各个电极间隔绝缘膜地进行配置，其中的一方的电极形成在像素区域之中的中央部的整个区域上，同时，另一方的电极重叠在该一方的电极上，形成为所谓的梳齿状的电极群，而且这些电极由透光性的导电层构成。
15

这样的液晶显示装置，已在例如日本特开 2002-90781（或与之对应的美国专利 US6562645）中公开。

此外，在日本特开 2000-338462 中，公开了其构成为通过由来自栅极信号线的扫描信号导通的第 1 薄膜晶体管向一方的电极提供来自第 1 漏极信号线的第 1 图像信号，并且，通过由上述扫描信号导通的第 2 薄膜晶体管向另一方的电极提供来自第 2 漏极信号线的第 2 图像信号的液晶显示装置。
20

这样构成的液晶显示装置，对在 1 个像素中设置的 2 个薄膜晶体管配置了 2 条漏极信号线，给一方的薄膜晶体管施加来自一方的漏极信号线的一方电压，给另一方的薄膜晶体管施加来自另一方的漏极信号线的另一方电压，以一方电压为正极，以另一方电压为负极，作为 25 1 个帧期间的电压。

通过该动作，可以给液晶施加像素内的一方的电极和另一方的电极的差电压。此外，为了使液晶电压交流化，在下一个帧期间使一方

的电极和另一方的电极的极性进行交替。

据此，与例如在 1 个像素中配置了 1 个薄膜晶体管的平面开关型中使连接到该薄膜晶体管的像素电极的电位，对于使另一方的电极的电位恒定而相对该恒定电压进行交流化的方式的液晶显示装置相比，
5 能够使交流化后的差电压大致变成一半。

由此，能降低液晶的驱动电压，能得到低功耗的液晶显示装置。

发明内容

但是，即便是这样的结构，在液晶显示装置的画面大型化的情况下，功耗也将增加。此外，人们已经指出：如果以像素电极作为一方的电极，以栅极信号线或电容信号线作为另一方的电极，则会取决于显示图形而变成只对一方的极性充电的模式，该栅极信号线或电容信号线的布线延迟增加，对于背景，显示四角窗口图形时，在该栅极信号线或电容信号线的方向上就会产生被称为所谓的串扰的带状影子。
10

另一方面，在 1 个像素中形成了 2 个薄膜晶体管的在日本特开 2000-338462 中记载的液晶显示装置，具有间隔绝缘膜地使一方的电极和另一方的电极层叠的构造的电容元件。由该构造构成的液晶显示装置，不需要电容信号线，不会发生上述的串扰。但是，该电容元件为只把 2 个薄膜晶体管的输出电压连接到上述各个电极的结构。因此，
15 在已把栅极截止电压施加给薄膜晶体管的保持期间，该电容元件的电位变成浮置状态。因此，判明该电压的值有时不固定，会产生随与栅极信号线等其它电位之间的寄生电容摆动的问题。
20

由本发明人自己的实验明白了这样的情况：特别是在该薄膜晶体管的栅极电位从导通变为截止时，有时会发生电极电位因在由栅极信号线的一部分构成的栅极电极与源极电极之间产生的寄生电容而显著降低这样的动作点劣化的问题。
25

假设考虑把来自上述各 2 个薄膜晶体管的输出电压分别传送给独立的保持电容电极，并使该保持电容电极间隔绝缘膜地与电容信号线重叠起来构成电容元件，则不能避免像素的开口率的降低。

本发明就是基于这样的情况而做出的，其目的在于提供消除了对在薄膜晶体管的栅极电位从导通变成截止时，像素电极的电位显著降低的动作点劣化问题的担心的液晶显示装置。

以下，简单地对在本申请公开的发明之中有代表性的发明的概要
5 进行说明。

(1) 本发明的液晶显示装置，例如，在基板上的像素区域中，具有通过第1开关元件提供信号的第1电极，通过第2开关元件提供信号的第2电极，用该第1电极和第2电极间的电位差使液晶动作，其特征在于：

10 上述第1电极为在与信号线之间间隔绝缘膜构成的第1保持电容的一方的电极，并且上述第2电极为在与信号线之间间隔绝缘膜构成的第2保持电容的一方的电极。

15 (2) 本发明的液晶显示装置，例如，以(1)为前提，其特征在于：第1电极和第2电极用透光性的导电膜构成，这些电极间隔绝缘膜地被形成为不同的层，并且一方的电极在像素区域的大部分的区域中形成，另一方的电极由重叠在上述一方的电极上的电极群形成。

20 (3) 本发明的液晶显示装置，例如，以(1)或(2)为前提，其特征在于：构成第1保持电容的另一方的电极的信号线是第1漏极信号线，构成第2保持电容的另一方的电极的信号线是第2漏极信号线。

(4) 本发明的液晶显示装置，例如，以(1)或(2)为前提，其特征在于：构成第1保持电容的另一方的电极的信号线和构成第2保持电容的另一方的电极的信号线是电容信号线。

25 (5) 本发明的液晶显示装置，例如，以(4)为前提，其特征在于：第1保持电容和第2保持电容的每一者的电容值大体上相等。

(6) 本发明的液晶显示装置，例如，以(5)为前提，其特征在于：第1电极和第2电极用透光性的导电膜构成，这些电极间隔绝缘膜地被形成为不同的层，并且一方的电极在像素区域的大部分的区域中形成，另一方的电极由重叠在上述一方的电极上的电极群形成。

(7) 本发明的液晶显示装置，例如，在基板上的像素区域中，具有从第1漏极信号线通过第1开关元件供给信号的第1电极，从第2漏极信号线通过第2开关元件供给信号的第2电极，用上述第1电极和第2电极间的电位差使液晶动作，其特征在于：

5 上述第1电极和第2电极，对于上述第1漏极信号线和第2漏极信号线间隔绝缘膜地在不同的层上形成，并且，

构成为使得其一部分重叠在上述第1漏极信号线和第2漏极信号线上。

10 (8) 本发明的液晶显示装置，例如，以(7)为前提，其特征在于：第1电极在其一部分中构成为与上述第1漏极信号线和第2漏极信号线中的每一者重叠，第2电极构成为在其一部分中与上述第1漏极信号线和第2漏极信号线中的每一者重叠。

15 (9) 本发明的液晶显示装置，例如，以(8)为前提，其特征在于：第1电极与第1漏极信号线重叠的部分和第2电极与第1漏极信号线重叠的部分，大体上是相同部位，第1电极与第2漏极信号线重叠的部分和第2电极与第2漏极信号线重叠的部分，大体上是相同部位。

20 (10) 本发明的液晶显示装置，例如，以(8)或(9)为前提，其特征在于：第1电极和第1漏极信号线重叠的部分、第2电极和第1漏极信号线重叠的部分、第1电极和第2漏极信号线重叠的部分、第2电极分别和第2漏极信号线重叠的部分，分别构成保持电容。

25 (11) 本发明的液晶显示装置，例如，以(8)或(9)为前提，其特征在于：用第1电极和第1漏极信号线重叠的部分、第2电极和第1漏极信号线重叠的部分、第1电极和第2漏极信号线重叠的部分、第2电极和第2漏极信号线重叠的部分构成的每一个保持电容的值，在50%到200%的范围内相一致。

(12) 本发明的液晶显示装置，例如，以(11)为前提，其特征在于：第1电极和第1漏极信号线重叠的部分的保持电容的电容值与第1电极和第2漏极信号线重叠的部分的保持电容的电容值大体上相

等，而且，第2电极和第1漏极信号线重叠的部分的保持电容的电容值与第2电极分别和第2漏极信号线重叠的部分的保持电容的电容值大体上相等。

(13) 本发明的液晶显示装置，例如，以(8)或(9)为前提，
5 其特征在于：第1电极和第1漏极信号线重叠的部分以及第2电极和
第1漏极信号线重叠的部分，和第1电极和第2漏极信号线重叠的部
分以及第2电极分别和第2漏极信号线重叠的部分，被交错地配置。

(14) 本发明的液晶显示装置，例如，在基板上的像素区域中，
具有从第1漏极信号线通过第1开关元件供给信号的第1电极，从第
10 2漏极信号线通过第2开关元件供给信号的第2电极，用上述第1电
极和第2电极间的电位差使液晶动作，其特征在于：

具有保持电容信号线，

上述保持电容信号线，间隔第1绝缘膜地在上述第1电极之中的
多个部分与上述第1电极重叠，并且，

15 上述保持电容信号线，在上述第1电极之中的多个部分之间的区
域，间隔第1绝缘膜和第2绝缘膜地与上述第2电极重叠。

(15) 本发明的液晶显示装置，例如，以(14)为前提，其特征
在于：上述保持电容信号线与上述第1电极和上述第2电极之间的重
叠面积，第2电极比第1电极更大。

20 (16) 本发明的液晶显示装置，例如，以(14)为前提，其特征
在于：上述保持电容信号线与上述第1电极所形成的保持电容，和上
述保持电容信号线与第2电极所形成的保持电容，大体上相等。

(17) 本发明的液晶显示装置，例如，以(14)、(15)、(16)
25 中的任何一项为前提，其特征在于：第1电极和第2电极用透光性的
导电膜构成，这些电极间隔绝缘膜地被形成为不同的层，并且一方的
电极在像素区域的大部分的区域中形成，另一方的电极则用重叠在上
述一方的电极上的电极群形成。

另外，本发明并不限于以上结构，在不背离本发明的技术思想的
范围内可以进行各种变更。

附图说明

图 1A 是表示本发明液晶显示装置的像素的一个实施例的平面图，图 1B 是与图 1A 对应的等效电路图。

5 图 2A 是图 1A 的 II (a) -II (a) 线的剖面图，图 2B 是图 1A 的 II (b) -II (b) 线的剖面图。

图 3 是表示本发明液晶显示装置的一个实施例的平面图。

图 4A 和图 4B 是提供给本发明液晶显示装置的像素的信号的波形和其时序图。

10 图 5A 是表示本发明液晶显示装置的像素的其它实施例的平面图示，图 5B 是与图 5A 对应的等效电路图。

图 6A 是图 5A 的 VI (a) -VI (a) 线的剖面图，图 6B 是图 5A 的 VI (b) -VI (b) 线的剖面图。

图 7 是表示本发明液晶显示装置的像素的其它实施例的剖面图。

15

具体实施方式

以下，用附图说明本发明液晶显示装置的实施例。

实施例 1

图 3 是表示本发明液晶显示装置的一个实施例的平面图。在中间隔着液晶彼此相对配置的各个基板之中的一方基板 GLS1 的液晶侧的面上，形成在其 x 方向上延伸、在 y 方向上并列设置的栅极信号线 GL。此外，还形成在 y 方向上延伸、在 x 方向上并列设置的漏极信号线 DL。

25 这些各个漏极信号线 DL 反复配置，使得在其相邻方向上彼此接近配置、彼此远离配置、彼此接近配置、...。把由相邻的一对栅极信号线 GL 和彼此远离配置的一对漏极信号线 DL 围起来的矩形区域(图中用粗线围起来的部分)作为像素区域。

由包含该像素区域中的像素地在 x 方向上并列设置的选择像素群的栅极信号线 GL (例如图中下侧) 向各个像素区域提供扫描信号。

此外，还可以从图中左侧的漏极信号线 DL（第 1 漏极信号线 DLL）提供第 1 图像信号，从图中右侧的漏极信号线 DL（第 2 漏极信号线 DLR）提供第 2 图像信号。该像素区域的详细的结构，将在后面说明。

上述各个栅极信号线 GL，例如，在其一端与扫描信号驱动电路 5 SCC 进行连接，并借助于该扫描信号驱动电路 SCC，依次提供扫描信号。此外，漏极信号线 DL，例如，在其一端与图像信号驱动电路 IMC 进行连接，并借助于该图像信号驱动电路 IMC 与提供上述扫描信号的定时相一致地提供图像信号。

另外，扫描信号驱动电路 SCC 和图像信号驱动电路 IMC，由来自控制器 CNTL 的信号进行驱动，从外部向该控制器 CNTL 提供图像信号等输入信号。10

图 1A 是表示上述像素区域中的结构的一个实施例的平面图。此外，图 1B 是与图 1A 对应地画出来的等效电路图。再有，图 2A 是图 1A 的 II (a) -II (a) 线的剖面图，图 2B 是图 1A 的 II (b) -II (b) 15 线的剖面图。

在透明基板 GLS1 的表面形成有在其 x 方向上延伸、在 y 方向上并列设置的栅极信号线 GL。该栅极信号线 GL 形成为由后述的第 1 漏极信号线 DLL 和第 2 漏极信号线 DLR 把像素区域围起来。

在该像素区域中，遍及除了布线附近等很少的周边区域之外的大部分的区域，即，中央部分的整个区域地形成有第 1 像素电极 BPX，20 在该第 1 像素电极 BPX 的与栅极信号线 GL 正交的方向的各边的每一边的一部分上，形成有与该栅极信号线 GL 的延伸方向平行地延伸的延伸部，每一个延伸部都形成为重叠在后述的第 1 漏极信号线 DLL 和第 2 漏极信号线 DLR 上。

该第 1 像素电极 BPX 由例如透光性的导电层形成，作为其材料，选择诸如 ITO（氧化铟锡）、ITZO（铟锡锌氧化物）、IZO（铟锌氧化物）等。25

第 1 像素电极 BPX 在图中左侧形成的延伸部，与第 1 漏极信号线 DLL 重叠，构成构成保持电容的电极 Cbstl。此外，在图中右侧形成

的延伸部，与第 2 漏极信号线 DLR 重叠，构成构成保持电容的电极 Cbstr。

在像这样地形成了栅极信号线 GL 和第 1 像素电极 BPX 的透明基板 GLS1 表面形成有第 1 绝缘膜 GI，使得该栅极信号线 GL 和第 1 像素电极 BPX 也被覆盖。
5

此外，在间隔该第 1 绝缘膜地处于像素区域内的上述栅极信号线 GL 的上面，沿着该栅极信号线 GL 的延伸方向形成有分开的 2 个薄膜晶体管 TFTL、TFTR。在这里，把一方的薄膜晶体管 TFTL 称为第 1 薄膜晶体管，把另一方的薄膜晶体管 TFTR 称为第 2 薄膜晶体管。

10 这些各个第 1 薄膜晶体管 TFTL、第 2 薄膜晶体管 TFTR，剖面构造都一样，平面构造大体上对称。此外，在第 1 绝缘膜 GI 上形成半导体层 AS，通过在该半导体层 AS 上形成漏极电极和源极电极，形成以上述栅极信号线 GL 的一部分为栅极电极、以第 1 绝缘膜 GI 为栅极绝缘膜的逆交错(stagger)构造的 MIS(金属-绝缘体-半导体，Metal
15 Insulator Semiconductor) 晶体管。

第 1 薄膜晶体管 TFTL 和第 2 薄膜晶体管 TFTR 的漏极电极和源极电极，和第 1 漏极信号线 DLL 和第 2 漏极信号线 DLR 的形成同时形成。

20 第 1 薄膜晶体管 TFTL 的漏极电极形成为上述漏极信号线 DLL 的一部分一直延伸到其半导体层 AS 的表面，相对于该漏极电极，离开相当于该第 1 薄膜晶体管 TFTL 的沟道长度的长度地形成源极电极 SD。该源极电极 SD 为了与第 1 像素电极 BPX 连接而形成为延伸到像素区域内一些，同样，第 2 薄膜晶体管 TFTR 的漏极电极形成为上述第 2 漏极信号线 DLR 的一部分一直延伸到其半导体层 AS 的表面，
25 相对于该漏极电极，恰好离开相当于该薄膜晶体管 TFTR 的沟道长度的量地形成源极电极 SD。该源极电极 SD，为了与后述的第 2 像素电极 UPX 连接而形成为延伸到像素区域内一些。

形成第 2 绝缘膜 PAS，使得覆盖该第 1 薄膜晶体管 TFTL、第 2 薄膜晶体管 TFTR。该第 2 绝缘膜 PAS，起到用来避免上述各个薄膜

晶体管 TFT 与液晶直接接触的保护膜的作用。

此外，在该第 2 绝缘膜 PAS 的表面，用例如透光性的导电层形成由在图中 y 方向上延伸、在 x 方向上并列设置的多个带状的电极群构成的第 2 像素电极 UPX，使得与上述第 1 电极 BPX 重叠。另外，
5 多个带状电极群的延伸方向也可以是 x 方向。此外，延伸方向也可以有多个，形成多区结构，使得各个延伸方向变成与 x 方向和与 x 方向正交的方向中的任何一者都不同的方向。

在这里，构成该第 2 像素电极 UPX 的电极的上述薄膜晶体管 TFTR 侧的端部，其一部分一直延伸到该第 2 薄膜晶体管 TFTR 的源极电极 SD 的上方，并通过贯穿其下层的第 2 绝缘膜 PAS 的接触孔
10 CNT2 连接到该源极电极。

此时，在上述第 1 薄膜晶体管 TFTL 的源极电极 SD 与第 1 像素电极 BPX 之间的连接方面，用与上述第 2 像素电极 UPX 的材料相同的材料层 SITO，通过在第 2 绝缘膜 PAS 上形成的接触孔 CNT1、贯穿第 2 绝缘膜 PAS 和第 1 绝缘膜 GI 形成的接触孔 CNT2 来实现。
15 借助于此，可以兼用第 1 绝缘膜 GI 的贯穿工序和第 2 绝缘膜 PAS 的贯穿工序，从而实现热工序数的减少。

再有，在构成第 2 像素电极 UPX 的电极群之中的与第 1 漏极信号线 DLL 相邻的电极延伸为其一部分重叠在该第 1 漏极信号线 DLL 上，在该第 2 像素电极 UPX 与该第 1 漏极信号线 DLL 之间形成保持电容 Custl。此外，与第 2 漏极信号线 DLR 相邻的第 2 像素电极 UPX，
20 延伸为其一部分重叠在该第 2 漏极信号线 DLR 上，在该第 2 像素电极 UPX 与该第 2 漏极信号线 DLR 之间形成保持电容 Custr。

此外，上述保持电容 Custl 形成在与上述保持电容 Cbstl 的形成部位大体上相同的部位，上述保持电容 Custr 形成在与上述保持电容 Cbstr 的形成部位大体上相同的部位。这是为了提高电容的稳定化效果。
25

此外，在这样形成的基板 GLS1 的表面，至少覆盖像素区域的整个区域地形成取向膜 OIL，该取向膜 OIL 与液晶直接接触，并决定该

液晶分子的初始取向方向。

在这样构成的液晶显示装置中，该像素区域由被第1漏极信号线 DLL、第2漏极信号线 DLR 和扫描布线 GL 围起来的内侧的区域构成。

显示的动作电压，在栅极导通电压施加给栅极信号线 GL 期间，
5 即，在选择期间，从第1薄膜晶体管 TFTL 经由接触孔 CNT1 和 CNT2，
向占像素面积的大致整个区域的平面状的第1像素电极 BPX 施加上述第1漏极信号线 DLL 的信号电压。此外，在与上述相同的栅极导通期间，从第2薄膜晶体管 TFTR 经由接触孔 CNT2，分别向第2像素电极 UPX 施加第2漏极信号线 DLR 的信号电压。然后，用来自上述第1像素电极 BPX 和第2像素电极 UPX 的电压驱动液晶。
10

并且，上述第1像素电极 BPX 和第2像素电极 UPX，间隔第1绝缘膜 GI 和第2绝缘膜 PAS 地进行重叠，重叠部分构成保持电容 Cp。此外，上述第1像素电极 BPX 间隔第1绝缘膜 GI 地延伸到第1漏极信号线 DLL 和第2漏极信号线 DLR 的下部，借助于此，分别构成保持电容 Cbstl 和 Cbstr。另一方面，第2像素电极 UPX 间隔第2绝缘膜 PAS 地延伸到第1漏极信号线 DLL 和第2漏极信号线，
15 并分别构成保持电容 Custl 和 Custr。
20

图 1B 表示与上述像素的结构对应地画出来的等效电路图，在这里，Cgsl、Cgsr 分别表示第1薄膜晶体管 TFTL 的寄生电容和第2薄膜晶体管 TFTR 的寄生电容。

图 4A、图 4B 表示提供给上述结构的像素的各个信号的驱动波形。用该驱动波形，说明上述保持电容 Cbstl、Cbstr、Custl、Custr 应当达到的效果。

图 4A 是表示上述第1薄膜晶体管 TFTL 的驱动波形的图，图 4B
25 是表示上述第2薄膜晶体管 TFTR 的驱动波形的图。

图 4A 和图 4B 中的扫描（栅极）电压 Vg 是公共的，在图中分别表示出了第1漏极信号线 DLL 的电压 Vdl 和第2漏极信号线 DLR 的电压 Vdr。此外，在图中还分别表示出了作为第1薄膜晶体管 TFTL、第2薄膜晶体管 TFTR 的输出的第1像素电极 BPX 和第2像素电极

UPX 的源极电压 V_{bpX} 、 V_{upX} 。

源极电压 V_{bpX} 、 V_{upX} 在栅极电压 V_g 由导通降到截止时，将产生下式（1）所示的电压压降(ΔV_b)。

$$\begin{aligned} \Delta V_b = & (C_{gsl} + C_{gsr}) / (C_{bstl} + C_{ustl} + C_{bstr} \\ & + C_{ustr} + C_{gsl} + C_{gstr}) \times V_g \end{aligned} \quad (\text{式 } 1)$$

由该式（1）可知，在上述电压压降中不包括像素电容 C_p 。这是因为像素电容 C_p 在 1 个像素中形成了 2 个薄膜晶体管的情况下，变成浮置电位，不会对上述电压压降造成影响的缘故。此外，如果没有与各个漏极信号线 DL 之间的保持电容 C_{bstl} 、 C_{bstr} 、 C_{ustl} 、 C_{ustr} ，则其值将变成等于 V_g ，源极电位变成小于或等于栅极的截止电压，从而产生误动作。

另一方面，如在图 4A、图 4B 中明确的那样，由于一方的信号线电压 V_{dl} 和另一方的信号线电压 V_{dr} 相对于基准电压总是对称的，因此如果能以大体上相同的值设定 4 个保持电容值，即 C_{bstl} 、 C_{bstr} 、 C_{ustl} 、 C_{ustr} ，则源极电压 V_{bpX} 、 V_{upX} 即便是对于漏极电压振幅也可以稳定地进行动作。

用图 2A、图 2B 所示的剖面图进一步对这样的动作进行详述。

首先，在图 2A 所示的剖面图中，在向栅极信号线 GL 提供所谓的截止栅极信号时，第 1 像素电极 BPX 和第 2 像素电极 UPX，在其上积蓄的电荷就将变成浮置状态。

即，来自第 1 漏极信号线 DLL 的第 1 图像信号，经由 TFTL 通过接触孔 CNT1、接触孔 CNT2 提供给占像素区域的大致整个区域的第 1 像素电极 BPX，另一方面，来自第 2 漏极信号线 DLR 的第 2 图像信号，经由 TFTR 从接触孔 CNT2 提供给第 2 像素电极 UPX。

由第 1 像素电极 BPX 和第 2 像素电极 UPX 间的电压差产生电场，据此，液晶 LC 的透射率根据电压差进行变化。由于第 2 像素电极 UPX 夹着第 1 绝缘膜 GI 和第 2 绝缘膜 PAS 的叠层膜地重叠在第 1 像素电极 BPX 上，因此用该重叠部分构成像素电容 C_p 。该重叠部分，由于没有与别的布线，例如，栅极信号线 GL、第 1 漏极信号线 DLL 或第

2 漏极信号线 DLR 重叠的部分，因此在使 TFTL 和 TFTR 截止的状态下，积蓄在该电容 Cp 中的电荷，变成浮置状态。

图 2B 示出了保持电容元件 Custl、Cbstl、Custr 和 Cbstr 的结构。

首先，如上所述，把第 1 漏极信号线 DLL 的信号电压传送给第 1
5 像素电极 BPX，把第 2 漏极信号线 DLR 的信号电压传送给第 2 像素
电极 UPX。

上述第 1 像素电极 BPX，延伸为间隔第 1 绝缘膜 GI 地在其一方
的边的一部分上与第 1 漏极信号线 DLL 重叠，间隔第 1 绝缘膜 GI 地
在另一方的边的一部分上与第 2 漏极信号线 DLR 重叠。借助于此，
10 在与第 1 漏极信号线 DLL 之间的交叉部分构成了保持电容 Cbstl，在
与第 2 漏极信号线 DLR 之间的交叉部分构成了保持电容 Cbstr.

在这里，第 1 像素电极 BPX 延伸到第 1 漏极信号线 DLL 的左侧，
使得不与相邻的像素区域的第 2 漏极信号线 DLR 重叠，并延伸到第 2
漏极信号线 DLR 的右侧，使得不与相邻的像素区域的第 1 漏极信号
15 线 DLL 重叠。这是因为如果与提供其它像素区域的信号的其它漏极
信号线重叠，则保持电位会受其它漏极信号线的影响而紊乱的缘故。

此外，上述第 2 像素电极 UPX 延伸为间隔第 2 绝缘膜 PAS 地在其一方
的边的一部分上与第 1 漏极信号线 DLL 重叠，间隔第 2 绝缘膜 PAS 地在另一方的边的一部分上与第 2 漏极信号线 DLR 重叠。借助于此，
20 在与第 1 漏极信号线 DLL 之间的交叉部分上构成了保持电容 Custl，在与第 2 漏极信号线 DLR 之间的交叉部分上构成了保持电容 Custr.

在这里，第 2 像素电极 UPX 延伸到第 1 漏极信号线 DLL 的左侧，
使得不与相邻的像素区域的第 2 漏极信号线 DLR 重叠，并延伸到第 2
漏极信号线 DLR 的右侧，使得不与相邻的像素区域的第 1 漏极信号
25 线 DLL 重叠。这是因为如果与提供其它像素区域的信号的其它漏极
信号线重叠，则保持电位会受其它漏极信号线的影响而紊乱的缘故。

在上述第 1 漏极信号线 DLL 的附近形成的保持电容 Custl 和 Cbstl，
与在第 2 漏极信号线 DLR 的附近形成的保持电容 Custr 和 Cbstr 的平

面配置，在如图 1A 所示那样地接近配置的漏极信号线间的区域，交错配置，使得成为套管状态。借助于此，可以减小接近配置的相邻的漏极信号线之间的距离，实现开口率的提高。此外，还可以容易地消除对在保持电容 Custl 和 Cbstl 与保持电容 Custr 和 Cbstr 之间发生短路故障的担心。

另一方面，Custl、Cbstl、Custr、Cbstr 中每一者的值，最好构成为大体上相等。最好至少在 50% 到 200% 的范围内相一致。作为一个例子，这能够通过把 UPX 或 BPX 与 DLL 或 DLR 之间的交叉面积设定为 Custl、Cbstl、Custr、Cbstr 大体上相等来实现。在这里，对本结构是理想的结构的理由进行说明。

积蓄在由第 1 像素电极 BPX 和第 2 像素电极 UPX 构成的像素电容 Cp 上的大的电荷，在驱动第 1 薄膜晶体管 TFTL 和第 2 薄膜晶体管 TFTR 的栅极信号线 GL 的扫描信号截止的情况下，将变成浮置状态。

因此，例如在第 1 漏极信号线 DLL 和第 1 像素电极 BPX 之间仅仅形成了保持电容 Cbstl 的情况下，在保持期间，第 1 像素电极 BPX 的源极电位经由该保持电容 Cbstl 大幅变动，并根据第 1 漏极信号线 DLL 的电位大幅变动。

在本实施例的像素的驱动中，第 1 漏极信号线 DLL 的图像信号的振幅和第 2 漏极信号线 DLR 的图像信号的振幅，其绝对值相同，振幅的方向设定为相反。因此，通过在第 2 漏极信号线 DLR 与第 1 像素电极 BPX 之间形成保持电容 Cbstr，可以抑制第 1 像素电极 BPX 对各个图像信号的振幅的电位变动。

同样，为了使第 2 像素电极 UPX 的源极电位稳定化，通过把保持电容 Custl 和 Custr 设定为大致相同的值，可以使动作稳定。

实施例 2

图 5A 是表示上述像素区域的结构的其它实施例的平面图。此外，图 5B 是在几何学上与图 5A 的结构对应地画出来的等效电路图。再有，图 6A 是图 5A 的 VI (a) -VI (a) 处的剖面图，图 6B 是图 5A

的 VI (b) -VI (b) 处的剖面图。

图 5A 是与实施例 1 的图 1A 对应的图，与图 1A 的情况相比，不同的结构在于构成保持电容信号线 STL，把该保持电容信号线 STL 用做以第 1 像素电极 BPX 为一方的电极的保持电容 Cbst 的另一方的电极，此外，还用做以第 2 像素电极 UPX 为一方的电极的保持电容 Cust 的另一方的电极。
5

在这里，该保持电容信号线 STL 为在栅极信号线 GL 形成时同时形成的信号线。因此，形成了如下的层构造：在覆盖保持电容信号线 STL 的第 1 绝缘膜 GI 的表面形成第 1 像素电极 BPX，在覆盖该第 1
10 像素电极的第 2 绝缘膜的表面形成第 2 像素电极 UPX。

并且，保持电容信号线 STL 构成为沿着其延伸方向交替地形成重叠了第 1 像素电极 BPX 和第 2 像素电极 UPX 两者的区域、仅仅层叠了第 2 像素电极 UPX 的区域。

在这里，前者的区域构成使第 1 像素电极 BPX 的电位稳定化的保持电容 Cbst。而后的区域构成使第 2 像素电极 UPX 的电位稳定化的保持电容 Cust。
15

用图 6A、图 6B 所示的剖面图进一步详述。

在图 6A 中，来自第 1 漏极信号线 DLL 的图像信号，在给栅极信号线 GL 施加了导通电压(扫描信号)的情况下，第 1 薄膜晶体管 TFTL 导通，经由其源极电极 SD 提供给第 1 像素电极 BPX。另一方面，来自第 2 漏极信号线 DLR 的图像信号，同样地在第 2 薄膜晶体管 TFTR
20 处于导通状态时，经由其源极电极 SD 提供给第 2 像素电极 UPX。

第 1 薄膜晶体管 TFTL 和第 2 薄膜晶体管 TFTR，由于受同一扫描信号(电压)导通，因此来自上述各个薄膜晶体管的图像信号，对由第 2 像素电极 UPX、第 1 像素电极 BPX、第 2 绝缘膜 PAS 构成的像素电容 Cp 充电。
25

此外，在图 6B 中，保持电容信号线 STL 与栅极信号线 GL 形成在同一层上，在形成于该保持电容信号线 STL 的上层的第 1 像素电极 BPX 和第 2 像素电极 UPX 之间，沿着该保持电容信号线 STL 的走线

方向交替地形成了保持电容 C_{ust} 和保持电容 C_{bst} 。其理由如下。

第 1 像素电极 BPX 形成在除了像素区域的很少的周边之外的中央部分的整个区域上。在使之原封不动地、间隔第 1 绝缘膜 GI 地在保持电容信号线 STL 上延伸的情况下，仅仅形成对第 1 像素电极 BPX 的保持电容，在扫描信号从导通降到截止时，第 2 像素电极 UPX 因寄生电容的影响而使动作点降低。

由此可知，上述第 1 像素电极 BPX，在保持电容信号线 STL 上，沿着该保持电容信号线 STL 的走线方向设置并列设置的多个缺口，在未形成该缺口的部分形成保持电容 C_{bst} ，并且，在该缺口部分，使第 2 像素电极 UPX 延伸，在其延伸部和上述保持电容信号线 STL 之间形成保持电容 C_{ust} 。

在这里，保持电容 C_{ust} 和 C_{bst} ，使其电容值设定为大体上相同的值，动作最稳定。由于存在于第 1 像素电极 BPX 和第 2 像素电极 UPX 和保持电容信号线 STL 之间的绝缘膜的厚度不同，因此上述值的设定，最好分别调整第 1 像素电极 BPX 和保持电容信号线 STL 之间的交叉面积，以及第 2 像素电极 UPX 与保持电容信号线 STL 之间的交叉面积。从面积上讲，与第 1 像素电极 BPX 的非缺口部的面积相比，最好增大第 2 像素电极 UPX 在保持电容信号线上的面积。更简单地讲，与第 1 像素电极 BPX 的非缺口部的宽度相比，最好增大第 2 像素电极 UPX 在保持电容信号线上的宽度。

由此可知，在本实施例中，第 2 像素电极 UPX 与保持电容信号线 STL 之间的交叉面积比第 1 像素电极 BPX 与 STL 之间的交叉面积大。

实施例 3

图 7 是表示上述像素区域的结构的其它实施例的剖面图，是与图 6B 对应的图。

与图 6B 的情况相比，不同的结构在于变成了第 2 像素电极 UPX 在保持电容信号线 STL 上沿着该保持电容信号线 STL 的走线方向彼此连接的结构。在与该保持电容信号线 STL 进行重叠的部分和除了其

附近之外的部分上，上述第 2 像素电极 UPX 由并列设置了多个电极的电极群构成，这与图 6B 的情况是相同的。

借助于此，第 2 僧素电极 UPX，在保持电容信号线 STL 的上方形成与第 1 僧素电极 BPX 进行重叠的部分，在不进行重叠的部分上，
5 在与该保持电容信号线 STL 之间形成保持电容 Cust。

因此，该保持电容 Cust 成为能得到该保持电容信号线 STL 与第 2 僧素电极 UPX 之间的大的重叠面积的结构，因此能够把其电容值做大。

为此，在把该保持电容 Cust 设定成预定的值时，能把该保持电容
10 信号线 STL 的线宽变窄，结果可以提高像素的开口率。

即，成为沿着保持电容信号线 STL 的走线方向交替地并且没有间隙地配置保持电容 Cbst 和 Cust 的结构，即便把该保持电容 Cbst 和 Cust 的各自的电容值设定得相等，也能容易地进行其设计。此外，在本实施例中，不言而喻，第 1 僧素电极 BPX 的缺口数没有特别限制。

15 上述的各个实施例，也可以分别单独或组合起来使用。这是因为可以单独或相乘地得到在各个实施例中得到的效果的缘故。

从以上说明可知，根据本发明的液晶显示装置，可以消除在其薄膜晶体管的栅极电位从导通变成截止时，像素电极的电位显著地降低的动作点劣化的问题。

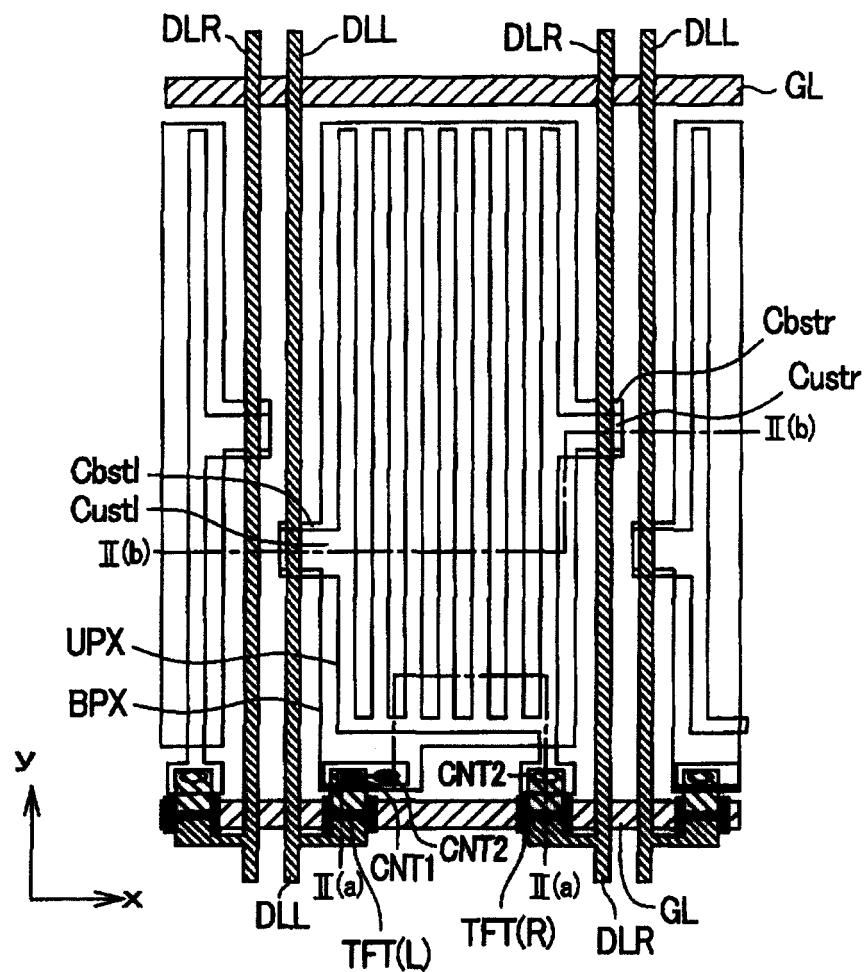


图 1A

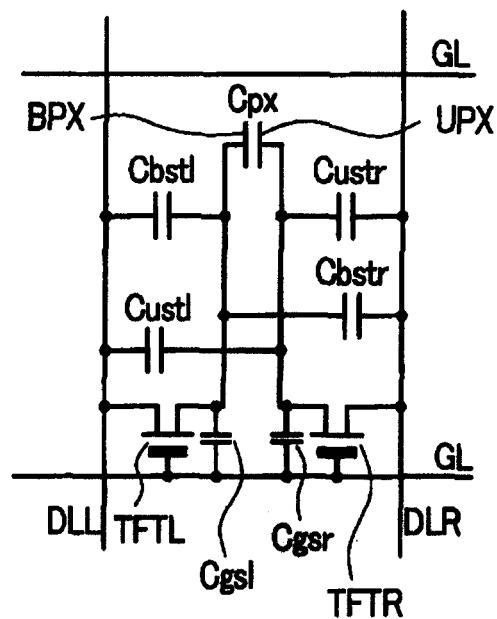


图 1B

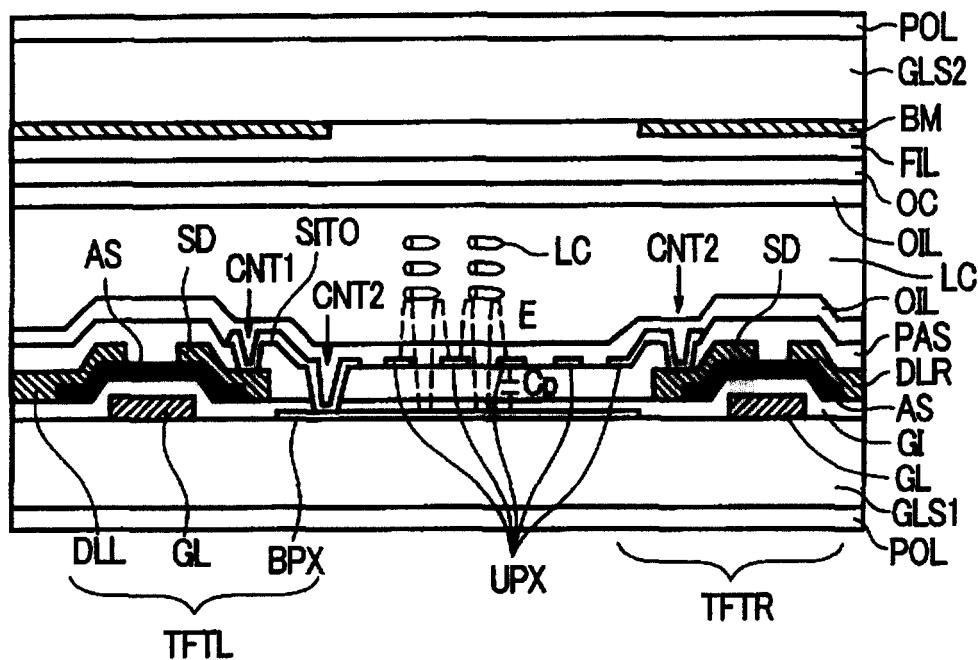


图 2A

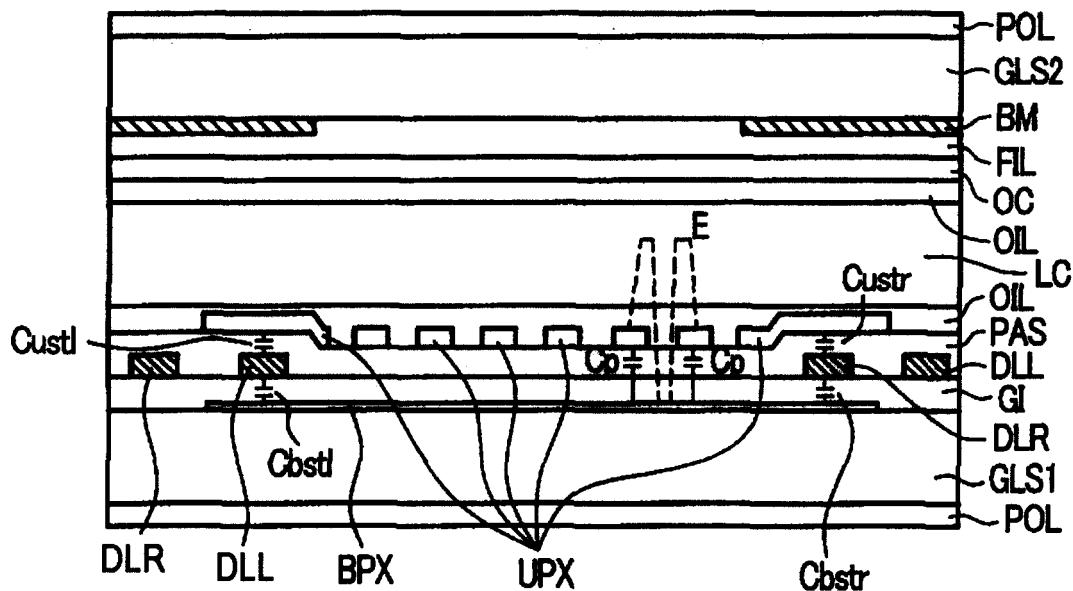


图 2B

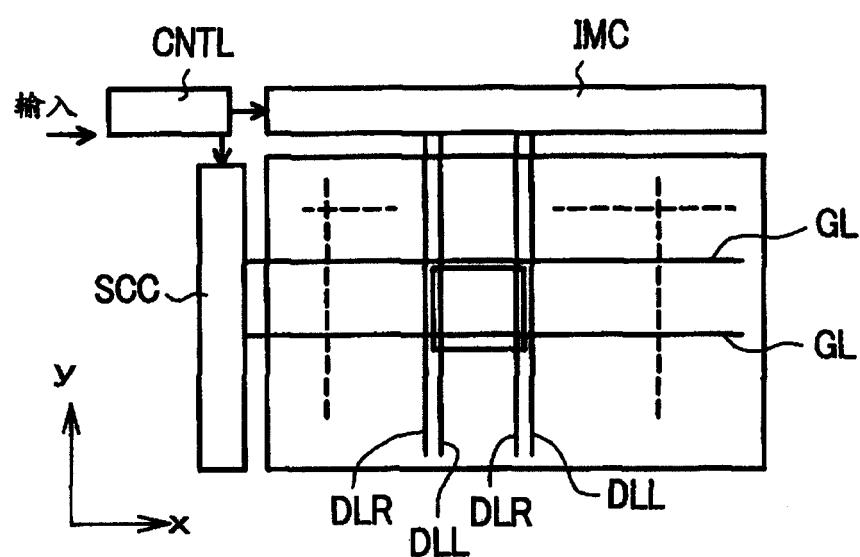


图 3

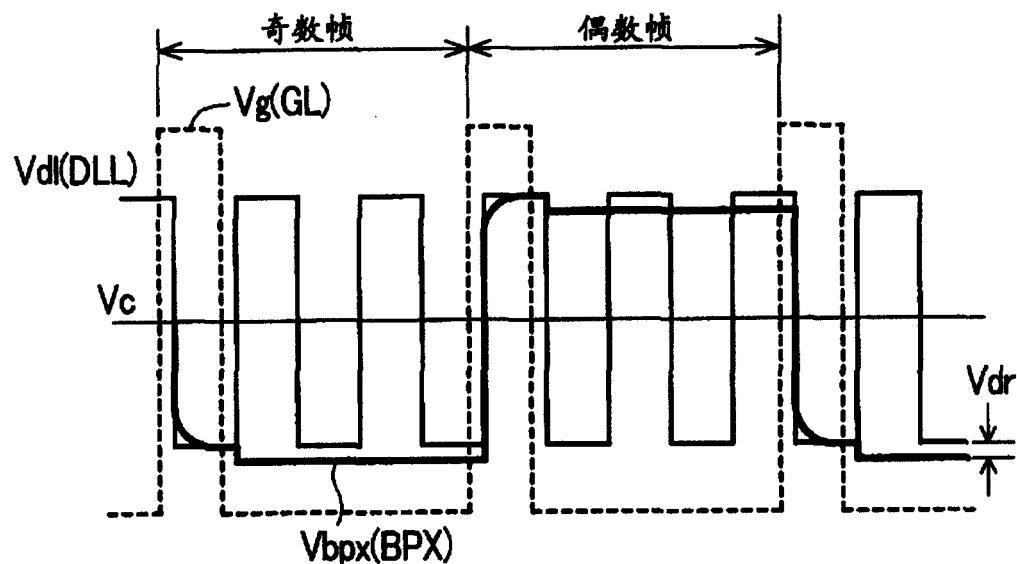


图 4A

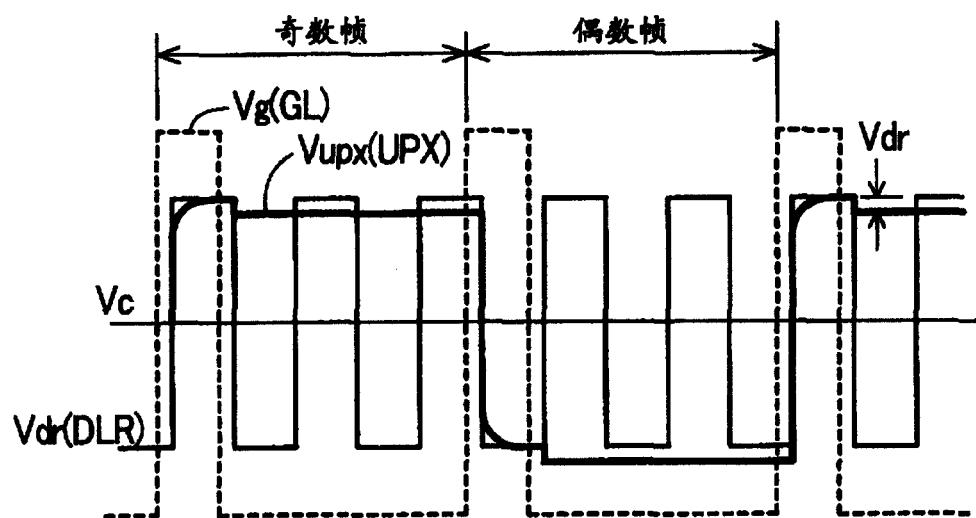


图 4B

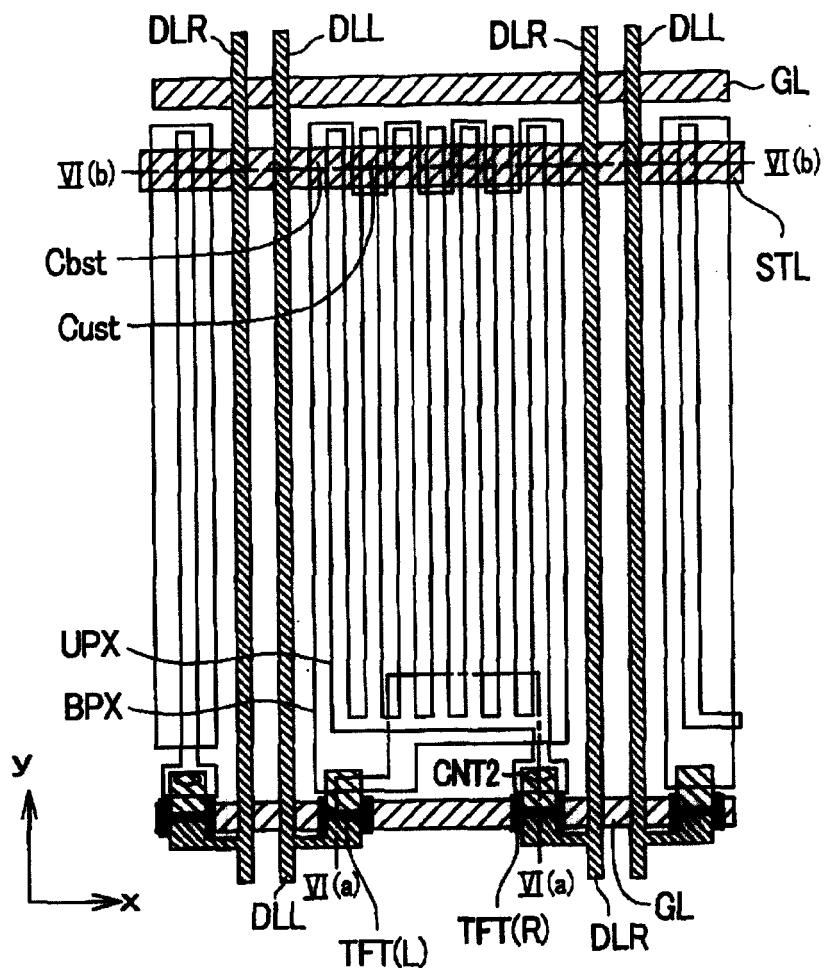


图 5A

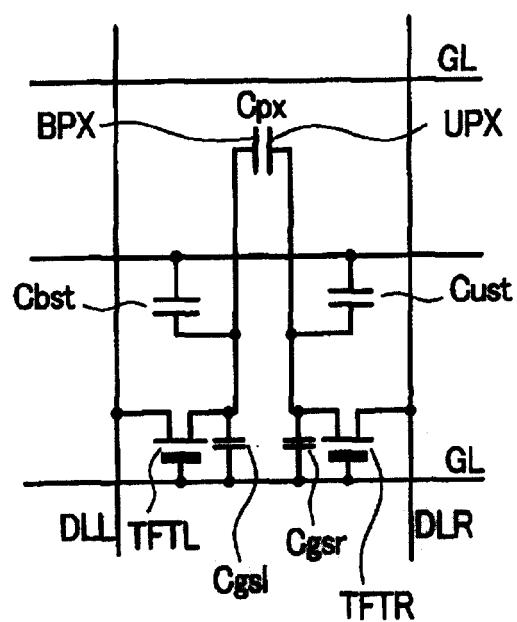


图 5B

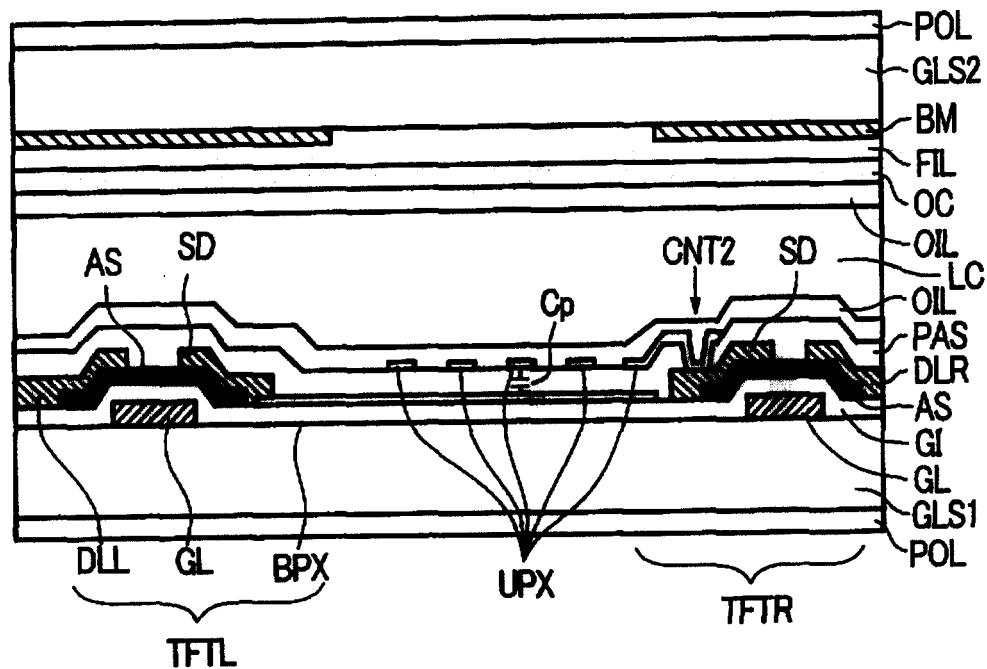


图 6A

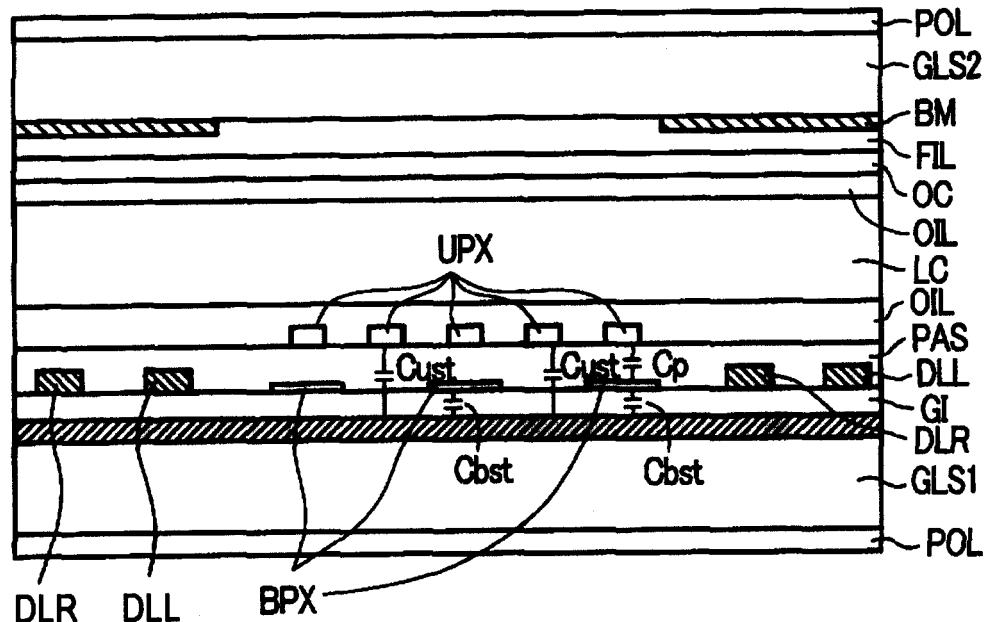


图 6B

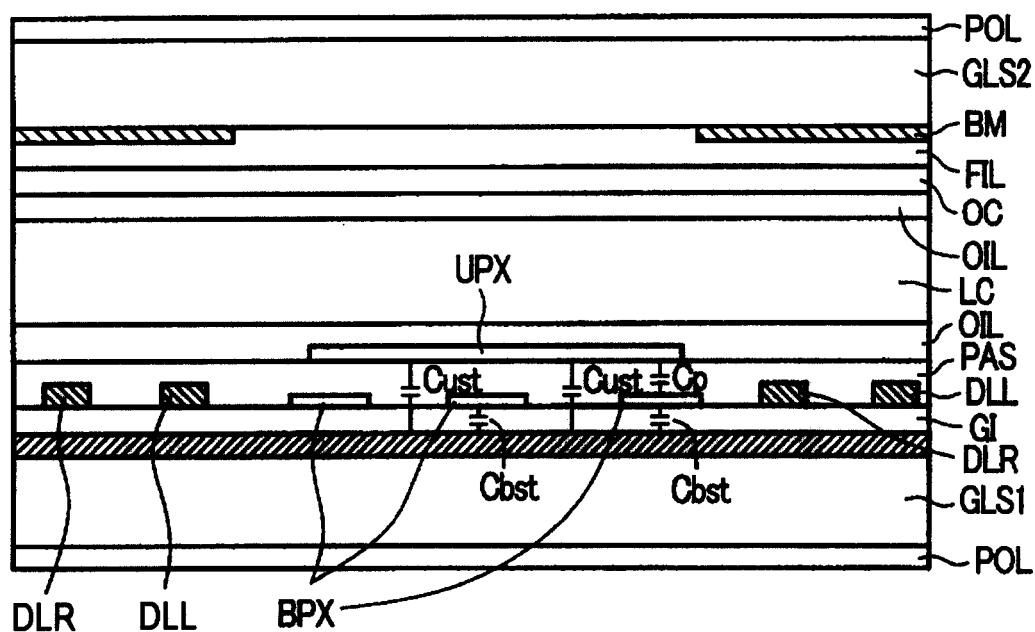


图 7

专利名称(译)	液晶显示装置		
公开(公告)号	CN1591099A	公开(公告)日	2005-03-09
申请号	CN200410057183.7	申请日	2004-08-27
[标]申请(专利权)人(译)	株式会社日立显示器		
申请(专利权)人(译)	株式会社日立显示器		
当前申请(专利权)人(译)	株式会社日立显示器		
[标]发明人	小野记久雄 桶隆太郎		
发明人	小野记久雄 桶隆太郎		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1362 G02F1/133 G02F1/136		
CPC分类号	G02F1/136213 G02F1/13624 G02F1/134363 G02F2001/134372		
优先权	2003209552 2003-08-29 JP		
其他公开文献	CN100422806C		
外部链接	Espacenet Sipo		

摘要(译)

本发明公开了一种液晶显示装置，在基板上的像素区域中，具有通过第1开关元件提供信号的第1电极，以及通过第2开关元件提供信号的第2电极，用该第1电极和第2电极间的电位差使液晶动作，第1电极为在与信号线之间间隔绝缘膜构成的第1保持电容的一方的电极，并且第2电极为在与信号线之间间隔绝缘膜构成的第2保持电容的一方的电极。

