

[12] 发明专利申请公开说明书

[21] 申请号 01802237.5

[43] 公开日 2002 年 12 月 18 日

[11] 公开号 CN 1386211A

[22] 申请日 2001.7.30 [21] 申请号 01802237.5

[30] 优先权

[32]2000.7.31 [33]JP [31]230993/00

[32]2000.7.31 [33]JP [31]231013/00

[86] 国际申请 PCT/JP01/06547 2001.7.30

[87] 国际公布 WO02/10851 日 2002.2.7

[85] 进入国家阶段日期 2002.3.29

[71] 申请人 索尼公司

地址 日本东京都

[72] 发明人 木田芳利 仲岛义晴 后藤尚志

前川敏一 片冈秀雄

[74] 专利代理机构 中国专利代理(香港)有限公司

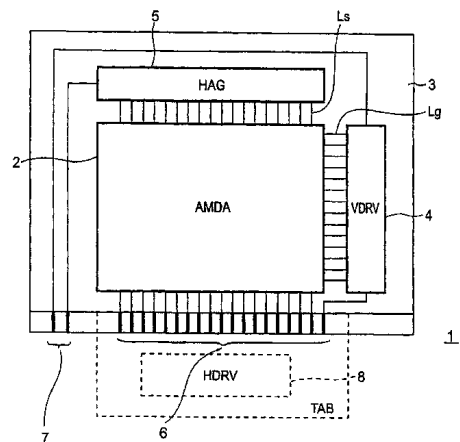
代理人 张天安

权利要求书 2 页 说明书 9 页 附图 9 页

[54] 发明名称 液晶显示板及其制造方法和液晶显示装置

[57] 摘要

一种液晶显示板 1, 通过在外外部连接驱动电路而可显示图像的情况下, 由基板单体进行陈化, 在外外部以 TAB 或 COG 等方式连接有水平驱动电路, 在基板 3 上设置有源矩阵显示区域 2, 垂直驱动电路 4, 和向多个源极线汇总提供信号的水平陈化电路 5。而且, 在不必要采用分时驱动法, 水平驱动电路作为外部电路设置, 可廉价地制造高画质的液晶显示装置的 PDA 等中使用的中型到小型的有源矩阵型液晶显示装置中, 垂直驱动电路采用低温多晶硅 TFT 与液晶显示区域一体地形成在玻璃基板上, 水平驱动电路通过 COG 方式连接在液晶显示板的基板上, 构成水平驱动电路的驱动 IC 的各输出端子与源极线 L_s 是 1: 1 对应的。



ISSN 1008-4274

1. 一种液晶显示板，在液晶显示板的基板上设置有源矩阵显示区域，垂直驱动电路，以及向多个源极线汇总提供信号的水平陈化电路，在外部连接有水平驱动电路。

5 2. 一种液晶显示板，在液晶显示板的基板上设置有源矩阵显示区域，水平驱动电路，以及向多个栅极线汇总提供信号的垂直陈化电路，在外部连接有垂直驱动电路。

10 3. 一种液晶显示板，在液晶显示板的基板上设置有源矩阵显示区域，向多个栅极线汇总提供信号的水平陈化电路，以及向多个栅极线汇总提供信号的垂直陈化电路，在外部连接有水平驱动电路和垂直驱动电路。

4. 根据权利要求1所述的液晶显示板，水平陈化电路或垂直陈化电路经由CMOS开关，NMOS开关，或PMOS开关将数根源极线或栅极线汇总，向其汇总的线提供信号。

15 5. 根据权利要求2所述的液晶显示板，水平陈化电路或垂直陈化电路经由CMOS开关，NMOS开关，或PMOS开关将数根源极线或栅极线汇总，向其汇总的线提供信号。

20 6. 根据权利要求3所述的液晶显示板，水平陈化电路或垂直陈化电路经由CMOS开关，NMOS开关，或PMOS开关将数根源极线或栅极线汇总，向其汇总的线提供信号。

7. 一种液晶显示板的制造方法，是制造在基板上设置有源矩阵显示区域，垂直驱动电路，和向多个源极线汇总提供信号的水平陈化电路，在外部连接有水平驱动电路的液晶显示板的方法，

在基板上形成有源矩阵显示区域的工序中，形成水平陈化电路。

25 8. 一种液晶显示板的制造方法，是制造在基板上设置有源矩阵显示区域，水平驱动电路，和向多个栅极线汇总提供信号的垂直陈化电路，在外部连接有垂直驱动电路的液晶显示板的方法，

在基板上形成有源矩阵显示区域的工序中，形成垂直陈化电路。

30 9. 一种液晶显示板的制造方法，是制造在基板上设置有源矩阵显示区域，向多个源极线汇总提供信号的水平陈化电路，和向多个栅极线汇总提供信号的垂直陈化电路，在外部连接有水平驱动电路和垂直驱动电路的液晶显示板的方法，

在基板上形成有源矩阵显示区域的工序中，形成水平陈化电路和垂直陈化电路。

10. 一种液晶显示装置，是有源矩阵型液晶显示装置，

5 垂直驱动电路采用低温多晶硅 TFT 与液晶显示区域一体地形成在玻璃基板上，水平驱动电路通过 COG 方式连接在液晶显示板的基板上，构成水平驱动电路的驱动 IC 的各输出端子与源极线是 1: 1 对应的。

液晶显示板及其制造方法和液晶显示装置

技术领域

5 本发明涉及一种液晶显示板及其制造方法，是一种通过连接外部的水平驱动电路或垂直驱动电路而用于实用的有源矩阵显示的液晶显示板，在基板上设置有陈化电路，从而不必连接外部的水平驱动电路或垂直驱动电路，而通过液晶显示板的基板单体进行陈化。

而且，本发明还涉及一种水平驱动电路是作为液晶显示板的外部
10 电路设置的液晶显示装置。

背景技术

以往，在进行有源矩阵显示的大型液晶显示装置中，组装有向各
象素外加指定电压的驱动 IC 的水平驱动电路和垂直驱动电路是以
TAB (Tape Automated Bonding) 或 COG (Chip on Glass) 的方式
15 设置在液晶显示板的基板外部上的。而且，在小型的液晶显示装置
中，将水平驱动电路设置在液晶显示板的基板外部，垂直驱动电路一
体地设置在液晶显示板的基板内。

但是，对于液晶显示板而言，为了在组装到液晶显示装置中之前
检查板自身是否有缺陷，要进行使指定的图象显示在液晶显示板上的
20 陈化。

在以 TAB 或 COG 等方式连接外部驱动电路的液晶显示板上，由于
不将外部驱动电路连接到液晶显示板上则不能够进行图像显示，所以
不能够通过液晶显示板单体进行陈化。

因此，存在为了进行陈化而不得不预先将驱动电路作为模块组装
25 的不便之处。另外，在经陈化而不良的情况下，为了再次使用作为模
块组装的 TAB 或 COG 等，还必须将其从不良的板上拆下，费时费力。
因此，在这种液晶显示板中存在陈化作业效率低的问题。

而且，如上所述，在进行有源矩阵显示的大型液晶显示装置中，
组装有向各象素外加指定电压的驱动 IC 的水平驱动电路和垂直驱动
30 电路虽然是以 TAB 或 COG 的方式设置在液晶显示板的基板外部，但在
这种情况下，外部的驱动 IC 的输出和液晶显示板的源极线通常是 1:
1 的对应关系，来自驱动 IC 的各输出端子的输出电压原封不动地供

应到对应的源极线上。

另一方面，进行有源矩阵显示的小型液晶显示装置中，是采用分时控制法（选择方式），将水平驱动电路作为外部电路设置，将垂直驱动电路一体地设置在液晶显示板的基板内。

5 在分时驱动法中，是以数条源极线为一个单位，从驱动 IC 按时间共变系列向该单位内的数条源极线输出信号，同时，在液晶显示板中，以数条源极线作为一个单位设置分时开关，通过分时开关对从驱动 IC 输出的时间共变系列的信号进行分时，顺序地赋予数条源极线。

10 根据这种分时驱动法，外部的水平驱动电路的驱动 IC 的输出和液晶显示板的源极线不是 1:1 的对应关系，是例如以驱动 IC 的一条输出线写入三条源极线。因此，采用分时驱动法可削减驱动 IC 的输出插脚数。

但是，在 PDA 等中使用的中型到小型的液晶显示板中，分时驱动法将带来以下的问题。

第 1，由于分时驱动法是对水平写入时间进行分时的，所以不能充分获得从驱动 IC 写入源极线的时间。

第 2，必须与一次水平扫描期间的分割数相对应地提高驱动 IC 的水平驱动频率。例如，在将一次水平扫描期间三等分的情况下，驱动 IC 要以液晶的水平驱动频率的三倍动作。

第 3，需要用于使分时开关动作的脉冲，而且，由于为了改变写入源极线的顺序而不得不进行数据的重新排列，所以相对于中型到小型的液晶显示板而言，消耗电力大，而且，为了数据的重新排列而需要存储器也是个问题。

25 另一方面，水平驱动电路和垂直驱动电路均依赖于外部电路的驱动方法，在中型到小型的液晶显示板中，从板的一边取出端子是不可能的。因此，产生模块的外形增大，模块的装配复杂的问题。另外，由于液晶显示板和外部的连接点增多，也增加了产生接触不良的概率。

30 发明的公开

本发明的第 1 个目的在于提供一种高品质、低成本的液晶显示板及其制造方法，即使在通过在外部连接驱动电路而可进行图像显示的

情况下,也能够由显示板的基板单体进行陈化,发现不良的显示板。

本发明的第2个目的在于提供一种液晶显示装置,在PDA等中使用的中型到小型的液晶显示装置中不必采用分时驱动法,可将水平驱动电路作为外部电路设置。

5 本发明者发现,在外部连接有驱动电路的液晶显示板上,当在液晶显示板的基板内设置向多个源极线汇总提供信号、可形成简单图像的陈化电路时,则不必将外部的驱动电路与液晶显示板连接即能够进行液晶显示板的陈化,提高陈化的工作效率。

10 即,为了达到上述目的,本发明提供一种液晶显示板,在液晶显示板的基板上设置有源矩阵显示区域,垂直驱动电路,以及向多个源极线汇总提供信号的水平陈化电路,在外部连接有水平驱动电路。

而且,本发明提供一种液晶显示板,在液晶显示板的基板上设置有源矩阵显示区域,水平驱动电路,以及向多个栅极线汇总提供信号的垂直陈化电路,在外部连接有垂直驱动电路。

15 而且,本发明提供一种液晶显示板,在液晶显示板的基板上设置有源矩阵显示区域,向多个栅极线汇总提供信号的水平陈化电路,以及向多个栅极线汇总提供信号的垂直陈化电路,在外部连接有水平驱动电路和垂直驱动电路。

20 而且,本发明提供一种液晶显示板的制造方法,在基板上形成有源矩阵显示区域的工序中,形成水平陈化电路或垂直陈化电路。

而且,为了达到上述目的,本发明提供一种有源矩阵型液晶显示装置,在有源矩阵型液晶显示装置中,垂直驱动电路采用低温多晶硅 TFT 与液晶显示区域一体地形成在玻璃基板上,水平驱动电路通过 COG 方式连接在液晶显示板的基板上,构成水平驱动电路的驱动 IC
25 的各输出端子与源极线是 1:1 对应的。

根据本发明的液晶显示装置,由于不必采用分时驱动法,构成水平驱动电路的驱动器 IC 的各输出端子和源极线是 1:1 对应的,所以水平扫描期间可全部用于向一根源极线写入,能够提高画质。而且,与分时驱动方式相比,由于可减小向水平驱动电路驱动 IC 输出的功率,并且不必设置分时开关,所以可降低系统整体的耗电。而且,本
30 发明中也不需要分时驱动法中所必须的信号的重新排列或存储器。

另外,由于通过将无特性分散的严格获得的高频水平驱动电路作

为外部电路设置，可在将水平驱动电路安装在液晶显示板上之前检查水平驱动电路是否良好，所以可提高液晶显示板的成品率，提供低价、高画质的产品。

而且，与水平驱动电路和垂直驱动电路均依赖于外部电路的方法相比，连接点数少，可提高产品的成品率。

由于可将垂直驱动电路集成在液晶显示板的基板上，与水平驱动电路和垂直驱动电路均依赖于外部电路的方法相比，可减小框缘。

附图的简单说明

图 1 为表示本发明所涉及的液晶显示板的电路配置的附图。

10 图 2 为表示本发明所涉及的水平陈化电路的构成例的附图。

图 3A ~ 3E 为陈化时的时序图。

图 4 为表示有源矩阵显示区域的象素单元的构成例的电路图。

图 5 为表示本发明所涉及的水平陈化电路的其他构成例的附图。

15 图 6 为表示本发明所涉及的液晶显示板的电路配置的其他例的附图。

图 7 为本发明所涉及的液晶显示装置的方框图。

图 8 为表示图 7 的液晶显示装置的具体电路实例的附图。

实施发明的最佳方式

20 以下，参照附图对本发明进行详细说明。另外，各图中，相同的符号表示相同或相等的构成要素。

图 1 为表示本发明所涉及的液晶显示板的电路配置的附图。

25 在这种液晶显示板 1 中，如图 1 所示，采用 TFT (Thin Film Transistor) 构成的有源矩阵显示区域 (AMDAS) 2 周边的玻璃基板 3 上设置有垂直驱动电路 (VDRA) 4，水平陈化电路 (HAG) 5，窄间隔的第 1 凸缘 (pad) 区域 6 和第 2 凸缘区域 7。

在此，垂直驱动电路 4 向栅极线 Lg 提供顺序扫描脉冲，通过以行为单位进行选择而进行各象素的垂直扫描。

水平陈化电路 5 是同时向多条源极线 Ls 提供信号的电路。

30 水平陈化电路 5 的结构如图 2 的电路所示，在所有的源极线 Ls 和一根信号线 LSG 之间设置由栅极连接在控制信号线 LCTL 上的 p 通道 MOS (PMOS) 晶体管构成的 PMOS 开关 PSW，可由一根配线驱动所有的源极线 Ls。

另外，由于水平陈化电路 5 设置在液晶显示板 1 的密封区域上，所以不会产生因水平陈化电路 5 的形成而外形尺寸增大的不良情况。

在实用中如图 1 所示，在第 1 凸缘区域 6 上以 TAB 的方式安装有水平驱动电路 (HDRV) 8。因此，第 1 凸缘区域 6 是以 $80\mu\text{m}$ 左右的间距设置与有源矩阵显示区域 2 的水平点阵数的源极线和垂直驱动用的配线相对应的数百根程度的凸缘。

而第 2 凸缘区域 7 与由一根配线驱动所有的源极线 L_s 的水平陈化电路 5 相对应，以 $500\mu\text{m}$ 左右的间距设置包含垂直驱动用的配线在内的 10 根以下的凸缘。

因此，很容易在肉眼的观察下进行凸缘和外部的水平驱动电路的连接。

作为这种第 2 凸缘区域 7 的构成例，例如可以是如下方式。

第 1 引脚 = VDD (垂直驱动电路用电源)

15 第 2 引脚 = GRD

第 3 引脚 = VSS2 (垂直驱动电路用负电源)

第 4 引脚 = VST (垂直驱动电路用信号)

第 5 引脚 = VCK (垂直驱动电路用信号)

第 6 引脚 = ENB (垂直驱动电路用信号)

20 第 7 引脚 = VCOM (对置电位)

第 8 引脚 = SIG (陈化信号)

第 9 引脚 = 实用方式 (DC VDD: 9V) 和陈化方式 (DC VSS2: -6.5V) 的切换

25 图 3A~3E 为由该液晶显示板 1 进行陈化时的时序图。该时序图是一次水平扫描期间进行使对置电位 (VCOM) 颠倒的 VCOM 颠倒驱动的情况。

另外，图 3C~3E 表示 VCOM 和 SIG 在一次扫描场扫描期间实线和虚线交替的情况。

图 4 为表示有源矩阵显示区域的象素单元的构成例的电路图。

30 象素单元 10 如图 4 所示，由 TFT11，液晶元件 (LC) 12 和对置电位 (VCOM) 13 构成，有源矩阵显示区域上，该象素单元是以矩阵状排列的。

在象素单元 10 上，TFT11 的栅极连接在栅极线 Lg 上，源极连接在源极线 Ls 上，漏极连接在象素电极上。

在具有这种结构的象素单元上，如图 4 所示，由于向源极线 Ls 提供陈化信号 SIG 和对置电位 VCOM 的差成为施加在液晶上的电位，所以如图 3C ~ 3E 所示，通过使 VCOM 和 SIG 周期地变化而进行交流驱动，可防止液晶分子的极化，提高画质。

如上所述，根据这种液晶显示板 1，由于即使不使用第 1 凸缘区域 6 而仅使用第 2 凸缘区域 7 也能够驱动水平陈化电路 5 和垂直驱动电路 4，进行白或黑的显示，所以可进行检查显示板自身有无缺陷的陈化。

因此，不必在陈化之前预先安装水平驱动电路 8，而且也消除了从经陈化而判定为不良的液晶显示板上卸下水平驱动电路 8 的麻烦。

因此，能够显著提高陈化的操作性。另外，由于仅使用第 2 凸缘区域 7 即可简单地进行陈化，所以可提高液晶显示板的生产率。

只要是不必安装外部驱动电路即可进行陈化地将陈化电路设置在液晶显示板的基板上，则本发明可采用各种方式。

例如，在图 1 的液晶显示板 1 上，水平陈化电路 5 也可以象图 5 所示的那样构成。

图 5 的水平陈化电路 5a 以三原色的 R (红)、G (绿)、B (蓝) 的各色汇总源极线。

使用这种水平陈化电路 5a 时，能够进行单色光的显示。另外，通过将水平移位寄存器电路导入水平陈化电路中，可在陈化时显示更加复杂的画面。

而且，图 2 中所示的陈化电路 5 是仅将 PMOS 开关设置在源极线 Ls 上的电路，但作为源极线 Ls 的开关机构，既可以仅设置由 n 通道 MOS (NMOS) 晶体管构成的 NMOS 开关，也可以设置 CMOS 开关。

而且，外部的水平驱动电路和液晶显示板的连接方式并不仅限于 TAB。也可以是 COG 等方式。

图 6 表示以 COG 方式连接外部的驱动电路时液晶显示板的电路配置的构成例。

如图 6 所示，在将水平驱动电路作为外部电路连接在液晶显示板

上的情况下，是象上述那样将水平陈化电路设置在液晶显示板的基板上的，但在将垂直驱动电路作为外部电路连接在液晶显示板上的情况下，同样地是将垂直陈化电路设置在液晶显示板的基板上。

而且，在水平驱动电路和垂直驱动电路均作为外部电路连接的情况下，将水平陈化电路和垂直陈化电路均设置在液晶显示板的基板上。

在这种情况下，作为垂直陈化电路，是设置通过 CMOS 开关、NMOS 开关、或 PMOS 等开关机构对多条栅极线进行汇总，将信号提供到该汇总的线上的电路。

作为将水平陈化电路或垂直陈化电路、或者将两者均设置在液晶显示板的基板上的本发明的液晶显示板的制造方法，可按照公知的方法，在基板上形成有源矩阵显示区域的工序中也形成水平陈化电路和垂直陈化电路即可。

因此，本发明的液晶显示板可通过现有的进行有源矩阵显示的液晶板同样的制造工序制造，不会产生因设置水平陈化电路和垂直陈化电路而使工序量增加等不良情况。

如以上所说明的，根据本实施方式，由于在液晶显示板的基板上设置陈化电路以取代外部的水平驱动电路或垂直驱动电路，所以能够以液晶显示板的基板单体进行陈化，发现潜在的显示板不良。因此，能够以低成本提供高品质的液晶显示板。

以下，对采用低温多晶硅 (polySi) TFT 在玻璃基板上与液晶显示区域一体地形成垂直驱动电路，通过 COG 方式将水平驱动电路连接在液晶显示板的基板上，构成水平驱动电路的驱动 IC 的各输出端子和源极线为 1: 1 对应的液晶显示装置加以说明。

图 7 为本发明一实施方式的液晶显示装置 20 的方框图。

这种液晶显示装置 20 具有：采用低温多晶硅 TFT 在玻璃基板 21 上形成的液晶显示区域 (LDA) 22，采用多晶硅 TFT 与液晶显示区域 22 一体形成的垂直驱动电路 23，以及通过 COG 方式安装的板外的水平驱动电路 (HDRV) 24。

图 8 为表示图 7 的液晶显示装置 20 的具体电路实例图。

这种液晶显示装置 20 的源极线 Ls 的驱动是通过在由 COG 方式连接的水平驱动电路 24 的驱动 IC 内构成的移位寄存器电路 (SFT) 25，

采样电路 (SMPL) 26, 锁存电路 (LTC) 27, 数/模转换电路 (DAC) 28, 以及输出缓冲电路 (BUF) 29 进行的。

在此, 移位寄存器电路 25 通过顺序地输出水平扫描脉冲进行水平扫描。

- 5 采样电路 26 与来自移位寄存器电路 25 的水平扫描脉冲相对应地顺序对输入的数字图像数据进行采样。由采样电路 26 采样的图像数据由锁存电路 27 存储一次水平扫描期间的数据。

在 DAC28 中, 将锁存电路 27 输出的一次水平扫描期间的数字数据转换成模拟信号并进行输出。输出缓冲电路 29 的输出原封不动地
10 连接在液晶显示板的源极线 L_s 上, 在一次水平扫描期间持续地向源极线 L_s 输出。

因此, 在液晶显示装置 20 上, 构成水平驱动电路 24 的驱动 IC 的各输出端子和源极线是 1: 1 对应的。

- 15 另一方面, 垂直驱动电路 23 与源极线 L_s 的切换同步地将 TFT 开关 11 与各栅极线 L_g 接通。其结果, 按一次水平扫描以线的顺序写入像素中。

另外, 图 8 所示的各像素单元 10a 除了具有图 4 的结构之外, 还具有第 1 电极连接在 TFT 的点阵和像素电极的连接点上, 第 2 电极连接在栅极线 L_{g2} 上的保持电容 14。

- 20 在这种液晶显示装置 20 中, 作为液晶的驱动方法, 最好是以一次扫描场的周期使加在液晶上的电压颠倒的交流驱动。

在这种液晶显示装置 20 上, 与外部电路的连接点数是水平驱动电路 24 一侧的有效像素的栅极线数和垂直驱动电路 23 上 10 点左右的合计值。

- 25 具体地说, 在例如有效像素数为 100×100 的液晶显示板上, 连接点数为 320 点左右。因此, 可将连接用插脚集中在四边的液晶显示板的一边上安装外部电路。

- 但是, 在这种液晶显示装置 20 上, 垂直驱动电路 23 和液晶显示区域 22 是采样低温多晶硅 TFT 一体地形成在玻璃基板 21 上的。与采
30 样石英玻璃基板, 需要 1000°C 以上的高温成膜技术的高温多晶硅 TFT 相比, 低温多晶硅 TFT 可通过 150°C 以下的低温成膜技术制造, 所以可使用普通的玻璃基板以取代石英玻璃基板。

因此，在这一点上，本发明的液晶显示装置可低成本地制造。

另外，在本发明中，由低温多晶硅形成的 TFT 可以是上栅极型或下栅极型的任一种。

而且，在本发明中，水平驱动电路是通过 COG 方式连接在液晶显示板的基板上的。因此，与以 TAB 方式连接水平驱动电路的情况相比，具有安装自由度，可使 LCD 模块小型化。

如上所述，本发明的液晶显示装置由于不必采样分时驱动法，水平驱动电路作为外部电路设置，所以提高了画质。而且，产品的成品率提高，能够以低成本制造。特别是，本发明的液晶显示装置作为 PDA 等中使用的中型到小型的液晶显示装置是非常有用的。

工业上的应用可能性

如上所述，根据本发明所涉及的液晶显示板，由于在液晶显示板的基板上设置陈化电路以取代外部的水平驱动电路或垂直驱动电路，所以能够以液晶显示板的基板单体进行陈化，发现潜在的显示板不良，可低成本地提供高品质的液晶显示板。

而且，根据本发明所涉及的液晶显示装置，由于不必采样分时驱动法，水平驱动电路作为外部电路设置，所以提高了画质，而且提高了产品的成品率，能够低成本地制造。

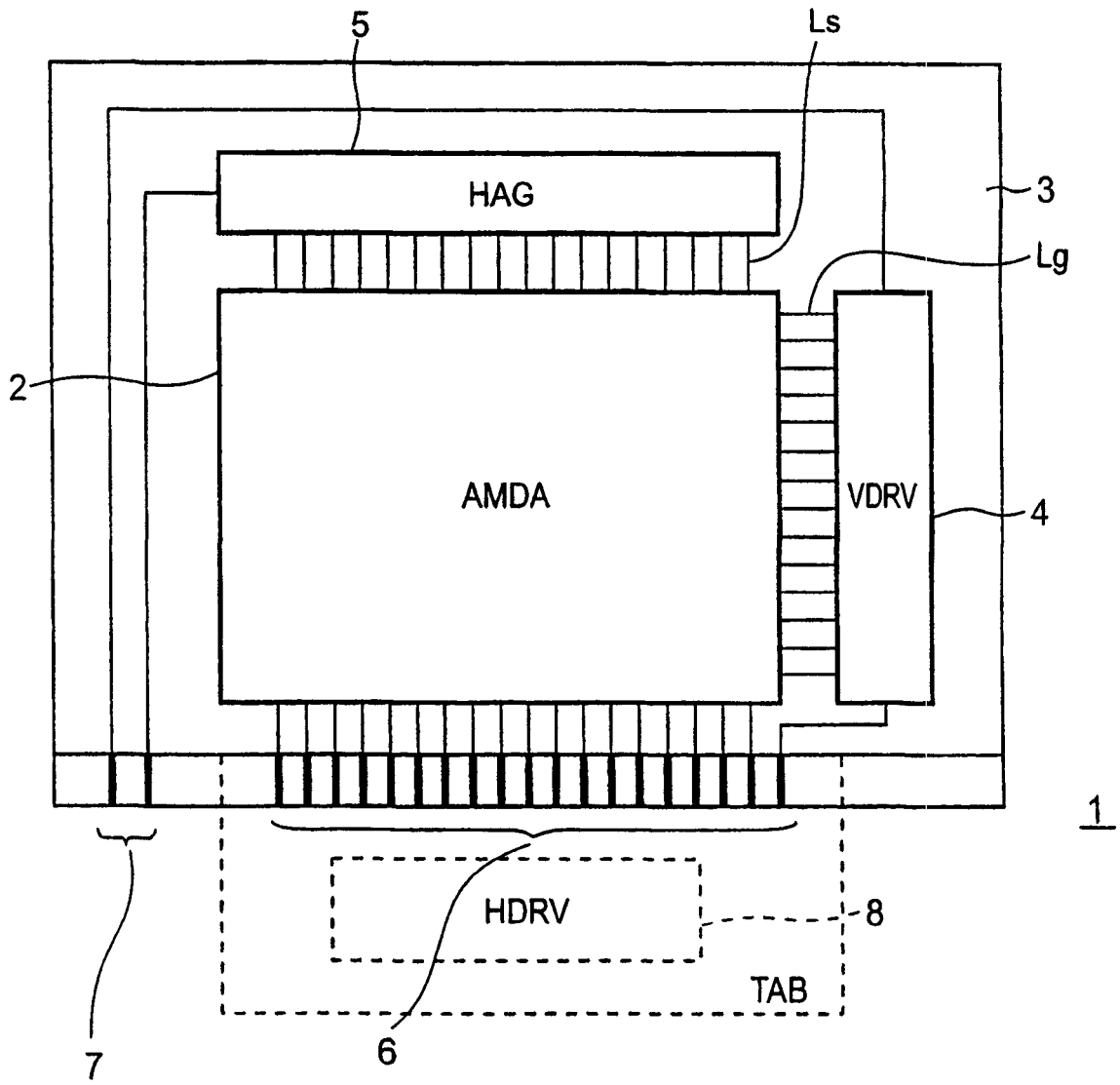


图 1

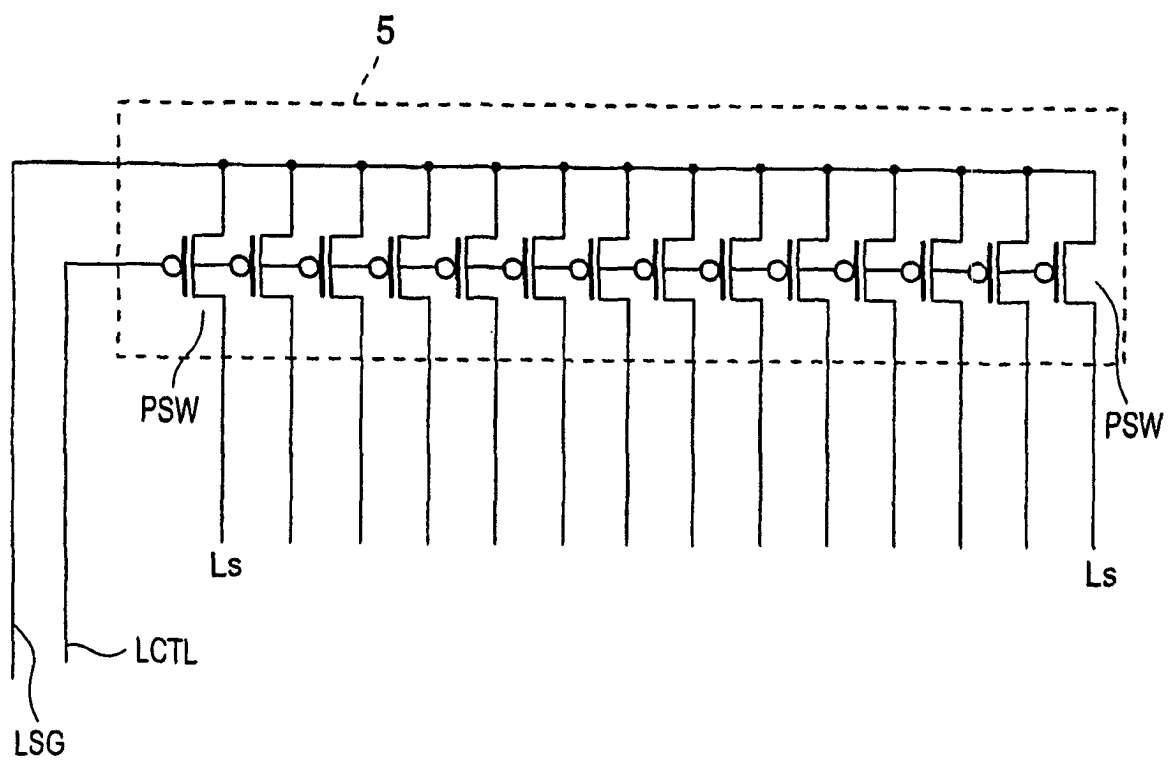
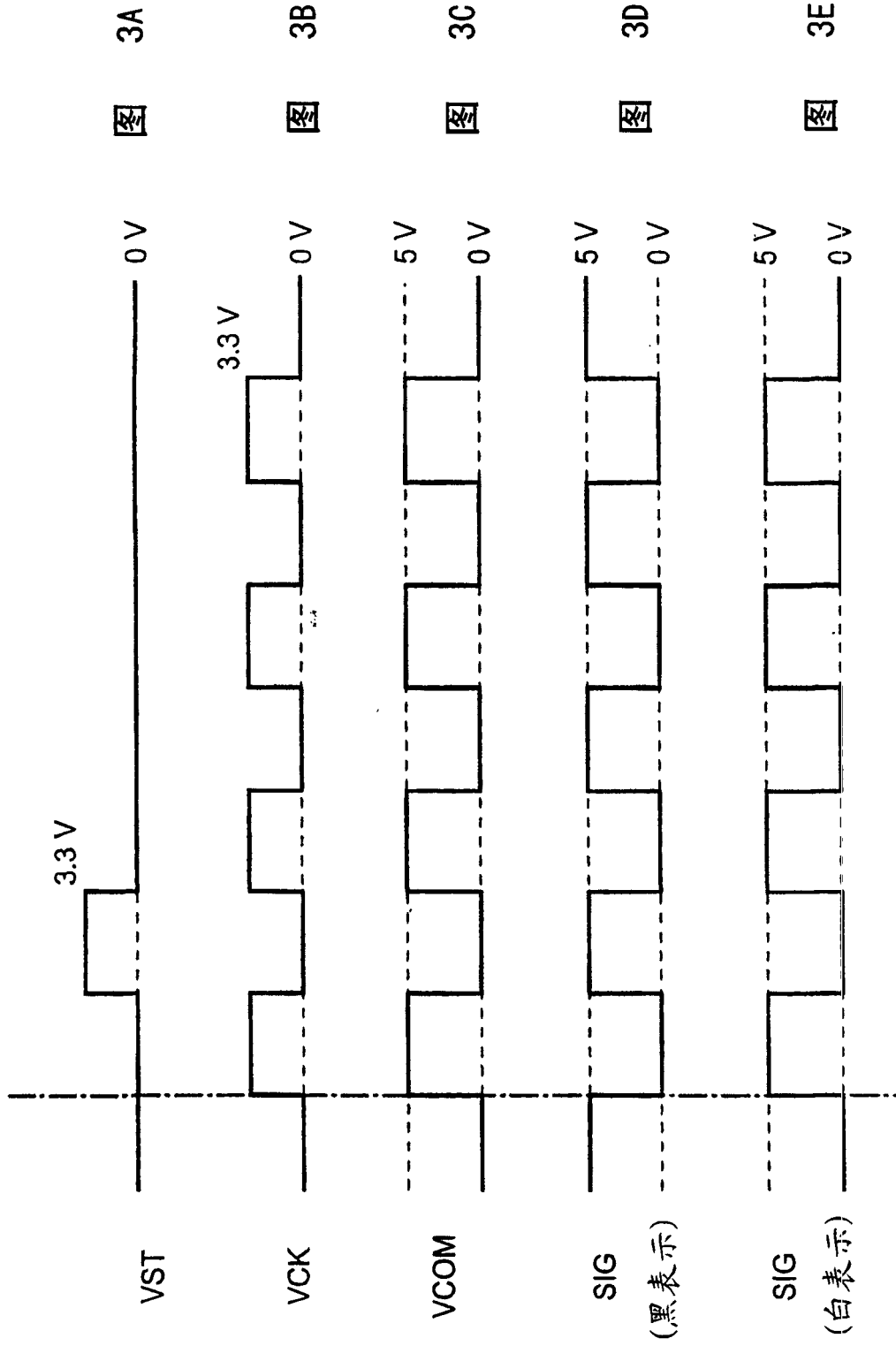


图 2



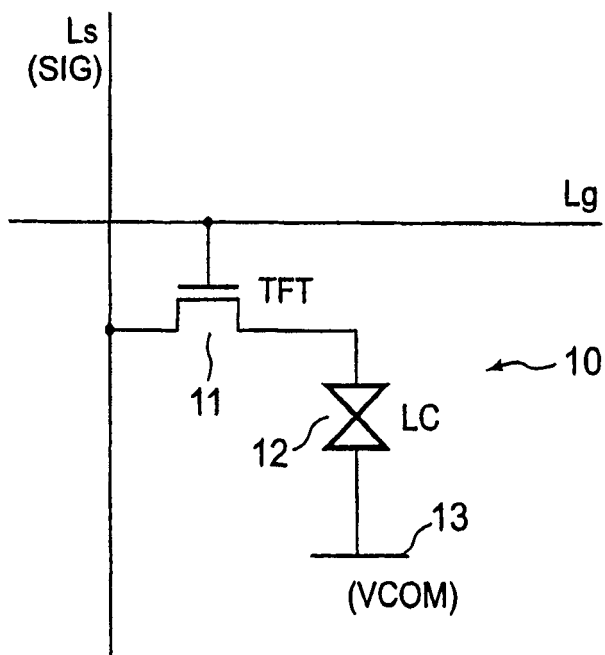


图 4

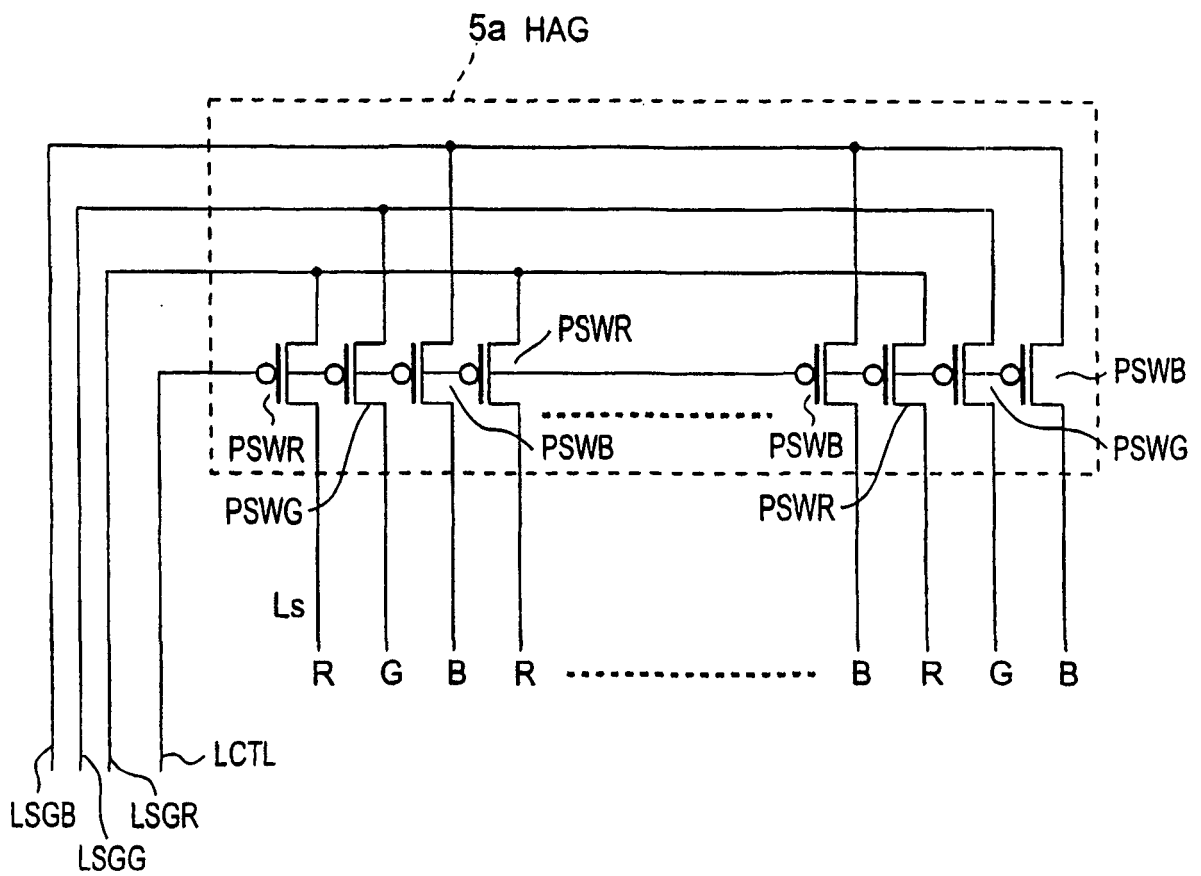


图 5

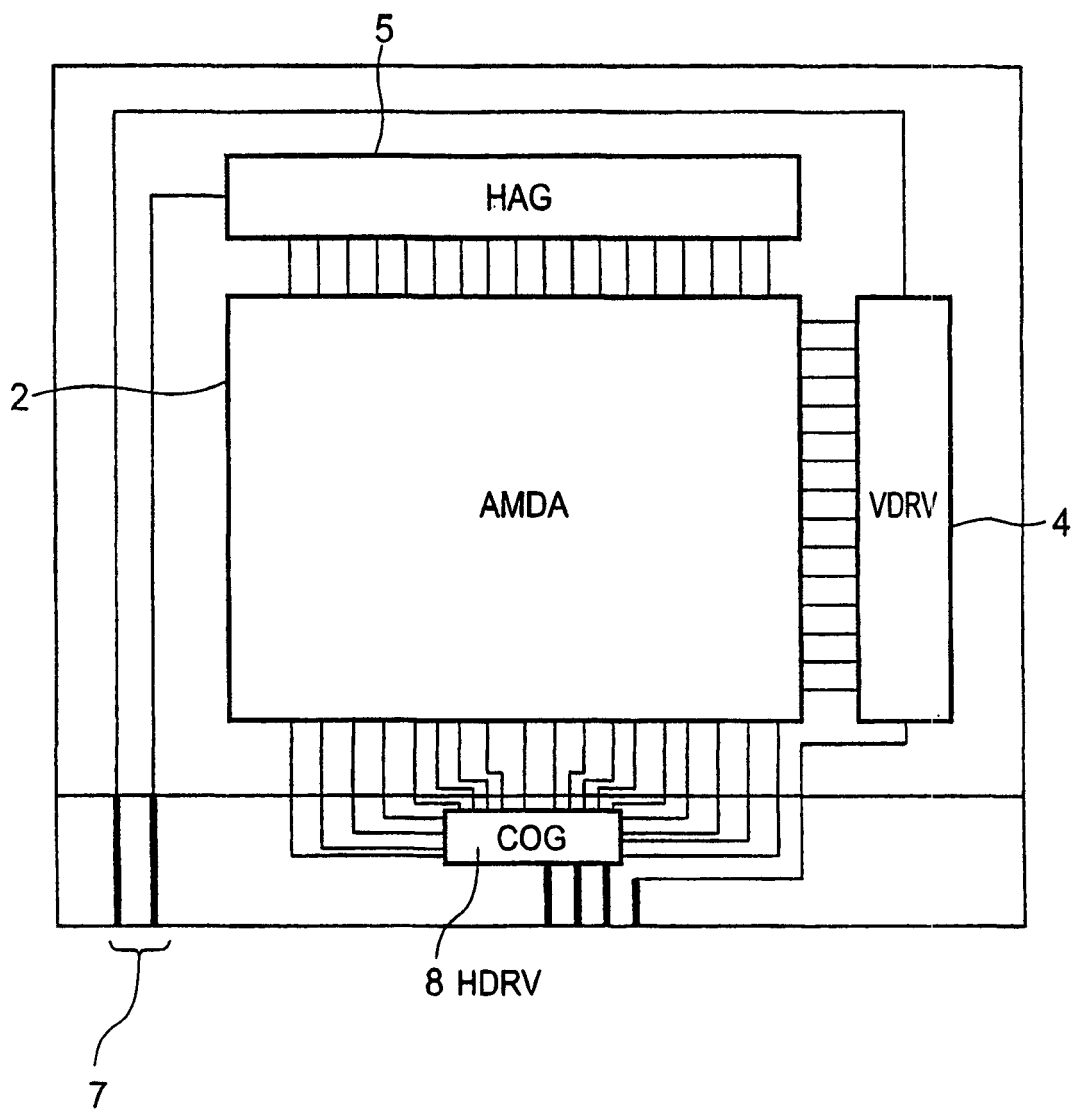


图 6

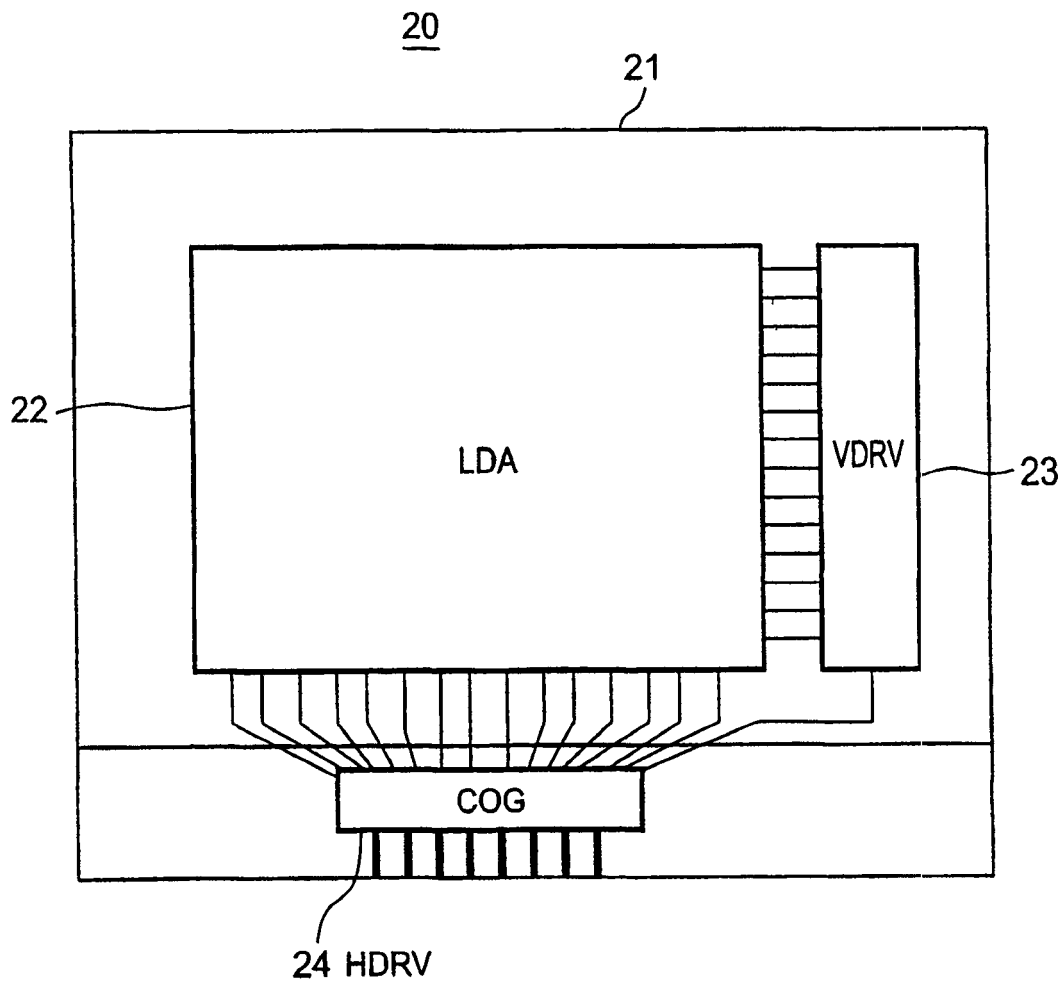


图 7

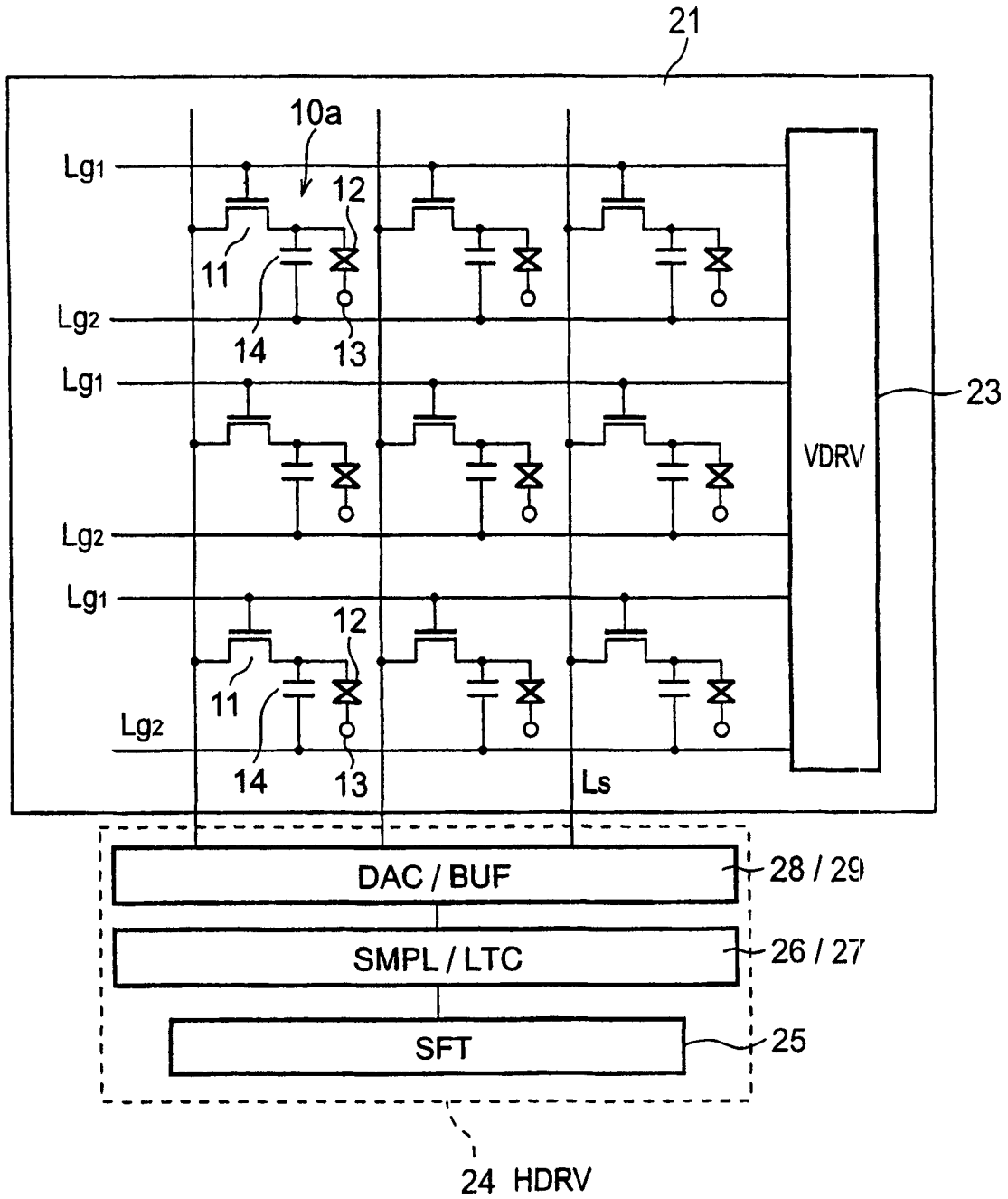


图 8

符号说明

- 1 . . . 液晶显示板
- 2 . . . 有源矩阵显示区域 (AMDA)
- 3 . . . 玻璃基板
- 4 . . . 垂直驱动电路 (VDRV)
- 5、5 a . . . 水平陈化电路 (HAG)
- 6 . . . 第1凸缘区域
- 7 . . . 第2凸缘区域
- 8 . . . 水平驱动电路 (HDRV)
- L g . . . 栅极线
- L s . . . 源极线
- 1 0, 1 0 a . . . 象素单元
- 1 1 . . . TFT
- 1 2 . . . 液晶元件
- 1 3 . . . 对置电极
- 1 4 . . . 保持电容
- 2 0 . . . 液晶显示装置
- 2 1 . . . 玻璃基板
- 2 2 . . . 液晶显示区域 (LDA)
- 2 3 . . . 垂直驱动电路 (VDRV)
- 2 4 . . . 水平驱动电路 (HDRV)
- 2 5 . . . 移位寄存器电路 (SFT)
- 2 6 . . . 采样电路 (SMPL)
- 2 7 . . . 锁存电路 (LTC)
- 2 8 . . . 数/模转换电路 (DAC)
- 2 9 . . . 输出缓冲电路 (BUF)

专利名称(译)	液晶显示板及其制造方法和液晶显示装置		
公开(公告)号	CN1386211A	公开(公告)日	2002-12-18
申请号	CN01802237.5	申请日	2001-07-30
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	木田芳利 仲岛义晴 后藤尚志 前川敏一 片冈秀雄		
发明人	木田芳利 仲岛义晴 后藤尚志 前川敏一 片冈秀雄		
IPC分类号	G02F1/13 G02F1/1362 G09G3/00 G09G3/36 G02F1/1345 G09F9/00		
CPC分类号	G02F1/13452 G02F1/13454 G02F2001/136254 G09G3/006 G09G3/3688 G09G2300/0408 G09G2330/12		
代理人(译)	张天安		
优先权	2000230993 2000-07-31 JP 2000231013 2000-07-31 JP		
其他公开文献	CN1210608C		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示板1,通过在外部连接驱动电路而可显示图像的情况下,由基板单体进行陈化,在外部以TAB或COG等方式连接有水平驱动电路,在基板3上设置有源矩阵显示区域2,垂直驱动电路4,和向多个源极线汇总提供信号的水平陈化电路5。而且,在不采用分时驱动法,水平驱动电路作为外部电路设置,可廉价地制造高画质的液晶显示装置的PDA等中使用的中型到小型的有源矩阵型液晶显示装置中,垂直驱动电路采用低温多晶硅TFT与液晶显示区域一体地形成在玻璃基板上,水平驱动电路通过COG方式连接在液晶显示板的基板上,构成水平驱动电路的驱动IC的各输出端子与源极线Ls是1:1对应的。

