



(12) 发明专利

(10) 授权公告号 CN 101699550 B

(45) 授权公告日 2012. 05. 23

(21) 申请号 200910209426. 7

CN 1737898 A, 2006. 02. 22, 全文.

(22) 申请日 2009. 10. 30

审查员 孙洁君

(30) 优先权数据

12/505, 636 2009. 07. 20 US

(73) 专利权人 友达光电股份有限公司

地址 中国台湾新竹市

(72) 发明人 郑晓钟 李宗鸿 陈钦舜

(74) 专利代理机构 北京三友知识产权代理有限公司
11127

代理人 任默闻

(51) Int. Cl.

G09G 3/20 (2006. 01)

G09G 3/36 (2006. 01)

(56) 对比文件

CN 101029984 A, 2007. 09. 05, 全文.

JP 2008053992 A, 2008. 03. 06, 全文.

CN 1909042 A, 2007. 02. 07, 全文.

US 2006145985 A1, 2006. 07. 06, 全文.

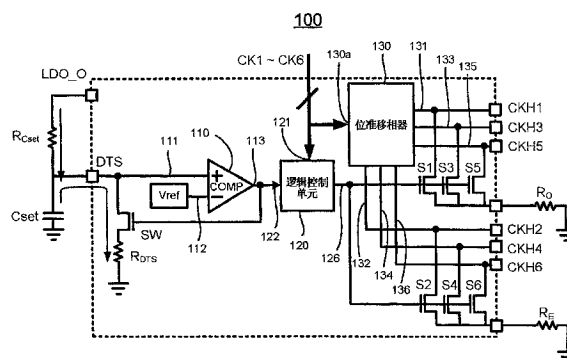
权利要求书 4 页 说明书 8 页 附图 6 页

(54) 发明名称

栅极脉冲调制电路及其液晶显示器

(57) 摘要

本发明公开了一种栅极脉冲调制电路及其应用的液晶显示器,以用于改善显示效能。栅极脉冲调制电路用以调制多-相位时序脉冲信号,进而对应产生相异的奇数栅极脉冲信号与偶数栅极脉冲信号。本发明实施例的栅极脉冲调制电路及液晶显示器可以减少暗-明线以及HSD像素设计相关的闪烁现象,并且改善液晶显示装置的显示效能。



1. 一种栅极脉冲调制电路,适用于一液晶显示器,其特征在于,所述栅极脉冲调制电路包含:

一低电压稳压调节器;

一第一电阻,具有一第一端电连接于所述低电压稳压调节器,与一第二端电连接于一节点;

一电容,具有一第一端电连接于所述第一电阻的所述第二端,与一第二端电接地;

一开关,具有一控制端、一第一端与一第二端,其中所述开关的所述第一端电连接于所述节点;

一第二电阻,具有一第一端电连接于所述开关的第二端,与一第二端电性接地;

一比较器,具有一第一输入端电连接于所述节点、一第二输入端用以接收一电压信号 V_{ref} 与一输出端电连接于所述开关的所述控制端;

一位准移相器,具有 N 个输入端用以接收 N 个时序信号 $\{CK_j\}$,与 N 个输出端用以输出 N 个调制时序信号 $\{CKH_j\}$, $j = 1, 2, 3, \dots, N$, 其中 N 为大于零的一偶数整数;

一逻辑控制单元,具有一第一输入端用以接收所述时序信号 $\{CK_j\}$ 、一第二输入端电连接于所述比较器的所述输出端与一输出端;

N 个开关,其中每一开关具有一控制端电连接于所述逻辑控制单元的所述输出端,一第一端与一第二端, N 个开关的第一端分别与所述位准移相器的 N 个输出端电连接;

一第三电阻,具有一第一端电连接于所述 N 个开关的每一奇数开关 S_k , $k = 1, 3, 5, \dots, N-1$ 的所述第二端,与一第二端电性接地;以及

一第四电阻,具有一第一端电连接于所述 N 个开关的每一偶数开关 S_q , $q = 2, 4, 6, \dots, N$ 的所述第二端,与一第二端电性接地。

2. 如权利要求 1 所述的栅极脉冲调制电路,其特征在于,所述 N 个调制时序信号 $\{CKH_j\}$, $j = 1, 2, 3, \dots, N$ 的每一调制时序信号 CKH_j ,皆具有一波形,其中所述波形在时间 t_1 ,由一第一电压 V_{GL} ,上升至一第二电压 V_{GH} ;并且,直到时间 t_2 ,皆维持在第二电压 V_{GH} ;接着,在时间 t_2 与 t_3 之间,则依着一斜率,从所述第二电压 V_{GH} 下降至一第三电压 V_j ,并且其中通过 $T = (t_3 - t_2)$,来定义每一调制时序信号 CKH_j 的一下降时间。

3. 如权利要求 2 所述的栅极脉冲调制电路,其特征在于,所对应的所述时序信号 CK_j 在时间 t_2 具有一下降沿。

4. 如权利要求 2 所述的栅极脉冲调制电路,其特征在于,每一调制时序信号 CKH_j , $j = 1, 2, 3, \dots, N$ 的所述下降时间 $T = (t_3 - t_2)$,为所述电容的电容值的一函数。

5. 如权利要求 4 所述的栅极脉冲调制电路,其特征在于,在所述调制时序信号 $\{CKH_j\}$, $j = 1, 2, 3, \dots, N$ 的每一奇数调制时序信号 CKH_k , $k = 1, 3, 5, \dots, N-1$ 的所述波形中,其第三电压 V_k 为所述第三电阻的电阻值的函数,并且其中所述 N 个调制时序信号 $\{CKH_j\}$ 的每一偶数调制时序信号 CKH_q , $q = 2, 4, 6, \dots, N$ 的所述波形中,其第三电压 V_q 为所述第四电阻的电阻值的函数。

6. 如权利要求 5 所述的栅极脉冲调制电路,其特征在于,所述第三电阻的电阻值不同于所述第四电阻的电阻值,并且其中介在每一奇数调制时序信号 CKH_k , $k = 1, 3, 5, \dots, N-1$ 的所述第三电压 V_k 与所述第一电压 V_{GL} 间的电压差 $\Delta V_1 = (V_k - V_{GL})$,不同于介在每一偶数调制时序信号 CKH_q , $q = 2, 4, 6, \dots, N$ 的所述第三电压 V_q 与所述第一电压 V_{GL} 间的电

压差 $\Delta V_2 = (V_q - V_{GL})$ 。

7. 如权利要求 1 所述的栅极脉冲调制电路,其特征在于,所述逻辑控制单元包含:

一 CK 脉冲下降沿检测器,用以接收每一所述 N 个时序信号 $\{CK_j\}$, $j = 1, 2, 3, \dots, N$ 以及检测每一所述 N 个时序信号 $\{CK_j\}$ 的一波形的一下降沿;

一比较输出检测器,用以自所述比较器中,接收一输出信号;以及

一开关 ON/OFF 控制器,用以作为所述 CK 脉冲下降沿检测器与所述比较输出检测器之间的联系,进而根据所述 CK 脉冲下降沿检测器所检测到时序信号 $\{CK_j\}$ 的一波形的下降沿,与所述比较输出检测器所检测到由所述比较器所输出的输出信号,来决定启闭所述 N 个开关 $\{S_j\}$, $j = 1, 2, 3, \dots, N$ 中的一对应开关。

8. 如权利要求 7 所述的栅极脉冲调制电路,其特征在于,当所述 CK 脉冲下降沿检测器,检测到在一时序信号 CK_j , $j = 1, 2, 3, \dots, N$ 中的一下降沿时,

所述开关 ON/OFF 控制器则响应产生一第一信号,用以开启所述对应开关,因此从所述位准移相器的 j-th 输出端中,所输出的对应所述调制时序信号 CKH_j ,则透过所述第三电阻或所述第四电阻释放至地;以及

所述低电压稳压调节器,提供一电流信号,并且通过所述第一电阻,来对所述电容充电,进而使得所述节点上具有一电压 V_{DTS} 。

9. 如权利要求 8 所述的栅极脉冲调制电路,其特征在于,所述比较器用以比较所述节点的所述电压 V_{DTS} 与所述电压信号 V_{ref} ,其中当 $V_{DTS} = V_{ref}$,所述比较器产生一输出信号至

所述比较输出检测器,使得所述开关 ON/OFF 控制器产生一第二信号,进而关闭所对应的所述 N 个开关;以及

所述比较器产生的所述输出信号送至所述一开关的所述控制端,进而开启所述一开关,因此所述节点的电压 V_{DTS} ,则经由所述第二电阻释放至地。

10. 一液晶显示器,其特征在于,所述的液晶显示器包含:

一液晶显示面板,具有多个像素单元列与多个对应栅线,其中所述多个对应栅线耦接至所述多个像素单元列;

一栅极脉冲调制电路,用以接收 N 个时序信号 $\{CK_j\}$, $j = 1, 2, 3, \dots, N$,而 N 则为大于零的一偶数整数,并且用于输出 N 个调制时序信号 $\{CKH_j\}$,其中每一调制时序信号 CKH_j ,对应于一时序信号 CK_j ,并且所述时序信号 CK_j 的一波形,具有一下降沿;以及

一移位暂存器,用以接收所述调制时序信号 $\{CKH_j\}$,并且用以产生多个栅信号,分别施加于所述多个栅线上,来驱动所述多个像素单元列,

其中所述栅极脉冲调制电路包含:

一低电压稳压调节器;

一第一电阻,具有一第一端电连接于所述低电压稳压调节器,与一第二端电连接于一节点;

一电容,具有一第一端电连接于所述第一电阻的所述第二端,与一第二端电性接地;

一开关,具有一控制端、一第一端与一第二端,其中所述开关的所述第一端电连接于所述节点;

一第二电阻,具有一第一端电连接于所述开关的第二端,与一第二端电性接地;

一比较器,具有一第一输入端电连接于所述节点、一第二输入端用以接收一电压信号

V_{ref} 与一输出端电连接于所述开关的所述控制端；

一位准移相器，具有 N 个输入端用以接收 N 个时序信号 $\{CK_j\}$ ，与 N 个输出端用以输出 N 个调制时序信号 $\{CKH_j\}$ ， $j = 1, 2, 3, \dots, N$ ，其中 N 为大于零的一偶数整数；

一逻辑控制单元，具有一第一输入端用以接收所述时序信号 $\{CK_j\}$ 、一第二输入端电连接于所述比较器的所述输出端与一输出端；

N 个开关 $\{S_j\}$ ，其中每一开关具有一控制端电连接于所述逻辑控制单元的所述输出端、一第一端与一第二端， N 个开关的第一端分别与所述位准移相器的 N 个输出端电连接；

一第三电阻，具有一第一端电连接于所述 N 个开关 $\{S_j\}$ 的每一奇数开关 S_k ， $k = 1, 3, 5, \dots, N-1$ 的所述第二端，与一第二端电性接地；以及

一第四电阻，具有一第一端电连接于所述 N 个开关 $\{S_j\}$ 的每一偶数

开关 S_q ， $q = 2, 4, 6, \dots, N$ 的所述第二端，与一第二端电性接地。

11. 如权利要求 10 所述的液晶显示器，其特征在于，所述调制时序信号 $\{CKH_j\}$ ， $j = 1, 2, 3, \dots, N$ 中的每一调制时序信号 CKH_j ，皆具有一波形，其中所述波形在时间 t_1 ，由一第一电压 V_{GL} ，上升至一第二电压 V_{GH} ；并且，直到时间 t_2 ，皆维持在第二电压 V_{GH} ；接着，在时间 t_2 与 t_3 间，则依着一斜率，从所述第二电压 V_{GH} 下降至一第三电压 V_j ，并且其中通过 $T = (t_3 - t_2)$ ，来定义每一调制时序信号 CKH_j 的一下降时间。

12. 如权利要求 11 所述的液晶显示器，其特征在于，每一调制时序信号 CKH_j ， $j = 1, 2, 3, \dots, N$ 的所述下降时间 $T = (t_3 - t_2)$ ，为所述电容的电容值的一函数。

13. 如权利要求 12 所述的液晶显示器，其特征在于，在所述调制时序信号 $\{CKH_j\}$ ， $j = 1, 2, 3, \dots, N$ 的每一奇数调制时序信号 CKH_k ， $k = 1, 3, 5, \dots, N-1$ 的所述波形中，其第三电压 V_k ，为所述第三电阻的电阻值的函数，并且其中所述调制时序信号 $\{CKH_j\}$ 的每一偶数调制时序信号 CKH_q ， $q = 2, 4, 6, \dots, N$ 的所述波形中，其第三电压 V_q ，为所述第四电阻的电阻值的函数。

14. 如权利要求 13 所述的液晶显示器，其特征在于，所述第三电阻的电阻值不同于所述第四电阻的电阻值，并且其中介在每一奇数调制时序信号 CKH_k ， $k = 1, 3, 5, \dots, N-1$ 的所述第三电压 V_k 与所述第一电压 V_{GL} 间的电压差 $\Delta V_1 = (V_k - V_{GL})$ ，不同于介在每一偶数调制时序信号 CKH_q ， $q = 2, 4, 6, \dots, N$ 的所述第三电压 V_q 与所述第一电压 V_{GL} 间的电压差 $\Delta V_2 = (V_q - V_{GL})$ 。

15. 如权利要求 11 所述的液晶显示器，其特征在于，所述时序信号 CK_j 在时间 t_2 具有一下降沿。

16. 如权利要求 15 所述的液晶显示器，其特征在于，其中当所述时序信号 CK_j ，在时间 t_2 下降时，

逻辑控制单元，产生一第一信号，用以开启所对应的所述 N 个开关之一，因此从所述位准移相器的 j -th 输出端中，所输出的对应所述调制时序信号 CKH_j ，则通过所述第三电阻或所述第四电阻释放至地；以及

所述低电压稳压调节器，提供一电流信号，通过所述第一电阻，来对所述电容充电，因此使得所述节点具有一电压 V_{DTS} 。

17. 如权利要求 16 所述的液晶显示器，其特征在于，所述比较器用以比较所述节点的所述电压 V_{DTS} 与所述电压信号 V_{ref} ，其中当 $V_{DTS} = V_{ref}$ ，所述比较器产生一输出信号至

所述逻辑控制单元,进而产生一第二信号,以关闭所对应的所述 N 个开关之一;以及
所述比较器产生的所述输出信号送至所述一开关的所述控制端,进而开启所述一开关,因此所述节点的电压 V_{DTS} ,则经由所述第二电阻释放至地。

栅极脉冲调制电路及其液晶显示器

技术领域

[0001] 本发明涉及一种液晶显示器,尤其涉及一种栅极脉冲调制电路,用以改善液晶显示器的显示效能。

背景技术

[0002] 一种液晶显示器 (LCD) 包含液晶显示面板,其中液晶显示面板是由液晶单元与像素元件所组成,而像素元件分别与液晶单元相对应。并且,每一像素元件包含液晶 (LC) 电容与储存电容,而薄膜晶体管 (TFT) 则电性耦接至液晶电容与储存电容。像素元件的配置大体上为一矩阵,致使具有多个像素列与像素行。具体来说,扫描信号是连续施加于像素列,进而依序一列一列地开启所对应的薄膜晶体管。当扫描信号施加于像素列,以开启所对应像素列上的像素元件的薄膜晶体管时,用于像素列的来源信号 (例如,图像信号) 将同时施加在像素行上,使得对于所对应的液晶电容与像素列上的储存电容进行充电,来调准与像素列相对应的液晶单元的方向,进而控制光线穿透度。透过对于全部所有像素列实行上述动作,将得以提供图像信号的相对来源信号到所有像素元件上。

[0003] 为了降低功率损耗,半源驱动器 (half source driver) 因此应蕴而生。在半源驱动器的设计中,相异像素的两相邻子像素电极电性耦接至同一数据线,而且同一像素上的两子像素则是电连接于两相邻栅线。相对于液晶显示器传统电路设计,通过上述设计将可减少一半功率损耗。然而,倘若子像素充电不均匀时,则当显示图像过程中,将会产生暗-明线与闪烁现象,而影响液晶显示装置的显示效果。

[0004] 因此,迄今为止的相关现有技艺仍无法有效且全面性地来解决上述缺陷和不足之处。

发明内容

[0005] 因此本发明的一态样就是关于一种适用于液晶显示装置的栅极脉冲调制电路。在一实施方式中,栅极脉冲调制电路具有一低电压稳压调节器 LDO_0、一第一电阻 R_{Cset} 、一电容 C_{set} 、一开关 SW 以及一第二电阻 R_{DTS} 。第一电阻 R_{Cset} 具有一第一端电连接于低电压稳压调节器,与一第二端电连接于一节点 DTS。电容 C_{set} 具有一第一端电连接于第一电阻的第二端,与一第二端电性接地。开关 SW 具有一控制端、一第一端与一第二端,其中开关 SW 的第一端电连接于节点。第二电阻 R_{DTS} 则具有一第一端电连接于开关的第二端,与一第二端电性接地。

[0006] 栅极脉冲调制电路更包含一比较器,其具有一第一输入端电连接于节点 DTS、一第二输入端用以接收一电压信号 V_{ref} 与一输出端电连接于开关的控制端。

[0007] 栅极脉冲调制电路亦包含一位准移相器,具有 N 个输入端用以接收 N 个时序信号 {CKj}, 与 N 个输出端用以输出 N 个调制时序信号 {CKHj}, $j = 1, 2, 3, \dots, N$, 其中 N 为大于零的一偶数整数。

[0008] 而且,栅极脉冲调制电路更包含一逻辑控制单元,具有一第一输入端用以接收 N

个时序信号 {CKj}、一第二输入端电连接于比较器的输出端与一输出端。

[0009] 此外,栅极脉冲调制电路包含N个开关 {Sj}、一第三电阻 R_0 以及一第四电阻 R_E 。其中每一开关具有一控制端电连接于逻辑控制单元的输出端,一第一端与一第二端,N个开关的第一端分别与该位准移相器的N个输出端电连接。第三电阻 R_0 具有一第一端电连接于N个开关 {Sj} 的每一奇数开关 $S_k, k = 1, 3, 5, \dots, N-1$ 的第二端,与一第二端电性接地。第四电阻 R_E 则具有一第一端电连接于N个开关 {Sj} 的每一偶数开关 $S_q, q = 2, 4, 6, \dots, N$ 的第二端,与一第二端电性接地。

[0010] 在一实施方式中,N个调制时序信号 {CKHj}, $j = 1, 2, 3, \dots, N$ 中的每一调制时序信号 CKHj 具有一波形,其中波形在时间 t_1 ,由一第一电压 V_{GL} 上升至一第二电压 V_{GH} ;并且,直到时间 t_2 ,皆维持在第二电压 V_{GH} ;接着,在时间 t_2 与 t_3 之间,则依着一斜率,从第二电压 V_{GH} 降至一第三电压 V_j ,并且其中通过 $T = (t_3 - t_2)$,来定义每一调制时序信号 CKHj 的一下降时间。

[0011] 每一调制时序信号 CKHj, $j = 1, 2, 3, \dots, N$ 的下降时间 $T = (t_3 - t_2)$,为电容 C_{set} 的电容值的一函数。N个调制时序信号 {CKHj}, $j = 1, 2, 3, \dots, N$ 的每一奇数调制时序信号 CKHk, $k = 1, 3, 5, \dots, N-1$ 的波形中,其中第三电压 V_k 为第三电阻 R_0 的电阻值的函数,并且其中N个调制时序信号 {CKHj} 的每一偶数调制时序信号 CKHq, $q = 2, 4, 6, \dots, N$ 的波形中,其第三电压 V_q ,为第四电阻 R_E 的电阻值的函数。

[0012] 在一实施方式中,第三电阻 R_0 的电阻值不同于第四电阻 R_E 的电阻值,并且其中介在每一奇数调制时序信号 CKHk, $k = 1, 3, 5, \dots, N-1$ 的第三电压 V_k 与第一电压 V_{GL} 间的电压差 $\Delta V_1 = (V_k - V_{GL})$,不同于介在每一偶数调制时序信号 CKHq, $q = 2, 4, 6, \dots, N$ 的第三电压 V_q 与第一电压 V_{GL} 间的电压差 $\Delta V_2 = (V_q - V_{GL})$ 。

[0013] 另外,在时间 t_2 ,所对应的时序信号 CKj 具有一下降沿。

[0014] 在一实施方式中,逻辑控制单元包含一CK脉冲下降沿检测器、一比较输出检测器以及一开关ON/OFF控制器。而于其中,CK脉冲下降沿检测器用以接收每一时序信号 {CKj}, $j = 1, 2, 3, \dots, N$ 以及检测每一时序信号 {CKj} 的波形的下降沿,而比较输出检测器用以从比较器中接收一输出信号。开关ON/OFF控制器则是作为CK脉冲下降沿检测器与比较输出检测器之间的联系,进而根据CK脉冲下降沿检测器所检测到的时序信号 {CKj} 的一波形的下降沿,与比较输出检测器所检测到的该比较器的该输出信号,来决定启闭N个开关 {Sj}, $j = 1, 2, 3, \dots, N$ 中的所对应开关。

[0015] 在一实施方式中,当CK脉冲下降沿检测器,检测到在一时序信号 CKj, $j = 1, 2, 3, \dots, N$ 中的下降沿时,开关ON/OFF控制器则响应产生一第一信号,用以开启所对应的开关 S_j 。因此从位准移相器的j-th输出端中,所输出的对应调制时序信号 CKHj,则通过第三电阻 R_0 或第四电阻 R_E 释放至地,而且低电压稳压调节器 LDO_0 通过第一电阻 R_{Cset} ,以提供一电流信号,来对电容 C_{set} 充电,进而使得该节点 DTS 具有一电压 V_{DTS} 。

[0016] 比较器用以比较 DTS 节点的电压 V_{DTS} 与电压信号 V_{ref} ,其中当 $V_{DTS} = V_{ref}$ 时,比较器产生一输出信号至比较输出检测器,使得开关ON/OFF控制器产生一第二信号,进而关闭所对应的N个开关 S_j ,以及比较器产生的输出信号送至一开关SW的控制端,进而开启一开关SW,因此致使节点 DTS 上的电压 V_{DTS} ,经由第二电阻 R_{DTS} 释放至地。

[0017] 本发明的另一态样是有关一种液晶显示装置,其具有一液晶显示面板、一栅极脉

冲调制电路以及一移位暂存器。液晶显示面板具有多个像素单元列,而且像素单元列与所对应的栅线相互耦接。栅极脉冲调制电路用以接收 N 个时序信号 $\{CK_j\}$ 与输出 N 个调制时序信号 $\{CKH_j\}$, $j = 1, 2, 3, \dots, N$, N 为大于零的一偶数整数,并且其中每一对应于时序信号 CK_j 的调制时序信号 CKH_j , 包含具有下降沿的波形。移位暂存器则是用以接收调制时序信号 $\{CKH_j\}$, 并且产生栅信号, 来分别施加于栅线上, 致使驱动像素单元列。

[0018] 在一实施方式中, 栅极脉冲调制电路包含一低电压稳压调节器 (LDO_0)、一第一电阻 R_{Cset} 、一电容 C_{set} 、一开关 SW 以及一第二电阻 R_{DTS} 。第一电阻 R_{Cset} 具有一第一端电连接于低电压稳压调节器, 与一第二端电性接地。电容 C_{set} 具有一第一端电连接于第一电阻的第二端, 与一第二端电性接地。开关 SW 具有一控制端、一第一端与一第二端, 其中开关 SW 的第一端电连接于节点。第二电阻 R_{DTS} 具有一第一端电连接于开关的第二端与一第二端电性接地。

[0019] 栅极脉冲调制电路更包含一比较器、一位准移相器与一逻辑控制单元。比较器具有一第一输入端电连接于节点 DTS、一第二输入端用以接收一电压信号 V_{ref} 以及一输出端电连接于开关的控制端。位准移相器具有 N 个输入端用以接收 N 个时序信号 $\{CK_j\}$, 与 N 个输出端用以输出 N 个调制时序信号 $\{CKH_j\}$, $j = 1, 2, 3, \dots, N$, 其中 N 为大于零的一偶数整数。逻辑控制单元具有一第一输入端用以接收 N 个时序信号 $\{CK_j\}$ 、一第二输入端电连接于比较器的输出端与一输出端。

[0020] 另外, 栅极脉冲调制电路更包含 N 个开关 $\{S_j\}$ 、一第三电阻 R_0 与一第四电阻 R_E 。每一开关具有一控制端电连接于逻辑控制单元的输出端、一第一端与一第二端, N 个开关的第一端分别与所述位准移相器的 N 个输出端电连接。第三电阻 R_0 具有一第一端电连接于开关 $\{S_j\}$ 的每一奇数开关 S_k , $k = 1, 3, 5, \dots, N-1$ 的第二端, 与一第二端电性接地。第四电阻 R_E 具有一第一端电连接于 N 开关 $\{S_j\}$ 的每一偶数开关 S_q , $q = 2, 4, 6, \dots, N$ 的第二端, 与一第二端电性接地。

[0021] 在一实施方式中, 调制时序信号 $\{CKH_j\}$, $j = 1, 2, 3, \dots, N$ 中的每一调制时序信号 CKH_j , 皆具有一波形, 其中波形在时间 t_1 , 由一第一电压 V_{GL} , 上升至一第二电压 V_{GH} ; 并且, 直到时间 t_2 , 皆维持在第二电压 V_{GH} ; 接着, 在时间 t_2 与 t_3 之间, 则依着一斜率, 从该第二电压 V_{GH} 下降至一第三电压 V_j , 并且其中每一调制时序信号 CKH_j 的下降时间, 通过 $T = (t_3 - t_2)$ 来定义之。

[0022] 每一调制时序信号 CKH_j , $j = 1, 2, 3, \dots, N$ 的下降时间 $T = (t_3 - t_2)$, 为电容 C_{set} 的电容值的函数。调制时序信号 $\{CKH_j\}$, $j = 1, 2, 3, \dots, N$ 的每一奇数调制时序信号 CKH_k , $k = 1, 3, 5, \dots, N-1$ 的波形中, 其第三电压 V_k , 为第三电阻 R_0 的电阻值的函数, 并且其中调制时序信号 $\{CKH_j\}$ 的每一偶数调制时序信号 CKH_q , $q = 2, 4, 6, \dots, N$ 的波形中, 其第三电压 V_q , 为第四电阻 R_E 的电阻值的函数。

[0023] 在一实施方式中, 第三电阻 R_0 的电阻值不同于第四电阻 R_E 的电阻值, 并且其中介在每一奇数调制时序信号 CKH_k , $k = 1, 3, 5, \dots, N-1$ 的第三电压 V_k 与第一电压 V_{GL} 间的电压差 $\Delta V_1 = (V_k - V_{GL})$, 不同于介在每一偶数调制时序信号 CKH_q , $q = 2, 4, 6, \dots, N$ 的第三电压 V_q 与第一电压 V_{GL} 间的电压差 $\Delta V_2 = (V_q - V_{GL})$ 。

[0024] 此外, 时序信号 CK_j 于时间 t_2 , 具有一下降沿。当时序信号 CK_j , 在时间 t_2 下降时, 逻辑控制单元产生一第一信号, 用以开启对应 N 个开关 S_j 之一, 因此自位准移相器的 j -th

输出端中,所输出的对应调制时序信号 CKHj,则通过第三电阻 R_0 或第四电阻 R_E 释放至地。并且,低电压稳压调节器 (LDO_0),提供一电流信号,通过第一电阻 R_{Cset} ,来对电容 C_{set} 充电,因此使得节点 DTS 具有一电压 V_{DTS} 。然而,比较器则用于比较 DTS 节点的电压 V_{DTS} 与电压信号 V_{ref} ,其中当 $V_{DTS} = V_{ref}$,比较器产生一输出信号至逻辑控制单元,使得产生一第二信号,进而关闭所对应的 N 个开关 S_j 之一,以及比较器产生的一输出信号送至开关 SW 的控制端,进而开启开关 SW,因此节点 DTS 的电压 V_{DTS} ,则经由第二电阻 R_{DTS} 释放至地。

[0025] 本发明的其他态样,将由下列各个实施方式与其所对应的附图,来予以详细说明。

附图说明

[0026] 为了让本发明的上述和其他目的、特征、优点与实施例能更明显易懂,附图的说明如下:

[0027] 图 1 为绘示依照本发明一实施方式的一种栅极脉冲调制电路图。

[0028] 图 2 为绘示依照本发明一实施方式的一种用于栅极脉冲调制电路的逻辑控制单元的方块图。

[0029] 图 3A- 图 3D 为绘示图 1 中的栅极脉冲调制电路在不同时间的电流流动图。

[0030] 图 4A- 图 4B 为绘示依照本发明一实施方式的由栅极脉冲调制电路所产生的时序信号与调制时序信号的波形图,其中图 4A 对应于奇数通道,而图 4B 则对应于偶数通道。

[0031] 图 5 为绘示依照本发明一实施方式,由栅极脉冲调制电路所产生的时序信号、位准偏移时序信号与调制时序信号的波形图。

[0032] 图 6 为绘示依照本发明一实施方式,由栅极脉冲调制电路所产生的时序信号与调制时序信号的波形图。

[0033] 图 7 为绘示依照本发明一实施方式的液晶显示装置的方块图。

[0034] 图 8 为绘示依照本发明一实施方式的适用于液晶显示装置的栅极脉冲调制电路与移位暂存器的电路图。

[0035] 附图标号:

[0036] 100:栅极脉冲调制电路

[0037] 101:时间控制器

[0038] 110:比较器

[0039] 111:第一输入端

[0040] 112:第二输入端

[0041] 113:输出端

[0042] 120:逻辑控制单元

[0043] 121:第一输入端

[0044] 122:第二输入端

[0045] 123:CK 脉冲下降沿检测器

[0046] 124:比较输出检测器

[0047] 125:开关 ON/OFF 控制器

[0048] 126:输出端

[0049] 130:位准移相器

- [0050] 130a :输入端
- [0051] 131-136 :输出端
- [0052] 700 :显示液晶装置
- [0053] 710 :显示液晶面板
- [0054] 711 :像素元件列
- [0055] 712 :像素元件列
- [0056] 720 :栅极脉冲调制电路
- [0057] 730 :移位暂存器

具体实施方式

[0058] 为了使本发明的叙述更加详尽与完备,以让本领域技术人员将能清楚明白其中的差异与变化,可参照以下所述的实施例。在下列段落中,对于本发明的各种实施方式予以详细叙述。附图中,相同的号码代表相同或相似的元件。另外,在实施方式与权利要求中,除非内文中对于冠词有所特别限定,否则“一”与“该”可泛指单一个或多个。并且,在实施方式与权利要求中,除非本文中有所特别限定,否则所提及的“在...中”也包含“在...里”与“在...上”的涵意。

[0059] 为了使本发明的叙述更加详尽与完备,可参照附图及以下所述各种实施例,附图中相同的号码代表相同或相似的元件。另一方面,众所周知的元件与步骤并未描述于实施例中,以避免造成本发明不必要的限制。

[0060] 关于本文中所使用的“约”、“大约”或“大致约”一般通常是指数值的误差或范围在百分之二十以内,较好地是在百分之十以内,而更佳地则是在百分之五以内。文中若无明确说明,其所提及的数值皆视为近似值,即如“约”、“大约”或“大致约”所表示的误差或范围。

[0061] 然而,至于本文中所使用的“包含”、“包括”、“具有”及相似词汇,皆认定为开放式连接词。例如,“包含”表示元件、成分或步骤的组合中不排除请求项未记载的元件、成分或步骤。

[0062] 下列将对于本发明的实施方式及所对应的图1-8,予以详细详述。根据本发明的目的,以更具具体且广泛地来说,本发明的一态样为关于一种适用于液晶显示器上的栅极脉冲调制电路。

[0063] 图1为绘示根据本发明一实施方式的一种栅极脉冲调制电路100。栅极脉冲调制电路100包含一低电压稳压调节器LDO_0、一电容 C_{set} 、一第一电阻 R_{Cset} 、一第二电阻 R_{DTS} 、一第四电阻 R_E 、一第三电阻 R_0 、一开关SW、一比较器110、一逻辑控制单元120、一位准移相器130以及N个开关 $\{S_j\}$, $j = 1, 2, 3, \dots, N$,其中N为一大于零的偶数整数。在图1所示的实施方式中, $N = 6$,例如为6-相位结构。在一实施方式中,低电压稳压调节器LDO_0为一电流源。

[0064] 请继续参照图1,第一电阻 R_{Cset} 具有一第一端电连接于低电压稳压调节器LDO_0,与一第二端电连接于一节点DTS。电容 C_{set} 具有一第一端电连接于第一电阻 R_{Cset} 的第二端,与一第二端电性接地。开关SW具有一控制端、一第一端与一第二端,其中开关SW的第一端电连接于节点DTS。第二电阻 R_{DTS} 具有一第一端电连接于开关的第二端,与一第二端电性接

地。

[0065] 比较器 110, 具有一第一输入端 111 电连接于节点 DTS、一第二输入端 112 用以接收一电压信号 V_{ref} 以及一输出端 113 电连接于开关 SW 的控制端。

[0066] 位准移相器 130 用以转换一或多个时序信号的电压位准至所需的电压位准。如图 1 所示的 6- 相位结构中, 位准移相器 130 具有一输入端 130a (或六个输入端) 用以接收六个时序信号 CK1、CK2、...、CK6, 与六个输出端 131、132、...、136 用以分别输出六个对应位准位移的时序信号 LS1、LS2、...、LS6, 其中位准位移时序信号 LS1、LS2、...、LS6 则皆是产生自时间控制器 TCON。而且, 栅极脉冲调制电路 100 将位准位移时序信号 LS1、LS2、...、LS6 分别转化为调制时序信号 CKH1、CKH2、...、CKH6。

[0067] 举例来说, 如图 5 所示, 每一时序信号 CK1、CK2、...、CK6 包含一矩形波形, 其具有一低电压位准 0V 与一高电压位准 2.5V。当位准移相器对于时序信号 CK1、CK2、...、CK6 进行位准偏移后, 位准偏移时序信号 LS1、LS2、...、LS6 具有与时序信号 CK1、CK2、...、CK6 相同的波形, 但是低电压位准与高电压位准偏, 则分别偏移至 -7V 与 23V。每一时序信号 CK1、CK2、...、CK6 以及位准偏移时序信号 LS1、LS2、...、LS6 皆具有下降沿。根据本发明的一实施方式, 位准偏移的时序信号 LS1、LS2、...、LS6 皆分别通过如下所述的预定放电程序, 来进行信号调制。因此, 每一对应调制时序信号 CKH1、CKH2、...、CKH6, 皆包含一具有倾斜沿的波形。此外, 奇数调制时序信号 CKH1、CKH3、CKH5 的斜率不同于偶数调制时序信号 CKH2、CKH4、CKH6。

[0068] 请继续参照图 1, 逻辑控制单元 120 具有一第一输入端 121、一第二输入端 122 与一输出端 126。第一输入端 121 用以接收六个时序信号 CK1、CK2、...、CK6。第二输入端 122 电连接于比较器 110 的输出端 113。

[0069] 如图 1 所示, 在 6- 相位结构中, 栅极脉冲调制电路 100 包含六个开关 S1、S2、...、S6。每一开关具有一控制端、一第一端与一第二端。控制端电连接于逻辑控制单元 120 的输出端 126。第一端电连接于位准移相器 130 的个别输出端 131、132、...、136。至于奇数开关 S1、S3、S5, 其每一第二端电连接于第三电阻 R_0 的第一端, 而第三电阻 R_0 的第二端则是接地。至于偶数开关 S2、S4、S6, 其第二端电连接于第四电阻 R_E 的第一端, 而第四电阻 R_E 第二端则是接地。

[0070] 如图 4A- 图 4B 所绘示的栅极脉冲调制电路的结构, 每一调制时序信号 CKH1、CKH2、...、CKH6 具有一波形, 其中波形在时间 t_1 , 由一第一电压 V_{GL} 上升至一第二电压 V_{GH} ; 并且, 直到时间 t_2 , 皆维持在第二电压 V_{GH} ; 接着, 在时间 t_2 与 t_3 之间, 则依着一斜率, 从第二电压 V_{GH} 降至一第三电压 V_j , 并且其中通过 $T = (t_3 - t_2)$, 来定义每一调制时序信号 CKH1、CKH2、...、CKH6 的下降时间, 并且为电容 C_{set} 的电容值的函数。

[0071] 每一奇数调制时序信号 CKH1、CKH3、CKH5 的波形上的第三电压 V_k 为第三电阻 R_0 的电阻值的函数; 然而, 每一偶数调制时序信号 CKH2、CKH4、CKH6 的波形上的第三电压 V_q 为第四电阻 R_E 的电阻值的函数。换句话说, 介于每一奇数调制时序信号 CKH1、CKH3、CKH5 的波形上的第三电压 V_k 与第一电压 V_{GL} 间的电压差 $\Delta V_1 = (V_k - V_{GL})$, 为第三电阻 R_0 的电阻值的函数。而且, 每一偶数调制时序信号 CKH2、CKH4、CKH6 的波形上的第三电压 V_q 与第一电压 V_{GL} 间的电压差 $\Delta V_2 = (V_q - V_{GL})$, 为第四电阻 R_E 的电阻值的函数。因此, 根据本发明一实施方式, 当所选择第三电阻 R_0 的电阻值与第四电阻 R_E 的电阻值相异时, 可使得电压差

$\Delta V1$ 与 $\Delta V2$ 具有不同的电压差值。

[0072] 请继续参照图 2, 如图 2 所示, 逻辑控制单元 120 具有一 CK 脉冲下降沿检测器 123、一比较输出检测器 124 以及一开关 ON/OFF 控制器 125。CK 脉冲下降沿检测器 123 用于接收由时间控制器 TCON101 所产生的每一时序信号 $\{CKj\}$, $j = 1, 2, 3, \dots, N$, 以及用于检测所接收每一时序信号 $\{CKj\}$ 的波形上的下降沿。比较输出检测器 124 则是用于接收从比较器 110 输出的输出信号。开关 ON/OFF 控制器 125 用以作为 CK 脉冲下降沿检测器 123 与比较输出检测器 124 之间的联系, 进而根据 CK 脉冲下降沿检测器 123 所检测到的对应调制时序信号的下降沿, 与比较输出检测器 124 所检测到由比较器所输出的输出信号, 来决定启闭开关 $\{Sj\}$, $j = 1, 2, 3, \dots, N$ 中的所对应开关。

[0073] 具体来说, 如图 4A 所示, 当该 CK 脉冲下降沿检测器 123, 检测到在时间 t_2 在时序信号 CK1 的下降沿时, 即电压位准由高电压位准 V_{gH} 下降至 V_{gL} , 开关 ON/OFF 控制器 125 则响应产生第一信号, 来开启所对应的开关 S1。因此, 如图 3B 所示, 电流 I_{CKH1} 则从位准移相器 130 的输出端 131, 流经第三电阻 R_0 至地, 从而释放所对应的位准偏移时序信号 LS1。因此, 致使调制时序信号, 自第二电压 V_{GH} 沿着下降斜率递减。同时, 如图 3A 所示, 低电压稳压调节器 LDO_0 提供一电流信号 I_1 , 并通过第一电阻 R_{Cset} , 来对电容 C_{set} 充电, 进而使得节点 DTS 具有一电压 V_{DTS} 。

[0074] 接着, 比较器 110 则以参考电压 V_{ref} , 来对 DTS 节点的电压 V_{DTS} 进行比较。如图 4A 所示, 当在时间 t_3 上 $V_{DTS} = V_{ref}$ 时, 比较器 110 产生输出信号至比较输出检测器 124, 使得开关 ON/OFF 控制器 125 产生第二信号, 进而启闭所对应的开关 S1。如图 3D 所示, 其中没有电流从位准移相器 130 的输出端 131, 流经第三电阻 R_0 至地。因此, 如图 4A 所示, 调制时序信号 CKH1 在时间 t_3 , 下降至第三位准 V_k 。而且同时, 所产生的输出信号则施加于开关 SW 的控制端上, 进而开启开关 SW。如此一来, 如图 3C 所示, 电流 I_2 将可从节点 DTS, 流经第二电阻 R_{DTS} 至地, 从而透过第二电阻 R_{DTS} , 释放节点 DTS 上的电压 V_{DTS} 至地。更确切地说, 节点 DTS 上的电压 V_{DTS} 在下一循环周期前, 放电至零电位。电容 C_{set} 由零电位充电至 V_{ref} 的所需时间, 即为调制时序信号 CKH1 自第二电压位准 V_{GH} 到第三位电压位准 V_k 的时间。因此, 通过设定不同 V_{ref} 的电压值, 将可以调校电容 C_{set} 的充电时间 $T = (t_3 - t_2)$ 。第三位电压 V_k 则是由第三电阻 R_0 与电容 C_{set} 的充电时间来决定。

[0075] 重复上述步骤, 得以获取其他调制时序信号 CKH2、CKH3、...、CKH(N-1)。至于偶数调制时序信号 CKH2、CKH4、...、CKHN, 其第三电压 V_q 是由第四电阻的电阻值与电容 C_{set} 的充电时间 T 来决定。

[0076] 图 6 为绘示根据本发明一实施方式的时序信号 CK1、CK2、...、CK6, 以及由六-相位栅极脉冲调制电路所对应产生的调制时序信号 CKH1、CKH2、...、CKH6 的时序图。每一调制时序信号 CKH1、CKH2、...、CKH6 的波形皆具有一下降斜率, 而当所对应的时序信号下降时, 则其波形随之下降。

[0077] 图 7 与图 8 为根据本发明一实施方式的显示液晶装置 700, 其通过栅极脉冲调制电路, 以调制奇数栅极脉冲波形与偶数栅极脉冲波形。

[0078] 显示液晶装置 700 具有显示液晶面板 710, 而显示液晶面板 710 则具有多个像素元件列 711 与 712 以及多个对应栅线 $g1$ 、 $g2$ 、 $g3$ 、 $g4$, 分别电性耦接于像素元件列 711 与 712。至于本发明一实施方式的图示, 则仅以两个像素元件列 711 与 712, 以及四个栅线 $g1$ 、 $g2$ 、

g3、g4 来说明之。液晶显示装置 700 具有一栅极脉冲调制电路 720,用以接收四个时序信号 CK1、CK2、CK3、CK4,以及用以输出四个调制时序信号 CKH1、CKH2、CKH3、CKH4。每一调制时序信号 CKH1、CKH2、CKH3、CKH4 分别对应于一时序信号 CK1、CK2、CK3、CK4,而且每一对应波形皆具有下降斜率。如图 1 所示,栅极脉冲调制电路 720 相同于栅极脉冲调制电路 100,除了上述实施方式是采用四-相位结构。调制时序信号 CKH1、CKH2、CKH3、CKH4 为移位暂存器的输入信号,其中移位暂存器 730 形成于液晶显示面板 710 上的玻璃基板,例如,栅极驱动电路基板技术 (gate on array ;GOA)。根据本发明一实施方式,移位暂存器 730 对应产生多个栅信号 G(1)、G(2)、...,其中奇数栅信号的波形与偶数栅信号的波形相异。当栅信号 G(1)、G(2)、... 依序施加于栅线 g1、g2、... 以驱动像素元件列 711 与 712 时,奇数栅线与偶数栅线产生不同馈通效应,因此进而可减少暗-明线以及与 HSD 像素设计相关的闪烁现象,并且改善液晶显示装置的显示效能。

[0079] 虽然本发明已以实施方式揭露如上,然其并非用以限定本发明,任何本领域技术人员,在不脱离本发明的精神和范围内,当可作各种的更动与润饰,因此本发明的保护范围当视权利要求范围所界定者为准。

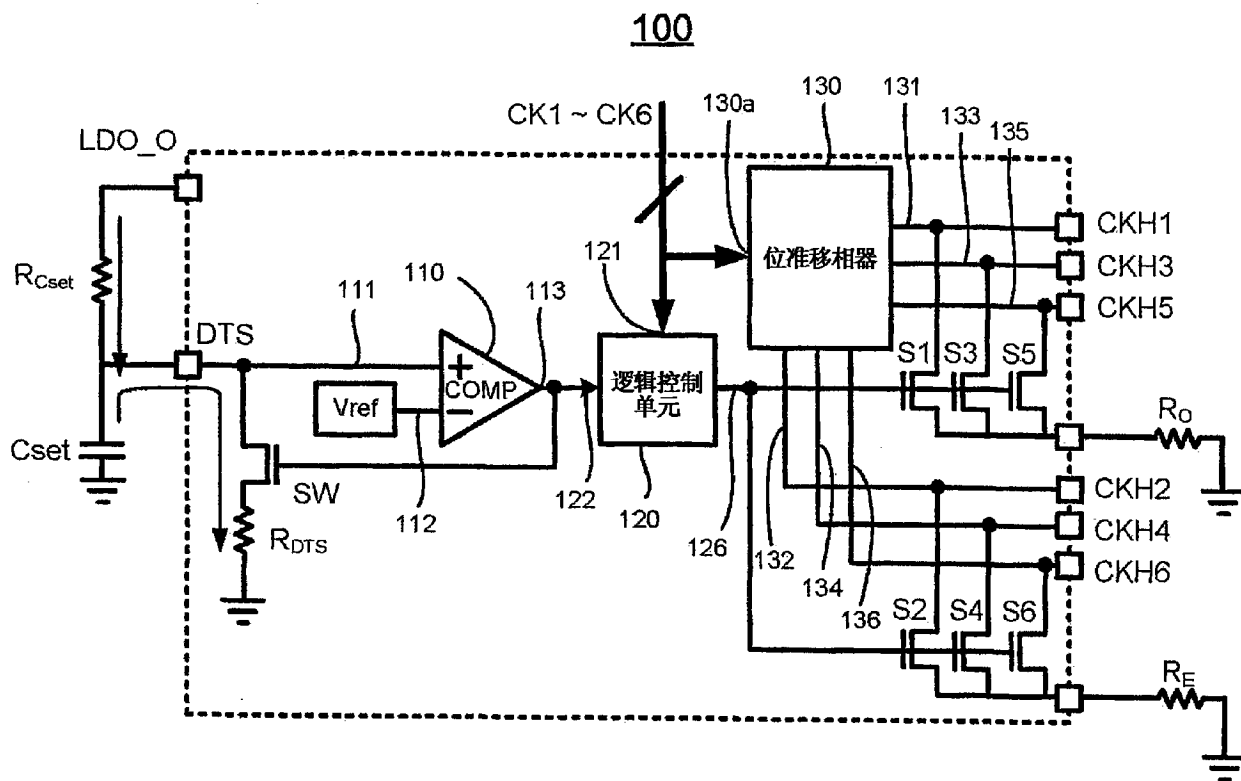


图 1

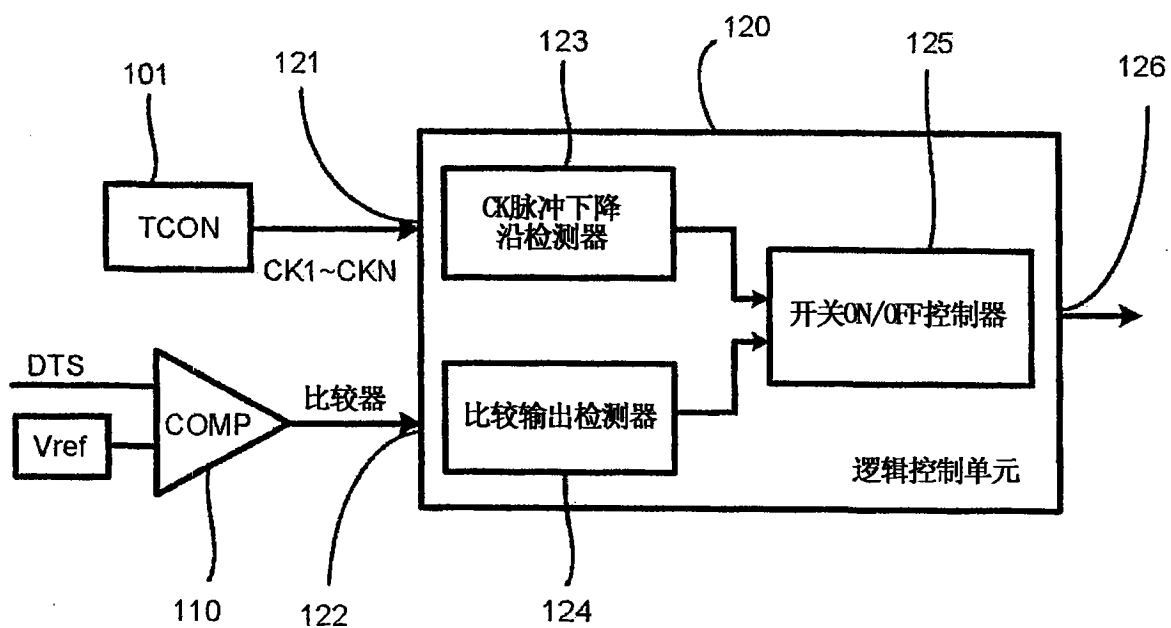


图 2

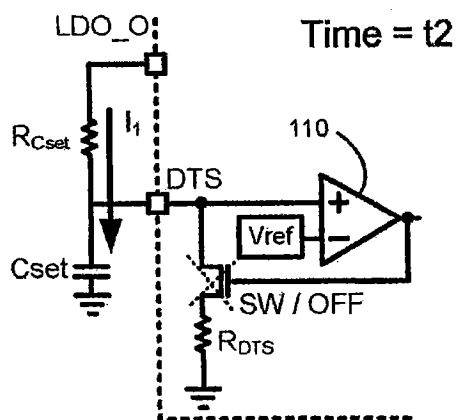


图 3A

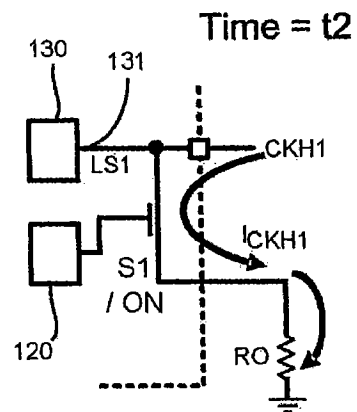


图 3B

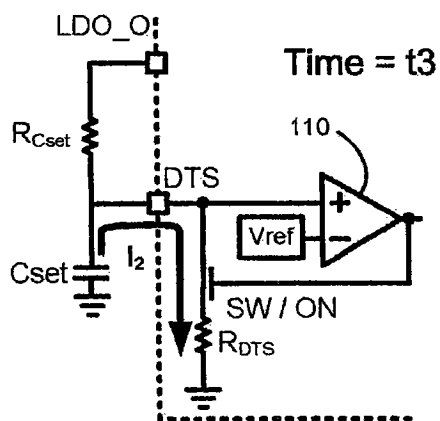


图 3C

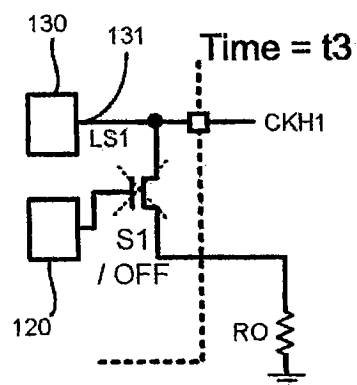


图 3D

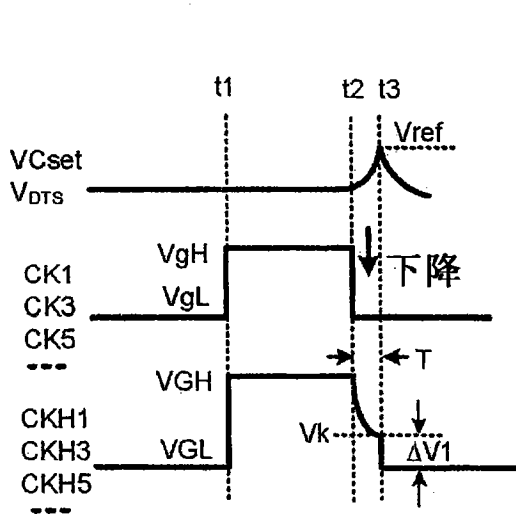


图 4A

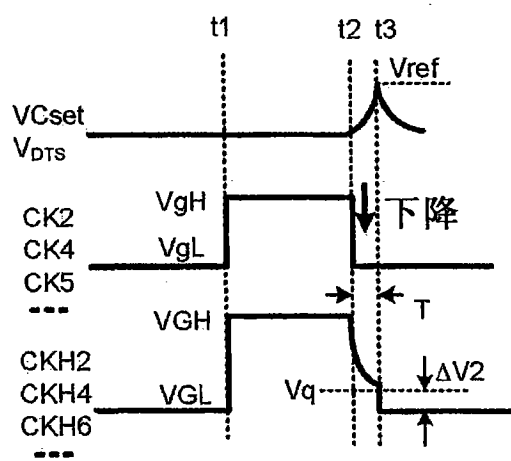


图 4B

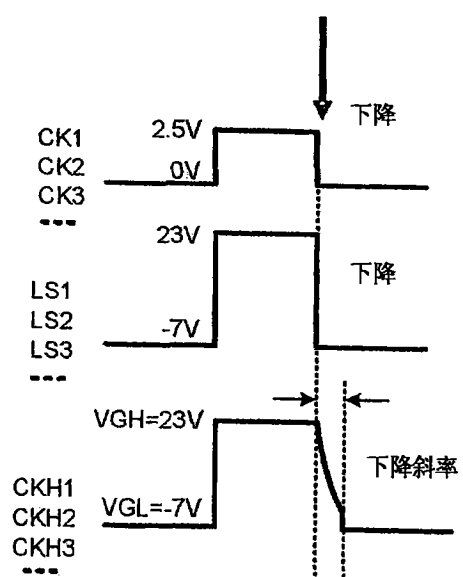


图 5

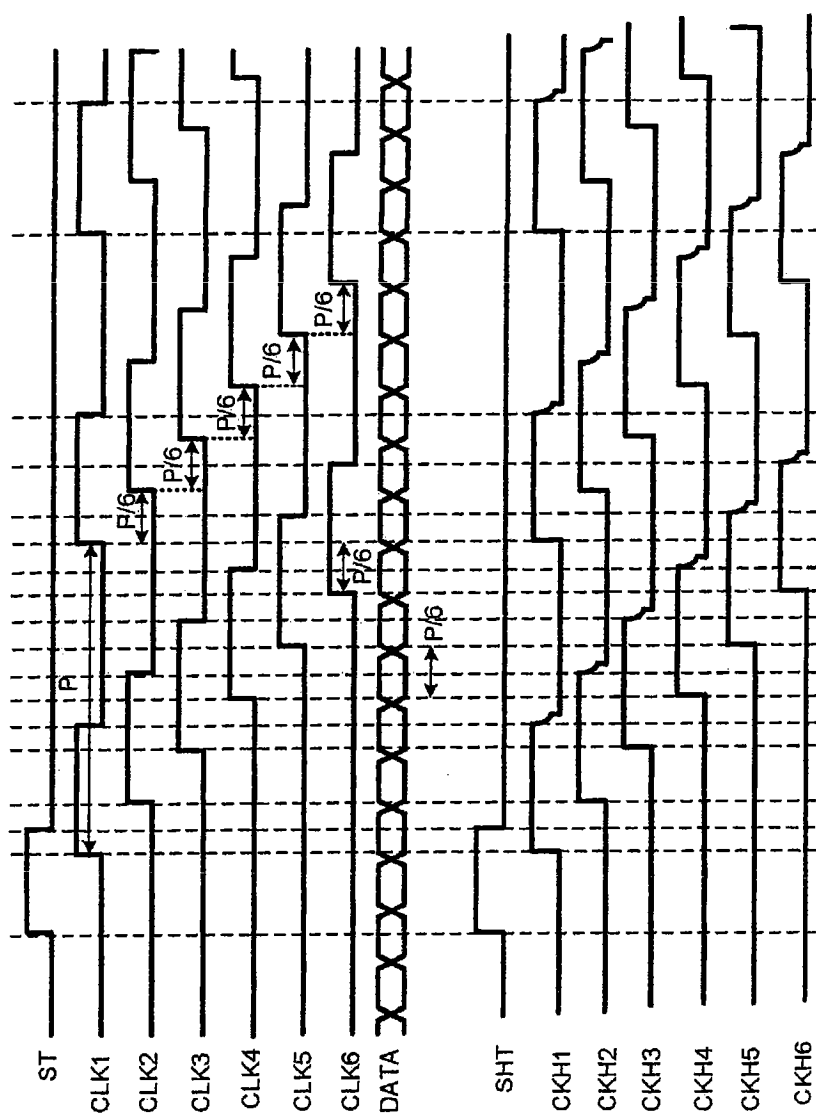


图 6

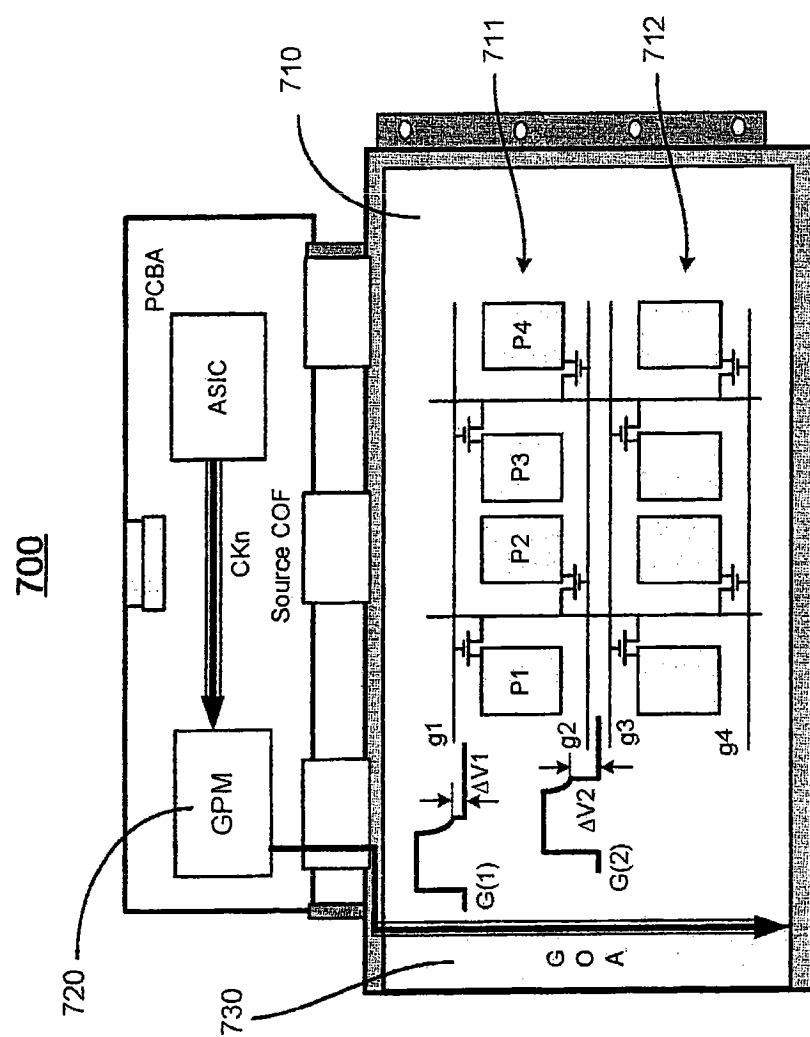


图 7

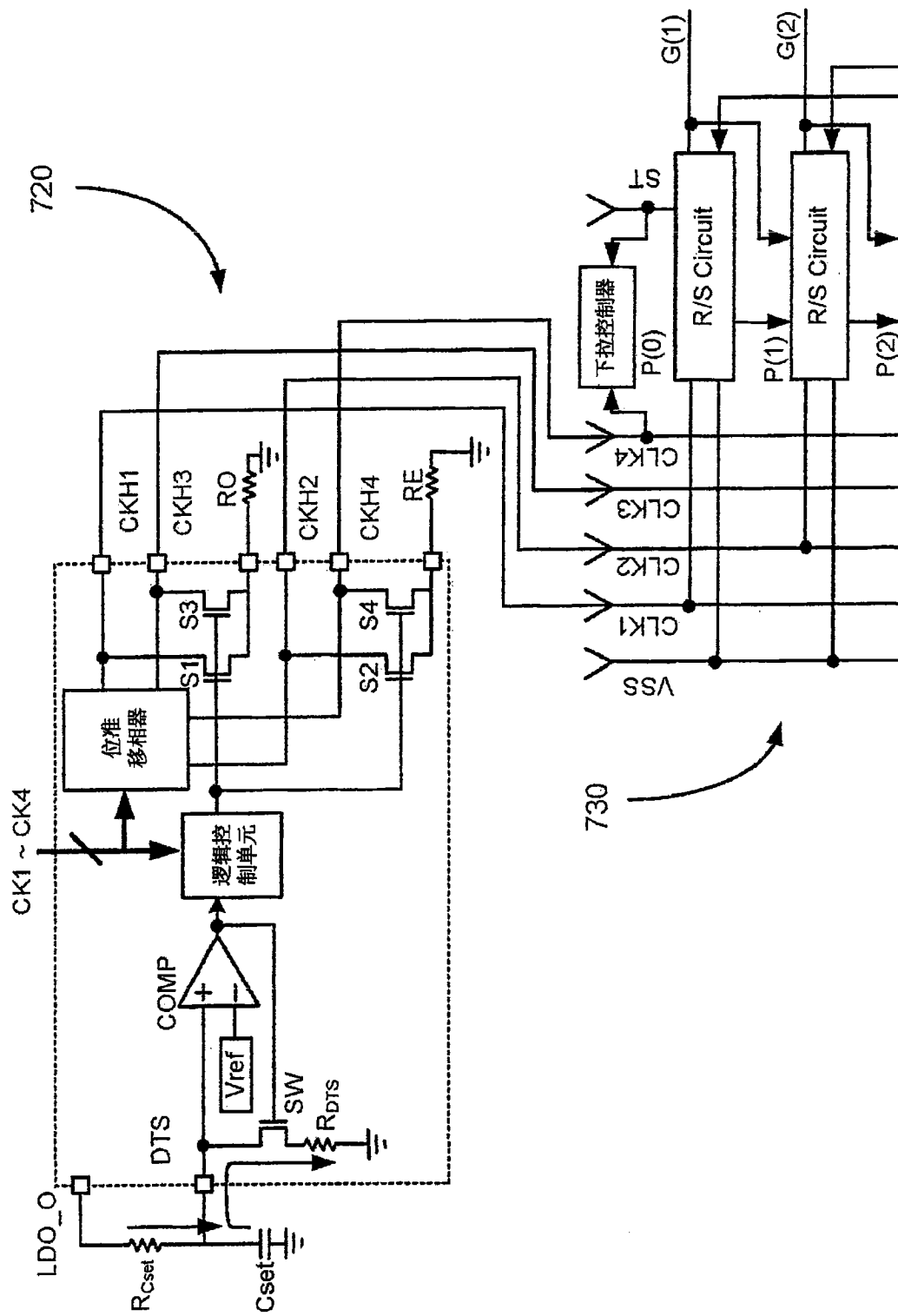


图 8

专利名称(译)	栅极脉冲调制电路及其液晶显示器		
公开(公告)号	CN101699550B	公开(公告)日	2012-05-23
申请号	CN200910209426.7	申请日	2009-10-30
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	郑晓钟 李宗鸿 陈钦舜		
发明人	郑晓钟 李宗鸿 陈钦舜		
IPC分类号	G09G3/20 G09G3/36		
CPC分类号	G09G2320/0247 G09G3/3648 G09G2300/0465 G09G2310/066 G09G2320/0219 G09G2310/0289 G09G3/3696 G09G3/3677		
优先权	12/505636 2009-07-20 US		
其他公开文献	CN101699550A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种栅极脉冲调制电路及其应用的液晶显示器，以用于改善显示效能。栅极脉冲调制电路用以调制多-相位时序脉冲信号，进而对应产生相异的奇数栅极脉冲信号与偶数栅极脉冲信号。本发明实施例的栅极脉冲调制电路及液晶显示器可以减少暗-明线以及与HSD像素设计相关的闪烁现象，并且改善液晶显示装置的显示效能。

