

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/36 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200910126474.X

[43] 公开日 2009年9月16日

[11] 公开号 CN 101533627A

[22] 申请日 2009.3.11

[21] 申请号 200910126474.X

[30] 优先权

[32] 2008.3.12 [33] JP [31] 2008-062371

[71] 申请人 株式会社日立显示器

地址 日本千叶县

[72] 发明人 梶尾浩一

[74] 专利代理机构 北京市金杜律师事务所
代理人 王茂华 于英慧

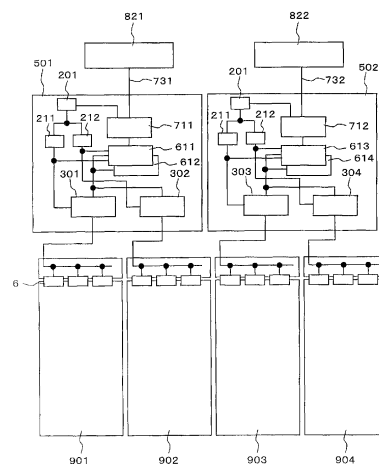
权利要求书 4 页 说明书 13 页 附图 17 页

[54] 发明名称

液晶显示装置

[57] 摘要

本发明提供一种液晶显示装置。该液晶显示装置将分成多个通道的低压差动信号接收到接收电路，对显示数据进行排序并记录到存储元件，以不同的时钟频率从发送电路输出到液晶显示面板上的驱动电路。液晶显示面板的显示区域被分为多个，由于各个显示区域的像素数不同从而使传送时钟的频率不同。本发明的液晶显示装置能够进行高清晰多灰度显示，并实现一种降低电磁波噪声的驱动电路。



1. 一种液晶显示装置，其特征在于，包括：
液晶显示面板；
驱动上述液晶显示面板的多个驱动电路；以及
向上述驱动电路提供显示数据的控制电路，其中，
上述控制电路包括：
被从外部输入显示数据的输入部；
保存显示数据的数据保存部；以及
将保存在上述数据保存部中的显示数据传送到上述液晶显示面板的发送部，其中，
上述输入部和上述发送部的数量不同。
2. 根据权利要求1所述的液晶显示装置，其特征在于，
从上述输入部将显示数据读入到上述数据保存部的时钟频率与从上述数据保存部将显示数据读出到上述发送部的时钟频率不同。
3. 根据权利要求1所述的液晶显示装置，其特征在于，
输入到上述输入部的显示数据是低压差动信号。
4. 根据权利要求1所述的液晶显示装置，其特征在于，
上述输入部的数量是偶数，上述发送部的数量是奇数。
5. 一种液晶显示装置，其特征在于，包括：
液晶显示面板；
驱动上述液晶显示面板的多个驱动电路；以及
向上述驱动电路提供显示数据的控制电路，其中，
上述控制电路包括：
被从外部输入显示数据的接收电路；
保存显示数据的存储器元件；以及
将保存在上述存储器元件中的显示数据发送到上述液晶显示面板的第一发送电路和第二发送电路，其中，
在1个输出期间内，上述第一发送电路发送的显示数据的数量和

上述第二发送电路发送的显示数据的数量不同。

6. 根据权利要求5所述的液晶显示装置，其特征在于，

将显示数据从上述接收电路读入到上述存储器元件的时钟频率与将显示数据从上述存储器元件读出到上述第一发送电路和上述第二发送电路的时钟频率不同。

7. 根据权利要求5所述的液晶显示装置，其特征在于，

向输入电路输入的显示数据是低压差动信号。

8. 根据权利要求5所述的液晶显示装置，其特征在于，

将显示数据从上述第一发送电路发送到上述液晶显示面板的时钟频率与将显示数据从上述第二发送电路发送到上述液晶显示面板的时钟频率不同。

9. 根据权利要求5所述的液晶显示装置，其特征在于，

上述存储器元件包括第一存储器元件和第二存储器元件，

上述第一存储器元件与上述第一发送电路由第一数据总线连接，

上述第二存储器元件与上述第二发送电路由第二数据总线连接。

10. 一种液晶显示装置，其特征在于，包括：

液晶显示面板；

驱动上述液晶显示面板的多个驱动电路；以及

向上述驱动电路提供显示数据的控制电路，

上述液晶显示面板具有第一显示区域、第二显示区域以及第三显示区域，其中，

上述第一显示区域的像素数不同于上述第二显示区域、上述第三显示区域的像素数，

上述控制电路具有向上述第一显示区域输出显示数据的第一发送路径、向上述第二显示区域输出显示数据的第二发送路径、以及向上述第三显示区域输出显示数据的第三发送路径。

11. 根据权利要求10所述的液晶显示装置，其特征在于，

上述控制电路具有输入显示数据的第一接收路径和第二接收路径。

12. 根据权利要求 10 所述的液晶显示装置，其特征在于，
上述控制电路包括：

保存从第一接收路径输入的显示数据的第一存储器元件；

保存从上述第一接收路径和第二接收路径输入的显示数据的第二存储器元件；以及

保存从第二接收路径输入的显示数据的第三存储器元件。

13. 根据权利要求 10 所述的液晶显示装置，其特征在于，
上述控制电路包括：

保存从第一接收路径输入的显示数据的第一存储器元件；

保存从上述第一接收路径和第二接收路径输入的显示数据的第二存储器元件； 以及

保存从上述第二接收路径输入的显示数据的第三存储器元件，
还包括：

将保存在上述第一存储器元件中的显示数据输出到上述液晶显示面板的第一发送电路；

将保存在上述第二存储器元件中的显示数据输出到上述液晶显示面板的第二发送电路；以及

将保存在上述第三存储器元件中的显示数据输出到上述液晶显示面板的第三发送电路。

14. 根据权利要求 10 所述的液晶显示装置，其特征在于，
上述控制电路包括：

保存从第一接收路径输入的显示数据的第一存储器元件；

保存从上述第一接收路径和第二接收路径输入的显示数据的第二存储器元件；以及

保存从上述第二接收路径输入的显示数据的第三存储器元件，
还包括：

将保存在上述第一存储器元件中的显示数据输出到上述液晶显示面板的第一发送电路；

将保存在上述第二存储器元件中的显示数据输出到上述液晶显

示面板的第二发送电路；以及

将保存在上述第三存储器元件中的显示数据输出到上述液晶显示面板的第三发送电路，

从上述第一发送电路输出的显示数据的发送时钟频率与从上述第二发送电路输出的显示数据的发送时钟频率不同。

液晶显示装置

技术领域

本发明涉及一种液晶显示装置，尤其涉及高分辨率多灰度监视器和最适于控制该高分辨率多灰度监视器的控制电路的电路结构。

背景技术

TFT（Thin Film Transistor：薄膜晶体管）方式的液晶装置被广泛用于个人电脑等的显示装置。这些液晶显示装置具备液晶显示面板、驱动液晶显示面板的驱动电路以及控制驱动电路的控制电路。

并且，这样的液晶显示装置伴随着显示分辨率的增加而显示数据量增加，且在显示数据的传送速度高速化的情况下噪声等会增加。因此，作为公知技术，如日本特开平 05-181431 所记载的那样，可以暂时将显示数据存储在存储器中，同时将显示数据传送给多个驱动电路来降低显示数据传送速度。

发明内容

但是，即使分割画面来降低传送速度，也会由于进一步的高分辨率化而再次引起 EMI（Electromagnetic Interference：电磁波干扰）等问题。

为了解决上述现有技术中的问题，本发明提供一种在液晶显示装置中实现高分辨率多灰度显示器，且即使显示数据增加也能使 EMI 等问题减少的技术。

本发明的上述及其他目的和新特征可通过本说明书的记述和附图来加以明确。

简单说明在本申请所公开的发明中包括代表性的技术方案概要如下。

本发明的液晶显示装置包括液晶显示面板、为液晶显示面板提供驱动信号的驱动电路、为驱动电路提供显示数据的控制电路，控制电路包括从外部输入显示数据的接收电路、保存（保持）显示数据的存储器元件、将被保存在存储器元件中的显示数据发送到液晶显示面板的多个发送电路，多个发送电路向像素数不同的显示区域分别发送显示数据。由不同的发送电路输出时钟频率不同的显示数据，电磁波噪声的频率离散。

简单说明根据在本申请中所公开的发明中有代表性的技术方案所取得的效果如下。

根据本发明，能够实现一种高分辨率多灰度显示器，即使显示数据增加也使 EMI 等问题减少。

附图说明

图 1 是表示本发明实施例的液晶显示装置的概略结构的框图。

图 2 是表示本发明实施例的液晶显示装置的输入接口的概略结构的框图。

图 3 是表示本发明实施例的液晶显示装置的概略结构的框图。

图 4 是表示本发明实施例的液晶显示装置的控制器的一个例子的概略结构的框图。

图 5 是表示图 4 所示的时钟波形的图。

图 6 是用来说明本发明实施例的液晶显示装置的显示数据的传送的图。

图 7 是用来说明本发明实施例的液晶显示装置的显示数据的传送的图。

图 8 是表示本发明实施例的液晶显示装置的变形例的概略结构的框图。

图 9 是表示由图 8 所示的数据整理电路输出的显示数据的波形的一个例子的图。

图 10 是表示由图 8 的数据整理电路输出的显示数据的波形的其

他例子的图。

图 11 是表示由图 8 的数据整理电路输出的显示数据的波形的其他例子的图。

图 12 是表示本发明实施例的液晶显示装置的控制器的其他例子的概略结构的框图。

图 13 是表示由图 12 所示的内部发送电路输出的显示数据的波形的一个例子的图。

图 14 是表示本发明实施例的液晶显示装置的控制器的其他例子的概略结构的框图。

图 15 是表示本发明实施例的液晶显示装置的控制器的其他例子的概略结构的框图。

图 16 是表示本发明实施例的液晶显示装置的控制器的其他例子的概略结构的框图。

图 17 是用于说明图 16 所示的控制器中显示数据的排序的图。

图 18 是表示本发明实施例的液晶装置的控制器的其他例子的概略结构的框图。

图 19 是表示由图 18 所示的内部发送电路输出显示数据的时钟波形的图。

具体实施方式

以下参照附图对本发明的实施例进行详细说明。

并且，在用以说明实施例的所有附图中，对包括同一功能的部分赋以同一标号，并省略对其重复的说明。

图 1 是表示本发明实施例的液晶显示装置的概略结构的框图。

在图 1 中，1 是液晶显示面板，9 是显示区域，在显示区域 9 中根据显示数据显示图像。

500 是控制器，控制器 500 被从外部（计算机等）输入显示数据、控制信号等。控制器 500 从外部接收显示数据、控制信号等，将显示数据、各种时钟信号、各种控制信号提供给液晶显示面板 1。

40 是电源电路，电源电路 40 产生用于驱动液晶显示面板 1 的各种驱动电压。

数据总线 5 被连接到控制器 500。控制器 500 将显示数据输出到数据总线 5。另外，控制器 500 对从外部输入的控制信号进行转换，输出控制液晶显示面板 1 的信号。

作为控制器 500 输出的控制信号，有用于源极驱动器 6 输入显示数据的时钟信号、用于切换由源极驱动器 6 向液晶显示面板的输出的时钟信号、用于输出驱动栅极驱动器 7 的帧开始指示信号和顺序扫描信号的栅极时钟信号等定时信号。

另外，电源电路 40 产生并输出正极灰度电压和负极灰度电压、对置电极电压、扫描信号电压等。

从控制器 500 输出的显示数据通过数据总线 5 被传送到源极驱动器 6（以下也被称为传输）。

显示数据是数字数据，在显示数据的发送中采用了用于解决 EMI 问题的低压差动信号。数据总线 5 使用的低压差动信号采用串行传送方式。1 个数据总线以 7 比特作为 1 个数据单位，以 1 对信号线串行地进行传送。因为显示数据是 RGB 各 10 比特，数据总线 5 的条数需要 5 对。

控制器 500 依据像素的排列向数据总线 5 输出显示数据。源极驱动器 6 从顺序地输出的显示数据中输入要显示的数据。源极驱动器 6 输入显示数据的定时依据从控制器 500 输出的时钟信号（控制信号）51。

沿显示区域 9 的周围，在横方向（X 方向）上配置有源极驱动器 6（驱动电路）。该源极驱动器 6 的输出端子连接到液晶显示面板 1 的视频信号线 22 上。视频信号线 22 在图中 Y 方向上延伸，连接到薄膜晶体管 10 的漏电极上。另外，视频信号线 22 在图中 X 方向上被并列配置有多条。

源极驱动器 6 从数据总线 5 输入显示数据，依据显示数据输出灰度电压到视频信号线 22。用于驱动液晶的电压（灰度电压）从视频信

号线 22 提供给薄膜晶体管 10。

源极、漏极的叫法，由于偏压的关系有时是相反的，在此，称连接在视频信号线 22 上的一方为漏极。

在沿显示区域 9 的周围，在纵方向上配置有栅极驱动器（扫描电路）7。栅极驱动器 7 的输出端连接到液晶显示面板 1 的扫描信号线 21 上。扫描信号线 21 在图中 X 方向上延伸，与薄膜晶体管 10 的栅电极连接。另外，扫描信号线 21 在图中 Y 方向上被并列配置有多条。

栅极驱动器 7 基于从控制器 3 传送来的帧开始指示信号以及偏移时钟，在每个 1 水平扫描期间，依次提供高电平的扫描电压给扫描信号线 21。薄膜晶体管 10 将根据施加在栅电极的扫描电压被控制成为导通或截止。

液晶显示面板 1 的显示区域 9 包括被配置成矩阵状的像素部 8。图 1 为了使图简化只示出了 1 个像素部 8。各个像素部 8 包括薄膜晶体管 10 和像素电极 11。各个像素部 8 被配置在相邻的 2 条视频信号线 22 和相邻的 2 条扫描信号线 21 的相交区域（被 4 条信号线围成的区域）。

如上所述，从栅极驱动器 7 输出扫描信号到扫描信号线 21。根据该扫描信号薄膜晶体管 10 导通或截止。灰度电压被提供给视频信号线 22，当薄膜晶体管 10 导通的时候，灰度电压被从视频信号线 22 提供给像素电极 11。与像素电极相对地设置有对置电极（共同电极；未图示），在图像电极 11 和对置电极之间设有液晶层（未图示）。并且，图 1 所示的电路图上以像素电极 11 和对置电极之间等价地连接液晶电容的方式表示。另外，省略了图示，在像素电极 11 和对置电极之间也设有附加电容。

由于在像素电极 11 和对置电极之间施加电压，液晶层的取向会发生变化。液晶显示面板 1 利用光的透射率随液晶层的取向变化而变化这一点进行显示。

液晶显示面板 1 所显示的图像由像素所构成。构成图像的各个像素的灰度依据被提供给像素电极的电压。

源极驱动器 6 以显示数据来接收显示的灰度信息，输出相应灰度电压。因此，随着液晶显示面板 1 的显示灰度数的增加，显示数据的数据量和数据总线 5 的条数也会增加。

在液晶显示面板 1 的驱动中需要进行交流驱动。众所周知直流电压长时间施加在液晶上会引起液晶的劣化。为了防止液晶的劣化，进行使施加在液晶层的电压的极性进行周期性反转的交流驱动。交流驱动中相对于对置电极，对像素电极施加正极性、负极性的信号电压。因此，电源电路 40 包括正极灰度电压生成电路和负极灰度电压生成电路。源极驱动器 6 根据交流信号，即使是相同的显示数据也会选择正极性，负极性的灰度电压。

显示区域 9 被分为进一步划分的显示区域 901、902、903、904。划分的显示区域 901、902、903、904 将在后面说明。

接下来，图 2 示出控制器 500 的输入部。在图 2 中，800 是外部装置，例如，能够显示高清晰图像的个人电脑等。外部装置 800 由信号线 831 连接到分割电路 810，输出数据由分割电路 810 一分为二，被一分为二的输出数据通过信号线 832、833 被输出到外部发送电路 821、822。

外部发送电路 821、822 将外部装置 800 内的数字信号变换成为低电压差动信号输出到外部信号线 731、732。外部信号线 731、732 连接到控制器（也叫做控制电路）500 的接收电路 711、712。另外，图 2 中接收电路 711、712 通过信号线 735、736 连接到数据整理电路 600。

接收电路 711、712 将低压差动信号变换成控制器 500 内使用的数字信号。低压差动信号能很好的解决 EMI 等问题，被用于外部装置 800 和控制器 500 的信号传送。但是，外部发送电路 821、822 能够发送的数据量受到限制，因此，在图 2 所示的电路将数据分开发送给外部信号线 731、732。另外，为了接收外部信号线 731、732，控制器 500 必须具备 2 个接收电路 711、712。

接下来，图 3 示出控制器 500 的显示数据输出部 501、502，它们

将显示数据输出到 4 个划分出的显示区域 901、902、903、904。

如上所述，由外部发送电路 821、822 输出的低压差动信号通过信号线 731、732 输入到接收电路 711、712。

接收电路 711 连接到数据记录元件 611、612，接收电路 712 连接于数据记录元件 613、614。数据记录元件 611、612、613、614 由例如能够改写的存储器元件等构成。

在数据记录元件 611、612 中，与被写入各个显示区域 901、902 的视频信号相对应的显示数据被暂时存储，从数据记录元件 611、612 输出的显示数据由内部发送电路 301、302 发送到源极驱动器 6。

相同地，在数据记录元件 613、614 中，与被写入各个显示区域 903、904 的视频信号相应的显示数据被暂时存储，从数据记录元件 613、614 输出的显示数据由内部发送电路 303、304 发送到源极驱动器 6。

图 4 示出以接收电路 711 为代表从接收电路 711 到内部发送电路 301、302 的显示数据的工作过程。数据记录元件 611 由两个记录元件 621、622 构成。

首先，在接收时，如箭头 761A 所示，显示数据从接收电路 711 通过信号线（数据总线）750 被写入到记录元件 621，记录元件 621 中的显示数据写入完成时，如箭头 761B 所示那样，下一个记录元件 622 被写入显示数据。

接着，同时如箭头 762 和 763 所示将显示数据从记录元件 621 和 622 输出到内部发送电路 301 和 302。记录元件 621 和内部发送电路 301 通过信号线（数据总线）751 被连接起来，记录元件 622 和内部发送电路 302 通过信号线（数据总线）752 被连接起来。即，被记录在记录元件 621、622 的显示数据通过不同的信号线被传送，从而能够同时向不同的内部发送电路 301、302 分开发送。

201、211、212 是时钟控制电路。时钟控制电路 201 将外部电路发送的或者内部电路产生的基准时钟输出到接收电路 711 及时钟控制电路 211、212。

图 5 示出从时钟控制电路 201、211、212 输出的时钟波形。图 5 的 351 示出由时钟控制电路 201 输出的基准时钟波形。标号 352 表示从时钟控制电路 211 输出的时钟波形。标号 353 表示从时钟控制电路 212 输出的时钟波形。时钟波形 351 和时钟波形 352 是大致相同的波形，时钟波形 353 是比时钟波形 352 频率低的波形。

从时钟控制电路 211 发出与接收电路 711 接收显示数据的定时大致相同的时钟，以接收电路 711 接收的显示数据的定时将显示数据记录到记录元件 621、622 中。

从时钟控制电路 212 发出比时钟 352 频率低的时钟 353。记录元件 621 通过信号线 751 连接到内部发送电路 301，记录元件 622 通过信号线 752 连接到内部发送电路 302，因而能够将显示数据一分为二地发送，信号线 751、752 能够以比信号线 750 晚的定时发送显示数据。

图 6 和图 7 示出显示数据被传送的情形。图 6 中示出 1 列 200 个显示数据被排列显示到显示区域 901、902 的情形。显示区域 901 中排列有第一至第一百的显示数据，显示区域 902 排列着从第一百零一至第二百的显示数据。

图 7 中示出在 1 基准期间 770 内进行以图 4 的箭头 761 所示的发送和箭头 762、763 所示的发送。如箭头 761 所示，依次从接收电路 711 发送第一至第一百、第一百零一至第二百的显示数据第一至第一百的显示数据被记录在记录元件 621 中，第一百零一至第二百的显示数据被记录在记录元件 622 中。

1 个基准期间 770 被反复执行，当显示数据被记录在记录元件 621 和记录元件 622 之后，在下一个基准期间 770 内第一至第一百显示数据从记录元件 621 发送到内部发送电路 301，第一百零一至第二百显示数据从记录元件 622 发送到内部发送电路 302。

控制器 500 包括数据记录元件 611、612，当数据记录元件 611 正在写入显示数据的情况下，显示数据从数据记录元件 612 发送到内部发送电路 301、302，当数据记录元件 611 正在发送显示数据到内部发

送电路 301、302 的情况下，显示数据会被写入到数据记录元件 612。

如此，设置数据记录元件 611、612，分别执行写入和读取，在各个数据记录元件 611 和 612 中设有记录元件 621 和 622、内部发送电路 301 和 302、以及不同的信号线 751 和 752，从而能够用和接收时不同的传输速度将从一个接收电路输入的显示数据输出到两个显示区域。

如此，当记录元件 621、622 和内部发送电路 301、302 用相同的信号线连接的情况下，不能同时将不同的显示数据传送到不同的显示区域 901、902。

接下来，图 8 示出设有数据整理电路 600 的控制器 500。数据整理电路 600 记录从接收电路 711、712 接收的显示数据，根据需要更换显示数据的顺序，输出到内部发送电路 301、302、303、304。

接着，图 9 示出由数据整理电路 600 输出的显示数据的输出波形。图 9 的 321 表示输出到内部发送电路 301 的显示数据的波形，同样地 322 表示输出到内部发送电路 302 的显示数据的波形，323 表示输出到内部发送电路 303 的显示数据的波形，324 表示输出到内部发送电路 304 的显示数据的波形。

图 9 中，各个波形 321、322、323、324 的波长发生变化。使各个信号的波长变化时，每个信号的频率就会变化，所以产生的电磁波噪声的频率也变得离散，电磁波噪声会平均化，峰值会下降。

当使信号的频率发生变化的情况下，传送相同数量的显示数据的时间会有差别，会产生同时开始传送的情况下传送完成时间却不同的问题。图 9 示出到第七个脉冲为止的波形，脉冲 p1-7、p2-7、p3-7、p4-7 都是下降时间发生偏移。

图 10 示出使从数据整理电路 600 输出的波形的波长在一定周期内伸缩。图 10 的 325 表示在由数据整理电路 600 输出的显示数据中被输出到内部发送电路 301 的显示数据的波形，同样地，326 表示输出到内部发送电路 302 的显示数据的波形，327 表示输出到内部发送电路 303 的显示数据的波形，328 表示输出到内部发送电路 304 的显

示数据的波形。

在显示数据 328 中，相对于脉冲 p4-1，脉冲 p4-5 的波长变短，后面的脉冲 p4-10 变成和脉冲 p4-1 同等程度的波长。显示数据 325、326、327、328 分别在一定的期间内波长发生变化，第十个脉冲在相同的定时下降。

如图 10 所示，通过改变频率，可以抑制因电磁波噪声的频率出现的峰值，可以在同样的定时使脉冲终止。

接下来图 11 示出各个脉冲的相位按 45° 偏移的情况。在图 11 中能够抑制每个电磁波噪声的频率的峰值，脉冲终止的偏移也能够抑制在 1 个脉冲以内。

已经说明了用数据整理电路 600 降低电磁波噪声的方法，但图 3 所示的控制器 500 的显示数据输出部 501、502 也能够采用同样的电磁波噪声的降低方法。

接下来的图 12 示出显示区域 901、902 的排成 1 列的像素数不同的情况。例如，在图 12 中显示区域 901 取为依照现有标准的像素数，显示区域 902 取为标准外的像素数，从而显示区域 901 侧考虑利用现有的控制器 500 的电路结构。

图 12 所示的驱动显示区域 901、902 时内部发送电路 301、302 的输出波形在图 13 中表示。在图 13 中，335 是输出到显示区域 901 的波形，336 是输出到显示区域 902 的波形。

例如，排列在显示区域 901 的像素数为 7 个、排列在显示区域 902 的像素数为 10 个时，为了使输出同时终止，需要输出到显示区域 901 的脉冲的波长大于输出到显示区域 902 的脉冲的波长。

如图 13 所示，在显示区域 901 和 902 使显示数据波长不同时，显示数据的频率会离散，起到降低电磁波噪声的效果。在显示区域 901、902 像素数不同，当被 2 等分的显示数据被发送到接收电路 711、712 时，需要通过信号线 631 将从像素数少的数据记录元件 611 传送显示数据到像素数多的数据记录元件 612 中。另外，为了写入和读取的交互进行，数据记录元件 611、612 需要具备多个记录元件。

接下来,图 14 示出显示区域 901、902 的像素数相同的情况。该情况下,显示区域 901、902 都是标准外的显示区域,源极驱动器 6 准备了多个虚拟的输出电路,驱动电路数量增加制造费用也会增加。

图 15 示出显示区域 901、902 的像素数不同时设置数据整理电路 600 的情况。数据整理电路 600 为了将接收电路 711、712 接收的显示数据能输出到各个内部发送电路而将这些显示数据排序后发送。

接下来,图 16 示出将显示区域 9 分为显示区域 901、902 和 903 这三个显示区域的情况。接收电路 711、712 将 1 列的显示数据一分为二而输入。在数据记录元件 611、612 和 613 对输入的显示数据进行排序,分 3 份输出到内部发送电路 301、302、303。

图 17 以时序图表示对显示数据进行排序的状况。图 17 的波形 341 表示输出开始信号,在脉冲 371 上升的时刻将显示数据从数据记录元件 611、612、613 输出到内部发送电路 301、302。

另外,图 17 的波形 342 表示输入开始信号,当脉冲 372 上升时显示数据开始写入数据记录元件 611、612、613。另外,图 17 的波形 343 表示输入终止信号,表示显示数据的向数据记录元件 611、612、613 的写入终止。

图 17 的波形 351 表示显示数据被写入到数据记录元件 611 的状况,同样地波形 352 表示显示数据被写入到数据记录元件 612 的状况,波形 353 表示显示数据被写入到数据记录元件 613 的状况。

另外,图 17 的波形 361 表示显示数据从数据记录元件 611 传送到内部发送电路 301 的情形,同样地波形 362 表示显示数据从数据记录元件 612 传送到内部发送电路 302 的情形,波形 363 表示显示数据从数据记录元件 613 传送到内部发送电路 303 的情形。

首先,在期间 T1,在脉冲 372 上升的时刻,波形 351 所示的显示数据从接收电路 711 通过信号线 632 写入到数据记录元件 611。另外,与此同时显示数据 382 从接收电路 712 通过信号线 634 写入到数据记录元件 612。

接下来,与显示区域 901 相应的显示数据 381 向数据记录元件 611

写入完成时,接着与显示区域 902 相应的显示数据 383 通过信号线 633 写入到数据记录元件 612。

另外,与显示区域 902 相应的显示数据 382 向数据记录元件 612 写入终止时,显示数据 384 从接收电路 712 通过信号线 634 写入到数据记录元件 613。

接下来,在期间 T2,当脉冲 371 上升时,显示数据 391 从数据记录元件 611 输出到内部发送电路 302,显示数据 392 从数据记录元件 612 输出到内部发送电路 302,显示数据 393 从数据记录元件 613 输出到内部发送电路 303。

显示数据 391 是在期间 T1 记录到数据记录元件 611 的显示数据 381。显示数据 392 是将记录到数据记录元件 612 的显示数据 382 和记录到数据记录元件 611 的显示数据 383 合成的数据。调换显示数据 383 和 382 的顺序,显示数据 383 在前输出,显示数据 382 在后输出而形成显示数据 392。显示数据 393 是显示数据 384 记录到数据记录元件 613 上的数据。

如图 16 所示的电路,为了将用 2 个接收电路 711、712 输入的显示数据输出到 3 个显示区域 901、902、903,需要对显示数据进行排序。

图 18 表示显示数据 901 的排成 1 列的像素数比显示区域 902 或 903 多的情况。在图 18 中用数据整理电路 600 来调换显示数据的顺序。

图 19 表示显示区域 901 的像素数多的情况下的时钟波形。图 19 的标号 336 表示由内部发送电路 301 将显示数据传送到显示区域 901 时作为基准的时钟波形。时钟波形 337 是用于由内部发送电路 302 向显示区域 902 传送显示数据的基准时钟,时钟波形 338 是用于由内部发送电路 303 向显示区域 903 传送显示数据的基准时钟。时钟波形 336 的频率比时钟波形 337、338 的频率都高。另外,向显示区域 902 输出的时钟波形 337 和向显示区域 903 输出的时钟波形 338 相位偏移,时钟频率离散,从而能够降低电磁波噪声。

如上所述,根据本实施例,能够通过使发送到液晶显示面板的显示

数据的发送时钟频率离散来降低液晶显示装置的电磁波噪声。

综上，基于上述实施例来具体说明了本发明人完成的发明，当然，本发明不仅限于上述实施例，而是在不脱离其要旨的范围内可进行各种变形。

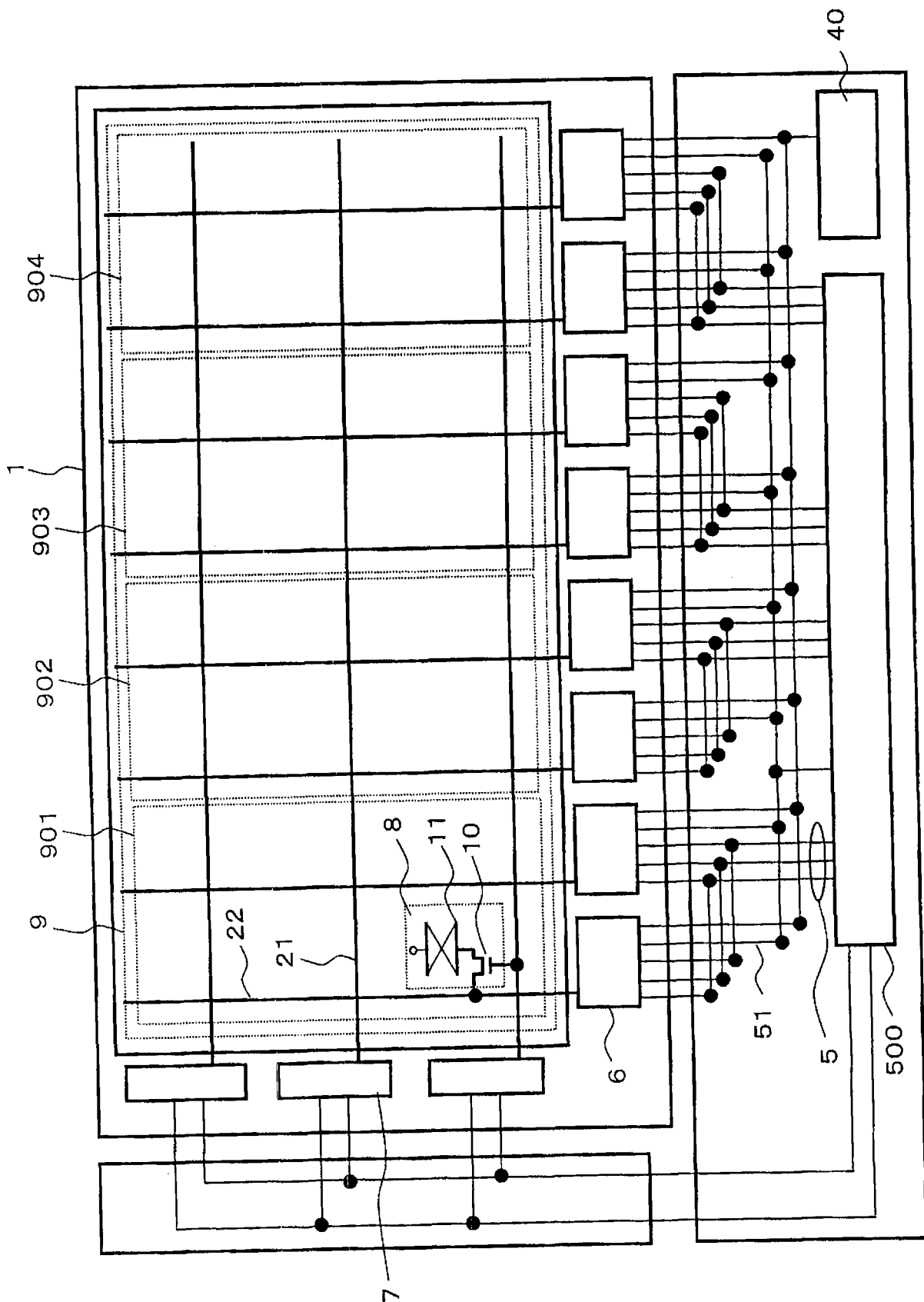


图1

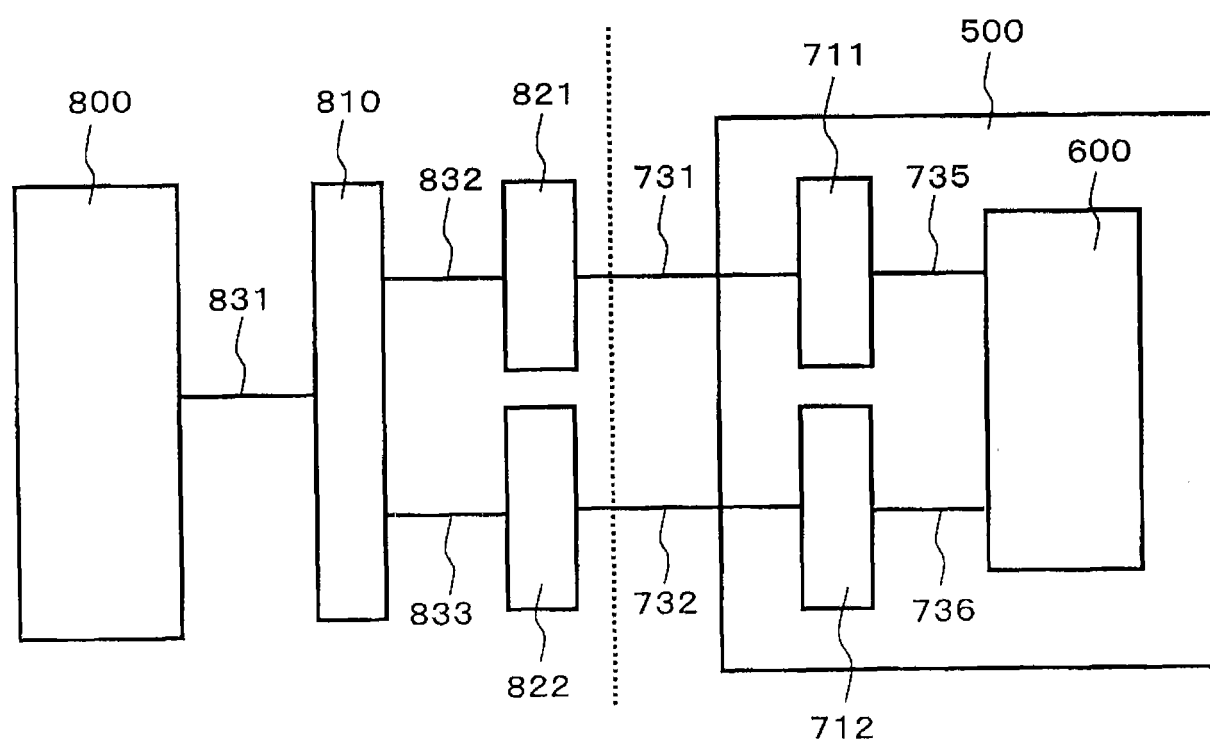


图 2

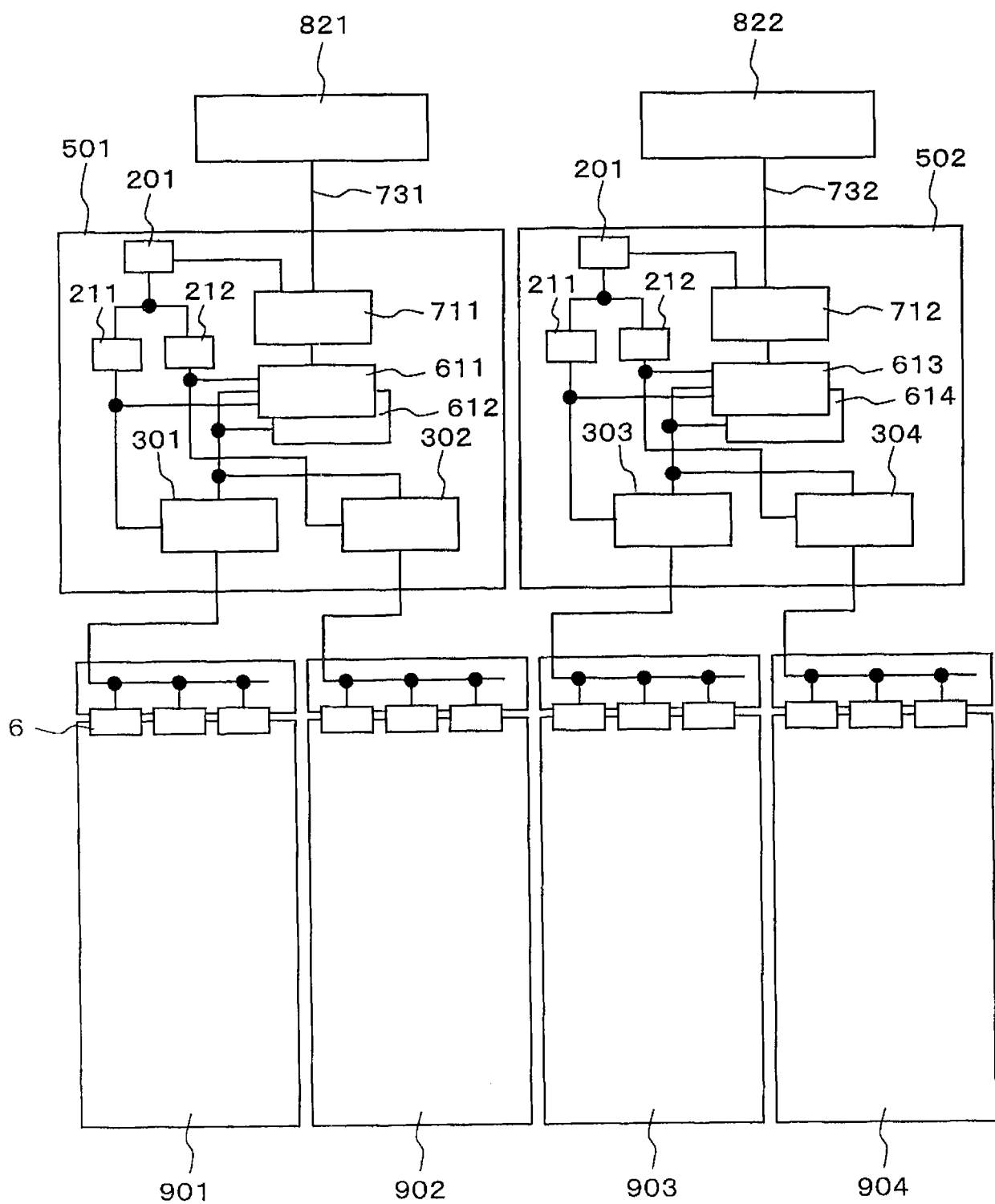


图 3

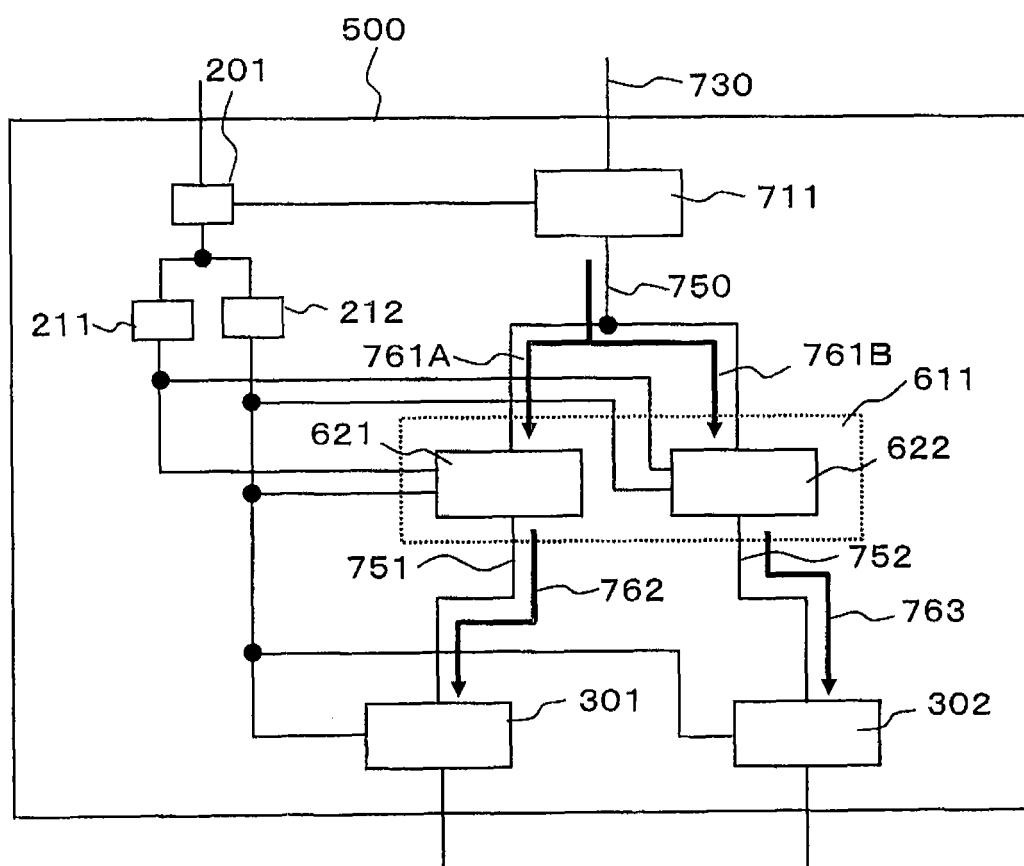


图 4

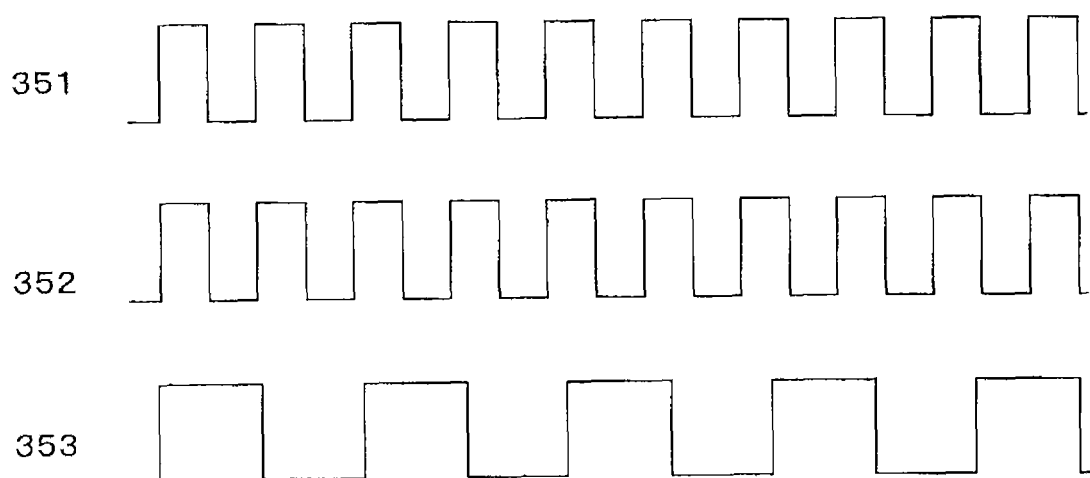


图 5

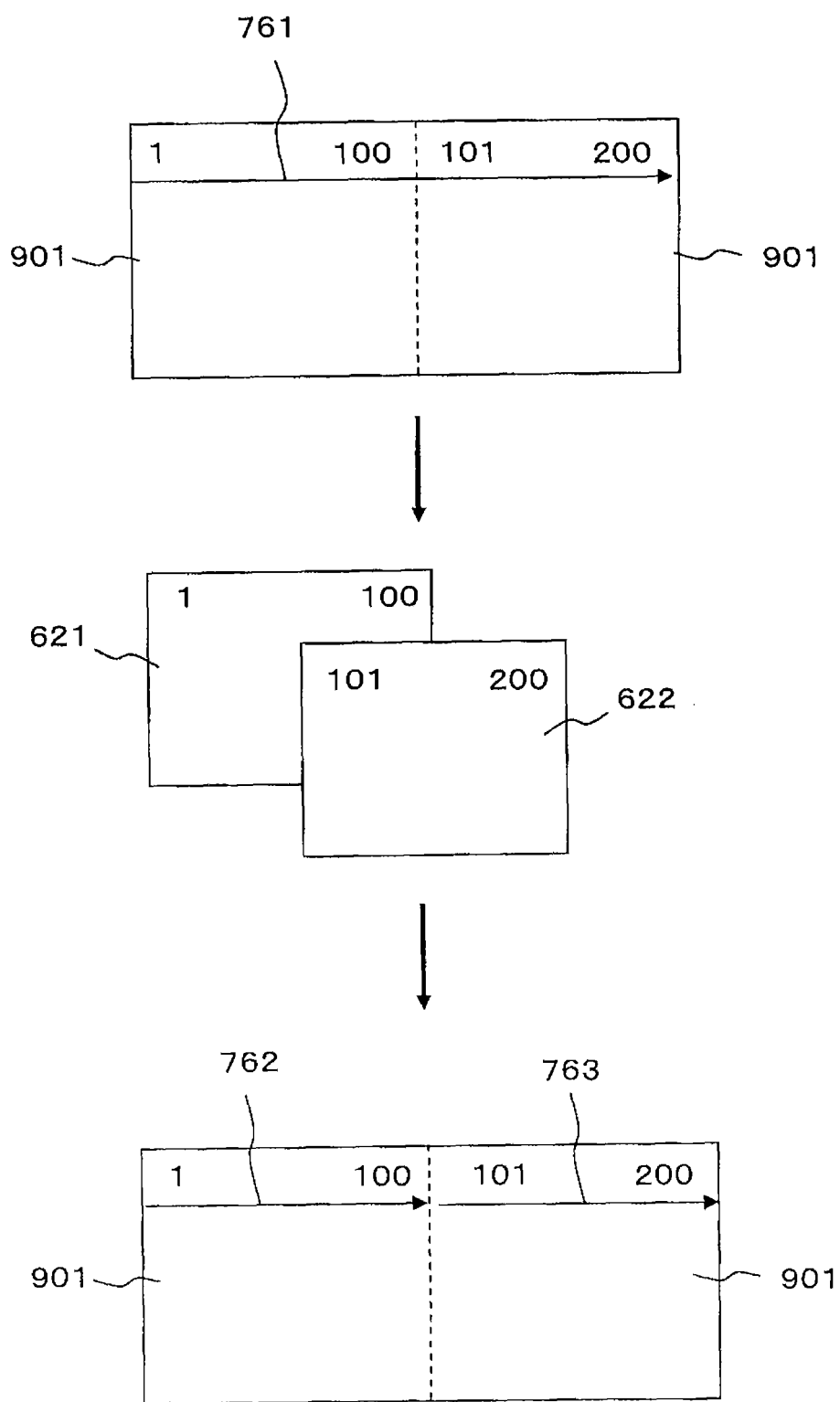


图 6

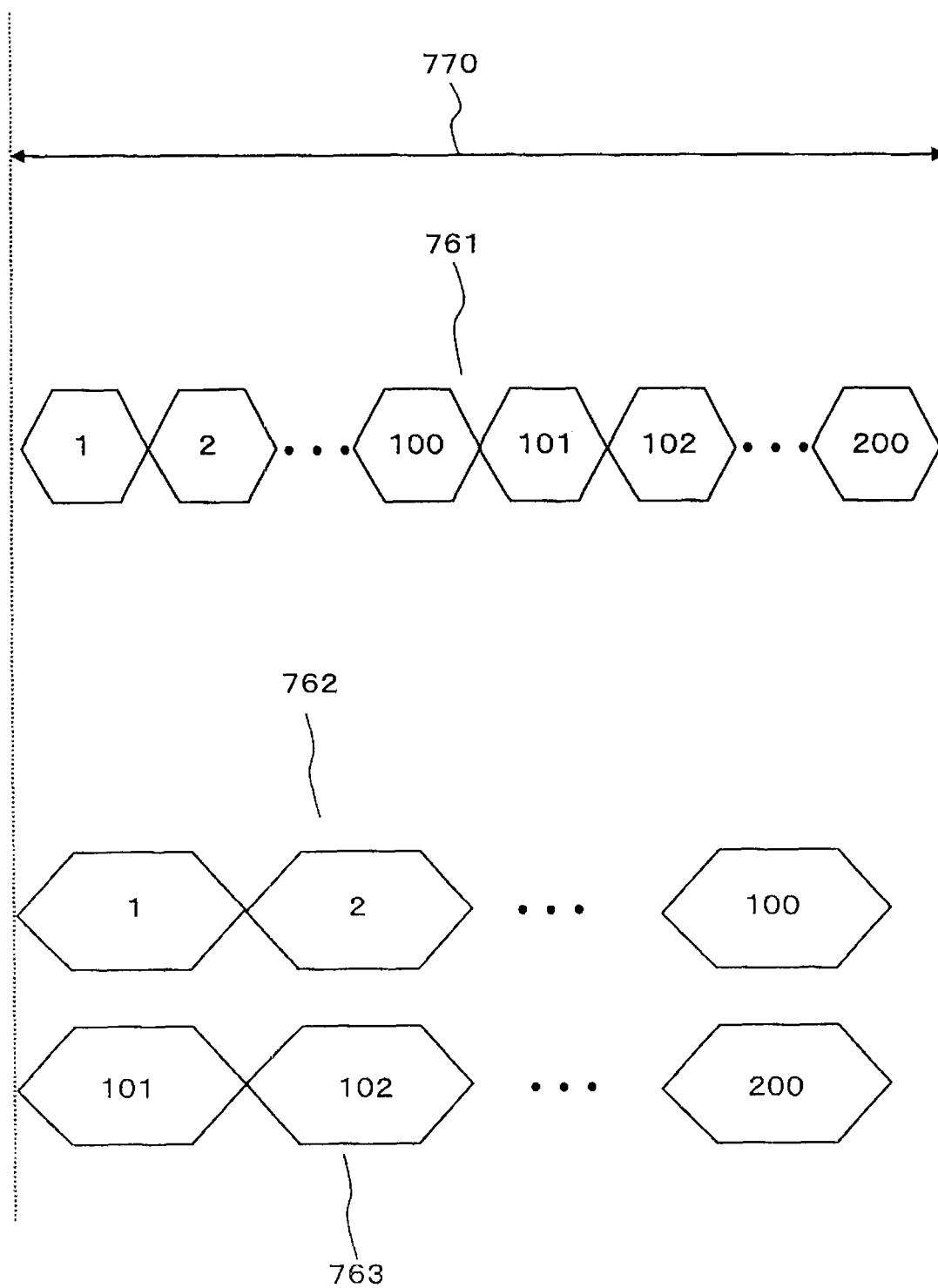


图 7

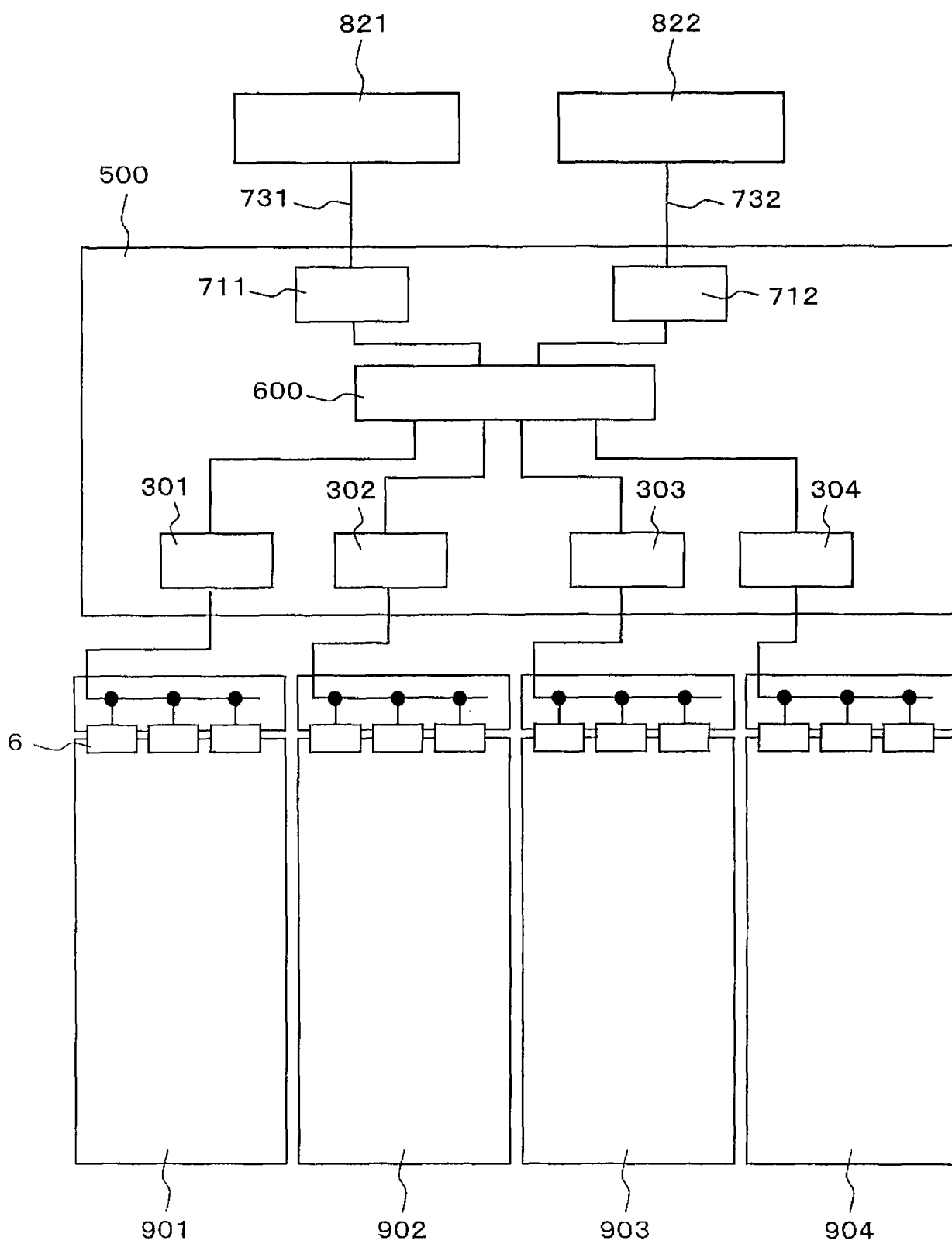


图 8

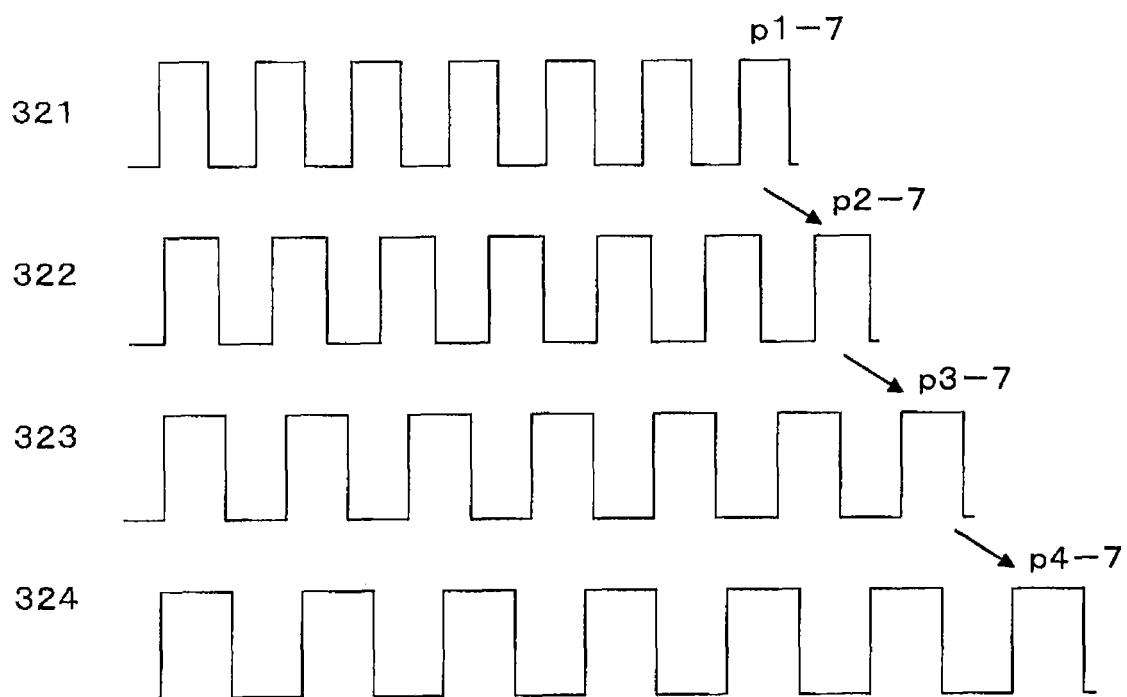


图 9

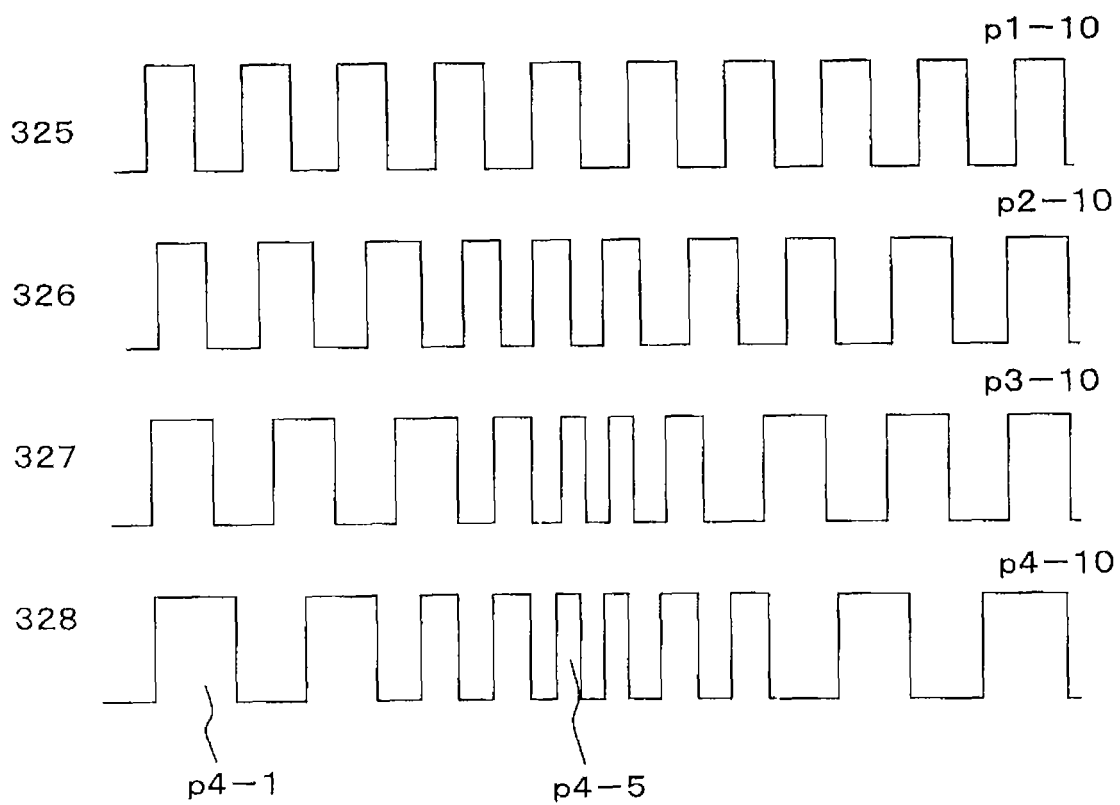


图 10

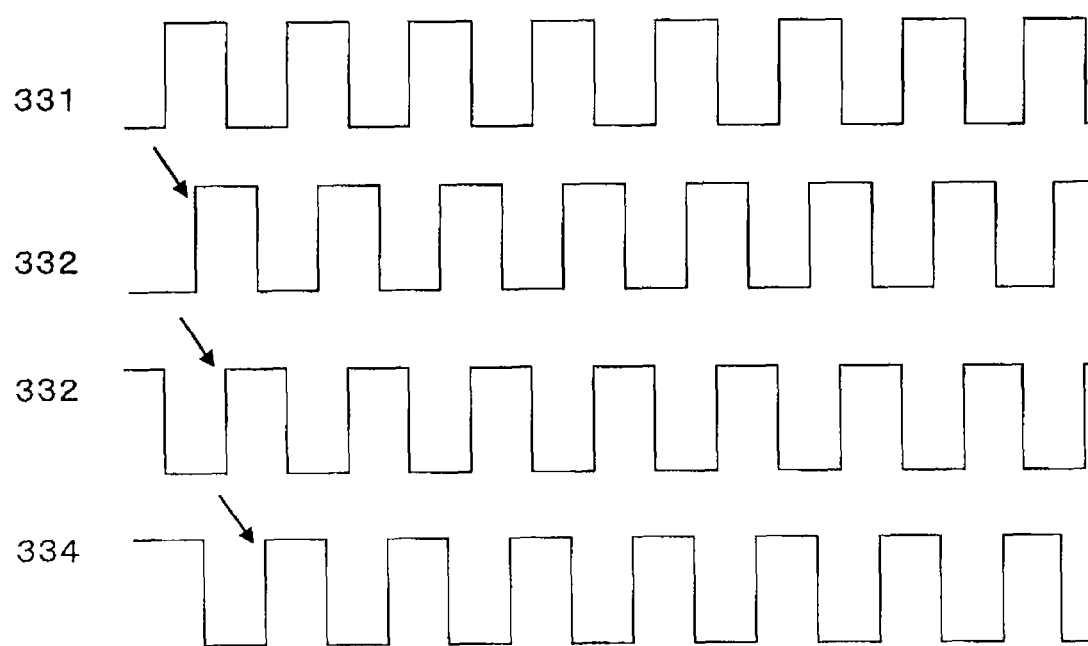


图 11

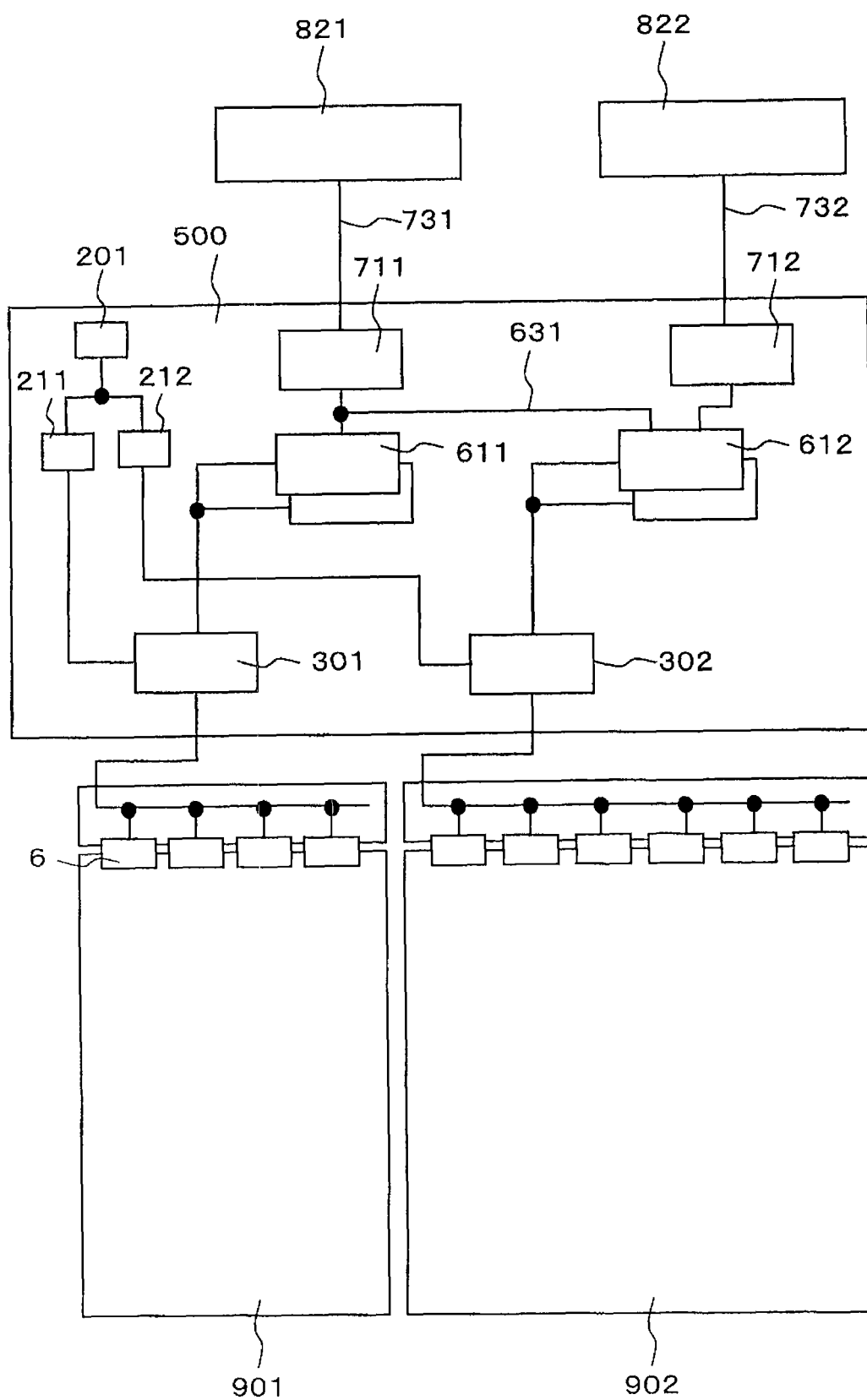


图 12

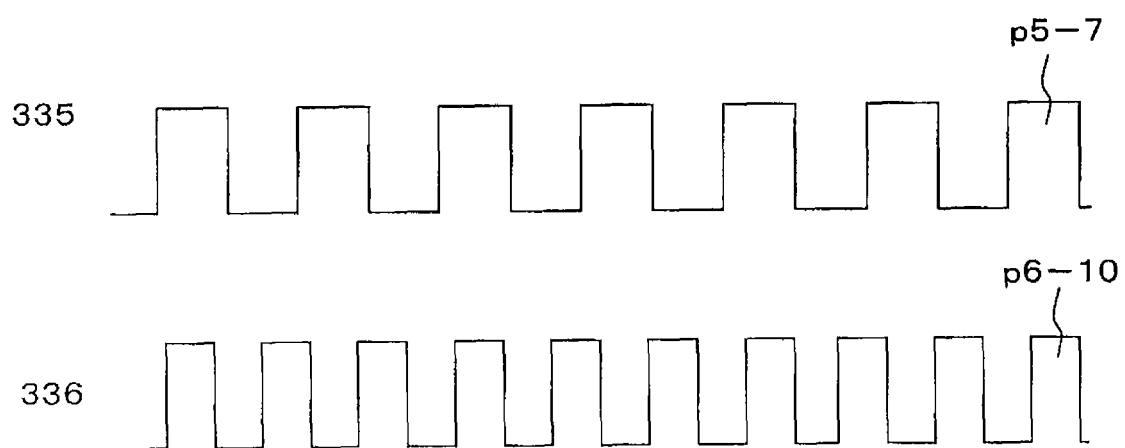


图 13

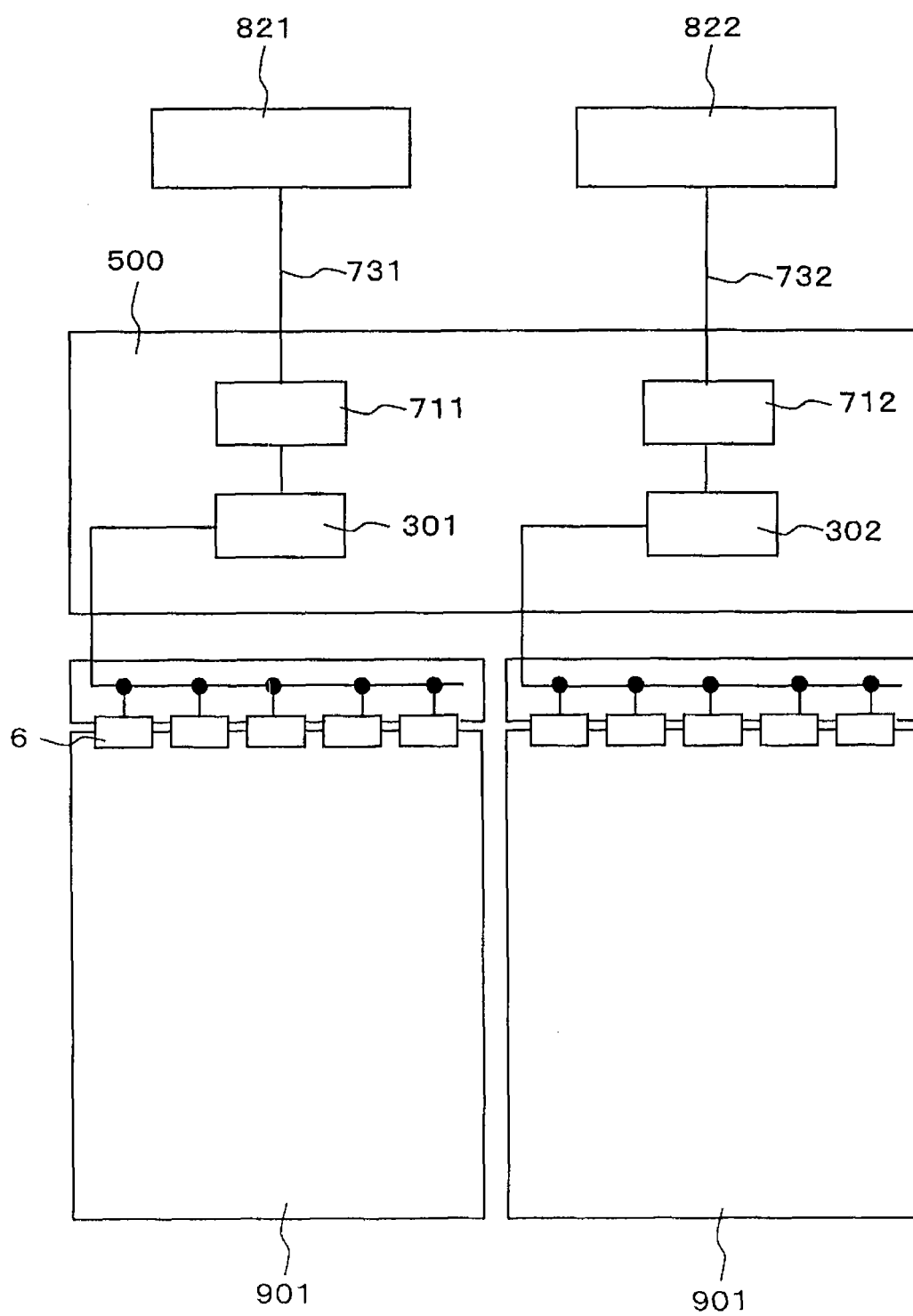


图 14

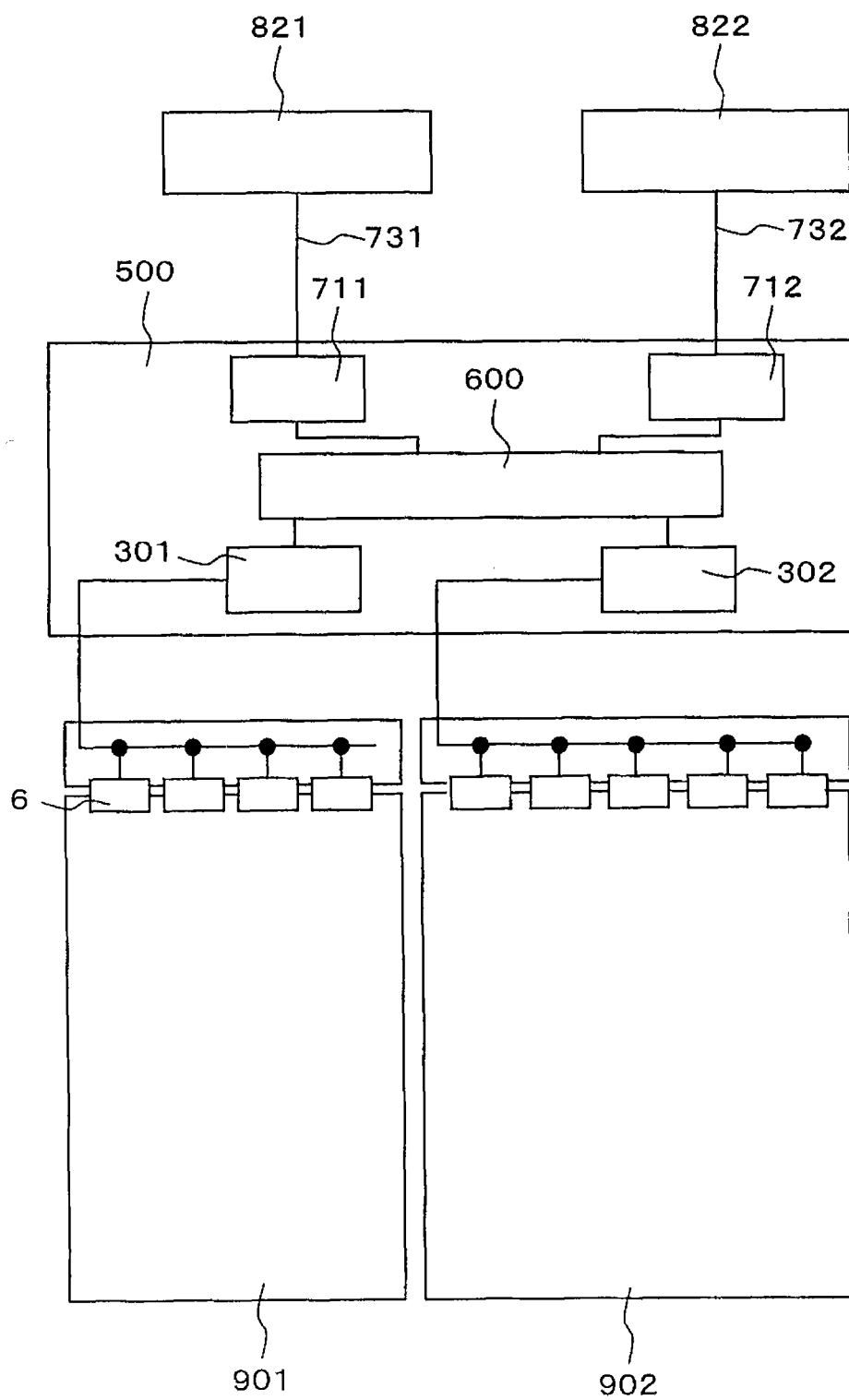


图 15

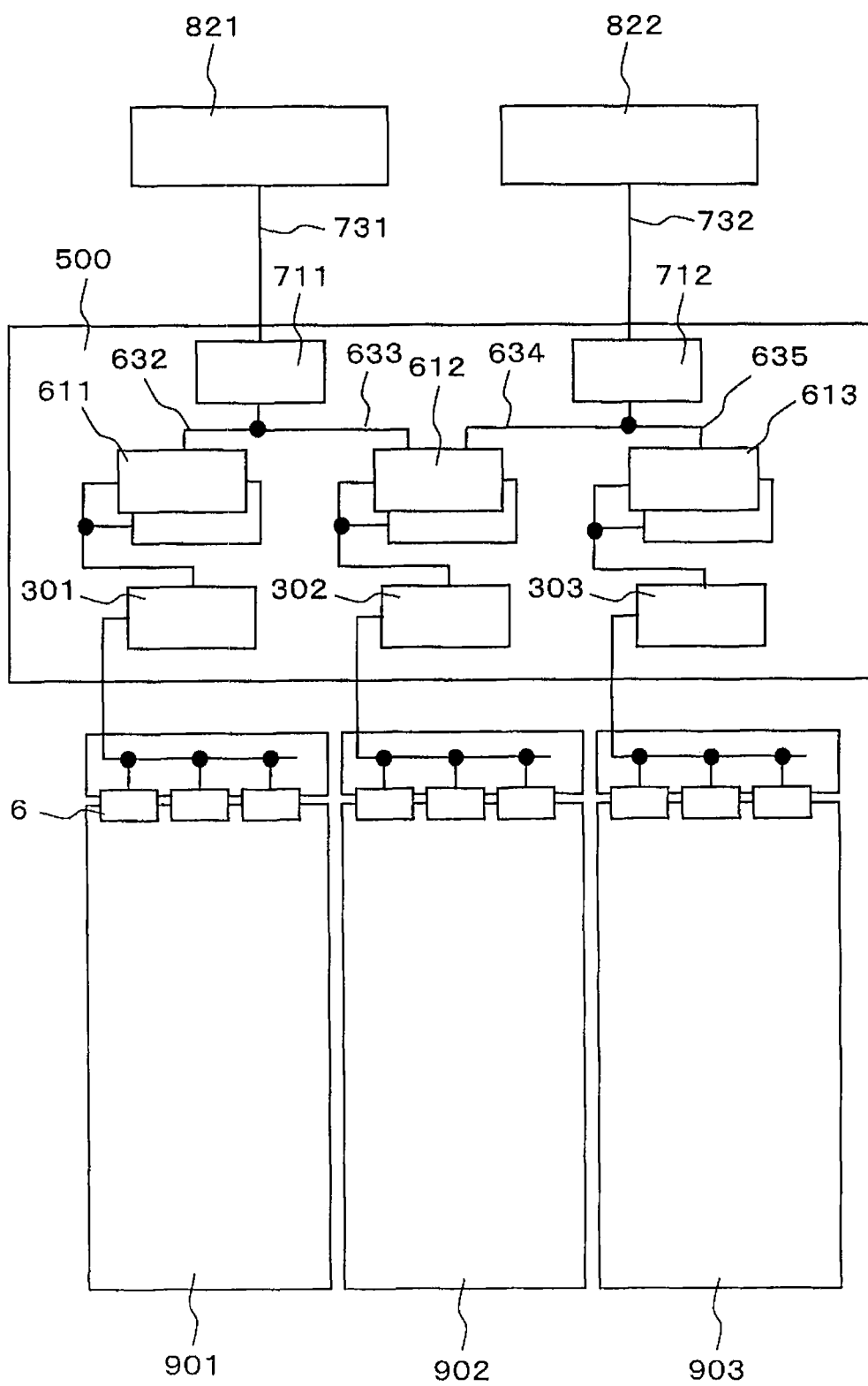


图 16

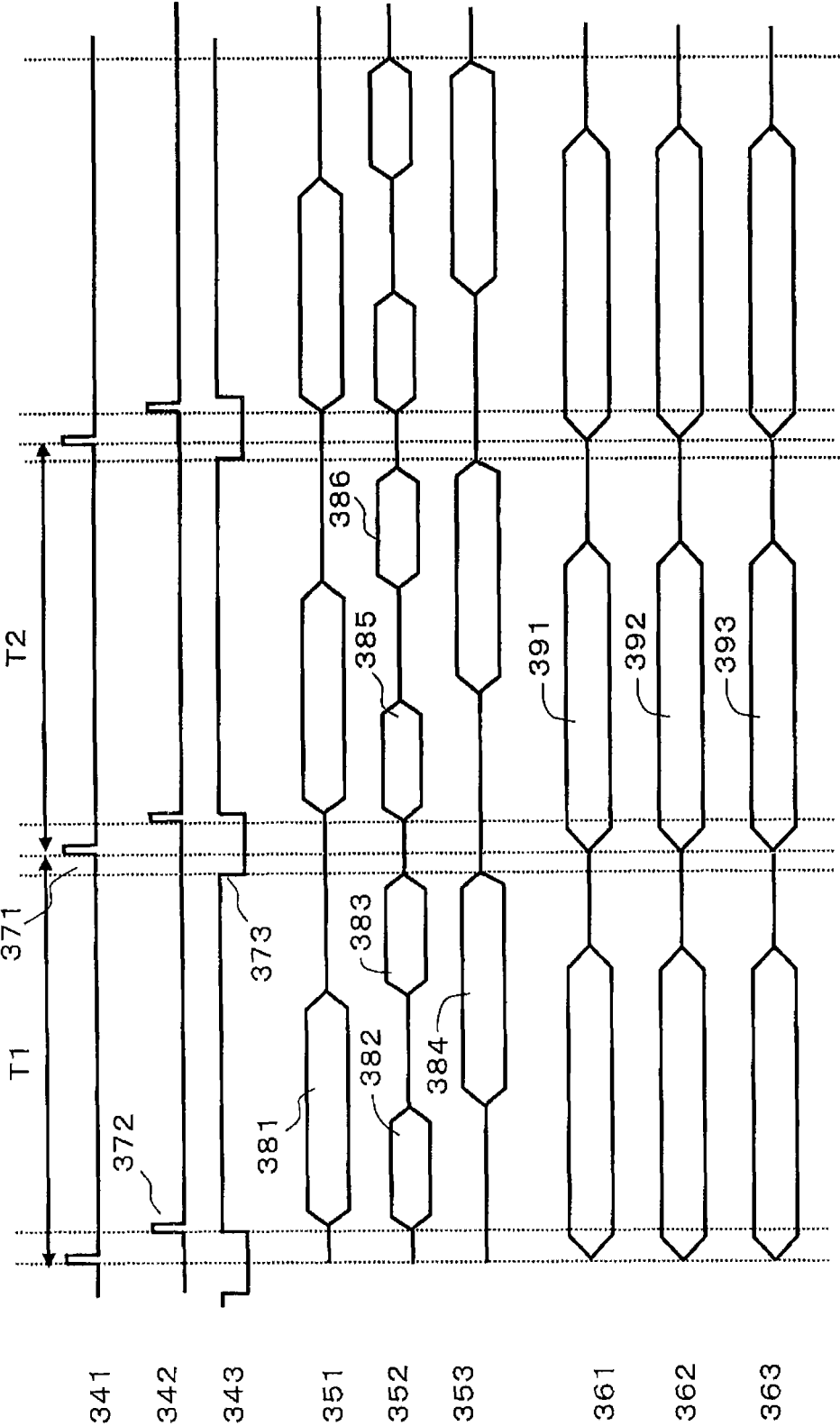


图 17

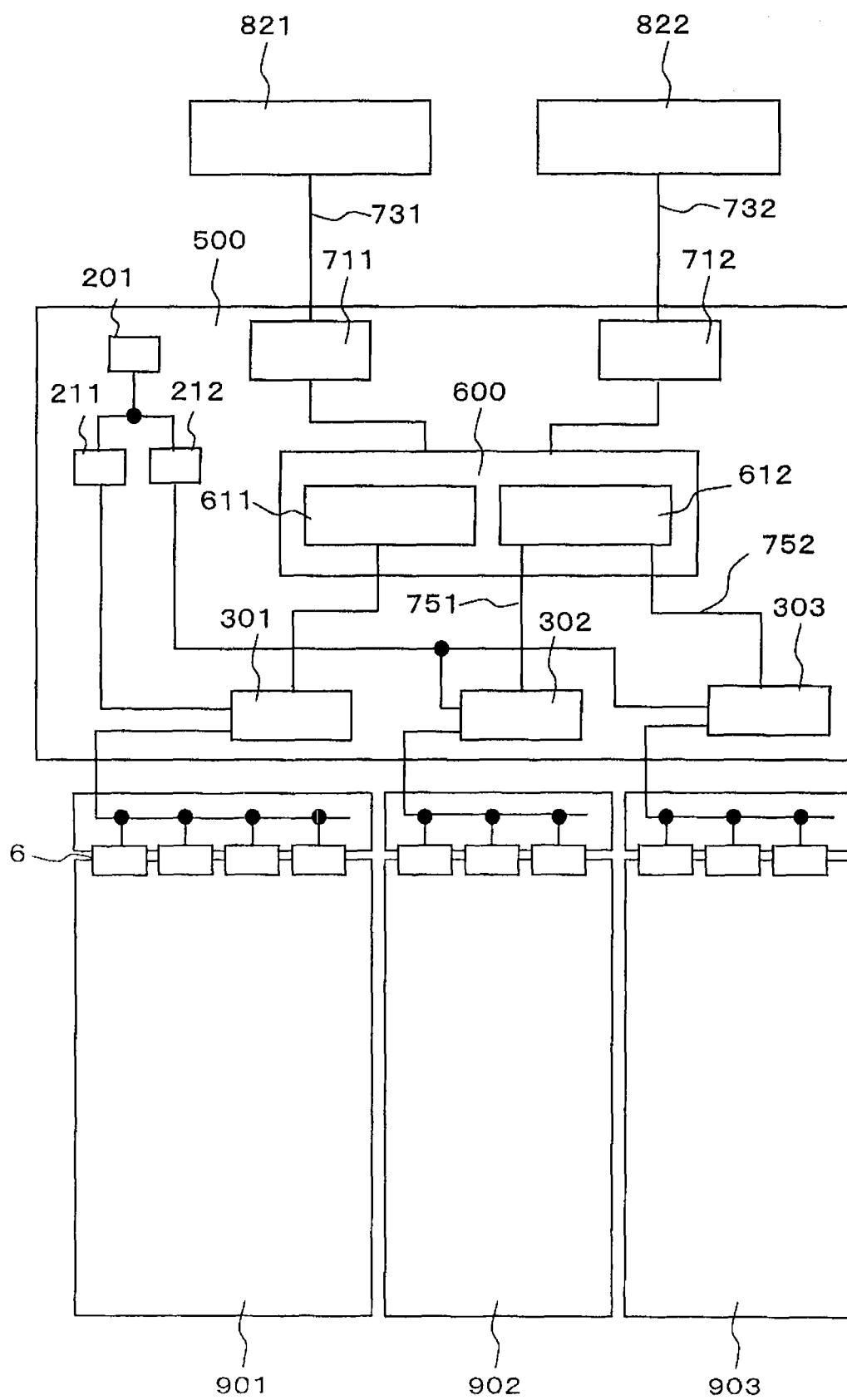


图 18

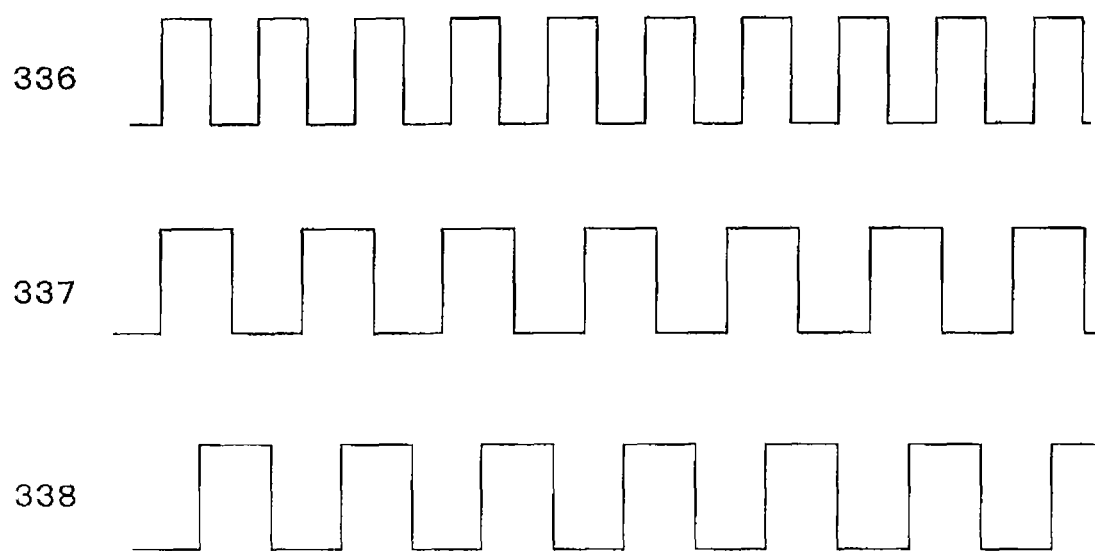


图 19

专利名称(译)	液晶显示装置		
公开(公告)号	CN101533627A	公开(公告)日	2009-09-16
申请号	CN200910126474.X	申请日	2009-03-11
[标]申请(专利权)人(译)	株式会社日立显示器		
申请(专利权)人(译)	株式会社日立显示器		
当前申请(专利权)人(译)	株式会社日立显示器		
[标]发明人	梶尾浩一		
发明人	梶尾浩一		
IPC分类号	G09G3/36		
CPC分类号	G09G2330/06 G09G2370/14 G09G3/3611 G09G2310/08		
代理人(译)	王茂华		
优先权	2008062371 2008-03-12 JP		
其他公开文献	CN101533627B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示装置。该液晶显示装置将分成多个通道的低压差动信号接收到接收电路，对显示数据进行排序并记录到存储元件，以不同的时钟频率从发送电路输出到液晶显示面板上的驱动电路。液晶显示面板的显示区域被分为多个，由于各个显示区域的像素数不同从而能够使传送时钟的频率不同。本发明的液晶显示装置能够进行高清晰多灰度显示，并实现一种降低电磁波噪声的驱动电路。

