

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200610107624.9

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

[43] 公开日 2008 年 1 月 30 日

[11] 公开号 CN 101114428A

[22] 申请日 2006.7.26

[21] 申请号 200610107624.9

[71] 申请人 联詠科技股份有限公司

地址 中国台湾新竹科学工业园区

[72] 发明人 陈逸民 郭丰荣 朱胜源 曾威国

[74] 专利代理机构 北京市柳沈律师事务所

代理人 蒲迈文 黄小临

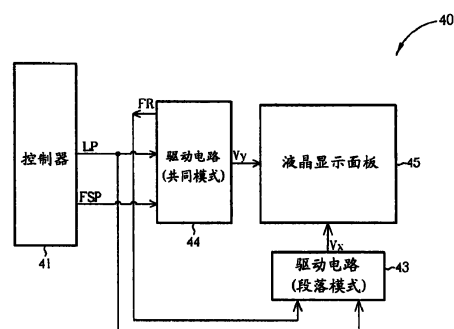
权利要求书 2 页 说明书 8 页 附图 7 页

[54] 发明名称

产生液晶交流驱动讯号的显示面板驱动方法
及相关装置

[57] 摘要

显示面板的驱动方法通过设定驱动电路的接脚电位来产生液晶交流驱动讯号。针对一于共同模式下运作的驱动电路，依据分频比率设定其数据接脚电位，再依据一线锁存脉冲信号及其数据接脚的电位设定产生一液晶交流驱动讯号，并将液晶交流驱动讯号输出至其它段落模式或共同模式下运作的驱动电路。



1. 一种通过设定超扭曲向列驱动电路的接脚电位来产生液晶交流驱动讯号的显示面板驱动方法，其包含下列步骤：

(a) 将一第一超扭曲向列驱动电路的一段落模式/共同模式选择接脚设为一第一电位以使该第一超扭曲向列驱动电路于一段落模式下运作；

(b) 依据一显示面板欲显示的影像设定该第一超扭曲向列驱动电路的多个数据接脚的电位；

(c) 该第一超扭曲向列驱动电路依据其数据接脚的电位与一液晶交流驱动讯号输出一第一驱动讯号至该显示面板；

(d) 将一第二超扭曲向列驱动电路的一段落模式/共同模式选择接脚设为一第二电位以使该第二超扭曲向列驱动电路于一共同模式下运作；

(e) 设定该第二超扭曲向列驱动电路的多个数据接脚的电位，并依据一线锁存脉冲信号及该第二超扭曲向列驱动电路的多个数据接脚的电位产生该液晶交流驱动讯号；以及

(f) 该第二超扭曲向列驱动电路依据该液晶交流驱动讯号输出一第二驱动讯号至该显示面板。

2. 如权利要求 1 所述的方法，其还包含：

该第二超扭曲向列驱动电路输出该液晶交流驱动讯号至该第一驱动电路。

3. 如权利要求 1 所述的方法，其还包含产生该线锁存脉冲信号。

4. 如权利要求 1 所述的方法，其中该第二超扭曲向列驱动电路是依据该液晶交流驱动讯号与帧起始脉冲输出该第二驱动讯号至该显示面板。

5. 如权利要求 1 所述的方法，其中步骤 (e) 是依据分频比率设定该第二超扭曲向列驱动电路的多个数据接脚的电位。

6. 如权利要求 1 所述的方法，其是驱动一超扭曲向列液晶显示面板。

7. 如权利要求 1 所述的方法，其中该第一电位为高电位，该第二电位为低电位。

8. 如权利要求 1 所述的方法，其中该第一电位为低电位，该第二电位为高电位。

9. 一种通过设定接脚电位来产生液晶交流驱动讯号的液晶显示装置，其

包含:

一液晶显示面板, 用来依据一第一驱动讯号与一第二驱动讯号产生影像;

一第一超扭曲向列驱动电路, 耦接于该液晶显示面板, 其中该第一超扭曲向列驱动电路是于一段落模式下运作, 该第一超扭曲向列驱动电路的多个数据接脚的电位相关于该液晶显示面板欲显示的影像, 且该第一超扭曲向列驱动电路依据其数据接脚的电位与一液晶交流驱动讯号产生该第一驱动讯号; 以及

一第二超扭曲向列驱动电路, 耦接于该液晶显示面板, 其中该第二超扭曲向列驱动电路于一共同模式下运作, 该第二超扭曲向列驱动电路的多个数据接脚的电位相关于分频比率, 且该第二超扭曲向列驱动电路依据其数据接脚的电位与一线锁存脉冲信号产生该液晶交流驱动讯号以及依据该液晶交流驱动讯号产生该第二驱动讯号。

10. 如权利要求 9 所述的液晶显示装置, 其还包含:

一控制器, 用来产生该线锁存脉冲信号。

11. 如权利要求 10 所述的液晶显示装置, 其中该控制器包含一微处理单元。

产生液晶交流驱动讯号的 显示面板驱动方法及相关装置

技术领域

本发明涉及一种显示面板的驱动方法，特别是涉及一种通过设定驱动电路的接脚电位设定来产生液晶交流驱动讯号的液晶显示面板驱动方法。

背景技术

随着电子信息产业的蓬勃发展，液晶显示器(Liquid Crystal Display, LCD)的应用范围及市场需求也不断在增加。液晶显示器是利用液晶分子在不同排列状态下，对光线具有不同偏振或折射效果的特性来控制光线的穿透率，进而使液晶显示器得以产生丰富的影像。液晶显示器的种类可依驱动方式区分为静态驱动(Static)、单纯矩阵驱动(Simple Matrix)，以及主动矩阵驱动(Active Matrix)等三种。其中，单纯矩阵驱动又称为被动式(Passive)驱动，主要有扭曲向列(Twisted Nematic, TN)驱动和超扭曲向列(Super Twisted Nematic, STN)驱动两种。主动矩阵型主要有薄膜晶体管(Thin Film Transistor, TFT)驱动及二端子二极管(Metal/Insulator/Metal, MIM)驱动两种。

使用不同驱动方式的液晶显示器因其利用液晶分子扭转原理的不同，在视角、彩色、对比度及动画显示品质上有优劣之分，因此在产品的应用范围上亦有明显差异。以主动式TFT液晶显示器为例，由于显示面板上每一像素单元皆由一相对应的薄膜晶体管开关来控制，不会因为显示面板上不同位置的像素单元对场电场的不同反应速率，影响写入不同像素单元的数据，因此能提供较佳显示品质。然而，主动式TFT液晶显示器结构复杂，因此通常较适合笔记型计算机、平面彩色电视、汽车导航系统、数字相机及液晶投影机等较大尺寸或较高分辨率的应用。另一方面，被动式TN与STN型液晶显示器都是使用场电压驱动方式，如果显示面板的尺寸加大，显示面板中心部位的像素单元对电极变化的反应时间就会拉长，进而影响显示品质。然而，被动式TN与STN型液晶显示器结构简单，因此通常较适合电子字典、移动电

话、个人数字助理(Personal Digital Assistant, PDA)、及电子血压计等较小尺寸或较低分辨率的应用。

请参考图 1, 图 1 为现有技术中一 STN 型液晶显示器 10 的示意图。液晶显示器 10 包含一控制器 11、一讯号产生器 12、两驱动电路 13 和 14, 以及一液晶显示面板 15。为了避免液晶材质永久极化的情形, 一般会将来驱动液晶分子的跨压周期性地切换于正负两极性之间, 而控制驱动电压极性反转周期的液晶交流驱动(AC-Convertng)讯号由 FR 来表示。驱动电路 13 和 14 耦接于液晶显示面板 15 和控制器 11, 驱动电路 13 可依据液晶交流驱动讯号 FR 及一线锁存脉冲(Line Latch Pulse)信号 LP 输出一 X 方向驱动讯号 V_x 至液晶显示面板 15, 而驱动电路 14 可依据液晶交流驱动讯号 FR、线锁存脉冲信号 LP 及一帧起始脉冲(Frame Start Pulse)讯号 FSP 输出一 Y 方向驱动讯号 V_y 至液晶显示面板 15。驱动电路 13 和 14 直接由控制器 11 接收线锁存脉冲信号 LP 及帧起始脉冲讯号 FSP。讯号产生器 12 包含一分频器 16, 可接收控制器 11 传来的线锁存脉冲信号 LP, 分频器 16 再依据液晶显示面板 15 所需的极性反转频率, 对线锁存脉冲信号 LP 进行分频以产生相对应的液晶交流驱动讯号 FR, 并将液晶交流驱动讯号 FR 输出至驱动电路 13 和 14。现有技术的液晶显示器 10 需使用讯号产生器 12 来对线锁存脉冲信号 LP 进行分频, 以确保驱动电路 13 和 14 能接收到正确的液晶交流驱动讯号 FR, 如此会增加系统的复杂度。此外, 讯号产生器 12 的分频器 16 所能进行的分频比率为固定值, 因此无法弹性地调整液晶交流驱动讯号 FR。

请参考图 2, 图 2 为现有技术中另一 STN 型液晶显示器 20 的示意图。液晶显示器 20 包含控制器 11、一讯号产生器 22、驱动电路 13 和 14, 以及液晶显示面板 15。液晶显示器 20 和液晶显示器 10 不同之处在于液晶显示器 20 的讯号产生器 22 包含一分频器 26 及一指播开关(Dip Switch)28。讯号产生器 22 同样可接收控制器 11 传来的线锁存脉冲信号 LP, 分频器 26 再依据指播开关 28 的设定, 对线锁存脉冲信号 LP 进行不同程度的分频以产生相对应的液晶交流驱动讯号 FR, 并将液晶交流驱动讯号 FR 输出至驱动电路 13 和 14。因此, 驱动电路 13 亦可依据液晶交流驱动讯号 FR 及线锁存脉冲信号 LP 输出 X 方向驱动讯号 V_x 至液晶显示面板 15, 而驱动电路 14 亦可依据液晶交流驱动讯号 FR、线锁存脉冲信号 LP 及帧起始脉冲讯号 FSP 输出 Y 方向驱动讯号 V_y 至液晶显示面板 15。现有技术的液晶显示器 20 可通过指拨开关

28 设定分频器 26 的分频比率，因此能弹性地调整液晶交流驱动讯号 FR。然而，讯号产生器 22 仍会增加系统的复杂度。

请参考图 3，图 3 为现有技术中另一 STN 型液晶显示器 30 的示意图。液晶显示器 30 包含一控制器 31、驱动电路 13 和 14，以及液晶显示面板 15。不同于液晶显示器 10 和 20，液晶显示器 30 不需使用外部讯号产生器 12 或 22 来产生液晶交流驱动讯号 FR，而是在控制器 31 内直接以软件方式依据线锁存脉冲信号 LP 计算出液晶交流驱动讯号 FR，并将液晶交流驱动讯号 FR 直接输出至驱动电路 13 和 14。液晶显示器 30 可减少额外的硬件设置，然而，控制器 31 内需要通过内部程序来计算出正确的液晶交流驱动讯号 FR，因此会增加控制器 31 的设计难度。

发明内容

本发明提供一种通过设定驱动电路的接脚电位来产生液晶交流驱动讯号的显示面板驱动方法，其包含 (a) 将一第一超扭曲向列驱动电路的一段落模式/共同模式选择接脚设为一第一电位以使该第一超扭曲向列驱动电路于一段落模式下运作、(b) 依据一显示面板欲显示的影像设定该第一超扭曲向列驱动电路的多个数据接脚的电位、(c) 该第一超扭曲向列驱动电路依据其数据接脚的电位与一液晶交流驱动讯号输出一第一驱动讯号至该显示面板、(d) 将一第二超扭曲向列驱动电路的一段落模式/共同模式选择接脚设为一第二电位以使该第二超扭曲向列驱动电路于一共同模式下运作、(e) 设定该第二超扭曲向列驱动电路的多个数据接脚的电位，并依据一线锁存脉冲信号及该第二超扭曲向列驱动电路的多个数据接脚的电位产生该液晶交流驱动讯号，以及 (f) 该第二超扭曲向列驱动电路依据该液晶交流驱动讯号输出一第二驱动讯号至该显示面板。

本发明还提供一种通过设定接脚电位来产生液晶交流驱动讯号的液晶显示装置，其包含一液晶显示面板，用来依据一第一驱动讯号与一第二驱动讯号产生影像；一第一超扭曲向列驱动电路，耦接于该液晶显示面板，其中该第一超扭曲向列驱动电路是于一段落模式下运作，该第一超扭曲向列驱动电路的多个数据接脚的电位相关于该液晶显示面板欲显示的影像，且该第一超扭曲向列驱动电路依据其数据接脚的电位与一液晶交流驱动讯号产生该第一驱动讯号；以及一第二超扭曲向列驱动电路，耦接于该液晶显示面板，

其中该第二超扭曲向列驱动电路于一共同模式下运作，该第二超扭曲向列驱动电路的多个数据接脚的电位相关于分频比率，且该第二超扭曲向列驱动电路依据其数据接脚的电位与一线锁存脉冲信号产生该液晶交流驱动讯号以及依据该液晶交流驱动讯号产生该第二驱动讯号。

附图说明

- 图 1 为现有技术中一 STN 型液晶显示器的示意图。
- 图 2 为现有技术中另一 STN 型液晶显示器的示意图。
- 图 3 为现有技术中另一 STN 型液晶显示器的示意图。
- 图 4 为本发明中一 STN 型液晶显示器的示意图。
- 图 5 为本发明中一驱动电路的功能方块图。
- 图 6 为本发明所产生的液晶交流驱动讯号的讯号图。
- 图 7 为本发明中一 STN 液晶显示面板驱动方法的流程图。

附图符号说明

- | | | | |
|----------------|---------------|---------|----------|
| 12、22 | 讯号产生器 | 15、45 | 液晶显示面板 |
| 16、26 | 分频器 | 28 | 指拨开关 |
| 51 | 移位器 | 52 | 主动控制电路 |
| 53 | 控制逻辑电路 | 56 | 240 位移位器 |
| 57 | 240 线锁存/移位器 | 58 | 数据锁存电路 |
| 59 | 数据锁存控制电路 | 710-800 | 步骤 |
| 54 | 起始脉冲转换/数据控制电路 | | |
| 55 | 240 位电平驱动器 | | |
| 10、20、30、40 | 液晶显示器 | | |
| 11、31、41 | 控制器 | | |
| 13、14、43、44、50 | 驱动电路 | | |

具体实施方式

请参考图 4，图 4 为本发明中一 STN 型液晶显示器 40 的示意图。液晶显示器 40 包含一控制器 41、两驱动电路 43 和 44，以及一液晶显示面板 45。控制器 41 可为微处理单元(Microprocessor Unit, MPU)或其它种类的控制

器, 可提供驱动电路 43 和 44 运作时所需的线锁存脉冲信号 LP 及帧起始脉冲信号 FSP。驱动电路 43 可依据液晶交流驱动讯号 FR 及线锁存脉冲信号 LP 输出 X 方向驱动讯号 V_x 至液晶显示面板 45, 而驱动电路 44 可依据液晶交流驱动讯号 FR、线锁存脉冲信号 LP 及帧起始脉冲信号 FSP 输出 Y 方向驱动讯号 V_y 至液晶显示面板 45。在液晶显示器 40 中, 驱动电路 44 接收控制器 41 传来的线锁存脉冲信号 LP, 再依据线锁存脉冲信号 LP 及其接脚的设定自行产生运作所需的液晶交流驱动讯号 FR, 同时输出液晶交流驱动讯号 FR 至驱动电路 43 其中, 接脚 FR 一般驱动电路设定为接收, 而在驱动电路 43 中可依其脚位设定将接脚 FR 设定为输出。

在液晶显示器 40 中, 驱动电路 43 和 44 可使用一般市面常见的 STN 驱动电路。请参考图 5, 图 5 为本发明中一驱动电路 50 的功能方块图。驱动电路 50 包含一移位器 (Level Shifter) 51、一主动控制 (Active Control) 电路 52、一控制逻辑 (Control Logic) 电路 53、一起始脉冲转换/数据控制 (Start Pulse Conversion/Data Control) 电路 54、一 240 位电平驱动器 (Level Driver) 55、一 240 位移位器 56、一 240 线锁存/移位器 (Line Latch/Shift Register) 57、数据锁存 (Data Latch) 电路 58, 以及一数据锁存控制 (Data Latch Control) 电路 59。在图 5 中, 驱动电路 50 的接脚和其所接收的讯号皆由相同标示来表示, 例如 FR 同时代表接脚 FR 与接脚 FR 所接收到的讯号 FR。驱动电路 50 包含多个接脚, 其两种主要运作模式可由接脚 S/C 的电位来控制, 接脚 S/C 为段落模式/共同模式选择接脚 (Segment Mode/Common Mode Selection Pin): 当接脚 S/C 为高电位时, 驱动电路 50 于一段落模式 (Segment Mode) 下运作; 当接脚 S/C 为低电位时, 驱动电路 50 于一共同模式 (Common Mode) 下运作。在本发明图 4 的实施例中, 驱动电路 43 为一在段落模式下运作的驱动电路 50, 而驱动电路 44 为一在共同模式下运作的驱动电路 50。图 5 所示的驱动电路 50 仅为本发明的一实施例, 本发明的驱动电路 43 和 44 亦可应用其它种类的驱动电路。

接下来说明驱动电路 50 的其它主要接脚。接脚 MD 为模式选择接脚 (Mode Selection Pin), 当接脚 MD 为高电位时, 驱动电路 50 于一单一模式 (Single Mode) 下运作, 此时可输出 240 组驱动电压 S_1-S_{240} ; 当接脚 MD 为低电位时, 驱动电路 50 于一双重模式 (Dual Mode) 下运作, 此时可分别输出 240 组驱动电压 S_1-S_{120} 及 $S_{121}-S_{240}$ 。接脚 L/R 为方向选择接脚 (Direction Selection Pin):

当接脚 L/R 为高电位时, 数据输出的顺序是从 S_1 至 S_{240} ; 当接脚 L/R 为低电位时, 数据输出的顺序是从 S_{240} 至 S_1 。接脚 XCK 为时钟输入接脚 (Clock Input Pin): 在段落模式下, 驱动电路 50 于接脚 XCK 所接收到的时钟讯号的讯号下降边缘 (Falling Edge) 处读取数据; 在共同模式下, 接脚 XCK 则耦接至接地电位或是为开路。接脚 LP 为锁存脉冲输入接脚 (Latch Pulse Input Pin): 在段落模式下, 驱动电路 50 于接脚 LP 所接收到讯号的讯号下降边缘处锁存数据; 在共同模式下, 驱动电路 50 于接脚 LP 所接收到讯号的讯号下降边缘处对数据进行移位处理。接脚 D0-D7 为数据接脚 (Data Pin): 在段落模式下, 驱动电路 50 依据显示影像的数据来决定接脚 D0-D7 的电位; 在共同模式下, 驱动电路 50 不需使用接脚 D0-D7, 此时会将接脚 D0-D7 耦接至同一偏压 (例如接地电位), 以避免因接脚 D0-D7 具有浮接电位而影响驱动电路 50 于共同模式下的运作。接脚 FR 用来接收对应于驱动电压的极性反转周期的液晶交流驱动讯号 FR。接脚 V_{DD} 、 V_{SS} 、 V_{1R} - V_{4R} 和 V_{1L} - V_{4L} 皆为电源供应接脚 (Power Supply Pin), 用来接收驱动电路 50 运作所需的各偏压。接脚 EI01 和 EI02 为控制芯片选择 (Chip Selection) 的输入/输出接脚。接脚 $\overline{DISPOFF}$ 为控制输出取消选择 (Output Deselect) 的接脚。

图 5 所示的驱动电路 50 说明了一般市面常见 STN 驱动电路的架构, 其内部各组件运作已为业界熟知, 在此不另加赘述。尽管驱动电路 50 可因不同设计或单一/双重模式而提供不同数目的输出电压, 然而一般皆会使用一在段落模式下运作的驱动电路 50 以及一在共同模式下运作的驱动电路 50 来驱动液晶显示面板, 如图 4 所示的驱动电路 43 和 44。由于驱动电路 44 是在共同模式下运作, 不需使用数据接脚 D0-D7, 本发明可使用数据接脚 D0-D7 作分频的设定。在本发明第一实施例中, 当需要针对线锁存脉冲讯号 LP 作除以 7 的分频操作时, 本发明可将驱动电路 44 的数据接脚 [D7: D0] 的值设为 [00000111], 此时驱动电路 44 可依据线锁存脉冲信号 LP 及其数据接脚 D0-D7 的设定自行产生分频后相对应的液晶交流驱动讯号 FR, 同时输出液晶交流驱动讯号 FR 至驱动电路 43。因此, 除了 [D7: D0]=[00000000] 和 [11111111] 的内定原始模式外, 本发明第一实施例可提供 254 种相关于不同分频比率的设定。此外, 在本发明第二实施例中亦可使用数据接脚 D0-D7 中的一数据接脚 (如数据接脚 D7) 或其它接脚 (如时钟输入接脚 XCK) 来设定对线锁存脉冲信号 LP 进行分频的时间点。例如, 当本发明第二实施例中将驱动电路 44 的数据

接脚[D7:D0]的值设为[10000111]时,此时会在线锁存脉冲讯号 LP 的讯号上升边缘开始进行除以 7 的分频操作;而当本发明第二实施例中将驱动电路 44 的数据接脚[D7:D0]的值设为[00000111]时,此时会在线锁存脉冲讯号 LP 的讯号下降边缘开始进行除以 7 的分频操作。因此,除了[D7:D0]=[00000000]和[11111111]的内定模式外,本发明第二实施例可提供 127 种相关于不同分频比率的设定

请参考图 6,图 6 的讯号图说明了本发明第二实施例所产生的液晶交流驱动讯号。在图 6 中,波形 S_{LP} 代表控制器 41 输出的线锁存脉冲讯号 LP,波形 $S_{FR,R}$ 代表当数据接脚[D7:D0]的值设为[10000111]时所产生的液晶交流驱动讯号,而波形 $S_{FR,F}$ 代表当数据接脚[D7:D0]的值设为[00000111]时所产生的液晶交流驱动讯号。

请参考图 7,图 7 说明了本发明中驱动一 STN 液晶显示面板的方法。图 7 的流程图包含下列步骤:

步骤 710: 输出一线锁存脉冲信号 LP 至一第一与第二驱动电路;

步骤 720: 输出一帧起始脉冲讯号 FSP 至第二驱动电路;

步骤 730: 将第二驱动电路的接脚 S/C 设为低电位以使第二驱动电路于共同模式下运作;

步骤 740: 依据分频比率设定第二驱动电路的多个数据接脚的电位;

步骤 750: 依据第二驱动电路的多个数据接脚的电位对线锁存脉冲信号 LP 分频以产生液晶交流驱动讯号 FR;

步骤 760: 第二驱动电路依据液晶交流驱动讯号 FR 及帧起始脉冲讯号 FSP 输出一第二驱动讯号至一液晶显示面板;

步骤 770: 第二驱动电路输出液晶交流驱动讯号 FR 至第一驱动电路;

步骤 780: 将第一驱动电路的接脚 S/C 设为高电位以使第一驱动电路于段落模式下运作;

步骤 790: 依据液晶显示面板欲显示的影像设定第一驱动电路的多个数据接脚的电位;以及

步骤 800: 第一驱动电路依据其数据接脚的电位与液晶交流驱动讯号 FR 输出一第一驱动讯号至液晶显示面板。

本发明使用驱动电路在共同模式下不需使用的数据接脚来设定分频比率或其它功能,以提供本身及另一在段落模式下运作的驱动电路所需的液晶

交流驱动讯号，因此不需额外设置讯号产生器或是在控制器内设计内部程序，驱动电路在液晶显示模块(Liquid Crystal Module, LCM)上的接脚位置和其芯片大小亦不需要做任何变动，因此不会增加系统的复杂度及控制器的设计难度。

以上所述仅为本发明的较佳实施例，凡依本发明的权利要求所做的均等变化与修饰，皆应属本发明的涵盖范围。

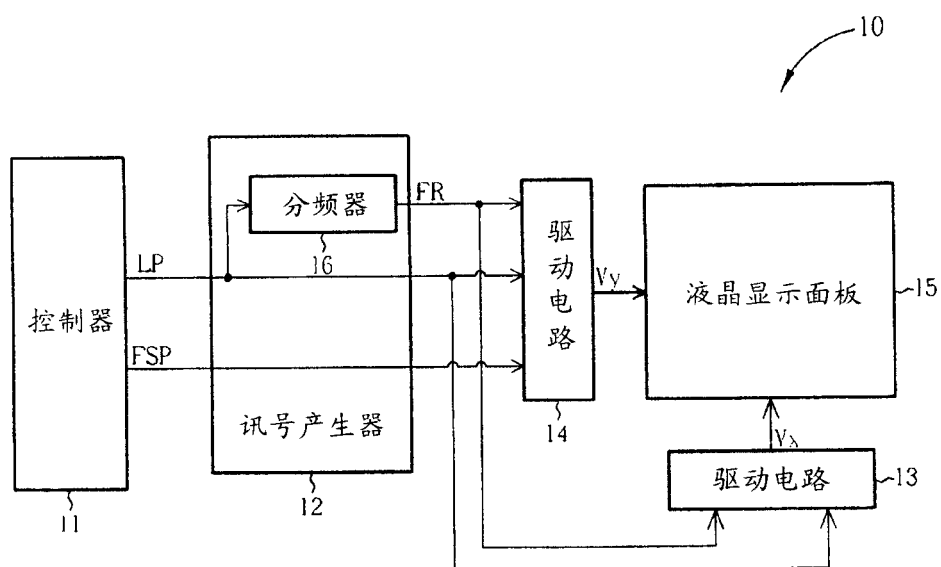


图 1

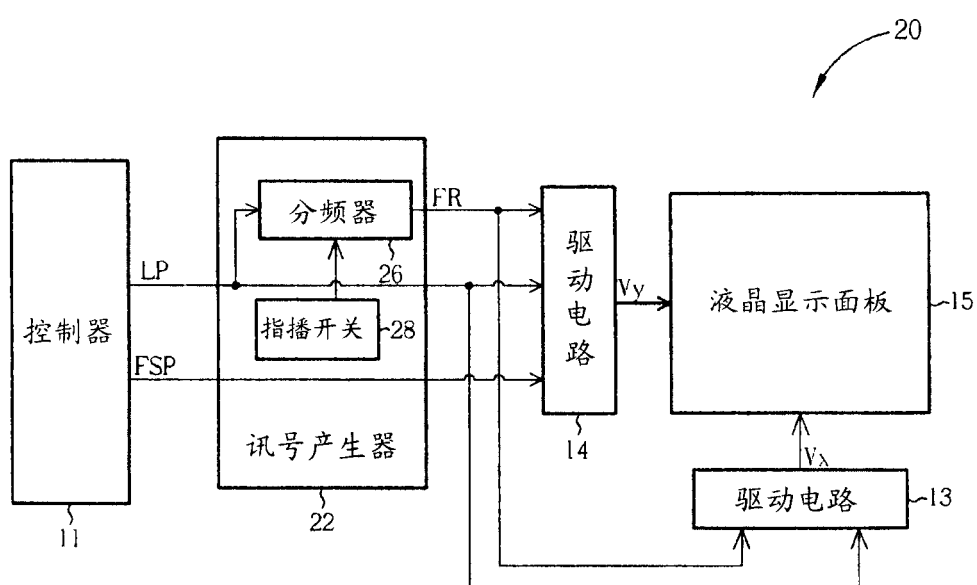


图 2

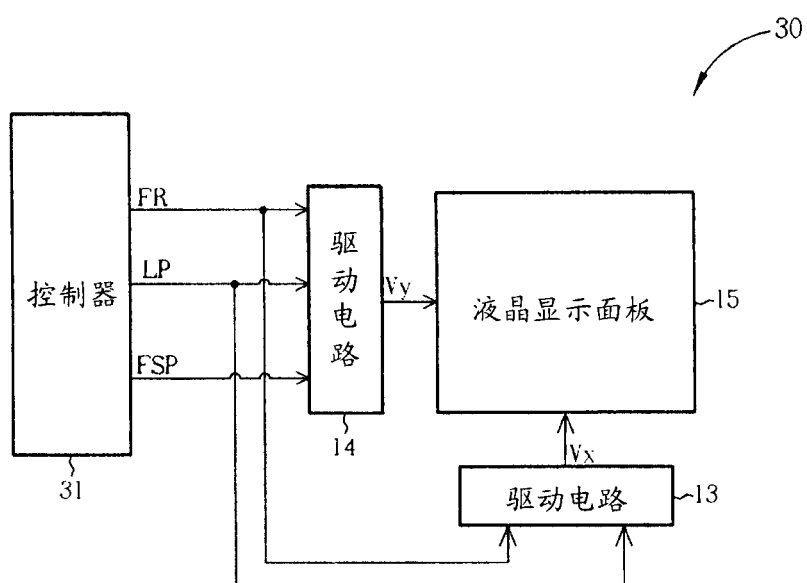


图 3

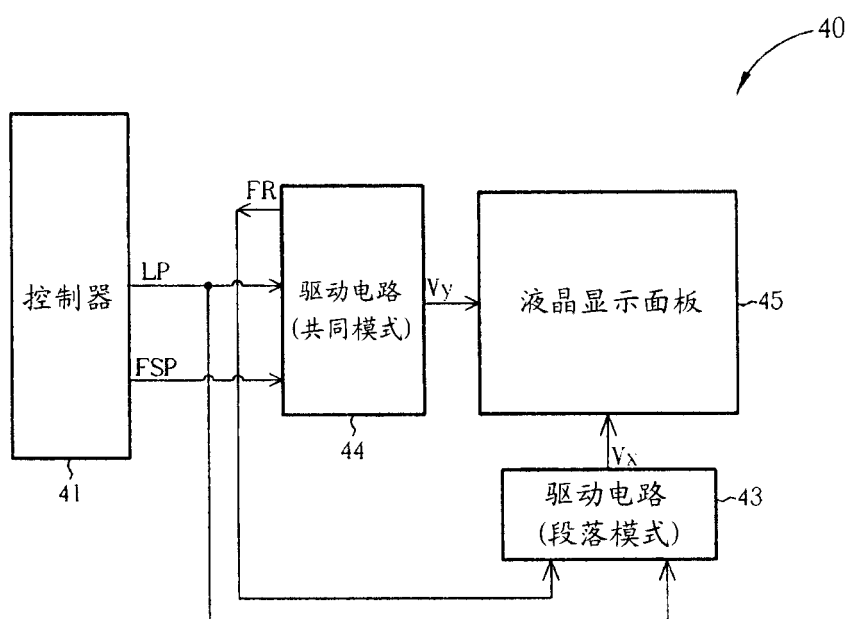


图 4

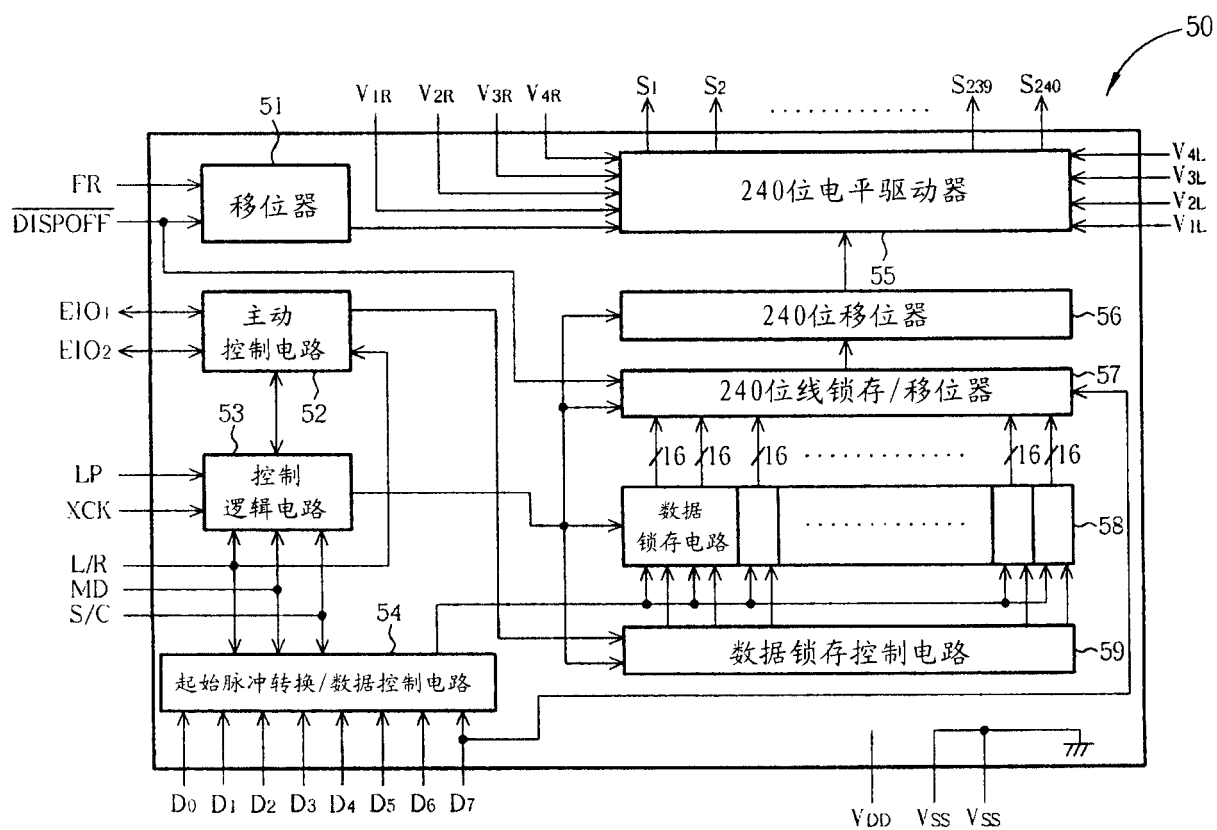


图 5

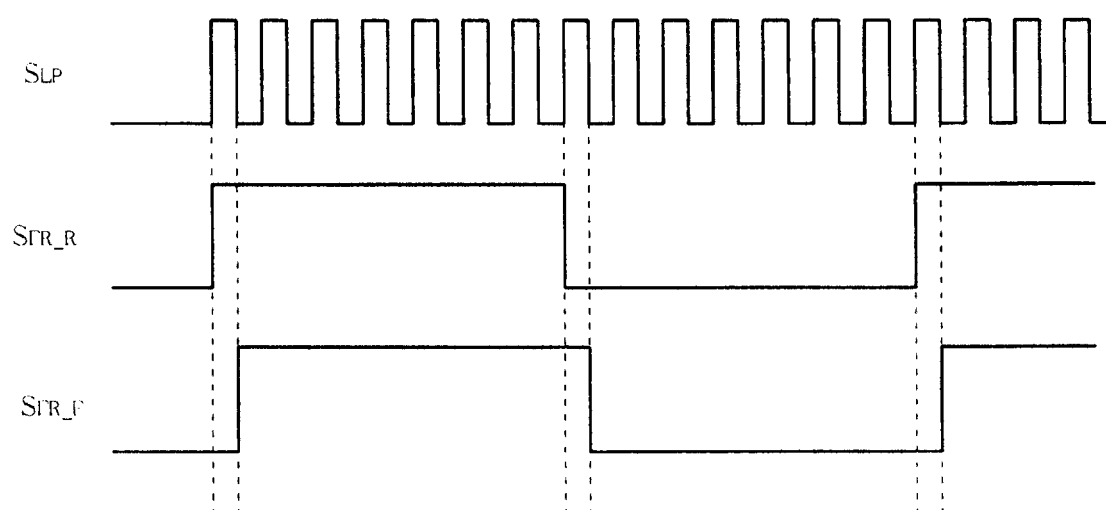


图 6

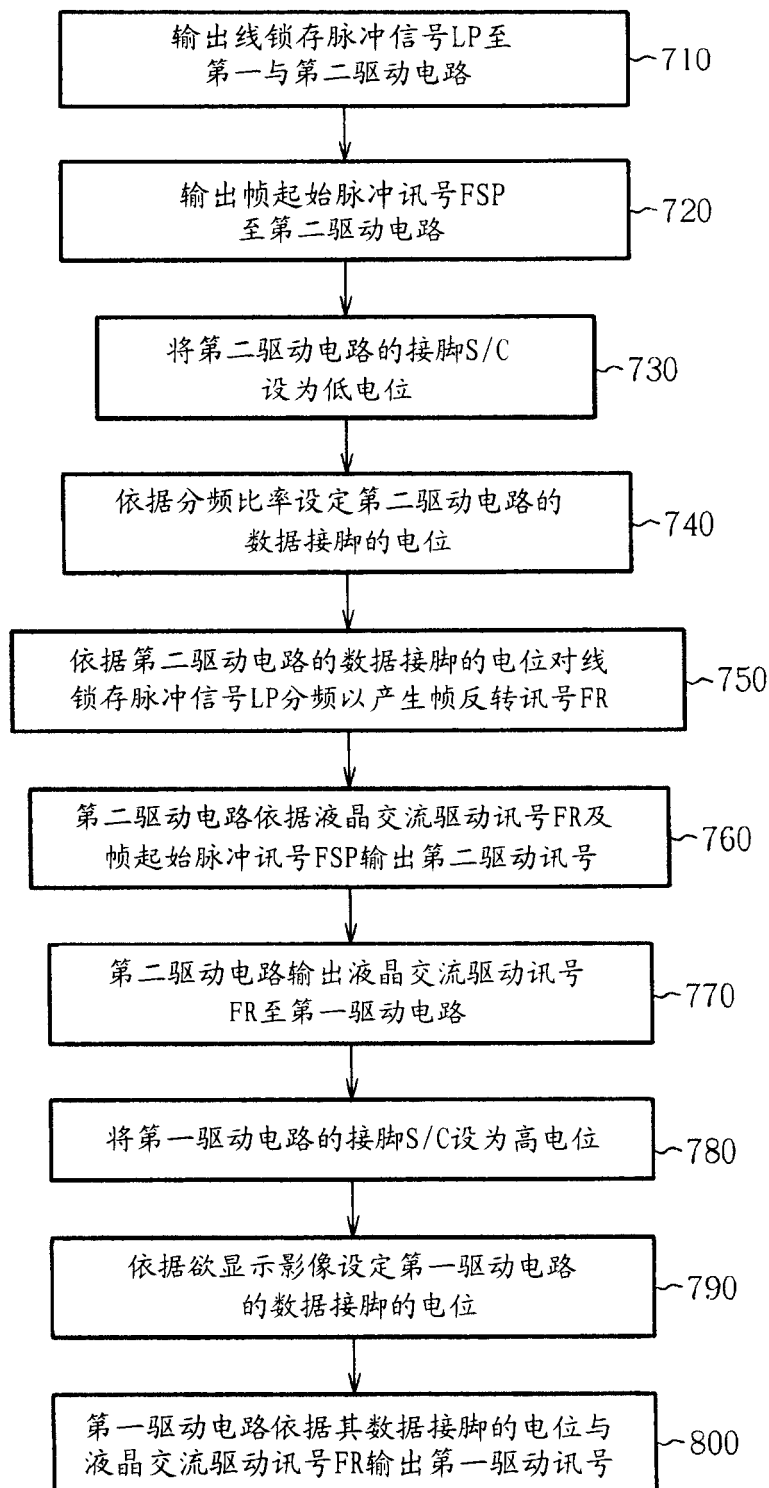


图 7

专利名称(译)	产生液晶交流驱动讯号的显示面板驱动方法及相关装置		
公开(公告)号	CN101114428A	公开(公告)日	2008-01-30
申请号	CN200610107624.9	申请日	2006-07-26
[标]申请(专利权)人(译)	联咏科技股份有限公司		
申请(专利权)人(译)	联咏科技股份有限公司		
当前申请(专利权)人(译)	联咏科技股份有限公司		
[标]发明人	陈逸民 郭丰荣 朱胜源 曾威国		
发明人	陈逸民 郭丰荣 朱胜源 曾威国		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
其他公开文献	CN100479028C		
外部链接	Espacenet SIPO		

摘要(译)

显示面板的驱动方法通过设定驱动电路的接脚电位来产生液晶交流驱动讯号。针对一于共同模式下运作的驱动电路，依据分频比率设定其数据接脚电位，再依据一线锁存脉冲信号及其数据接脚的电位设定产生一液晶交流驱动讯号，并将液晶交流驱动讯号输出至其它段落模式或共同模式下运作的驱动电路。

