

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200610081917.4

[51] Int. Cl.
G02F 1/136 (2006.01)
G02F 1/1333 (2006.01)

[45] 授权公告日 2009年2月11日

[11] 授权公告号 CN 100460968C

[22] 申请日 2006.5.9

[21] 申请号 200610081917.4

[30] 优先权

[32] 2005.5.10 [33] JP [31] 2005-137211

[73] 专利权人 三菱电机株式会社

地址 日本东京都

[72] 发明人 永野慎吾 升谷雄一

[56] 参考文献

JP6-281959A 1994.10.7

JP2003-307741A 2003.10.31

US5523866A 1996.6.4

CN1550858A 2004.12.1

US2003/0227590A1 2003.12.11

JP8-254712A 1996.10.1

CN1383125A 2002.12.4

审查员 彭志红

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 杨凯 刘宗杰

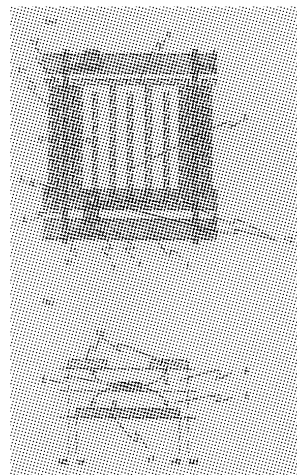
权利要求书3页 说明书9页 附图10页

[54] 发明名称

液晶显示装置及其制造方法

[57] 摘要

在源极布线(2)下层隔着栅极绝缘膜(8),沿源极布线(2)配置第一电极图案(11),在源极布线(2)上层隔着层间绝缘膜(9),沿源极布线(2),且在基本不与所述源极布线(2)重叠的位置配置第二电极图案(12),通过配置在上下层的电极图案(11、12)有效屏蔽来自源极布线(2)的泄漏电场。另外,第一电极图案(11)与栅极布线(1)以及第二电极图案(12)与对置电极(6),由同一层导电膜形成。从而,得到减少来自源极布线(2)的泄漏电场导致液晶(300)取向的散乱,同时增大开口率且不增加制造工序而使源极布线(2)与对置电极(6)之间不易发生短路的液晶显示装置及其制造方法。



1. 一种液晶显示装置，其特征在于包括：
夹于对置配置的一对绝缘性基板之间的液晶层；
在所述绝缘性基板之一基板上形成的多根栅极布线；
隔着第一绝缘膜与所述多根栅极布线交叉地形成的多根源极布线；
在所述多根栅极布线和所述多根源极布线的各交叉部形成的开关元件；
与所述开关元件连接的像素电极；
与所述像素电极对置地形成并与所述像素电极之间形成电场的对置电极，所述像素电极与所述对置电极之间形成与所述绝缘性基板大致平行方向的电场；
在所述源极布线下层隔着所述第一绝缘膜，沿着所述源极布线形成的第一电极图案；以及
在所述源极布线上层隔着第二绝缘膜，沿着源极布线，且基本不与所述源极布线重叠地形成的第二电极图案。
2. 如权利要求1所述的液晶显示装置，其特征在于：所述第一电极图案沿着所述源极布线，且与所述源极布线宽度方向的整个区域重叠地形成。
3. 如权利要求1所述的液晶显示装置，其特征在于：所述第一电极图案沿着所述源极布线，且与所述源极布线宽度方向的一部分重叠地形成。
4. 如权利要求1所述的液晶显示装置，其特征在于：所述第一电极图案沿着所述源极布线，且不与所述源极布线重叠地形成。
5. 如权利要求1所述的液晶显示装置，其特征在于：所述第一和第二电极图案各自形成于所述源极布线宽度方向的两侧。
6. 如权利要求1所述的液晶显示装置，其特征在于：所述第一电

极图案由与所述栅极布线同一层的导电膜形成。

7. 如权利要求1所述的液晶显示装置，其特征在于：所述第二电极图案由与所述对置电极同一层的导电膜形成。

8. 如权利要求1所述的液晶显示装置，其特征在于：所述第一或第二电极图案具有与所述对置电极相同的电位。

9. 如权利要求1所述的液晶显示装置，其特征在于：所述第一电极图案相对所述源极布线宽度方向的远端，在宽度方向上并不比第二电极图案相对源极布线宽度方向的远端突出。

10. 一种液晶显示装置的制造方法，其特征在于：

所述液晶显示装置包括：

夹于对置配置的一对绝缘性基板之间的液晶层；

在所述绝缘性基板之一基板上形成的多根栅极布线；

隔着第一绝缘膜与所述多根栅极布线交叉地形成的多根源极布线；

在所述多根栅极布线和所述多根源极布线的各交叉部形成的开关元件；

与所述开关元件连接的像素电极；以及

与所述像素电极对置地形成并与所述像素电极之间形成电场的对置电极，所述像素电极与所述对置电极之间形成与所述绝缘性基板大致平行方向的电场，

所述液晶显示装置的制造方法包括：

在所述源极布线下层隔着所述第一绝缘膜，沿着所述源极布线形成第一电极图案的工序；以及

在所述源极布线上层隔着第二绝缘膜，沿着源极布线，且基本不与所述源极布线重叠地形成第二电极图案的工序。

11. 如权利要求10所述的液晶显示装置的制造方法，其特征在于：所述第一电极图案由与所述栅极布线同一层的导电膜形成。

12. 如权利要求 10 或 11 所述的液晶显示装置的制造方法, 其特征在于: 所述第二电极图案由与所述对置电极同一层的导电膜形成。

液晶显示装置及其制造方法

技术领域

本发明涉及横向电场（In-Plane-Switching，以下称为IPS）方式的有源矩阵型液晶显示装置及其制造方法。

背景技术

近年，有源矩阵型液晶显示装置中，作为得到超广视角的方法，主要采用使施加到液晶的电场方向与基板平行的IPS方式。一旦采用该方式，可明确在改变视角方向时几乎没有对比度变化、灰度电平的反转（例如参照日本专利文献特开平8-254712号公报）。

图9（a）是表示传统的一般IPS方式的液晶显示装置像素部的平面图，图9（b）是其A-A剖视图。液晶显示装置由TFT阵列基板100、对置基板200和它们之间注入的液晶300等构成。TFT阵列基板100包括：在玻璃基板等透明绝缘性基板92上形成的多根扫描信号线即栅极布线1；形成保持电容的公共布线3；隔着栅极绝缘膜8与该公共布线3交叉的供给信号电压的多根源极布线2；与源极布线2平行设置的多根梳状的像素电极5；与像素电极5平行且交互配置的多根梳状的对置电极6；形成由薄膜晶体管（Thin Film Transistor，以下称为TFT）构成的开关元件的半导体膜7、漏电极4、源电极91；以及层间绝缘膜9等。

在开关元件截止，且像素电极5和对置电极6之间由保持电容保持了驱动液晶300的电压的状态下，若在源极布线2上施加不同于其它像素的信号电压，则因该电压而从源极布线2发生泄漏电场，会改变源极布线2附近液晶300的取向状态。因此，引起源极布线2方向的串扰等显示不良。该传统例中，为了减小液晶300取向散乱的区域对

显示的影响，与源极布线2相邻的对置电极6的宽度形成得比其它部分的对置电极6宽，以使与源极布线2相邻的对置电极6还具有电场屏蔽电极的功能。结果，在源极布线2附近不利于光透射的区域的宽度L1变大，存在像素开口率降低的问题。

为解决这种问题，提出了图10(a)、(b)所示的结构。图10(a)是表示传统IPS方式的液晶显示装置像素部的平面图，图10(b)是其B-B剖视图。该结构中，像素电极5与对置电极6形成于层间绝缘膜9上。通过用同一工序蚀刻栅极绝缘膜8和层间绝缘膜9，形成接触孔10，以进行公共布线3与对置电极6以及漏电极4与像素电极5的电连接。对置电极6覆盖源极布线2，并使两者重叠地配置。

在这种结构中，与源极布线2相邻的对置电极6还作为电场屏蔽电极起作用，有效屏蔽从源极布线2发生的泄漏电场，因此可减少液晶300取向状态的散乱。从而，可缩小限制光透射的宽度L2，并可增大像素开口率（例如参照日本专利文献特开2003-307741号公报）。

发明内容

然而，图10所示结构中，采用源极布线2和对置电极6重叠的结构，因此，根据层间绝缘膜9的缺陷等，存在源极布线2和对置电极6之间容易发生短路的问题。

为了防止该短路，可通过分多次成膜层间绝缘膜9等追加制造工序来显著减少短路，但导致制造工序增加的问题。

本发明为解决这种问题构思而成，旨在提供这样的液晶显示装置及其制造方法：通过有效屏蔽来自源极布线2的泄漏电场，减少液晶取向的散乱，同时可增大像素开口率，且，不增加制造工序而使源极布线2和对置电极6之间不易发生短路。

本发明的液晶显示装置，其特征在于：在源极布线下层隔着第一绝缘膜，沿源极布线配置第一电极图案，且，在源极布线上层隔着第二绝缘膜，沿源极布线将第二电极图案配置在基本不与源极布

线重叠的位置，通过配置在上下层的电极图案有效屏蔽来自源极布线的泄漏电场。

依据本发明，能够提供不增加制造工序而像素开口率高且能够减少来自源极布线的泄漏电场之影响导致液晶取向的散乱的液晶显示装置及其制造方法。

附图说明

图1是表示本发明实施例1的液晶显示装置像素部的平面图和源极布线附近的C-C剖视图。

图2是本发明实施例1的液晶显示装置的制造工艺流程。

图3是表示本发明实施例2的液晶显示装置像素部的平面图和源极布线附近的D-D剖视图。

图4是表示本发明实施例3的液晶显示装置像素部的平面图和源极布线附近的E-E剖视图。

图5是表示本发明实施例4的液晶显示装置像素部的平面图和源极布线附近的F-F剖视图。

图6是表示本发明实施例5的液晶显示装置像素部的平面图和源极布线附近的G-G剖视图。

图7是表示本发明实施例6的液晶显示装置像素部的平面图和源极布线附近的H-H剖视图。

图8是表示本发明实施例7的液晶显示装置像素部的平面图和源极布线附近的J-J剖视图。

图9是表示传统IPS方式的液晶显示装置像素部的平面图和源极布线附近的A-A剖视图。

图10是表示传统IPS方式的另一液晶显示装置像素部的平面图和源极布线附近的B-B剖视图。

(符号说明)

1 栅极布线, 2 源极布线, 3 公共布线, 4 漏电极, 5 像

素电极, 6 对置电极, 7 半导体膜, 8 栅极绝缘膜, 9 层间绝缘膜, 10 接触孔, 11 第一电场屏蔽电极, 12 第二电场屏蔽电极, 90 接触膜, 91 源电极, 92 透明绝缘性基板, 100 TFT阵列基板, 200 对置基板, 300 液晶。

具体实施方式

图1(a)、(b)示出实施例1的阵列基板像素部的平面图和源极布线附近的C-C剖视图。沿着源极布线2设有表示第一电极图案的第一电场屏蔽电极11和表示第二电极图案的第二电场屏蔽电极12。图中其它相同编号与传统例相同。

图1(a)中, 玻璃基板等透明绝缘性基板上, 用同一层导电膜形成栅极布线1和公共布线3以及与公共布线3一体化的第一电场屏蔽电极11, 在其上层设有第一绝缘膜即栅极绝缘膜8。接着, 在形成TFT的半导体膜7形成后, 形成源极布线2、源电极91、漏电极4, 在其上层设有第二绝缘膜即层间绝缘膜9。然后, 用同一工序蚀刻栅极绝缘膜8和层间绝缘膜9, 从而形成接触孔10, 以进行公共布线3与对置电极6以及漏电极4与像素电极5的电连接。最后, 用同一层导电膜形成像素电极5与对置电极6以及与对置电极6一体化的第二电场屏蔽电极12。

本实施例中, 第一电场屏蔽电极11沿着除栅极布线1与源极布线2的交叉部及其附近的源极布线2, 可与源极布线2宽度方向的全部重叠地配置。第二电场屏蔽电极12沿着源极布线2配置, 且基本不与源极布线2重叠地配置。

这里, 借助图1(b)更详细说明本实施例。图1(b)中, 第一电场屏蔽电极11的宽度大于源极布线2, 采用隔着栅极绝缘膜8使两者重叠的结构。第二电场屏蔽电极12在源极布线2的上层隔着层间绝缘膜9设置, 并采用两者基本不重叠的结构。

另外, 本说明书中, 基本不重叠并不指在所有部分完全不重叠,

在不影响发明效果的范围内，可有一部分的重叠部分。

采用本结构，来自源极布线2的泄漏电场E的一部分被引入第一电场屏蔽电极11侧，减少应由第二电场屏蔽电极12屏蔽的泄漏电场E。因而可将第二电场屏蔽电极12的宽度设计得较小，并可减小对源极布线2附近的光透射无作用的区域。结果，可提高像素开口率。

另外，第二电场屏蔽电极12和源极布线2采用基本不重叠的结构，因此几乎没有图10的传统例中担心的层间绝缘膜9的缺损等引起的源极布线2与第二电场屏蔽电极12的短路，可提高成品率。

另外，作为防短路的对策，也不必追加分多层成膜层间绝缘膜9等制造工序，可期待高生产性。

另一方面，栅极绝缘膜8一直以来为防止与形成栅极布线1和TFT的半导体膜7的短路而厚膜化，或者，采用分多层成膜等的短路防止措施，因此源极布线2与第一电场屏蔽电极11之间几乎不会发生短路。

还有，本实施例中第一电场屏蔽电极11的电位与公共电极3、对置电极6及第二电场屏蔽电极12相同。第一电场屏蔽电极11与第二电场屏蔽电极12，最好在开关元件截止且驱动液晶的电压保持期间，设成一定电位。

从第一电场屏蔽电极11到液晶的泄漏电场，由于受栅极绝缘膜8和层间绝缘膜9之影响，其强度稍与来自第二电场屏蔽电极12的泄漏电场不同。因而，为使驱动液晶的泄漏电场主要来自第二电场屏蔽电极12，最好使第一电场屏蔽电极11的相对源极布线2宽度方向的远端M1、M2，在宽度方向上不会比第二电场屏蔽电极12的相对源极布线2宽度方向的远端M3、M4突出地靠近源极布线2侧配置。

另外，在本实施例中，第一电场屏蔽电极11经与栅极布线1同一层的导电膜形成的公共布线3一体化而构成，因此不会增加制造工序。第二电场屏蔽电极12也经与像素电极5同一层的导电膜形成的对置电极6一体化而构成，因此不会增加制造工序。

另外，本实施例中，如果将由同一层形成的像素电极5、对置电极6、第二电场屏蔽电极12用ITO等透明导电膜形成，可进一步提高光透射率，并可获得有效提高像素开口率的效果。

以下，借助图2，就本发明实施例1的液晶显示装置的制造工艺流程进行说明。

首先，如图2(a)所示，用溅镀或蒸镀等方法，在绝缘性基板上成膜Cr、Al、Ta、Ti、Mo、W、Ni、Cu、Au、Ag等或以它们为主成分的合金或者ITO等的透明导电膜或它们的多层膜后，通过照相制版和精密加工技术，形成栅电极1、公共布线3、第一电场屏蔽电极11。

接着，如图2(b)所示，用等离子体CVD、常压CVD、减压CVD法等成膜由氮化硅、氧化硅等构成的栅极绝缘膜8；由非晶硅、多晶硅等构成的半导体膜7；以及由高浓度掺杂P等杂质的n型非晶硅、n型多晶硅等构成的接触膜90。另外，为了防止针眼等膜缺损发生导致的短路，栅极绝缘膜8最好分多次成膜。然后，通过照相制版、蚀刻来加工接触膜90及半导体膜7成为岛状。

接着，如图2(c)所示，用溅镀或蒸镀等方法成膜Cr、Al、Ta、Ti、Mo、W、Ni、Cu、Au、Ag等或以它们为主成分的合金或者ITO等透明导电膜或它们的多层膜后，通过照相制版和精密加工技术，形成源极布线2、源电极91、漏电极4。另外，将形成TFT的沟道的部位的接触膜90，以源电极91、漏电极4或形成它们时经图案化处理的光刻胶为掩模进行蚀刻。

然后，如图2(d)所示，形成由氮化硅、氧化硅等无机绝缘膜或者有机树脂等构成的第二绝缘膜即层间绝缘膜9。然后，通过照相制版和蚀刻来形成接触孔10。

最后，如图2(e)所示，用溅镀或蒸镀等方法成膜Cr、Al、Ta、Ti、Mo、W、Ni、Cu、Au、Ag等或以它们为主成分的合金或者ITO等透明导电膜或它们的多层膜后，通过照相制版和精密加工技术，形成像素电极5、对置电极6、第二电场屏蔽电极12。

通过以上工序，可制作构成本实施例中IPS方式的液晶显示装置的TFT阵列基板。

这样制作的TFT阵列基板，在其后的制盒工序中涂敷取向膜，并利用摩擦等方法进行一定方向的取向处理。同样，对与TFT阵列基板对置的对置基板也涂敷取向膜，并利用摩擦等方法进行一定方向的取向处理。将这些TFT阵列基板和对置基板使取向膜朝向相一致地按预定间隔重叠，并将基板周边部用密封材料粘接，在两基板间注入液晶后封口。这样形成的液晶盒两面粘贴偏光片后，连接驱动电路，最后安装背光源单元，从而作出液晶显示装置。

实施例2

图3(a)、(b)示出实施例2的液晶显示装置像素部的平面图和源极布线附近的D-D剖视图。与实施例1的不同点在于，第一电场屏蔽电极11并不包括源极布线2宽度方向的整个面，仅与源极布线2宽度方向的一部分即边缘附近重叠。基本动作、作用与实施例1相同。

与实施例1相比，同样具有从源极布线2到液晶的泄漏电场E的引入效果，且第一电场屏蔽电极11与源极布线2的重叠面积较少，因此不仅能进一步减少与源极布线2的短路，而且比实施例1更能抑制源极布线2的寄生电容。

实施例3

图4(a)、(b)示出实施例3的液晶显示装置像素部的平面图和源极布线附近的E-E剖视图。与实施例1的不同点在于，第一电场屏蔽电极11并不包括源极布线2宽度方向的整个面，且不与源极布线2重叠地沿源极布线2配置。基本动作、作用与实施例1相同。

与实施例1和2相比，同样具有从源极布线2到液晶的泄漏电场E的引入效果，由于第一电场屏蔽电极11与源极布线2不重叠，几乎不发生短路，可比实施例1和2更能抑制源极布线2的寄生电容。

实施例4

图5(a)、(b)示出实施例4的液晶显示装置像素部的平面图

和源极布线附近的F-F剖视图。本实施例中第一电场屏蔽电极11与栅极布线1一体化而构成，并沿着源极布线2，与源极布线2宽度方向的全区域重叠地配置。另外，第二电场屏蔽电极12与对置电极6一体化而构成，并沿着源极布线2，在源极布线2的上层隔着层间绝缘膜9与源极布线2重叠地配置。这里，与实施例1的不同点在于，保持电容的结构采用栅极布线1与像素电极5之间形成保持电容的CS连栅极（CS ON GATE）的结构，且无公共布线3。

以下对动作进行说明。第一电场屏蔽电极11的电位为栅电极1的电位，第二电场屏蔽电极12的电位为对置电极6的电位。这里，第一电场屏蔽电极11的电位并非对置电极6的电位，但从源极布线2到液晶的泄漏电场E的引入效果与实施例1相同。另外，由于设有第二电场屏蔽电极12，屏蔽来自源极布线2的泄漏电场E的效果，与实施例1几乎没有改变。

另外，第一电场屏蔽电极11的电位与对置电极6不同，但对液晶取向状态的泄漏电场的影响，因全像素中泄漏电场具有一定的相同大小而不会引起串扰等显示不良。

因而，提高像素开口率，并能获得成品率高的液晶显示装置。另外，通过采用CS连栅极的结构，不要公共布线3，可将该部分用于显示区域，可实现像素开口率进一步的提高。

另外，本实施例中说明了将第一电场屏蔽电极11与相邻像素的栅极布线1一体化的结构，但将第一电场屏蔽电极11与本像素的栅极布线1一体化时也能获得同样的效果。

实施例5

图6(a)、(b)示出本发明实施例5的液晶显示装置像素部的平面图和源极布线附近的G-G剖视图。与实施例4的不同点在于，第一电场屏蔽电极11并不包括源极布线2宽度方向的整个面，而与源极布线2宽度方向的一部分即边缘附近重叠。

与实施例4相比，同样具有从源极布线2到液晶的泄漏电场E的引

入效果，第一电场屏蔽电极11与源极布线2的重叠面积较少，因此，不仅进一步减小与源极布线2的短路，而且比实施例4更能抑制源极布线2的寄生电容。

实施例6

图7(a)、(b)示出本发明实施例6的液晶显示装置像素部的平面图和源极布线附近的H-H剖视图。与实施例4的不同点在于，第一电场屏蔽电极11并不包括源极布线2宽度方向的整个面，且不与源极布线2重叠地沿着源极布线2配置。

与实施例4和5相比，同样具有从源极布线2到液晶的泄漏电场E的引入效果，由于第一电场屏蔽电极11与源极布线2不重叠，几乎不发生短路，比实施例4和5更能抑制源极布线2的寄生电容。

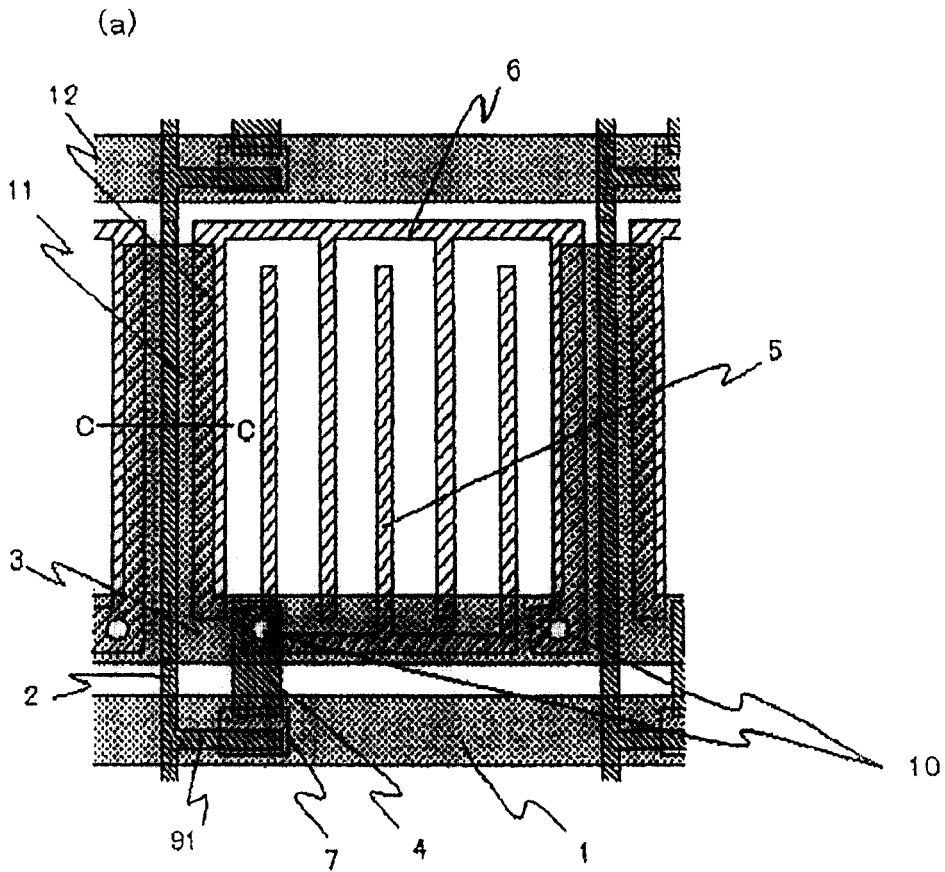
实施例7

图8(a)示出本发明实施例7的液晶显示装置像素部的平面图和源极布线附近的J-J剖视图。本实施例中第一电场屏蔽电极11与栅极布线1一体化而构成，并沿着源极布线2，与源极布线2宽度方向的全区域重叠地配置。另外，第二电场屏蔽电极12与对置电极6一体化而构成，并沿着布线2，在源极布线2的上层隔着层间绝缘膜9不与源极布线2重叠地配置。

与实施例4的不同点在于，不采用CS连栅极的结构，另外设置形成保持电容的公共布线3。基本动作和效果与实施例4相同。

在以上实施例中，作为第一电场屏蔽电极11采用与栅极布线1或公共布线3一体化的结构，并且，作为第二电场屏蔽电极12采用与对置电极6一体化的结构，示出用同一层导电膜形成的场合，但它们作为分别独立的电极图案，可用同一层导电膜形成。或者，作为别的层可另外形成。

图 1



(b)

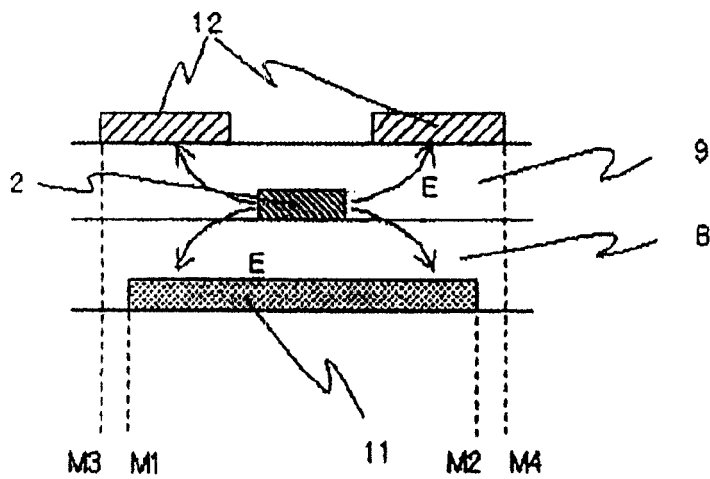


图 2

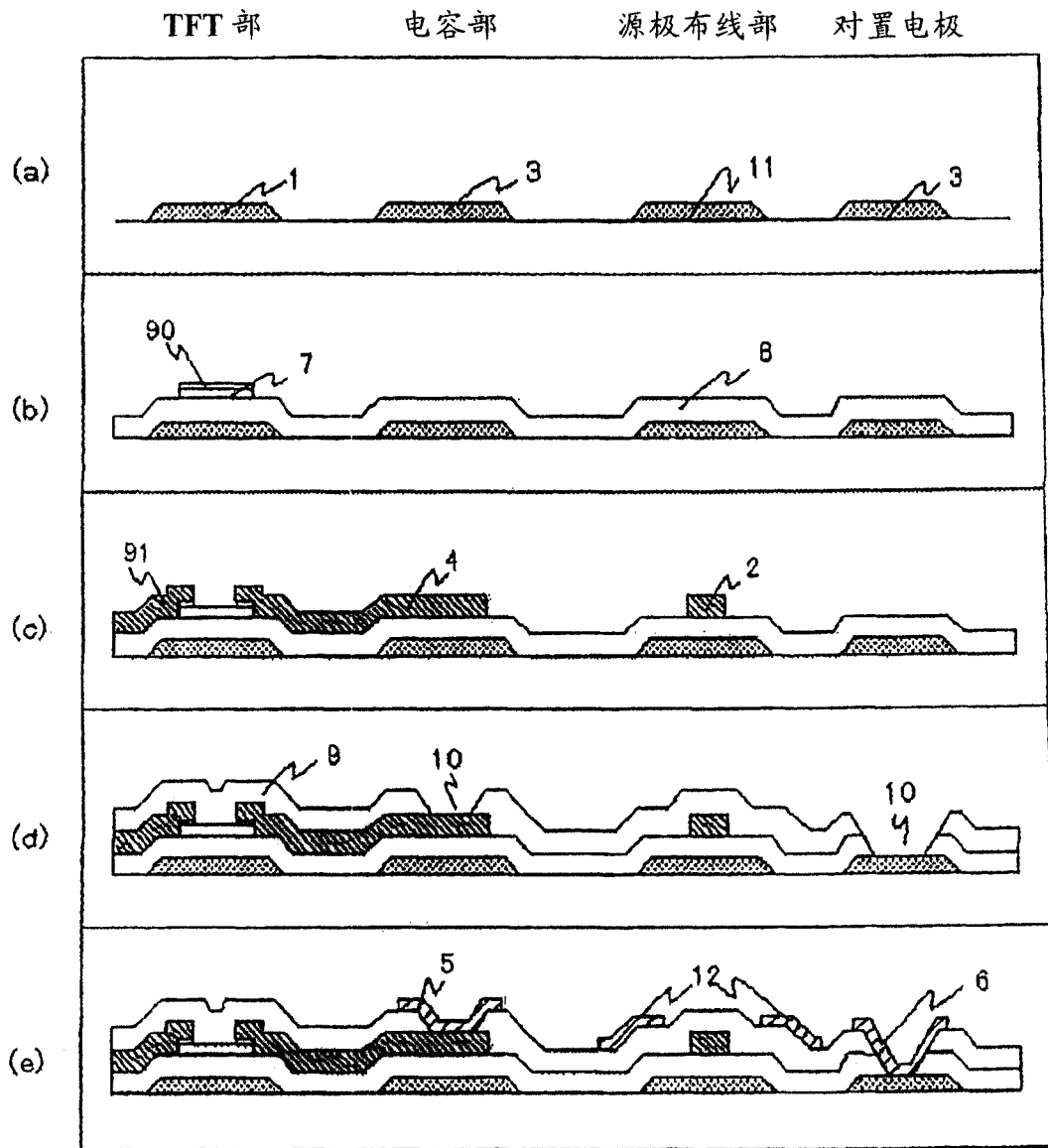
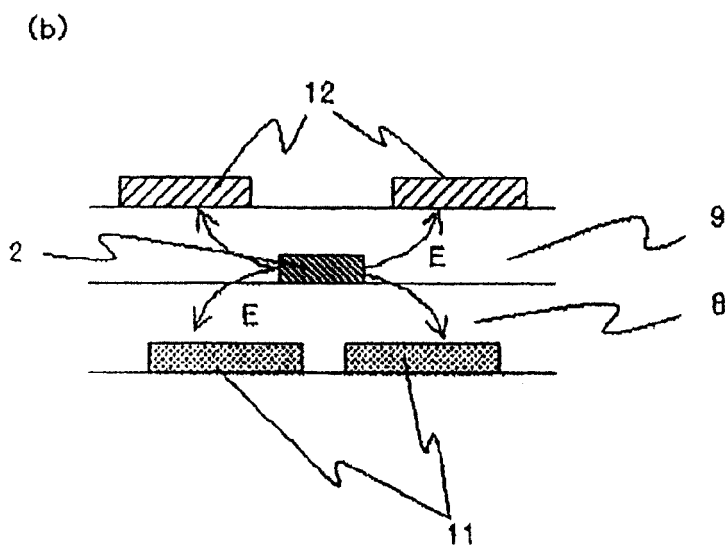
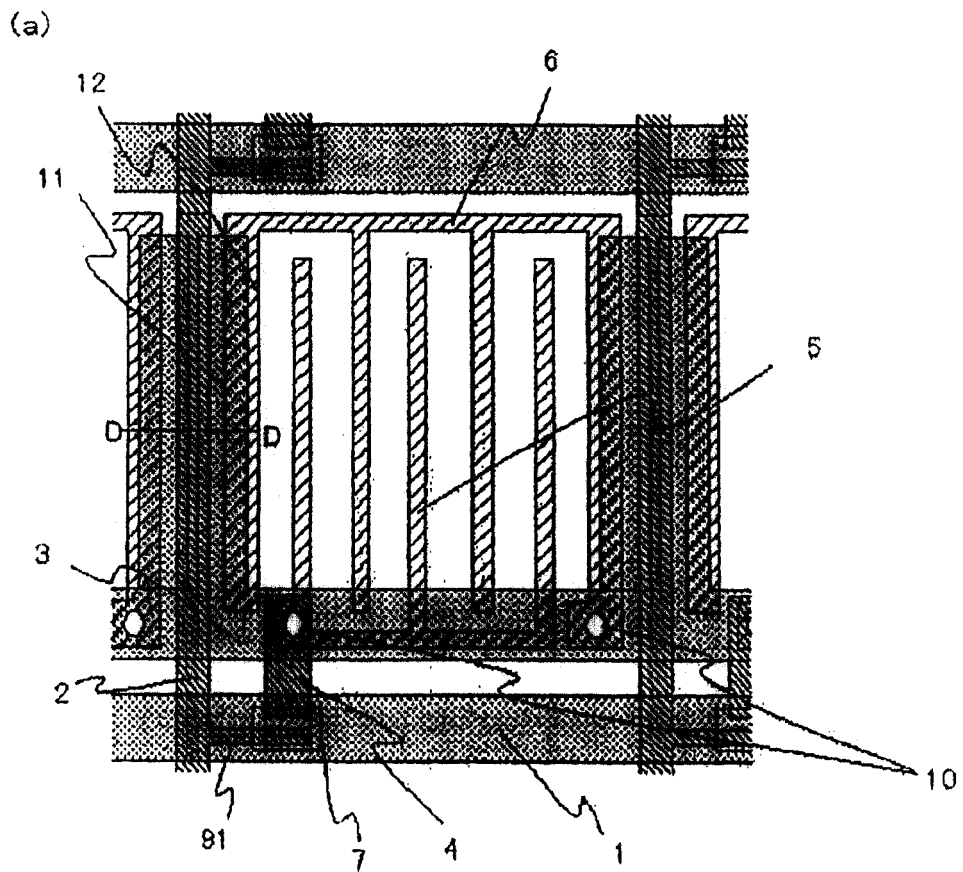


图 3



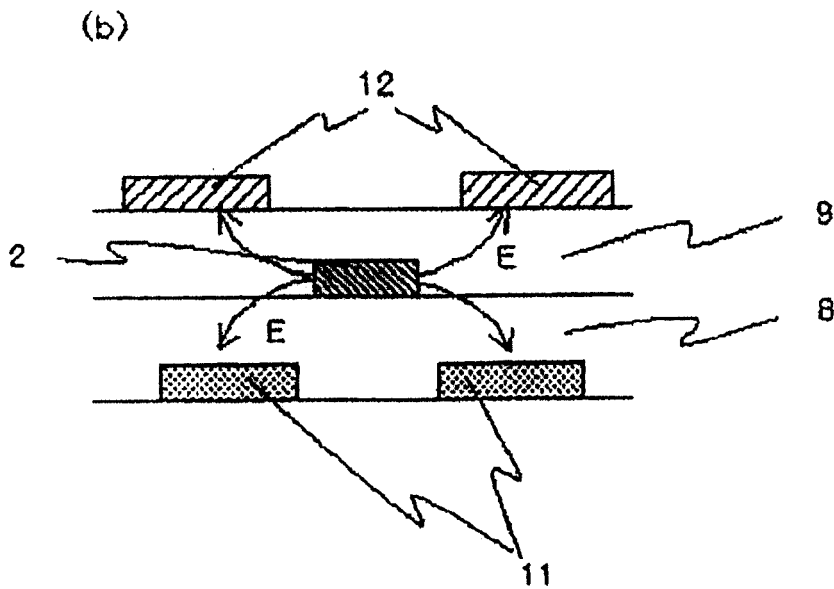
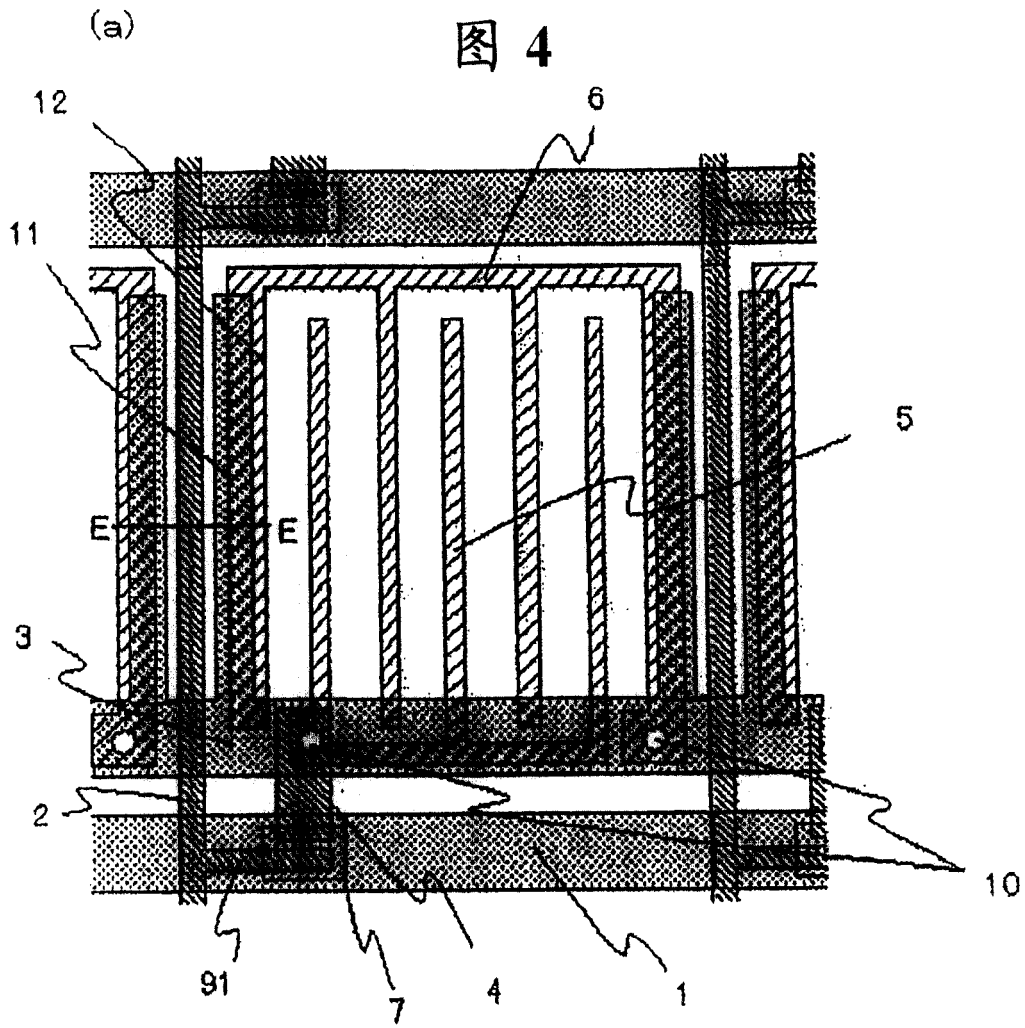


图 5

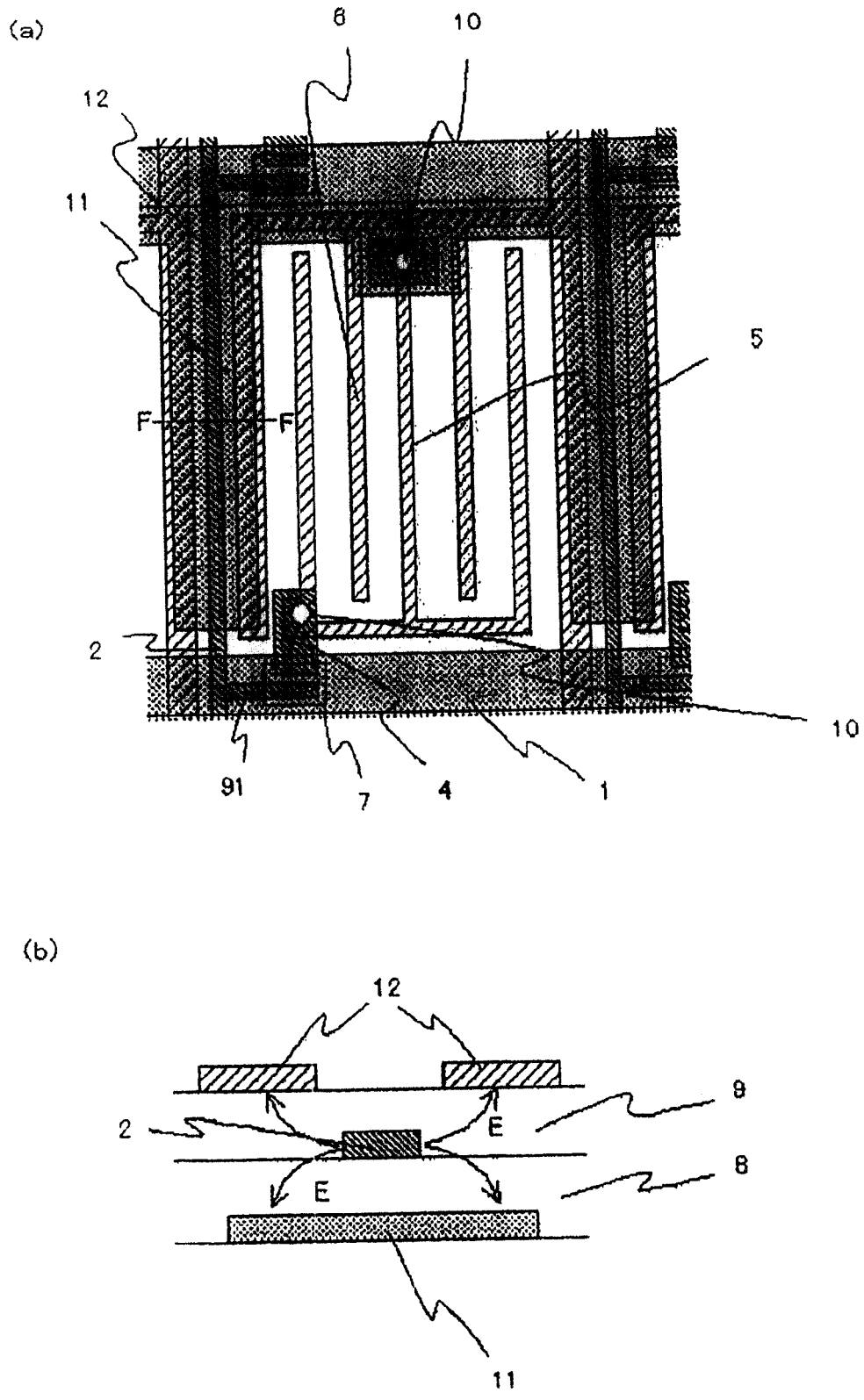


图 6

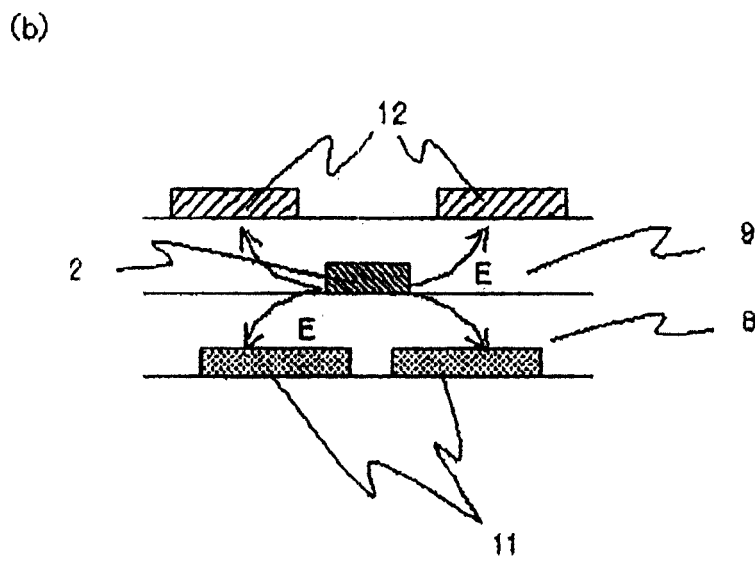
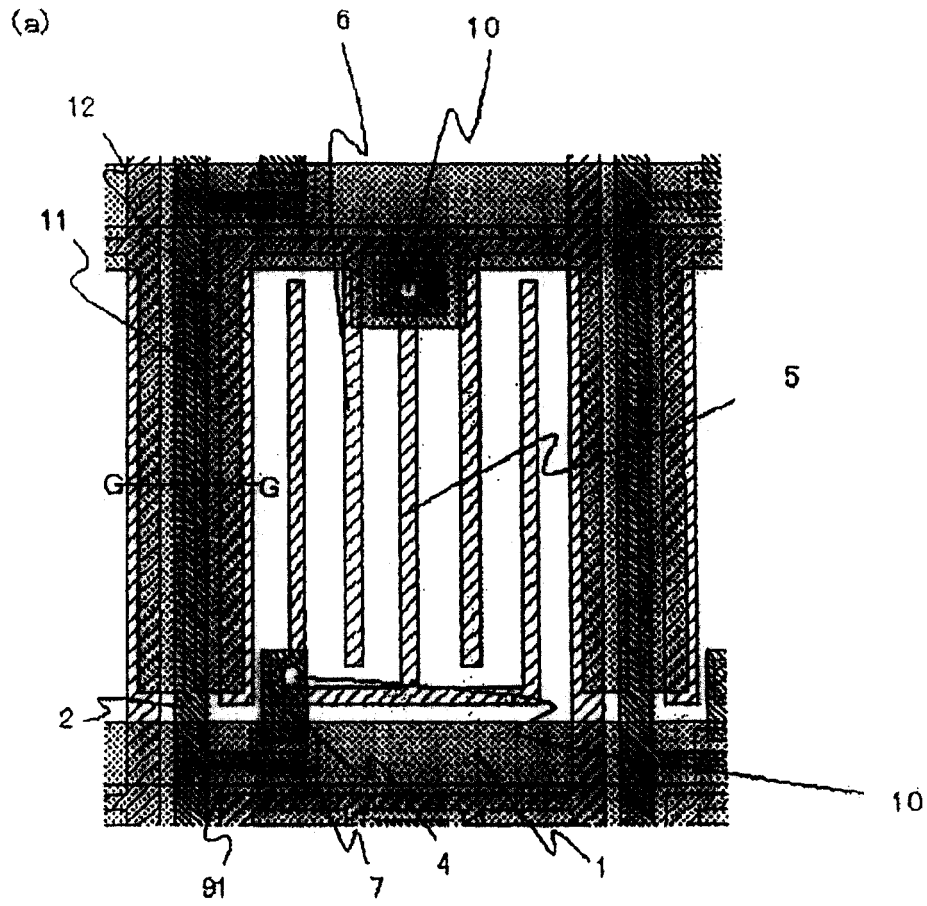


图 7

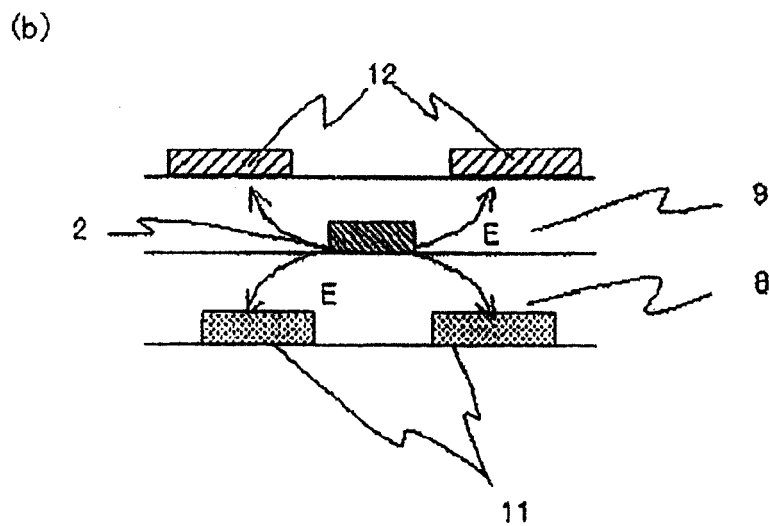
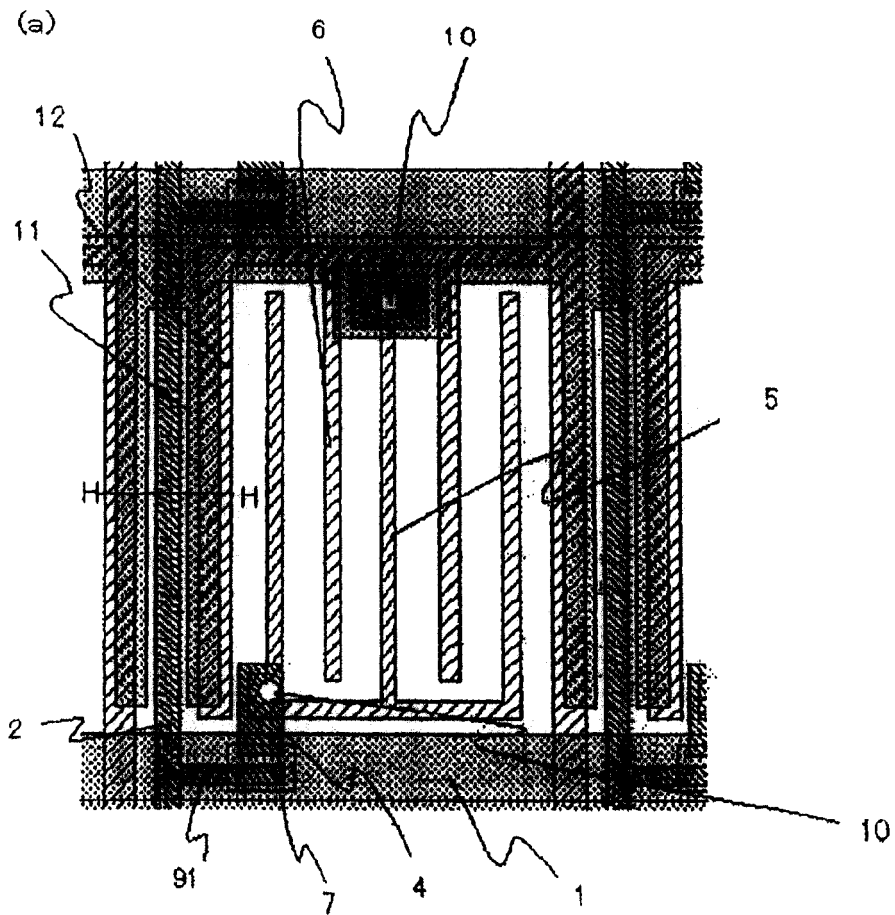


图 8

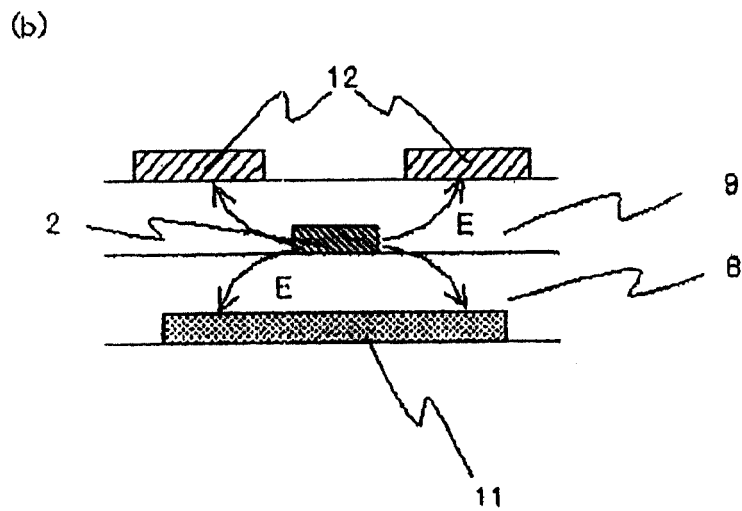
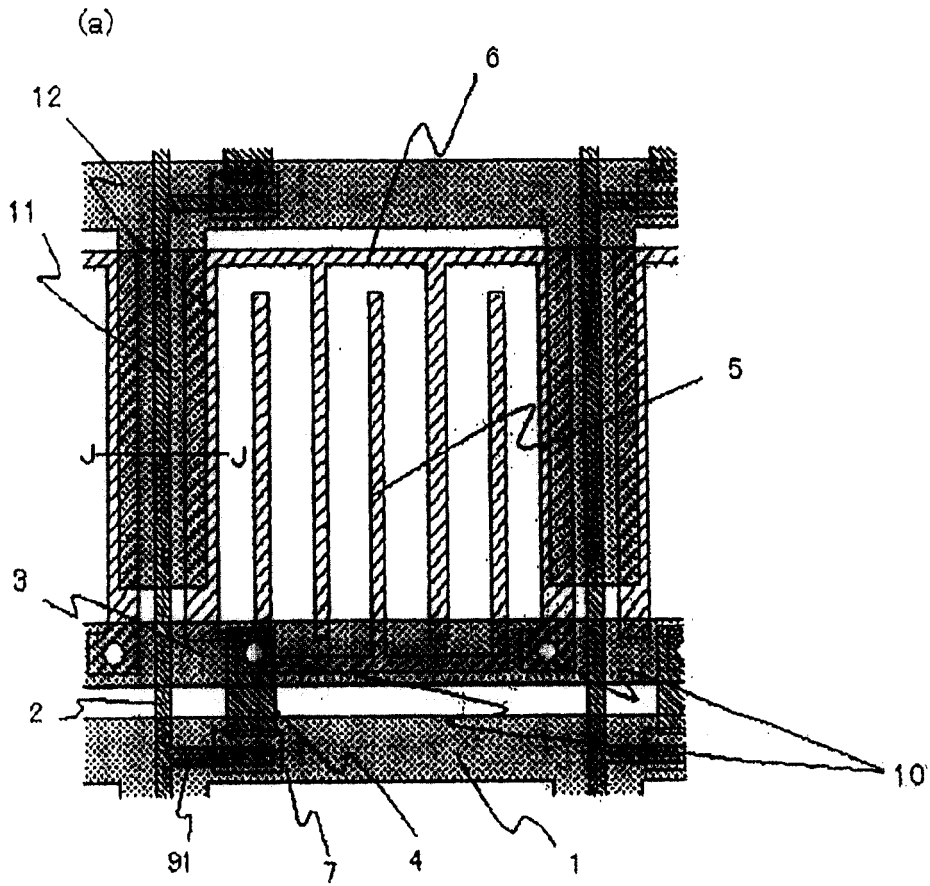
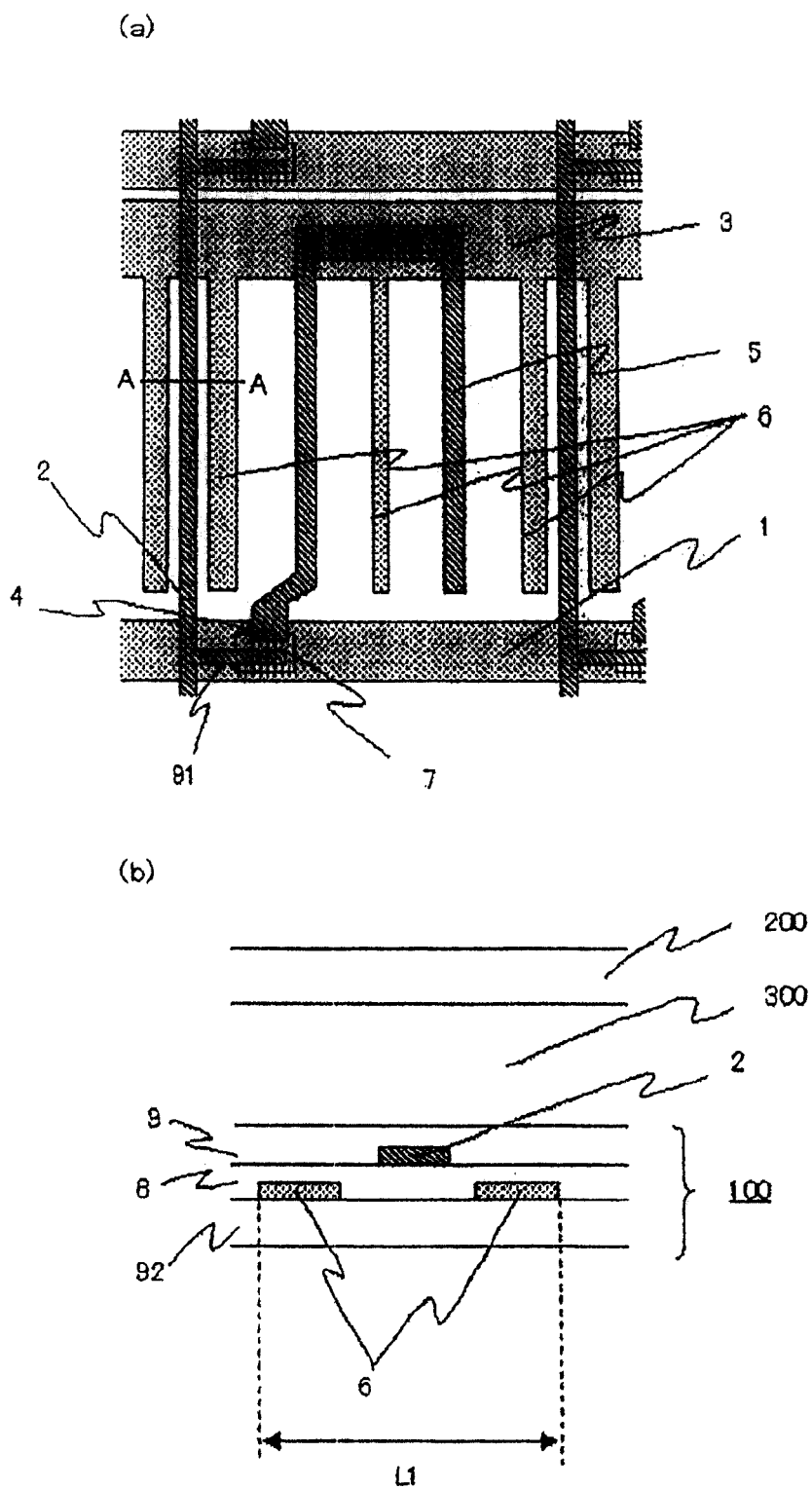


图 9



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	CN100460968C	公开(公告)日	2009-02-11
申请号	CN200610081917.4	申请日	2006-05-09
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	永野慎吾 升谷雄一		
发明人	永野慎吾 升谷雄一		
IPC分类号	G02F1/136 G02F1/1333		
CPC分类号	G02F2001/136218 G02F1/134363		
代理人(译)	杨凯 刘宗杰		
审查员(译)	彭志红		
优先权	2005137211 2005-05-10 JP		
其他公开文献	CN1862349A		
外部链接	Espacenet SIPO		

摘要(译)

在源极布线(2)下层隔着栅极绝缘膜(8)，沿源极布线(2)配置第一电极图案(11)，在源极布线(2)上层隔着层间绝缘膜(9)，沿源极布线(2)，且在基本不与所述源极布线(2)重叠的位置配置第二电极图案(12)，通过配置在上下层的电极图案(11、12)有效屏蔽来自源极布线(2)的泄漏电场。另外，第一电极图案(11)与栅极布线(1)以及第二电极图案(12)与对置电极(6)，由同一层导电膜形成。从而，得到减少来自源极布线(2)的泄漏电场导致液晶(300)取向的散乱，同时增大开口率且不增加制造工序而使源极布线(2)与对置电极(6)之间不易发生短路的液晶显示装置及其制造方法。

