

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/20 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410058668.8

[45] 授权公告日 2008 年 6 月 11 日

[11] 授权公告号 CN 100394465C

[22] 申请日 2004.7.27

[21] 申请号 200410058668.8

[30] 优先权

[32] 2003.9.17 [33] JP [31] 323897/2003

[73] 专利权人 株式会社日立显示器

地址 日本千叶县

[72] 发明人 万场则夫 工藤泰幸 佐藤秀夫

[56] 参考文献

US6115017A 2000.9.5

CN1437061A 2003.8.20

JP2002032048A 2002.1.31

CN1302054A 2001.7.4

US20020054003A1 2002.5.9

审查员 申丽娟

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所
代理人 许海兰

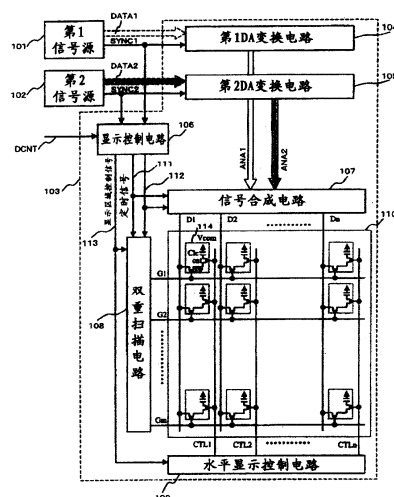
权利要求书 5 页 说明书 22 页 附图 9 页

[54] 发明名称

用于在 1 个画面显示多个映像的显示装置

[57] 摘要

本发明提供一种用于在 1 个画面显示多个映像的显示装置。与信号线(D)并列地配置多条水平显示控制线(CTL)，并连接于像素的开关(ctl)，根据来自栅极线(G)的选择电压使开关元件(sw)成为接通状态的像素中的不进行显示信号的重写的像素将开关元件(ctl)断开，这样，不进行显示信号在该液晶盒的施加，而进行显示信号的重写的像素由水平显示控制电路(109)施加重写选择信号，从而接通开关元件(ctl)，这样，将信号电路输出的与该像素对应的显示信号施加到该液晶盒，从而进行显示信号的重写。



1. 一种显示装置，具有像素阵列、扫描电路、信号电路、水平显示控制电路、及公用驱动电路；

该像素阵列具有相互交叉的多根信号线和多根栅极线、与上述栅极线交叉而且沿上述信号线配置的多根公用线、及对应于其交叉部分配置的像素，该像素具有液晶盒、与上述液晶盒对应的补偿电容、及 n 型 TFT 元件，该 n 型 TFT 元件的栅极连接于上述栅极线，漏极连接于上述信号线，源极连接于上述液晶盒和上述补偿电容的像素电极，上述液晶盒和上述补偿电容的公用电极连接到上述公用线；

该扫描电路将选择电压施加于上述栅极线；

该信号电路生成与由上述栅极线施加了上述选择电压的上述像素对应的显示信号；

该水平显示控制电路将上述信号电路生成的与上述像素对应的显示信号输出到与向上述栅极线施加了上述选择电压的多个像素中的、重写上述显示信号的像素对应的上述信号线，将比相对上述选择电压低一定量的电位高的电位输出到与不重写上述显示信号的像素对应的上述信号线，该一定量是上述 TFT 元件的阈值电压；

该公用驱动电路对与向上述栅极线施加了上述选择电压的多个像素中的、重写上述显示信号的像素对应的公用线，输出成为上述信号电路输出的上述显示信号的基准电位的公用电极电压，对与不重写显示信号的像素对应的公用线，以使上述像素的像素电极电位成为比相对上述选择电压低一定量的电位高的电位的方式施加电压，该一定量是上述 TFT 元件阈值电压；

上述水平显示控制电路使向上述栅极线施加了选择电压的多个像素中的、重写上述显示信号的像素的上述 TFT 元件接通，使不重写上述显示信号的像素的上述 TFT 元件断开。

2. 根据权利要求 1 所述的显示装置，其特征在于：还具有控制信号源不同的第 1 显示信号和第 2 显示信号的显示区域及上述第 1 显

示信号和第2显示信号的显示定时的显示控制电路;

上述信号电路具有将上述第1显示信号变换成模拟的第1显示信号的第1DA变换电路、将上述第2显示信号变换成模拟的第2显示信号的第2DA变换电路、及合成来自上述第1DA变换电路的上述第1显示信号和来自上述第2DA变换电路的上述第2显示信号的信号合成电路,

上述扫描电路根据上述显示控制电路输出的控制信号,按上述第1显示信号的第1扫描频率向上述栅极线施加上述选择电压,并按上述第2显示信号的第2扫描频率将选择电压施加于上述栅极线。

3. 根据权利要求1所述的显示装置,其特征在于:还具有控制信号源不同的第1显示信号和第2显示信号的显示区域及上述第1显示信号和第2显示信号的显示定时的显示控制电路;

上述信号电路具有锁存上述第1显示信号的第1锁存电路、锁存上述第2显示信号的第2锁存电路、合成来自上述第1锁存电路的上述第1显示信号和来自上述第2锁存电路的上述第2显示信号的信号合成电路、及将合成的上述显示信号变换成模拟的显示信号的DA变换电路,

上述扫描电路根据上述显示控制电路输出的控制信号,按上述第1显示信号的第1扫描频率向上述栅极线施加上述选择电压,并按上述第2显示信号的第2扫描频率将选择电压施加于上述栅极线。

4. 根据权利要求2所述的显示装置,其特征在于:上述显示控制电路对上述第1显示信号的第1水平周期和上述第2显示信号的第2水平周期中的较短的一个水平周期的期间进行分割,至少将1个分割期间分配为在上述扫描电路按上述第1显示信号的上述第1扫描频率扫描上述栅极线的场合将上述选择电压施加于上述栅极线的第1期间,至少将另1个分割期间分配为在上述扫描电路按上述第2显示信号的上述第2扫描频率扫描上述栅极线的场合将上述选择电压施加于上述栅极线的第2期间。

5. 根据权利要求4所述的显示装置,其特征在于:上述扫描电

路根据上述显示控制电路输出的垂直显示期间信号，选择按上述第 1 扫描频率和上述第 2 扫描频率施加上述选择电压的上述栅极线；

上述水平显示控制电路根据上述显示控制电路输出的水平方向的显示区域控制信号，选择连接到由上述扫描电路施加了上述选择电压的上述栅极线的上述像素中的、写入上述第 1 显示信号的上述像素或写入上述第 2 显示信号的上述像素；

上述像素阵列的第 1 区域显示上述第 1 显示信号；

上述像素阵列的第 2 区域显示上述第 2 显示信号。

6. 根据权利要求 2 所述的显示装置，其特征在于：上述扫描电路、上述信号电路、上述水平显示控制电路、及上述显示控制电路中的至少 1 个形成在与上述像素阵列相同的基板上。

7. 一种显示装置，具有像素阵列、扫描电路、信号电路、水平显示控制电路、及公用驱动电路；

该像素阵列具有相互交叉的多根信号线和多根栅极线、与上述栅极线交叉而且沿上述信号线配置的多根公用线、及对应于其交叉部分配置的像素，该像素具有液晶盒、与上述液晶盒对应的补偿电容、及 p 型 TFT 元件，该 p 型 TFT 元件的栅极连接于上述栅极线，漏极连接于上述信号线，源极连接于上述液晶盒和上述补偿电容的像素电极，上述液晶盒和上述补偿电容的公用电极连接到上述公用线；

该扫描电路将选择电压施加于上述栅极线；

该信号电路生成与由上述栅极线施加了上述选择电压的上述像素对应的显示信号；

该水平显示控制电路将上述信号电路生成的与上述像素对应的显示信号输出到与向上述栅极线施加了上述选择电压的多个像素中的、重写上述显示信号的像素对应的上述信号线，将比相对上述选择电压高一定量的电位低的电位输出到与不重写上述显示信号的像素对应的上述信号线，该一定量是上述 TFT 元件阈值电压；

该公用驱动电路对与向上述栅极线施加了上述选择电压的多个像素中的、重写上述显示信号的像素对应的公用线，输出成为上述信

号电路输出的上述显示信号的基准电位的公用电极电压，对与不重写显示信号的像素对应的公用线，以使上述像素的像素电极电位成为比相对上述选择电压高一定量的电位低的电位的方式施加电压，该一定量是上述 TFT 元件阈值电压；

上述水平显示控制电路使向上述栅极线施加了选择电压的多个像素中的、重写上述显示信号的像素的上述 TFT 元件接通，使不重写上述显示信号的像素的上述 TFT 元件断开。

8. 根据权利要求 7 所述的显示装置，其特征在于：还具有控制信号源不同的第 1 显示信号和第 2 显示信号的显示区域及上述第 1 显示信号和第 2 显示信号的显示定时的显示控制电路；

上述信号电路具有将上述第 1 显示信号变换成模拟的第 1 显示信号的第 1DA 变换电路、将上述第 2 显示信号变换成模拟的第 2 显示信号的第 2DA 变换电路、及合成来自上述第 1DA 变换电路的上述第 1 显示信号和来自上述第 2DA 变换电路的上述第 2 显示信号的信号合成电路，

上述扫描电路根据上述显示控制电路输出的控制信号，按上述第 1 显示信号的第 1 扫描频率向上述栅极线施加上述选择电压，并按上述第 2 显示信号的第 2 扫描频率将选择电压施加于上述栅极线。

9. 根据权利要求 7 所述的显示装置，其特征在于：还具有控制信号源不同的第 1 显示信号和第 2 显示信号的显示区域及上述第 1 显示信号和第 2 显示信号的显示定时的显示控制电路；

上述信号电路具有锁存上述第 1 显示信号的第 1 锁存电路、锁存上述第 2 显示信号的第 2 锁存电路、合成来自上述第 1 锁存电路的上述第 1 显示信号和来自上述第 2 锁存电路的上述第 2 显示信号的信号合成电路、及将合成的上述显示信号变换成模拟的显示信号的 DA 变换电路，

上述扫描电路根据上述显示控制电路输出的控制信号，按上述第 1 显示信号的第 1 扫描频率向上述栅极线施加上述选择电压，并按上述第 2 显示信号的第 2 扫描频率将选择电压施加于上述栅极线。

10.根据权利要求 8 所述的显示装置,其特征在于:上述显示控制电路对上述第 1 显示信号的第 1 水平周期和上述第 2 显示信号的第 2 水平周期中的较短一个水平周期的期间进行分割,至少将 1 个分割期间分配为在上述扫描电路按上述第 1 显示信号的上述第 1 扫描频率扫描上述栅极线的场合将上述选择电压施加于上述栅极线的第 1 期间,至少将另 1 个分割期间分配为在上述扫描电路按上述第 2 显示信号的上述第 2 扫描频率扫描上述栅极线的场合将上述选择电压施加于上述栅极线的第 2 期间。

11. 根据权利要求 10 所述的显示装置,其特征在于:上述扫描电路根据上述显示控制电路输出的垂直显示期间信号,选择按上述第 1 扫描频率和上述第 2 扫描频率施加上述选择电压的上述栅极线;

上述水平显示控制电路根据上述显示控制电路输出的水平方向的显示区域控制信号,选择连接到由上述扫描电路施加了上述选择电压的上述栅极线的上述像素中的、写入上述第 1 显示信号的上述像素或写入上述第 2 显示信号的上述像素;

上述像素阵列的第 1 区域显示上述第 1 显示信号;

上述像素阵列的第 2 区域显示上述第 2 显示信号。

12. 根据权利要求 7 所述的显示装置,其特征在于:上述扫描电路、上述信号电路、上述水平显示控制电路、及上述显示控制电路中的至少 1 个形成在与上述像素阵列相同的基板上。

用于在1个画面显示多个映像的显示装置

技术领域

本发明涉及一种在1个画面上显示信号源不同的多个映像的显示装置。

背景技术

过去的显示装置一般分别配置1组信号线驱动电路和栅极线扫描电路。因此，不论在显示什么样的格式的映像信号（例如需要照片等的高精细图像信号和携带设备的等候画面那样的即使精细度低也没有问题的图像信号等）的场合，也由相同的电路动作，消耗电力基本上不改变。

近年来，鉴于上述问题，提出了一种显示装置及使用其的电子设备，该显示装置及使用其的电子设备在使用时和等候时可进行符合各要求的驱动，另外，不预先合成多个图像数据即可重叠地显示。

US2002/75249（JP-A-2002-32048）记载了具有形成为不同构成的数据信号线驱动电路和扫描信号线驱动电路的图像显示装置。各数据信号线驱动电路或扫描信号线驱动电路的可显示格式不同。通过相应于输入的映像的种类和使用环境切换动作的驱动电路，可进行最佳的显示格式下的显示，而且可降低消耗电力。另外，通过使用多个驱动电路形成时间差地将映像信号写入到信号线，从而可进行图像的重写，所以，不在外部处理映像信号即可重叠地显示。

US2002/75249（JP-A-2002-32048）中，难以在1水平线上任意地控制映像的重叠（重写）。另外，为了合成显示映像数据和图像数据那样帧速不同的2个信号，需要各映像的同步，为了进行该同步，需要对外部系统（输出映像信号和图像信号的系统）施加负担。

发明内容

本发明的目的在于提供一种可在水平方向合成多个显示信号并显示的显示装置。

另外，本发明的目的在于提供一种可非同步地显示周期不同的多个显示信号的显示装置。

本发明具有水平显示控制电路，该水平显示控制电路与信号线并列地配置多条水平显示控制线，将控制连接于栅极线的多个像素的显示信号的重写的重写选择信号施加到水平显示控制线，像素至少由 2 个开关元件 sw、ctl 和液晶盒构成，包含于像素的开关元件 sw 由栅极线控制，另一开关元件 ctl 由水平显示控制线控制，在栅极线施加选择电压，对于开关元件 sw 成为接通状态的多个像素中的不进行显示信号的重写的像素，包含于该像素的开关元件 ctl 成为断开状态，不在该液晶盒施加显示信号，对于进行显示信号的重写的像素，由水平显示控制电路施加重写选择信号，使包含于该像素中的开关元件 ctl 为接通状态，通过将信号电路输出的该像素对应的显示信号施加到该液晶盒从而进行显示信号的重写。

另外，本发明具有水平显示控制电路和公用驱动电路；该水平显示控制电路与对在栅极线施加了选择电压的多个像素中的重写显示信号的像素对应的信号线，输出信号电路生成的与该像素对应的显示信号，对与未重写显示信号的像素对应的信号线输出电位，该输出的电位至少高于（或低于）相对选择电压至少低（或高）与该 TFT 元件的阈值电压相应量的电位；该公用驱动电路对与在栅极线施加了选择电压的多个像素中的重写显示信号的像素对应的公用线，输出成为信号电路输出的显示信号的基准电位的公用电极电压，对与不重写显示信号的像素对应的公用线，以使该像素的像素电极电位至少高于（或低于）至少比选择电压低（或高）与该 TFT 元件的阈值电压相应量的电位的方式将电压施加到该公用线，对在该栅极线施加了选择电压的多个像素中的重写显示信号的像素，TFT 元件成为接通状态，施加与该像素的液晶盒和补偿电容对应的显示信号而重写，对于在该栅极线施

加了选择电压的多个像素中的不重写显示信号的像素，TFT 元件成为断开状态，该像素进行保持动作。

按照本发明，可在水平方向合成多个显示信号并显示。

按照本发明，可非同步地显示周期不同的多个显示信号。

附图说明

图 1 为示出实施例 1 的显示装置的构成的示意图。

图 2 为实施例 1 的像素的构成图。

图 3 为实施例 1 的映像信号与显示控制信号的时序图。

图 4 为实施例 1 的根据映像信号与显示控制信号获得的显示装置的显示画面。

图 5 为实施例 1 的 DA 变换电路与信号合成电路的时序图。

图 6 为实施例 1 的双重扫描电路的时序图。

图 7 为实施例 1 的双重扫描电路的时序图。

图 8 为实施例 1 的在各显示区域的像素的驱动的时序图。

图 9 为实施例 1 的在各显示区域的像素驱动的时序图。

图 10 为实施例 1 的在各显示区域的像素驱动的时序图。

图 11 为示出实施例 2 的显示装置的构成的示意图。

图 12 为示出实施例 3 的显示装置的构成的示意图。

图 13 为实施例 3 的在各显示区域的像素驱动的时序图。

图 14 为实施例 3 的在各显示区域的像素驱动的时序图。

图 15 为实施例 3 的在各显示区域的像素驱动的时序图。

具体实施方式

在下面的实施例的说明中，示出在像素部分使用液晶材料的液晶显示装置的例子，但其基本的构造和驱动方法也可适用于在像素部分使用电致发光材料和发光二极管元件的显示装置。

首先，参照图 1～图 10 说明本发明的显示装置和驱动方法的实施例 1。

图1为示出本发明显示装置的构成的示意图。以下说明显示装置的构成。在图1中,第1信号源101将作为第1映像信号的数字显示信号DATA1和控制信号SYNC1输出到显示装置103。第2信号源102将作为第2映像信号的数字显示信号DATA2和控制信号SYNC2输出到显示装置103。显示装置103具有第1DA变换电路104、第2DA变换电路105、显示控制电路106、信号合成电路107、双重扫描电路108、水平显示控制电路109、像素阵列110。信号源的数量也可3或其以上。

在这里,像素阵列110具有水平方向 n 个(n 为自然数)、垂直方向 m 个(m 为自然数)排列成矩阵状的像素114,用于将显示信号供给到像素列而配置了 n 根的信号线D1、D2、...D n ,为了控制水平方向的显示区域而配置了 n 根的水平显示控制线CTL1、CTL2、...CTL n ,为了选择配置成矩阵状的像素中的水平方向的 n 个像素(以下称1水平线)而配置了 m 根的栅极线G1、G2、...、G m 。

在这里,说明像素114。像素114具有2个开关元件sw、cnt、液晶电容Clc、施加公用电极电压Vcom的公用电极。在这里,作为开关元件,举例说明了 n 型薄膜晶体管(TFT),但开关元件不限于此。另外,虽然图中未示出,但实际上设置了用于保持液晶电容Clc的有效电压的保持电容(或补偿电容)。在图1中,开关元件sw的栅极端子连接到栅极线G,漏极端子(或源极端子)连接到信号线D,源极端子(或漏极端子)连接到开关元件cnt。另一方面,开关元件cnt的栅极端子连接到水平显示控制线CTL,漏极端子(或源极端子)连接到开关元件sw,源极端子(或漏极端子)连接到将显示信号施加到液晶电容Clc的像素电极。液晶电容Clc的另一方的电极为公用电极。在这里,液晶电容Clc施加像素电极与公用电极的电位差。在这里,像素114在栅极线G和水平显示控制线CTL处于选择状态的场合,将从信号线D传送的模拟显示信号施加到像素电极。在这里,图2为实施例1的像素114的另一构成图。在图2中,开关元件cnt的栅极端子连接到水平显示控制线CTL x ,漏极端子(或源极端子)

连接到信号线 D_x ，源极端子（或漏极端子）连接到开关元件 sw 。开关元件 sw 的栅极端子连接到栅极线 G_y ，漏极端子（或源极端子）连接到开关元件 cnt ，源极端子（或漏极端子）连接到将模拟显示信号施加到液晶电容 C_{lc} 的像素电极。即使在图 2 所示像素 114 中，在栅极线 G_y 和水平显示控制线 CTL_x 处于选择状态的场合，将从信号线 D_x 传送的模拟显示信号施加到像素电极。包含于本实施例的像素阵列 110 的像素 114 成为图 1 或图 2 任一个的构造。模拟显示信号最好为对各灰度确定的电压（灰度电压）。

另外，在图 1 所示显示装置的示意图中，显示控制电路 106 接受第 1 信号源 101 输出的控制信号 $SYNC1$ 、第 2 信号源 102 输出的控制信号 $SYNC2$ 、控制显示装置 103 的第 1 和第 2 映像信号的显示状态的显示控制信号 $DCNT$ ，输出控制第 1 映像信号的显示定时的定时信号 111、控制第 2 映像信号的显示定时的定时信号 112、控制显示区域的显示区域控制信号 113。另外，第 1DA 变换电路 104 接受作为第 1 映像信号的数字显示信号 $DATA1$ ，变换成模拟显示信号 $ANA1$ 后输出到信号合成电路 107。第 2DA 变换电路 105 接受作为第 2 映像信号的数字显示信号 $DATA2$ ，变换成模拟显示信号 $ANA2$ 后输出到信号合成电路 107。信号合成电路 107 接受作为第 1 映像信号的 $ANA1$ 和作为第 2 映像信号的 $ANA2$ ，根据显示控制电路 106 输出的定时信号 111、112 合成信号，输出到信号线 $D1$ 、 $D2$ 、...、 D_n 。另外，双重扫描电路 108 接受显示控制电路 106 输出的定时信号 111、112 和显示区域控制信号 113，根据这些信号选择栅极线 $G1$ 、 $G2$ 、...、 G_m 。另外，水平显示控制电路 109 接受显示控制电路 106 输出的显示区域控制信号 113，驱动水平显示控制线 $CTL1$ 、 $CTL2$ 、... CTL_n 。

因此，在图 1 所示显示装置中，将信号合成电路 107 输出的显示信号施加到连接于由双重扫描电路 108 施加选择电压的栅极线 G 的像素中的、由水平显示控制电路 109 将选择信号施加到水平显示控制线 CTL 的像素。

在这里，图 1 所示显示装置可由非晶硅将像素阵列 110 形成到玻

璃基板上, 将余下的电路设置到玻璃周边, 也可通过使用多晶硅将像素阵列 110、双重扫描电路 108、水平显示控制电路 109 形成于玻璃基板, 将余下的电路设置到玻璃周边, 或通过使用多晶硅将包含于显示装置 103 的电路和像素阵列 110 形成于玻璃基板上, 形成于与像素阵列 110 相同的基板上的显示装置的电路不受限定。

下面, 根据图 3 和图 4 说明图 1 所示显示装置 103。

图 3 为示出第 1 信号源 101 输出的与第 1 映像相关的信号、第 2 信号源 102 输出的与第 2 映像相关的信号、及显示控制信号 DCNT 中的垂直方向的显示控制信号 VDCNT 的时序图。图 4 简易地示出根据与第 1 映像相关的信号、与第 2 映像相关的信号、显示控制信号 DCNT 由本发明实施例 1 的显示装置 103 显示的画面。

在图 3 中, 第 1 映像信号如上述那样包括数字显示信号 DATA1 和控制信号 SYNC1, 包含于 SYNC1 的信号具有垂直同步信号 VCLK1 和水平同步信号 HCLK1。虽然在图 3 中未示出, 但实际上 SYNC1 包含用于传送数字显示信号的点时钟和用于判定数字显示信号的有效范围的显示 (デ、スプ) 信号等。在这里, 第 1 映像信号为以作为垂直同步信号 VCLK1 的周期的帧周期 $Tf1$ 、作为水平同步信号 HCLK1 的周期的水平周期 $Th1$ 的速度输出的信号。在这里, 水平周期 $Th1$ 包含与 n 个像素对应的数字显示信号, 另外, 帧周期 $Tf1$ 包含 m 线量的数字显示信号。另一方面, 第 2 映像信号的信号构成 (种类) 如图 3 所示那样与第 1 映像信号相同。第 2 映像信号为作为垂直同步信号 VCLK2 的周期的帧周期 $Tf2$ 、作为水平同步信号 HCLK2 的周期的水平周期 $Th2$ 的速度输出的信号。在这里, 水平周期 $Th2$ 包含与 n 个像素对应的数字显示信号, 帧周期 $Tf2$ 包含 m 线量的数字显示信号。在这里, m 、 n 为自然数。另外, 在本发明的实施例的说明中, 说明了第 1 映像信号和第 2 映像信号的像素数与水平线数相同的场合, 但也可为不同的场合。

在这里, 第 1 映像信号的帧周期 $Tf1$ (或水平周期 $Th1$) 在第 2 映像信号的帧周期 $Tf2$ (或水平周期 $Th2$) 或其以上。为了使得说明

容易, 设水平行数 m 为 10、第 2 映像信号的帧周期 $Tf2$ (水平周期 $Th2$) 为第 1 映像信号的帧周期 $Tf1$ (水平周期 $Th1$) 的 2 倍进行了说明, 但不限于此。另外, 第 1 映像信号的相位与第 2 映像信号的相位不限于图 3 所示关系。

另外, $VDCNT1$ 、 $VDCNT2$ 为包含于显示控制信号 $DCNT$ 的垂直方向的显示控制信号, 前者在第 1 映像信号中仅将显示于显示装置 103 的水平期间作为显示电平, 其它为非显示电平, 后者在第 2 映像信号中仅将显示于显示装置 103 的水平期间作为显示电平, 其它为非显示电平。图 3 例如将 $VDCNT$ 信号的高电平作为显示电平, 将低电平作为非显示电平示出, $VDCNT1$ 为显示电平 (高电平), $VDCNT2$ 将与从第 4 水平线到第 7 水平线相当的水平期间作为显示电平 (高电平), 将此外期间作为非显示电平 (低电平)。

图 4 简易地示出显示装置 103 显示的画面。图 4 所示画面的垂直方向 (扫描方向) 的控制由图 3 所示垂直方向的显示控制信号 $VDCNT1$ 、 $VDCNT2$ 控制, 第 1~3 水平线和第 8~10 水平线成为仅显示第 1 映像信号的显示区域 (单一显示区域), 第 4~7 水平线的 $VDCNT1$ 和 $VDCNT2$ 都为显示电平, 所以, 成为显示第 1 映像信号和第 2 映像信号的合成显示区域。另一方面, 画面的水平方向 (沿水平线的方向) 的控制由包含于显示控制信号 $DCNT$ 的水平方向的显示控制信号 $HDCNT$ 进行。控制信号 $HDCNT$ 为用于区别存在于 1 水平线上的像素中的显示第 1 映像信号的像素和显示第 2 映像信号的像素的信号。在图 3 中未示出控制信号 $HDCNT$, 但在第 1~3、8~10 水平线的单一显示区域中, 进行在所有像素显示第 1 映像信号的控制, 在第 4~7 水平线的合成显示区域中, 进行区别显示第 1 映像信号的区域 A 和显示第 2 映像信号的区域 B 的控制。如以上那样, 本发明的显示装置 103 在由显示控制信号 $DCNT$ 指定的区域显示第 2 映像信号, 在此外的区域显示第 1 映像信号。

下面根据图 5~图 10 说明显示上述图 4 那样的画面的场合的显示装置 103 的动作。

首先,图5为示出第1DA变换电路104、第2DA变换电路105、信号合成电路107的动作的时序图。第1DA变换电路104一时存储第1信号源输出的1水平线量的数字显示信号DATA1,此后,输出1水平线量的模拟显示信号ANA1。在图5中,第1DA变换电路104例如存储在1水平周期Th1内传送的1水平线量的数字显示信号,在下一水平周期,输出与该存储的数字显示信号对应的模拟显示信号。与此同样,第2DA变换电路105一时存储第2信号源输出的1水平线量的数字显示信号DATA2,此后输出1水平线量的模拟显示信号ANA2。在图5中,第2DA变换电路105例如存储在1水平周期Th2内传送的1水平线量的数字显示信号,在下一水平周期中,输出与该存储的数字显示信号对应的模拟显示信号。图5所示DATA1、DATA2、ANA1、及ANA2的数字表示对应的水平线的编号。

信号合成电路107根据包含于显示控制电路106输出的定时信号111的第1映像信号的显示定时信号DTM1和包含于定时信号112的第2映像信号的显示定时信号DTM2,合成第1DA变换电路104和第2DA变换电路105输出的模拟显示信号ANA1和ANA2,输出施加到信号线D的模拟显示信号ANA。

在这里,说明显示控制电路106输出的显示定时信号DTM1和DTM2。显示控制电路106将第1映像信号和第2映像信号中的水平周期短的水平周期按时间分割成多个期间。在这里,当第1映像信号和第2映像信号的水平周期相同时,对任一方的映像信号的水平周期按时间进行分割。因此,在本实施例的说明中,例如由于Th1比Th2短,所以,将第1映像信号的水平周期Th1分割成多个期间(ThA、ThB)。显示控制电路106将在各水平周期Th1中按时间分割的期间的任一方的期间ThA(或ThB)分配给分割了水平周期的映像信号(在本实施例的说明的场合为第1映像信号)的显示,在此期间,将显示定时信号DTM1的信号电平作为显示电平输出。在图5示出的场合,例如将DTM1的显示电平设为高电平,将进行了时间分割的水平周期Th1的前半期间分配给第1映像信号的显示。另一方面,显示控制电

路 106 从前面对 $Th1$ 进行时间分割获得的多个期间中的、除去分配给第 1 映像信号（对水平周期进行了时间分割的映像信号）的显示的期间外的期间中，在第 2 映像信号的 $Th2$ 内选择 1 个期间，分配为第 2 映像信号（未进行水平周期的时间分割的映像信号）的显示期间，将该相应的期间作为显示电平输出第 2 映像信号的显示定时信号 $DTM2$ 。在图 5 所示场合，例如将 $DTM2$ 的显示电平设为高电平，从未成为第 1 映像信号的显示期间的进行了时间分割的期间的后半期间中，在第 2 水平周期 $Th2$ 内选择 1 个第 2 映像信号的显示期间进行分配。

因此，信号合成电路 107 根据显示控制电路 106 输出的定时信号，在第 1 映像信号的显示定时信号 $DTM1$ 为显示电平的期间，选择第 1 映像信号的模拟显示信号 $ANA1$ ，作为施加到信号线 D 的模拟显示信号 ANA 输出，在第 2 映像信号的显示定时信号 $DTM2$ 为显示电平的期间，选择第 2 映像信号的模拟显示信号 $ANA2$ ，作为施加于信号线 D 的模拟显示信号 ANA 输出。

图 6 为说明第 2 映像信号的帧周期 $Tf2$ 为第 1 映像信号的帧周期 $Tf1$ 的 2 倍的场合的双重扫描电路 108 的动作的时序图。下面使用图 6 说明双重扫描电路的动作。符号 $VDSP1$ 和 $VDSP2$ 为显示控制电路 106 参照垂直方向的显示控制信号 $VDCNT1$ 和 $VDCNT2$ 的定时生成的垂直显示期间信号。 $VG1$ 、 $VG2$ 、...、 $VG10$ 分别示出双重扫描电路 108 在各对应的水平线（第 1 水平线、第 2 水平线、...、第 10 水平线）的栅极线（ $G1$ 、 $G2$ 、...、 $G10$ ）施加的栅极线扫描电压。在本实施例的说明中，示出例如作为开关元件 sw 使用 n 型的 MOS 晶体管的场合，但不限于此。在这里，当栅极线扫描电压 VG 为高电平时开关元件 sw 接通，当为低电平时开关元件 sw 断开。

双重扫描电路 108 按第 1 映像信号的显示定时信号 $DTM1$ 和第 2 映像信号的显示定时信号 $DTM2$ 这样 2 个定时水平扫描。首先，基于第 1 映像信号的 $DTM1$ 的双重扫描电路 108 的动作以 $DTM1$ 为时钟，依次选择水平线。此时，仅在垂直显示期间信号 $VDSP1$ 为显示电平

的场合,将选择电平的栅极线扫描电压施加到已选择水平线的栅极线。在这里,双重扫描电路由基于DTM1的动作将选择电平的栅极线扫描电压施加到栅极线期间与DTM1的显示电平的期间对应。另外,如上述那样,在DTM1为显示电平的期间,信号合成电路107将与第1映像信号对应的模拟显示信号ANA1施加到信号线D。因此,在双重扫描电路108根据DTM1将选择电平的栅极线扫描电压施加于某一水平线的栅极线的期间,从信号合成电路107将与该水平线对应的第1映像信号的模拟显示信号ANA1施加到信号线D。在图6中,例如将VDSP1的显示电平作为高电平,VDSP1在帧期间Th1为显示电平,所以,在所有水平线(在这里为第1~第10水平线)施加选择电平的栅极线扫描电压。然后,基于第2映像信号的DTM2的双重扫描电路108的动作将DTM2作为时钟,依次选择水平线。此时,仅在垂直显示期间信号VDSP2为显示电平的场合,将选择电平的栅极线扫描电压施加到已选择的水平线的栅极线。在这里,双重扫描电路用基于DTM2的动作在栅极线施加选择电平的栅极线扫描电压期间与DTM2的显示电平的期间对应。另外,如上述那样,信号合成电路107在DTM2为显示电平的期间将与第2映像信号对应的模拟显示信号ANA2施加于信号线D。因此,在双重扫描电路108根据DTM2将选择电平的栅极线扫描电压施加于某一水平线的栅极线的期间,从信号合成电路107将与该水平线对应的第2映像信号的模拟显示信号ANA2施加于信号线D。在图6中,例如设VDSP2的显示电平为高电平,在第4~第7水平线的期间,VDSP2为显示电平,所以,在第4~第7水平线施加选择电平的栅极线扫描电压。另外,作为参考,在图7中示出第1映像信号的帧周期Tf1和第2映像信号的帧周期Tf2相同的场合的驱动的时序图。

在这里,双重扫描电路108可为主要具有移位寄存器的电路,也可为主要具有解码器的电路。在移位寄存器为主体的电路的场合,定时信号111、112至少包含在第1和第2映像信号中规定各帧的起始的起始脉冲。另外,在主要具有解码器的电路的场合,定时信号111、112至少包含在第1和第2映像信号中限定各帧的起始的起始脉冲或

指定水平线的位置的地址信息。双重扫描电路 108 在主要具有解码器的电路中,也可在包含于定时信号 111、112 的信号包含指定水平线的位置的地址信息时任意地选择水平线进行显示。

下面,根据图 8~图 10 说明水平显示控制电路 109 的动作和显示装置 103 的水平方向的显示动作。

显示装置 103 的水平方向的显示动作由水平显示控制电路 109 控制。显示控制电路 106 根据显示控制信号 DCNT 生成的显示区域控制信号 113 包含由双重扫描电路 108 控制属于已成为选择状态的水平线的像素的动作状态(信号写入或信号非写入)的水平方向的显示区域控制信号。水平显示控制电路 109 接收该水平方向的显示区域控制信号,双重扫描电路 108 将可写入电平的信号施加到连接成为选择状态的水平线的像素中的进行信号写入动作的像素的水平显示控制线 CTL,将不可写入电平的信号施加到连接进行信号非写入动作的像素的显示控制线 CTL(以下例如设水平显示控制线 CTL 的可写入电平为高电平,不可写入电平为低电平,包含于像素 114 的开关元件 cnt 为 n 型 TFT)。

在这里,根据图 8 说明在显示装置 103 中如图 4 所示那样仅显示第 1 映像信号(仅一种映像信号)的单一显示区域(例如本实施例的说明中的第 1~第 3、第 8~第 10 水平线)的像素(例如第 i 水平线、第 j 列的像素 PIXij)的动作。在图 8 中,在由栅极线扫描信号 VGi 施加选择电平的期间 ThA,信号合成电路 107 将像素 PIXij 的与第 1 映像信号对应的模拟显示信号 ANA1ij 施加到第 j 列的信号线 Dj。在该期间,水平显示控制电路 109 将高电平施加到连接像素 PIXij 的水平显示控制线 CTLj。这样,与第 1 映像信号对应的 ANA1ij 施加到像素 PIXij 的液晶 Clc,保持与显示信号对应的有效电压。

下面,根据图 9 说明在显示装置 103 中如图 4 所示那样在包含显示第 1 映像信号的像素与显示第 2 映像信号的像素的水平线的区域(合成显示区域例如本实施例的说明的第 4~第 7 水平线)的显示第 1 映像信号的区域(图中区域 A)的像素(例如第 s 水平线、第 t 列的像

素 PIX_{st}) 的动作。在图 9 中, 在从信号合成电路 107 输出第 1 映像信号的模拟显示信号 $ANA1_{st}$ 施加到第 t 列的信号线 D_t 的期间 $ThA1$, 双重扫描电路 108 将高电平输出到第 s 水平线的栅极线扫描信号 VG_s 。在该期间, 像素 PIX_{st} 为了显示第 1 映像信号, 由水平显示控制电路 109 将高电平施加到连接像素 PIX_{st} 的第 t 列的水平显示控制线 CTL_t 。这样, 将与第 1 映像信号对应的 $ANA1_{st}$ 施加到像素 PIX_{st} 的液晶 Clc , 保持与显示信号对应的有效电压。另一方面, 在从信号合成电路 107 输出第 2 映像信号的模拟显示信号 $ANA2_{st}$ 、施加到第 t 列的信号线 D_t 的期间 $ThB2$, 双重扫描电路 108 将高电平输出到水平线的栅极线扫描信号 VG_s 。在该期间, 像素 PIX_{st} 不显示第 2 映像信号, 所以, 水平显示控制电路 109 将低电平施加到第 t 列的水平显示控制线 CTL_t 。这样, 即使在期间 $ThB2$ 第 t 水平线成为选择状态, 也不将第 2 映像信号的模拟显示信号 $ANA2_{st}$ 施加到像素 PIX_{st} , 在液晶 Clc 保持与第 1 映像信号的 $ANA1_{st}$ 对应的有效电压。

下面, 根据图 10 说明在显示装置 103 中在图 4 所示合成显示区域显示第 2 映像信号的区域(图中区域 B)的像素(例如第 p 水平线、第 q 列的像素 PIX_{pq})的动作。在图 10 中, 在从信号合成电路 107 输出第 2 映像信号的模拟显示信号 $ANA2_{pq}$ 施加到第 q 列的信号线 D_q 的期间 $ThB1$, 双重扫描电路 108 将高电平输出到第 p 水平线的栅极线扫描信号 VG_p 。在此期间, 像素 PIX_{pq} 为了显示第 2 映像信号, 水平显示控制电路 109 将高电平施加到像素 PIX_{pq} 连接的第 q 列的水平显示控制线 CTL_q 。这样, 将与第 2 映像信号对应的 $ANA2_{pq}$ 施加到像素 PIX_{pq} 的液晶 Clc , 保持与显示信号对应的有效电压。另一方面, 在第 1 映像信号的模拟显示信号 $ANA1_{pq}$ 从信号合成电路 107 输出施加到第 q 列的信号线 D_q 的期间 $ThA2$, 双重扫描电路 108 将高电平输出到第 p 水平线的栅极线扫描信号 VG_p 。在该期间, 为了像素 PIX_{pq} 不显示第 1 映像信号, 水平显示控制电路 109 将低电平施加到第 q 列的水平显示控制线 CTL_q 。这样, 即使在期间 $ThA2$ 第 q 水平线成为选择状态, 也不将第 1 映像信号的模拟显示信号 $ANA1_{pq}$ 施加

到像素 PIX_{pq}, 在液晶 Clc 保持与第 2 映像信号的 ANA2_{pq} 对应的有效电压。

另外, 在上述例子中, 在合成显示区域中的某一显示信号的显示区域进行该映像信号的写入动作后, 水平显示控制电路 109 动作, 使得停止另一方的映像信号的写入动作。然而, 在输入的 2 个映像信号的帧频不同的场合, 也可在合成显示区域中的显示帧频高的映像信号的显示区域不进行帧频低的映像信号的非写入动作, 而是进行使另一方的帧频高的映像信号重写的处理。

如上述那样, 将从 2 个信号源供给的 2 个映像信号和控制该 2 个映像信号的显示区域的信号作为输入, 使用本发明实施例 1 的显示装置 103, 从而可将相应的映像显示到由控制显示区域的信号任意指定的各区域。

另外, 在由 1 个信号源显示的映像信号中, 作为帧频低的背景映像信号输出背景等静画区域, 将其它的字符和文字等的动画区域的映像作为帧频高的动画映像信号, 与指定该动画区域的控制信号一起输出, 从而可在本发明第 1 实施形式的显示装置 103 降低驱动频率, 实现低电力化。

另外, 即使在将帧频不同的 2 个映像信号作为输入信号源的场合, 也可不使 2 个映像信号的帧同步化, 而是对由控制显示区域的信号指定的各显示区域非同步地显示分别对应的映像信号。由此使得不需要同步化 (图像合成) 所需要的帧存储器 (可存储 1 画面量的显示数据的容量的存储器), 可实现低成本化、由周边电路面积的缩小获得的窄画框化等。

下面, 根据图 11 说明本发明的显示装置和驱动方法的实施例 2。图 11 为示出作为本发明实施例 2 的显示装置的构成的示意图。下面使用图 11 说明显示装置的构成, 与实施例 1 的显示装置相同的部分采用相同编号和记号, 省略说明。

第 1DA 变换电路 104 和第 2DA 变换电路 105 可如图 1 所示那样相对像素阵列 110 仅位于单侧 (仅上侧), 也可相对像素阵列 110 分

别位于两侧（上侧和下侧）（图中未示出）。另外，第1DA变换电路104、第2DA变换电路105、信号合成电路107、双重扫描电路108、水平显示控制电路109的一部分或全部也可位于像素阵列110中，即构成像素阵列110的玻璃基板上。另外，第1DA变换电路104、第2DA变换电路105、信号合成电路107及水平显示控制电路109的一部分或全部可由1个LSI（信号电路）构成，第2DA变换电路105、信号合成电路107、及水平显示控制电路109也可由分别的LSI构成。在第1DA变换电路104和第2DA变换电路105具有接口电路的场合，如图1所示那样，第1DA变换电路104和第2DA变换电路105从第1信号源101和第2信号源102直接接收DATA1、SYNC1、DATA2、SYNC2，在第1DA变换电路104和第2DA变换电路105没有接口电路的场合，最好第1DA变换电路104和第2DA变换电路105从第1信号源101和第2信号源102通过显示控制电路106间接地接收DATA1、SYNC1、DATA2、SYNC2。

信号合成电路107可如图1所示那样位于第1DA变换电路104和第2DA变换电路105的后段侧（像素阵列110侧），合成模拟显示信号ANA1和ANA2，也可位于第1DA变换电路104和第2DA变换电路105的前段侧（第1信号源101和第2信号源102侧），合成数字显示信号DATA1和数字显示信号DATA2（图中未示出）。

本发明实施例2的显示装置1103与实施例1的显示装置103相比，显示信号的处理路径不同。在显示装置1103中，第1数据锁存电路1104一时存储从第1信号源101传送的作为第1映像信号的数字显示信号DATA1，将数字显示信号LDATA1输出到信号合成电路1107。另外，第2数据锁存电路1105一时存储从第2信号源102传送的作为第2映像信号的数字显示信号DATA2，将数字显示信号LDATA2输出到信号合成电路1107。信号合成电路1107根据在本发明实施例1说明的显示定时信号DTM1和DTM2，选择从第1数据锁存电路1104输入的数字显示信号LDATA1和从第2数据锁存电路1105输入的数字显示信号LDATA2这2个数字显示信号中的任一方向输出到DA变

换电路 1115。DA 变换电路 1115 将信号合成电路 1107 输出的数字显示信号变换成模拟显示信号 ANA，输出到信号线 Dx。

下面,说明显示装置 1103 的电路的动作。第 1 数据锁存电路 1104 至少具有 2 个存储单元。一方的存储单元起到依次存储从第 1 信号源传送的数字显示信号 DATA1 的作用,另一方的存储单元起到在任意的时刻存储前者的存储单元依次存储的显示信号、将数字显示信号 LDATA1 输出到外部装置的作用。因此,例如前者的存储单元依次存储与 1 水平线相当的数字显示信号 DATA1,此后,在传送接下来的 1 水平线的显示信号之前的任意的时刻,后者的存储单元存储在前者中存储的 1 水平线量的显示信号,作为数字显示信号 LDATA1 输出。在后者的存储单元输出 LDATA1 的过程中,前者的存储单元依次存储接下来的 1 水平线的数字显示信号 DATA1。第 1 数据锁存电路 1104 反复进行该动作。另外,第 2 数据锁存电路 1105 也至少具有 2 个存储单元。一方的存储单元起到依次存储从第 2 信号源传送的数字显示信号 DATA2 的作用,另一方的存储单元起到在任意的时刻存储前者的存储单元依次存储的显示信号、将数字显示信号 LDATA2 输出到外部装置的作用。因此,例如前者的存储单元依次存储与 1 水平线相当的数字显示信号 DATA2,此后,在传送接下来的 1 水平线的显示信号之前的任意的时刻,后者的存储单元存储在前者中存储的 1 水平线量的显示信号,作为数字显示信号 LDATA2 输出。在后者的存储单元输出 LDATA2 的过程中,前者的存储单元又依次存储接下来的 1 水平线的数字显示信号 DATA2。第 2 数据锁存电路 1105 也反复进行该动作。信号合成电路 1107 在显示控制电路 106 输出的第 1 映像信号的显示定时信号 DTM1 为显示电平的期间内选择第 1 数字显示信号 DATA1,输出到 DA 变换电路 1115,在显示控制电路 106 输出的第 2 映像信号的显示定时信号 DTM2 为显示电平期间内,选择数字显示信号 LDATA2 输出到 DA 变换电路 1115。DA 变换电路 1115 变换成与信号合成电路 1107 输出的数字显示信号对应的模拟显示信号 ANA,施加到信号线 Dx。

如上述那样,与包含于本发明实施例1的显示装置103的第1DA变换电路104、第2DA变换电路、信号合成电路107生成模拟显示信号ANA相同的作用可由包含于本发明实施例2的显示装置1103的第1数据锁存电路1104、第2数据锁存电路1105、信号合成电路1107、DA变换电路1115进行。

因此,通过将2个信号源供给的2个映像信号和控制该2个映像信号的显示区域的信号作为输入,使用本发明实施例2的显示装置1103,从而可将相应的映像显示到由控制显示区域的信号任意指定的各区域。

另外,在由1个信号源显示的映像信号中,将背景等静画区域作为帧频低的背景映像信号输出,将其它的字符和文字等的动画区域的映像作为帧频高的动画映像信号,与指定该动画区域的控制信号一起输出,从而可在本发明第2实施形式的显示装置1103降低驱动频率,实现低电力化。

另外,即使在将帧频不同的2个映像信号作为输入信号源的场合,也可不使2个映像信号的帧同步化,而是在由控制显示区域的信号指定的各显示区域非同步地显示各对应的映像信号。这样,不需要同步化(图像合成)所需要的帧存储器,可实现低成本化、由周边电路面积的缩小获得的窄画框化等。

下面,根据图12~图15说明本发明的显示装置和驱动方法的实施例3。

图12为示出作为本发明实施例3的显示装置的构成的示意图。下面使用图12说明显示装置的构成,与实施例1的显示装置相同的部分采用相同编号和记号,省略说明。

本发明的实施例3的显示装置1203的区别根据各信号源到生成模拟显示信号ANA的方法和利用双重扫描电路108进行的垂直方向的显示区域的控制方法与实施例1的显示装置103相同,但水平方向的显示区域的控制方法不同。另外,水平方向的显示区域的控制方法不同使像素阵列1210的构成和像素1214也不同。

首先, 像素阵列 1210 具有水平方向 n 个 (n 为自然数)、垂直方向 m 个 (m 为自然数) 排列成矩阵状的像素 1214, 为了将显示信号供给到像素列而配置了 n 根的信号线 $D1$ 、 $D2$ 、... Dn , 为了将公用电极电压供给到像素列而配置了 n 根的公用线 $COM1$ 、 $COM2$ 、...、 $COMn$, 为了选择配置成矩阵状的像素中的水平方向的 n 个像素 (以下称 1 水平线) 而配置成 m 根的栅极线 $G1$ 、 $G2$ 、...、 Gm 。

下面说明包含于该像素阵列 1210 的像素 1214 的构成。像素 1214 具有 1 个开关元件 sw 、液晶电容 Clc 、保持电容 Cst 。在这里, 作为开关元件 sw 举例说明了 n 型薄膜晶体管 (TFT), 但开关元件不限于此。在图中, 开关元件 sw 连接到栅极线 Gy , 漏极端子 (或源极端子) 连接到信号线 Dx , 源极端子 (或漏极端子) 连接到将信号电压施加到液晶电容 Clc 、保持电容 Cst 的像素电极。作为液晶电容 Clc 和保持电容 Cst 的另一方的电极的公用线 COM 连接到公用线 $COMx$, 施加公用电极电压 $Vcom$ 。在像素 1214 中, 当开关元件 sw 为接通状态时, 将施加到信号线 Dx 的模拟显示信号施加到像素电极。另外, 在开关元件 sw 为断开状态的场合, 将像素电极与公用线 COM 的电位差保持在液晶电容 Clc 和保持电容 Cst 。

另一方面, 在图 12 所示本发明第 3 实施形式的显示装置 1203 的构成中, 控制水平方向的显示区域的电路为水平显示控制电路 1215 和公用驱动电路 1209。水平显示控制电路 1215 根据包含于显示控制电路 106 输出的显示区域控制信号 113 的水平方向的显示区域控制信号, 选择信号合成电路 107 输出的模拟显示信号 ANA 或不可写入电平任一方施加到信号线 Dx 。另外, 公用驱动电路 1209 也根据包含于显示控制电路 106 输出的显示区域控制信号 113 中的水平方向的显示区域控制信号选择可写入电平的公用电极电压 $Vcom$ 和不可写入电平的公用电极电压 $Vcom_n$ 中的任一方的电压, 施加到公用线 $COMx$ 。

下面根据图 4 所示显示装置 1203 的显示画面的简易图和图 13 ~ 图 15 所示各区域的像素 1214 的驱动电压的时序图说明水平方向的显示区域控制的方法。

在显示装置 1203 中, 根据图 13 说明如图 4 所示那样仅显示第 1 映像信号 (仅一种映像信号) 的单一显示区域 (例如本实施例的说明中的第 1~第 3、第 8~第 10 水平线) 的像素 (例如第 i 水平线、第 j 列的像素 PIX_{ij}) 的动作。由于第 i 水平线为仅显示第 1 映像信号的单一显示区域, 所以, 显示控制电路 106 生成和输出包含于显示区域控制信号 113 的水平方向的显示区域控制信号, 使得在显示第 1 映像信号期间 ThA 由公用驱动电路 1209 选择可写入电平的公用电极电压 V_{com} 施加到公用线 COM , 由水平显示控制电路 1215 选择信号合成电路 107 输出的模拟显示信号 ANA 输出到信号线 D 。为此, 在图 13 中, 在期间 ThA , 由栅极线扫描信号 VG_i 将选择电平施加到第 i 水平线的栅极线, 由水平显示控制电路 1215 选择在相同期间内信号合成电路 107 输出的像素 PIX_{ij} 的与第 1 映像信号对应的模拟显示信号 ANA_{1ij} 输出到第 j 列的信号线 D_j , 公用驱动电路 1209 选择可写入电平的公用电极电压 V_{com} 输出到第 j 列的公用线 COM_j 。在这里, 当像素 1214 的开关元件为 n 型的 TFT 时, 例如栅极线扫描信号 VG 的选择电平为比 DA 变换电路输出的模拟显示信号中最高电位的电压电平还高开关元件 sw 的阈值电压 V_{th} 或其以上的电位电平。这是因为, 在施加选择电平时, 包含于像素的开关元件 sw 成为接通状态, 将从信号线 D 传送的模拟显示信号 ANA 施加到液晶电容 Clc 的像素电极。这样, 将模拟显示信号 ANA_{1ij} 施加到像素 PIX_{ij} 的像素电极 VS_{ij} , 将公用电极电压 V_{com} 施加到公用电极 COM_{ij} , 将与显示信号对应的有效电压 V_{LCDij} 保持于液晶电容 Clc 和保持电容 C_{st} 。

下面, 根据图 14 说明在显示装置 1203 中如图 4 所示那样在包含显示第 1 映像信号的像素与显示第 2 映像信号的像素的水平线的区域 (合成显示区域例如本实施例的说明的第 4~第 7 水平线) 显示第 1 映像信号的区域 (图中区域 A) 的像素 (例如第 s 水平线、第 t 列的像素 PIX_{st}) 的动作。由于像素 PIX_{st} 为显示第 1 映像信号的像素, 所以, 显示控制电路 106 生成和输出包含于显示区域控制信号 113 的水平方向的显示区域控制信号, 使得在显示第 1 映像信号的期间 $ThA1$

由公用驱动电路 1209 选择可写入电平的公用电极电压 V_{com} 施加到公用线 COM_t ，另外，由水平显示控制电路 1215 选择信号合成电路 107 输出的与第 1 映像信号对应的模拟显示信号 $ANA1st$ 输出到第 t 列的信号线 D_t ，另一方面，在显示第 2 映像信号的期间 $ThB2$ ，公用驱动电路 1209 选择不可写入电平的公用电极电压 V_{com_n} ，施加到第 t 列的公用线 COM_t ，另外，水平显示控制电路 1215 选择不可写入电平，输出到第 t 列的信号线 D_t 。为此，在图 14 中，在期间 $ThA1$ ，由栅极线扫描信号 VG_s 将选择电平施加到第 s 水平线的栅极线，由水平显示控制电路 1215 选择在相同期间内信号合成电路 107 输出的像素 PIX_{st} 的与第 1 映像信号对应的模拟显示信号 $ANA1st$ 输出到第 t 列的信号线 D_t ，公用驱动电路 1209 选择可写入电平的公用电极电压 V_{com} 输出到第 t 列的公用线 COM_t 。这样，将模拟显示信号 $ANA1st$ 施加到像素 PIX_{st} 的像素电极 VS_{st} ，在公用电极 COM_{st} 施加可写入电平的公用电极电压 V_{com_t} ，与显示信号对应的有效电压 $VLCD1st$ 保持于液晶电容 C_{lc} 和保持电容 C_{st} 。另一方面，在显示第 2 映像信号的期间 $ThB2$ ，由栅极线扫描信号 VG_s 将选择电平施加到第 s 水平线的栅极线，在相同期间内，水平显示控制电路 1215 选择不可写入电平 VD_n ，输出到第 t 列的信号线 D_t ，公用驱动电路 1209 也将不可写入电平的公用电极电压 V_{com_n} 输出到第 t 列的公用线 COM_t 。在这里，例如水平显示控制电路 1215 选择的不可写入电平 VD_n 的电压电平在栅极线扫描信号 VG 的选择电平或其以上。另外，例如设定水平显示控制电路 1215 选择的不可写入电平 V_{com_n} 的电压电平，使得公用电极电压变动后的像素电极 VS_{st}' 成为门扫描信号 VG 的选择电平或其以上。这样，即使在期间 $ThB2$ ，像素 PIX_{st} 的开关元件 sw 也成为断开状态，在像素 PIX_{st} 保持在期间 $ThA1$ 写入的有效电压 $VLCD1st$ 。

下面，根据图 15 说明在显示装置 1203 中如图 4 所示那样在包含显示第 1 映像信号的像素与显示第 2 映像信号的像素的水平线的区域（合成显示区域例如本实施例的说明的第 4~第 7 水平线）显示第 2 映像信号的区域（图中区域 B）的像素（例如第 p 水平线、第 q 列的

像素 PIX_{pq}) 的动作。由于像素 PIX_{pq} 为显示第 2 映像信号的像素, 所以, 显示控制电路 106 生成和输出包含于显示区域控制信号 113 的水平方向的显示区域控制信号, 使得在显示第 2 映像信号的期间 $ThB1$ 由公用驱动电路 1209 选择可写入电平的公用电极电压 V_{com} 施加到第 q 列的公用线 COM_q , 由水平显示控制电路 1215 选择信号合成电路 107 输出的与第 2 映像信号对应的模拟显示信号 $ANA2_{pq}$ 输出到第 q 列的信号线 D_q , 另一方面, 在显示第 1 映像信号的期间 $ThA2$, 公用驱动电路 1209 选择不可写入电平的公用电极电压 V_{com_n} , 施加到第 q 列的公用线 COM_q , 水平显示控制电路 1215 选择不可写入电平, 输出到第 q 列的信号线 D_t 。为此, 在图 15 中, 在期间 $ThB1$, 由栅极线扫描信号 VG_p 将选择电平施加到第 p 水平线的栅极线, 由水平显示控制电路 1215 选择在相同期间内信号合成电路 107 输出的像素 PIX_{pq} 的与第 2 映像信号对应的模拟显示信号 $ANA1_{pq}$ 输出到第 q 列的信号线 D_q , 公用驱动电路 1209 选择可写入电平的公用电极电压 V_{com} 输出到第 q 列的公用线 COM_q 。这样, 将模拟显示信号 $ANA2_{pq}$ 施加到像素 PIX_{pq} 的像素电极 VSp_{pq} , 在公用电极 COM_{pq} 施加可写入电平的公用电极电压 V_{com_q} , 与显示信号对应的有效电压 $VLCD2_{pq}$ 保持于液晶电容 C_{lc} 和保持电容 C_{st} 。另一方面, 在显示第 1 映像信号的期间 $ThA2$, 由栅极线扫描信号 VG_p 将选择电平施加到第 p 水平线的栅极线, 在相同期间内, 水平显示控制电路 1215 选择不可写入电平 VD_n , 输出到第 q 列的信号线 D_q , 公用驱动电路 1209 也将不可写入电平的公用电极电压 V_{com_n} 输出到第 q 列的公用线 COM_q 。这样, 即使在期间 $ThA2$, 像素 PIX_{pq} 的开关元件 sw 也成为断开状态, 在像素 PIX_{pq} 保持在期间 $ThB1$ 写入的有效电压 $VLCD2_{pq}$ 。

另外, 在上述例子中, 在合成显示区域中的某一显示信号的显示区域进行该映像信号的写入动作后, 水平显示控制电路 1215 和公用驱动电路 1209 动作, 使得停止另一方的映像信号的写入动作。然而, 在输入的 2 个映像信号的帧频不同的场合, 也可在合成显示区域中的显示帧频高的映像信号的显示区域, 不进行帧频低的映像信号的非写入

动作，进行使另一方的帧频高的映像信号重写的处理。

如上述那样，将从2个信号源供给的2个映像信号和控制该2个映像信号的显示区域的信号作为输入，使用本发明实施例3的显示装置1203，从而可将相应的映像显示到由控制显示区域的信号任意指定的各区域。

另外，在由1个信号源显示的映像信号中，作为帧频低的背景映像信号输出背景等静画区域，将其它的字符和文字等的动画区域的映像作为帧频高的动画映像信号，与指定该动画区域的控制信号一起输出，从而可在本发明第3实施形式的显示装置1203降低驱动频率，实现低电力化。

另外，即使在将帧频不同的2个映像信号作为输入信号源的场合，也可不使2个映像信号的帧同步化，而是对由控制显示区域的信号指定的各显示区域非同步地显示各对应的映像信号。这样，不需要同步化（图像合成）所需要的帧存储器，可实现低成本化、由周边电路面积的缩小获得的窄画框化等。

另外，将包含于本发明第3实施形式的显示装置1203的第1DA变换电路104、第2DA变换电路105、信号合成电路107如本发明第2实施形式的显示装置1103那样置换成第1数据锁存电路1104、第2数据锁存电路1105、信号合成电路1107、DA变换电路1115也可获得与上述同样的效果。

通过使用本发明实施例的显示装置和驱动方法，在将从2个信号源供给的2个映像信号和控制该2个映像信号的显示区域的信号作为输入的场合，可将相应的映像显示到由控制显示区域的信号任意指定的各区域。换言之，可选择任意的区域，在该区域显示任意的映像。另外，在由1个信号源显示的映像信号中，将背景等静画区域作为帧频低的背景映像信号输出，将其它的字符和文字等的动画区域的映像作为帧频高的动画映像信号，与指定该动画区域的控制信号一起输出，从而可降低驱动频率，实现降低了消耗电力的显示装置。另外，即使在将帧频不同的2个映像信号作为输入信号源的场合，也可不使2个

映像信号的帧同步化，而是对由控制显示区域的信号指定的各显示区域非同步地显示各对应的映像信号。这样，不需要同步化（图像合成）所需要的帧存储器，获得低成本化、由周边电路面积的缩小实现了窄画框化的显示装置。

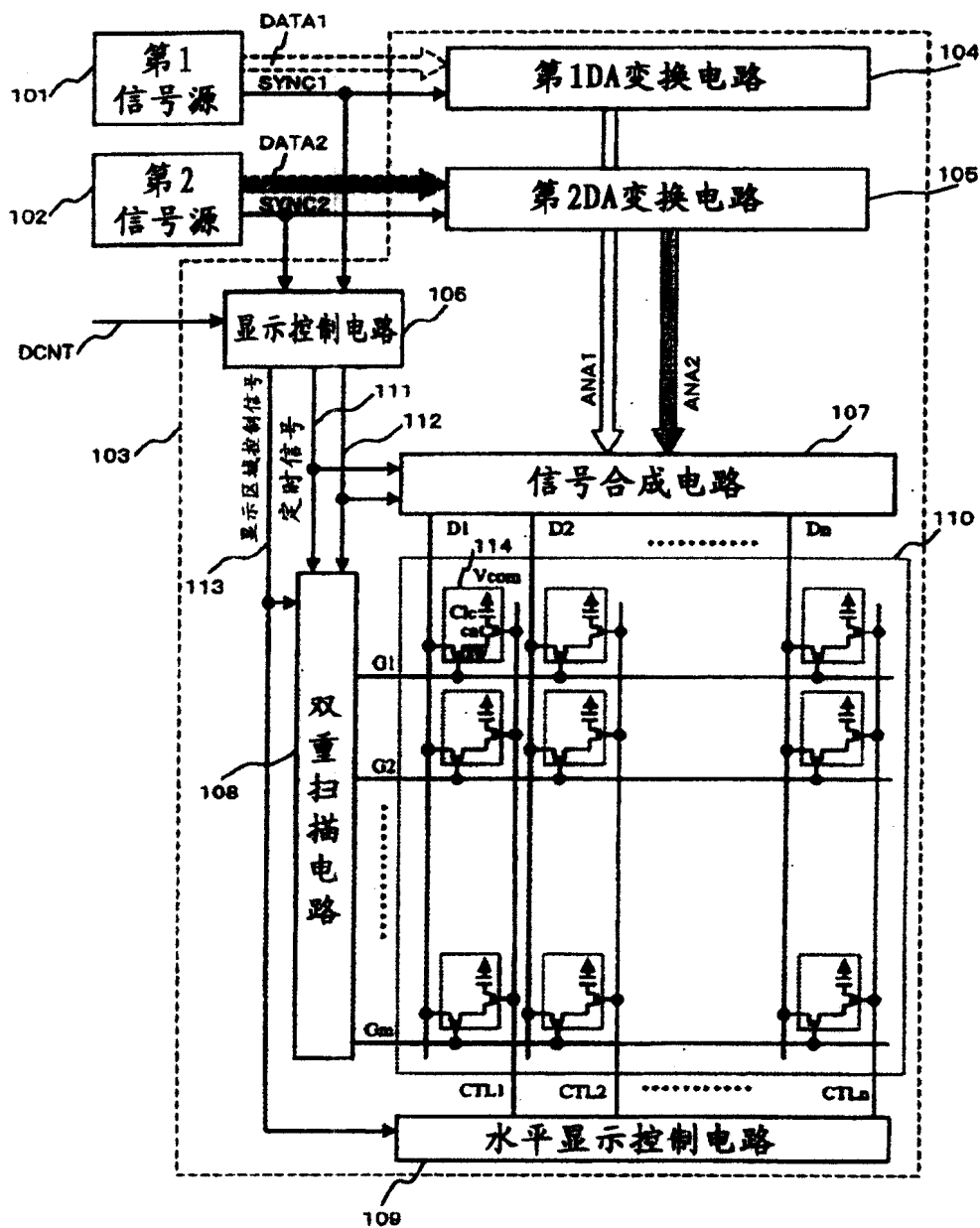


图1

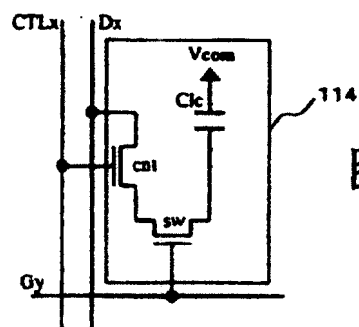


图2

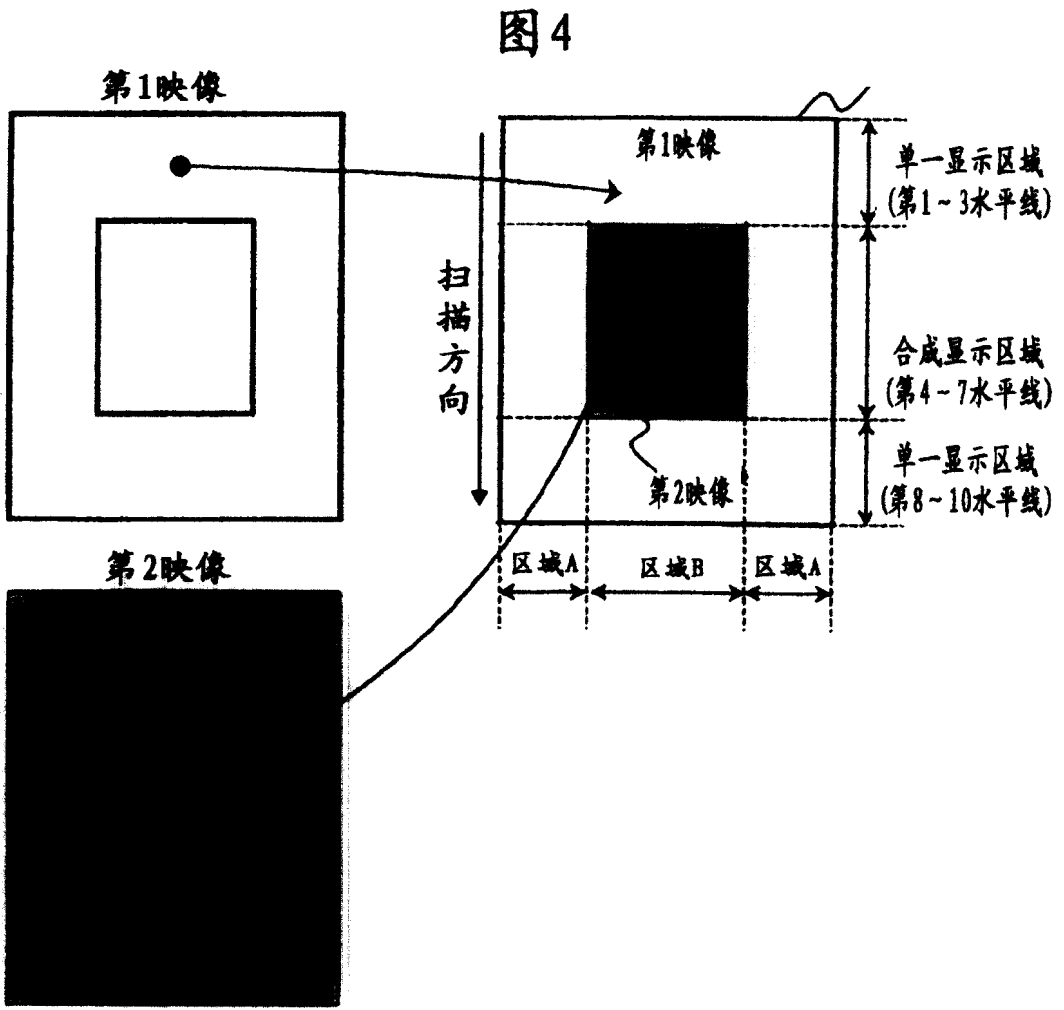
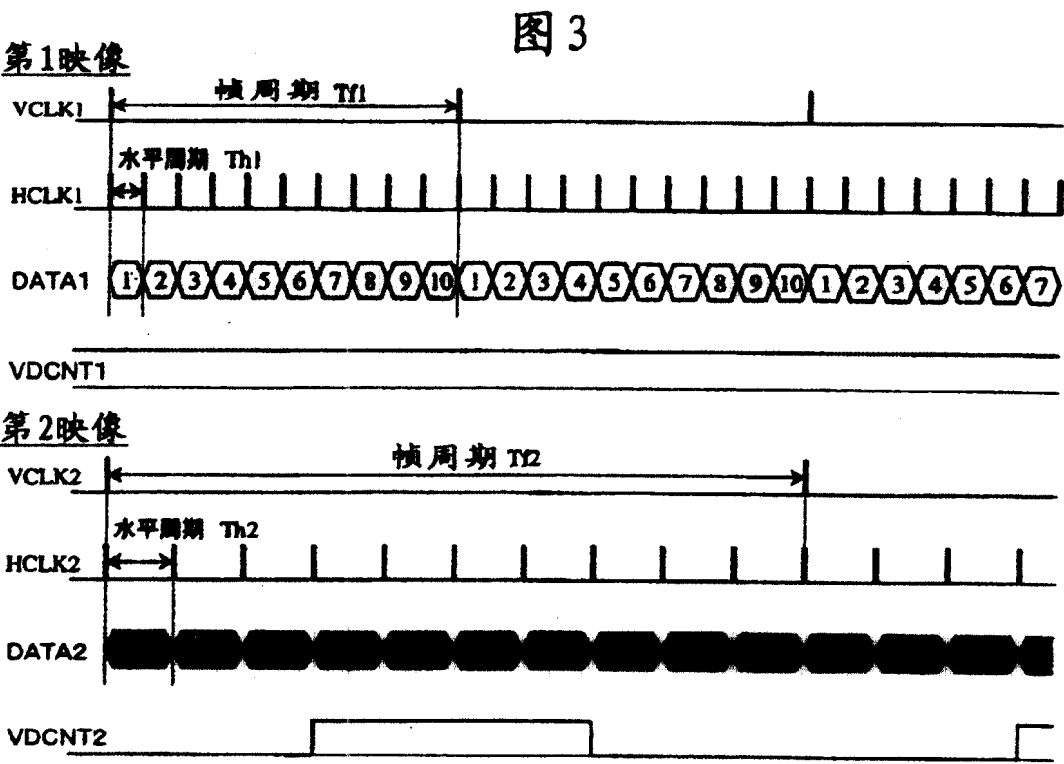


图 5

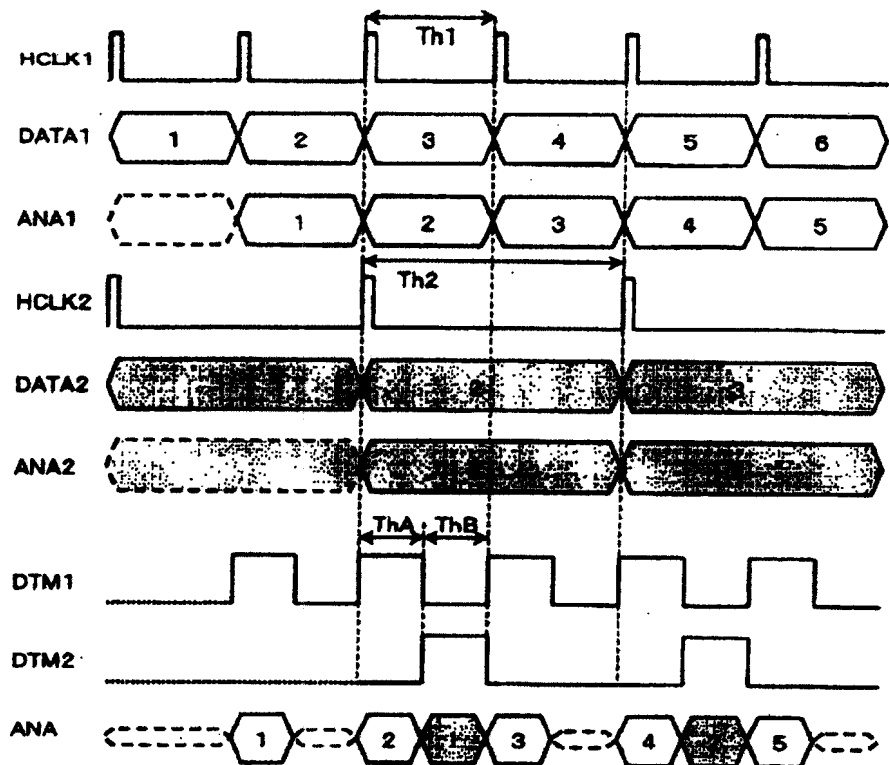


图 6

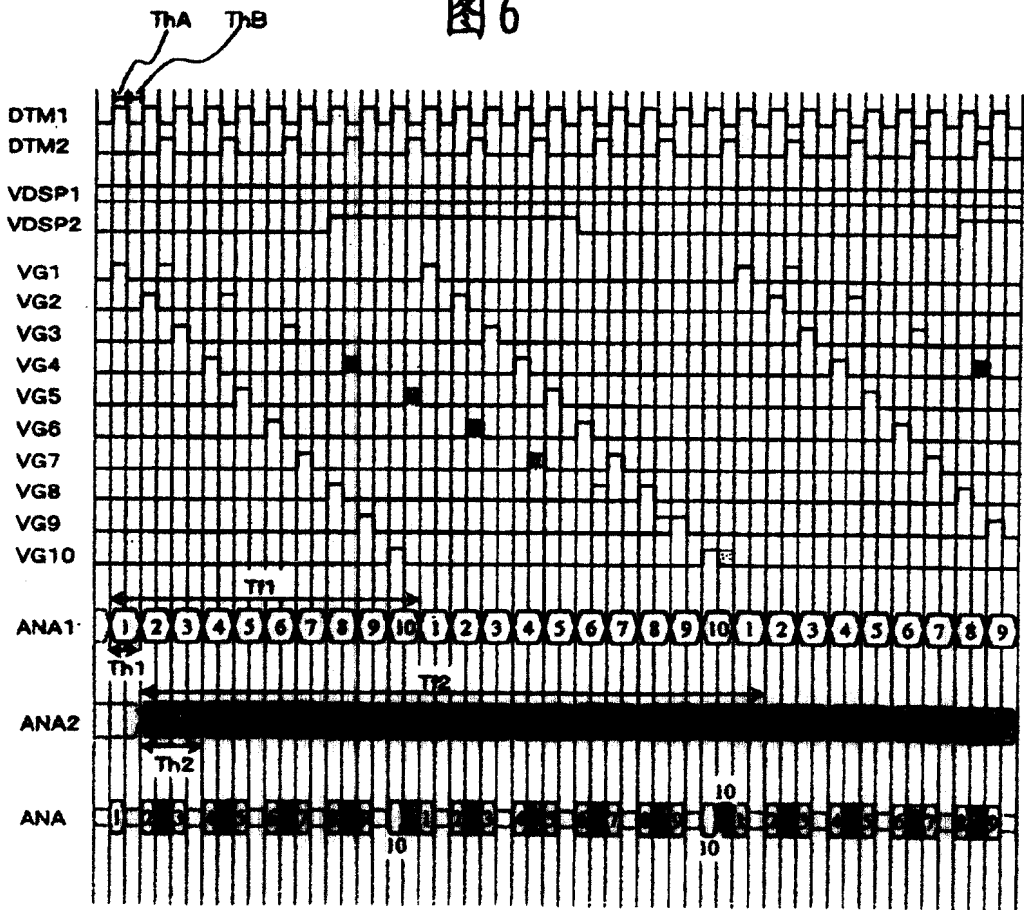


图7

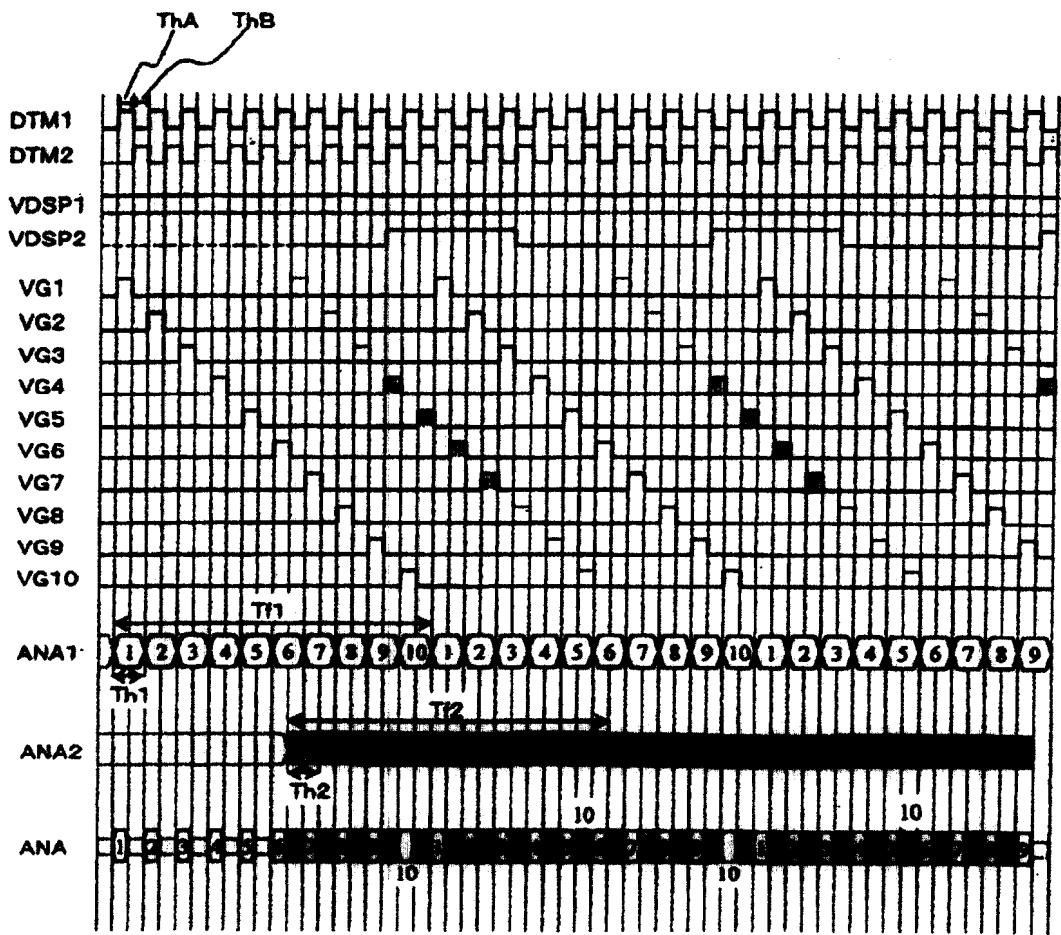


图8

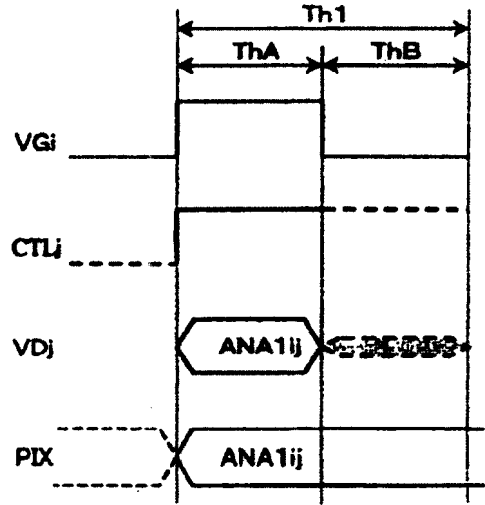


图9

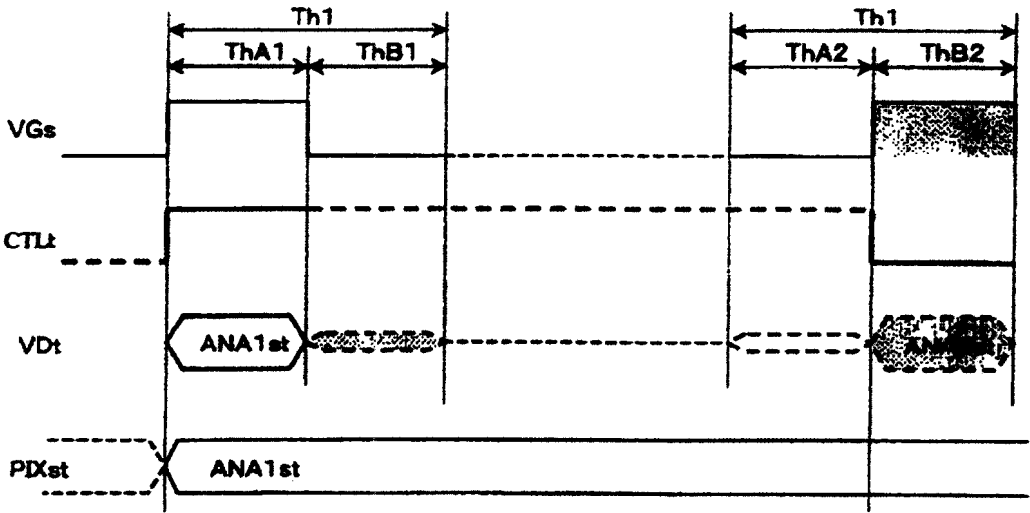


图10

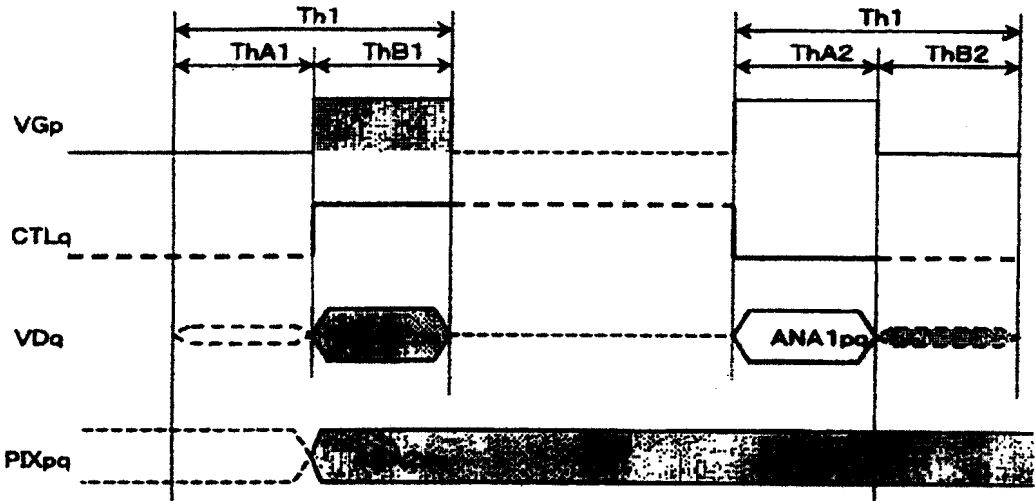


图11

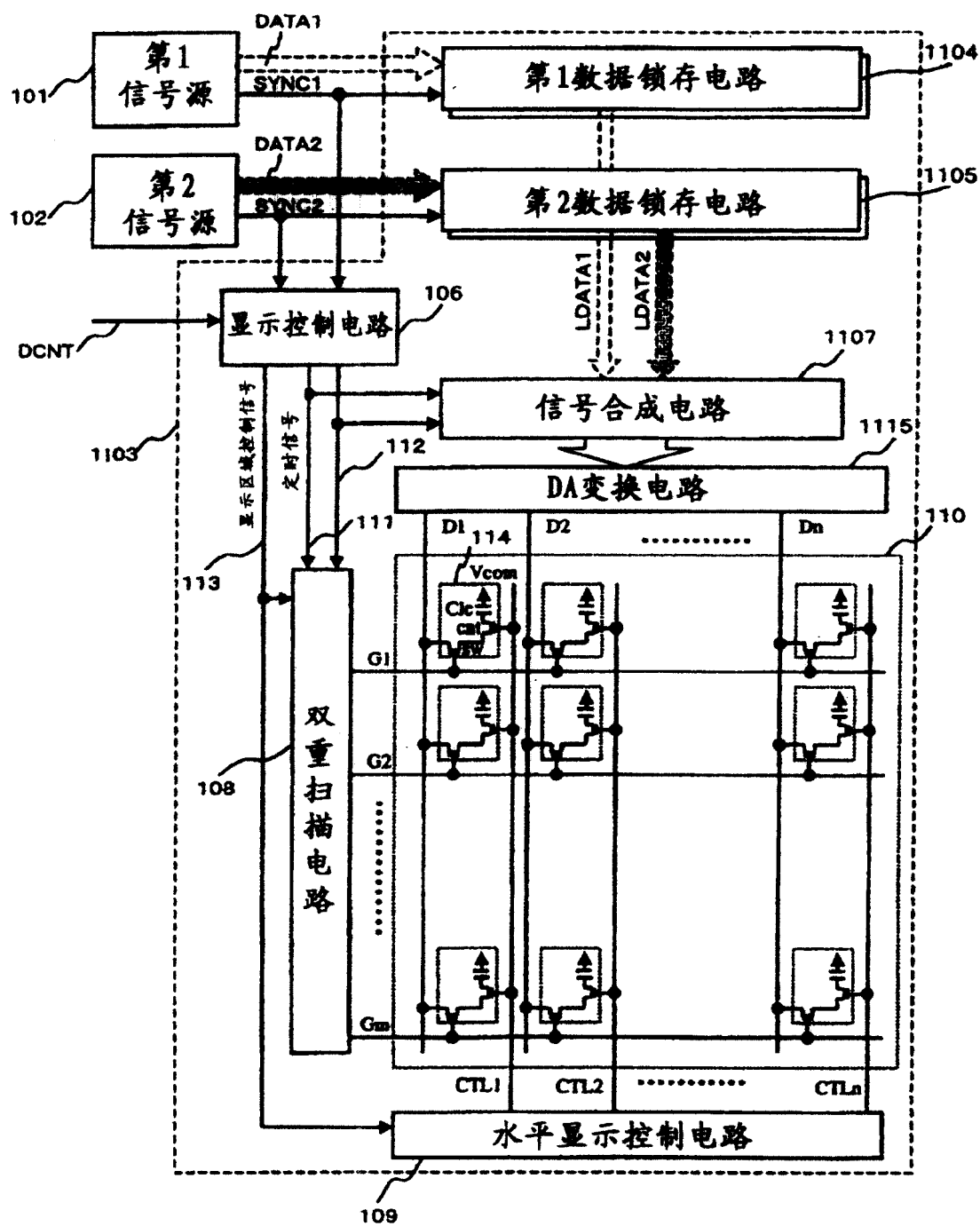


图12

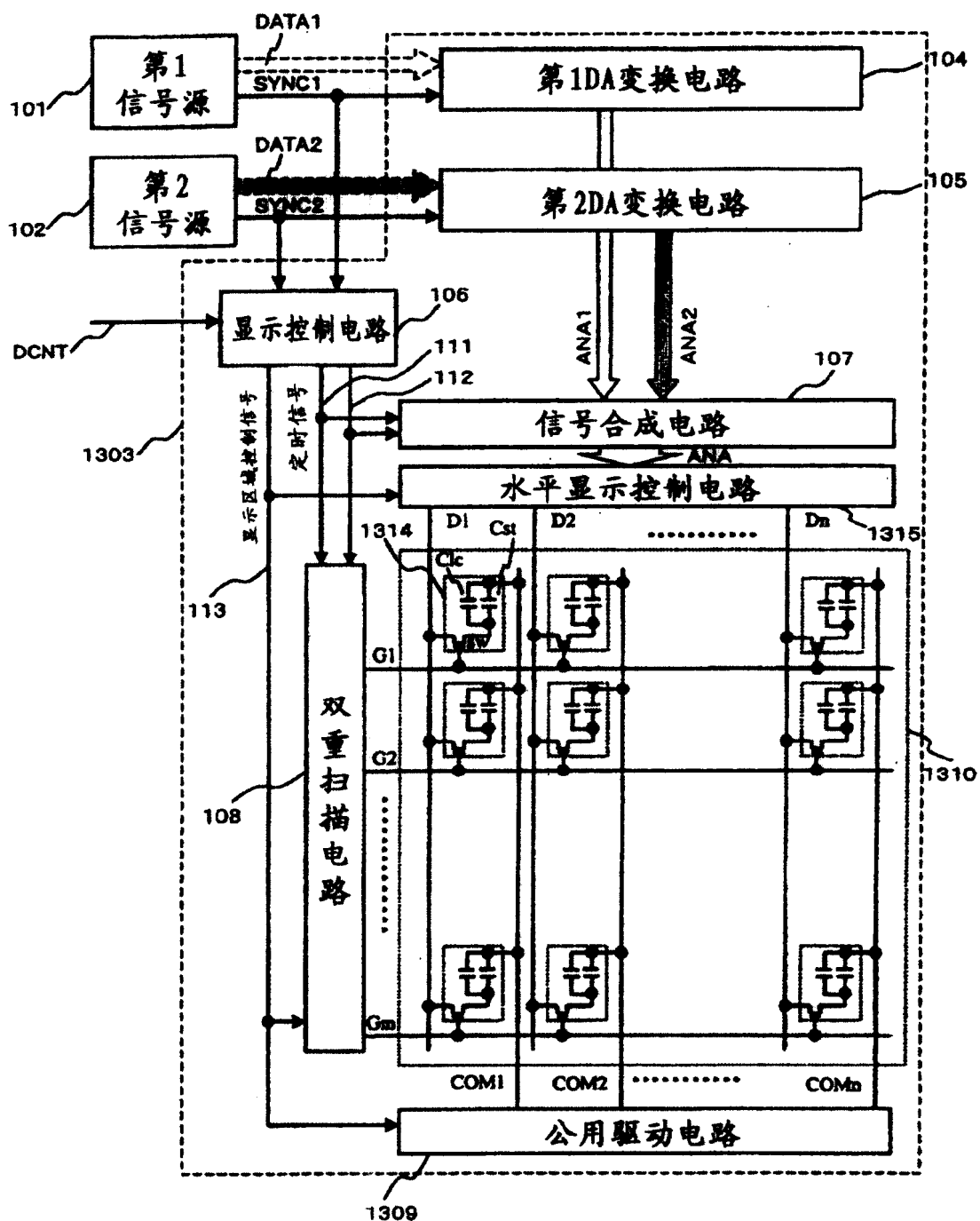


图 13

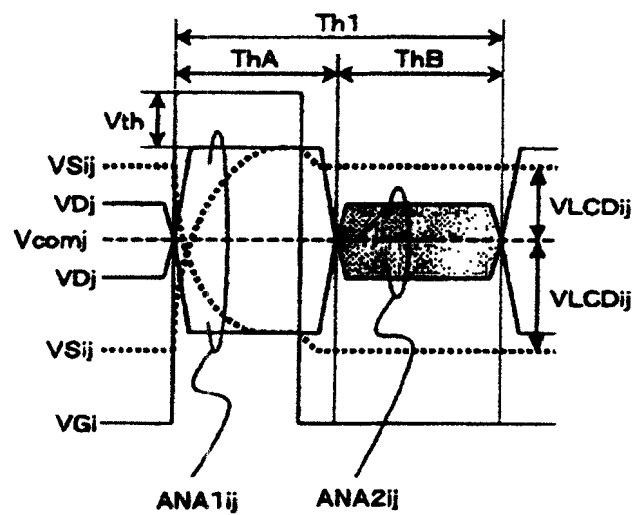


图 14

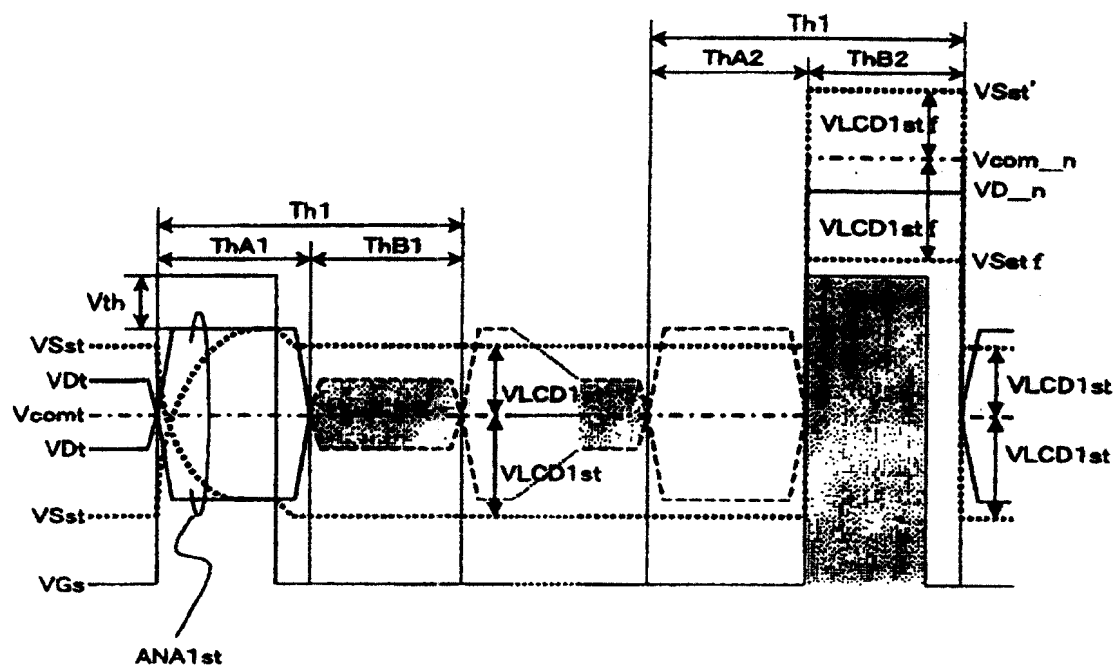
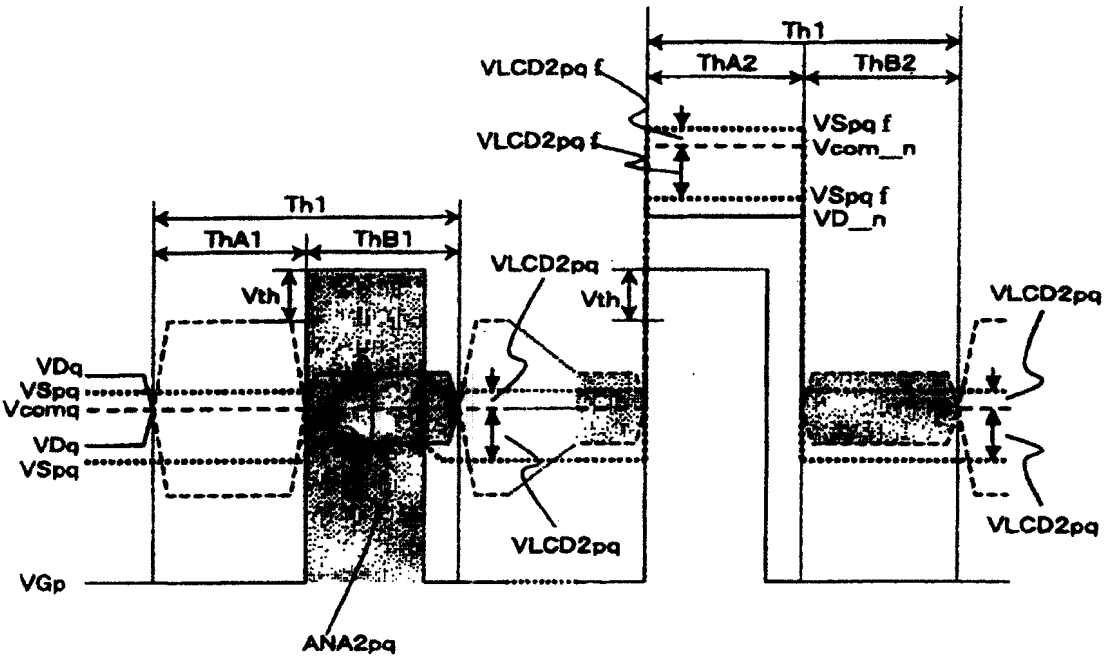


图15



专利名称(译)	用于在1个画面显示多个映像的显示装置		
公开(公告)号	CN100394465C	公开(公告)日	2008-06-11
申请号	CN200410058668.8	申请日	2004-07-27
[标]申请(专利权)人(译)	株式会社日立显示器		
申请(专利权)人(译)	株式会社日立显示器		
当前申请(专利权)人(译)	株式会社日立显示器		
[标]发明人	万场则夫 工藤泰幸 佐藤秀夫		
发明人	万场则夫 工藤泰幸 佐藤秀夫		
IPC分类号	G09G3/20 G02F1/133 G09G3/36 H04N5/66		
CPC分类号	G09G2300/0809 G09G3/3659 G09G3/3666		
代理人(译)	许海兰		
审查员(译)	申丽娟		
优先权	2003323897 2003-09-17 JP		
其他公开文献	CN1598906A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种用于在1个画面显示多个映像的显示装置。与信号线(D)并列地配置多条水平显示控制线(CTL)，并连接于像素的开关(ctl)，根据来自栅极线(G)的选择电压使开关元件(sw)成为接通状态的像素中的不进行显示信号的重写的像素将开关元件(ctl)断开，这样，不进行显示信号在该液晶盒的施加，而进行显示信号的重写的像素由水平显示控制电路(109)施加重写选择信号，从而接通开关元件(ctl)，这样，将信号电路输出的与该像素对应的显示信号施加到该液晶盒，从而进行显示信号的重写。

