

1. 一种液晶显示装置,具备:

多条漏极线及多条栅极线,其互相交叉配置;

第1像素部及第2像素部,各自包含辅助电容,该辅助电容具有第1电极以及第2电极,其中第1电极连接至像素电极;

共用电极,设置成与该第1像素部的该像素电极及该第2像素部的该像素电极相对向;

第1辅助电容线及第2辅助电容线,各自连接至该第1像素部及该第2像素部的该辅助电容的第2电极;以及

信号供给电路,含有多个信号供给电路部,这些信号供给电路部将具有第1电位的第1信号及具有用于将视频正负反转显示的第2电位的第2信号的任一方供给于该第1像素部的该第1辅助电容线,并且将具有第3电位的第3信号及具有用于将视频正负反转显示的第4电位的第4信号的任一方供给于该第2像素部的该第2辅助电容线;

该信号供给电路部在通常显示时,将该第1信号供给至该第1辅助电容线且将该第3信号供给至该第2辅助电容线,该第1信号用以将供给至该第1像素部的视频信号与该共用电极的电位之间的电位差予以提升,该第3信号用以将供给至该第2像素部的视频信号与该共用电极的电位之间的电位差予以提升,而在正负反转显示时,将该第2信号供给至该第1辅助电容线且将该第4信号供给至该第2辅助电容线,该第2信号用以使供给至该第1像素部的视频信号相对于该共用电极的电位而反转,且将该视频信号与该共用电极的电位之间的电位差予以降低,该第4信号使供给至该第2像素部的视频信号相对于该共用电极的电位而反转,且将该视频信号与该共用电极的电位之间的电位差予以降低;

该第1信号与该第2信号相对于该共用电极的电位极性相反,该第3信号与该第4信号相对于该共用电极的电位极性相反。

2. 根据权利要求1所述的液晶显示装置,还包含相位控制电路,该相位控制电路产生使该信号供给电路输出用于显示视频的信号的该第1控制信号以及使该信号供给电路输出用于正负反转显示视频的信号的该第2控制信号,并将该第1控制信号及该第2控制信号的任一方供给至该信号供给电路。

3. 根据权利要求2所述的液晶显示装置,其中,该第2控制信号是经由反转该第1控制信号的相位而生成的。

4. 根据权利要求3所述的液晶显示装置,其中,

该第1控制信号为时钟信号;

该第2控制信号为反转该时钟信号的相位的反转时钟信号。

5. 根据权利要求2所述的液晶显示装置,其中,

当将该第1控制信号由该相位控制电路供给于该信号供给电路时,分别将该第1信号及该第3信号供给于该第1辅助电容线及该第2辅助电容线;且

当将该第2控制信号由该相位控制电路供给于该信号供给电路时,分别将该第2信号及该第4信号供给于该第1辅助电容线及该第2辅助电容线。

6. 根据权利要求2所述的液晶显示装置,其中,该相位控制电路包含:

一个反相器电路,用于反转该第1控制信号;

第1导电型的第1晶体管,连接于该反相器电路的输入端,且当相位控制信号为第1电

平时导通 ;以及

第 2 导电型的第 2 晶体管,连接于该反相器电路的输出端,且当该相位控制信号为第 2 电平时导通。

7. 根据权利要求 6 所述的液晶显示装置,其中,该第 1 晶体管的栅极及该第 2 晶体管的栅极连接有助于供给该相位控制信号的相位控制信号线。

8. 根据权利要求 2 所述的液晶显示装置,还包含用于驱动该液晶显示装置的驱动电路,而该相位控制电路内建于该驱动电路。

9. 根据权利要求 2 所述的液晶显示装置,其中,

该信号供给电路部对应于该多条栅极线的各条而一一设置 ;

各该信号供给电路部于显示视频时,根据该相位控制电路所供给的该第 1 控制信号,分别依序将该第 1 信号及该第 3 信号供给于所对应的各条该栅极线的该第 1 辅助电容线及该第 2 辅助电容线 ;且在反转显示视频时,根据该相位控制电路所供给的该第 2 控制信号,分别依序将该第 2 信号及该第 4 信号供给于所对应的各条该栅极线的该第 1 辅助电容线及该第 2 辅助电容线。

10. 根据权利要求 1 所述的液晶显示装置,还包含 :

栅极线驱动电路,包含用于依序驱动该多条栅极线的第 1 移位寄存器 ;以及

第 2 移位寄存器,与包含该第 1 移位寄存器的该栅极线驱动电路分开设置而用于依序驱动多个该信号供给电路部。

11. 根据权利要求 10 所述的液晶显示装置,其中,

该第 2 移位寄存器包含多个移位寄存器电路部 ;

第 N 段的该信号供给电路部响应第 N+1 段及第 N+2 段的该移位寄存器电路部的输出信号,而将该第 1 信号及该第 2 信号的任一方供给于该第 1 像素部的该第 1 辅助电容线,并将该第 3 信号及该第 4 信号的任一方供给于该第 2 像素部的该第 2 辅助电容线。

12. 根据权利要求 11 所述的液晶显示装置,其中,该第 2 移位寄存器通过与用于驱动该第 1 移位寄存器的脉冲信号相同的脉冲信号所驱动。

13. 根据权利要求 1 所述的液晶显示装置,其中,该第 1 像素部及该第 2 像素部以互相邻接的方式配置。

14. 根据权利要求 1 所述的液晶显示装置,其中,在完成将视频信号写入至沿着至少一条该栅极线而配置的全部像素部后,该信号供给电路部将该第 1 信号及该第 2 信号的任一方供给于该第 1 辅助电容线,并将该第 3 信号及该第 4 信号的任一方供给于该第 2 辅助电容线。

15. 根据权利要求 1 所述的液晶显示装置,其中,该信号供给电路部在作为在全部像素部完成视频信号写入的期间的每一帧期间内,将供给于该第 1 辅助电容线的该第 1 信号及该第 2 信号的任一方会与供给于该第 2 辅助电容线的该第 3 信号及该第 4 信号的任一方予以交互切换。

16. 根据权利要求 1 所述的液晶显示装置,其中,

该第 1 像素部及该第 2 像素部以互相邻接的方式配置 ;并且

供给至该第 1 像素部及该第 2 像素部的第 1 电极的视频信号具有互相反转的波形。

17. 根据权利要求 1 所述的液晶显示装置,其中,

该第 1 信号的该第 1 电位与该第 4 信号的该第 4 电位具有实质相同的大小 ; 并且
该第 2 信号的该第 2 电位与该第 3 信号的该第 3 电位具有实质相同的大小。

18. 根据权利要求 1 所述的液晶显示装置, 其中, 该第 1 像素部及该第 2 像素部的像素
含有液晶。

液晶显示装置

[0001] 发明领域

[0002] 本发明涉及一种液晶显示装置,特别是涉及具有像素部的液晶显示装置。

[0003] 背景技术

[0004] 从以往以来,已知存在具有内含液晶的像素部的液晶显示装置作为显示装置。在此已知的液晶显示装置中,像素部的液晶层具有由像素电极与对向电极(共用电极)所夹持的构成。而且,在传统的液晶显示装置中,通过控制施加在像素部的像素电极的电压(视频信号)而改变液晶分子的排列,从而在显示部显示出与视频信号相对应的图像。

[0005] 关于上述液晶显示装置,若长时间在像素部的液晶(像素电极)施加直流电压,则会产生所谓焦痕的残影现象。因此,驱动液晶显示装置时,必须采用于固定周期使像素电极的电位(像素电位)相对于对向电极的电位而反转的驱动方法。此种液晶显示装置的驱动方法的例子,具有在对向电极施加直流电压的DC(直流)驱动法。此外,作为此DC驱动法,已知有一种在每一水平扫描周期内,令像素电相位对于施加有直流电压的对向电极的电位而反转的线(line)反转驱动法(例如:请参考非特许文献1)。其中,每一水平扫描周期是指在沿着一条栅极线配置的全部像素部完成写入视频信号的周期。

[0006] 图13是以传统的线反转驱动法驱动液晶显示装置时的波形图。参照图13,以传统的线反转驱动法驱动液晶显示装置时,在每一水平扫描周期内,使像素电位(视频信号)VIDEO相对于对向电极的电位COM而反转。此外,在每一像素部A至F则对应于所显示的視頻而改变像素电位(视频信号)VIDEO。

[0007] 然而,在使用如图13所示的传统的线反转驱动法驱动液晶显示装置时,若欲以低频率驱动而降低功耗(power consumption),则会产生容易看到闪烁(flicker)的缺点。具体而言,以低频率驱动时,由于保持像素电位的期间变长,导致像素电位的变动变大。于是,由于像素电位的变动变大,通过像素部A至F的光会从所期望的亮度变更成偏离的亮度,因而产生闪烁。而且,在传统的线反转驱动法中,由于上述闪烁呈线状(line),因此闪烁会变成容易辨识。

[0008] 因此,过去提出了一种液晶显示装置,其采用一种在每一相邻的像素部A至F,使像素电位(视频信号)VIDEO相对于对向电极的电位COM而反转的点(dot)反转驱动法。

[0009] 图14是以传统的点反转驱动法驱动液晶显示装置时的波形图。参照图14,以传统的点反转驱动法驱动液晶显示装置时,与图13中传统的线反转驱动法不同,是在每一像素部A至F,使对应于所显示的图像的像素电位(视频信号)VIDEO相对于对向电极的电位COM而反转。通过使用此传统的点反转驱动法驱动液晶显示装置,即使发生因低频率驱动而引起的闪烁,由于该闪烁不会以线状(line)呈现,所以可令闪烁变得难以辨识。

[0010] 然而,已知有一种可将视频正负反转显示的液晶显示装置。其中,正负反转显示是指,例如:将以背景为白色而文字为黑色所显示的視頻,反转显示为以背景为黑色而文字为白色所显示的視頻。这些可正负反转的传统液晶显示装置,通过在用于驱动控制液晶显示装置的驱动IC(integrated circuit,集成电路)内进行反转视频信号,从而进行正负反转显示。具体而言,当视频信号为六位(bit)时,通过设在驱动IC内、包含六个反相器

(inverter) 电路的视频信号反转电路,将各位的视频信号反转,从而进行正负反转显示。此外,从以往以来,即使在这些可将视频正负反转显示的液晶显示装置中,仍以上述传统的点反转驱动法进行显示。

[0011] [非专利文献 1] 铃木八十二着“液晶显示器工学入门”,日刊工业新闻社、1998 年 11 月 20 日、第 101 至 103 页。

[0012] 发明内容

[0013] (发明所欲解决的问题)

[0014] 然而,在图 14 所示的传统的点反转驱动法中,为使像素电位(视频信号)VIDEO 相对于直流电压所施加的对向电极的电位 COM 而反转,必须使用具有两倍于液晶驱动电压的电压的视频信号。例如:图 14 中,当液晶驱动电压为 V1 时,若要在将像素电位(视频信号)VIDEO 相对于对向电极的电位 COM 反转之前、之后,都得到相同的液晶驱动电压 V1,则必须使用具有两倍于液晶驱动电压 V1 的电压 V2 的视频信号。因此,即使期望以低频率驱动液晶显示装置来降低功耗,仍存在功耗的降低具有极限的问题。

[0015] 此外,在使用上述传统的点反转驱动法的液晶显示装置中,将视频正负反转显示时,会存在必须将含有与视频信号位数相同数目的反向器的视频反转电路内建于驱动 IC 的缺点。例如:欲将六位的视频信号正负反转显示时,为反转视频信号,则必须使用内含有具有六个反相器电路(inverter circuit)的视频信号反转电路的驱动 IC,因此除了会使视频信号反转电路的构成变复杂之外,还存在驱动 IC 在视频反转显示时功耗增加的问题。

[0016] 为解决上述问题提出本发明。本发明的一个目的在于提供一种液晶显示装置,可使闪烁难以辨识,同时能够降低功耗,且可简化用于将视频正负反转显示的电路的构成。

[0017] (用于解决问题的手段以及发明效果)

[0018] 按照本发明一个方面的液晶显示装置,具备:互相交叉配置的多条漏极线(drain lines)及多条栅极线(gate lines);第 1 像素部及第 2 像素部,其各自含有辅助电容,该辅助电容具有第 1 电极以及第 2 电极,其中第 1 电极连接至像素电极;共用电极,设置成与该第 1 像素部的该像素电极及该第 2 像素部的该像素电极相对向;第 1 辅助电容线及第 2 辅助电容线,其各自连接至该第 1 像素部及该第 2 像素部的该辅助电容的第 2 电极;以及信号供给电路,其含有多个信号供给电路部,这些信号供给电路部用于将具有第 1 电位的第 1 信号及具有用于将视频正负反转显示的第 2 电位的第 2 信号的任一个供给于第 1 像素部的第 1 辅助电容线,并且将具有第 3 电位的第 3 信号及具有用于将视频正负反转显示的第 4 电位的第 4 信号的任一个供给于第 2 像素部的第 2 辅助电容线;该信号供给电路部在通常显示时,将该第 1 信号供给至该第 1 辅助电容线且将该第 3 信号供给至该第 2 辅助电容线,该第 1 信号用以将供给至该第 1 像素部的视频信号之间该共用电极的电位之间的电位差予以提升,该第 3 信号用以将供给至该第 2 像素部的视频信号与于该共用电极的电位之间的电位差予以提升,而在正负反转显示时,将该第 2 信号供给至该第 1 辅助电容线且将该第 4 信号供给至该第 2 辅助电容线,该第 2 信号用以使供给至该第 1 像素部的视频信号相对于该共用电极的电位而反转,且将该视频信号与该共用电极的电位之间的电位差予以降低,该第 4 信号使供给至该第 2 像素部的视频信号相对于该共用电极的电位而反转,且将该视频信号与该共用电极的电位之间的电位差予以降低;该第 1 信号与该第 2 信号相对于该共用电极的电位极性相反,该第 3 信号与该第 4 信号相对于该共用电极的电位极性相反。其

中,本发明的正负反转显示是指,例如将以背景为白色而文字为黑色所显示的视频,反转显示为以背景为黑色而文字为白色所显示的视频。

[0019] 在按照此方面的液晶显示装置中,如上所述,由于设置各自连接至第1像素部及第2像素部的辅助电容的第2电极的第1辅助电容线及第2辅助电容线,以及设置含有多用于将具有第1电位的第1信号及具有第3电位的第3信号分别供给于第1像素部的第1辅助电容线及第2像素部的第2辅助电容线的信号供给电路部的信号供给电路,例如令第1电位为高电平(H level)、并且第3电位为低电平(L level),若将第1信号供给于第1像素部的第1辅助电容线、并且将第3信号供给于第2像素部的第2辅助电容线时,由于是将高电平的第1信号通过第1辅助电容而供给于第1像素部的辅助电容的第2电极,因此能够将第1像素部的辅助电容的第2电极的电位予以提升为高电平。而且,因将低电位的第3信号通过第2辅助电容而供给于第2像素部的辅助电容的第2电极,因此可将第2像素部的辅助电容的第2电极的电位予以下降为低电平。由此,当在第1像素部写入完毕高电平的视频信号后,若在第1像素部的辅助电容的第2电极供给高电平的第1信号,则第1像素部的像素电位可高于刚写入完毕视频信号时的状态。此外,当在第2像素部写入完毕低电平的视频信号后,若在第2像素部的辅助电容的第2电极供给低电位的第3信号,则第2像素部的像素电位可低于刚写入完毕视频信号时的状态。由此,由于不需要增加视频信号的电压,所以可轻易地抑制因增加视频信号的电压而引起的功耗增加。因此,可降低功耗。另外,由于设置含有多用于将具有第2电位的第2信号及具有第4电位的第4信号分别供给于第1像素部的第1辅助电容线及第2像素部的第2辅助电容线的信号供给电路部的信号供给电路,所以当将视频予以正负反转显示时,可分别将第2信号及第4信号供给于第1辅助电容线及第2辅助电容线。由此,当在第1像素部写入完毕高电平的视频信号后,若在第1像素部的辅助电容的第2电极供给低电位的第2信号,则可反转第1像素部的视频信号。而且,当在第2像素部写入完毕低电平的视频信号后,若在第2像素部的辅助电容的第2电极供给高电平的第4信号,则可反转第2像素部的视频信号。由此,由于不必反转视频信号即可使视频正负反转,因此即使如将六位的视频信号予以正负反转显示时,也不用将六位的各视频信号予以反转。由此,相比于分别将六位的各视频信号予以反转的情形,除可简化用于将视频反转显示的电路,还可进一步降低功耗。此外,当在每一相邻的像素部进行使像素电位(视频信号)相对于共通电极的电位而反转的点反转驱动时,通过第1像素部邻接于第2像素部的配置,可轻易地进行点反转驱动。再者,当在各多个像素部进行使像素电位(视频信号)相对于共通电极的电位而反转的区块(block)反转驱动时,通过使其中一方的区块仅由多个第1像素部所构成,另一方的区块仅由多个第2像素部所构成,且以其中一区块邻接于另一区块的方式进行配置,则可轻易地进行区块反转驱动。如此,通过进行点反转驱动或区块反转驱动,与在每一邻接的栅极线进行使像素电位(视频信号)相对于共通电极的电位反转的线反转驱动不同,因不会发生线状的闪烁,所以可轻易地使闪烁难以辨识。

[0020] 关于上述此方面的液晶显示装置,较佳地还包含相位控制电路,其用于产生使信号供给电路输出用于显示视频的信号的信号的第1控制信号及使信号供给电路输出用于正负反转显示视频的信号的信号的第2控制信号,并将第1控制信号及第2控制信号的任一方供给于信号供给电路。依据此构成,当正负反转显示视频时,通过将相位控制电路所生成的第2控制信号供给于信号供给电路,可轻易地使视频正负反转显示。

[0021] 在具有上述产生第 1 控制信号及第 2 控制信号的相位控制电路的液晶显示装置中,第 2 控制信号较佳地是通过反转第 1 控制信号的相位而产生。若以此构成,则第 2 控制信号可通过相位控制电路而轻易地产生。

[0022] 在上述经由反转第 1 控制信号的相位而产生第 2 控制信号的液晶显示装置中,第 1 控制信号可为时钟 (clock) 信号,而第 2 控制信号可为反转该时钟信号的相位而得的反转时钟信号。

[0023] 在具有上述产生第 1 控制信号及第 2 控制信号的相位控制电路的液晶显示装置中,当由相位控制电路将第 1 控制信号供给于信号供给电路时,较佳地将第 1 信号及第 3 信号分别供给于第 1 辅助电容线及第 2 辅助电容线,且当由相位控制电路将第 2 控制信号供给于信号供给电路时,较佳地将第 2 信号及第 4 信号分别供给于第 1 辅助电容线及第 2 辅助电容线。依据此构成,则通过将第 2 控制信号由相位控制电路供给于信号供给电路,可轻易地将视频信号予以正负反转显示。

[0024] 在具有上述产生第 1 控制信号及第 2 控制信号的相位控制电路的液晶显示装置中,相位控制电路较佳地包含:一个用于反转第 1 控制信号的反相器电路;连接于该反相器电路的输入端、当相位控制信号为第 1 电平时导通的第 1 导电型的第 1 晶体管;连接于该反相器电路的输出端、当相位控制信号为第 2 电平时导通的第 2 导电型的第 2 晶体管。依据此构成,即使在六位的视频信号的情况,因仅有一个反相器内含于用作正负反转视频的电路的相位控制电路,所以相比于传统的用于反转六位各视频信号所用的内含六个反相器的视频信号反转电路,可简化用作正负反转显示视频的电路的相位控制电路的构成。

[0025] 在具有上述产生第 1 控制信号及第 2 控制信号的相位控制电路的液晶显示装置中,较佳地还包含用于驱动液晶显示装置的驱动电路,并且相位控制电路内建于驱动电路。依据此构成,相比于将用于反转六位各视频信号的内含六个反相器的视频信号反转电路内建于驱动电路的传统情形,因可简化内建于驱动电路而用于正负反转显示视频的电路(相位控制电路)的构成,从而可降低驱动电路的功耗。

[0026] 在具有上述相位控制电路的液晶显示装置中,信号供给电路部较佳地对应于各多条栅极线而各自设置,各信号供给电路部在显示视频时,根据相位控制电路所供给的第 1 控制信号,分别依序将第 1 信号及第 3 信号供给于各栅极线所对应的第 1 辅助电容线及第 2 辅助电容线;同时,在反转显示视频时,根据相位控制电路所供给的第 2 控制信号,分别依序将第 2 信号及第 4 信号供给于各栅极线所对应的第 1 辅助电容线及第 2 辅助电容线。依据此构成,当第 1 像素部及第 2 像素部沿各栅极线而配置时,为了在各栅极线的第 1 像素部及第 2 像素部显示视频而依序写入视频信号之际可轻易地通过各信号供给电路部,将第 1 信号及第 3 信号的一方及另一方依序地供给于各栅极线所对应的第 1 辅助电容线及第 2 辅助电容线。此外,为了在各栅极线的第 1 像素部及第 2 像素部正负反转显示视频而依序写入视频信号时,可轻易地通过各信号供给电路部,将第 2 信号及第 4 信号的一方及另一方依序供给于各栅极线所对应的第 1 辅助电容线及第 2 辅助电容线。

[0027] 在按照上述此方面的液晶显示装置中,较佳地还包含:包含用于依序驱动多条栅极线的第 1 移位寄存器的栅极线驱动电路、以及与包含第 1 移位寄存器的栅极线驱动电路分开设置而用于依序驱动多个信号供给电路的第 2 移位寄存器。依据此构成,则可轻易地通过第 2 移位寄存器依序驱动对应于由包含第 1 移位寄存器的栅极线驱动电路所依序驱动

的栅极线的信号供给电路部。

[0028] 在按照上述此方面的液晶显示装置中,第 1 像素部及第 2 像素部较佳地以互相邻接的方式配置。依据此构成,则可轻易地在每一邻接的像素部进行使像素电位(视频信号)相对于共通电极的电位而反转的点反转驱动。

[0029] 在按照上述此方面的液晶显示装置中,较佳为在完成将视频信号写入至沿着至少一条栅极线而配置的全部像素部后,信号供给电路部将第 1 信号及第 2 信号的任一方供给于第 1 辅助电容线,并将第 3 信号及第 4 信号的任一方供给于第 2 辅助电容线。依据此构成,则可轻易地使沿至少一条栅极线而配置的全部像素部的像素电位高于或低于刚完成视频信号写入后的状态。

[0030] 在按照上述此方面的液晶显示装置中,信号供给电路部较佳地在全部像素部完成视频信号写入期间的每一帧(frame)期间内,交互地切换供给于第 1 辅助电容线的第 1 信号及第 2 信号的任一方与供给于第 2 辅助电容线的第 3 信号及第 4 信号的任一方。依据此构成,因为在每一帧期间内,使写入第 1 像素部的像素电极及第 2 像素部的像素电极的视频信号电位,相对于共通电极的电位而反转,因此可轻易地进行点反转驱动或区块反转驱动。在此状况下,可轻易地抑制焦痕(残影现象)。

[0031] 在按照上述此方面的液晶显示装置中,第 1 像素部及第 2 像素部较佳地以互相邻接的方式配置,并且在第 1 像素部及第 2 像素部的第 1 电极所供给的视频信号具有互相反转的波形。依据此构成,则可轻易地进行点反转驱动。

[0032] 在按照上述此方面的液晶显示装置中,第 1 信号的第 1 电位与第 4 信号的第 4 电位较佳地具有实质相同的大小,并且第 2 信号的第 2 电位与第 3 信号的第 3 电位较佳地具有实质相同的大小。依据此构成,因可仅通过切换供给于第 1 辅助电容线及第 2 辅助电容线的信号而正负反转显示视频,所以可轻易地将视频正负反转显示。

[0033] 附图说明

[0034] 图 1 是显示本发明的一种实施例的液晶显示装置的平面图;

[0035] 图 2 是显示图 1 所示实施例的液晶显示装置的方块图;

[0036] 图 3 是显示图 1 及图 2 所示的实施例的液晶显示装置的信号供给电路的电路图;

[0037] 图 4 是显示图 1 所示的实施例的液晶显示装置的驱动 IC 的相位控制电路的电路图;

[0038] 图 5 是用于说明图 2 所示的实施例的液晶显示装置的视频以通常状态(非反转显示)显示时,垂直驱动器、信号供给电路、以及移位寄存器的动作的时序图;

[0039] 图 6 是用于说明图 1 所示的实施例的液晶显示装置的视频以通常状态(非反转显示)显示时,像素部的动作的波形图;

[0040] 图 7 是用于说明图 1 所示的实施例的液晶显示装置的视频以通常状态(非反转显示)显示时,像素部的动作的波形图;

[0041] 图 8 是用于说明图 1 所示的实施例的液晶显示装置的像素部的动作的附图;

[0042] 图 9 是用于说明图 1 所示的实施例的液晶显示装置的视频以通常状态(非反转显示)显示时,像素部的动作的概略波形图;

[0043] 图 10 是用于说明图 1 所示的实施例的液晶显示装置的视频于反转显示时,像素部的动作的概略波形图;

[0044] 图 11 是用于说明图 1 所示的实施例的液晶显示装置的视频在反转显示时,像素部的动作的概略波形图;

[0045] 图 12 是用于说明图 1 所示的实施例的液晶显示装置的视频在反转显示时,像素部的动作的概略波形图;

[0046] 图 13 是以传统的线反转驱动法驱动液晶显示装置时的波形图;

[0047] 图 14 是以传统的点反转驱动法驱动液晶显示装置时的波形图。

[0048] 主要元件符号说明

[0049]	1	基板	2	显示部
[0050]	3a	像素部 (第 1 像素部)	3b	像素部 (第 2 像素部)
[0051]	4a、4b	N 沟道晶体管	5	水平驱动器
[0052]	6	垂直驱动器 (第 1 移位寄存器、栅极线驱动电路)		
[0053]	7	信号供给电路	7a 至 7d	信号供给电路部
[0054]	8	移位寄存器 (第 2 移位寄存器)		
[0055]	9	驱动 IC	9a	相位控制电路
[0056]	31	液晶层	32	N 沟道晶体管
[0057]	33	辅助电容	34	像素电极
[0058]	35	对向电极 (共通电极)	36	电极 (第 1 电极)
[0059]	92	N 沟道晶体管	93	P 沟道晶体管
[0060]	37a、37b	电极 (第 2 电极)	61a 至 61f	移位寄存器电路部
[0061]	62a 至 62e	AND 电路部	71a 至 71c	反相器
[0062]	72a 至 72b	频率反相器	73a 至 73d	开关
[0063]	81a 至 81f	移位寄存器电路部		
[0064]	82a 至 82d	AND 电路部	91a	反相器
[0065]	A 至 F	像素部	A、B、C	输入端
[0066]	CKH、CKV	时钟信号	CKV1、CKV2	时钟信号
[0067]	CKVSC	时钟信号 (第 1 控制信号)		
[0068]	CL	中心电平	COM	对向电极的电位
[0069]	D1 至 D2	漏极线	ENB	使能信号
[0070]	G1 至 G5	栅极线	H	高
[0071]	HVDD	高侧电位	HVSS	低侧电位
[0072]	L	低	ND1、ND2	节点
[0073]	SC1-1 至 SC1-4	辅助电容线 (第 1 辅助电容线)		
[0074]	SC2-1 至 SC2-4	辅助电容线 (第 2 辅助电容线)		
[0075]	STH、STV	起始信号	V1、V2	电压
[0076]	VIDEO1、VIDEO2	视频信号线		
[0077]	VIDEO	像素电位 (视频信号)		
[0078]	Vnp	相位控制信号	Vp1、Vp2	像素电位
[0079]	VSCH	正侧电位	VSCL	负侧电位
[0080]	VVDD	正侧电位	VVSS	负侧电位

[0081] X 输出端

[0082] XCKVSC 时钟信号 (第 2 控制信号)

[0083] ΔV_1 、 ΔV_2 电位差 $\Delta V_{\alpha 1}$ 、 $\Delta V_{\alpha 2}$ 电位差

[0084] $\Delta V_{\beta 1}$ 、 $\Delta V_{\beta 2}$ 电位差

具体实施方式

[0085] 以下,根据图面说明本发明的实施例。

[0086] 图 1 是显示本发明一实施例的液晶显示装置的平面图。图 2 是显示如图 1 所示的实施例的液晶显示装置的方块图。图 3 是显示如第 1 及 2 图所示的实施例的液晶显示装置的信号供给电路的电路图。图 4 是显示如图 1 所示的实施例的液晶显示装置的驱动 IC 的相位控制电路的内部构成电路图。首先,参照图 1 至 4,说明本发明一实施例的液晶显示装置的构造。此外,本实施例以本发明的显示装置的示例的液晶显示装置进行说明。

[0087] 首先,参照图 1,本实施例在基板 1 上设置显示部 2。像素部 3a 及 3b 配置于显示部 2 上。此外,在图 1 中,为简化图面,虽仅各显示了一条栅极线 G1、与该栅极线 G1 互相交叉的两条漏极线 D1 和 D2、以及沿栅极线 G1 而配置的像素部 3a 及 3b,但实际上有多条栅极线与多条漏极线互相交叉配置,并且像素部 3a 及 3b 被配置为互相邻接的矩阵状(matrix)。其中,像素部 3a 及 3b 分别为本发明的“第 1 像素部”及“第 2 像素部”的示例。

[0088] 像素部 3a 及 3b 各自设有液晶层 31、N 沟道晶体管 (n-channel transistor) 32、及辅助电容 33。像素部 3a 及 3b 的液晶层 31 各自配置在像素电极 34 与共通的对面电极 (共通电极) 35 之间。

[0089] 此外,像素部 3a 的 N 沟道晶体管 32 的漏极连接至供给视频信号的漏极线 D1,并且像素部 3b 的 N 沟道晶体管 32 的漏极连接至供给视频信号的漏极线 D2。像素部 3a 及 3b 的源极各自连接至像素电极 34。

[0090] 此外,像素部 3a 及 3b 的辅助电容 33 的其中一电极 36 各自连接至像素电极 34。像素部 3a 的辅助电容 33 的另一电极 37a 连接至辅助电容线 SC1-1,并且像素部 3b 的辅助电容 33 的另一电极 37b 连接至辅助电容线 SC2-1。其中,电极 36 为本发明的“第 1 电极”的示例、电极 37a 及 37b 为本发明的“第 2 电极”的示例。此外,辅助电容线 SC1-1 为本发明的“第 1 辅助电容线”的示例、辅助电容线 SC2-1 为本发明的“第 2 辅助电容线”的示例。

[0091] 此外,在基板 1 上设有水平驱动器 (H driver) 5、以及用于驱动 (扫描) 漏极线 D1、D2、和未显示的第 3 条以后等漏极线的 N 沟道晶体管 (H switch) 4a 及 4b。而且,像素部 3a 所对应的 N 沟道晶体管 4a 连接至视频信号线 VIDEO1、并且像素部 3b 所对应的 N 沟道晶体管 4b 连接至视频信号线 VIDEO2。此外,基板 1 上设有用于驱动 (扫描) 第 1 条栅极线 G1、以及未显示的第 2 条以后等栅极线的垂直驱动器 (V driver) 6。其中,垂直驱动器 6 为本发明的“栅极线驱动电路”及“第 1 移位寄存器 (shift register)”的示例。

[0092] 在此,于本实施例中,基板 1 上设有信号供给电路 7 及移位寄存器 8。此外,像素部 3a 所对应的辅助电容线 SC1-1 及像素部 3b 所对应的辅助电容线 SC2-1 共同连接至信号供给电路 7 (信号供给电路部 7a)。信号供给电路 7 的功能在于:在每一帧 (frame) 期间,将高电平的信号 VSCH 及低电平的信号 VSCL 的一方以及另一方分别交互地供给于辅助电容线 SC1-1 及辅助电容线 SC2-1。其中,一帧期间是指将视频信号完成写入至构成显示部 2 的全

部像素部 3a 及 3b 所需的期间。此外,移位寄存器 8 的功能在于:驱动信号供给电路 7,以将由信号供给电路 7 而来的信号依序供给至沿第 1 条栅极线 G1 的一对辅助电容线 SC1-1 及 SC2-1 到最后 1 条栅极线的一对辅助电容线(未图示)。其中,移位寄存器 8 为本发明的“第 2 移位寄存器”的示例。

[0093] 此外,在本实施例中,包含相位控制电路 9a 的驱动 IC 9 设置在基板 1 的外部。其中,驱动 IC 9 为本发明的“驱动电路”的示例。由此驱动 IC 9 将高侧(高电压侧)电位 HVDD、低侧(低电压侧)电位 HVSS、起始信号 STH、及时钟信号 CKH 供给于水平驱动器 5。且,由此驱动 IC 9 将正侧电位 VVDD、负侧电位 VVSS、起始信号 STV、时钟信号 CKV、及使能信号 ENB 供给于垂直驱动器 6。此外,由此驱动 IC 9 将正侧电位 VSCH 及负侧电位 VSCL 供给于信号供给电路 7。此外,由相位控制电路 9a 将时钟信号 CKVSC 及用于正负反转显示视频的时钟信号 XCKVSC 的任一方供给于信号供给电路 7。此时钟信号 XCKVSC 是通过相位控制电路 9a 将时钟信号 CKVSC 的相位予以反转而产生的。此外,与供给于垂直驱动器 6 的信号相同的信号,也由此驱动 IC 9 供给于移位寄存器 8。其中,时钟信号 CKVSC 为本发明的“第 1 控制信号”的示例、并且时钟信号 CKVSC 为本发明的“第 2 控制信号”的示例。

[0094] 其次,参照图 2 及 3,说明垂直驱动器 6、信号供给电路 7、以及移位寄存器 8 的内部构成。垂直驱动器 6 包含移位寄存器电路部 61a 至 61f。且,垂直驱动器 6 包含具有三个输入端与一个输出端的 AND 电路部 62a 至 62e。

[0095] 在 AND 电路部 62a 的输入端输入有移位寄存器电路部 61a 及 61b 的输出信号、以及使能(enable)信号 ENB。在 AND 电路部 62b 的输入端输入有移位寄存器电路部 61b 及 61c 的输出信号、以及使能信号 ENB。AND 电路部 62c 后也同样地输入依序位移一顺位的两组移位寄存器电路部的输出信号及使能信号 ENB。此外,在 AND 电路部 62a 至 62e 中,只有当三个输入信号都是高电平时,才能输出高电平信号,当三个输入信号中有任一个为低电平时,则输出低电平信号。此外,AND 电路部 62a 至 62e 的输出端各自连接至栅极线 G1 至 G5。此外,虽未显示,但 AND 电路部与栅极线之间,连接有电平移位电路(levelshift circuit)。

[0096] 此外,信号供给电路 7 包含信号供给电路部 7a 至 7d。而且,信号供给电路部 7a 至 7d 各自对应于栅极线 G1 至 G4 而设置。此外,为了简化图面,栅极线 G5 所对应的信号供给电路部并未被显示。

[0097] 再者,信号供给电路部 7a 的详细电路构成如图 3 所示,由反相器 71a 至 71c、频率反相器(clock inverter)72a 及 72b、以及开关(switch)73a 至 73d 所构成。此外,开关 73a 至 73d 各自由 N 沟道晶体管及 P 沟道晶体管所构成。

[0098] 由移位寄存器 8 而来的输出信号(参照图 2)输入在反相器 71a 的输入端 A。此外,由移位寄存器 8 而来的输出信号也输入在频率反相器 72a 的输入端 B,并且频率反相器 72a 的输入端 C 连接至反相器 71a 的输出端 X。在频率反相器 72a 的输入端 A 输入有时钟信号 CKVSC 及 XCKVSC 的任一者,并且频率反相器 72a 的输出端 X 连接至反相器 71b 的输入端 A。此外,反相器 71b 的输出端 X 连接至节点(node)ND1。此外,频率反相器 72b 的输入端 B 连接至反相器 71a 的输出端 X,并且由移位寄存器 8 而来的输出信号输入于频率反相器 72b 的输入端 C。频率反相器 72b 的输入端 A 连接至节点 ND1,并且频率反相器 72b 的输出端 X 连接至反相器 71b 的输入端 A。此外,反相器 71c 的输入端 A 连接至节点 ND1,并且反相器 71c 的输出端 X 连接至节点 ND2。

[0099] 此外,在开关 73a 及 73d 的输入端 A 与开关 73b 及 73c 的输入端 A,分别输入有正侧电位 VSCH 及负侧电位 VSCL。开关 73a 及 73b 的输出端 X 与开关 73c 及 73d 的输出端 X 各自连接至辅助电容线 SC1-1 及 SC2-1。开关 73a 及 73c 的 N 沟道晶体管的栅极连接至节点 ND1,并且开关 73a 及 73c 的 P 沟道晶体管的栅极连接至节点 ND2。开关 73b 及 73d 的 N 沟道晶体管的栅极连接至节点 ND2,并且开关 73b 及 73d 的 P 沟道晶体管的栅极连接至节点 ND1。

[0100] 此外,如图 2 所示的信号供给电路部 7b 至 7d,除所连接的辅助电容线和后述所连接的移位寄存器电路部之外,其电路构成都与信号供给电路部 7a 相同。

[0101] 此外,如图 2 所示,移位寄存器 8 包含移位寄存器电路部 81a 至 81f。此移位寄存器电路部 81a 至 81f 的电路构成可各自与垂直驱动器 6 的移位寄存器电路部 61a 至 61f 为相同的构成。此外,移位寄存器 8 包含具有三个输入端与一个输出端的 AND 电路部 82a 至 82d。

[0102] 在 AND 电路部 82a 的输入端输入有移位寄存器电路部 81b 及 81c 所输出的信号及使能信号 ENB。AND 电路部 82b 后的 AND 电路部也同样地输入有依序位移一顺位的两组移位寄存器电路部所输出的信号及使能信号 ENB。此外,AND 电路部 82a 至 82d 的输出端各自连接至信号供给电路部 7a 至 7d。此外,与垂直驱动器 6 不同地,移位寄存器 8 中并未设置用于输入移位寄存器电路部 81a 及 81b 所输出信号的 AND 电路部。其原因说明如下。即,在移位寄存器 8 输入有与垂直驱动器 6 相同的起始信号 STV、时钟信号 CKV、以及使能信号 ENB。因此,在第 1 组的像素部完成写入视频信号后,为使第 1 组辅助电容的电位改变,则必须对应于第 2 组 AND 电路部的高电平信号而改变第 1 组辅助电容的电位。因此,不用设置用于输入移位寄存器电路部 81a 及 81b 所输出的信号的第 1 组 AND 电路部。

[0103] 其次,参照图 1 及 4,说明驱动 IC 9(参照图 1)的相位控制电路 9a 的电路构成。如图 4 所示,相位控制电路 9a 包含一个用于反转时钟信号 CKVSC 的反相器 91a、N 沟道晶体管 92、以及 P 沟道晶体管 93。此外,在反相器 91a 的输入端输入有时钟信号 CKVSC,并且反相器 91a 的输入端连接至 P 沟道晶体管 93 的源极/漏极其中之一。此外,反相器 91a 的输出端连接至 N 沟道晶体管 92 的源极/漏极其中之一。另外,在 N 沟道晶体管 92 以及 P 沟道晶体管 93 的栅极输入有相位控制信号 Vnp。此外,N 沟道晶体管 92 以及 P 沟道晶体管 93 的源极/漏极的另一方被构成为相互连接,并且连接至信号供给电路 7(参照图 1)。

[0104] 图 5 是用于说明如图 2 所示实施例的液晶显示装置在通常状态下(非反转显示)显示视频时,垂直驱动器、信号供给电路、以及移位寄存器的动作的时序图。图 6 至 12 是用于说明图 1 所示实施例的液晶显示装置的像素部的动作的附图。接着,参照图 1 至 12,说明本发明的实施例的液晶显示装置的动作。

[0105] 首先,当视频在通常状态下(非反转显示)显示时,在图 2 所示的垂直驱动器 6 和移位寄存器 8 输入有如图 5 所示高电平的起始信号 STV。其次,在垂直驱动器 6(参照图 2),通过将时钟信号 CKV1 变为高电平,而由移位寄存器电路部 61a 将高电平的信号输入 AND 电路部 62a。之后,通过将时钟信号 CKV1 变为低电平,并将时钟信号 CKV2 变为高电平,而由移位寄存器电路部 61b 将高电平的信号输入 AND 电路部 62a 及 62b。接着,由于通过将使能信号 ENB 变为高电平,使输入 AND 电路部 62a 的三个信号(移位寄存器电路部 61a 及 61b 的信号、以及使能信号 ENB)都变为高电平,因此由 AND 电路部 62a 将高电平的信号供给于栅

极线 G1。其次,通过将使能信号 ENB 变为低电平,而由 AND 电路部 62a 将低电平的信号供给于栅极线 G1,并使该低电平的信号在一帧期间内维持低电平。之后,将时钟信号 CKV2 变为低电平。

[0106] 其次,通过将时钟信号 CKV1 再次变为高电平,而由移位寄存器电路部 61c(参照图 2) 将高电平的信号输入 AND 电路部 62b 及 62c。接着,由于通过将使能信号 ENB 再次变为高电平,使输入 AND 电路部 62b 的三个信号(移位寄存器电路部 61b 及 61c 的信号、以及使能信号 ENB)都变为高电平,因此由 AND 电路部 62b 将高电平的信号供给于栅极线 G2。其次,通过将使能信号 ENB 变为低电平,而由 AND 电路部 62b 将低电平的信号供给于栅极线 G2 并使该低电平的信号在一帧周期内维持低电平。之后,将时钟信号 CKV1 变为低电平。

[0107] 其次,与上述 AND 电路部 62a 及 62b 相同,在与时钟信号 CKV1 及 CKV2 相同的时序,由移位寄存器电路部 61d 至 61f(参照图 2) 将高电平的信号依序输入 AND 电路部 62c 及 62e。借此,则与上述栅极线 G1 及 G2 相同,在与使能信号 ENB 相同的时序,由 AND 电路部 62c 及 62e 将高电平的信号依序供给于栅极线 G3 至 G5。之后,在与使能信号 ENB 相同的时序,由 AND 电路部 62c 及 62e 将低电平的信号依序供给于栅极线 G3 至 G5,并在一帧期间内维持低电平。此外,当使能信号 ENB 为低电平的期间,因强制栅极线 G1 至 G5 变为低电平,因此邻接的栅极线的高电平期间不会发生重叠。

[0108] 此外,在移位寄存器 8(AND 电路部 82a 至 82d)(参照图 2) 中,也与上述 AND 电路部 62a 及 62e 相同,在与时钟信号 CKV1 及 CKV2 相同的时序,由移位寄存器电路部 81b(81a) 至 81f 将高电平的信号依序输入 AND 电路部 82a 至 82d。借此,在与使能信号 ENB 相同的时序,由 AND 电路部 82a 至 82d 将高电平的信号依序输出。如此,由移位寄存器 8 将高电平的信号依序输出。此外,由移位寄存器 8 所输出的高电平信号,被按照与在栅极线 G2 至 G5 供给高电平信号的时序相同的时序依序输出。

[0109] 此外,由移位寄存器 8 依序输出的高电平信号,被依序输入至信号供给电路 7 的信号供给电路部 7a 至 7b(参照图 2)。

[0110] 此外,如图 4 所示,在驱动 IC 的相位控制电路 9a 中,高电平的时钟信号 CKVSC 输入至反相器 91a 的输入端,并且由反相器 91a 的输出端输出低电平的时钟信号 CKVSC。而且,在非反转显示(通常显示)时,低电平的相位控制信号 Vnp 输入 N 沟道晶体管 92 以及 P 沟道晶体管 93 的栅极。借此,因 N 沟道晶体管 92 为关断(OFF) 状态而 P 沟道晶体管 93 为导通(ON) 状态,因此用于在信号供给电路部 7a 进行非反转显示(通常显示)的控制信号的高电平时钟信号 CKVSC 由相位控制电路 9a 供给于信号供给电路 7。

[0111] 此外,如图 3 所示,在信号供给电路部 7a 中,若由移位寄存器 8(参照图 1) 输入高电平的输入信号,则频率反相器 72a 会变为导通状态。在非反转显示(通常显示)时,因由驱动 IC 9 的相位控制电路 9a 将高电平的时钟信号 CKVSC 输入频率反相器 72a 的输入端 A,因此由频率反相器 72a 的输出端 X 输出低电平的信号。此低电平的信号通过反相器 71b 而反转为高电平。因此,节点 ND1 变为高电平,并且节点 ND2 通过反相器 71c 而反转为低电平。借此,开关 73a 及 73c 变为导通状态,并且开关 73b 及 73d 变为关断状态。结果,高电平侧的信号 VSCH 被供给于辅助电容线 SC1-1,并且低电平侧的信号 VSCL 被供给于辅助电容线 SC2-1。

[0112] 此外,当由移位寄存器 8 而来的输入信号变为低电平时,因频率反相器 72a 变为关

断状态,而频率反相器 72b 变为导通状态,因此低电平的信号会持续输入频率反相器 71b 的输入端 A。结果,因节点 ND1 继续保持高电平,并且节点 ND2 继续保持低电平,因此高电平的信号 VSCH 会持续供给于辅助电容线 SC1-1,并且低电平的信号 VSCL 会持续供给于辅助电容线 SC2-1。此外,如图 2 所示的信号供给电路部 7b 至 7d,也进行与信号供给电路部 7a 相同的动作。

[0113] 如此,由信号供给电路部 7a 至 7d 而来的高电平侧信号 VSCH 及低电平侧信号 VSCL,会按照与在栅极线 G2 至 G5 供给高电平信号的时序相同的时序,被依序供给于辅助电容线 SC1-1 至 SC1-4 及辅助电容线 SC2-1 至 SC2-4。其中,辅助电容线 SC1-2、SC1-3、及 SC1-4 为本发明的“第 1 辅助电容线”的示例,而辅助电容线 SC2-2、SC2-3、及 SC2-4 为本发明的“第 2 辅助电容线”的示例。

[0114] 此外,在如图 1 所示的显示部 2 中,例如进行如下的动作。即,首先将高电平侧的视频信号供给于视频信号线 VIDE01,并且将低电平侧的视频信号供给于视频信号线 VIDE02。接着,通过将由水平驱动器 5 而来的高电平信号依序供给于 N 沟道晶体管 4a 及 4b 的栅极,而依序将 N 沟道晶体管 4a 及 4b 变为导通状态。借此,将由视频信号线 VIDE01 而来的高电平侧的视频信号供给于像素部 3a 的漏极线 D1,并且将由视频信号线 VIDE02 而来的低电平侧的视频信号供给于像素部 3b 的漏极线 D2。之后,如上所述,将高电平的信号供给于栅极线 G1。

[0115] 此时,在像素部 3a 中,通过使 N 沟道晶体管 32 变为导通状态,而使高电平侧的视频信号写入像素部 3a。即,如图 6 所示,像素电位 V_{p1} 会上升至达到视频信号线 VIDE01 的电位。接着,通过使供给于栅极线 G1 的信号变为低电平,而使 N 沟道晶体管 32 (参照图 1) 变为关断状态。借此,终止将高电平侧的视频信号写入至像素部 3a。此时,因供给于栅极线 G1 的信号变为低电平,所以像素电位 V_{p1} 会下降 $\Delta V1$ 。此外,考虑像素电位 V_{p1} 下降 $\Delta V1$,而将对向电极 35 的电位 COM 预设为比视频信号线 VIDE01 的电位的中心电平 (center level) 下降 $\Delta V1$ 的电位。

[0116] 在此,本实施例通过在供给于栅极线 G1 的信号变为低电平后,将高电平侧信号 VSCH 供给于辅助电容线 SC1-1,从而将高电平侧信号 VSCH 供给于辅助电容 33 (参照图 1) 的另一电极 37a,并且使辅助电容 33 的电位往高电平侧上升。借此,因在液晶层 31 与辅助电容 33 之间产生电荷的再分配,所以像素电位 V_{p1} 会上升 $\Delta V2$ 。此上升 $\Delta V2$ 的像素电位 V_{p1} 在一帧期间内 (直到 N 沟道晶体管 32 再次变为导通状态的期间) 维持固定。此外,像素电位 V_{p1} 会因漏电流 (leak current) 等影响,而随时间的经过产生若干变动。

[0117] 此外,在像素部 3b (参照图 1) 中,通过 N 沟道晶体管 32 变为导通状态,而使低电平侧的视频信号写入像素部 3b。即,如图 7 所示,像素电位 V_{p2} 会下降至达到视频信号线 VIDE02 的电位。接着,通过使供给于栅极线 G1 的信号变为低电平,而使 N 沟道晶体管 32 变为关断状态。借此,终止将低电平侧的视频信号写入至像素部 3b,并且使像素电位 V_{p2} 下降 $\Delta V1$ 。此外,通过在供给于栅极线 G1 的信号变为低电平后,将低电平侧信号 VSCL 供给于辅助电容线 SC2-1,从而将低电平侧信号 VSCL 供给于辅助电容 33 的另一电极 37b (参照图 1),并且使辅助电容 33 的电位往低电平侧下降。借此,像素电位 V_{p2} 会下降 $\Delta V2$,并且此下降 $\Delta V2$ 的像素电位 V_{p2} 在一帧期间内维持固定。

[0118] 沿第 2 行之后的栅极线 G2 至 G5 (参照图 2) 而配置的像素部,也依序进行与沿第

1 行栅极线 G1 而配置的像素部 3a 及 3b 相同的动作。而且,在结束第一幅帧的动作后,将供给于视频信号线 VIDEO1 的视频信号相对于对向电极 35 的电位 COM 而朝低电平侧反转,并将供给于视频信号线 VIDEO2 的视频信号相对于对向电极 35 的电位 COM 而朝高电平侧反转。

[0119] 其次,在非反转显示(通常显示)时,将由驱动 IC 9 的相位控制电路 9a 供给于信号供给电路 7 的时钟信号 CKVSC 切换为低电平。此时,如图 3 所示,在信号供给电路部 7a 中,因低电平的时钟信号 CKVSC 输入至频率反相器 72a 的输入端 A,因此与时钟信号 CKVSC 为高电平时相反,开关 37a 及 37c 会变成关断状态,并且开关 37b 及 37d 会变成导通状态。结果导致低电平侧的信号 VSCL 供给于辅助电容线 SC1-1,并且高电平侧的信号 VSCH 供给于辅助电容线 SC2-1。此外,信号供给电路部 7b 至 7d(参照图 2)也进行与信号供给电路部 7a 相同的动作。

[0120] 借此,在第二帧中,像素部 3a 进行如图 7 所示的动作,并且像素部 3b 进行如图 6 所示的动作。而且,在第三帧以后的每一帧期间,供给于视频信号线 VIDEO1(参照图 1)的视频信号被交互切换为高电平侧及低电平侧,并且供给于视频信号线 VIDEO2(参照图 1)的视频信号被交互切换为低电平侧及高电平侧。此外,供给于信号供给电路 7 的时钟信号 CKVSC 被交互切换为高电平及低电平,从而将各自供给于辅助电容线 SC1-1 至 1-4(参照图 2)及 SC2-1 至 2-4(参照图 2)的高电平侧信号 VSCH 及低电平侧信号 VSCL 的一方及另一方交互切换。

[0121] 如上所述,本实施例被构成为,在通常状态(非反转显示)显示视频时,如图 8 及 9 所示,当供给于像素部 3a(参照图 1)的像素电位 V_{p1} 的视频信号线 VIDEO1 的电位为高电平时,使高电平侧的信号 VSCH 供给于辅助电容线 SC1-1。借此,因像素电位 V_{p1} 与对向电极 35(参照图 1)的电位 COM 间的电位差 $\Delta V_{\alpha 1}$ 变大,在正常显白(normal white)时,像素部 3a 例如显示为黑色(参照图 8)。此外,被构成为,当供给于像素部 3a 的像素电位 V_{p1} 的视频信号线 VIDEO1 的电位为低电平时,使低电平侧的信号 VSCL 供给于辅助电容线 SC1-1。借此,因像素电位 V_{p1} 与对向电极 35(参照图 1)的电位 COM 间的电位差 $\Delta V_{\beta 1}$ 变大,在正常显白(normal white)时,像素部 3a 例如显示为黑色(参照图 8)。此外,被构成为,当供给于像素部 3b(参照图 1)的像素电位 V_{p2} 的视频信号线 VIDEO2 的电位为低电平时,使低电平侧的信号 VSCL 供给于辅助电容线 SC2-1。借此,因像素电位 V_{p2} 与对向电极 35(参照图 1)的电位 COM 间的电位差 $\Delta V_{\beta 1}$ 变大,在正常显白(normal white)时,像素部 3b 例如显示为黑色(参照图 8)。此外,被构成为,当供给于像素部 3b 的像素电位 V_{p2} 的视频信号线 VIDEO2 的电位为高电平时,使高电平侧的信号 VSCH 供给于辅助电容线 SC2-1。借此,因像素电位 V_{p2} 与对向电极 35(参照图 1)的电位 COM 间的电位差 $\Delta V_{\alpha 1}$ 变大,在正常显白(normal white)时,像素部 3b 例如显示为黑色(参照图 8)。

[0122] 此外,本实施例被构成为,在正负反转显示视频时,如图 8 及 10 所示,当供给于像素部 3a(参照图 1)的像素电位 V_{p1} 的视频信号线 VIDEO1 的电位为高电平时,使低电平侧的信号 VSCL 供给于辅助电容线 SC1-1。借此,因像素电位 V_{p1} 与对向电极 35(参照图 1)的电位 COM 间的电位差 $\Delta V_{\beta 2}$ 变小,在正常显白(normal white)时,像素部 3a 例如显示为白色(参照图 8)。此外,被构成为,当供给于像素部 3a 的像素电位 V_{p1} 的视频信号线 VIDEO1 的电位为低电平时,使高电平侧的信号 VSCH 供给于辅助电容线 SC1-1。借此,因像素电位

Vp1 与对向电极 35 (参照图 1) 的电位 COM 间的电位差 $\Delta V_{\alpha 2}$ 变小, 在正常显白 (normal white) 时, 像素部 3a 例如显示为白色 (参照图 8)。此外, 被构成为, 当供给于像素部 3b (参照图 1) 的像素电位 Vp2 的视频信号线 VIDE02 的电位为低电平时, 使高电平侧的信号 VSCH 供给于辅助电容线 SC2-1。借此, 因像素电位 Vp2 与对向电极 35 (参照图 1) 的电位 COM 间的电位差 $\Delta V_{\alpha 2}$ 变小, 在正常显白 (normal white) 时, 像素部 3b 例如显示为白色 (参照图 8)。此外, 被构成为, 当供给于像素部 3b 的像素电位 Vp2 的视频信号线 VIDE02 的电位为高电平时, 使低电平侧的信号 VSCL 供给于辅助电容线 SC2-1。借此, 因像素电位 Vp2 与对向电极 35 (参照图 1) 的电位 COM 间的电位差 $\Delta V_{\beta 2}$ 变小, 在正常显白 (normal white) 时, 像素部 3b 例如显示为白色 (参照图 8)。

[0123] 接下来, 详细说明在正负反转显示视频时液晶显示装置的动作。首先, 垂直驱动器 6 及移位寄存器 8 的动作与视频在通常状态 (非反转显示) 下显示时相同。如图 1 所示, 由驱动 IC 9 的相位控制电路 9a 将用作进行正负反转显示的控制信号的时钟信号 XCKVSC 供给于信号供给电路 7 的信号供给电路部 7a。具体而言, 如图 4 所示, 在驱动 IC 9 的相位控制电路 9a 中, 在反相器 91a 的输入端输入有高电平的时钟信号 XCKVSC, 并且在反相器 91a 的输出端输出有低电平的时钟信号 CKVSC。而且, 正负反转显示时, 在 N 沟道晶体管 92 及 P 沟道晶体管 93 的栅极输入有高电平的相位控制信号 Vnp。借此, 因 N 沟道晶体管 92 变为导通状态, 并且 P 沟道晶体管 93 变为关断状态, 因此由相位控制电路 9a 将用作使信号供给电路部 7a 进行正负反转显示的控制信号的低电平时钟信号 XCKVSC 供给于信号供给电路 7。

[0124] 此外, 如图 3 所示, 在信号供给电路部 7a 中, 若由移位寄存器 8 (参照图 1) 输入高电平的输入信号, 则频率反相器 72a 会变为导通状态。反转显示 (正负反转显示) 时, 因由驱动 IC 9 的相位控制电路 9a 将低电平的时钟信号 XCKVSC 输入频率反相器 72a 的输入端 A, 因此高电平的信号由频率反相器 72a 的输出端 X 输出。此高电平的信号通过反相器 71b 而反转为低电平。因此, 节点 ND1 会变为低电平, 并且节点 ND2 会通过反相器 71c 而变为高电平。借此, 开关 73a 和 73c 会变为关断状态, 并且开关 73b 和 73d 会变为导通状态。结果, 将使低电平侧的信号 VSCL 供给于辅助电容线 SC1-1, 并且使高电平侧的信号 VSCH 供给于辅助电容线 SC2-1。

[0125] 此外, 由于当由移位寄存器 8 而来的输入信号变为低电平时, 频率反相器 72a 变为关断状态, 而频率反相器 72b 变为导通状态, 因此高电平的信号会持续输入反相器 71b 的输入端 A。结果, 因节点 ND1 继续保持低电平, 并且节点 ND2 继续保持高电平, 故低电平侧的信号 VSCL 会持续供给于辅助电容线 SC1-1, 并且高电平侧的信号 VSCH 会持续供给于辅助电容线 SC2-1。此外, 在图 2 所示的信号供给电路部 7b 至 7d 中, 也进行与信号供给电路部 7a 相同的动作。

[0126] 如此, 由信号供给电路部 7a 至 7d 而来的低电平侧信号 VSCL 及高电平侧信号 VSCH, 会以与供给于栅极线 G2 至 G5 的高电平信号的时序相同的时序, 依序供给于辅助电容线 SC1-1 至 SC1-4 及辅助电容线 SC2-1 至 SC2-4。

[0127] 此外, 在图 1 所示的显示部 2 中, 例如进行如下的动作。即, 首先将高电平侧的视频信号供给于视频信号线 VIDE01, 并且将低电平侧的视频信号供给于视频信号线 VIDE02。接着, 通过将由水平驱动器 5 而来的高电平信号依序供给于 N 沟道晶体管 4a 及 4b 的栅极, 而依序将 N 沟道晶体管 4a 及 4b 变为导通状态。借此, 将由视频信号线 VIDE01 而来的高电

平侧的视频信号供给于像素部 3a 的漏极线 D1, 并且将由视频信号线 VIDEO2 而来的低电平侧的视频信号供给于像素部 3b 的漏极线 D2。在此, 本实施例即使在进行正负反转显示时, 也将未反转的视频信号供给于视频信号线 VIDEO1、VIDEO2、漏极线 D1 以及 D2。之后, 如上所述, 将高电平的信号供给于栅极线 G1。

[0128] 此时, 在像素部 3a 中, 通过使 N 沟道晶体管 32 变为导通状态, 而使高电平侧的视频信号写入像素部 3a。即, 如图 11 所示, 像素电位 V_{p1} 会上升至达到视频信号线 VIDEO1 的电位。接着, 通过使供给于栅极线 G1 的信号变为低电平, 而使 N 沟道晶体管 32 (参照图 1) 变为关断状态。因而, 结束将高电平侧的视频信号写入至像素部 3a。此时, 因供给于栅极线 G1 的信号变为低电平, 像素电位 V_{p1} 会下降 ΔV_1 。

[0129] 此外, 本实施例通过在供给于栅极线 G1 的信号变为低电平后, 将低电平侧信号 VSCL 供给于辅助电容线 SC1-1, 从而将低电平侧信号 VSCL 供给于辅助电容 33 (参照图 1) 的另一电极 37a, 并且使辅助电容 33 的电位往低电平侧下降。借此, 因在液晶层 31 (参照图 1) 与辅助电容 33 之间产生电荷的再分配, 像素电位 V_{p1} 会下降 ΔV_2 。此下降 ΔV_2 的像素电位 V_{p1} 在一帧期间内 (直到 N 沟道晶体管 32 再次变为导通状态的期间) 维持固定。

[0130] 此外, 在像素部 3b (参照图 1) 中, 通过使 N 沟道晶体管 32 变为导通状态, 而使低电平侧的视频信号写入像素部 3b。即, 如图 12 所示, 像素电位 V_{p2} 会下降至到达视频信号线 VIDEO2 的电位。接着, 通过使供给于栅极线 G1 的信号变为低电平, 使 N 沟道晶体管 32 变为关断状态。借此, 结束将低电平侧的视频信号写入至像素部 3b, 并且使像素电位 V_{p2} 下降 ΔV_1 。此外, 通过在供给于栅极线 G1 的信号变为低电平后, 将高电平侧信号 VSCH 供给于辅助电容线 SC2-1, 从而将高电平侧信号 VSCH 供给于辅助电容 33 的另一电极 37b (参照图 1), 并且使辅助电容 33 的电位往高电平侧上升。借此, 像素电位 V_{p2} 会上升 ΔV_2 , 并且此上升 ΔV_2 的像素电位 V_{p2} 在一帧期间内维持固定。

[0131] 沿第 2 行之后的栅极线 G2 至 G5 (参照图 2) 而配置的像素部, 也会依序进行与沿第 1 行栅极线 G1 而配置的像素部 3a 及 3b 相同的动作。而且, 在完成第一帧的动作后, 将供给于视频信号线 VIDEO1 的视频信号相对于对向电极 35 的电位 COM 而反转至低电平侧, 并将供给于视频信号线 VIDEO2 的视频信号相对于对向电极 35 的电位 COM 而反转至高电平侧。

[0132] 其次, 将供给于信号供给电路 7 (参照图 1) 的时钟信号 XCKVSC 切换为高电平。此时, 如图 3 所示, 信号供给电路部 7a 中, 因高电平的时钟信号 XCKVSC 被输入至频率反相器 72a 的输入端 A, 与时钟信号 XCKVSC 为低电平时相反, 开关 37a 及 37c 会变成导通状态, 并且开关 37b 及 37d 则会变成关断状态。结果, 使高电平侧的信号 VSCH 供给于辅助电容线 SC1-1, 并且使低电平侧的信号 VSCL 供给于辅助电容线 SC2-1。此外, 信号供给电路部 7b 至 7d (参照图 2) 也进行与信号供给电路部 7a 相同的动作。

[0133] 如此, 第二帧中, 像素部 3a 进行如图 12 所示的动作, 并且像素部 3b 进行如图 11 所示的动作。而且, 在第三帧以后的每一帧期间, 供给于视频信号线 VIDEO1 (参照图 1) 的视频信号交互切换为高电平侧及低电平侧, 并且供给于视频信号线 VIDEO2 (参照图 1) 的视频信号交互切换为低电平侧及高电平侧。此外, 供给于信号供给电路 7 的时钟信号 XCKVSC 交互切换低电平及高电平, 从而将各自供给于辅助电容线 SC1-1 至 1-4 (参照图 2) 及 SC2-1 至 2-4 (参照图 2) 的低电平侧信号 VSCL 及高电平侧信号 VSCH 的一方及另一方予以交互切

换。如此,在本发明实施例的液晶显示装置中,将视频正负反转显示。

[0134] 如上所述,本实施例中,通过设置将高电平侧信号 VSCH 及低电平侧信号 VSCL 的一方及另一方供给于像素部 3a 的辅助电容线 SC1-1 至 SC1-4 及像素部 3b 的辅助电容线 SC2-1 至 SC2-4 的信号供给电路 7,例如:将高电平侧信号 VSCH 供给于像素部 3a 的辅助电容线 SC1-1 至 SC1-4,并将低电平侧信号 VSCL 供给于像素部 3b 的辅助电容线 SC2-1 至 SC2-4 时,则因高电平侧信号 VSCH 通过辅助电容线 SC1-1 至 SC1-4 而供给于像素部 3a 的辅助电容 33 的电极 37a,因而可使像素部 3a 辅助电容 33 的电极 37a 的电位提升为高电平。此外,因低电平侧信号 VSCL 通过辅助电容线 SC2-1 至 SC2-4 而供给于像素部 3b 的辅助电容 33 的电极 37b,因而可使像素部 3b 辅助电容 33 的电极 37b 的电位下降为低电平。借此,当完成在像素部 3a 写入高电平的信号后,若将高电平侧信号 VSCH 供给于像素部 3a 的辅助电容 33 的电极 37a,则像素部 3a 的像素电位 V_{p1} 可高于刚完成信号写入时的状态。此外,当完成在像素部 3b 写入低电平的信号后,若将低电平侧信号 VSCL 供给于像素部 3b 辅助电容 33 的电极 37b,则像素部 3b 的像素电位 V_{p2} 可低于刚完成信号写入时的状态。借此,因不用增加信号的电压,故可轻易地抑制起因于增加信号的电压而导致的功耗增加。结果,将可降低功耗。

[0135] 此外,在本实施例中,当完成在像素部 3a 写入高电平的信号后,若将低电平侧信号 VSCL 供给于像素部 3a 辅助电容 33 的电极 37a,则像素部 3a 的像素电位 V_{p1} 可低于刚完成信号写入时的状态。此外,当完成在像素部 3b 写入低电平的信号后,若将高电平侧信号 VSCH 供给于像素部 3b 辅助电容 33 的电极 37b,则像素部 3b 的像素电位 V_{p2} 可高于刚完成信号写入时的状态。借此,因可将信号正负反转,故例如将六位的信号正负反转显示时,也不用各自反转六位的各信号。借此,相比于各自反转六位的各信号的情形,可简化用于反转显示信号的电路,并可降低功耗。此外,通过邻接配置像素部 3a 及像素部 3b,可轻易地进行点反转驱动。这种状况下,与进行线反转驱动时不同,因该闪烁不会以线状呈现,可轻易地令闪烁变得难以辨识。

[0136] 此外,在本实施例中,通过:用于反转时钟信号 CKVSC 的一个反相器 91a、连接至反相器 91a 的输入端且在时钟信号 CKVSC 为低电平时导通的 P 沟道晶体管 93、以及连接至反相器 91a 的输出端且在时钟信号 CKVSC 为高电平时导通的 N 沟道晶体管 92 构成相位控制电路 9a,例如,相比于传统的采用含有六个用于将六位的各信号反转的反相器的信号反转电路,可简化用作正负反转显示信号的电路的相位控制电路 9a 的构成。

[0137] 此外,在本实施例中,通过各自对应栅极线 G1 至 G4 而设置信号供给电路部 7a 至 7d,当依序将信号写入各栅极线 G1 至 G4 的像素部 3a 及 3b 时,可通过各信号供给电路部 7a 至 7d 分别将高电平侧信号 VSCH 及低电平侧信号 VSCL 的一方及另一方依序供给在各栅极线 G1 至 G4 所对应的辅助电容线 SC1-1 至 SC1-4 及 SC2-1 至 SC2-4。此外,当依序将用于反转显示信号的信号写入各栅极线 G1 至 G4 的像素部 3a 及 3b 时,可通过各信号供给电路部 7a 至 7d 分别将低电平侧信号 VSCL 及高电平侧信号 VSCH 的一方及另一方依序供给在各栅极线 G1 至 G4 所对应的辅助电容线 SC1-1 至 SC1-4 及 SC2-1 至 SC2-4。

[0138] 此外,在本实施例中,通过设置用于依序驱动多条栅极线 G1 至 G5 的垂直驱动器 6,以及用于依序驱动多条信号供给电路部 7a 至 7d 的移位寄存器 8,可轻易地利用移位寄存器 8 依序驱动以垂直驱动器 6 依序驱动的栅极线 G1 至 G5 所对应的信号供给电路部 7a 至 7d。

[0139] 此外,在本实施例中,使信号供给电路部 7a 在完成写入视频信号至沿栅极线 G1 配置的全部像素部 3a 及 3b 后,将高电平侧信号 VSCH 及低电平侧信号 VSCL 的一方供给于辅助电容线 SC1-1 以及将低电平侧信号 VSCL 及高电平侧信号 VSCH 的一方供给于辅助电容线 SC2-1,从而可轻易地使沿栅极线 G1 配置的全部像素部的像素电位高于或是低于刚完成写入视频信号时的状态。

[0140] 此外,在本实施例中,使信号供给电路部 7a 至 7d 在作为完成将视频信号写入至全部像素部所需的期间的一帧期间内,将高电平侧信号 VSCH 及低电平侧信号 VSCL 的一方及另一方交互切换供给于辅助电容线 SC1-1 至 SC1-4 及辅助电容线 SC2-1 至 SC2-4,从而在每一帧期间内,可将像素部 3a 的像素电极 34 以及像素部 3b 的像素电极 34 所被写入的视频信号的像素电位 V_{p1} 及 V_{p2} 相对于对向电极 35 的电位 COM 而反转,而轻易地进行点反转驱动。这种状况下,可轻易地抑制焦痕(残影现象)。

[0141] 此外,本文所揭示皆为示例性的实施例,不应理解为对实施例的限制。本发明的范围非根据上述实施例的说明,而是根据权利要求,并且涵盖权利要求及其同等涵义的范围内的所有变更。

[0142] 例如,在上述实施例中,信号供给电路部的电路构成虽以图 3 所示的电路构成进行说明,但本发明并不以此为限,也可将高电平侧信号 VSCH 及低电平侧信号 VSCL 的一方及另一方各自供给于至少一对的辅助电容线。此外,在每一帧期间内,也可将各自供给于至少一对的辅助电容线的高电平侧信号 VSCH 及低电平侧信号 VSCL 的一方及另一方予以交互切换。

[0143] 此外,在上述实施例中,虽以像素部 3a 及 3b 相邻接的配置进行点反转驱动,但本发明并不以此为限,以其中一区块仅以多个像素部 3a 构成,另一区块仅以多个像素部 3b 构成,并且其中一区块与另一区块互相邻接的配置,而进行区块反转驱动也是可以的。

[0144] 此外,在上述实施例中,虽采用将用于驱动漏极线的 N 沟道晶体管依序变为导通状态的构成,但本发明并不以此为限,也可采用将用于驱动漏极线的 N 沟道晶体管同时变为导通状态的构成。

[0145] 此外,在上述实施例中,虽利用包含与垂直驱动器的移位寄存器电路部具有相同电路构成的移位寄存器电路部的移位寄存器,而依序驱动多个信号供给电路部,但本发明并不以此为限,只要能依序驱动多个信号供给电路部,也可利用包含与垂直驱动器的移位寄存器电路部具有不同电路构成的移位寄存器电路部的移位寄存器。

[0146] 此外,在上述实施例中,虽按照与将视频信号沿预定段的次一段栅极线的像素部写入的时序相同的时序,将高电平侧信号及低电平侧信号的一方及另一方分别供给于预定的栅极线所对应的至少一对辅助电容线,但本发明并不以此为限,也可按照使将预定信号供给于对应于预定段的至少一对辅助电容线的时序,而与将视频信号沿次一段栅极线的像素部写入的时序不同。

[0147] 此外,在上述实施例中,相位控制电路的电路构成虽以图 4 所示的电路构成进行说明,但本发明并不以此为限,只要能产生时钟信号 CKVSC 及其反转信号的时钟信号 XCKVSC,并且能将时钟信号 CKVSC 及时钟信号 XCKVSC 的任一方供给于信号供给电路,则使用其它电路构成也是可以的。

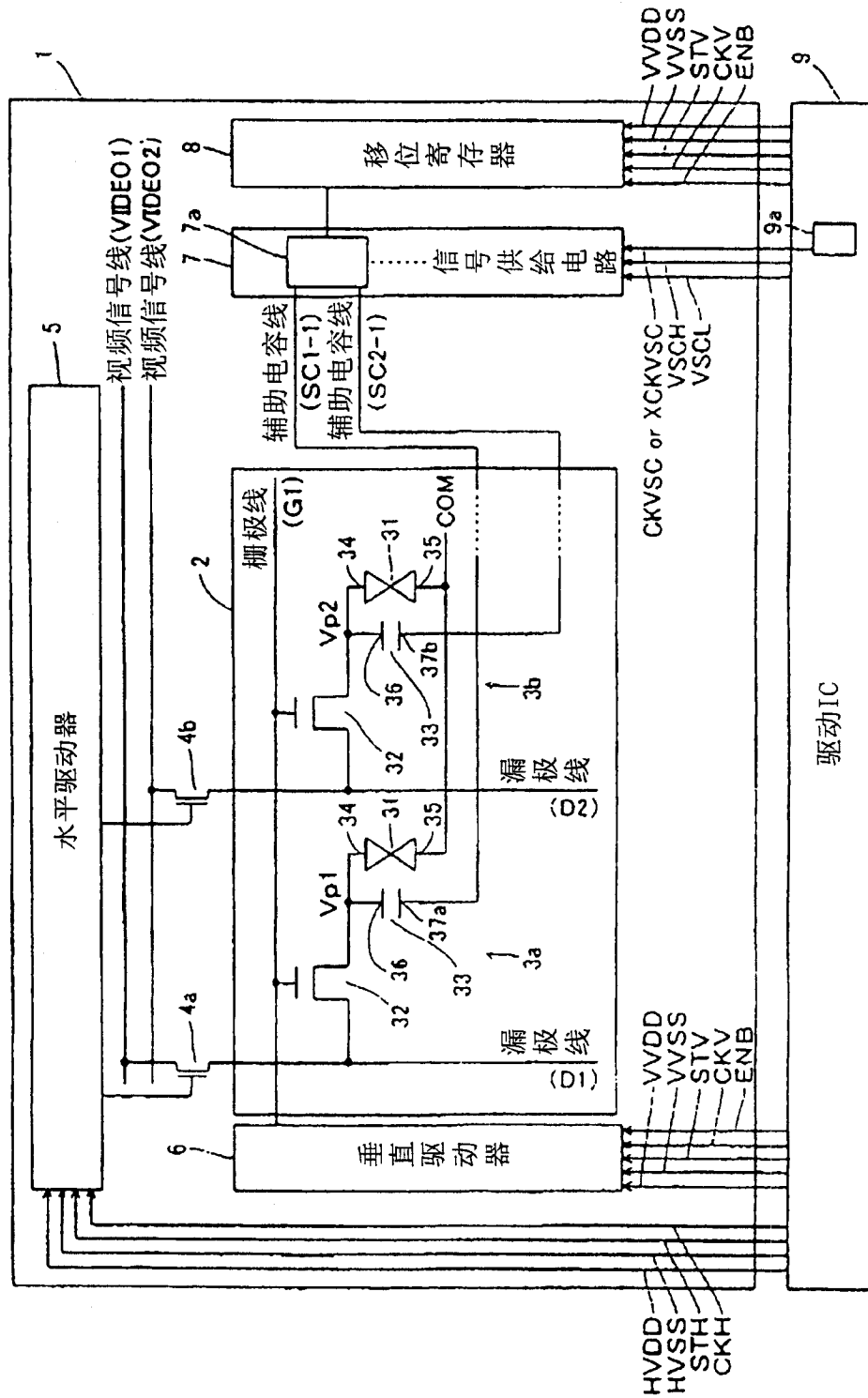


图1

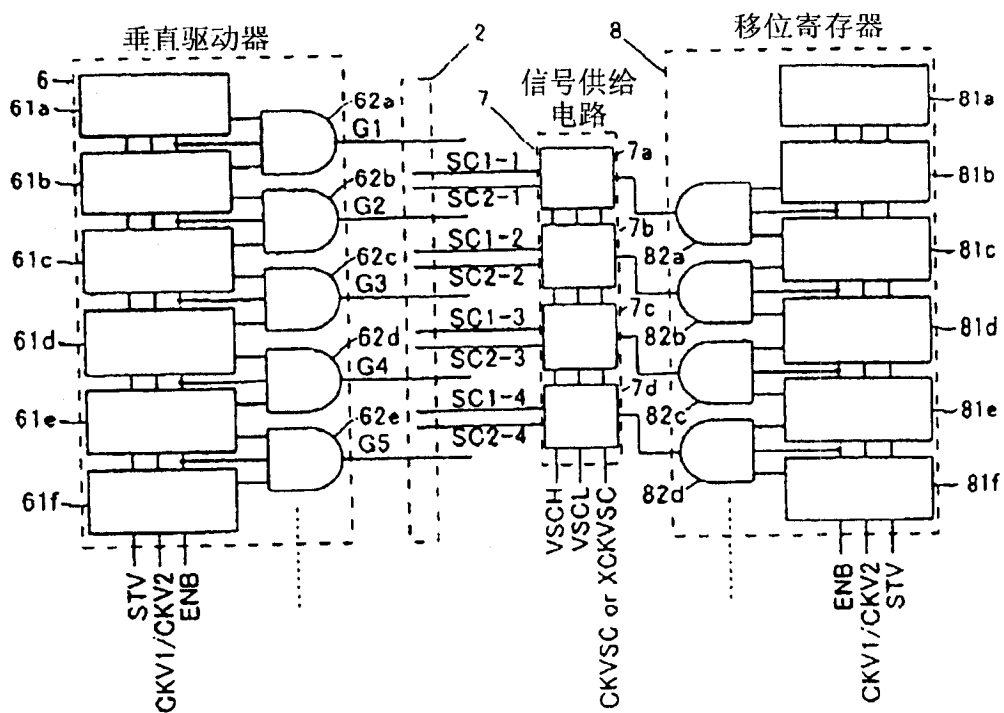


图 2

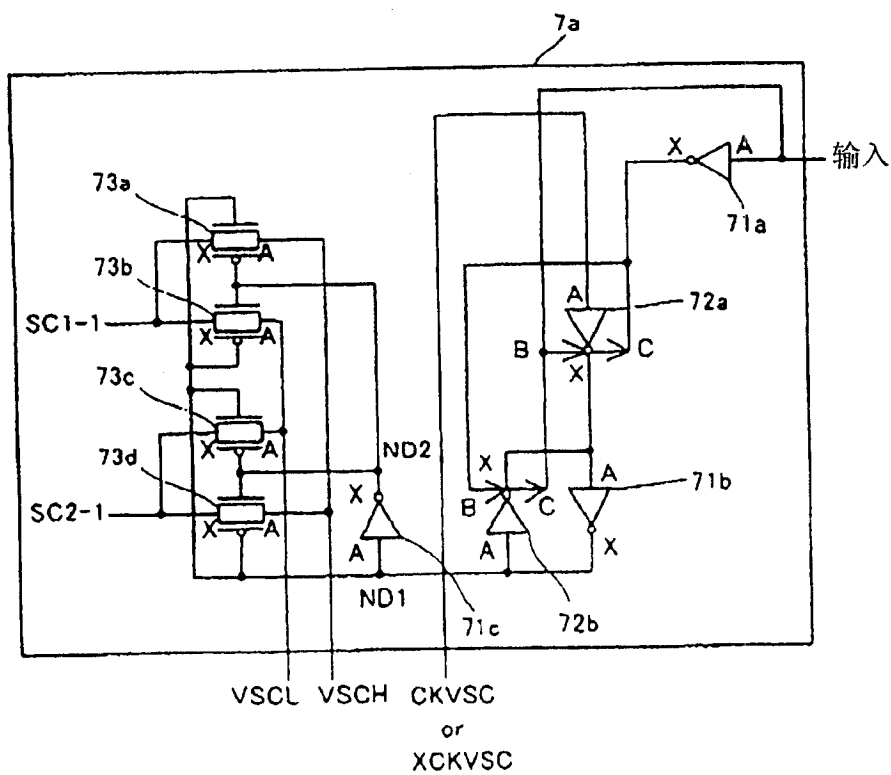


图 3

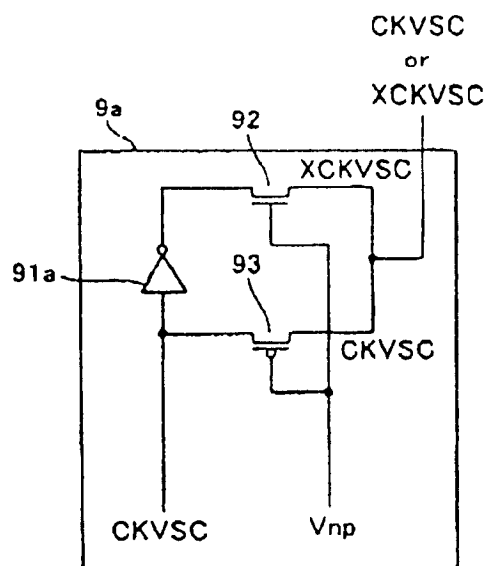


图4

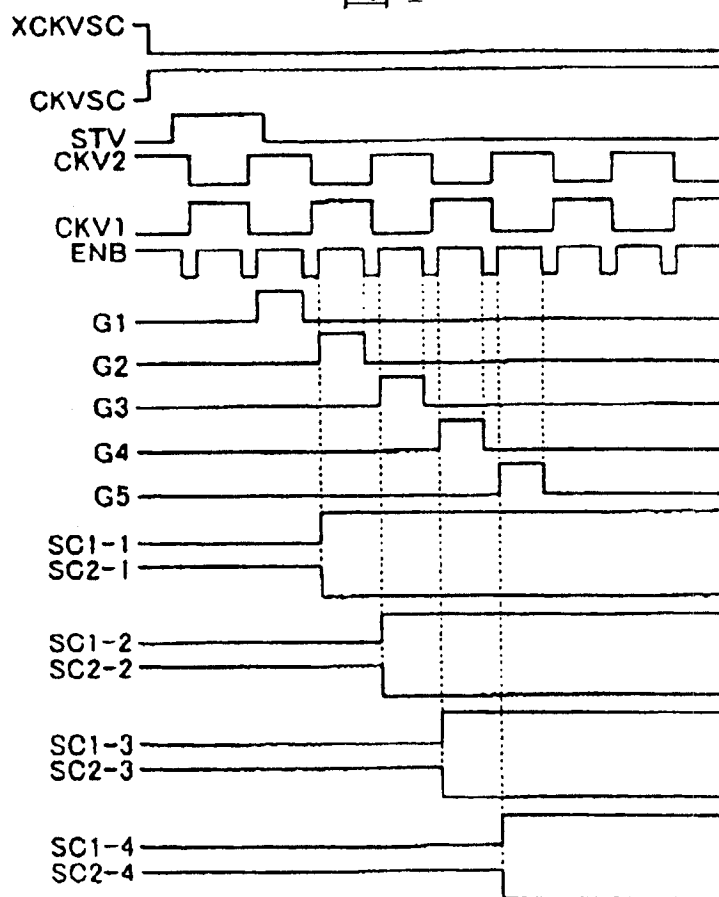


图5

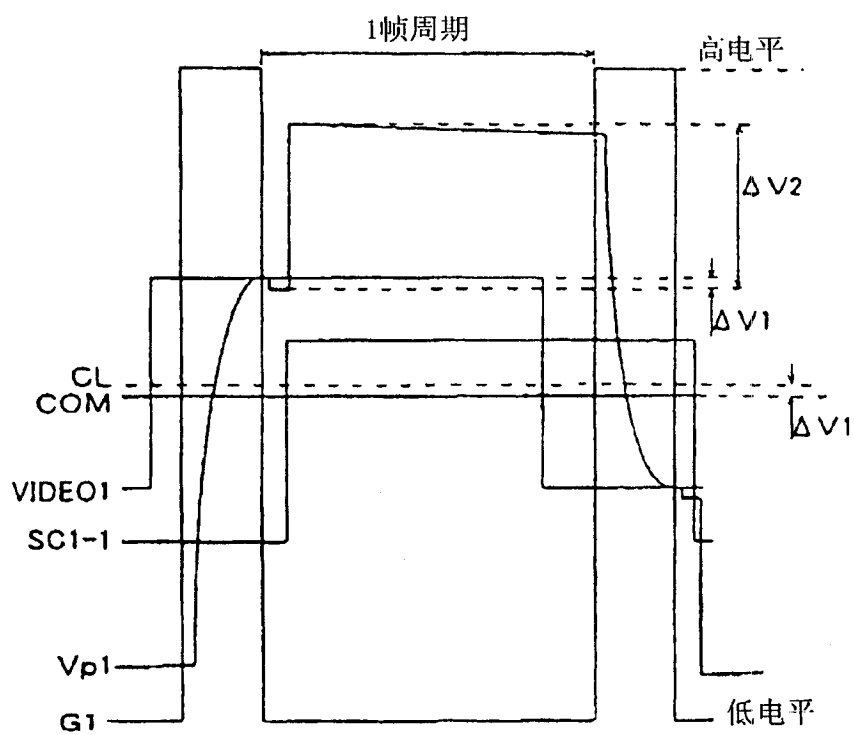


图 6

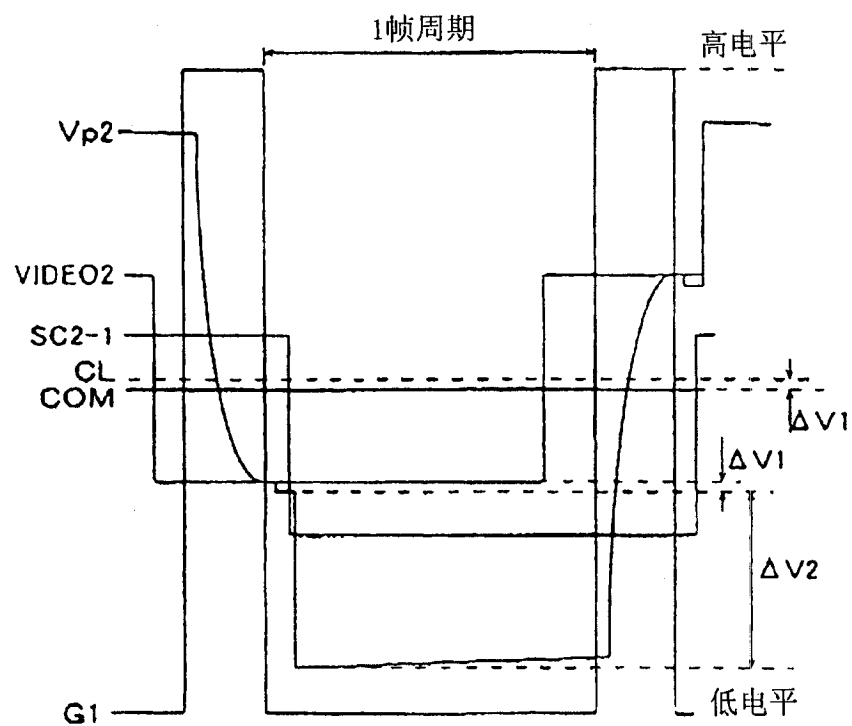


图 7

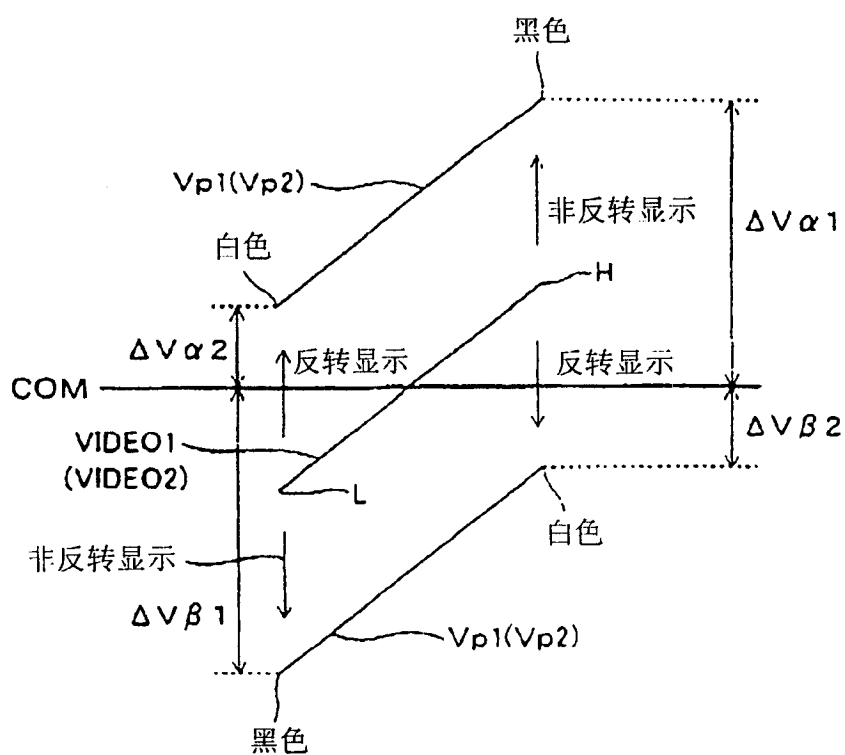


图 8

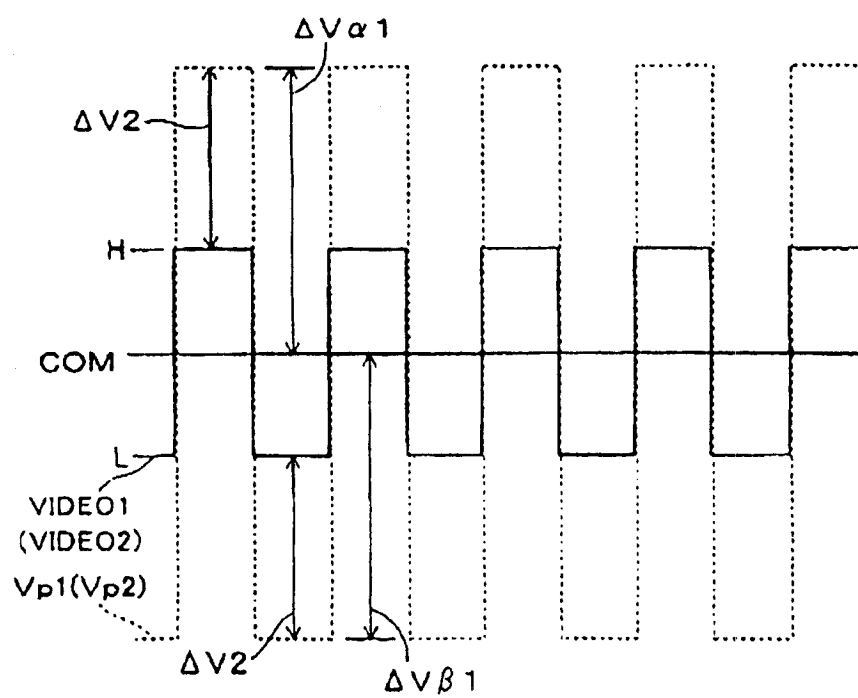


图 9

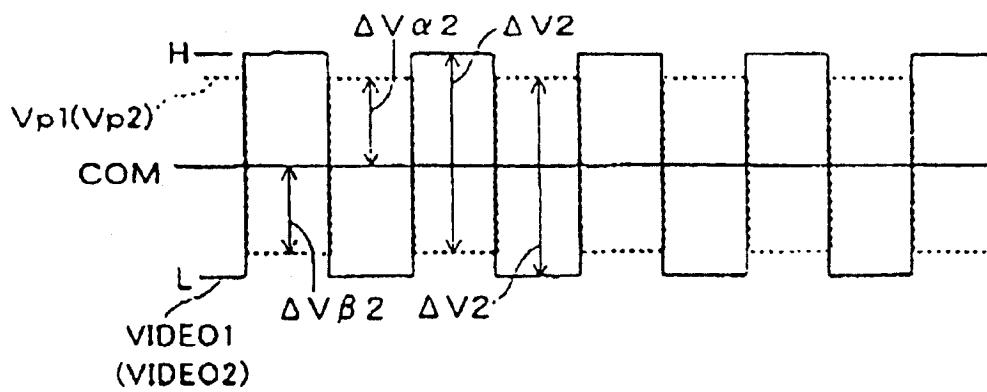


图 10

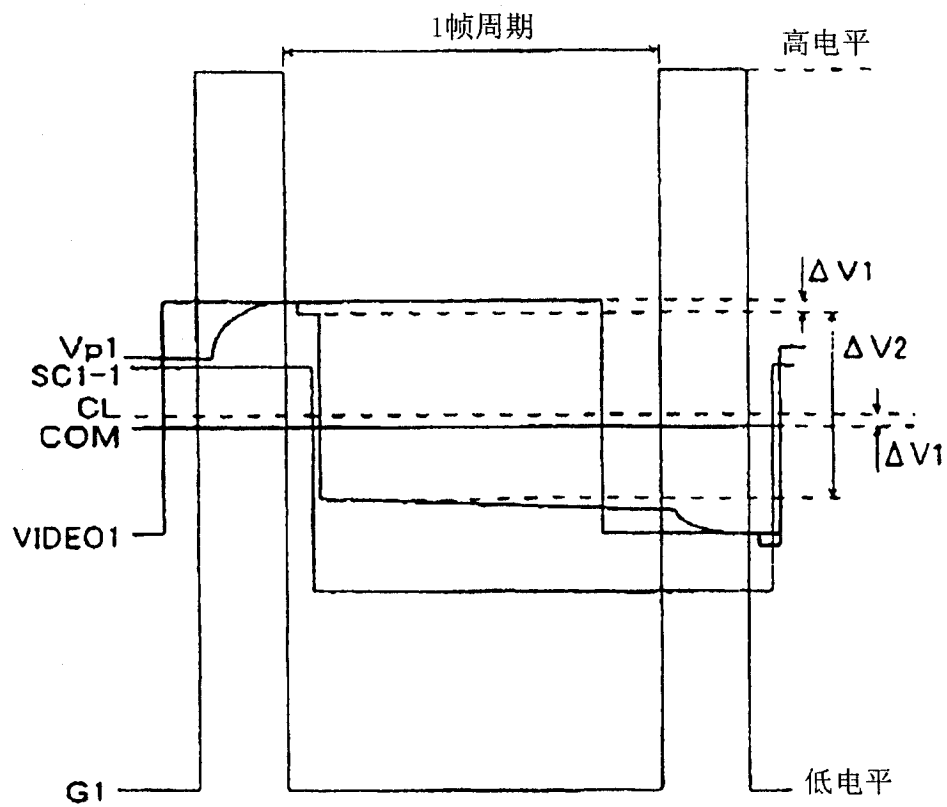


图 11

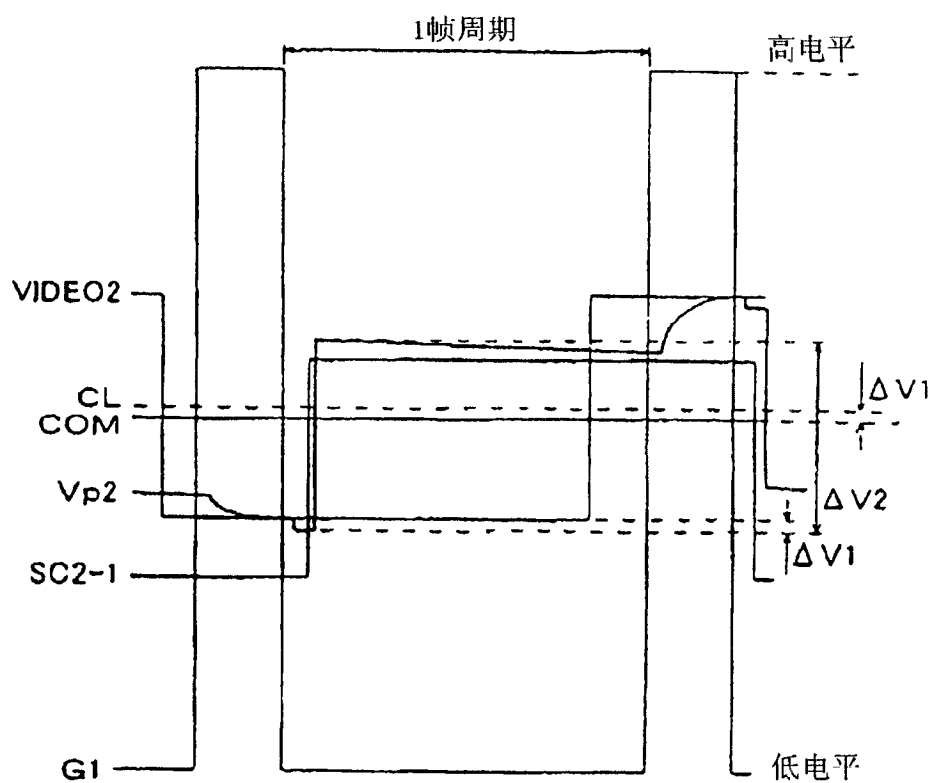


图 12

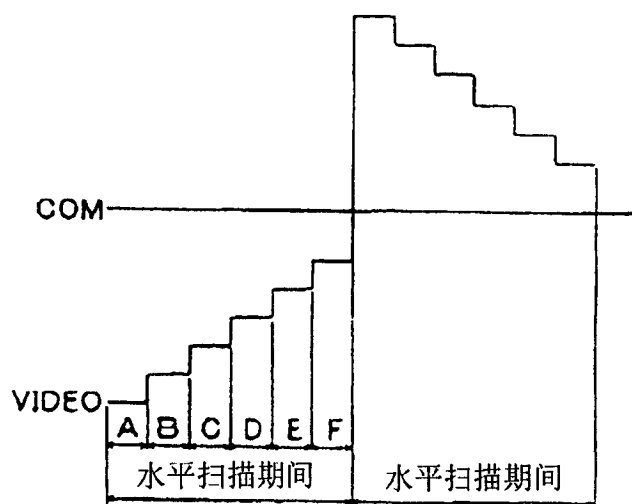


图 13

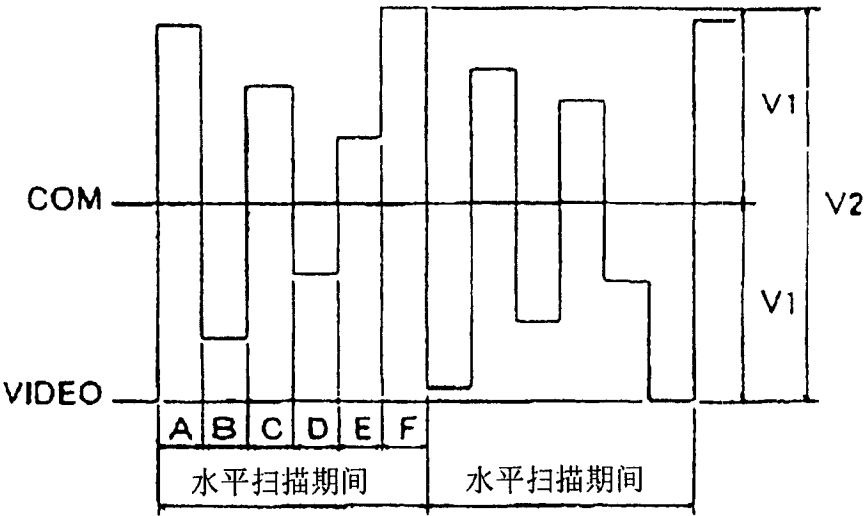


图 14

专利名称(译)	液晶显示装置		
公开(公告)号	CN1782834B	公开(公告)日	2010-08-11
申请号	CN200510125892.9	申请日	2005-11-30
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
当前申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	植栗将 筒井雄介 北川诚		
发明人	植栗将 筒井雄介 北川诚		
IPC分类号	G02F1/136 G02F1/133 G09G3/36		
CPC分类号	G09G2310/06 G09G3/3677 G09G3/3614 G09G3/3655 G09G2300/0876		
代理人(译)	程伟		
审查员(译)	王超		
优先权	2004346154 2004-11-30 JP		
其他公开文献	CN1782834A		
外部链接	Espacenet SIPO		

摘要(译)

本发明的目的在于提供一种液晶显示装置，可使闪烁难以辨识、降低功耗且简化用于将视频正负反转显示的电路的构成。为达上述目的，该液晶显示装置包含：多条漏极线、多条栅极线、像素部、以及各自连接至像素部的辅助电容的电极的辅助电容线。此外，该液晶显示装置还包含信号供给电路，在显示视频时，将高电平侧信号VSCH及低电平侧信号VSCL的任一方供给于像素部的辅助电容线，并在反转显示视频时，将低电平侧信号及高电平侧信号的任一方供给于像素部的辅助电容线。

