



# [12] 发明专利说明书

[21] ZL 专利号 02155295.9

[45] 授权公告日 2004 年 12 月 1 日

[11] 授权公告号 CN 1178094C

[22] 申请日 2002.12.12 [21] 申请号 02155295.9

[30] 优先权

[32] 2001.12.17 [33] US [31] 09/683,340

[71] 专利权人 联华电子股份有限公司

地址 台湾省新竹市

[72] 发明人 陈天雄 陈维孝

审查员 黄金龙

[74] 专利代理机构 北京三友知识产权代理有限公司

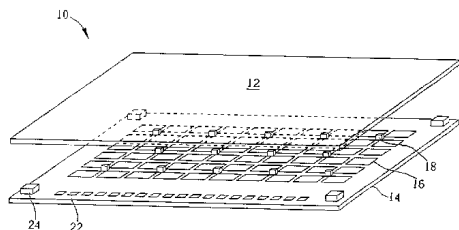
代理人 陈 红

权利要求书 3 页 说明书 6 页 附图 4 页

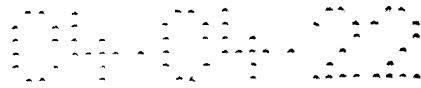
[54] 发明名称 制作硅晶液晶显示背板的方法

[57] 摘要

一种制作硅晶液晶显示背板的方法，于半导体基底上形成反射镜层，而后选择性蚀刻该反射镜层，以定义出一跨接垫区域、一像素阵列区域以及一焊垫区域；接着沉积一介电层，随后于该跨接垫区域的介电层中形成复数个跨接垫介层洞，并于洞内填入导电材质，以形成复数个插塞；接着于该跨接垫区域上形成一上导电板，并经由该复数个插塞与下导电板电连接；最后于该像素阵列区域的该介电层上方定义出复数个间隔体的位置，再蚀刻该介电层，以形成复数个间隔体，而完成硅晶液晶显示背板的制作；本发明利用半导体制程制作出位置固定、高度固定的柱状间隔体，因此可制造出间隙得以精确控制并维持的 LCoS 微显示器，并可减少制程步骤，进而提升产率，降低成本。



ISSN 1008-4274



## 权 利 要 求 书

1. 一种制作硅晶液晶 (LCoS) 显示背板的方法, 其特征是: 该方法包  
5 含有下列步骤:

提供一半导体基底;

于该半导体基底上形成一反射镜层;

选择性蚀刻该反射镜层, 以于该半导体基底上定义出一跨接垫区域、  
一像素阵列区域以及一焊垫区域, 其中该跨接垫区域包含有一由该反射镜  
10 层所构成的下导电板, 该像素阵列区域包含有复数个由该反射镜层所构成  
的反射单元以及复数条沟渠形成于该反射单元之间, 该焊垫区域包含有至  
少一由该反射镜层所构成的焊垫;

于该复数条沟渠中填入一填充材料;

于该跨接垫区域、该像素阵列区域以及该焊垫区域上沉积一介电层;

15 于该介电层上形成一第一光阻层, 该第一光阻层于该跨接垫区域上方  
具有复数个开口;

进行一蚀刻制程, 经由该复数个开口蚀刻该介电层, 以于该跨接垫区  
域的该介电层中形成复数个跨接垫介层洞;

去除该第一光阻层;

20 于该复数个跨接垫介层洞内填入导电材质, 以形成复数个插塞;

于该跨接垫区域上形成一上导电板, 并经由该复数个插塞与该下导电  
板电连接;

于该半导体基底上方形成一第二光阻层, 该第二光阻层于该像素阵列  
区域的该介电层上方定义出复数个间隔体的位置; 以及

25 蚀刻该介电层, 以于该像素阵列区域的该介电层中形成复数个间隔  
体。

2. 如权利要求 1 所述的方法, 其特征是: 该反射镜层为一反射铝金

属层。

3. 如权利要求 1 所述的方法，其特征是：在形成该反射镜层之后，该方法尚包含有：于该反射镜层上形成一反射加强层，用以抵销由该半导体基底所产生的反射抑制效应。

5 4. 如权利要求 1 所述的方法，其特征是：在形成该复数个间隔体之后，该方法尚包含有：于该半导体基底上覆盖一透明导电基板，且该透明导电基板与该跨接垫区域上的该上导电板电连接。

5. 如权利要求 1 所述的方法，其特征是：该跨接垫区域上的该上导电板具有一顶面略高于该间隔体的顶面。

10 6. 如权利要求 1 所述的方法，其特征是：该方法于该像素阵列区域的该介电层中形成复数个间隔体时，亦同时于该焊垫区域的该介电层中蚀刻出复数个开口，通达下方的该焊垫。

7. 一种制作硅晶液晶(LCoS)显示背板的方法，其特征是：该方法包含有下列步骤：

15 提供一半导体基底；

于该半导体基底上形成一反射镜层；

选择性蚀刻该反射镜层，以于该半导体基底上定义出一像素阵列区域包含有复数个由该反射镜层所构成的反射单元以及复数条沟渠形成于该反射单元之间；

20 于该复数条沟渠中填入一填充材料；

于该像素阵列区域上沉积一介电层；

于该半导体基底上方形成一光阻层，该光阻层于该像素阵列区域的该介电层上方定义出复数个间隔体的位置；以及

25 蚀刻该介电层，以于该像素阵列区域的该介电层中形成复数个间隔体。

8. 如权利要求 8 所述的方法,其特征是:该反射镜层为一反射铝金属层。

9. 如权利要求 8 所述的方法,其特征是:在形成该反射镜层之后,该方法尚包含有:于该反射镜层上形成一反射加强层,用以抵销由该半导体基底所产生的反射抑制效应。

10. 如权利要求 8 所述的方法,其特征是:该介电层由二氧化硅所构成。

11. 如权利要求 8 所述的方法,其特征是:该方法于该像素阵列区域的该介电层中形成复数个间隔体时,亦同时于该焊垫区域的该介电层中蚀刻出复数个开口,通达下方的该焊垫。

## 制作硅晶液晶显示背板的方法

### 5 技术领域

本发明涉及半导体制造技术,提供一种制作硅晶液晶(liquid crystal on silicon, LCoS)显示背板(backplane)的方法,尤指一种同时制作硅晶液晶显示背板的间隔体(spacer)与跨接垫(crossover pad)的方法。

10

### 背景技术

硅晶液晶微显示器(micro-display)是反射式液晶投影机(reflective LCoS projector)与背投影电视(rear-projection television)的关键技术。LCoS 微显示器最大的优点在于可大幅降低面板生产成本、体积小,并且具有高解析度以及低功率。其与一般薄膜晶体管-液晶显示器(thin film transistor-liquid crystal display, TFT-LCD)不同的是, TFT-LCD 上下两面皆是以玻璃作为基底(substrate),但 LCoS 仅有上面采用玻璃,底下的基底则是以半导体材料硅为主,因此, LCoS 制程其实是结合 LCD 与半导体互补式金氧半导体(complementary metal-oxide semiconductor, CMOS)制程的技术。以现今的 LCoS 技术而言,其大致可分为两种型态:穿透式(transmissive)以及反射式(reflective)两类。

在 LCD 装置中,为了要得到稳定的显示品质,液晶层的厚度,或称间隙(cell gap)(即透明导电基板与半导体基底间的间隔)必得要精准地控制在一定值。而在习知的液晶显示面板装置的制程里,为了要维持间隙,通常会在两基底间置入塑性珠(plastic bead)、玻璃珠,或是玻璃纤维以做为间隔体。因此,间隙大小就由间隔体的高度来定义。而在习知的 LCD 装置的制程中,间隔体以喷洒(spray)的方式置入,因此,间隔体于液晶显示基底间的位置并无法正确地控制。如此,则有可能因间隔体出现在光

9  
穿透区(light transmitting region), 而使得光遭间隔体散射, 因而降低显示品质。并且, 由于间隔体有呈现不均匀分布的可能, 亦会造成在间隔体群聚的部份, 其显示品质下降。同时, 间隙大小的维持也会出现困难。更甚者, 在同一批次(batch)或是不同批次间所生产的显示器规格也会不一致, 如此则会严重影响产品的良率, 并提高生产的成本。

此外, 受到微显示器尺寸及成本的限制, 通常会将集成电路中的驱动电路(drive circuit)整合至具有像素晶体管(pixel transistor)的显示背板上, 亦即, 该驱动电路直接制造于基底上, 而不是如传统 LCD 的做法, 设计成大型的外部驱动电路。于习知技术中, 此所述制程于置入间隔体后才实施, 而后再于后段装配制程(backend assembly process)中将上层的透明导电基板的电极焊接至该内电路板上。

由于习知方法利用喷洒方式来置入珠状间隔体, 此法所形成的间隔体位置将不固定, 并且其分布亦有不均匀的可能, 同时, 所制造出的产品规格将无法统一, 因此, 对于间隔体的置入方式或形态必须要谋求改善的方式始可大幅提高产品品质。此外, 若能于制程方面利用发展渐趋成熟的 CMOS 技术, 将 LCoS 显示器的制程进一步整合, 则可有效提高产率, 降低生产成本。

## 发明内容

20

因此本发明的主要目的在于提供一种制作硅晶液晶显示背板的方法, 以解决上述习知制作方法的问题。

在本发明的最佳实施例中, 首先于一半导体基底上形成一反射镜层(reflective mirror layer), 而后选择性蚀刻该反射镜层, 以于该半导体基底上定义出一跨接垫区域、一像素阵列(pixel array)区域以及一焊垫(bonding pad)区域, 其中该跨接垫区域包含有一由该反射镜层所构成的下导电板(bottom pad), 该像素阵列区域包含有复数个由该反射镜层所

构成的反射单元以及复数条沟渠形成于该反射单元的间，而该焊垫区域则包含有至少一由该反射镜层所构成的焊垫。接着并于该复数条沟渠中填入一填充材料(gap filling material)，且于该跨接垫区域、该像素阵列区域以及该焊垫区域上沉积一介电层。随后于该介电层上形成一第一光阻层，该第一光阻层于该跨接垫区域上方具有复数个开口以定义出一跨接垫介层洞(crossover pad via)区域，再进行一蚀刻制程，经由该复数个开口蚀刻该介电层，以于该跨接垫区域的该介电层中形成复数个跨接垫介层洞，而后去除该第一光阻层，并于该复数个跨接垫介层洞内填入导电材质，以形成复数个插塞。接着于该跨接垫区域上形成一上导电板，并经由该复数个插塞与该下导电板电连接。最后于该半导体基底上方形成一第二光阻层，该第二光阻层遮蔽该跨接垫区域，并于该像素阵列区域的该介电层上方定义出复数个间隔体的位置，再蚀刻该介电层，以于该像素阵列区域的该介电层中形成复数个间隔体，而完成硅晶液晶显示背板的制作。

由于本发明的制作方法是利用微影(photolithography)以及蚀刻等方法于硅晶液晶显示背板上制作出位置固定、高度固定的柱状间隔体，因此可以避免习知方法中珠状间隔体分布不均等问题，而制造出间隙得以精确控制并维持的 LCoS 微显示器。此外，由于本发明的制作方法于 LCoS 显示背板上同时制作柱状间隔体与提供内电路的跨接垫，因此本发明不需再于后段装配制程中将上层的透明导电基板的电极焊接至该内电路板上，如此则可减少习知方法中的制程步骤，进而提升产率，降低成本。

附图说明

图 1 为本发明的硅晶液晶微显示器后段产品结构的示意图；  
图 2A 至图 2F 为本发明制作一硅晶液晶显示背板的方法的示意图。

图示的符号说明：

- 10 硅晶液晶微显示器后段产品结构
- 12 透明导电基板

	14	半导体基底	16	像素阵列
	18	柱状间隔体	22	焊垫
	24	跨接垫	26	反射镜层
	28	介电层	30	跨接垫区域
5	31	下导电板	32	开口
	34	插塞	36	上导电板
	40	像素阵列区域	42	反射单元
	44	沟渠	46	第一光阻层
	48	第二光阻层	50	焊垫区域
10	51	焊垫	52	开口

### 具体实施方式

请参阅图 1，图 1 为本发明的硅晶液晶微显示器后段产品结构 10 的示意图。由图 1 中可看出，硅晶液晶微显示器主要是由一透明导电基板 12，如铟锡氧化物(indium tin oxide, ITO)玻璃做为上盖(cover)，以及一半导体基底 14 做为显示背板。其中，在显示背板上布有复数个像素阵列 16，而在非像素阵列位置则有复数个柱状间隔体 18 形成。此外，于显示背板的周围则有复数个焊垫 22 用以和上盖焊接，并且，于角落处尚有复数个跨接垫 24 用以提供内电路和上盖的共同电极(common electrode)(未示出)电连接。

请参阅图 2A 至图 2F，图 2A 至图 2F 为本发明于一半导体基底 14 表面制作一硅晶液晶显示背板的方法示意图。如图 2A 所示，本方法先在一半导体基底 14 上形成一反射镜层 26。于本发明的最佳实施例中，反射镜层 26 为一反射铝金属层(reflective aluminum layer)，至于其他如金或是银等能够反射光以形成虚像(virtual image)能忠实地反映一真实影像的材料亦可使用。此外，在形成反射镜层 26 之后，本发明可以于反射镜

层 26 上再形成一反射加强层 (Reflectance Enhancement Passivation layer) (未示出), 用以抵销 (counteract) 由半导体基底 14 所产生的反射抑制效应 (inhibiting effects)。

接着, 亦如图 2A 中所示, 选择性蚀刻反射镜层 26, 以于半导体基底 14 上定义出一跨接垫区域 30、一像素阵列区域 40 以及一焊垫区域 50。其中, 跨接垫区域 30 包含有一由反射镜层 26 所构成的下导电板 31, 像素阵列区域 40 包含有复数个由反射镜层 26 所构成的反射单元 42 以及复数条沟渠 44 形成于反射单元 42 之间, 而焊垫区域 50 则包含有至少一由反射镜层 26 所构成的焊垫 51。随后并于复数条沟渠 44 中填入一填充材料。

如图 2B 所示, 接着在跨接垫区域 30、像素阵列区域 40 以及焊垫区域 50 上沉积一介电层 28。于本发明的最佳实施例中, 介电层 28 由二氧化硅所构成。随后于介电层 28 上形成一第一光阻层 46, 第一光阻层 46 于跨接垫区域 30 上方具有复数个开口 32 以定义出一跨接垫介层洞区域。

如图 2C 所示, 接着进行一蚀刻制程, 经由开口 32 蚀刻介电层 28, 以于跨接垫区域 30 的介电层 28 中形成复数个跨接垫介层洞, 而后去除第一光阻层 46, 并于跨接垫介层洞内填入导电材质, 以形成复数个插塞 34。于本发明的最佳实施例中, 制作插塞 34 的导电材质可使用钨或其他金属来形成钨插塞或其他的金属插塞。

如图 2D 所示, 接着于跨接垫区域 30 上形成一上导电板 36, 跨接垫区域 30 上的上导电板 36 具有一顶面略高于间隔体的顶面并经由复数个插塞 34 与下导电板 31 电连接。由于跨接垫可视为一沟通半导体基底 14 与透明导电基板 12 间的电通路 (electric path) (请参阅图 1), 因此其顶面须略高于间隔体的顶面以确保可与透明导电基板 12 相接触。此外, 于本发明的最佳实施例中, 上导电板 36 可利用铝或是其他导电材质, 如金属等, 溅镀 (sputtering) 而成。

最后, 如图 2E 所示, 于半导体基底 14 上方形成一第二光阻层 48,

第二光阻层 48 遮蔽跨接垫区域 30，并于像素阵列区域 40 的介电层 28 上方定义出复数个间隔体的位置，再蚀刻介电层 28，如图 2F 所示，以于像素阵列区域 40 的介电层 28 中形成复数个柱状间隔体 18。并且，于像素阵列区域 40 的介电层 28 中形成复数个柱状间隔体 18 时，亦可以视实际需要，例如，是否要加保护层 (passivation layer) 等等，而同时于焊垫区域 50 的介电层 28 中蚀刻出复数个开口 52，通达下方的焊垫而用以焊接。此外，在形成复数个柱状间隔体 18 之后，于半导体基底 14 上覆盖一透明导电基板 12，且透明导电基板 12 与跨接垫区域 30 上的上导电板 36 电连接，如此则完成硅晶液晶显示背板的制作。

10 在一般 LCD 装置中，间隔体是以喷洒方式随意散置于半导体基底上，若其置入的位置是在显示器的显影区域 (viewing area)，则会因间隔体的出现而降低该显示器的对比 (contrast)，进而使得显示品质下降。而本发明所制作的硅晶液晶显示背板中，利用一般的半导体制程即可将柱状间隔体形成于理想的位置上，而不会影响到显示器的品质，并且又能控制间隙的大小而使得随后置入的液晶得以有效的发挥。

相较于习知硅晶液晶显示背板的制作方法，本发明的制作方法是利用微影以及蚀刻等半导体制程于硅晶液晶显示背板上制作出位置固定、高度固定的柱状间隔体，因此可以避免习知方法中珠状间隔体分布不均等问题，而制造出间隙得以精确控制并维持的 LCoS 微显示器。此外，由于本  
20 发明的制作方法于 LCoS 显示背板上同时制作柱状间隔体与提供内电路的跨接垫，因此本发明不需再于后段装配制程中将上层的透明导电基板的电极焊接至该内电路板上，如此则可减少习知方法中的制程步骤，进而提升产率，降低成本。

以上所述仅为本发明的较佳实施例，凡依本发明申请专利范围所做的  
25 的均等变化与修饰，皆应属本发明专利的涵盖范围。

11

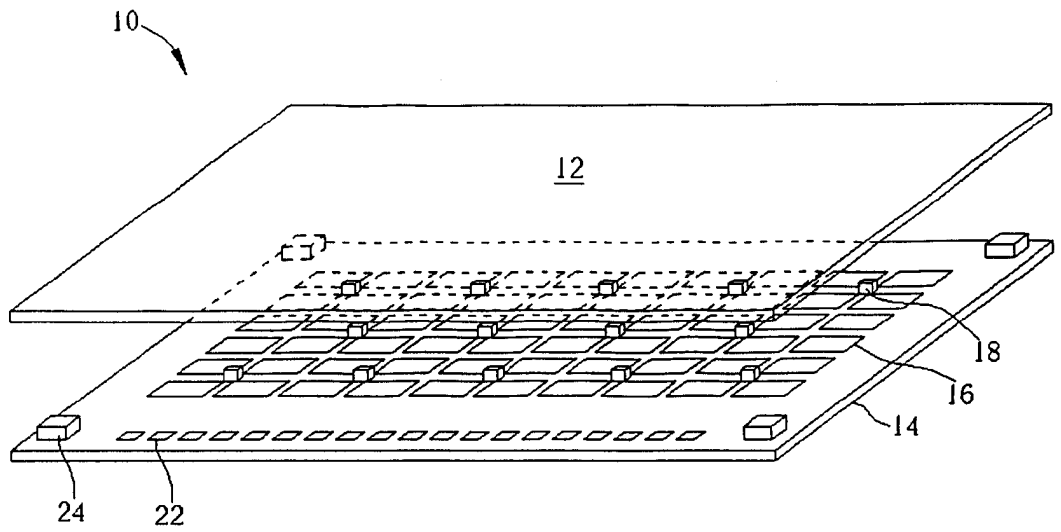


图 1

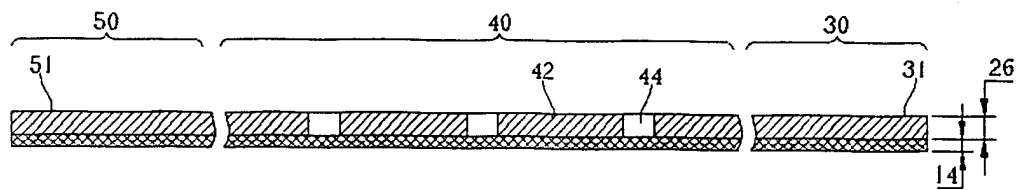


图 2A

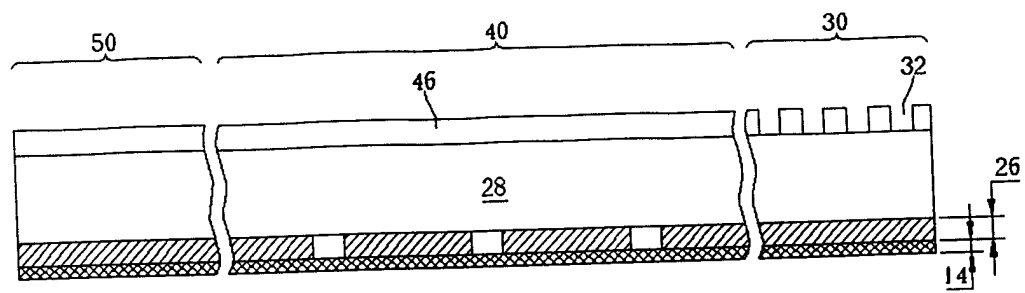


图 2B

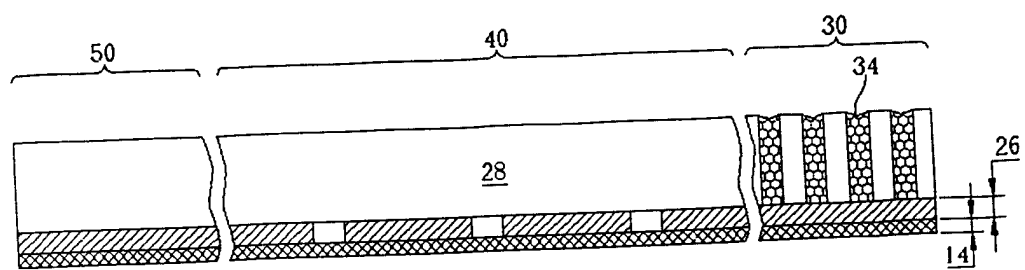


图 2C

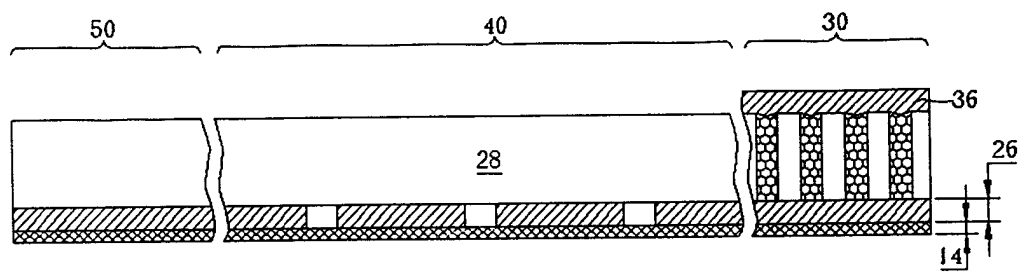


图 2D

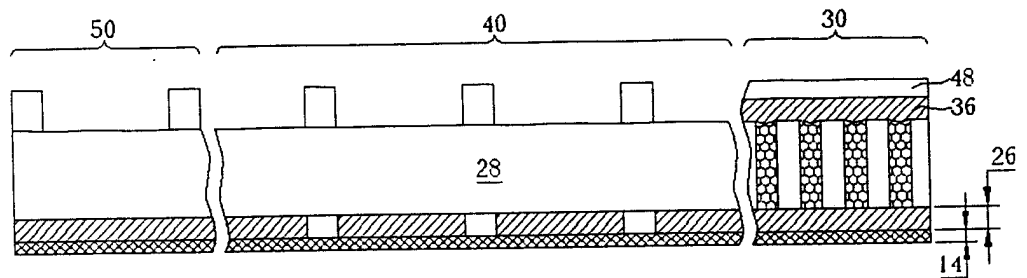


图 2E

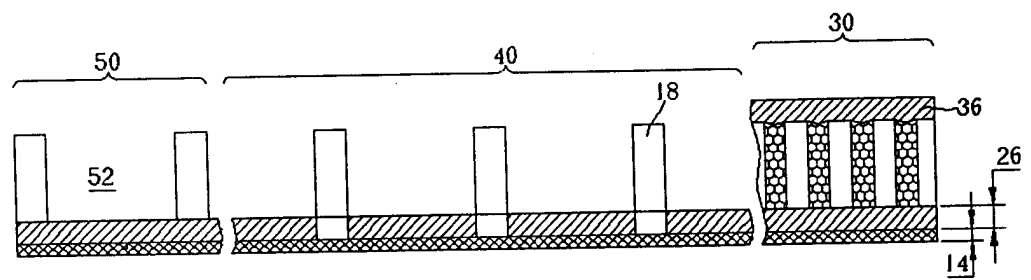


图 2F

专利名称(译)	制作硅晶液晶显示背板的方法		
公开(公告)号	<a href="#">CN1178094C</a>	公开(公告)日	2004-12-01
申请号	CN02155295.9	申请日	2002-12-12
[标]申请(专利权)人(译)	联华电子股份有限公司		
申请(专利权)人(译)	联华电子股份有限公司		
当前申请(专利权)人(译)	联华电子股份有限公司		
[标]发明人	陈天雄 陈维孝		
发明人	陈天雄 陈维孝		
IPC分类号	G02F1/1333 G02F1/1335 G02F1/1339 H01L21/00 H01L21/027 H01L27/146		
CPC分类号	G02F1/136277 G02F1/13394 G02F1/133553 H01L27/14683		
代理人(译)	陈红		
优先权	10/683340 2001-12-17 US		
其他公开文献	CN1427285A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

一种制作硅晶液晶显示背板的方法，于半导体基底上形成反射镜层，而后选择性蚀刻该反射镜层，以定义出一跨接垫区域、一像素阵列区域以及一焊垫区域；接着沉积一介电层，随后于该跨接垫区域的介电层中形成复数个跨接垫介层洞，并于洞内填入导电材质，以形成复数个插塞；接着于该跨接垫区域上形成一上导电板，并经由该复数个插塞与下导电板电连接；最后于该像素阵列区域的该介电层上方定义出复数个间隔体的位置，再蚀刻该介电层，以形成复数个间隔体，而完成硅晶液晶显示背板的制作；本发明利用半导体制程制作出位置固定、高度固定的柱状间隔体，因此可制造出间隙得以精确控制并维持的LCoS微显示器，并可减少制程步骤，进而提升产率，降低成本。

