



(12) 发明专利

(10) 授权公告号 CN 102270436 B

(45) 授权公告日 2013. 11. 06

(21) 申请号 201010262250. 4

审查员 刘锋

(22) 申请日 2010. 08. 23

(30) 优先权数据

61/350, 485 2010. 06. 02 US

(73) 专利权人 联咏科技股份有限公司

地址 中国台湾新竹

(72) 发明人 江嘉胤

(74) 专利代理机构 深圳新创友知识产权代理有限公司 44223

代理人 江耀纯

(51) Int. Cl.

G09G 3/36(2006. 01)

G02F 1/133(2006. 01)

(56) 对比文件

CN 101620831 A, 2010. 01. 06,

CN 101276535 A, 2008. 10. 01,

CN 101122721 A, 2008. 02. 13,

CN 101216650 A, 2008. 07. 09,

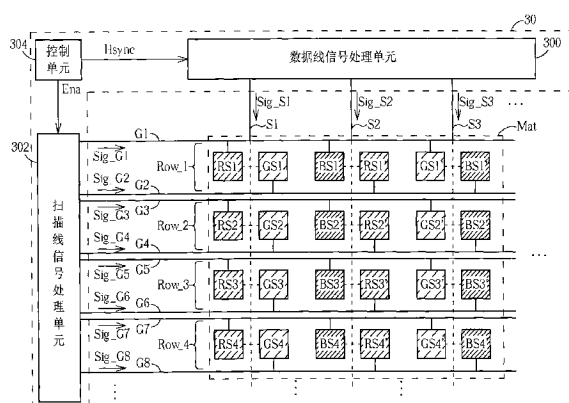
权利要求书1页 说明书5页 附图7页

(54) 发明名称

驱动模块、驱动方法及液晶显示装置

(57) 摘要

本发明公开了一种驱动模块,用于具有一双闸极架构的一液晶显示装置中,该驱动模块包含有一数据线信号处理单元,用来产生多个数据驱动信号;以及一控制单元,用来将一共通电压与该多个数据驱动信号相对于所对应一水平同步信号平移一特定时间;其中,该共通电压系一交流共通电压。



1. 一种驱动模块,用于具有一双闸极架构的一液晶显示装置中,其特征在于,包含有:
一数据线信号处理单元,用来产生多个数据驱动信号;以及
一控制单元,用来将一共通电压与该多个数据驱动信号相对于所对应一水平同步信号平移一特定时间;

其中,该共通电压系一交流共通电压,且该驱动模块以该多个数据驱动信号减去该共通电压的压差对相对应多个子画素充电。

2. 如权利要求1所述的驱动模块,其特征在于,该特定时间系一水平同步信号周期的二分之一。

3. 如权利要求2所述的驱动模块,其特征在于,该控制单元控制该多个数据驱动信号与该共通电压于所对应该多个水平同步信号周期的中点进行准位变换。

4. 一种驱动方法,用于具有一双闸极架构的一液晶显示装置中,其特征在于,包含步骤:

提供多个数据驱动信号;

将一共通电压与该多个数据驱动信号相对于所对应一水平同步信号平移一特定时间;
以及

以该多个数据驱动信号减去该共通电压的压差对相对应多个子画素充电;

其中,该共通电压系一交流共通电压。

5. 如权利要求4所述的驱动方法,其特征在于,该特定时间系一水平同步信号周期的二分之一。

6. 如权利要求5所述的驱动方法,其特征在于,另包含控制该多个数据驱动信号与该共通电压于所对应该多个水平同步信号周期的中点进行准位变换。

7. 一种液晶显示装置,其特征在于,包含有:

一画素矩阵,具有一双闸极架构,包含有多个红色子画素行、多个绿色子画素行及多个蓝色子画素行依一特定顺序呈矩阵排列;以及

一驱动模块,用来产生多个数据驱动信号及一共通电压,包含有:

一数据线信号处理单元,用来产生该多个数据驱动信号;以及

一控制单元,用来将该共通电压与该多个数据驱动信号相对于所对应一水平同步信号平移一特定时间;

其中,该共通电压系一交流共通电压,且该驱动模块以该多个数据驱动信号减去该共通电压的压差对相对应多个子画素充电。

8. 如权利要求7所述的液晶显示装置,其特征在于,该特定时间系一水平同步信号周期的二分之一。

9. 如权利要求8所述的液晶显示装置,其特征在于,该控制单元控制该多个数据驱动信号与该共通电压于所对应该多个水平同步信号周期的中点进行准位变换。

驱动模块、驱动方法及液晶显示装置

技术领域

[0001] 本发明涉及一种驱动模块、驱动方法及液晶显示装置,尤指一种通过将源极电压及一共通电压平移半个水平同步信号周期,即可在不改变原本架构及线反转驱动 (line inversion) 的操作下,得到点反转 (dot inversion) 驱动效果的驱动模块、驱动方法及液晶显示装置。

背景技术

[0002] 液晶显示器系利用源极驱动电路 (source driver) 和闸极驱动电路 (gatedriver) 来驱动面板上的画素以显示影像。由于源极驱动电路的成本较闸极驱动电路高,且源极驱动电路的数目较闸极驱动电路多 (如在 480×272 画素的情况下,由于每个画素包含有红色子画素、绿色子画素及蓝色子画素,因此需要对应于 1440 条数据线的源极驱动电路及对应于 272 条数据线源极驱动电路),为了降低源极驱动电路的使用量,因而衍生出双闸极 (Dual Gate) 架构。简单来说,针对相同数目的画素,双闸极架构系将源极驱动电路的数据线减半,而将闸极驱动电路的扫描线加倍,以减少生产成本。

[0003] 另外,为了避免一直使用同一极性电压 (如正电压或负电压) 来不断地驱动液晶分子,而降低液晶分子对光线的偏振或折射效果,使得画面显示的质量恶化。在双闸极架构中,通常以正负电压交互的方式来驱动液晶分子,如线反向驱动 (line inversion)。如此一来,由于液晶显示器系由具有一共通电压的一玻璃板与具有一驱动电路的另一玻璃板及其中间的液晶分子所组成,因此当以交流共通电压方法进行线反向驱动时,系利用呈交流状态的一共通电压 (通常为正负 5V 的低压驱动) 搭配一源极电压于子画素上产生压差,即源极电压减去共通电压,以对液晶分子以正负电压交互驱动。

[0004] 请参考图 1,图 1 为公知技术中具有一双闸极结构的一液晶显示装置 10 的示意图。为方便说明,液晶显示装置 10 简化为由一源极驱动电路 100、一闸极驱动电路 102、一时序控制器 104、数据线 $S1 \sim Sm$ 、扫描线 $G1 \sim Gp$ 及一画素矩阵 Mat 所组成。时序控制器 104 利用一水平同步信号 Hsync 及一输出致能信号 Ena,分别控制源极驱动电路 100 与门极驱动电路 102,产生数据驱动信号 $Sig_S1 \sim Sig_Sm$ 与门极驱动信号 $Sig_G1 \sim Sig_Gp$,以对画素矩阵 Mat 充电。画素矩阵 Mat 系一双闸极架构,画素矩阵中 Mat 中任一画素包含有一红色子画素 RS、一绿色子画素 GS 及一蓝色子画素 BS,且每一子画素由一薄膜晶体管及一液晶电容所组成,为求简洁,以方块表示;其中,以行而言,每两行子画素系由同一数据线所控制,例如红色子画素行 $RS1 \sim RSn$ 及绿色子画素行 $GS1 \sim GSn$ 由数据线 $S1$ 所控制,蓝色子画素行 $BS1 \sim BSn$ 及红色子画素行 $RS1' \sim RSn'$ 由数据线 $S2$ 所控制,绿色子画素行 $GS1' \sim GSn'$ 及蓝色子画素行 $BS1' \sim BSn'$ 由数据线 $S3$ 所控制,并依此类推;而以列而言,每一列子画素系由相邻两扫描线所控制,例如,在一列 Row_1 上,红色子画素 $RS1$ 、蓝色子画素 $BS1$ 及绿色子画素 $GS1'$ 系由扫描线 $G1$ 所控制,而绿色子画素 $GS1$ 、红色子画素 $RS1'$ 及蓝色子画素 $BS1'$ 则由扫描线 $G2$ 所控制,其它各列 (Row_2、Row_3...Row_n) 亦可依此类推。

[0005] 请参考图 2A 至图 2C,图 2A 为以交流共通电压方法对图 1 中画素矩阵 Mat 进行线

反向驱动的示意图,而图 2B 及图 2C 分别为于帧 F_n 、 F_{n+1} 下图 2A 中画素矩阵 Mat 的子画素极性的示意图。以下以对应于资料线 S1 的红色子画素行 RS1 ~ RS n 及绿色子画素行 GS1 ~ GS n 为例,搭配图 2A 说明。详细来说,于水平同步信号周期 Line2 中,扫描线 G1、G2 会于时间 T $_{go}$ 、T $_{ge}$ 中先后打开,使对应于数据驱动信号 Sig_S1 的一源极电压 V $_s$ 可于时间 T $_{so}$ 、T $_{se}$ (各为水平同步信号周期 Line2 长度的二分之一) 中分别对对应于扫描线 G1、G2 的子画素 RS1、GS1 进行充电,由于源极电压 V $_s$ 与一共通电压 V $_{com}$ 的准位变化与水平同步信号 Hsync 同步,因此以源极电压 V $_s$ 减去共通电压 V $_{com}$ 的压差对子画素 RS1、GS1 充电时,于帧 F_n 系以正极性进行充电,而于帧 F_{n+1} 系以负极性进行充电。相似地,于水平同步信号周期 Line3 中,对对应于扫描线 G3、G4 的子画素 RS2、GS2 而言,于帧 F_n 系以负极性进行充电,而于帧 F_{n+1} 系以正极性进行充电。依此类推,可得红色子画素行 RS1 ~ RS n 及绿色子画素行 GS1 ~ GS n 的其余子画素及对应于其余数据线的子画素行的充电极性。在此情况下,如图 2B 及图 2C 所示,同列及相间隔列的子画素极性会相同(如列 Row_1 与列 Row_3 及列 Row_2 与列 Row_4),即达到线反转的效果。

[0006] 然而,在使用线反向驱动来对双闸极架构驱动时,由于相间隔列的子画素极性会相同,造成子画数间横向的干扰(crosstalk)。举例来说,若在画面正中间显示黑色而于画面其它部份显示灰色时,则在画面左半部及右半部会因干扰而颜色相对较淡。有鉴于此,公知技术实有改进的必要。

发明内容

[0007] 因此,本发明的主要目的即在于提供一种驱动模块、驱动方法及液晶显示器。

[0008] 本发明公开一种驱动模块,用于具有一双闸极架构的一液晶显示装置中。该驱动模块包含有一数据线信号处理单元,用来产生多个数据驱动信号;以及一控制单元,用来将一共通电压与该多个数据驱动信号相对于所对应一水平同步信号平移一特定时间;其中,该共通电压系一交流共通电压。

[0009] 本发明另公开一种驱动方法,用于具有一双闸极架构的一液晶显示装置中。该驱动方法包含步骤提供多个数据驱动信号;以及将一共通电压与该多个数据驱动信号相对于所对应一水平同步信号平移一特定时间;其中,该共通电压系一交流共通电压。

[0010] 本发明另公开一种液晶显示装置。该液晶显示装置包含有一画素矩阵及驱动模块。该画素矩阵具有一双闸极架构,包含有多个红色子画素行、多个绿色子画素行及多个蓝色子画素行依一特定顺序呈矩阵排列。该驱动模块用来产生多个数据驱动信号及一共通电压,包含有一数据线信号处理单元,用来产生该多个数据驱动信号;以及一控制单元,用来将该共通电压与该多个数据驱动信号相对于所对应一水平同步信号平移一特定时间;其中,该共通电压系一交流共通电压。

[0011] 在此配合下列附图、实施例的详细说明及权利要求书,将上述及本发明的其它目的与优点详述于后。

附图说明

[0012] 图 1 为公知技术中具有一双闸极结构的一液晶显示装置的示意图。

[0013] 图 2A 为以交流共通电压方法对图 1 中一画素矩阵进行线反向驱动的示意图。

- [0014] 图 2B 及图 2C 分别为于不同帧下图 2A 中画素矩阵的子画素极性的示意图。
- [0015] 图 3 为本发明实施例一驱动模块的示意图。
- [0016] 图 4A 为本发明实施例以交流共通电压方法对图 3 中一画素矩阵进行驱动的示意图。
- [0017] 图 4B 及图 4C 分别为于不同帧下图 4A 中画素矩阵的子画素极性的示意图。
- [0018] 图 5 为本发明实施例一流程的示意图。
- [0019] 其中,附图标记说明如下:
- | | | |
|--------|---|-----------|
| [0020] | 10 | 液晶显示装置 |
| [0021] | 100 | 源极驱动电路 |
| [0022] | 102 | 闸极驱动电路 |
| [0023] | 104 | 时序控制器 |
| [0024] | 106 | 液晶显示面板 |
| [0025] | 30 | 驱动模块 |
| [0026] | 300 | 数据线信号处理单元 |
| [0027] | 302 | 扫描线信号处理单元 |
| [0028] | 304 | 控制单元 |
| [0029] | 50 | 流程 |
| [0030] | 500 ~ 506 | 步骤 |
| [0031] | Hsync | 同步信号 |
| [0032] | Sig_S1 ~ Sig_Sm | 数据驱动信号 |
| [0033] | Ena | 输出致能信号 |
| [0034] | Sig_G1 ~ Sig_Gp | 闸极驱动信号 |
| [0035] | S1 ~ Sm | 资料线 |
| [0036] | G1 ~ Gp | 扫描线 |
| [0037] | Mat | 画素矩阵 |
| [0038] | RS1 ~ RS _n , RS1' ~ RS _n ' | 红色子画素 |
| [0039] | GS1 ~ GS _n , GS1' ~ GS _n ' | 绿色子画素 |
| [0040] | BS1 ~ BS _n , BS1' ~ BS _n ' | 蓝色子画素 |
| [0041] | Line1 ~ Line5 | 水平同步信号周期 |
| [0042] | V _s | 源极电压 |
| [0043] | T _{go} , T _{ge} , T _{so} , T _{se} | 时间 |
| [0044] | V _{com} | 共通电压 |
| [0045] | F _n , F _{n+1} | 帧 |
| [0046] | Row_1 ~ Row_n | 列 |

具体实施方式

[0047] 请参考图 3,图 3 为本发明实施例一驱动模块 30 的示意图。为清楚说明本发明的精神,与图 1 作用及结构相同的组件,其图标及符号与皆沿用图 1 的图标及符号,以求简洁。驱动模块 30 包含有一数据线信号处理单元 300、一扫描线信号处理单元 302 及一控制单元

304。控制单元 304 用来产生水平同步信号 Hsync 及输出致能信号 Ena, 以控制数据线信号处理单元 300 及扫描线信号处理单元 302, 进而输出数据驱动信号 Sig_S1 ~ Sig_Sm 至数据线 S1 ~ Sm, 及输出闸极驱动信号 Sig_G1 ~ Sig_Gp 至扫描线 G1 ~ Gp。控制单元 304 可将共通电压 Vcom 与数据驱动信号 Sig_S1 ~ Sig_Sm 相对于水平同步信号 Hsync 平移一特定时间, 以避免子画素间横向的干扰。

[0048] 请参考图 4A 至图 4C, 图 4A 为本发明实施例以交流共通电压方法对图 1 中画素矩阵 Mat 进行驱动的示意图, 而图 4B 及图 4C 分别为于帧 Fn、Fn+1 下图 4A 中画素矩阵 Mat 的子画素极性的示意图。以下以对应于资料线 S1 的红色子画素行 RS1 ~ RSn 及绿色子画素行 GS1 ~ GSn 为例, 搭配图 4A 说明。详细来说, 由图 4A 可知, 相较于公知技术, 数据驱动信号 Sig_S1 与共通电压 Vcom 相对于水平同步信号 Hsync 平移半个水平同步信号周期, 即对应于数据驱动信号 Sig_S1 的源极电压 Vs 与共通电压 Vcom 的准位变化的时间点平移了半个水平同步信号周期, 改于水平同步信号周期 Line1 ~ Line5 的中点进行准位变化。因此, 在水平同步信号周期 Line2 中, 扫描线 G1、G2 于时间 Tgo、Tge 中先后打开, 于时间 Tso、Tse 中以源极电压 Vs 减去共通电压 Vcom 的压差分别对对应于扫描线 G1、G2 的子画素 RS1、GS1 进行充电时, 于帧 Fn 时对子画素 RS1 以正极性充电而对子画素 GS1 以负极性充电, 而于帧 Fn+1 时对子画素 RS1 以负极性充电而对子画素 GS1 以正极性充电。相似地, 在水平同步信号周期 Line3 中, 于帧 Fn 时对子画素 RS2 以负极性充电而对子画素 GS1 以正极性充电, 而于帧 Fn+1 时对子画素 RS2 以正极性充电而对子画素 GS2 以负极性充电。依此类推, 可得红色子画素行 RS1 ~ RSn 及绿色子画素行 GS1 ~ GSn 的其余子画素及对应于其余数据线的子画素行的充电极性。在此情况下, 如图 4B 及图 4C 所示, 每一个子画素与相邻子画素的极性相异, 可达到如点反向驱动的效果, 以避免子画数间横向的干扰。如此一来, 本发明可通过将数据驱动信号 Sig_S1 ~ Sig_Sm 与共通电压 Vcom 的准位变化的时间点, 相对于水平同步信号 Hsync 平移半个水平同步信号周期, 以达到点反向驱动的效果, 进而避免横向的干扰。

[0049] 值得注意的是, 以上所述仅为本发明的实施例, 本发明的主要精神在于仅需通过将数据驱动信号 Sig_S1 ~ Sig_Sm 与共通电压 Vcom 的准位变化的时间点, 相对于水平同步信号 Hsync 平移半个水平同步信号周期, 即可在不改变原本架构及线反转驱动的操作下, 得到点反向驱动的效果。本领域普通技术人员当可依本发明的概念进行变化与修饰, 而不限于此。举例来说, 画素矩阵 Mat 中子画素的排列顺序不限于红色、绿色、蓝色子画素的排列顺序, 只要画素矩阵 Mat 符合双闸极架构即可。然而, 需注意的是, 扫描线信号处理单元 302 如何输出闸极驱动信号 Sig_G1 ~ Sig_Gp, 或是数据线信号处理单元 300 及控制单元 304 的实现方式等, 皆不影响本发明的范围, 只要能达到本发明的精神即可。

[0050] 需注意的是, 驱动模块 30 系用以说明本发明的运作情形, 其实现方式不限于软件或硬件方式, 本领域普通技术人员当可根据系统所需, 做适当的修改, 或通过调整传统驱动模块而实现驱动模块 30。举例来说, 若图 1 中源极驱动电路 100 仅具有信号放大功能 (亦即数据驱动信号 Sig_S1 ~ Sig_Sm 至数据线 S1 ~ Sm 系由时序控制器 104 所产生), 则可通过修改时序控制器 104 输出数据驱动信号 Sig_S1 ~ Sig_Sm 及共通电压 Vcom 的时间, 达成驱动模块 30 的功能, 抑或是不修改时序控制器 104 输出信号的时间, 但改变源极驱动电路 100 内部线路而达成。或者, 若图 1 中源极驱动电路 100 同时具有信号放大与处理的功能 (亦实时序控制器 104 仅输出显示数据及时序), 则可通过修改源极驱动电路 100 的信号处

理逻辑及时序控制器 104, 改变输出数据驱动信号 Sig_S1 ~ Sig_Sm 及共通电压 Vcom 的时间, 达成驱动模块 30 的功能。凡此种种皆是为了使数据驱动信号 Sig_S1 ~ Sig_Sm 与共通电压 Vcom 的准位变化的时间点, 相对于水平同步信号 Hsync 平移半个水平同步信号周期, 以得到点反向驱动的效果。

[0051] 驱动模块 30 于显示不同图框时以不同顺序充电的运作可归纳为一驱动流程 50, 如图 5 所示。驱动流程 50 包含以下步骤:

[0052] 步骤 500 : 开始。

[0053] 步骤 502 : 提供数据驱动信号 Sig_S1 ~ Sig_Sm。

[0054] 步骤 504 : 将共通电压 Vcom 与数据驱动信号 Sig_S1 ~ Sig_Sm 相对于水平同步信号 Hsync 平移半个水平同步信号周期。

[0055] 步骤 506 : 结束。

[0056] 公知技术在双闸极架构下, 以交流共通电压方法进行线反向驱动时, 会因相间隔列的子画素极性会相同, 造成子画数间横向的干扰。相较之下, 本发明通过将数据驱动信号 Sig_S1 ~ Sig_Sm 与共通电压 Vcom 的准位变化的时间点, 相对于水平同步信号 Hsync 平移半个水平同步信号周期, 即可在不改变原本架构及线反转驱动的操作下, 得到点反向驱动的效果, 进而避免横向的干扰。

[0057] 以上所述仅为本发明的优选实施例, 凡依本发明权利要求所做的均等变化与修饰, 皆应属本发明的涵盖范围。

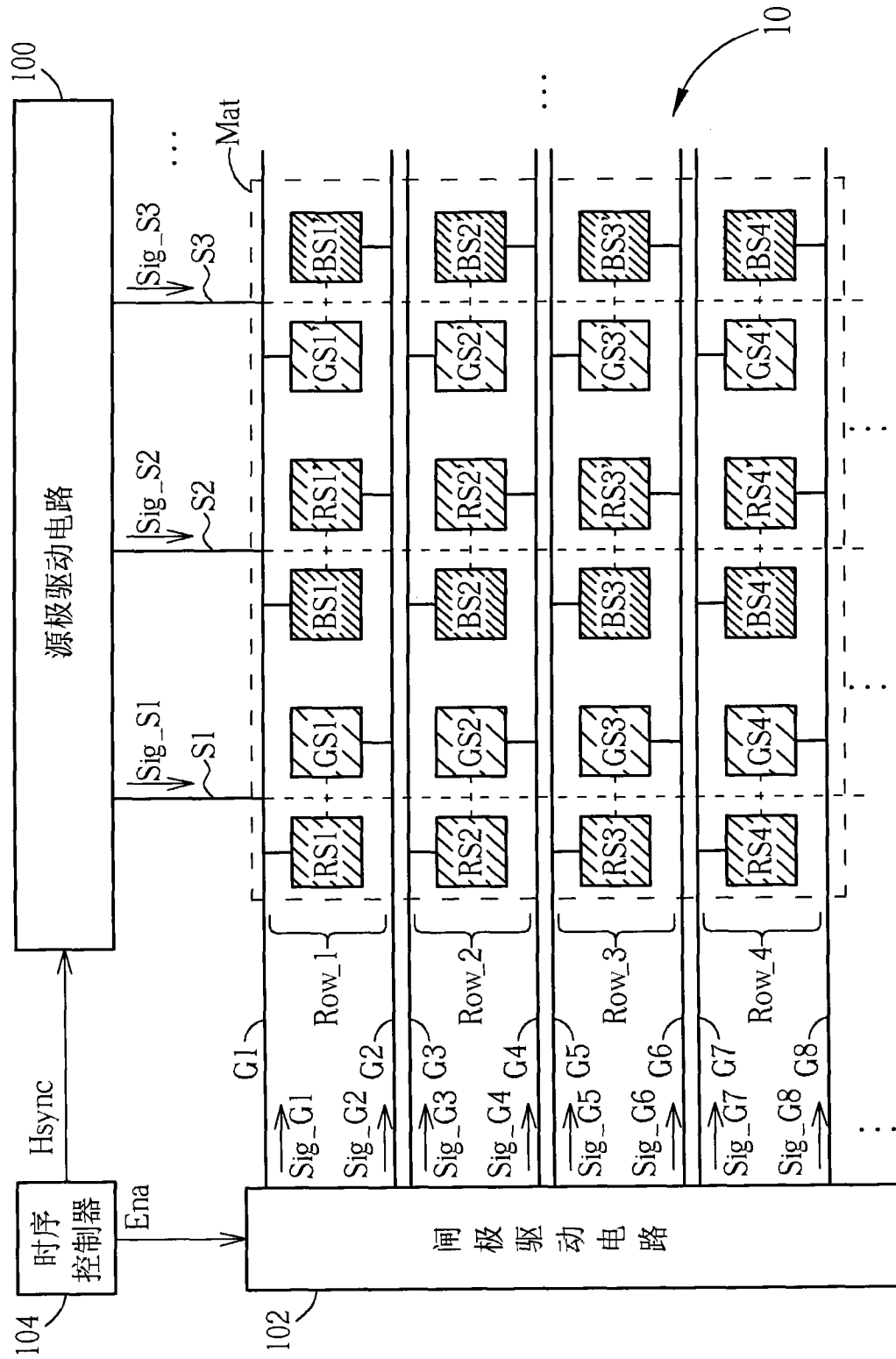


图 1

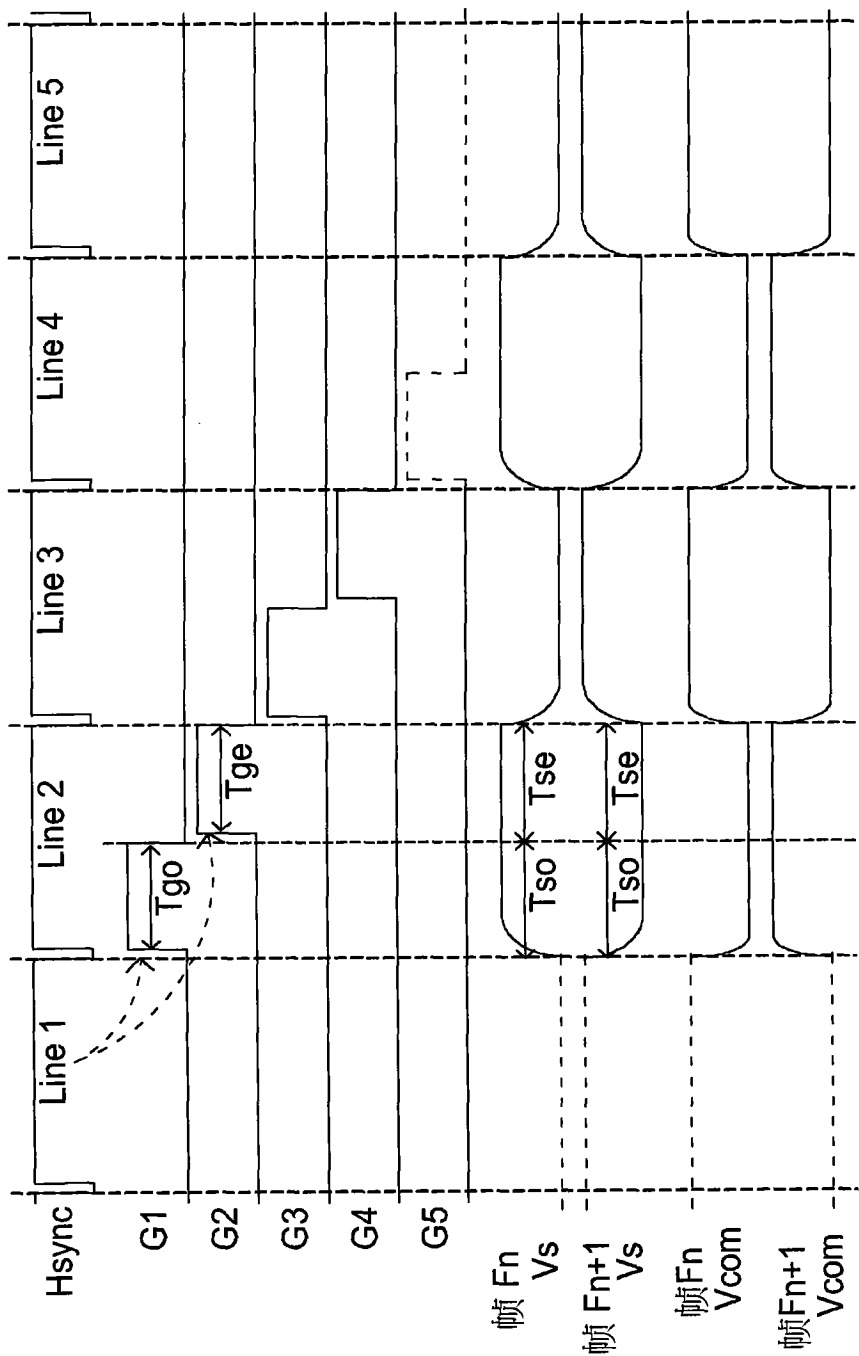


图 2A

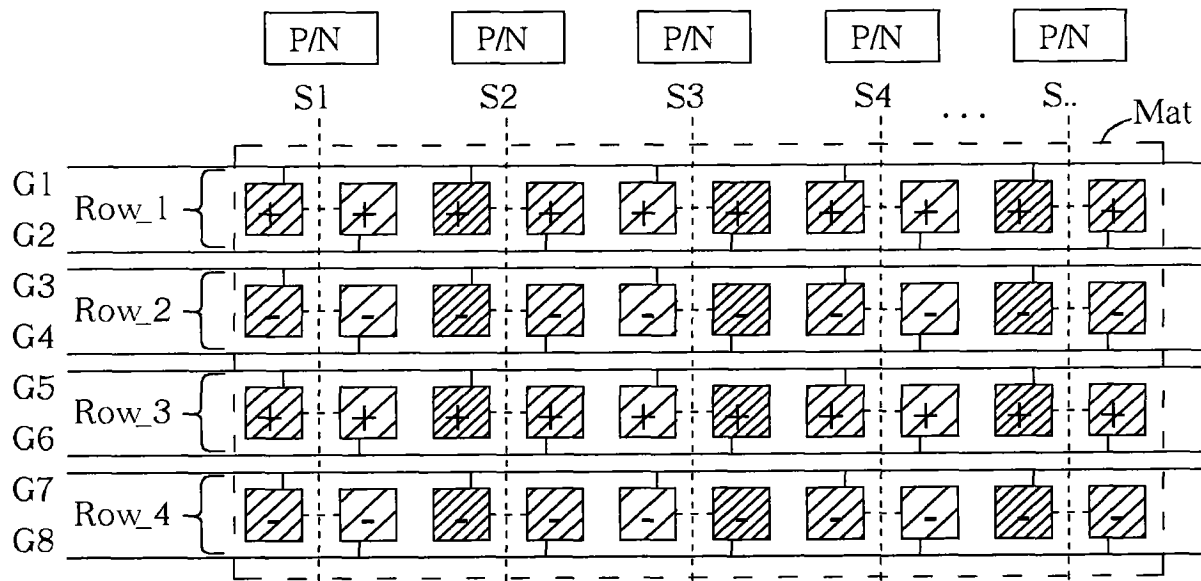


图 2B

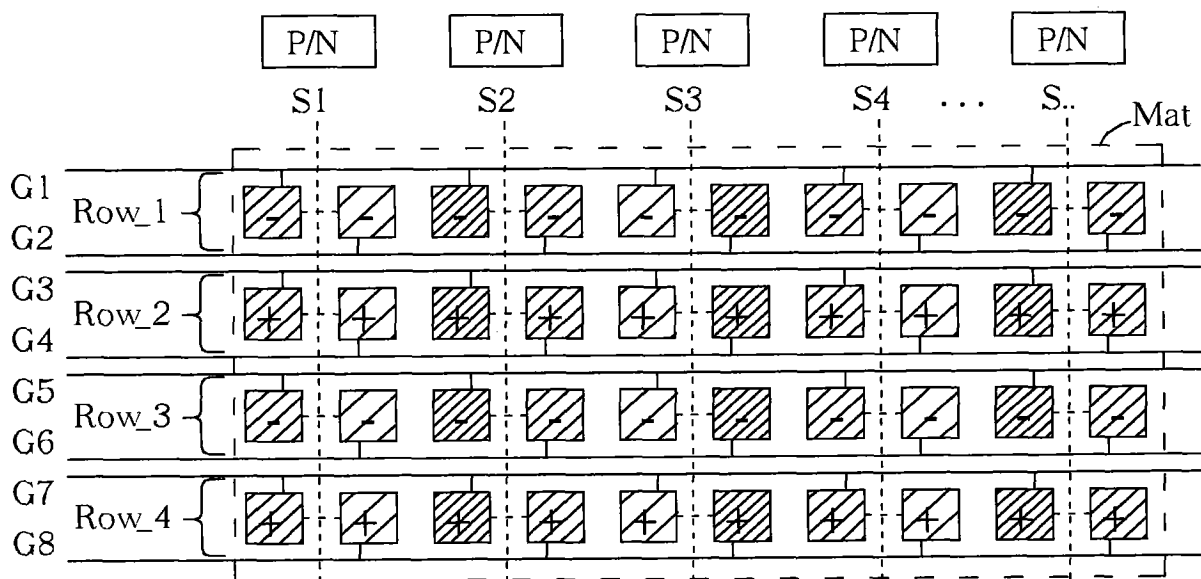


图 2C

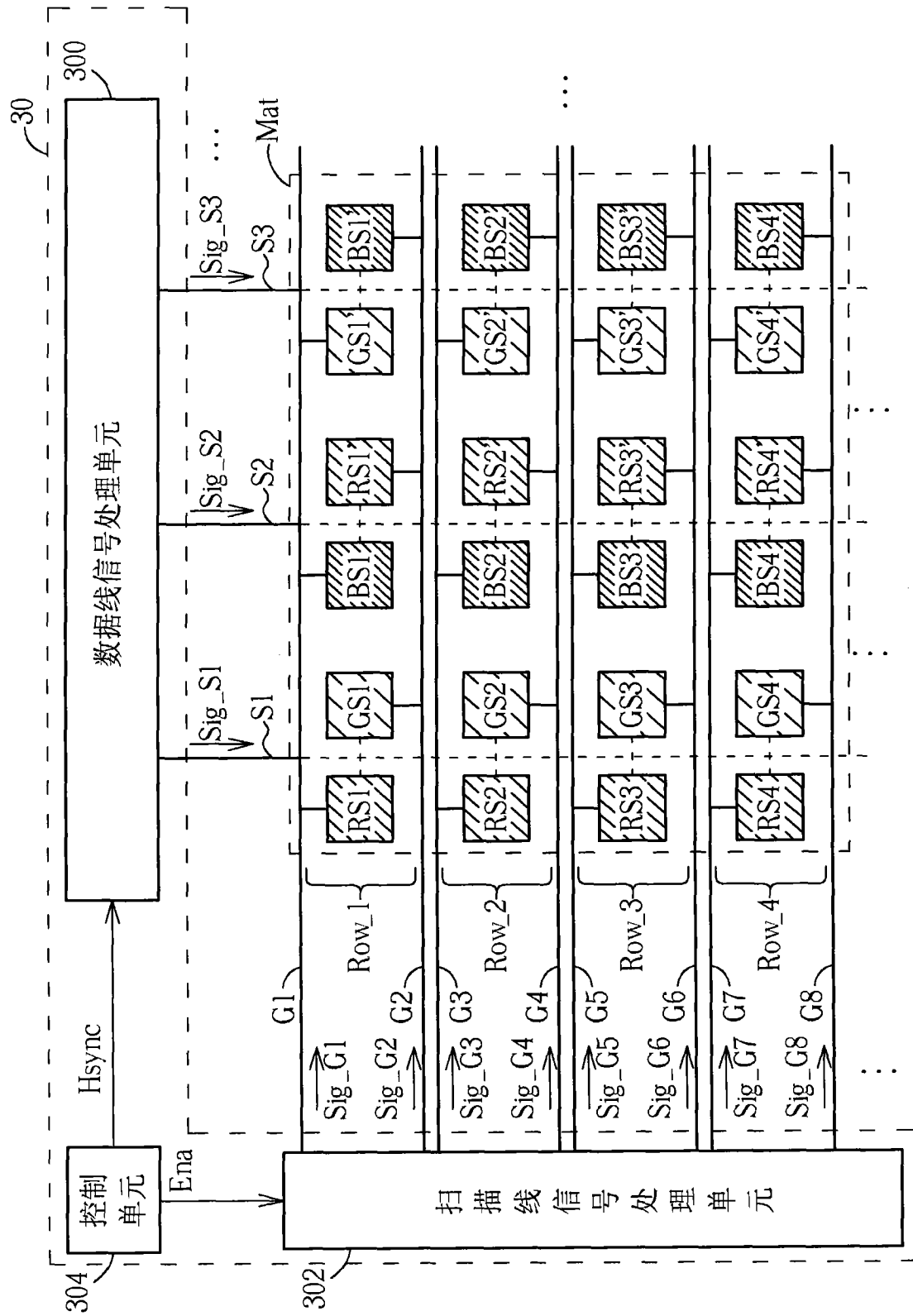


图 3

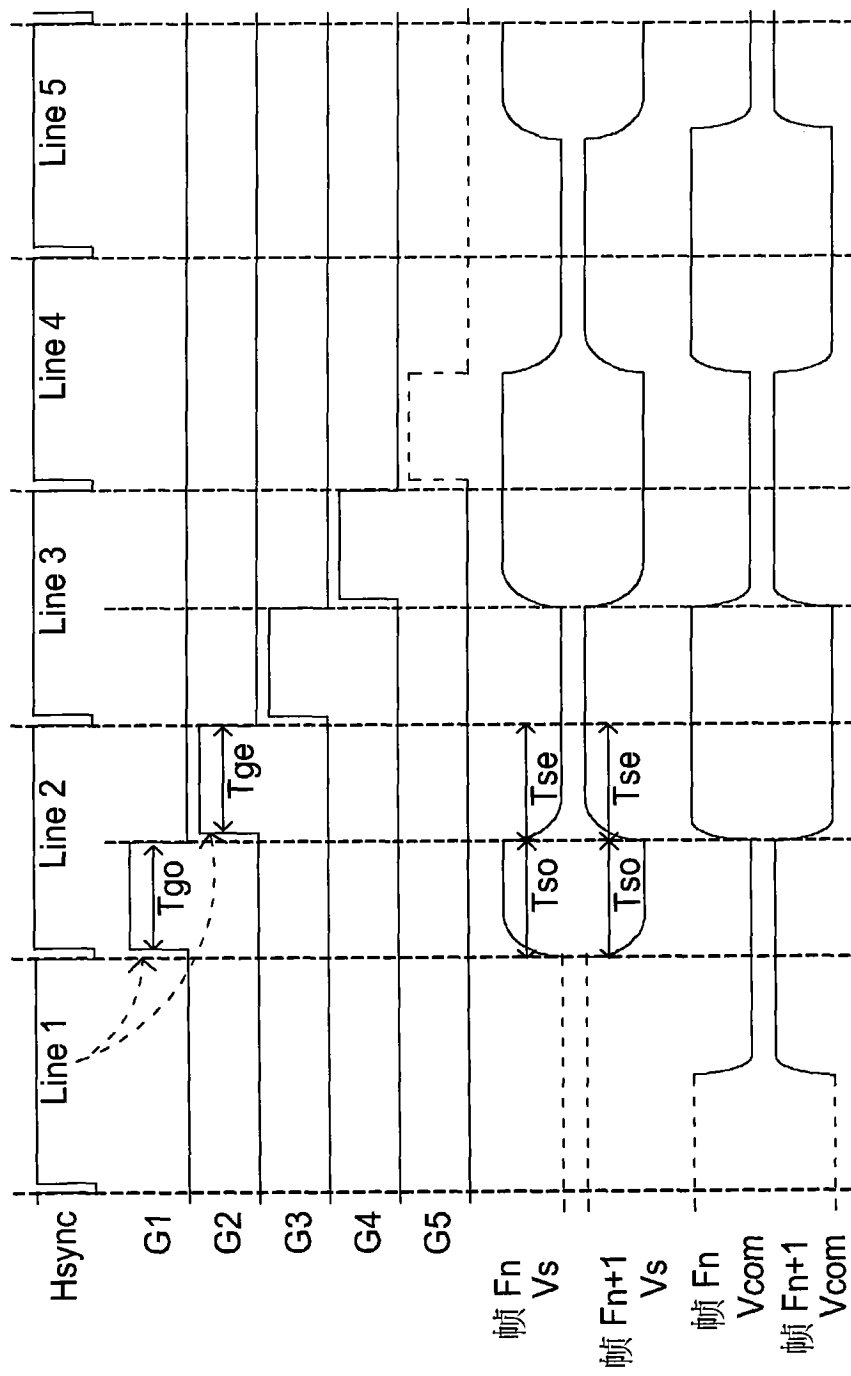


图 4A

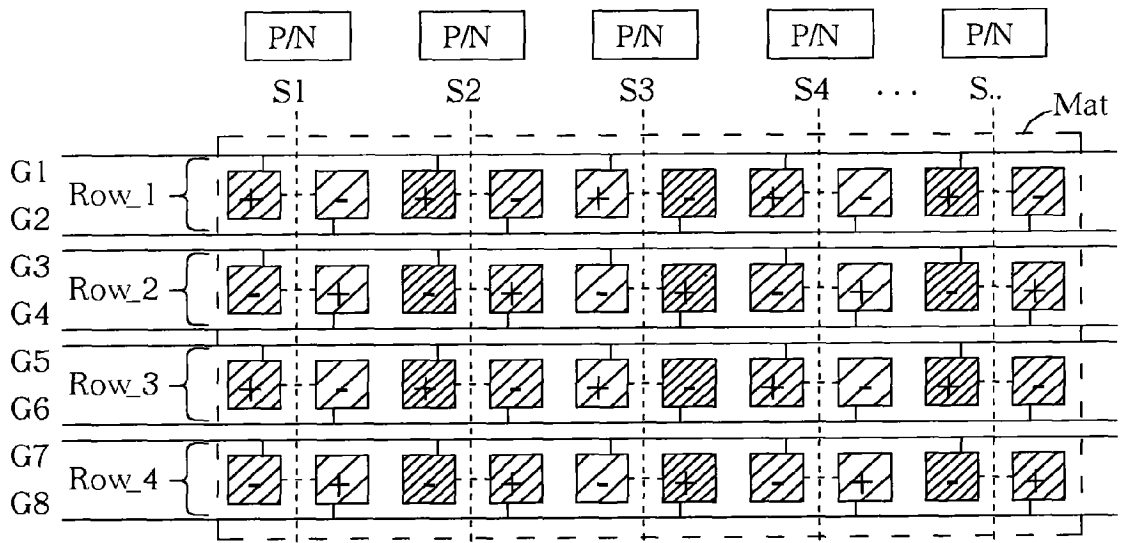


图 4B

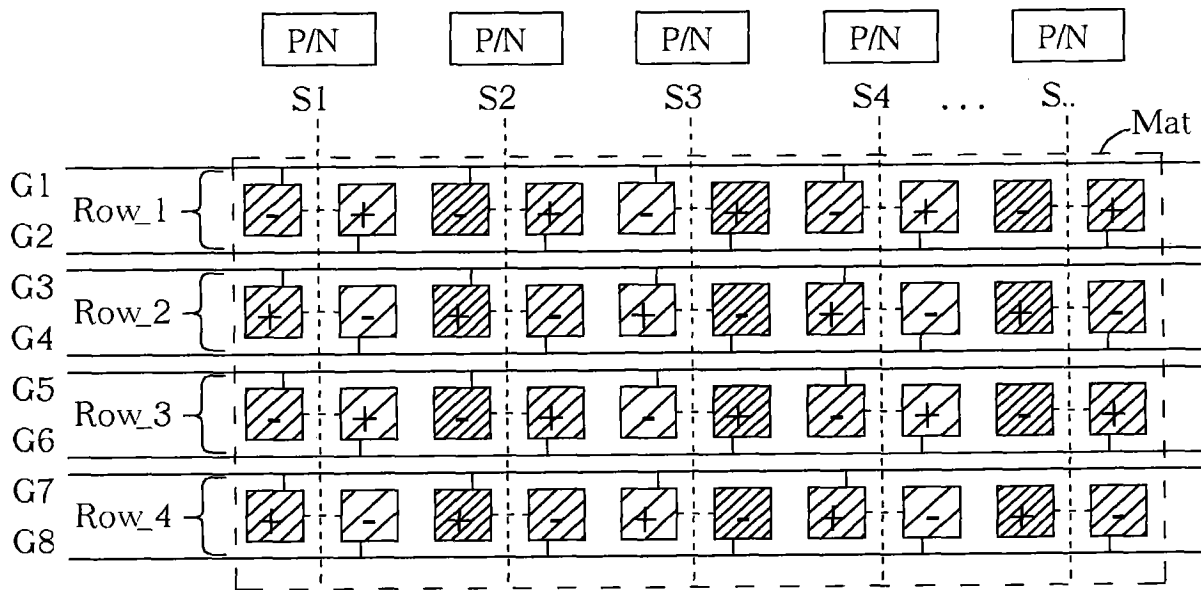


图 4C

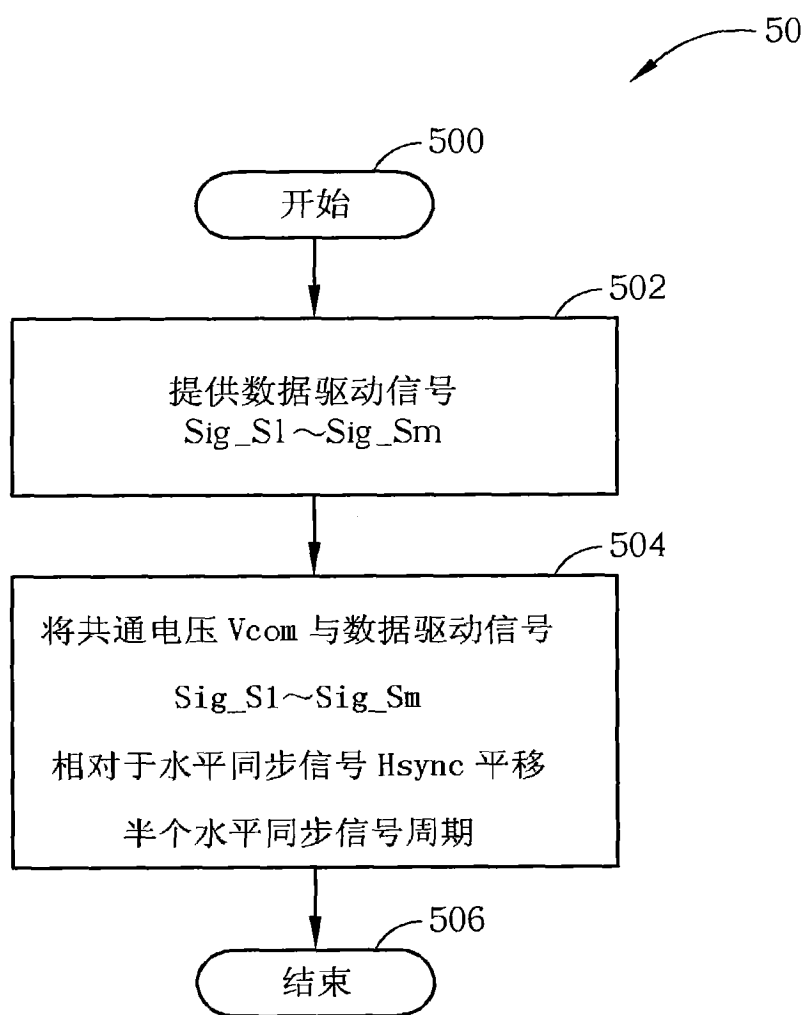


图 5

专利名称(译)	驱动模块、驱动方法及液晶显示装置		
公开(公告)号	CN102270436B	公开(公告)日	2013-11-06
申请号	CN201010262250.4	申请日	2010-08-23
[标]申请(专利权)人(译)	联咏科技股份有限公司		
申请(专利权)人(译)	联咏科技股份有限公司		
当前申请(专利权)人(译)	联咏科技股份有限公司		
[标]发明人	江嘉胤		
发明人	江嘉胤		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3648 G09G2320/0209 G09G3/3614 G09G2300/0426 G09G2230/00		
审查员(译)	刘锋		
优先权	61/350485 2010-06-02 US		
其他公开文献	CN102270436A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种驱动模块，用于具有一双闸极架构的一液晶显示装置中，该驱动模块包含有一数据线信号处理单元，用来产生多个数据驱动信号；以及一控制单元，用来将一共通电压与该多个数据驱动信号相对于所对应一水平同步信号平移一特定时间；其中，该共通电压系一交流共通电压。

