

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200510021865.7

[43] 公开日 2006 年 4 月 26 日

[11] 公开号 CN 1763822A

[22] 申请日 2005.10.10

[21] 申请号 200510021865.7

[71] 申请人 深圳创维 - RGB 电子有限公司

地址 518057 广东省深圳市南山区高新南一道创维大厦 A13 - 16 层

[72] 发明人 王 东 白 骥

[74] 专利代理机构 深圳创友专利商标代理有限公司
代理人 李 广

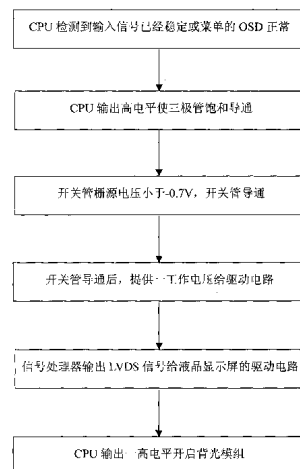
权利要求书 1 页 说明书 3 页 附图 3 页

[54] 发明名称

开机时电视机液晶显示器时序控制方法

[57] 摘要

一种开机时电视机液晶显示器时序控制方法，依次包括如下步骤：1) 当收到开机信号后，主控微处理器发出控制信号，开启液晶显示器的驱动电路的相关信号，2) 然后由主控微处理器开启液晶显示器的背光模组的电源；由于采用以上方案，在收到开机信号后，待液晶电视屏的驱动电路接收到正常的 LVDS 信号后，此时输出的波形是正常的，再开启液晶电视屏的背光模组，这样就看不见因为 LVDS 信号杂乱无序所产生的花屏。



1. 一种开机时电视机液晶显示器时序控制方法，其特征在于：依次包括如下步骤：1) 当收到开机信号后，主控微处理器发出控制信号，开启液晶显示器的驱动电路的相关信号，2) 然后由主控微处理器开启液晶显示器的背光模组的电源。
2. 根据权利要求1所述的开机时电视机液晶显示器时序控制方法，其特征在于：所述步骤2) 依次包括如下步骤：2a) 先由主控微处理器开启液晶显示器的驱动电路的电源 2b) 再由主控微处理器控制信号处理控制器开启低压差分信号输出。
3. 根据权利要求1或2所述的开机时电视机液晶显示器时序控制方法，其特征在于：所述步骤2b) 是通过如下步骤完成的：主控微处理器停止向液晶显示屏的驱动电路发出串行数据总线和串行时钟总线信号。
4. 根据权利要求1或2所述的开机时电视机液晶显示器时序控制方法，其特征在于：在完成所述步骤1) 之后持续30毫秒以内，再进行步骤2) 或2a)，在完成步骤2a) 后持续时间在50毫秒以内，再进行步骤2b)。
5. 根据权利要求1或2所述的开机时电视机液晶显示器时序控制方法，其特征在于：还包括如下步骤：0) 由主控微处理器检测输入信号是否已经稳定，或者屏幕菜单式调节方式是否正常，如果正常则再进行步骤1)。
6. 根据权利要求5所述的开机时电视机液晶显示器时序控制方法，其特征在于：在步骤0) 之后延时50毫秒。

开机时电视机液晶显示器时序控制方法

【技术领域】

本发明涉及液晶电视，具体涉及液晶电视开机时序控制方法。

【背景技术】

当前液晶电视开机时通常是：同时给背光模组和液晶显示屏的驱动电路提供电源。但刚开机时的低压差分信号（LVDS 信号）是不稳定的，LVDS 信号内的时钟信号杂乱无序，如果不加以屏蔽直接送往液晶屏的驱动板上，就会使液晶显示屏的驱动电路无法正常工作。当液晶显示屏的驱动电路不能正常工作时，液晶显示屏接收不到正常有序的数据信号，就会出现屏幕“花屏”的现象，即整个屏幕为各种彩色竖条且不消失，无法正常显示图像信号。

【发明内容】

本发明克服了现有技术中的缺点，提供了一种液晶电视开机时序控制方法。

本发明的技术方案是一种开机时电视机液晶显示器时序控制方法，依次包括如下步骤：1）当收到开机信号后，主控微处理器发出控制信号，开启液晶显示器的驱动电路的相关信号，2）然后由主控微处理器开启液晶显示器的背光模组的电源。

由于采用了以上的方案，在收到开机信号后，待液晶电视屏的驱动电路接收到正常的 LVDS 信号后，此时输出的波形是正常的，再开启液晶电视屏的背光模组，这样就看不见因为 LVDS 信号杂乱无序所产生的花屏。

【附图说明】

图 1 是本发明电路示意图；

图 2 是本发明时序控制流程示意图；

图 3 是本发明时序示意图。

【具体实施方式】

下面通过具体的实施例并结合附图对本发明作进一步详细的描述。如图 1 所示，Q1 是 NPN 型三极管；U2 是增强型 P 沟道场效应管；PLANE DRIVE 是液晶显示屏的驱动电路；PLANE INVERTER 是液晶显示屏背光模组；CPU 是主控微处理器；TSU6666 是信号处理控制器，可把 R、G、B 信号转换成 LVDS 信号。

如图 1 和图 3 所示，发出开机信号后，主控微处理器 CPU 输出高电平开启液晶显示器的驱动电路的电源，经过时间 T1 后，电源基本稳定。电源稳定后并经过 T2 时间后，由信号处理控制器 TSU6666 开启低压差分（LVDS）信号输出；在开启 LVDS 信号输出后的 T5 时间内由主控微处理器开启液晶显示器的背光模组的电源。其中 T1、T2 和 T5 的时间长度可参考下表：

参数	最小值	最大值	单位
T1	0	30	毫秒
T2	0	50	毫秒
T5	1000	0	毫秒

如图 1、图 2 和图 3 所示，开启电源之后，并不是马上给液晶显示屏的驱动电路供电，而是延时供电。当 CPU 检测到输入信号已经稳定或者屏幕菜单式调节方式（on screen display，简称 OSD）正常后延时 50 毫秒，由主控微

处理器开启液晶显示器的驱动电路的电源，具体如下：由主控微处理器 CPU 的第一 I/O 口输出 5V 的高电平，经 R18 与 R21 分压后，Q1 的基极得到 2.5V 的高电平。此时 Q1 的发射极和集电极均正偏，各极之间电压很小，而电流却较大，表现为低阻状态，各极之间近似短路，三极管 Q1 饱和导通。Q1 的集电极此时为 0.3V，即场效应管 U2 的第 4 脚栅极电平为 0.3V，则场效应管 U2 的栅源间的电压 U_{gs} 为 -11.7V。场效应管 U2 是增强型 P 沟道场效应管，在 $U_{gs}=0V$ 时漏源极之间没有导电沟道，当 $U_{gs}<-0.7V$ 时才有可能出现导电沟道。当场效应管 U2 的栅源间的电压 U_{gs} 为 -11.7V 时，U2 导通。U2 的漏极输出 12V 的电压给液晶显示屏的驱动电路。在主控微处理器 CPU 的第一 I/O 口输出 5V 高电平后的 20-50 毫秒内通过串行数据总线（SDA）和串行时钟总线（SCL）控制信号处理器 TSU6666 输出低压差分（LVDS）信号给液晶显示屏的驱动电路。在液晶显示屏的驱动电路接收到低压差分（LVDS）信号 1 秒后，主控微处理器 CPU 第二 I/O 口输出 5V 的高电平，去开启液晶显示屏的背光模组（PLANE INVERTER）的供电电源，点亮液晶显示屏，这样开机就能正常显示图像了。

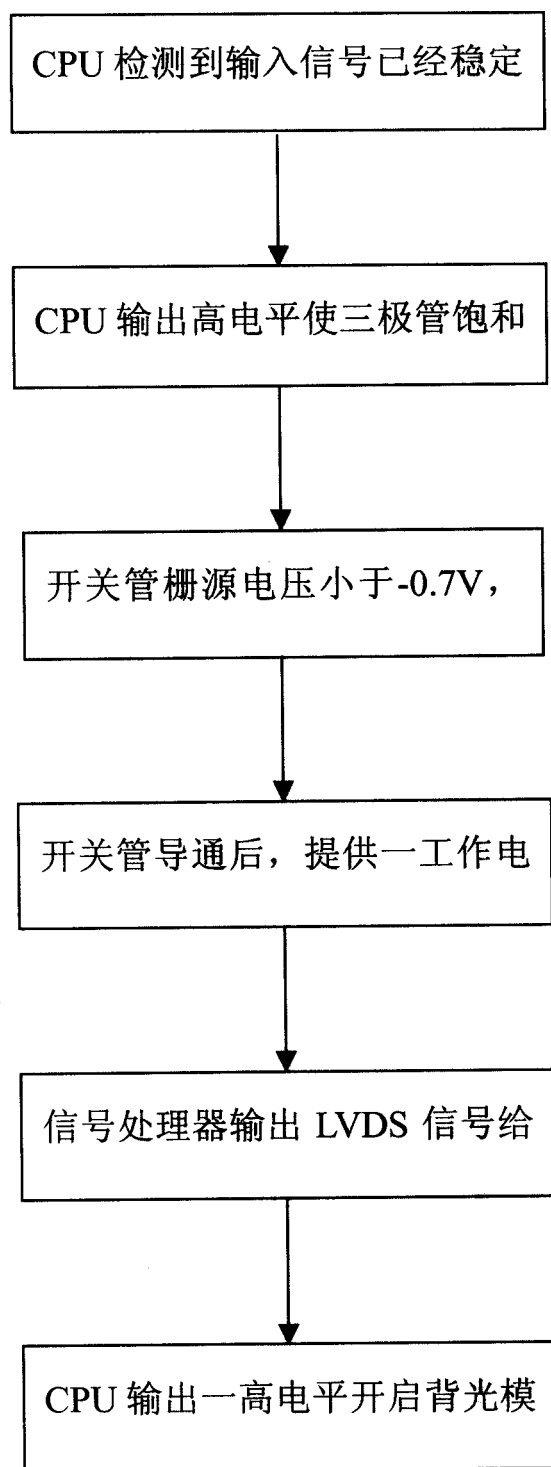


图 2

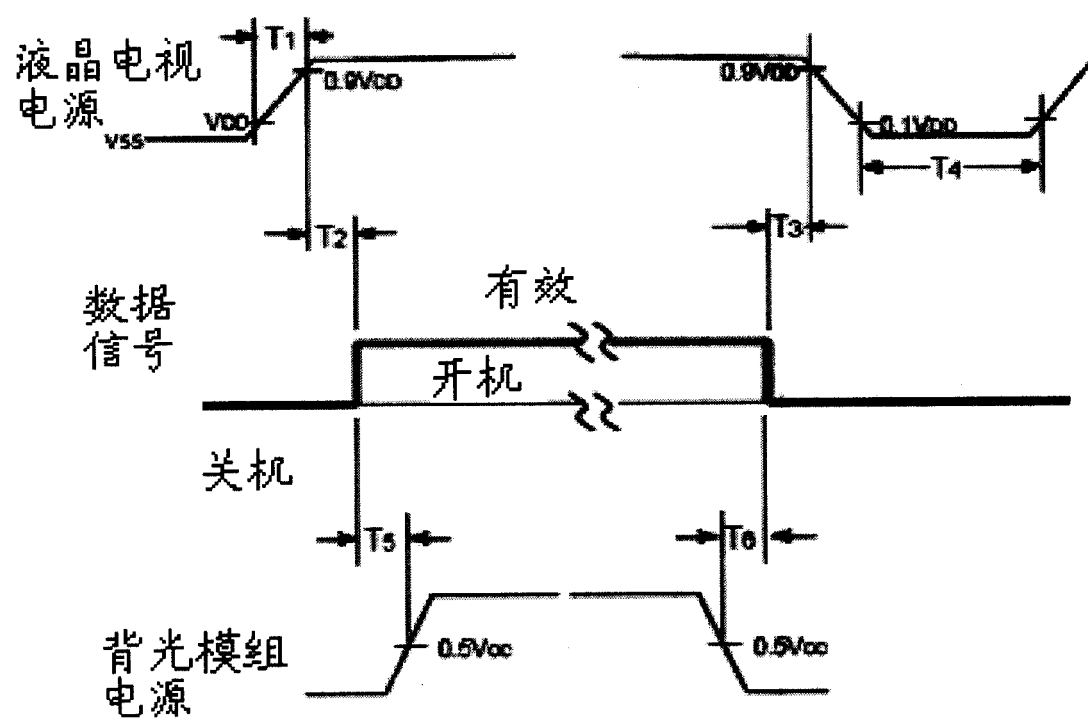


图 3

专利名称(译)	开机时电视机液晶显示器时序控制方法		
公开(公告)号	CN1763822A	公开(公告)日	2006-04-26
申请号	CN200510021865.7	申请日	2005-10-10
[标]申请(专利权)人(译)	深圳创维-RGB电子有限公司		
申请(专利权)人(译)	深圳创维 - RGB电子有限公司		
当前申请(专利权)人(译)	深圳创维-RGB电子有限公司		
[标]发明人	王东 白骥		
发明人	王东 白骥		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
代理人(译)	李广		
其他公开文献	CN100362560C		
外部链接	Espacenet SIPO		

摘要(译)

一种开机时电视机液晶显示器时序控制方法，依次包括如下步骤：1)当收到开机信号后，主控微处理器发出控制信号，开启液晶显示器的驱动电路的相关信号，2)然后由主控微处理器开启液晶显示器的背光模组的电源；由于采用以上方案，在收到开机信号后，待液晶电视屏的驱动电路接收到正常的LVDS信号后，此时输出的波形是正常的，再开启液晶电视屏的背光模组，这样就看不见因为LVDS信号杂乱无序所产生的花屏。

