



[12] 发明专利说明书

专利号 ZL 03103191.9

[45] 授权公告日 2005 年 11 月 23 日

[11] 授权公告号 CN 1228752C

[22] 申请日 2003.2.8 [21] 申请号 03103191.9

[30] 优先权

[32] 2002. 2. 6 [33] JP [31] 030181/2002

[71] 专利权人 NEC 液晶技术株式会社

地址 日本神奈川县

[72] 发明人 森田敏之 西田真一

审查员 张春伟

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

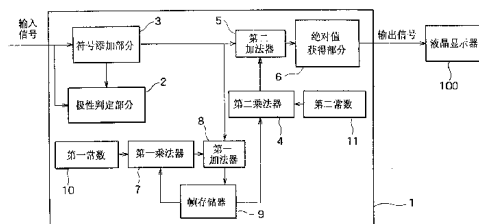
代理人 穆德骏 关兆辉

权利要求书 2 页 说明书 10 页 附图 7 页

[54] 发明名称 液晶显示器及用于液晶显示器的信号校正电路

[57] 摘要

信号校正电路，该电路给输入信号添加基于存储在帧存储器中的信号而产生的校正值，并且输出得到的信号，使用该信号校正电路来校正作为液晶显示器的输入信号的图像数据，从而完全补偿输入信号的不对称对液晶显示器的影响。这样防止了残余图像的产生和屏幕的闪烁。



1. 一种用于液晶显示器的信号校正电路，包括：

5 极性判定部分，用于从输入信号判定施加给液晶的电压具有正极性还是负极性；

符号添加部分，用于根据所述极性判定部分作出的决定给所述输入信号添加正或者负号；

帧存储器；

第一乘法器，用于用所述帧存储器中存储的数据乘以第一常数；

10 第一加法器，用于将由所述符号添加部分添加了所述正或负号的信号和来自所述第一乘法器的输出信号相加，并且将得到的信号输出到所述帧存储器；

第二乘法器，用于将存储在所述帧存储器中的数据和第二常数相乘；

15 第二加法器，用于将来自所述符号添加部分的输出信号和来自所述第二乘法器的输出信号相加；和

绝对值获得部分，用于从来自所述第二加法器的输出信号中除去正或负号，并且输出得出的绝对值信号。

20 2. 根据权利要求 1 的信号校正电路，其中所述液晶显示器是共面开关液晶显示器，这种显示器使用低阻液晶。

3. 根据权利要求 1 或 2 的信号校正电路，其中所述第一常数是在一帧周期之后留存在液晶显示器中的电荷的比例。

25 4. 根据权利要求 1 或 2 的信号校正电路，其中所述第二常数是在各电极之间移动的电荷量。

5. 一种液晶显示器，包括：

30 液晶显示部分，所述液晶显示部分具有按矩阵形式布局的显示像

素；

控制器，用于基于外部提供的输入信号输出图像数据和水平同步信号；

5 源驱动器，用于将从所述控制器输出的所述图像数据提供给所述液晶显示部分；

栅驱动器，用于顺序地使所述液晶显示部分的所述显示像素与从所述控制器输出的所述水平同步信号同步；以及

设在所述控制器和所述源驱动器之间的信号校正电路，用于校正所述图像数据，所述信号校正电路包括：

10 极性判定部分，用于从输入信号判定施加给液晶的电压具有正极性还是负极性；

符号添加部分，用于根据所述极性判定部分作出的决定给所述输入信号添加正或者负号；

帧存储器；

15 第一乘法器，用于将所述帧存储器中存储的数据和第一常数相乘；

第一加法器，用于将由所述符号添加部分添加了所述正或负号的信号和来自所述第一乘法器的输出信号相加，并且将得到的信号输出到所述帧存储器；

20 第二乘法器，用于将存储在所述帧存储器中的数据 and 第二常数相乘；

第二加法器，用于将来自所述符号添加部分的输出信号和来自所述第二乘法器的输出信号相加；以及

25 绝对值获得部分，用于从来自所述第二加法器的输出信号中除去正或负号，并且输出得出的绝对值信号；

其中，使用来自所述信号校正电路的所述绝对值获得部分的输出信号作为给所述液晶显示部分的输入信号。

30 6. 根据权利要求 5 的液晶显示器，其中所述信号校正电路设在一外部单元和所述液晶显示器之间。

液晶显示器及用于液晶显示器的信号校正电路

5 技术领域

本发明涉及液晶显示器及用于液晶显示器的信号校正电路，更具体地说，涉及有源矩阵型液晶显示器及用于该显示器的信号校正电路。

10 背景技术

由于响应速度没有达到与 TV 图像的显示相匹配的水平，因此常规的液晶显示器在显示移动图像时会产生残余图像 (residual images)。尤其是，共面开关(IPS)有源矩阵型液晶显示器很可能不利地产生残余图像。

15

为了防止这种图像持续，许多常规的 IPS 液晶显示器使用所谓的低阻液晶，这种液晶材料具有低电阻率（参见日本专利特开 No.159786/1995）。在通过减小液晶材料的电阻率提高这种使用低阻液晶的常规 IPS 液晶显示器响应的同时，电压也在没有校正图像信号的情况下施加给液晶面板。

20

然而，当具有高对比度的图像要在屏幕内移动时，仅在这种常规液晶显示器的像素电极之间产生单向电场。这会引起电荷仅集中在彼此相对的像素电极中的一个上。这种电荷集中会带来显示问题，例如残余图像的集中和屏幕的闪烁。

25

现在参考图 1A 至 1C 和 2，下面将描述电荷仅集中和存储在彼此相对的像素电极的一个上的原因。例如，图 1A 显示了具有高对比度的单色竖条纹图像如何移动通过中间色调的背景。当该图像的白和黑部分如图 1B 所示逐帧（扫描构成显示器面板一个屏幕的所有像素的

30

时间单位)向右移动时,逐帧施加给液晶的电压将变为如图 1C 所示的电压。在图 1C 中,(1)至(5)表示图像向右逐帧移动的显示位置。

图 2 显示了当如图 1C 所示的电压施加给液晶时像素电极(像素电极和与所述像素电极相对的对置电极)之间的电场特性。在帧(1)和(3)中,所述像素电极上的电压比对置电极上的电压高,使得电荷仅集中在像素电极上并存储在那里。然而,由于没有在帧(2)和(4)中产生电场,因此电荷没有被存储。尽管在帧(5)之后产生了电场,但电场方向逐帧对称地反向,使得没有存储电荷。结果,在帧(1)至(5)中存储在像素电极中的电荷在它们扩散开时影响显示,这样导致产生不希望的残余图像和屏幕的闪烁。

发明内容

据此,本发明的目的是提供一种液晶显示器及其信号校正电路,即使当具有高对比度的图像在屏幕内移动时,也能够防止驻留的电荷仅集中在像素电极的一个上并存储在那里,从而防止显示问题,例如残余图像的产生和屏幕的闪烁。

根据本发明用于液晶显示器的信号校正电路包括:极性判定部分,用于从输入信号判定施加给液晶的电压具有正极性还是负极性;符号添加部分,用于根据极性判定部分作出的决定给输入信号添加正或者负号;帧存储器;第一乘法器,用于用帧存储器中存储的数据乘以第一常数;第一加法器,用于将由符号添加部分添加了正或负号的信号和来自第一乘法器的输出信号相加,并且将得到的信号输出到帧存储器;第二乘法器,用于将存储在帧存储器中的数据和第二常数相乘;第二加法器,用于将来自符号添加部分的输出信号和来自第二乘法器的输出信号相加;以及,绝对值获得部分,用于从来自第二加法器的输出信号中除去正或负号,并且输出得出的绝对值信号。

在信号校正电路中,可以将第一常数设定为在一帧周期之后留存

在液晶显示器中的电荷的比例，可以将第二常数设定为在各电极之间移动的电荷量。

5 根据本发明的液晶显示器，包括：液晶显示部分，所述液晶显示部分具有按矩阵形式布局的显示像素；控制器，用于基于外部提供的输入信号输出图像数据和水平同步信号；源驱动器，用于将从所述控制器输出的所述图像数据提供给所述液晶显示部分；栅驱动器，用于顺序地使所述液晶显示部分的所述显示像素与从所述控制器输出的所述水平同步信号同步；以及设在所述控制器和所述源驱动器之间的信号校正电路，用于校正所述图像数据，所述信号校正电路包括：极性判定部分，用于从输入信号判定施加给液晶的电压具有正极性还是负极性；符号添加部分，用于根据所述极性判定部分作出的决定给所述输入信号添加正或者负号；帧存储器；第一乘法器，用于将所述帧存储器中存储的数据和第一常数相乘；第一加法器，用于将由所述符号添加部分添加了所述正或负号的信号和来自所述第一乘法器的输出信号相加，并且将得到的信号输出到所述帧存储器；第二乘法器，用于将存储在所述帧存储器中的数据 and 第二常数相乘；第二加法器，用于将来自所述符号添加部分的输出信号和来自所述第二乘法器的输出信号相加；以及，绝对值获得部分，用于从来自所述第二加法器的输出信号中除去正或负号，并且输出得出的绝对值信号；其中，使用来自所述信号校正电路的所述绝对值获得部分的输出信号作为给所述液晶显示部分的输入信号。

10 15 20

附图说明

25 图 1A 显示了具有高对比度的图像如何移动通过屏幕；
图 1B 显示了具有白和黑部分的图像如何逐帧移动；
图 1C 显示了将逐帧施加给液晶的电压；
图 2 显示了当如图 1C 所示的电压施加给液晶时，对置电极和像素电极之间的电场的特性。

30 图 3 是根据本发明一个实施例的用于液晶显示器的信号校正电路

的方框图；

图 4 是根据本发明实施例的用于液晶显示器的信号校正电路的流程图；

5 图 5 是根据本发明实施例的用于液晶显示器的信号校正电路的时序图；

图 6 是由本发明的用于液晶显示器的信号校正电路逐帧施加的校正电压的例示曲线图；和

图 7 是根据本发明另一个实施例的液晶显示器的结构方框图。

10 具体实施方式

下面参照附图描述本发明的最佳实施例。图 3 是根据本发明的实施例用于液晶显示器 100 的信号校正电路 1 的方框图。在信号校正电路 1 中，极性判定部分 2 根据从外部单元等输入的输入信号判定施加给液晶的电压具有正极性还是负极性。符号添加部分 3 根据极性判定部分 2 作出的判定将正或负号添加到输入信号上。帧存储器 9 存储一帧图像数据。第一乘法器 7 用存储在帧存储器 9 中的数据乘以第一常数 10。第一加法器 8 将已经由符号添加部分 3 给其添加了正或负号的信号加到来自第一乘法器 7 的输出信号上，并将得到的信号输出到帧存储器 9。第二乘法器 4 用存储在帧存储器 9 中数据乘以第二常数 11。第二加法器 5 将来自符号添加部分 3 的输出信号加到来自第二乘法器 4 的输出信号上。绝对值获得部分 6 从来自第二加法器 5 的输出信号上除去正或负信号，并且输出得出的绝对值信号。

下面将讨论该实施例的工作。图 4 是信号校正电路的运算流程图。将从外部电路等输入的输入信号例如图像数据发送到符号添加部分 3 以及极性判定部分 2。从信号校正电路接通电源以后，极性判定部分 2 就计数输入信号的脉冲数。极性判定部分 2 确定当计数是偶数时，施加给液晶的电压具有正极性，当计数是奇数时，施加给液晶的电压具有负极性。判定结果被发送到符号添加部分 3，并且正号或者负号被添加到作为输入信号的图像数据上。第二加法器 5 用添加了符

号的图像数据加上后面将讨论的由第二乘法器 4 作出的乘积。把由第二加法器 5 作出的相加结果发送到绝对值获得部分 6，在那里除去正或者负号。来自绝对值获得部分 6 的输入信号被发送到液晶显示器，作为信号校正电路 1 的输出信号。

5

在给整个显示器供电或者复位时，帧存储器 9 具有预先存储的初始值“0”。将从帧存储器 9 获得的图像数据设定到第一乘法器 7 和第二乘法器 4 中。第一乘法器 7 用图像数据乘以预定的第一常数 10。第一加法器 8 用乘的结果加上由符号添加部分 3 作出的处理结果。再将相加的结果存储在帧存储器 9 中。已经发送给第二乘法器 4 的数据乘以预定的第二常数 11。乘的结果被发送到第二加法器 5 中。第一常数 10 和第二常数 11 视液晶显示器的特性例如单元参数而不同，并且设定到预先通过试验已经获得的最佳值，所述单元参数包含液晶单元中液晶的电阻率和电极之间的间隙。

15

现在将参照图 5 的定时图说明如何校正输入给单个像素的图像信号。如图 5 所示，当接通电源时，根据本实施例的信号校正电路 1 在帧存储器 9 中写“0”。当输入第一帧输入信号（第一帧数据）时，正或负号通过极性判定部分 2 和符号添加部分 3 被添加到输入信号上。然后，校正添加有正或者负号的输入信号，校正量由第二乘法器 4 和第二加法器 5 从帧存储器 9 中的数据计算得到。由于在第一帧中帧存储器 9 中的数据是“0”，因此，校正量是“0”，将输入信号按现状发送到绝对值获得部分 6。绝对值获得部分 6 从输入信号中除去正或负号，并输出得到的信号，作为信号校正电路 1 的输出信号。同时，第一乘法器 7 和第一加法器 8 从添加有正或负号的输入信号和帧存储器 9 中的数据（0）计算存储在电极中的电荷量。计算结果存储在帧存储器 9 中，以便改写“0”。

此后当输入第二帧数据时，与处理第一帧数据一样，由极性判定部分 2 和符号添加部分 3 给输入信号（第二帧数据）添加正或者负号。

30

然后，校正添加有正或者负号的输入信号，校正量由第二乘法器 4 和第二加法器 5 从帧存储器 9 中的数据计算出来。这里，帧存储器 9 中的数据是在处理第一帧数据时存储的值。将已由第二乘法器 4 和第二加法器 5 校正的输入信号发送到绝对值获得部分 6，在此从输入信号
5 除去正或者负号，并作为信号校正电路 1 的输出信号输出。同时，与处理第一帧数据一样，第一乘法器 7 和第一加法器 8 由帧存储器 9 中
添加有正或者负号的输入信号计算存储的电荷量。计算结果存储在帧存储器 9 中，以便改写存储的数据。对于其它像素来说，同样为每一
帧进行校正，并且已经逐帧输出的所有图像信号构成一个屏幕。

10

下面将讨论每个部分的处理内容。当在像素电极（电位 VPI）和对置电极（VCOM）之间施加电场 E 时，当一帧期间在液晶中移动的电荷量 QM 足够小时，从下式 1 得出该电荷量 QM。电荷量 QM 是为了降低液晶的电阻率而添加的材料的电荷量，

15
$$QM=A \cdot E \quad (1)$$

其中 A 是常数。

同时存储的电荷 QT 在一帧期间以恒定的速率散开，仅留下电荷
20 QD。当散开量小时，从下式 2 得出剩余电荷 QD，

$$QD=B \cdot QT \quad (2)$$

其中 B 是常数。

25 等式（1）和（2）加起来得到下式 3，

$$QT(N+1)=B \cdot QT(N)+ A \cdot E \quad (3)$$

其中 QT(N+1)表示当从开始数起第 N 帧开始时，已经从像素电极移到对置电极的电荷量。在开始时，例如接通电源时，充分使电荷散开，
30 并从 0 电荷状态开始计数，使得开始时电荷量 QT(1)变为由下列等式

4 给出的值,

$$QT(1)=0 \quad (4)$$

5 该方案允许除了正比于最初应施加给液晶的电压(VPI-VCOM)的正常电场之外,还将在第 N 帧中在像素电极和对置电极之间施加与移动的电荷量相关的反偏电场。因此,像素电极和对置电极之间的电场 E 由下式 5 给出,

$$E=\alpha(VPI - VCOM) - \beta \cdot QT(N) \quad (5)$$

10 其中 α 和 β 是常数。

最初应施加给液晶的电场 EID 正比于通过图像输入信号 VS(N)乘以预定符号 P 而得到的量,该电场会引起逐帧反向(inversion),成为如下式 6 所给出的,

$$15 \quad EID=\alpha \cdot VS(N) \cdot P \quad (6)$$

其中 P 是+1 或者-1, α 是常数。

20 考虑存储的电荷量,实际上希望将信号转变为满足由下列等式 7 所表达的关系的输出信号 VS(N),

$$\alpha \cdot VS(N) \cdot P = \alpha \cdot VS' (N) \cdot P - \beta \cdot QT(N) \quad (7)$$

改写等式 7 得到下式 8 以便得到输出信号 VS' (N),

$$VS' (N) = VS(N) \cdot P + \beta \cdot QT(N) / \alpha \quad (8)$$

将等式 3 代入等式 6 得到下式 9,

$$25 \quad QT(N+1) = B \cdot QT(N) + A \cdot \alpha \cdot VS(N) \cdot P \quad (9)$$

然后,将 VM(N)定义为如下列等式 10 所给出,

$$VM(N) = QT(N) / (A \cdot \alpha) \quad (10)$$

将等式 10 代入等式 8 得到下式,

$$VS' (N) = VS(N) \cdot P + A \cdot \beta \cdot VM(N) \quad (11)$$

30 将等式 10 代入等式 9 得到下式 12,

$$QM(N+1)=B \cdot VM(N)+ VS(N) \cdot P \quad (12)$$

如果从等式 10 和 4 得到, 那么 $VM(1)$ 变为由下式给出的值,

$$VM(1)=0 \quad (13)$$

5 将等式 11、12 和 13 应用到图 3 的电路中会带来如下各方面。首先, 极性判定部分 2 确定输入信号 $VS(N)$ 的帧数是偶数还是奇数。符号添加部分 3 根据帧数 N 是偶数或是奇数给输入信号 $VS(N)$ 添加 +1 或者 -1 的符号 P 。将添加了符号的输入信号 $VS(N) \cdot P$ 给到第二加法器 5, 进行等效于等式 11 的运算。图 3 中的第二常数 11 等于 $A \cdot \beta$, 而 $VM(N)$ 10 是将存储在帧存储器 9 中的值。将第二加法器 5 的运算结果发送到绝对值获得部分 6, 在那里转换为绝对值, 并原样地输出。基于输出信号, 驱动液晶显示器。

其间, 还将添加了符号的输入信号 $VS(N) \cdot P$ 提供给第一加法器 8, 15 进行等效于等式 12 的运算。图 3 中的第一常数 10 等于 B , 由第一加法器 8 作出的运算结果返回到帧存储器 9, 并保存为 $VM(N+1)$ 。

下面将更详细地描述一个运算的例子, 其中第一常数 10 是 0.98, 第二常数 11 是 0.02。当输入信号的第一值是正的, 并且在正侧输入 +5、 20 在负侧输入 0, 按照“5、0、5、0、2、2、2、2、2、2、.....”的顺序输入值时, 由正压引起的电荷移动没有被由负压引起的电荷移动抵消, 使得产生残余电场, 直到电荷从像素电极移动到对置电极并存储在那里, 并且被散开。

25 此时, 在图 3 所示的信号校正电路 1 中, 从等式 12 得到的大的正数据 (大约 10) 存储在帧存储器 9 中, 并且来自第二乘法器 4 的输出值 (下文称为“校正值”) 变为 0.2, 就像当输入“5、0、5、0”时从等式 11 中的 $A \cdot \beta \cdot VM(N)$ 得到的值。添加了该校正值的输入信号是输出, 作为施加给液晶显示器的输出信号, 从而校正残余电场。

30

当输入常数值例如“2、2、2、2、.....”时，电荷被散开，使得校正量按第一常数 10 衰减。在这种情况下，在 180 帧中校正量接近 0（等于大约 1 秒）。如果输入信号重复这种“5、0、5、0、5、0.....”状态相当的时间，通过在正帧施加 5V 得到的电荷移动与在负帧中将散开的电荷量基本平衡，使得帧存储器 9 中的值 VM(N)在两个值之间波动。当从波动态重复状态“2、2、2、2、.....”时，校正量按第一常数 10 衰减，并且在 180 帧中变为接近于 0（等效于大约 3 秒）。图 6 显示了这种情况下帧数和校正量之间的关系。

通过使用图 3 中的电路以上述方式校正将施加给液晶显示器的信号，几乎能够完全补偿 DC 分量对液晶中低阻成份的影响，所述 DC 分量是基于液晶显示器中像素电极和对置电极之间施加的电压信号的不对称而施加的。

前面描述的实施例已经给出了第一常数 10 为 0.98 和第二常数 11 为 0.02 的情况。然而，由于第一常数 10 和第二常数 11 依单元参数而不同，依诸如液晶单元中的液晶的电阻率以及电极之间的间隙等参数而不同，因此当改变液晶显示器的液晶显示部分的各种参数时，应相应调整第一常数 10 和第二常数 11。

根据该实施例的液晶显示器并不限于其中使用了低阻液晶的 IPS 液晶显示器，通过改变第一常数和第二常数，本发明也可以适于于其它的液晶显示器，例如扭曲向列（TN）型液晶显示器。

可以按下列方式构成液晶显示器，使用上述信号校正电路的输出信号作为液晶显示部分的源驱动器的输入信号，所述液晶显示部分具有按矩阵形式布局的显示像素。下面将讨论根据本发明另一个实施例的液晶显示器 20。图 7 是液晶显示器的结构方框图。该液晶显示器 20 具有液晶显示部分 12，液晶显示部分 12 具有按矩阵形式布局的显示像素。基于从外部单元提供的输入信号，控制器 15 输出图像数据和

水平同步信号。源驱动器 13 给液晶显示部分 12 的各个像素提供来自控制器 15 的图像数据输出。栅驱动器 14 顺序使各个像素与来自控制器 15 的水平同步信号输出同步。具有与上述第一实施例的信号校正电路 1 一样结构的信号校正电路设在控制器 15 和源驱动器 13 之间。

5

在如此构成的液晶显示器 20 中，控制器 15 将从外部单元输入的输入信号转变为图像数据和水平同步信号，并输出之。将从控制器 15 输出的图像数据输入到信号校正电路 1，信号校正电路 1 校正图像数据并将校正了的图像数据发送到源驱动器 13。将来自控制器 15 的水平同步信号输出输入到栅驱动器 14。基于由栅驱动器 14 提供的水平同步信号，液晶显示部分 12 的各个像素显示由源驱动器 13 提供的图像数据。此时，通过信号校正电路 1 校正图像数据，使得液晶显示器不会产生残余图像和屏幕的闪烁。

如上所述，根据本发明在液晶显示器中使用信号校正电路校正图像信号，以便消除将储存在液晶显示面板的像素电极中的电荷。因此，例如即使当具有高对比度的图像在屏幕内移动时，也可以防止电荷仅集中在像素电极的一侧上，从而预防显示问题，例如残余图像的产生和屏幕的闪烁。

20

图1A

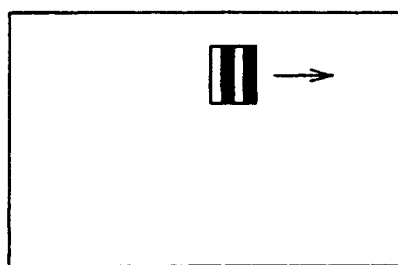


图1B

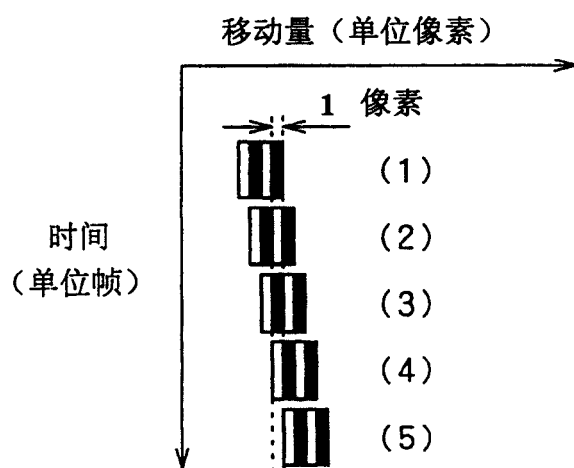


图1C

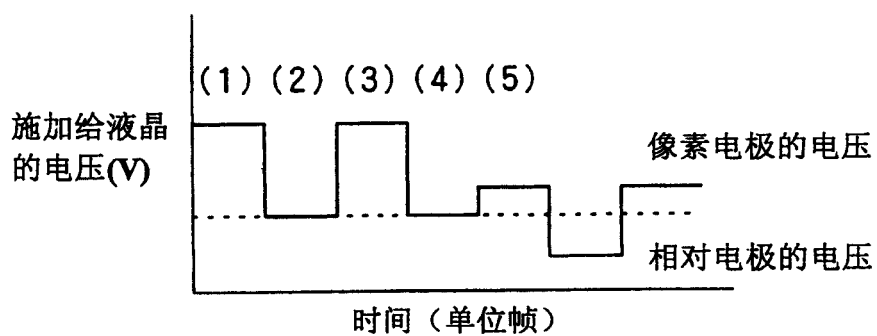


图2

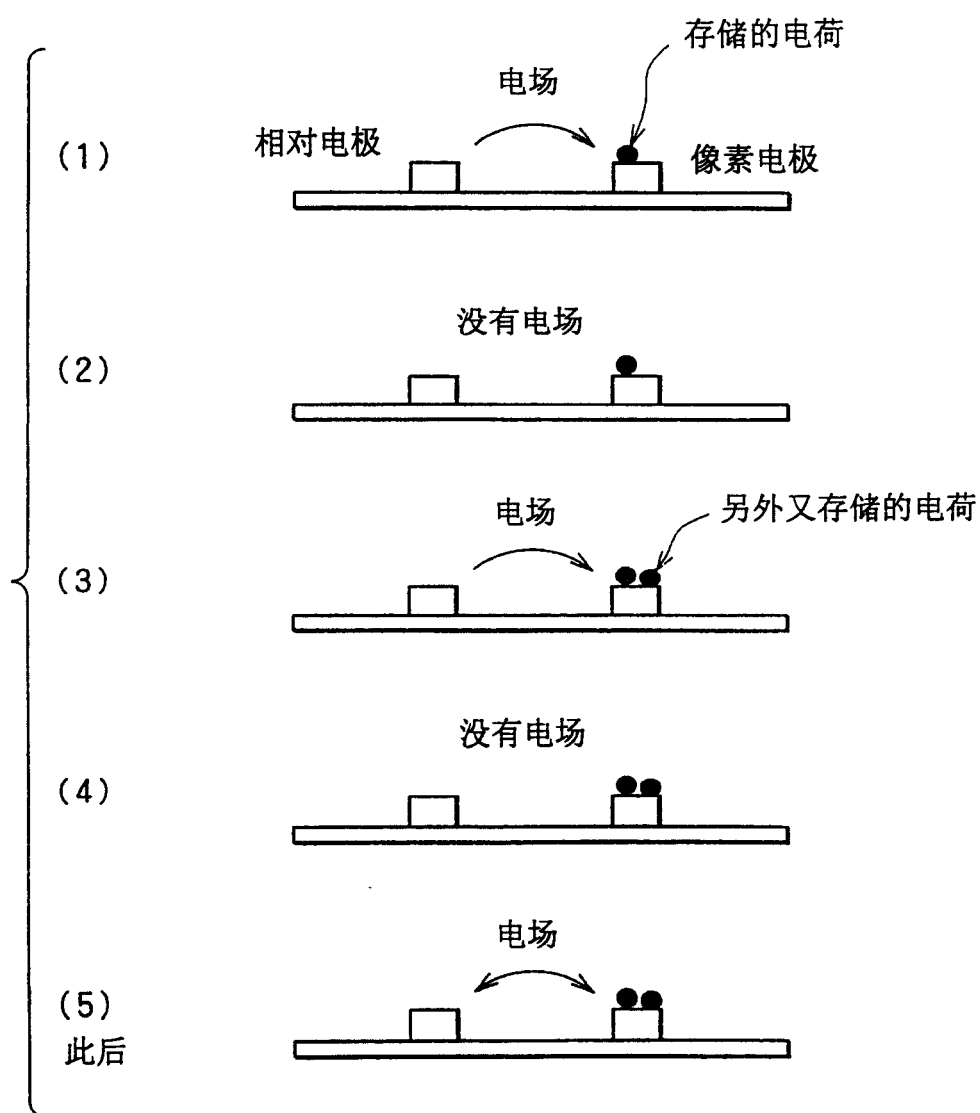


图3

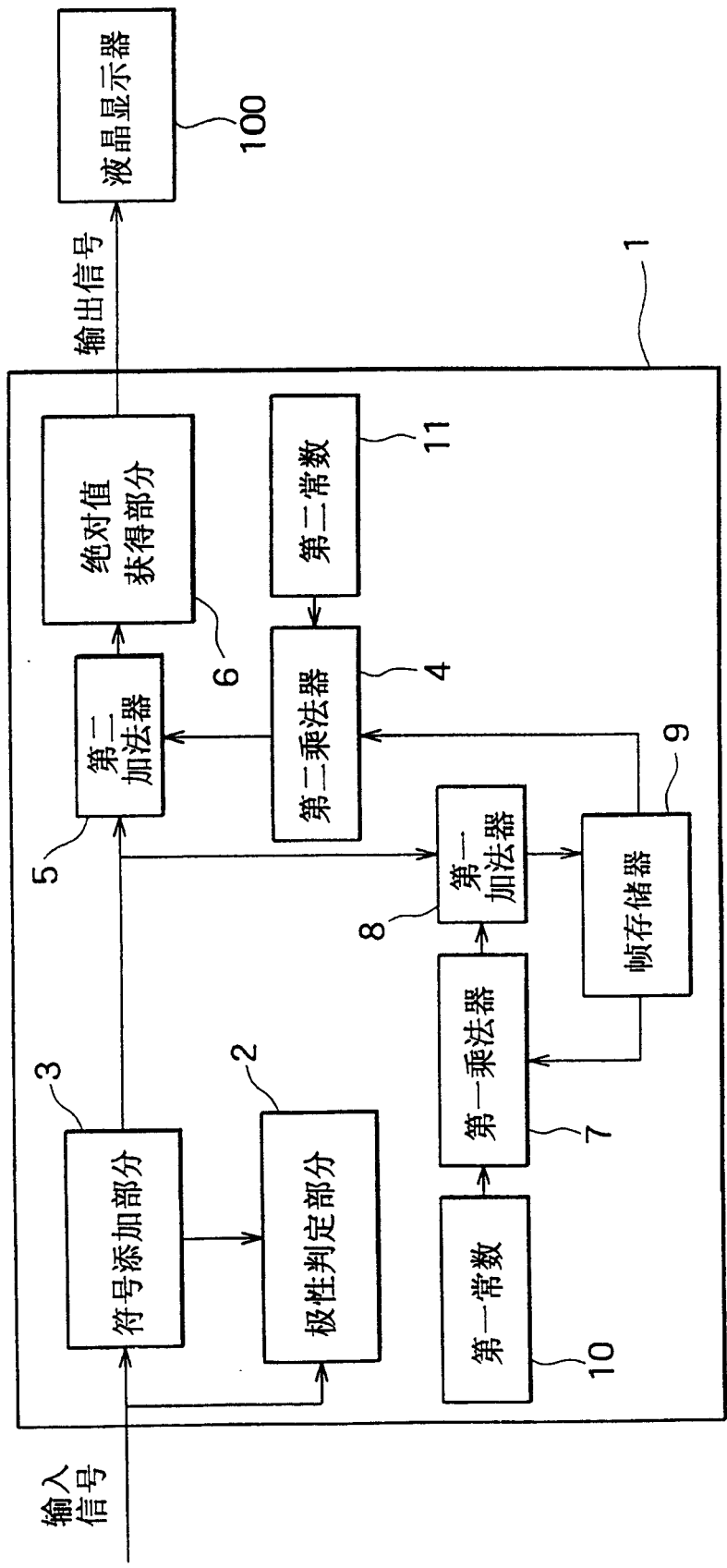


图4

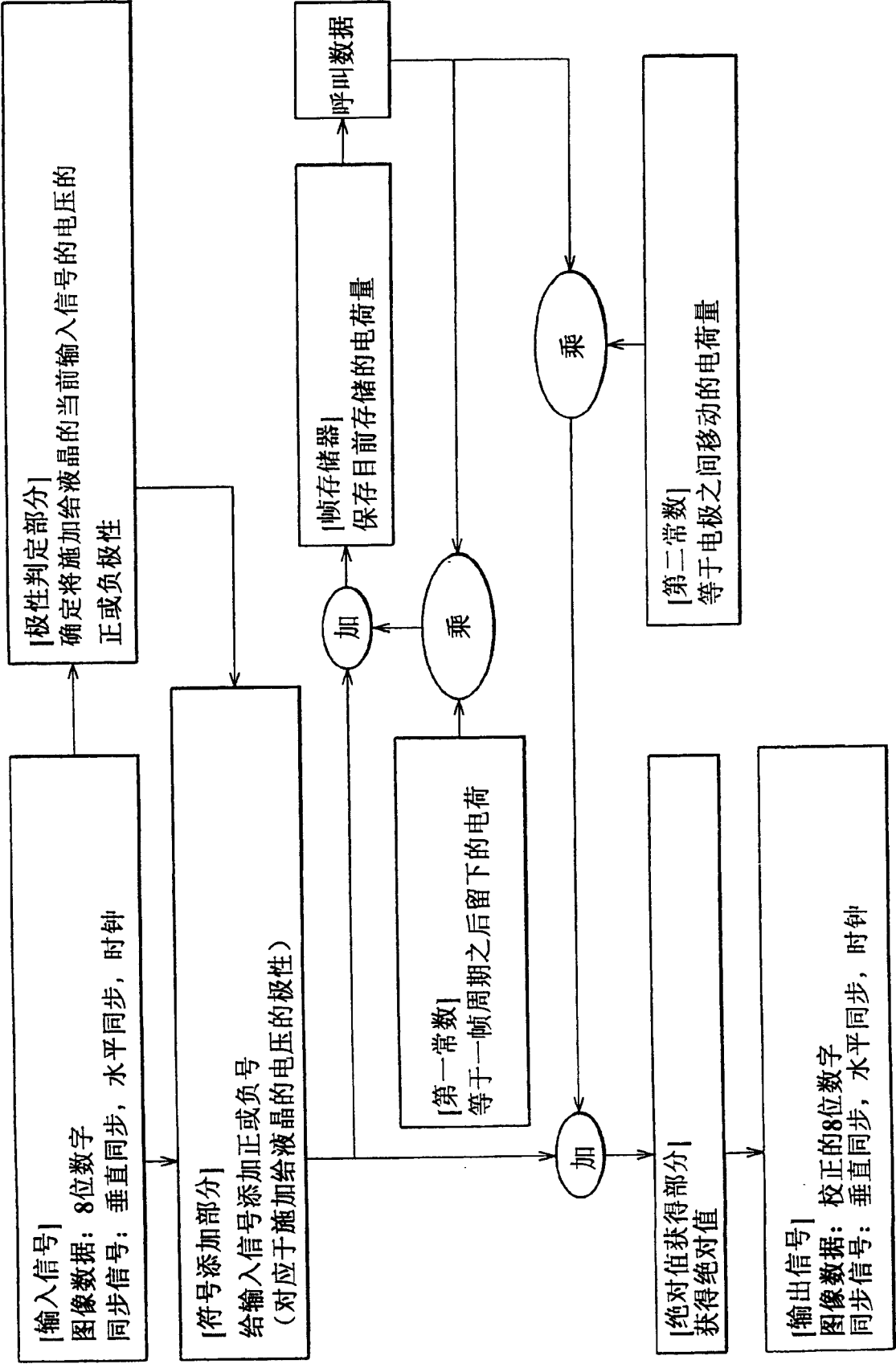


图5

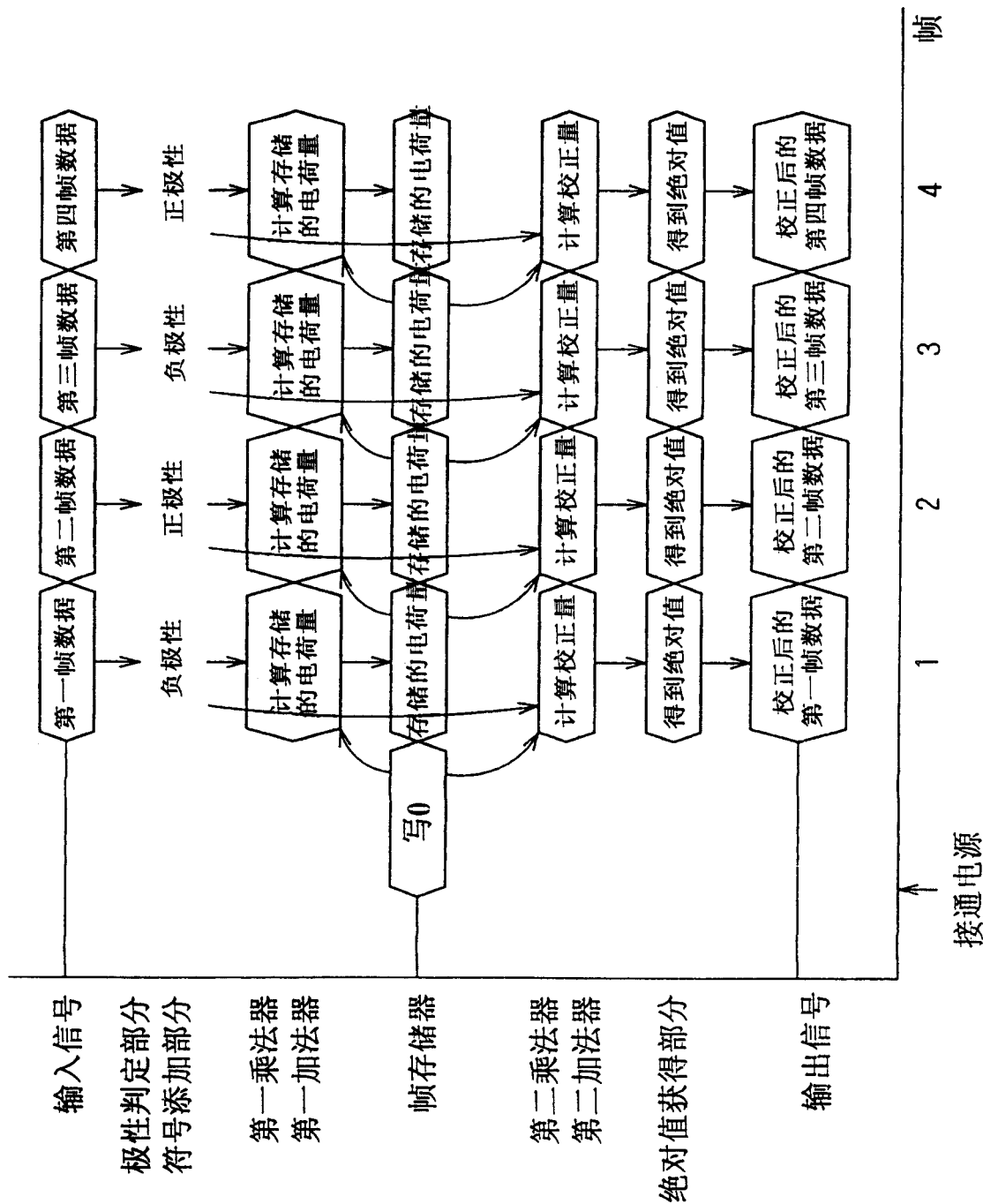


图6

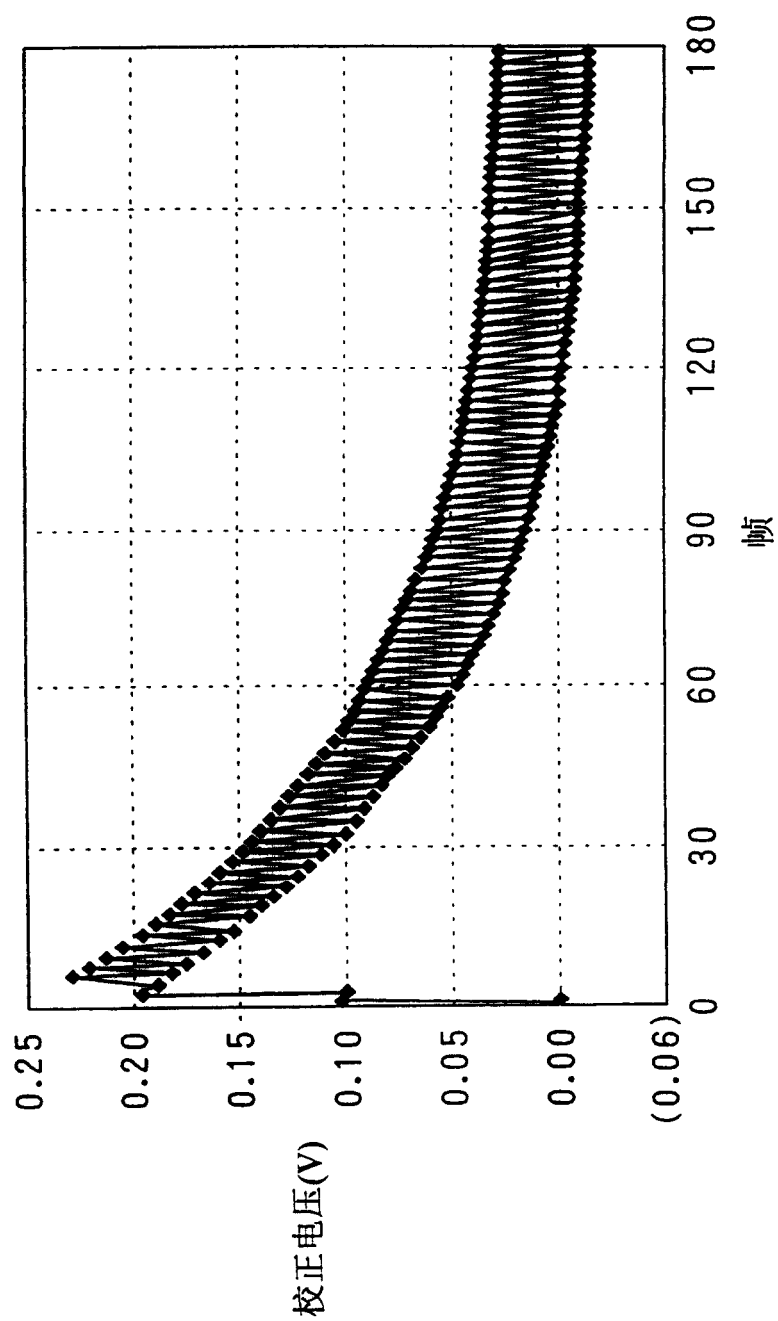
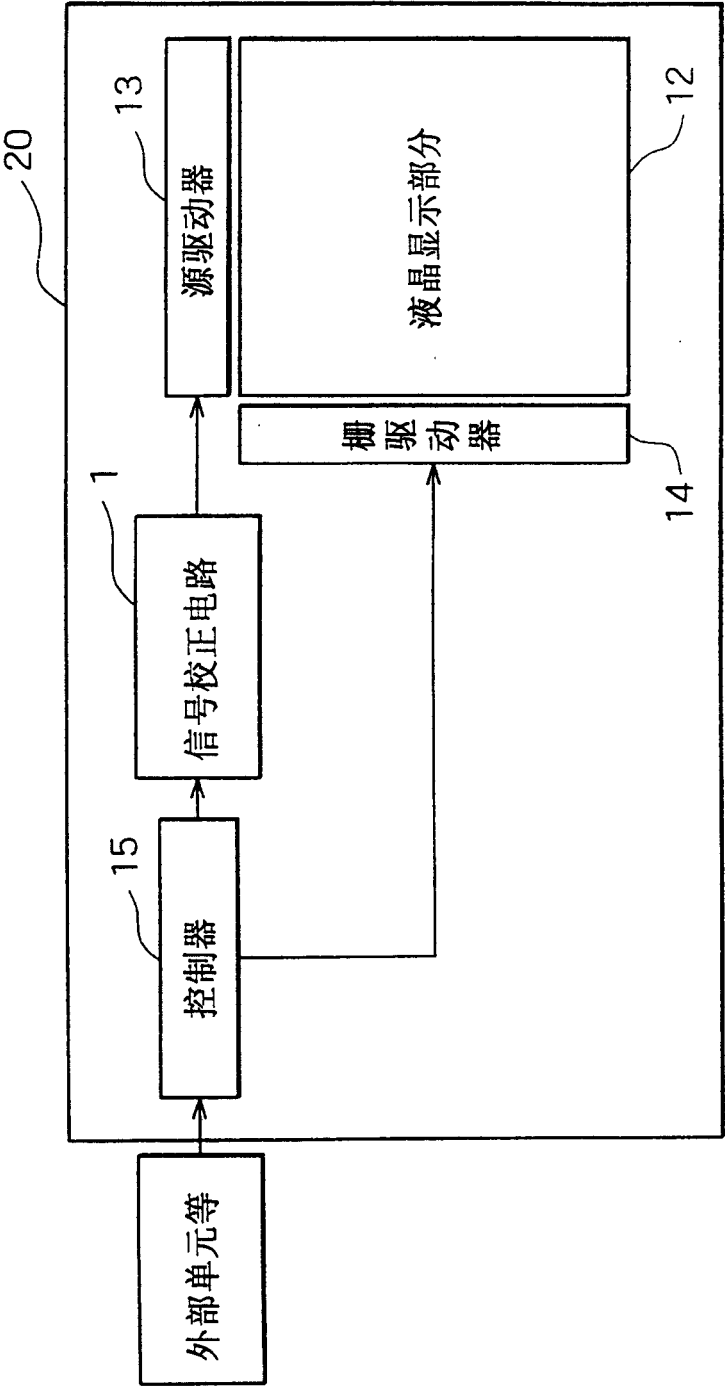


图7



专利名称(译)	液晶显示器及用于液晶显示器的信号校正电路		
公开(公告)号	CN1228752C	公开(公告)日	2005-11-23
申请号	CN03103191.9	申请日	2003-02-08
申请(专利权)人(译)	日本电气株式会社		
当前申请(专利权)人(译)	NEC液晶技术株式会社		
[标]发明人	森田敏之 西田真一		
发明人	森田敏之 西田真一		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66		
CPC分类号	G09G2320/0247 G09G2320/0204 G09G3/3611 G09G2320/0261		
优先权	2002030181 2002-02-06 JP		
其他公开文献	CN1437174A		
外部链接	Espacenet SIPO		

摘要(译)

信号校正电路，该电路给输入信号添加基于存储在帧存储器中的信号而产生的校正值，并且输出得到的信号，使用该信号校正电路来校正作为液晶显示器的输入信号的图像数据，从而完全补偿输入信号的不对称对液晶显示器的影响。这样防止了残余图像的产生和屏幕的闪烁。

