

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200610162941.0

[51] Int. Cl.
G02F 1/133 (2006.01)
G02F 1/1362 (2006.01)

[43] 公开日 2008 年 1 月 2 日

[11] 公开号 CN 101097312A

[22] 申请日 2006.11.29

[21] 申请号 200610162941.0

[30] 优先权

[32] 2006.6.29 [33] KR [31] 10-2006-0059216

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 文秀焕 金度宪 吴忠玩

[74] 专利代理机构 北京三友知识产权代理有限公司
代理人 孙海龙

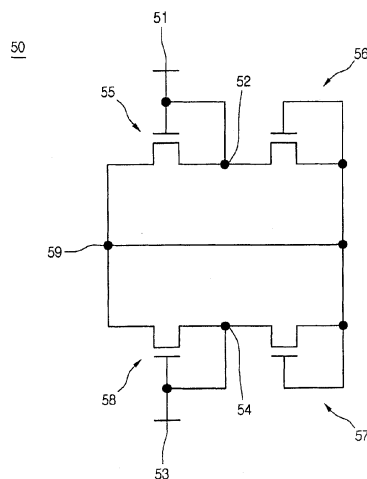
权利要求书 4 页 说明书 9 页 附图 7 页

[54] 发明名称

静电排放电路及具有该静电排放电路的液晶显示装置

[57] 摘要

本发明提供了静电排放电路及具有该静电排放电路的液晶显示装置，该静电排放电路用于降低能耗并改善图像质量。该 ESD 电路包括第一晶体管和第二晶体管、以及第三晶体管和第四晶体管。所述第一晶体管和第二晶体管连接在第一节点与第二节点之间。所述第三晶体管和第四晶体管连接在所述第二节点与第三节点之间。所述第一和第二晶体管构成了一循环回路，并且所述第三和第四晶体管构成了另一循环回路。



- 1、一种静电排放电路，该静电排放电路包括：
连接在第一节点与第二节点之间的第一晶体管和第二晶体管；以及
连接在所述第二节点与第三节点之间的第三晶体管和第四晶体管，
所述第一和第二晶体管构成了一循环回路，并且所述第三和第四晶体管构成了另一循环回路。
- 2、根据权利要求1所述的静电排放电路，其中，所述第一晶体管是正向晶体管，而所述第二晶体管是反向晶体管。
- 3、根据权利要求1所述的静电排放电路，其中，所述第一晶体管是反向晶体管，而所述第二晶体管是正向晶体管。
- 4、根据权利要求1所述的静电排放电路，其中，所述第三晶体管是正向晶体管，而所述第四晶体管是反向晶体管。
- 5、根据权利要求1所述的静电排放电路，其中，所述第三晶体管是反向晶体管，而所述第四晶体管是正向晶体管。
- 6、根据权利要求1所述的静电排放电路，其中，所述第一晶体管至第四晶体管都是二极管型晶体管。
- 7、根据权利要求6所述的静电排放电路，其中，各所述二极管型晶体管都具有电阻。
- 8、一种静电排放电路，该静电排放电路包括：
连接在第一节点与第二节点之间的多个第一晶体管和多个第二晶体管；以及
连接在所述第二节点与第三节点之间的多个第三晶体管和多个第四晶体管，
所述多个第一晶体管和所述多个第二晶体管构成了一循环回路，并且所述多个第三晶体管和所述多个第四晶体管构成了另一循环回路。
- 9、根据权利要求8所述的静电排放电路，其中，所述多个第一晶体管是正向晶体管，而所述多个第二晶体管是反向晶体管。
- 10、根据权利要求8所述的静电排放电路，其中，所述多个第一晶

体管是反向晶体管，而所述多个第二晶体管是正向晶体管。

11、根据权利要求 8 所述的静电排放电路，其中，所述多个第三晶体管是正向晶体管，而所述多个第四晶体管是反向晶体管。

12、根据权利要求 8 所述的静电排放电路，其中，所述多个第三晶体管是反向晶体管，而所述多个第四晶体管是正向晶体管。

13、根据权利要求 8 所述的静电排放电路，其中，所述第一晶体管至第四晶体管都是二极管型晶体管。

14、根据权利要求 13 所述的静电排放电路，其中，各所述二极管型晶体管都具有电阻。

15、一种静电排放电路，该静电排放电路包括：

连接在第一节点与第二节点之间的多个第一晶体管和单个第二晶体管；以及

连接在所述第二节点与第三节点之间的单个第三晶体管和多个第四晶体管，

所述多个第一晶体管和所述单个第二晶体管构成了一循环回路，并且所述单个第三晶体管和所述多个第四晶体管构成了另一循环回路。

16、根据权利要求 15 所述的静电排放电路，其中，所述多个第一晶体管是正向晶体管，而所述单个第二晶体管是反向晶体管。

17、根据权利要求 15 所述的静电排放电路，其中，所述多个第一晶体管是反向晶体管，而所述单个第二晶体管是正向晶体管。

18、根据权利要求 15 所述的静电排放电路，其中，所述单个第三晶体管是正向晶体管，而所述多个第四晶体管是反向晶体管。

19、根据权利要求 15 所述的静电排放电路，其中，所述单个第三晶体管是反向晶体管，而所述多个第四晶体管是正向晶体管。

20、根据权利要求 15 所述的静电排放电路，其中，所述第一晶体管至第四晶体管都是二极管型晶体管。

21、根据权利要求 20 所述的静电排放电路，其中，各所述二极管型晶体管都具有电阻。

22、一种静电排放电路，该静电排放电路包括：

连接在第一节点与第二节点之间的单个第一晶体管或多个第二晶体管；以及

连接在所述第二节点与第三节点之间的多个第三晶体管和单个第四晶体管，

所述单个第一晶体管和所述多个第二晶体管构成了一循环回路，并且所述多个第三晶体管和所述单个第四晶体管构成了另一循环回路。

23、根据权利要求 22 所述的静电排放电路，其中，所述单个第一晶体管是正向晶体管，而所述多个第二晶体管是反向晶体管。

24、根据权利要求 22 所述的静电排放电路，其中，所述单个第一晶体管是反向晶体管，而所述多个第二晶体管是正向晶体管。

25、根据权利要求 22 所述的静电排放电路，其中，所述多个第三晶体管是正向晶体管，而所述单个第四晶体管是反向晶体管。

26、根据权利要求 22 所述的静电排放电路，其中，所述多个第三晶体管是反向晶体管，而所述单个第四晶体管是正向晶体管。

27、根据权利要求 22 所述的静电排放电路，其中，所述第一晶体管至所述第四晶体管都是二极管型晶体管。

28、根据权利要求 27 所述的静电排放电路，其中，各所述二极管型晶体管都具有电阻。

29、一种液晶显示装置，该液晶显示装置包括：

分为显示区和非显示区的液晶板；

彼此交叉地布置在所述显示区上的多条选通线和数据线；

第一公共线和第二公共线，分别与所述数据线和所述选通线平行地布置在所述非显示区上；以及

多个静电排放电路，它们连接在所述选通线与所述第一公共线之间、以及所述数据线与所述第二公共线之间，

所述静电排放电路包括：

连接在第一节点与第二节点之间的第一晶体管和第二晶体管；以及

连接在所述第二节点与第三节点之间的第三晶体管和第四晶体管，

所述第一晶体管和第二晶体管构成了一循环回路，并且所述第三晶

体管和第四晶体管构成了另一循环回路。

30、根据权利要求 29 所述的液晶显示装置，其中，所述第一晶体管是正向晶体管，而所述第二晶体管是反向晶体管。

31、根据权利要求 29 所述的液晶显示装置，其中，所述第一晶体管是反向晶体管，而所述第二晶体管是正向晶体管。

32、根据权利要求 29 所述的液晶显示装置，其中，所述第三晶体管是正向晶体管，而所述第四晶体管是反向晶体管。

33、根据权利要求 29 所述的液晶显示装置，其中，所述第三晶体管是反向晶体管，而所述第四晶体管是正向晶体管。

34、根据权利要求 29 所述的液晶显示装置，其中，所述第一晶体管至所述第四晶体管都是二极管型晶体管。

35、根据权利要求 34 所述的液晶显示装置，其中，各所述二极管型晶体管都具有电阻。

36、根据权利要求 29 所述的液晶显示装置，其中，所述第一晶体管包括至少一个晶体管。

37、根据权利要求 29 所述的液晶显示装置，其中，所述第二晶体管包括至少一个晶体管。

38、根据权利要求 29 所述的液晶显示装置，其中，所述第三晶体管包括至少一个晶体管。

39、根据权利要求 29 所述的液晶显示装置，其中，所述第四晶体管包括至少一个晶体管。

静电排放电路及具有该静电排放电路的液晶显示装置

技术领域

本发明涉及一种静电排放电路 (electrostatic discharge circuit)，更具体地涉及一种能够降低能耗并改善图像质量的静电排放电路，以及一种具有该静电排放电路的液晶显示 (LCD) 装置。

背景技术

由于面向信息的社会的发展，对显示装置的需求增加。为了满足该需求，近来已研究了各种显示装置，例如 LCD 装置、等离子体显示板 (PDP) 装置以及电致发光显示 (ELD) 装置，并且这些显示装置中的一些已被广泛使用。

在它们当中，LCD 装置的优点在于具有优异的图像质量、重量轻、外形薄和能耗低。因此，LCD 装置广泛用于便携装置的监视器和电视的显示板。

图 1 是通常的 LCD 装置的示意图。

参照图 1，该通常的 LCD 装置包括液晶 (LC) 板 (未示出)，该液晶板具有彼此面对的第一基板 10 和第二基板 (未示出)、以及插设在第一基板 10 和第二基板之间的 LC 层。

第一基板被划分为显示区 D 和非显示区，该显示区用于使用多个以矩阵形式布置的像素区 P 来显示图像，而该非显示区是除了显示区 D 之外的区域。

多个选通线 1 和多个数据线 3 彼此交叉地布置在第一基板 10 上。所述像素区由交叉 (相交) 的选通线 1 和数据线 3 限定。在非显示区以及显示区 D 内都形成有选通线 1 和数据线 3。在选通线 1 和数据线 3 的端部区域处分别连接有选通焊盘 7 和数据焊盘 9。选通焊盘 7 和数据焊盘 9 接收来自外部的信号。

薄膜晶体管 (TFT) 5 与选通线 1 和数据线 3 相连。像素电极 (未示出) 与各薄膜晶体管 5 相连。

TFT 5 和像素电极形成在像素区 P 中。与第一基板 10 的相应像素区 P 相对应地在第二基板上形成有红色、绿色和蓝色滤色器。在滤色器上形成有公共电极。在其中在第二基板上形成公共电极的情况下, LC 板可以是扭转向列 (TN) 型 LC 板。

由布置在像素电极与公共电极之间的 LC 层的一部分形成 LC 电容器 Clc。由布置在像素电极与前端处的选通线之间的预定绝缘层而形成存储电容器 Cst。

在非显示区上沿着显示区 D 布置有第一公共线 11 和第二公共线 13、以及第一伪焊盘 15 和第二伪焊盘 17。在公共线 11 和 13、或者公共线 11 和 13 与伪焊盘 15 和 17 之间形成有用于与第二基板的公共电极电连接的银点 14a、14b、14c 和 14d。可以通过银点 14a、14b、14c 和 14d 将供应给公共线 11 和 13 的公共电压供应给第二基板的公共电极。

用于防止静电的静电排放 (ESD) 电路 21、23、25 和 27 形成在选通线 1 与第一公共线 11 之间、数据线 3 与第二公共线 13 之间、选通线 1 与第一伪焊盘 17 之间、以及数据线 3 与第二伪焊盘 15 之间。

ESD 电路 21、23、25 和 27 切断从外部引向显示区 D 的高电压, 以防止显示区 D 的器件 (例如, TFT 或像素电极) 受损。

参照图 2, ESD 电路 21、23、25 和 27 可以包括第一晶体管至第三晶体管 31、33 和 35。尽管图 2 代表性表示出形成在选通线 1 与第一公共线 11 之间的 ESD 电路 21, 但是其它 ESD 电路 23、25 和 27 也可以具有与图 2 所示相同的结构。当向选通线 1 或第一公共线 11 施加高电压的静电时, 第一晶体管 31 和第二晶体管 33 中之一由该高电压导通。因此, 已施加给晶体管 31 和 32 中之一的高电压随后导通第三晶体管 35。因此, 流入选通线 1 中的静电可以被排放至第一公共线 11。另一方面, 流入第一公共线 11 中的静电可以被排放至选通线 1。

通常, 由于第一至第三晶体管 31、33 和 35 被设计成仅由高压导通, 因此第一至第三晶体管 31、33 和 35 在被施加有选通信号或数据电压 (其

与高电压的静电相比是相对较低电压)时保持截止状态。因此,在这种情况下,在驱动 LCD 装置中不会产生任何问题,例如选通信号外漏至公共线的问题。

然而,由于 ESD 电路生成漏电流,因此驱动 LCD 装置所消耗的电能增加。而且,由于用于驱动像素区 P 的信号具有因漏电流导致的损失,因此不能获得期望的亮度,因而图形质量变差。

在连接于选通线 1 与第一公共线 11 之间的 ESD 电路 21 中,该问题尤其严重。对于除了一帧周期的 1 水平部分 H 之外的其余时间部分,向选通线 1 施加有相对较低的选通低电压。因此,对于除了极小一部分时间之外的大部分时间周期,向选通线 1 施加有选通低电压。在这种情况下,在选通低电压与施加给第一公共线 11 的公共电压之间产生 10 V 或更大的电势差。由于该电势差,漏电流流过第三晶体管 35。由于该电势差,漏电流流经第三晶体管 35。因此,非常需要用于使漏电流最小化的 ESD 电路。

发明内容

因此,本发明意在提供一种液晶显示装置,其基本上能够克服由于现有技术的局限和缺点而导致的一个或更多个问题。

本发明的一个目的是提供一种 ESD 电路和具有该 ESD 电路的 LCD 装置,该 ESD 电路用于通过使漏电流最小化而降低能耗。

本发明的另一目的是提供一种 ESD 电路和具有该 ESD 电路的 LCD 装置,该 ESD 电路用于通过使漏电流最小化而改善图像质量。

本发明的附加优点、目的和特征将部分地在下面的说明中阐明,并且部分地可以被本领域普通技术人员在阅读下述说明之后获知,或者可以从本发明的实施中习得。本发明的目的和其它优点可以通过在所撰写的说明书及其权利要求以及附图中具体指出的结构而得以实现和获得。

为了实现这些目的和其它优点并根据本发明的意图,如在这里实施和广泛描述的,本发明提供了一种静电排放电路,该静电排放电路包括:连接在第一节点与第二节点之间的第一晶体管和第二晶体管;以及连接

在所述第二节点与第三节点之间的第三晶体管和第四晶体管，所述第一晶体管和第二晶体管构成了一循环回路，并且所述第三和第四晶体管构成了另一循环回路。

在本发明的另一方面中，提供了一种静电排放电路，该静电排放电路包括：连接在第一节点与第二节点之间的多个第一晶体管和多个第二晶体管；以及连接在所述第二节点与第三节点之间的多个第三晶体管和多个第四晶体管，所述多个第一晶体管和所述多个第二晶体管构成了一循环回路，并且所述多个第三晶体管和所述多个第四晶体管构成了另一循环回路。

在本发明的又一方面中，提供了一种静电排放电路，该静电排放电路包括：连接在第一节点与第二节点之间的多个第一晶体管和单个第二晶体管；以及连接在所述第二节点与第三节点之间的单个第三晶体管和多个第四晶体管，所述多个第一晶体管和所述单个第二晶体管构成了一循环回路，并且所述单个第三晶体管和所述多个第四晶体管构成了另一循环回路。

在本发明的再一方面中，提供了一种静电排放电路，该静电排放电路包括：连接在第一节点与第二节点之间的单个第一晶体管和多个第二晶体管；以及连接在所述第二节点与第三节点之间的多个第三晶体管和单个第四晶体管，所述单个第一晶体管和所述多个第二晶体管构成了一循环回路，并且所述多个第三晶体管和所述单个第四晶体管构成了另一循环回路。

在本发明的另一方面中，提供了一种液晶显示装置，该液晶显示装置包括：分为显示区和非显示区的液晶板；彼此交叉地布置在所述显示区上的多个选通线和数据线；第一公共线 and 第二公共线，分别与所述数据线和所述选通线平行地布置在所述非显示区上；以及多个静电排放电路，它们连接在所述选通线与所述第一公共线之间、以及所述数据线与所述第二公共线之间，所述静电排放电路包括：连接在第一节点与第二节点之间的第一晶体管和第二晶体管；以及连接在所述第二节点与第三节点之间的第三晶体管和第四晶体管，所述第一晶体管和第二晶体管构

成了一循环回路，并且所述第三和第四晶体管构成了另一循环回路。

应理解的是，上面给出的对本发明的概括描述和下面给出的详细描述是示例性和说明性的，并旨在提供对如权利要求所限定的本发明的进一步说明。

附图说明

本发明所包括的附图用以提供对本发明的进一步理解，而且被并入而构成了本申请的一部分，这些附图示出了本发明的实施例，并与本说明书一起用于解释本发明原理。在附图中：

图 1 是通常的 LCD 装置的示意图；

图 2 是图 1 的 ESD 电路的等效电路图；

图 3 是根据本发明第一实施例的 ESD 电路的视图；

图 4 是图 3 的 ESD 电路的等效电路图；

图 5 是根据本发明第二实施例的 ESD 电路的视图；

图 6 是图 5 的 ESD 电路的等效电路图；以及

图 7 是示出了使漏电流最小化的、图 4 的 ESD 电路的视图。

具体实施方式

下面将详细地说明本发明的优选实施例，在附图中示出了其示例。

第一实施例

图 3 是根据本发明第一实施例的 ESD 电路的视图，而图 4 是图 3 的 ESD 电路的等效电路图。

参照图 3 和图 4，ESD 电路 50 包括：连接在第一节点 52 与第二节点 59 之间的第一正向晶体管（forward transistor）55 和第一反向晶体管（reverse transistor）56；以及连接在第二节点 59 与第三节点 54 之间的第二正向晶体管 57 和第二反向晶体管 58。第一节点 52 与第一端子 51 相连，而第三节点 54 与第二端子 53 相连。

第一正向晶体管 55 和第一反向晶体管 56 构成了第一节点 52 与第二节点 59 之间的循环回路。第二正向晶体管 57 和第二反向晶体管 58 构成

了第二节点 59 与第三节点 54 之间的另一循环回路。

第一正向晶体管 55 和第二正向晶体管 57、以及第一反向晶体管 56 和第二反向晶体管 58 可以是二极管型晶体管。

第一正向晶体管 55 包括与第一节点 52 共同相连的栅极和源极、以及与第二节点 59 相连的漏极。

第一反向晶体管 56 包括与第二节点 59 共同相连的栅极和源极、以及与第一节点 52 相连的漏极。

第二正向晶体管 57 包括与第二节点 59 共同相连的栅极和源极、以及与第三节点 54 相连的漏极。

第二反向晶体管 58 包括与第三节点 54 共同相连的栅极和源极、以及与第二节点 59 相连的漏极。

因此，当向第一端子 51 施加高电压（例如，静电）时，该高电压顺次被施加给第一节点 52、第一正向晶体管 55、第二节点 59、第二正向晶体管 57 以及第三节点 54，然后被排放至第二端子 53。另一方面，当向第二端子 53 施加高电压时，该高电压顺次被施加给第三节点 54、第二反向晶体管 58、第二节点 59、第一反向晶体管 56 以及第一节点 52，然后被排放至第一端子 51。

在 ESD 电路 50 中，晶体管 55 至 58 中的任一个都不会被低电压导通。

在 ESD 电路 50 中，晶体管 55 至 58 中的每一个均是二极管型晶体管，并具有预定的内阻。

因此，即使当因静电之外的相对较高电压（即，LCD 装置的选通低电压与公共电压之间的电势差）使得漏电流流过连接在第一节点 52 与第二节点 59 之间的各晶体管 55 至 58 时，漏电流也会受到各晶体管 55 至 58 的内阻的限制，从而可以使漏电流最小化。

例如，参照图 7，当与第二端子 53 相比向第一端子 51 施加相对较高电压时，来自第一端子 51 的漏电流 I_1 可以顺次流过第一正向晶体管 55 和第二正向晶体管 57、以及第二端子 53。然而，由于在第一正向晶体管 55 和第二正向晶体管 57 中存在电阻 71 和 73，因此漏电流 I_1 受到这些电

阻 71 和 73 限制。因此，漏电流 I_l 被最小化。

简言之，漏电流可以减少得与二极管型晶体管的数量成反比。

第二实施例

图 5 是根据本发明第二实施例的 ESD 电路的视图，而图 6 是图 5 的 ESD 电路的等效电路图。

参照图 5 和图 6，ESD 电路 60 包括：连接在第一节点 52 与第二节点 59 之间的一个第一正向晶体管 61 和多个第一反向晶体管 62a、62b、... 和 62n；以及连接在第二节点 59 与第三节点 54 之间的多个第二正向晶体管 63a、63b、... 和 63n 和一个第二反向晶体管 64。第一节点 52 与第一端子 51 相连，而第三节点 54 与第二端子 53 相连。

第一正向晶体管 61 和所述多个第一反向晶体管 62a、62b、... 和 62n 构成了第一节点 52 与第二节点 59 之间的循环回路。所述多个第二正向晶体管 63a、63b、... 和 63n 和第二反向晶体管 64 构成了第二节点 59 与第三节点 54 之间的另一循环回路。

第一正向晶体管 61、所述多个第二正向晶体管 63a、63b、... 和 63n、所述多个第一反向晶体管 62a、62b、... 和 62n 以及第二反向晶体管 64 可以是二极管型晶体管。

第一正向晶体管 61 包括与第一节点 52 共同相连的栅极和源极、以及第二节点 59 相连的漏极。

第一反向晶体管 62a、62b、... 和 62n 彼此串联。详细地说，位于第一位置的第一反向晶体管 62a 的栅极和源极与位于第二位置的第一反向晶体管 62b 的漏极相连，并且位于第一位置的第一反向晶体管 62a 的漏极与第一节点 52 相连。而且，位于最后位置的第一反向晶体管 62n 的栅极和源极与第二节点 59 相连，并且位于最后位置的第一反向晶体管 62n 的漏极与位于最后前一位置的第一反向晶体管 62n-1 相连。

所述多个第二正向晶体管 63a、63b、... 和 63n 彼此串联。详细地说，位于第一位置的第二正向晶体管 63a 的栅极和源极与位于第二位置的第二正向晶体管 63b 的漏极相连，并且位于第一位置的第二正向晶体管 63a 的漏极与第三节点 54 相连。而且，位于最后位置的第二正向晶体管 63n

的栅极和源极与第二节点 59 相连, 并且位于最后位置的第二正向晶体管 63n 的漏极与位于最后前一位置的第二正向晶体管 63n-1 相连。

第二反向晶体管 64 包括与第三节点 54 共同相连的栅极和源极、以及第二节点 59 相连的漏极。

因此, 即使当向第一端子 51 施加高电压 (例如, 静电) 时, 该高电压被顺次施加给第一节点 52、第一正向晶体管 61、第二节点 59、所述多个第二正向晶体管 63a、63b、...和 63n 以及第三节点 54, 然后被排放至第二端子 53。另一方面, 当向第二端子 53 施加高电压时, 该高电压被顺次施加给第三节点 54、第二反向晶体管 64、第二节点 59、所述多个第一反向晶体管 62a、62b、...和 62n 以及第一节点 52, 然后被排放至第一端子 51。

在 ESD 电路 60 中, 晶体管 61、62a、62b、...62n、63a、63b、...、63n 以及 64 中的任一个不会被低电压导通。

在 ESD 电路 60 中, 晶体管 61、62a、62b、...62n、63a、63b、...、63n 以及 64 中的每一个均是二极管型晶体管, 并具有预定的内阻。

因此, 即使当因静电之外的相对较高电压 (即, LCD 装置的选通低电压与公共电压之间的电势差) 使得漏电流流过连接在第一节点 52 与第二节点 59 之间的各晶体管 61、62a、62b、...62n、63a、63b、...、63n 以及 64 时, 漏电流也会受到各晶体管 61、62a、62b、...62n、63a、63b、...、63n 以及 64 的内阻的限制, 从而可以使漏电流最小化。因此, 由于电阻与二极管型晶体管的数量成比例地增加, 因而可以使漏电流尽可能地最小化。

第三实施例

除了所述实施例之外, 可以提供多种实施例。根据本发明第三实施例的 ESD 电路包括: 连接在第一节点与第二节点之间的多个第一正向晶体管和一个第一反向晶体管; 以及连接在第二节点与第三节点之间的一个第二正向晶体管和多个第二反向晶体管。每个晶体管都可以是二极管型晶体管。所述多个第一正向晶体管和第一反向晶体管构成了第一节点与第二节点之间的循环回路。第二正向晶体管和所述多个第二反向晶体

管构成了第二节点与第三节点之间的另一循环回路。

第四实施例

根据本发明第四实施例的ESD电路包括：连接在第一节点与第二节点之间的多个第一正向晶体管和多个第一反向晶体管；以及连接在第二节点与第三节点之间的多个第二正向晶体管和多个第二反向晶体管。每个晶体管都可以是二极管型晶体管。第一正向晶体管和第一反向晶体管构成了第一节点与第二节点之间的循环回路。第二正向晶体管和第二反向晶体管构成了第二节点与第三节点之间的另一循环回路。

如上所述，根据本发明，提供了二极管型晶体管以使漏电流最小化，从而可以降低能耗并可以改善图像质量。

对于本领域技术人员显而易见的是，可以对本发明作出各种修改和变型。因而，本发明旨在覆盖本发明的所述修改和变动，只要它们落在所附权利要求及其等同物的范围内。

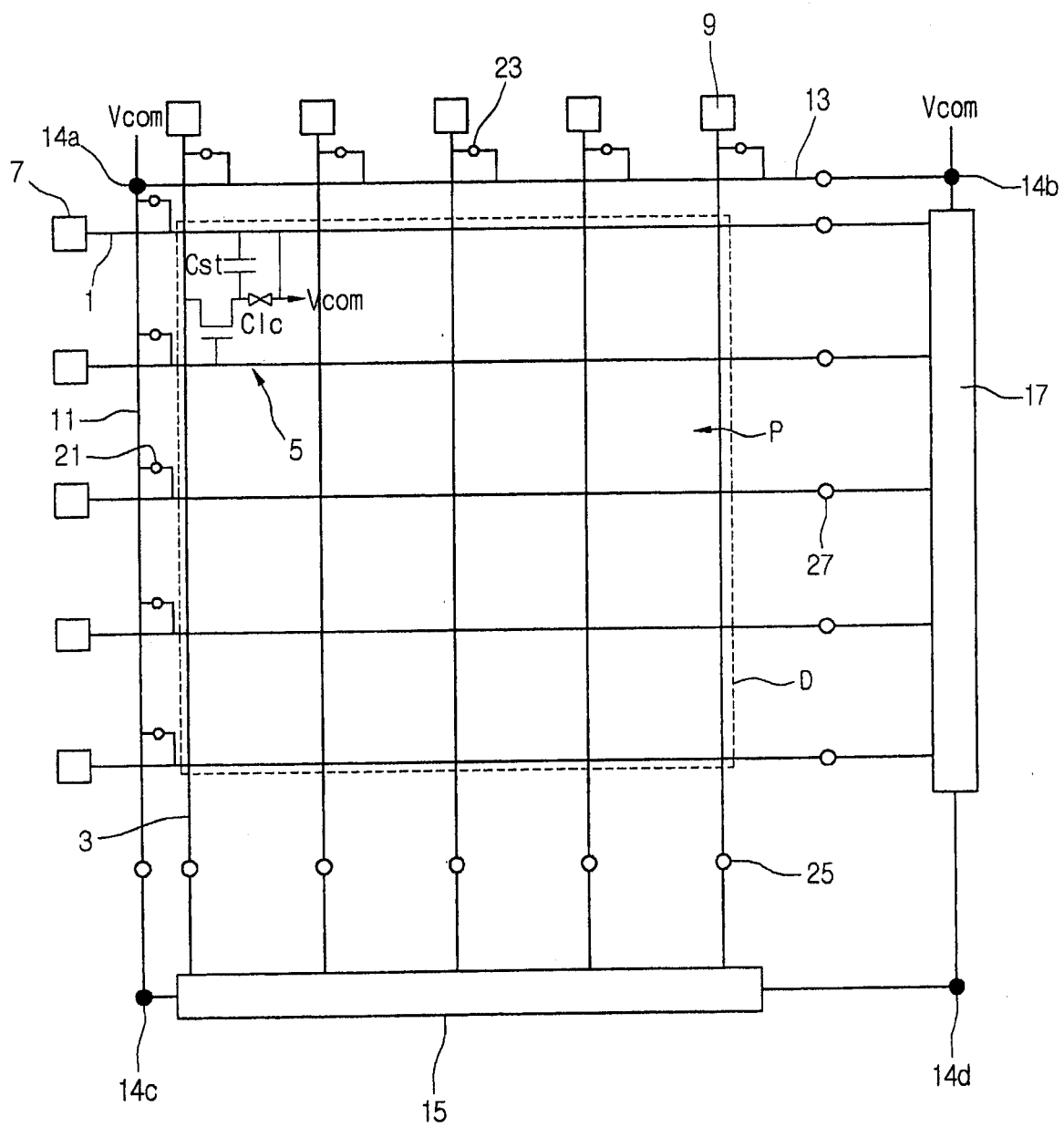


图 1 (现有技术)

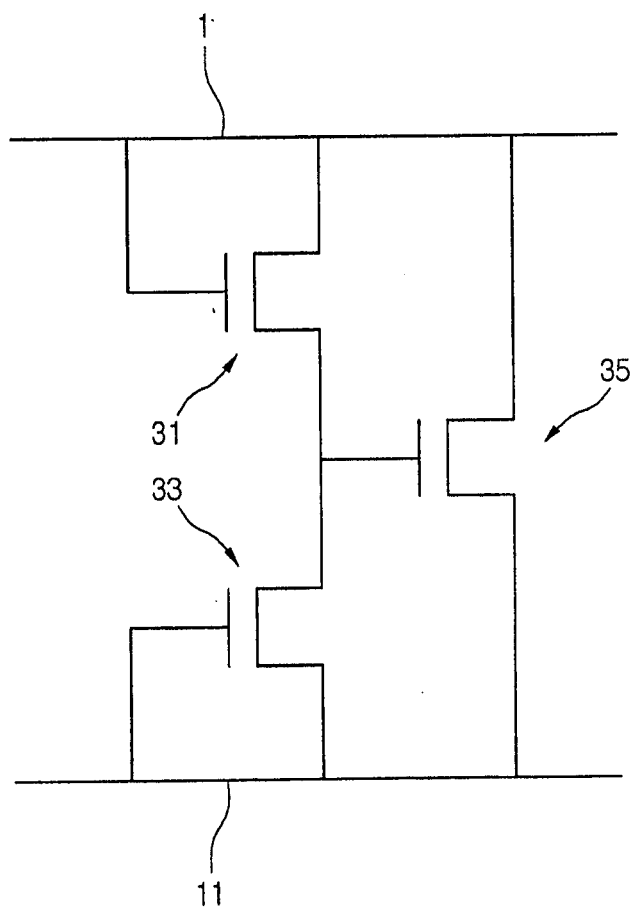


图 2（现有技术）

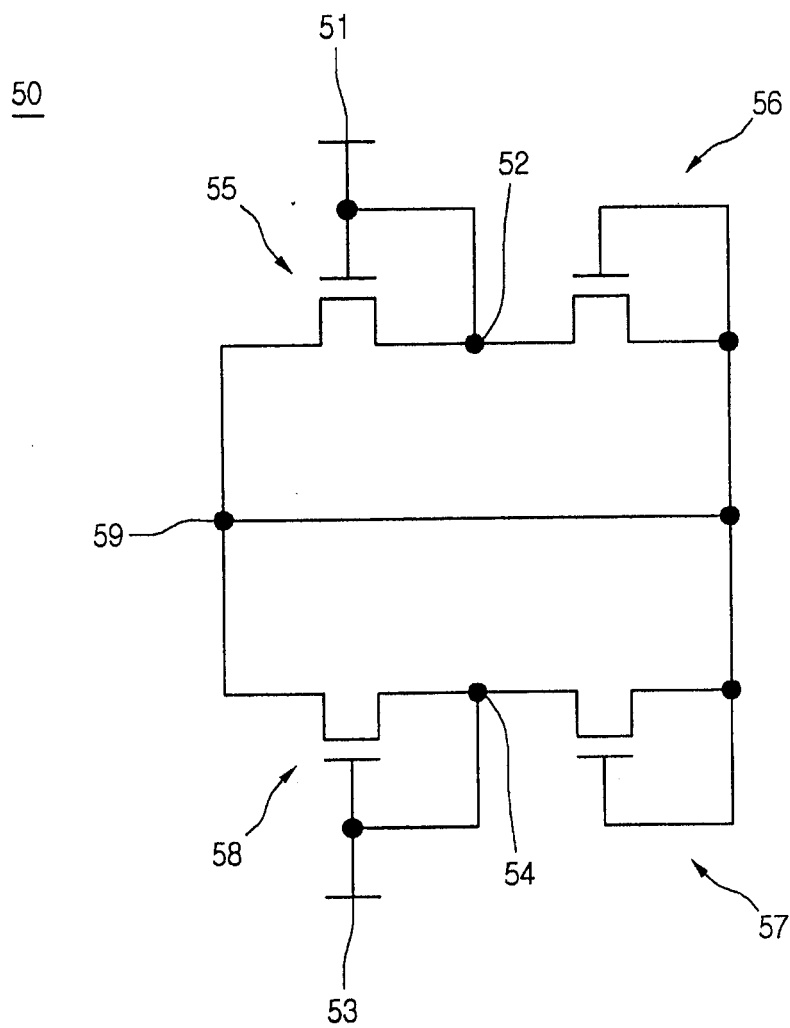


图 3

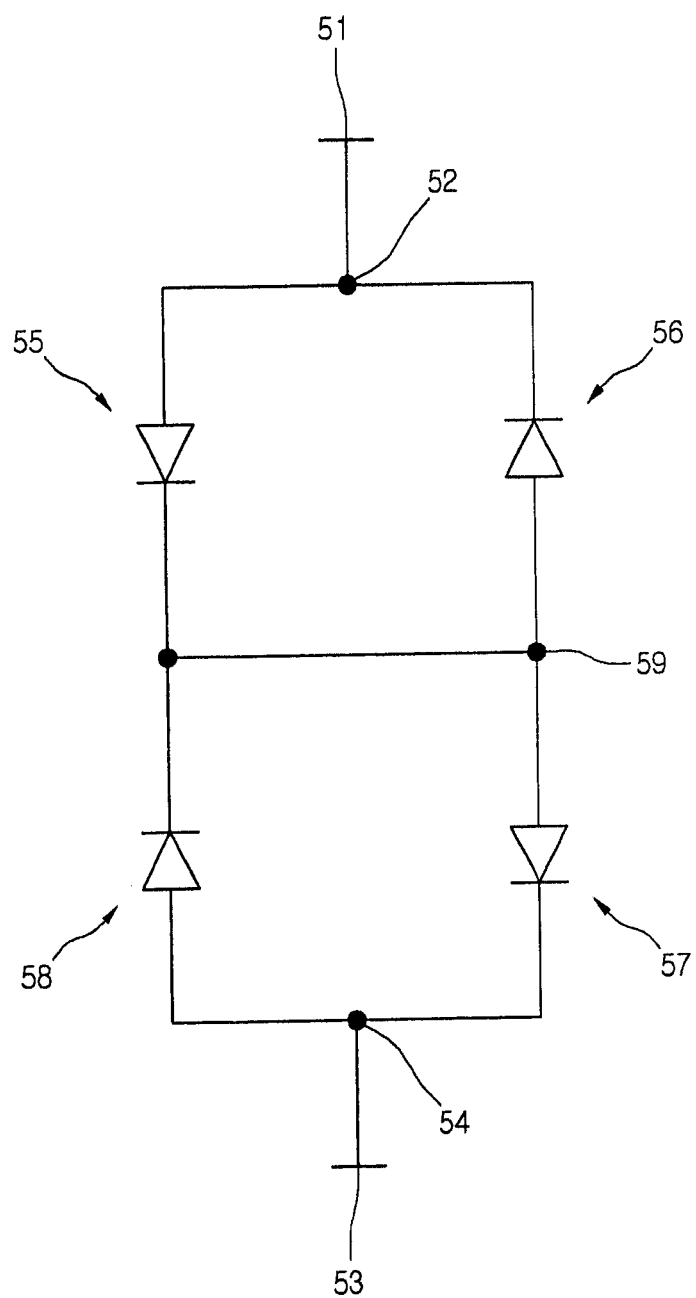


图 4

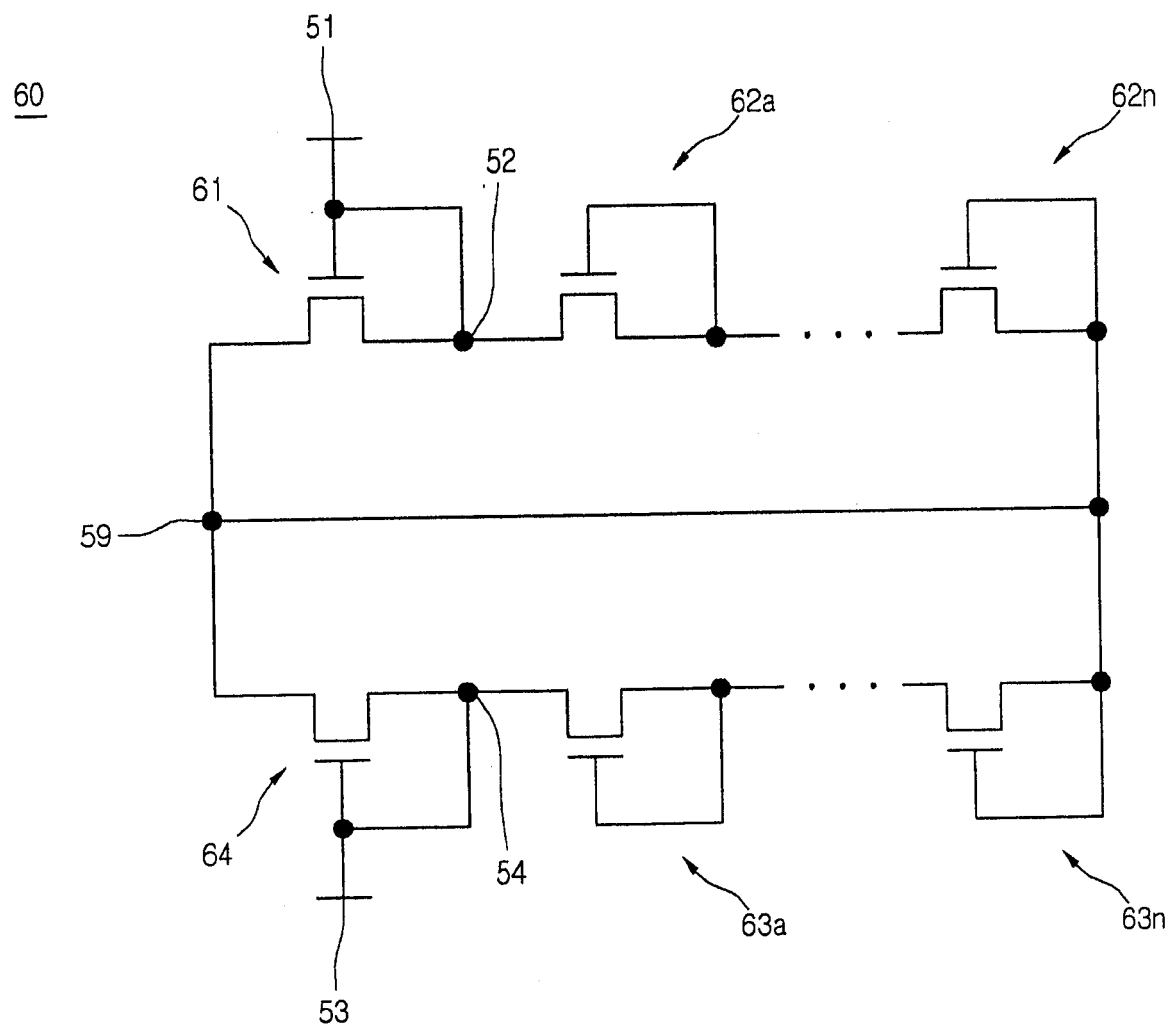


图 5

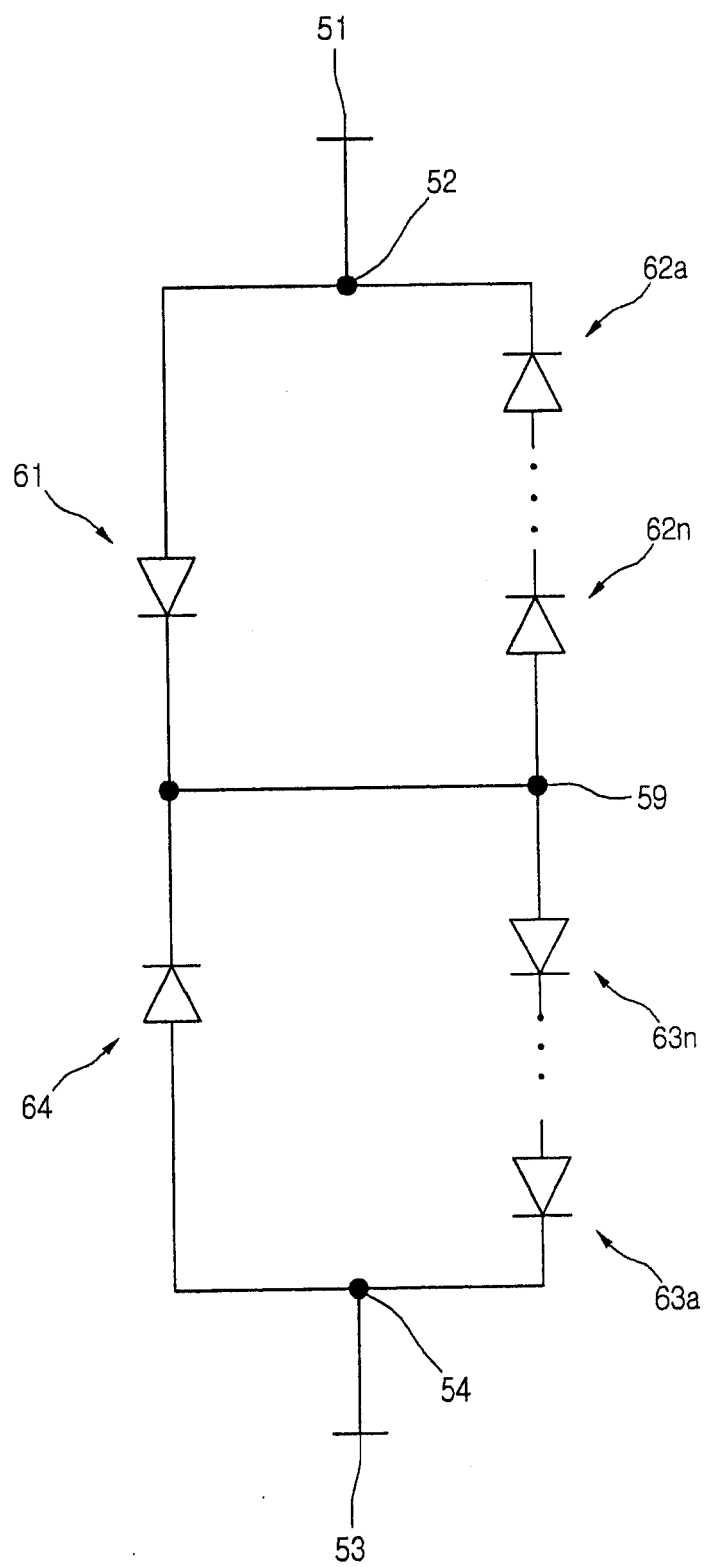


图 6

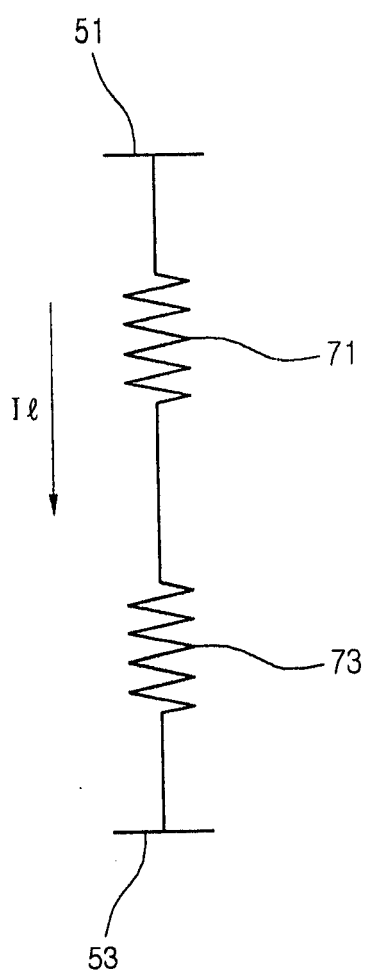


图 7

专利名称(译)	静电放电电路及具有该静电放电电路的液晶显示装置		
公开(公告)号	CN101097312A	公开(公告)日	2008-01-02
申请号	CN200610162941.0	申请日	2006-11-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	文秀焕 金度宪 吴忠玩		
发明人	文秀焕 金度宪 吴忠玩		
IPC分类号	G02F1/133 G02F1/1362		
CPC分类号	H02H9/046		
代理人(译)	孙海龙		
优先权	1020060059216 2006-06-29 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了静电放电电路及具有该静电放电电路的液晶显示装置，该静电放电电路用于降低能耗并改善图像质量。该ESD电路包括第一晶体管和第二晶体管、以及第三晶体管和第四晶体管。所述第一晶体管和所述第二晶体管连接在第一节点与第二节点之间。所述第三晶体管和第四晶体管连接在所述第二节点与第三节点之间。所述第一和第二晶体管构成了一循环回路，并且所述第三和第四晶体管构成了另一循环回路。

