

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200580043349.2

[51] Int. Cl.

G09F 9/30 (2006.01)

G02F 1/1368 (2006.01)

G09F 9/00 (2006.01)

G09F 9/35 (2006.01)

[43] 公开日 2007年11月28日

[11] 公开号 CN 101080756A

[22] 申请日 2005.12.14

[21] 申请号 200580043349.2

[30] 优先权

[32] 2004.12.16 [33] JP [31] 364498/2004

[32] 2005.10.7 [33] JP [31] 295015/2005

[86] 国际申请 PCT/JP2005/022935 2005.12.14

[87] 国际公布 WO2006/064832 日 2006.6.22

[85] 进入国家阶段日期 2007.6.15

[71] 申请人 夏普株式会社

地址 日本大阪府

[72] 发明人 缘田宪史 八木敏文 野田知希

津幡俊英 武内正典

[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 浦柏明 刘春元

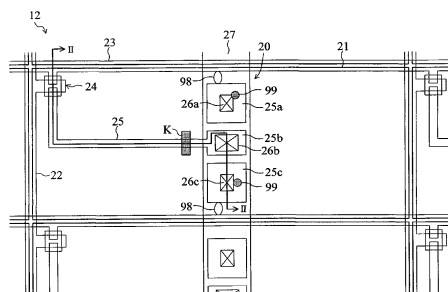
权利要求书 10 页 说明书 29 页 附图 26 页

[54] 发明名称

有源矩阵衬底及其制造方法、显示装置、液晶显示装置及电视接收装置

[57] 摘要

本发明涉及一种有源矩阵衬底及其制造方法、显示装置、液晶显示装置和电视接收装置。有源矩阵衬底(12)具有:衬底、形成在上述衬底上的 TFT(24)、形成在上述衬底上的存储电容元件(20)、覆盖存储电容元件(20)的层间绝缘膜、形成在上述层间绝缘膜上的像素电极(21)。存储电容元件(20)具有:存储电容布线(27)、形成在存储电容布线(27)上的绝缘膜、隔着上述绝缘膜与存储电容布线(27)相对设置的两个以上的存储电容电极(25a、25b、25c)。上述两个以上的存储电容电极,通过分别在上述层间绝缘膜中形成的接触孔(26a、26b、26c)与像素电极(21)导通,并与 TFT(24)的漏极电极导通。



1. 一种有源矩阵衬底，具有衬底、形成在上述衬底上的有源元件、形成在上述衬底上的存储电容元件、覆盖上述存储电容元件的层间绝缘膜、形成在上述层间绝缘膜上的像素电极，其特征在于：

上述存储电容元件具有：存储电容布线、形成在上述存储电容布线上的绝缘膜、隔着上述绝缘膜与上述存储电容布线相对设置的两个以上的存储电容电极，

上述两个以上的存储电容电极，通过分别在上述层间绝缘膜中形成的接触孔与上述像素电极导通，并与上述有源元件的漏极电极导通。

2. 根据权利要求1所述的有源矩阵衬底，其特征在于：

上述两个以上的存储电容电极中的至少一个存储电容电极，与连接在上述漏极电极上的连接电极相连接。

3. 根据权利要求2所述的有源矩阵衬底，其特征在于：

上述两个以上的存储电容电极，包含连接在上述连接电极上的上述存储电容电极、和没有连接在上述连接电极上的上述存储电容电极；连接在上述连接电极上的上述存储电容电极和上述存储电容布线相重叠的区域的面积，与没有连接在上述连接电极上的上述存储电容电极和上述存储电容布线相重叠的区域的面积不同。

4. 根据权利要求1所述的有源矩阵衬底，其特征在于：

上述存储电容布线，具有在上述各存储电容电极之间开口的缝隙部。

5. 根据权利要求4所述的有源矩阵衬底，其特征在于：

上述层间绝缘膜，具有以与上述存储电容布线的缝隙部相重叠的形态开口的缝隙部。

6. 根据权利要求4所述的有源矩阵衬底，其特征在于：

上述存储电容布线的缝隙部的宽度在 $5\mu\text{m}$ 以上。

7. 根据权利要求4所述的有源矩阵衬底，其特征在于：

上述有源元件，是由第一及第二有源元件构成的，

上述像素电极，是由相邻的第一及第二像素电极构成的，

上述两个以上的存储电容电极，是由第一及第二存储电容电极构成的，

上述第一存储电容电极，连接在上述第一像素电极及上述第一有源元件的漏极电极上，上述第二存储电容电极，连接在上述第二像素电极及上述第二有源元件的漏极电极上，

第一数据信号经由上述第一有源元件输入上述第一像素电极，与上述第一数据信号不同的第二数据信号经由上述第二有源元件输入上述第二像素电极。

8. 根据权利要求7所述的有源矩阵衬底，其特征在于：

上述存储电容布线的缝隙部，与上述第一像素电极或者第二像素电极重叠。

9. 一种有源矩阵衬底，具有衬底、形成在上述衬底上的有源元件、形成在上述衬底上的存储电容元件、覆盖上述存储电容元件的层间绝缘膜、形成在上述层间绝缘膜上的像素电极，其特征在于：

上述存储电容元件具有：存储电容布线、形成在上述存储电容布线上的绝缘膜、隔着上述绝缘膜与上述存储电容布线相对设置的两个以上的存储电容电极，

上述两个以上的存储电容电极，与上述有源元件的漏极电极导通，

上述存储电容布线，具有在上述各存储电容电极之间开口的缝隙部。

10. 一种有源矩阵衬底，具有衬底、形成在上述衬底上的第一及第二有源元件、形成在上述衬底上的第一及第二存储电容元件、覆盖上述第一及第二存储电容元件的层间绝缘膜、分别形成在上述层间绝缘膜上并相邻的第一及第二像素电极，第一数据信号经由上述第一有源元件输入上述第一像素电极，与上述第一数据信号不同的第二数据信号经由上述第二有源元件输入上述第二像素电极，其特征在于：

上述第一及第二存储电容元件，具有互相共有的存储电容布线、和形成在上述存储电容布线上的绝缘膜，且上述第一存储电容元件具有隔着上述绝缘膜与上述存储电容布线相对设置的两个以上的存储电容电极，

上述两个以上的存储电容电极，通过分别在上述层间绝缘膜中形成的接触孔与上述第一像素电极导通，并与上述第一有源元件的漏极电极导通。

11. 根据权利要求10所述的有源矩阵衬底，其特征在于：

上述第二存储电容元件具有隔着上述绝缘膜与上述存储电容布线相对设置的两个以上的存储电容电极，且上述第二存储电容元件的上述两个以上的存储电容电极，通过分别在上述层间绝缘膜中形成的接触孔与上述第二像素电极导通，并与上述第二有源元件的漏极电极导通。

12. 根据权利要求10所述的有源矩阵衬底，其特征在于：

上述第一存储电容元件的上述两个以上的存储电容电极中的至少一个存储电容电极，与连接在上述第一有源元件的上述漏极电极上的第一连接电极相连接。

13. 根据权利要求12所述的有源矩阵衬底，其特征在于：

上述第一存储电容元件的上述两个以上的存储电容电极，包含连接在上述第一连接电极上的上述存储电容电极、和没有连接在上述第一连接电极上的上述存储电容电极；连接在上述第一连接电极上的上述存储电容电极和上述存储电容布线相重叠的区域的面积，与没有连接在上述第一连接电极上的上述存储电容电极和上述存储电容布线相重叠的区域的面积不同。

14. 根据权利要求11所述的有源矩阵衬底，其特征在于：

上述第二存储电容元件的上述两个以上的存储电容电极中的至少一个存储电容电极，与连接在上述第二有源元件的上述漏极电极上的第二连接电极相连接。

15. 根据权利要求14所述的有源矩阵衬底，其特征在于：

上述第二存储电容元件的上述两个以上的存储电容电极，包含连接在上述第二连接电极上的上述存储电容电极、和没有连接在上述第二连接电极上的上述存储电容电极；连接在上述第二连接电极上的上述存储电容电极和上述存储电容布线相重叠的区域的面积，与没有连接在上述第二连接电极上的上述存储电容电极和上述存储电容布线相重叠的区域的面积不同。

16. 根据权利要求11所述的有源矩阵衬底，其特征在于：

上述第一存储电容元件的上述两个以上的存储电容电极和上述第二存储电容元件的上述两个以上的存储电容电极，在与上述存储电容布线延伸的方向交叉的方向上相邻；连接在上述第一连接电极上的上

述第一存储电容元件的存储电容电极、和连接在上述第二连接电极上的上述第二存储电容元件的存储电容电极，被错开设置在上述存储电容布线延伸的方向上。

17. 根据权利要求 11 所述的有源矩阵衬底，其特征在于：

上述第一存储电容元件的上述两个以上的存储电容电极和上述第二存储电容元件的上述两个以上的存储电容电极，设置在上述存储电容布线的延伸方向上；连接在上述第一连接电极上的上述第一存储电容元件的存储电容电极、和连接在上述第二连接电极上的上述第二存储电容元件的存储电容电极，是以夹持着没有连接在上述第一及第二连接电极上的上述存储电容电极的方式设置的。

18. 根据权利要求 10 所述的有源矩阵衬底，其特征在于：

具有沿列方向延伸的多条扫描信号线、及沿与上述列方向交叉的行方向延伸的多条数据信号线；上述第一像素电极，是根据供向上述多条扫描信号线中的第一扫描信号线的扫描信号、和供向上述多条数据信号线中的第一数据信号线的数据信号所选择的两个以上的子像素电极中的一个；上述第二像素电极，是根据供向夹持着上述存储电容布线且在行方向上与上述第一扫描信号线相邻的第二扫描信号线的扫描信号、和供向上述第一数据信号线的数据信号所选择的两个以上的子像素电极中的一个。

19. 一种有源矩阵衬底的制造方法，该有源矩阵衬底，具有衬底、形成在上述衬底上的第一及第二有源元件、形成在上述衬底上的存储电容元件、覆盖上述存储电容元件的层间绝缘膜、以及分别形成在上述层间绝缘膜上并相邻的第一及第二像素电极，上述存储电容元件，具有存储电容布线、形成在上述存储电容布线上的绝缘膜、隔着上述绝缘膜与上述存储电容布线分别相对设置的第一及第二存储电容电极，上述第一及第二存储电容电极，通过分别在上述层间绝缘膜中形成的接触孔分别与上述第一及第二像素电极导通，同时还分别与上述第一及第二有源元件的漏极电极导通，上述存储电容布线，具有在上述第一及第二存储电容电极之间开口的缝隙部，第一数据信号经由上述第一有源元件输入上述第一像素电极，与上述第一数据信号不同的第二数据信号经由上述第二有源元件输入上述第二像素电极，其特征在于：

包括:

短路部检测工序,对出现在上述第一及第二存储电容电极之间的短路部进行检测;

短路部去除工序,将在上述短路部检测工序中检测出的短路部去除,从而将上述已短路的第一及第二存储电容电极分离开。

20. 根据权利要求19所述的有源矩阵衬底的制造方法,其特征在于:在上述短路部去除工序中,使激光穿过上述缝隙部对上述短路部进行照射。

21. 根据权利要求20所述的有源矩阵衬底的制造方法,其特征在于:上述激光是钕铝石榴石激光的第四高次谐波。

22. 根据权利要求20所述的有源矩阵衬底的制造方法,其特征在于:包括:

存储电容电极形成工序,是在上述衬底上形成上述各存储电容电极的工序,

沟道部形成工序,是形成构成上述各有源元件的半导体层的沟道部的工序,以及

像素电极形成工序,是形成上述各像素电极的工序;

上述短路部去除工序,在上述存储电容电极形成工序、沟道部形成工序或者像素电极形成工序之后进行。

23. 根据权利要求19所述的有源矩阵衬底的制造方法,其特征在于:包括蚀刻去除上述层间绝缘膜的一部分而形成上述接触孔的蚀刻工序,

上述蚀刻工序,包含将上述短路部蚀刻去除的短路部去除工序。

24. 一种有源矩阵衬底的制造方法,该有源矩阵衬底,具有衬底、形成在上述衬底上的第一及第二有源元件、形成在上述衬底上的存储电容元件、覆盖上述存储电容元件的层间绝缘膜、以及分别形成在上述层间绝缘膜上并相邻的第一及第二像素电极,上述存储电容元件,具有存储电容布线、形成在上述存储电容布线上的绝缘膜、隔着上述绝缘膜与上述存储电容布线分别相对设置的第一及第二存储电容电极,上述第一及第二存储电容电极,通过分别在上述层间绝缘膜中形成的接触孔分别与上述第一及第二像素电极导通,同时还分别与上述第一及第二有源元件的漏极电极导通,上述存储电容布线,具有在上

述第一及第二存储电容电极之间开口的缝隙部，第一数据信号经由上述第一有源元件输入上述第一像素电极，与上述第一数据信号不同的第二数据信号经由上述第二有源元件输入上述第二像素电极，其特征在于：

包括蚀刻去除上述层间绝缘膜的一部分而形成上述接触孔的蚀刻工序；

上述蚀刻工序，将在上述第一及第二存储电容电极之间出现的短路部蚀刻去除。

25. 一种显示装置，具有权利要求 1 所述的有源矩阵衬底、与上述有源矩阵衬底相对的相对电极、以及夹在上述有源矩阵衬底和上述相对电极之间的显示媒质层，其特征在于：

在上述存储电容布线和上述相对电极上施加相同的电位。

26. 一种显示装置，具有权利要求 9 所述的有源矩阵衬底、与上述有源矩阵衬底相对的相对电极、以及夹在上述有源矩阵衬底和上述相对电极之间的显示媒质层，其特征在于：

在上述存储电容布线和上述相对电极上施加相同的电位。

27. 一种显示装置，具有权利要求 10 所述的有源矩阵衬底、与上述有源矩阵衬底相对的相对电极、以及夹在上述有源矩阵衬底和上述相对电极之间的显示媒质层，其特征在于：

在上述存储电容布线和上述相对电极上施加相同的电位。

28. 一种显示装置，具有按照权利要求 19 所述的制造方法制造的有源矩阵衬底、与上述有源矩阵衬底相对的相对电极、以及夹在上述有源矩阵衬底和上述相对电极之间的显示媒质层，其特征在于：

在上述存储电容布线和上述相对电极上施加相同的电位。

29. 一种显示装置，具有按照权利要求 24 所述的制造方法制造的有源矩阵衬底、与上述有源矩阵衬底相对的相对电极、以及夹在上述有源矩阵衬底和上述相对电极之间的显示媒质层，其特征在于：

在上述存储电容布线和上述相对电极上施加相同的电位。

30. 一种液晶显示装置，其特征在于：

具有权利要求 1 所述的有源矩阵衬底、与上述有源矩阵衬底相对并在一个面上形成相对电极的相对衬底、以及夹在上述有源矩阵衬底和上述相对衬底之间的液晶层。

31. 根据权利要求 30 所述的液晶显示装置，其特征在于：
在上述存储电容布线和上述相对电极上施加相同的电位。
32. 根据权利要求 31 所述的液晶显示装置，其特征在于：
上述液晶层是包含具有负介电异向性的向列型液晶材料的垂直取向型液晶层。
33. 根据权利要求 32 所述的液晶显示装置，其特征在于：
以常黑模式进行驱动。
34. 根据权利要求 30 所述的液晶显示装置，其特征在于：
在上述存储电容布线和上述相对电极上施加不同的电位。
35. 根据权利要求 34 所述的液晶显示装置，其特征在于：
上述液晶层是包含具有正介电异向性的向列型液晶材料的扭曲取向型液晶层。
36. 根据权利要求 35 所述的液晶显示装置，其特征在于：
以常白模式进行驱动。
37. 根据权利要求 30 所述的液晶显示装置，其特征在于：
上述存储电容布线，具有在上述各存储电容电极之间开口的缝隙部，
在上述相对衬底上，与上述缝隙部重叠的方式设置有黑矩阵。
38. 一种液晶显示装置，其特征在于：
具有权利要求 9 所述的有源矩阵衬底、与上述有源矩阵衬底相对并在一个面上形成相对电极的相对衬底、以及夹在上述有源矩阵衬底和上述相对衬底之间的液晶层。
39. 根据权利要求 38 所述的液晶显示装置，其特征在于：
在上述存储电容布线和上述相对电极上施加相同的电位。
40. 根据权利要求 39 所述的液晶显示装置，其特征在于：
上述液晶层是包含具有负介电异向性的向列型液晶材料的垂直取向型液晶层。
41. 根据权利要求 40 所述的液晶显示装置，其特征在于：
以常黑模式进行驱动。
42. 根据权利要求 38 所述的液晶显示装置，其特征在于：
在上述存储电容布线和上述相对电极上施加不同的电位。
43. 根据权利要求 42 所述的液晶显示装置，其特征在于：

上述液晶层是包含具有正介电异向性的向列型液晶材料的扭曲取向型液晶层。

44. 根据权利要求 43 所述的液晶显示装置，其特征在于：
以常白模式进行驱动。

45. 根据权利要求 38 所述的液晶显示装置，其特征在于：
上述存储电容布线，具有在上述各存储电容电极之间开口的缝隙部，

在上述相对衬底上，以与上述缝隙部重叠的方式设置有黑矩阵。

46. 一种液晶显示装置，其特征在于：

具有权利要求 10 所述的有源矩阵衬底、与上述有源矩阵衬底相对并在一个面上形成相对电极的相对衬底、以及夹在上述有源矩阵衬底和上述相对衬底之间的液晶层。

47. 根据权利要求 46 所述的液晶显示装置，其特征在于：
在上述存储电容布线和上述相对电极上施加相同的电位。

48. 根据权利要求 47 所述的液晶显示装置，其特征在于：

上述液晶层是包含具有负介电异向性的向列型液晶材料的垂直取向型液晶层。

49. 根据权利要求 48 所述的液晶显示装置，其特征在于：
以常黑模式进行驱动。

50. 根据权利要求 46 所述的液晶显示装置，其特征在于：
在上述存储电容布线和上述相对电极上施加不同的电位。

51. 根据权利要求 50 所述的液晶显示装置，其特征在于：

上述液晶层是包含具有正介电异向性的向列型液晶材料的扭曲取向型液晶层。

52. 根据权利要求 51 所述的液晶显示装置，其特征在于：
以常白模式进行驱动。

53. 根据权利要求 46 所述的液晶显示装置，其特征在于：

上述存储电容布线，具有在上述各存储电容电极之间开口的缝隙部，

在上述相对衬底上，以与上述缝隙部重叠的方式设置有黑矩阵。

54. 一种液晶显示装置，其特征在于：

具有按照权利要求 19 所述的制造方法制造的有源矩阵衬底、与上

述有源矩阵衬底相对并在一个面上形成相对电极的相对衬底、以及夹在上述有源矩阵衬底和上述相对衬底之间的液晶层。

55. 根据权利要求 54 所述的液晶显示装置，其特征在于：
在上述存储电容布线和上述相对电极上施加相同的电位。

56. 根据权利要求 55 所述的液晶显示装置，其特征在于：
上述液晶层是包含具有负介电异向性的向列型液晶材料的垂直取向型液晶层。

57. 根据权利要求 56 所述的液晶显示装置，其特征在于：
以常黑模式进行驱动。

58. 根据权利要求 54 所述的液晶显示装置，其特征在于：
在上述存储电容布线和上述相对电极上施加不同的电位。

59. 根据权利要求 58 所述的液晶显示装置，其特征在于：
上述液晶层是包含具有正介电异向性的向列型液晶材料的扭曲取向型液晶层。

60. 根据权利要求 59 所述的液晶显示装置，其特征在于：
以常白模式进行驱动。

61. 根据权利要求 54 所述的液晶显示装置，其特征在于：
上述存储电容布线，具有在上述各存储电容电极之间开口的缝隙部，

在上述相对衬底上，以与上述缝隙部重叠的方式设置有黑矩阵。

62. 一种液晶显示装置，其特征在于：

具有按照权利要求 24 所述的制造方法制造的有源矩阵衬底、与上述有源矩阵衬底相对并在一个面上形成相对电极的相对衬底、以及夹在上述有源矩阵衬底和上述相对衬底之间的液晶层。

63. 根据权利要求 62 所述的液晶显示装置，其特征在于：
在上述存储电容布线和上述相对电极上施加相同的电位。

64. 根据权利要求 63 所述的液晶显示装置，其特征在于：
上述液晶层是包含具有负介电异向性的向列型液晶材料的垂直取向型液晶层。

65. 根据权利要求 64 所述的液晶显示装置，其特征在于：
以常黑模式进行驱动。

66. 根据权利要求 62 所述的液晶显示装置，其特征在于：

在上述存储电容布线和上述相对电极上施加不同的电位。

67. 根据权利要求 66 所述的液晶显示装置，其特征在于：

上述液晶层是包含具有正介电异向性的向列型液晶材料的扭曲取向型液晶层。

68. 根据权利要求 67 所述的液晶显示装置，其特征在于：

以常白模式进行驱动。

69. 根据权利要求 62 所述的液晶显示装置，其特征在于：

上述存储电容布线，具有在上述各存储电容电极之间开口的缝隙部，

在上述相对衬底上，以与上述缝隙部重叠的方式设置有黑矩阵。

70. 一种电视接收装置，其特征在于：

包括权利要求 30 所述的液晶显示装置。

71. 一种电视接收装置，其特征在于：

包括权利要求 38 所述的液晶显示装置。

72. 一种电视接收装置，其特征在于：

包括权利要求 46 所述的液晶显示装置。

73. 一种电视接收装置，其特征在于：

包括权利要求 54 所述的液晶显示装置。

74. 一种电视接收装置，其特征在于：

包括权利要求 62 所述的液晶显示装置。

75. 一种电视接收装置，其特征在于：

包括权利要求 25 所述的显示装置。

76. 一种电视接收装置，其特征在于：

包括权利要求 26 所述的显示装置。

77. 一种电视接收装置，其特征在于：

包括权利要求 27 所述的显示装置。

78. 一种电视接收装置，其特征在于：

包括权利要求 28 所述的显示装置。

79. 一种电视接收装置，其特征在于：

包括权利要求 29 所述的显示装置。

有源矩阵衬底及其制造方法、显示装置、 液晶显示装置及电视接收装置

技术领域

本发明，涉及一种有源矩阵衬底、有源矩阵衬底的制造方法、显示装置、液晶显示装置及电视接收装置。例如，关于在各像素中配置了用以驱动液晶层的薄膜晶体管和存储电容元件的有源矩阵(下面简称为“AM”)衬底及包括该 AM 衬底的 AM 型液晶显示装置。

背景技术

AM 衬底，被广泛应用于液晶显示装置、EL(电致发光)显示装置等的 AM 型显示装置中。在使用该 AM 衬底的以往的 AM 型液晶显示装置中，具有在衬底上设置的多条扫描信号线、以与扫描信号线交叉的方式设置的多条数据信号线、以及在两信号线的交叉点设置的薄膜晶体管(下面简称为“TFT”)等，且利用 TFT 的开关功能，图像信号被传递到各像素部。并且，有时还在各像素部设置存储电容元件(例如，参照专利文献 1)。

该存储电容元件，防止 TFT 处于关闭(off)期间时的液晶层的自然放电或者 TFT 的关态电流所引起的图像信号的劣化。还有，存储电容元件，不仅可以存储 TFT 处于关闭状态时的影像信号，还被用于施加驱动液晶的各种调制信号的路径中等，且包括存储电容元件的液晶显示装置，能够实现低耗电量和画质。

在此，在参照附图的同时，对以往的 AM 衬底结构的一个示例进行说明。图 24，是表示被用于以往的 AM 型液晶显示装置中、且包括存储电容元件的 AM 衬底的一个像素的结构平面模式图。图 25，是表示用 A-A' 线切割图 24 中所示的 AM 衬底后所出现的剖面的剖面模式图。

如图 24 及图 25 所示，在 AM 衬底上，呈矩阵状设置有多个像素电极 51，且以通过这些像素电极 51 的周围并相互交叉的方式设置有用以供给扫描信号的扫描信号线 52 和用以供给数据信号的数据信号线 53。还有，在这些扫描信号线 52 和数据信号线 53 的交叉部分，设置

有连接在像素电极 51 上的作为开关元件的 TFT54。在该 TFT54 的栅极电极 62 上连接有扫描信号线 52，TFT54 被输入到栅极电极 62 中的扫描信号驱动控制。还有，在 TFT54 的源极电极 66a 上连接有数据信号线 53，并且数据信号被输入到 TFT54 的源极电极 66a 中。再者，漏极电极 66b，通过连接电极 55 连接在存储电容元件的一侧的电极(上侧存储电容电极)55a 上，而且还通过形成在层间绝缘膜 68 中的接触孔 56 连接在像素电极 51 上。在透明绝缘性衬底(绝缘衬底)61 上设置有存储电容(共通)布线 57，该存储电容(共通)布线 57 作为存储电容元件的另一侧的电极(下侧存储电容电极)发挥作用。

如图 25 所示，在由玻璃或塑料等构成的透明绝缘性衬底(绝缘衬底)61 上，设置有连接在扫描信号线 52 上的栅极电极 62。扫描信号线 52 和栅极电极 62，是由钛、铬、铝、钼等构成的金属膜、或者它们的合金、叠层膜形成的。作为存储电容元件的另一侧的电极(下侧存储电容电极)发挥作用的存储电容(共通)布线 57，是由与扫描信号线 52 和栅极电极 62 相同的材料形成的。覆盖它们的栅极绝缘膜 63，是由氮化硅、氧化硅等构成的绝缘膜形成的。在其上以与栅极电极 62 相重叠的方式，设置有由非晶硅、多晶硅等构成的高电阻半导体层 64 以及由还掺杂有磷等杂质的 n^+ 非晶硅等构成的低电阻半导体层。而且，低电阻半导体层用作为源极电极 66a 及漏极电极 66b。

还有，以与源极电极 66a 连接的方式，形成有数据信号线 53。再者，以与漏极电极 66b 连接的方式，设置有连接电极 55，连接电极 55 延伸连接在存储电容元件的一侧的电极即上侧存储电容电极 55a 上，上侧存储电容电极 55a 通过接触孔 56 与像素电极 51 相连接。数据信号线 53、连接电极 55 及上侧存储电容电极 55a，是由相同的材料形成的，例如是由钛、铬、铝、钼等的金属膜、或者它们的合金、叠层膜形成的。

像素电极 51，是由例如 ITO(氧化铟锡)、IZO(氧化铟锌)、氧化锌、氧化锡等具有透明性的导电膜形成的。接触孔 56，是以贯穿覆盖 TFT54、扫描信号线 52、数据信号线 53 以及连接电极 55 的上部的层间绝缘膜 68 的方式形成的。作为层间绝缘膜 68 的材料，能够列举出例如丙烯酸树脂、氮化硅、氧化硅等。关于图 24 及图 25 所示结构的 AM 衬底，已在例如专利文献 2 中被公开。

在这种结构的 AM 衬底中，以简化制造工序、降低制造成本为目的，用形成扫描信号线 52 的同一工序形成存储电容(共通)布线(下侧存储电容电极)57，用形成数据信号线 53 和连接电极 55 的同一工序形成上侧存储电容电极 55a。还有，如图 25 所示，在层间绝缘膜 68 之上形成像素电极 51 的话，则因为能够使像素电极 51 和各信号线 52、53 相重叠，所以可以实现高开口率化，还具有能够遮蔽对像素电极 51 产生影响的各信号线 52、53 的电场的效果。此时，在存储电容(共通)布线 57 或者扫描信号线 52 的图案上的层间绝缘膜 68 中形成接触孔 56，以连接像素电极 51 和上侧存储电容电极 55a，并通过连接电极 55，来实现像素电极 51 和漏极电极 66b 之间的连接。接触孔 56 的形成位置，并不特别局限于上侧存储电容电极 55a 的形成区域内，也能够形成在连接电极 55 的形成区域内。然而，如图 24 所示，如果形成在存储电容(共通)布线 57 的图案上的上侧存储电容电极 55a 的形成区域内，则将不会成为一个新的导致开口率下降的原因，所以是理想的。

在如图 24 及图 25 所示的 AM 衬底的存储电容元件中，一旦在存储电容布线(下侧存储电容电极)57 和上侧存储电容电极 55a 之间的栅极绝缘膜 63 中存在导电性异物(粉尘或微粒)或小孔 99 的话，则存储电容布线(下侧存储电容电极)57 和上侧存储电容电极 55a 之间出现短路，因此已短路的像素在显示图像中成为点缺陷，对于这一问题曾留有能够进行技术改进的空间。还有，由于蚀刻不良或光刻不良等原因，用同一工序形成的数据信号线 53 和上侧存储电容电极 55a 之间因为残膜 98 的缺陷等出现了短路时，也成为相同的点缺陷，并无法进行修复，对这一问题也曾留有进行技术改进的空间。

例如，在使用了多畴垂直取向(MVA=Multi-domain Vertical Alignment)模式等的垂直取向(VA=Vertically Alignment)液晶的液晶显示面板中，设定为在没有被施加电压的状态下进行黑色显示。在数据信号线 53 和上侧存储电容电极 55a 之间出现了短路时，因为数据信号在没有经由 TFT54 的情况下被输入到像素电极 51 中，所以无法用扫描信号对输入到像素电极 51 中的数据信号进行控制。因此，在没有被施加电压时该像素没有进行黑色显示而成为亮点。再者，因为在全屏进行了黑色显示时出现的亮点，比全屏进行了白色显示时出现的黑点或灰点更为明显，所以对显示画质带来的影响较大。修正该点缺陷的技术

在例如专利文献3~5中已被公开。

近年来,随着薄型TV的大画面化的发展像素变大,缺陷像素的尺寸已增大到无法在显示画质上忽略不计的程度。为了缩小像素缺陷的尺寸,开发出了下记技术,即通过将一个像素分割成多个子像素,从而将点缺陷的尺寸本身加以缩小的技术。然而,由于将一个像素分割为多个子像素而出现了图案复杂化、开口率降低的问题。例如,在26英寸型的超炫丽宽屏(WXGA=Wide eXtended Graphics Array)显示器中开口率下降了4%~5%左右。

为了提高开口率,相邻的像素共有存储电容布线的这一结构已在例如专利文献6及7中被公开。此外,具体来说,即使在将像素分割成为例如两个子像素的情况时,一旦在存储电容布线(下侧存储电容电极)和上侧存储电容电极之间的绝缘层中存在导电性异物或小孔的话,存储电容布线(下侧存储电容电极)和上侧存储电容电极之间也出现短路,且已短路的子像素在显示图像中成为点缺陷。然而,与没有进行分割的情况相比,点缺陷的面积缩小为 $1/2$,所以点缺陷对于显示画质带来的影响降低。

图26,是表示在将一个像素分割为多个子像素的AM衬底中的一个像素的结构平面模式图。图27,是表示用B-B'线切割图26所示的AM衬底后出现的剖面的剖面模式图。再者,在图26及图27中,凡是与图24及图25中所示的构成要素相同的构成要素均用相同的参照符号进行表示。

如图26及图27所示,像素电极51被分割成为两个子像素电极51L、51R,在这两个子像素电极51L、51R的交界附近设置有用以供给扫描信号的扫描信号线52,在像素电极51的周围设置有用以供给数据信号的数据信号线53。还有,在扫描信号线52和数据信号线53的交叉部分,设置有从平面图来看以夹持着扫描信号线52的方式配置、且连接在子像素电极51L、51R上的作为开关元件的TFT54L、54R。在TFT54L、54R的栅极电极62L、62R上连接有扫描信号线52,TFT54L、54R被输入到栅极电极62L、62R中的扫描信号驱动控制。还有,在TFT54L、54R的源极电极66a上连接有数据信号线53,且数据信号被输入到TFT54L、54R的源极电极中。再者,漏极电极66b,通过连接电极55L、55R连接在存储电容元件的一侧的电极(上侧存储

电容电极)55La、55Ra 上,并且还通过形成在层间绝缘膜 68 中的接触孔 56L、56R 连接在子像素电极 51L、51R 上。在透明绝缘性衬底(绝缘衬底)61 上设置有存储电容(共通)布线 57,该存储电容(共通)布线 57 作为存储电容元件的另一侧的电极(下侧存储电容电极)发挥作用。换言之,相邻像素的上侧存储电容电极 55La、55Ra,共有作为存储电容元件另一侧电极(下侧存储电容电极)的存储电容(共通)布线 57。还有,图 26 及图 27 中所示的 AM 衬底,能够通过制造图 24 及图 25 所示的 AM 衬底的工序相同的工序进行制造。

然而,在图 26 及图 27 所示的 AM 衬底中,为了抑制开口率的下降,在相邻像素的交界附近形成有存储电容(共通)布线 57。为了确保充足的存储电容,有必要将相对于存储电容(共通)布线 57 而设置的上侧存储电容电极 55La、55Ra 的面积尽可能地增大。因此,相邻像素的上侧存储电容电极 55La、55Ra 挨得很近,所以在相邻的上侧存储电容电极 55La、55Ra 之间容易出现漏电不良。

发生了漏电不良时,将出现下记问题,即共有存储电容(共通)布线 57 的两个子像素电极 51L、51R 导通、成为连结失效点。为了回避这个问题,有必要进行下记修正,即不输入相邻像素的数据信号。例如,为了防止数据信号从相邻像素中的一个像素(第一像素)的上侧存储电容电极 55La 被输入到与第一像素相邻的第二像素的子像素电极 51R 中,通过除去第二像素中的接触孔 56R 内的子像素电极 51R,从而将子像素电极 51R 和上侧存储电容电极 55Ra 电分离。还有,为了防止数据信号从第二像素的漏极电极 66b 经由上侧存储电容电极 55La、55Ra 被输入到第一像素的子像素电极 51L 中,则将第二像素的连接电极 55R 和上侧存储电容电极 55Ra 进行电分离。因此,由于在相邻像素中的一个像素(第二像素)的子像素成为没有通电的状态,所以成为点缺陷。

也就是,在将一个像素分割成多个子像素的 AM 衬底中,与没有进行分割的 AM 衬底相比,点缺陷对显示画质带来的影响减小,但因为出现了在相邻的上侧存储电容电极 55La、55Ra 之间可能产生漏电不良的问题,所以仍然存在对产生点缺陷的可能性提高的这一问题进行技术改进的空间。

专利文献 1: 专利公开平 6-95157 号公报(第 1 页)

专利文献 2: 专利公开平 9-152625 号公报(第 8-11、19 页、第 3、4

图)

专利文献 3: 专利公开平 1-303415 号公报

专利文献 4: 专利公开平 9-222615 号公报

专利文献 5: 专利公开平 7-270824 号公报

专利文献 6: 专利公开 2004-62146 号公报

专利文献 7: 专利公开 2004-78157 号公报

发明内容

(发明所要解决的课题)

本发明的目的之一在于: 对 AM 衬底中的点缺陷进行修正。本发明的另一个目的在于: 通过对点缺陷进行修正, 从而提高制造成品率。

(解决课题的方法)

在本发明中, 通过设置两个以上的与存储电容布线相对配置的上侧存储电容电极, 并在各上侧存储电容电极上的层间绝缘膜中形成接触孔, 且通过接触孔使层间绝缘膜上的像素电极与各上侧存储电容电极导通, 从而解决了上述课题。

在参照附图的同时, 对本发明进行具体说明。图 1 是表示本发明 AM 衬底 12 的一个形态的平面模式图, 图 2 是图 1 中的 II-II 线剖面图。

本形态的 AM 衬底 12 具有: 衬底 31、形成在衬底 31 上的有源元件(例如 TFT24)、形成在衬底 31 上的存储电容元件 20、覆盖存储电容元件 20 的层间绝缘膜 38、形成在层间绝缘膜 38 上的像素电极 21。存储电容元件 20 具有: 形成在衬底 31 上的存储电容布线 27、形成在存储电容布线 27 上的绝缘膜(例如栅极绝缘膜 33)、隔着栅极绝缘膜 33 与存储电容布线 27 相对设置的三个上侧存储电容电极 25 a、25b、25c。TFT24 具有: 由沿列方向延伸的扫描信号线 22 开始沿着行方向延伸的栅极电极 32、覆盖栅极电极 32 的栅极绝缘膜 33、夹持着栅极绝缘膜 33 在栅极电极 32 上形成的高电阻半导体层 34、在高电阻半导体层 34 上形成的源极电极 36a 及漏极电极 36b。源极电极 36a 连接在沿行方向延伸的数据信号线 23 上, 漏极电极 36b 通过连接电极 25 连接在上侧存储电容电极 25b 上。

三个上侧存储电容电极 25a、25b、25c, 通过分别在层间绝缘膜 38 中形成的接触孔 26a、26b、26c, 与像素电极 21 导通。由此, 因为三

个上侧存储电容电极 25a、25b、25c 通过像素电极 21 导通，所以经由连接电极 25 输入到一个上侧存储电容电极 25b 中的数据信号被输入像素电极 21 中，同时数据信号也被输入其余两个上侧存储电容电极 25a、25c 中。也就是，对三个上侧存储电容电极 25a、25b、25c 施加了相同的电位。

下面，关于修正点缺陷的工序进行说明。当存储电容布线 27 和上侧存储电容电极 25a、25c 之间由于栅极绝缘膜 33 中的导电性异物或小孔 99 出现了短路时，供给到存储电容布线 27 的电位经由上侧存储电容电极 25a、25c 被施加到像素电极 21 上。具有代表性的是因为在与像素电极 21 相对配置的相对电极(无图示)和存储电容布线 27 上被施加相同的电位，所以像素电极 21 和相对电极处于没有被施加电压的状态。因此，在常白模式的液晶显示装置中，该像素成为亮点，在常黑模式的液晶显示装置中，该像素成为黑点。

还有，数据信号线 23 和上侧存储电容电极 25a、25c 之间由于残膜 98 的缺陷等出现了短路时，数据信号在没有经由 TFT24 的情况下被输入到像素电极 21 中，所以无法利用扫描信号对输入像素电极 21 中的数据信号进行控制。因此，当没有施加电压时，在常白模式的液晶显示装置中，该像素没有进行白色显示，在常黑模式的液晶显示装置中，该像素没有进行黑色显示。

为了修正这些点缺陷，利用激光等将形成在已短路的上侧存储电容电极 25a、25c 上的接触孔 26a、26c 内的像素电极 21 去除。由此，因为能够将已短路的上侧存储电容电极 25a、25c 与像素电极 21 分离开，所以可以防止来自存储电容布线 27 的电位经由上侧存储电容电极 25a、25c 施加到像素电极 21 上。因此，虽然与正常的情况相比存储电容出现下降，但能够进行接近正常的像素驱动。

另一方面，当连接在连接电极 25 上的上侧存储电容电极 25b 和存储电容布线 27 之间因为栅极绝缘膜 33 中的导电性异物或小孔出现了短路时，由于利用激光等将形成在已短路的上侧存储电容电极 25b 上的接触孔 26b 内的像素电极 21 去除，从而能够将已短路的上侧存储电容电极 25b 与像素电极 21 分离开。还有，如果利用激光等在切割点 K 对连接电极 25 进行切割断开的话，则能够避免数据信号线 23 和存储电容布线 27 之间经由 TFT24 而发生短路的问题。然而，因为同时像素

电极 21 也与 TFT24 分离开, 所以通过利用激光等熔融(melt)了其他的上侧存储电容电极 25a、25c(不过, 除了接触孔 26a、26c 的区域), 从而使像素电极 21 和存储电容布线 27 导通。由此, 因为能够使像素电极 21 保持与存储电容布线 27 相同的电位, 所以在例如常黑模式的液晶显示装置中, 能够使像素电极 21 的区域进行黑色显示, 并可作为微小的失效点进行修正。

在本形态的 AM 衬底 12 中, 连接在连接电极 25 上的上侧存储电容电极 25b 和存储电容布线 27 相重叠的区域的面积(第一面积), 比没有连接在连接电极 25 上的上侧存储电容电极 25a、25c 和存储电容布线 27 相重叠的区域的面积(第二面积)小。不过, 能够根据上侧存储电容电极 25a、25b、25c 和像素电极 21 之间的接触可靠性、及存储电容布线 27 和上侧存储电容电极 25a、25b、25c 之间出现短路的比率等, 适当地选择第一面积和第二面积之间的面积比。

例如, 与接触孔 26b 相比, 在接触孔 26a、26c 中有时难于将像素电极 21 以良好的覆盖性(coverage)连接到上侧存储电容电极 25 a、25c 上。或者有时出现上侧存储电容电极的铝等金属膜与像素电极 21 的氧化铟锡(ITO)等膜之间的接触电阻增大的情况。在出现上述情况时, 上侧存储电容电极 25a、25c 有时没有发挥作为存储电容元件的电极的这一作用。于是, 将设定第一面积大于第二面积。由此, 因为第一面积相对于第一面积和第二面积相加后的总面积的比率提高, 所以能够确保与第一面积的比率相对应的较大的存储电容。

在本形态的 AM 衬底 12 中, 连接 TFT24 和上侧存储电容电极的连接电极 25 的个数为一个。由此, 与将连接电极 25 连接到全部上侧存储电容电极 25a、25b、25c 的情况相比, 能够抑制开口率的下降。

还有, 在图 1 所示的 AM 衬底 12 中, 通过连接电极 25 而使 TFT24 和上侧存储电容电极 25b 相连接, 然而也可以不设置连接 TFT 24 和上侧存储电容电极的连接电极。由此, 能够进一步抑制开口率的下降。例如, 在 TFT24 的漏极电极 36b 上的层间绝缘膜 38 中形成接触孔, 经由接触孔将像素电极 21 和漏极电极 36b 之间进行连接, 从而经由像素电极 21 能够对上侧存储电容电极 25a、25b、25c 施加数据信号的电位。

还有, 接触孔 26b 的位置, 并没有特别限定在上侧存储电容电极 25b 的区域内, 也可以在连接电极 25 的区域内。不过, 如图 1 所示,

在存储电容布线 27 的图案内，将接触孔 26b 形成在上侧存储电容电极 25b 的区域内，则能够抑制开口率的下降。

除此之外，当在动作模式为 MVA(多畴垂直取向)的液晶显示装置中使用本发明的 AM 衬底 12 时，通过在缝隙(没有电极层的部分)区域、或者在相对衬底上形成并向液晶层一侧突出的隆起(凸部)区域配置连接电极 25，从而能够减少由于连接电极 25 造成的开口率的下降。

在本形态的 AM 衬底 12 中，从平面图来看上侧存储电容电极 25a、25b、25c 的形状为四边形，但并不仅限于此，也可以是三角形、半圆形、梯形等形状。三个上侧存储电容电极 25a、25b、25c，以与存储电容布线 27 的图案相重叠的方式被设置在栅极绝缘膜 33 之上。具有代表性的是因为上侧存储电容电极是由与数据信号线 23 相同的膜形成的，所以由于残膜 98 上侧存储电容电极和数据信号线 23 之间容易出现短路。因此，如图 1 所示，理想的是将接近数据信号线 23 的上侧存储电容电极 25a、25c 和连接在连接电极 25 上的上侧存储电容电极 25b 分离开。还有，如图 1 所示，上侧存储电容电极，被分割为三个，但分割数(N)并不仅限于此，只要是 $N \geq 2$ 即可。

具有代表性的是存储电容布线 27 是由与扫描信号线 22 和栅极电极 32 相同的材料形成的，但并不只局限于此。例如，在扫描信号线 22 和栅极电极 32 形成前或者形成后，也可以利用其他的材料(例如，ITO 等的透明导电膜)来形成存储电容布线 27。

还有，如图 2 所示，在本形态的 AM 衬底 12 中，构成存储电容元件 20 的绝缘膜，仅为栅极绝缘膜 33，但并不仅限于此。例如，通过在存储电容布线 27 之上，在栅极绝缘膜 33 形成前或者形成后，形成除栅极绝缘膜 33 以外的其他的绝缘膜，从而可以形成包含栅极绝缘膜 33 的叠层膜。

本发明的 AM 衬底，能够在液晶显示装置和有机或无机 EL(电致发光)显示装置等显示装置中加以利用。此外，本发明还提供一种显示装置。本发明的显示装置具有：本发明的 AM 衬底、与 AM 衬底相对的相对电极、夹在 AM 衬底及相对电极之间的显示媒质层。在本说明书中，所谓“显示媒质层”是指根据被施加的电压或者被供给的电流来对光量进行调整的层，包括对来自光源的光和外侧的光(周围光)的光透射率(或者光反射率)进行调制的层和自发光型的层。具体的显示媒质

层为例如液晶层、无机或者有机 EL(电致发光)层等。

还有，在本说明书中，所谓的“相对电极”是指与 AM 衬底的像素电极相对配置的电极，包含共通(全面)电极和条形(stripe)电极。例如，在有机 EL(电致发光)显示装置中，具有代表性的是正极相当于像素电极，负极相当于相对电极。相对电极，可以由铝、银等具有光反射性的导电膜形成的，也可以是由 ITO(氧化铟锡)、IZO(氧化铟锌)、氧化锌、氧化锡等具有透明性的导电膜形成的。

再有，除此之外，本发明，还提供一种液晶显示装置。本发明的液晶显示装置具有：本发明的 AM 衬底、与 AM 衬底相对并在一个面上形成相对电极的相对衬底、夹在 AM 衬底及上述相对衬底之间的液晶层。并且，具有代表性的相对衬底，是由玻璃或塑料等构成的透明绝缘性衬底。

本发明的显示装置及液晶显示装置中，在存储电容布线和相对电极上可以被施加相同的电位。在有机 EL(电致发光)显示装置中，通过修正 AM 衬底的点缺陷，从而在像素电极和存储电容布线已导通时，若存储电容布线和相对电极为同电位的话，则因为在有机 EL 层(具有代表性的是包含电子传送层、发光层及空穴传送层)中没有电流通过，所以发光区域(像素)没有进行发光。换言之，因为发光区域变为黑点，所以点缺陷变得不明显。

在液晶显示装置中，通过修正 AM 衬底的点缺陷，从而在缺陷像素的像素电极和存储电容布线已导通时，若存储电容布线和相对电极为同电位的话，则在液晶层上没有被施加电压。当液晶层是包含具有负介电异向性的向列(nematic)型液晶材料的垂直取向型液晶层时，具有代表性的是，因为液晶显示装置是用常黑模式进行驱动的，所以被修正了的像素成为黑色显示，点缺陷变得不明显。

另一方面，当液晶层是包含具有正介电异向性的向列(nematic)型液晶材料的扭曲(twist)取向型液晶层时，具有代表性的是，液晶显示装置是用常白模式进行驱动的。此时，通过使缺陷像素的像素电极和存储电容布线导通，并且将与供给到相对电极的电位不同的电位供给到存储电容布线上，从而在液晶层上被施加规定的电压。例如，通过将像素成为黑色显示时的电位供给到存储电容布线上，从而在液晶层上被施加规定的电压(像素成为黑色显示时的电压)，所以被修正了的像素

成为黑点，点缺陷变得不明显。

(发明的效果)

根据本发明，能够修正 AM 衬底中的点缺陷。由此，能够使制造成品率得以提高。

附图说明

图 1 是表示本发明的 AM 衬底 12 的一个形态的平面模式图。

图 2 是图 1 中的 II-II 线剖面图。

图 3 是表示实施例一的 AM 衬底 12a 的平面模式图。

图 4 是图 3 中的 IV-IV 线剖面图。

图 5 是用来对上侧存储电容电极 25a、25c 之间出现了短路时的修正工序进行说明的平面模式图。

图 6 是用来对上侧存储电容电极 25a 和数据信号线 23 之间出现了短路时的修正工序进行说明的平面模式图。

图 7 是用来对上侧存储电容电极 25a 和存储电容布线 27 之间出现了短路时的修正工序进行说明的平面模式图。

图 8 是用来对上侧存储电容电极 25b 和上侧存储电容电极 25d 之间出现了短路时的修正工序进行说明的平面模式图。

图 9 是用来对上侧存储电容电极 25b 和数据信号线 23 之间出现了短路时的修正工序进行说明的平面模式图。

图 10 是用来对上侧存储电容电极 25b 和存储电容布线 27 之间出现了短路时的修正工序进行说明的平面模式图。

图 11 是表示将上侧存储电容电极 25a、25c 和存储电容布线 27 相重叠的区域的面积设定为小于上侧存储电容电极 25b、25d 和存储电容布线 27 相重叠的区域的面积的实施例二的 AM 衬底 12b 的平面模式图。

图 12 是表示实施例三的 AM 衬底 12c 的平面模式图。

图 13 是表示实施例四的 AM 衬底 12d 的平面模式图。

图 14 是表示实施例五的 AM 衬底 12e 的平面模式图。

图 15 是表示实施例六的 AM 衬底 12f 的平面模式图。

图 16 是表示沿着图 15 中的 XVI-XVI 线被切割的实施例六的液晶显示面板的剖面模式图。

图 17 是用来对在实施例六的 AM 衬底 12f 中上侧存储电容电极 25a、25c 之间出现了短路时的修正工序进行说明的平面模式图。

图 18 是表示实施例七的 AM 衬底 12g 的平面模式图。

图 19 是图 18 中的 XIX-XIX 线剖面图。

图 20 是表示实施例八的 AM 衬底 12h 的平面模式图。

图 21 是图 20 中的 XXI-XXI 线剖面图。

图 22 是表示实施例九的电视接收装置 15 的方块图。

图 23 是表示实施例九的液晶显示装置 10 的方块图。

图 24 是表示被用于以往的 AM 型液晶显示装置中且包括存储电容元件的 AM 衬底的一个像素的结构平面模式图。

图 25 是表示用 A-A' 线切割图 24 所示的 AM 衬底后出现的剖面的剖面模式图。

图 26 是表示在将一个像素分割为多个子像素的 AM 衬底中的一个像素的结构平面模式图。

图 27 是表示用 B-B' 线切割图 26 所示的 AM 衬底后出现的剖面的剖面模式图。

(符号说明)

[0045]

10	液晶显示装置
11	调谐器部
12	AM 衬底
13	相对衬底
14	液晶层(显示媒质层)
15	电视接收装置
20	存储电容元件
20R	第一存储电容元件
20L	第二存储电容元件
21	像素电极
21R	子像素电极(第一像素电极)
21L	子像素电极(第二像素电极)
22	扫描信号线
22a	第一扫描信号线

22b	第二扫描信号线
23	数据信号线
24、24L、24R	TFT(有源元件)
25L、25R	连接电极
25a、25b、25c、25d	上侧存储电容电极
26a、26b、26c、26d	接触孔
27	存储电容(共通)布线
27a、38c	缝隙部
31	衬底
32、32R	栅极电极
33	栅极绝缘膜
34	高电阻半导体层
36a	源极电极
36b	漏极电极
37b	黑矩阵
38	层间绝缘膜
39	相对电极
98	残膜(短路部)

具体实施方式

下面，在参照附图的同时对本发明的实施例进行说明，但本发明并不仅限于下面的实施例。还有，为了概括地表示相同种类的构成要素，有时将参照符号中的英文字母进行省略，只表示参照符号中的数字符号。例如，有时将第一扫描信号线 22a 及第二扫描信号线 22b 统一表示为扫描信号线 22。

在以下实施例所示的 AM 衬底中，将一个像素分割成数个而得到的子像素(subpixel)被共通的扫描信号线及数据信号线驱动，还有在数据信号线的延伸方向上相邻的像素共有相同的存储电容(共通)布线。在存储电容(共通)布线上，夹持着绝缘膜，形成了被分割成三个以上的上侧存储电容电极。两个以上的上侧存储电容电极，通过各自的连接电极，连接在扫描信号线和数据信号线的交点附近设置的 TFT 上。还有，没有与连接电极连接的上侧存储电容电极，与构成子像素的子像素电

极相连接。

通过将上侧存储电容电极分割成数个，从而当上侧存储电容电极与存储电容布线、数据信号线或相邻像素的上侧存储电容电极之间出现漏电等不良情况时，利用将出现了漏电的上侧存储电容电极电气分离的方法来进行修正。还有，经过修正当子像素没有通电时，通过利用激光等照射没有连接在连接电极上的分割电极(上侧存储电容电极)，从而使子像素电极和存储电容(共通)布线导通。由此，能够向子像素电极施加存储电容(共通)布线上的电位。当在存储电容(共通)布线和相对电极上被施加相同的电位时，则成为下记状态，即夹在子像素电极和相对电极之间的液晶层上没有被施加电压。在用常黑模式驱动的垂直取向型液晶显示装置中，被修正了的像素成为黑色显示，点缺陷变得不明显。

另一方面，在用常白模式驱动的扭曲取向型液晶显示装置中，例如通过将像素成为黑色显示时的电位供向存储电容(共通)布线，从而在液晶层上被施加规定的电压(像素成为黑色显示时的电压)，所以被修正了的像素成为黑色，点缺陷变得不明显。因此，通过进行上述修正，能够使不良像素成为没有对显示画质带来影响的微小的点缺陷，并能够使制造成品率得以提高。

(实施例一)

图3是表示本实施例的AM衬底12a的平面模式图，图4是图3中的IV-IV线剖面图。本实施例的AM衬底12a，为作为存储电容元件的下侧电极形成了存储电容布线的Cs-on-Common(存储电容在公共极)方式。还有，本实施例的AM衬底12a，具有一个像素被分割为两个子像素，且相邻的像素共有存储电容布线的结构。

在本说明书中，子像素(subpixel)是显示的最小单位，由根据供向相同的扫描信号线的扫描信号和供向相同的数据信号线的数据信号加以选择、并输入相同的数据信号的两个以上的子像素构成了一个像素(pixel)。再者，由例如R、G、B三个像素构成一个图像元素(image element)。像素(或者子像素)的区域，在AM型液晶显示装置中是由像素电极(或者子像素电极)、与像素电极(或者子像素电极)相对的相对电极来规定的。还有，在设置有黑矩阵的结构中，严格地说，根据应该显示的状态被施加电压的区域中，与黑矩阵的开口部对应的区域是与

像素(或者子像素)的区域相对应的。

本实施例的 AM 衬底 12a, 具有呈矩阵状配置的多个像素, 由沿行方向排列的两个子像素构成一个像素。具体来说, 如图 3 所示, 像素电极被分割为两个子像素电极 21R(第一像素电极)、21L(第二像素电极)。在这两个子像素电极 21R、21L 的交界附近, 设置有沿列方向(图中纵方向)延伸的用以供给扫描信号的扫描信号线 22, 在像素电极的周围, 设置有沿行方向(图中横方向)延伸的用以供给数据信号的数据信号线 23。还有, 在扫描信号线 22 和数据信号线 23 的交叉部分, 设置有从平面图来看以夹持着扫描信号线 22 的方式在行方向上设置、且连接在对应的子像素电极 21R、21L 上的两个作为开关元件的 TFT24R、24L。

在 TFT24R、24L 的栅极电极上连接有扫描信号线 22, TFT24R、24L 被输入到栅极电极中的扫描信号驱动控制。还有, 在 TFT24R、24L 的源极电极 36a 上连接有数据信号线 23, 数据信号输入 TFT24R、24L 的源极电极 36a 中。漏极电极 36b, 通过连接电极 25L、25R 连接在存储电容元件的一侧的电极(上侧存储电容电极)25a、25c 上, 且通过形成在层间绝缘膜 38 中的接触孔 26a、26c 连接在子像素电极 21R、21L 上。

在图 3 中, 表示的是位于存储电容(共通)布线 27 的左侧的包含于第一像素中的右侧的子像素电极 21R、和包含于在行方向(右侧)上与第一像素相邻的第二像素中的左侧的子像素电极 21L。包含于第一像素中的子像素电极 21R, 是根据供向第一扫描信号线 22a 中的扫描信号和供向数据信号线 23 中的数据信号选择出的两个子像素电极中的位于右侧的子像素电极。包含于第二像素中的子像素电极 21L, 是根据供向夹持着存储电容(共通)布线 27、且在行方向上与第一扫描信号线 22a 相邻的第二扫描信号线 22b 中的扫描信号和供向数据信号线 23 中的数据信号选择出的两个子像素电极中的位于左侧的子像素电极。

两个子像素, 具有分别包括夹持着绝缘膜的一对电极的第一存储电容元件 20R 及第二存储电容元件 20L。第一及第二存储电容元件 20R、20L, 共有用作为存储电容元件的一侧电极(下侧存储电容电极)的在透明绝缘性衬底(绝缘衬底)31 上设置的存储电容(共通)布线 27。在存储电容(共通)布线 27 上, 形成了栅极绝缘膜 33, 隔着栅极绝缘膜 33 形成了与存储电容(共通)布线 27 相对配置的存储电容元件的另一侧电

极(上侧存储电容电极)。与存储电容(共通)布线 27 相对的上侧存储电容电极, 被分割为 4 个, 即被分割为第一存储电容元件 20R 的上侧存储电容电极 25a、25b 以及第二存储电容元件 20L 的上侧存储电容电极 25c、25d。这些上侧存储电容电极 25a、25b、25c、25d 是以与存储电容(共通)布线 27 的图案相重叠的方式设置而成的。

在本实施例的 AM 衬底 12a 中, 连接电极 25R、25L 连接在各存储电容元件 20R、20L 中的一个上侧存储电容电极 25a、25c 上。作为具有代表性的连接电极 25R、25L 的材料, 所使用的是非透过性材料, 所以连接电极 25R、25L 的形成区域成为非透过性区域。因此, 很难将连接电极 25R、25L 作为开口部加以利用, 所以通过将连接电极 25R、25L 仅连接到一个上侧存储电容电极 25a、25c 上, 从而与连接到两个上侧存储电容电极上的情况相比, 能够提高开口率。然而, 当能够使连接电极 25R、25L 的区域与隆起或缝隙等区域相重叠时, 理想的是将连接电极连接到两个上侧存储电容电极上。

在参照图 4 的同时, 对包含在第一像素中的子像素电极 21R 的剖面结构进行说明。在由玻璃或塑料等构成的透明绝缘性衬底(绝缘衬底)31 上, 设置有连接在第一扫描信号线 22a 上的栅极电极 32R。第一扫描信号线 22a 和栅极电极 32R, 是由钛、铬、铝、钼等构成的金属膜、或者它们的合金、叠层膜形成的。作为存储电容元件的下侧存储电容电极发挥作用的存储电容(共通)布线 27, 具有代表性的是由与第一扫描信号线 22a 和栅极电极 32R 相同的材料形成的。覆盖它们的栅极绝缘膜 33, 是由氮化硅或氧化硅等构成的绝缘膜形成的。在其上以与栅极电极 32R 相重叠的方式, 设置了由非晶硅、多晶硅等构成的高电阻半导体层 34、由还掺杂有磷等杂质的 n^+ 非晶硅等构成的低电阻半导体层。而且, 低电阻半导体层用作为源极电极 36a 及漏极电极 36b。

还形成有数据信号线 23, 且该数据信号线 23 与源极电极 36a 相连接。再者, 还设置有连接电极 25R, 且该连接电极 25R 与漏极电极 36b 相连接, 连接电极 25R 延伸连接在一侧的上侧存储电容电极 25a 上, 上侧存储电容电极 25a 通过接触孔 26a 与子像素电极 21R 相连接。

另一个上侧存储电容电极 25b 通过接触孔 26b 与子像素电极 21R 相连接。也就是, 两个上侧存储电容电极 25a、25b, 构成为通过子像素电极 21R 相互电气连接的结构。数据信号线 23、连接电极 25 及上侧

存储电容电极 25a、25b，具有代表性的是由相同的材料形成的，例如是由钛、铬、铝、钼等构成的金属膜、或者它们的合金、叠层膜形成的。像素电极 21R 及 21L，是由例如 ITO(氧化铟锡)、IZO(氧化铟锌)、氧化锌、氧化锡等具有透明性的导电膜形成的。接触孔 26a、26b，是以贯穿覆盖 TFT24R、扫描信号线 22a、数据信号线 23 及连接电极 25 的上部的层间绝缘膜 38 的方式形成的。作为层间绝缘膜 38 的材料，能够列举出例如丙烯酸树脂、氮化硅、氧化硅等。

下面，关于本实施例的 AM 衬底 12a 中的点缺陷的修正工序进行说明。在本实施例的 AM 衬底 12a 中，为了确保充足的存储电容，有必要将相对于存储电容(共通)布线 27 而设置的上侧存储电容电极 25a~25d 的面积尽可能地增大。因此，在行方向上相邻的子像素的上侧存储电容电极挨得很近，所以在行方向上相邻的上侧存储电容电极之间容易出现漏电不良。还有，在数据信号线 23 和上侧存储电容电极 25a 之间由于残膜的缺陷等原因有可能出现短路的问题。再者，在上侧存储电容电极 25a 和存储电容布线 27 之间由于栅极绝缘膜 33 中的导电性异物或小孔有可能出现短路的问题。

图 5 是用来对相邻、且分别连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c 之间出现了短路时的修正工序进行说明的平面模式图。修正前的 AM 衬底 12aa 里，在上侧存储电容电极 25a、25c 之间，由于残膜等原因出现短路，且通过已短路的上侧存储电容电极 25a、25c 以及接触孔 26a、26c，相邻的子像素电极 21R 和子像素电极 21L 之间导通，所以成为连结失效点。

图 6 是用来对连接在连接电极 25R 上的上侧存储电容电极 25a 和数据信号线 23 之间出现了短路时的修正工序进行说明的平面模式图。修正前的 AM 衬底 12ab 里，在数据信号线 23 和上侧存储电容电极 25a 之间，由于残膜的缺陷等原因出现短路，数据信号从数据信号线 23 经由上侧存储电容电极 25a 输向子像素电极 21R 中。

图 7 是用来对连接在连接电极 25R 上的上侧存储电容电极 25a 和存储电容布线 27 之间出现了短路时的修正工序进行说明的平面模式图。修正前的 AM 衬底 12ac 里，在上侧存储电容电极 25a 和存储电容布线 27 之间，由于栅极绝缘膜 33 中的导电性异物或小孔出现短路，已短路的像素在显示图像中成为点缺陷。

当连接在连接电极 25R 上的上侧存储电容电极 25a, 与相邻的上侧存储电容电极 25c、数据信号线 23 或存储电容布线 27 之间出现了短路时, 通过将在已短路的上侧存储电容电极 25a 上形成的接触孔 26a 内的电极部分 101 去除, 从而能够解决子像素电极 21R 及 21L 的各种短路问题。再者, 如果利用激光等在切割点 K 对连接电极 25R 进行切割断开的话, 则能够将已短路的上侧存储电容电极 25a 分离开, 所以在 TFT24R 处于接通(on)状态时, 能够避免存储电容布线 27 经由 TFT24 与数据信号线 23 之间出现漏电的问题。

然而, 因为此时子像素电极 21R 也被从 TFT24R 中电气分离开, 成为没有通电的状态, 所以利用激光 102 等熔融了另一个上侧存储电容电极 25b(不过, 除了接触孔 26b 的区域), 从而经由上侧存储电容电极 25b 使子像素电极 21R 和存储电容(共通)布线 27 导通。由此, 能够使子像素电极 21R 保持与存储电容(共通)布线 27 相同的电位。所以, 在具有被修正了的该 AM 衬底 12a 的液晶显示装置中, 能够使子像素电极 21R 的区域进行黑色显示, 并可作为微小的失效点进行修正。

图 8 是用来对没有连接在连接电极 25R 上的上侧存储电容电极 25b 和与之相邻的上侧存储电容电极 25d 之间出现了短路时的修正工序进行说明的平面模式图。修正前的 AM 衬底 12ad 里, 在上侧存储电容电极 25b、25d 之间, 由于残膜等原因出现短路, 且通过已短路的上侧存储电容电极 25b、25d 以及接触孔 26b、26d, 相邻的子像素电极 21R 和子像素电极 21L 之间导通, 所以成为连结失效点。

图 9 是用来对没有连接在连接电极 25R 上的上侧存储电容电极 25b 和数据信号线 23 之间出现了短路时的修正工序进行说明的平面模式图。修正前的 AM 衬底 12ae 里, 在数据信号线 23 和上侧存储电容电极 25b 之间, 由于残膜的缺陷等原因出现短路, 数据信号从数据信号线 23 经由上侧存储电容电极 25b 输向子像素电极 21R 中。

图 10 是用来对没有连接在连接电极 25R 上的上侧存储电容电极 25b 和存储电容布线 27 之间出现了短路时的修正工序进行说明的平面模式图。修正前的 AM 衬底 12af 里, 在上侧存储电容电极 25b 和存储电容布线 27 之间, 由于栅极绝缘膜 33 中的导电性异物或小孔出现短路, 已短路的像素在显示图像中成为点缺陷。

当没有连接在连接电极 25R 上的上侧存储电容电极 25b, 与相邻

的上侧存储电容电极 25d、数据信号线 23 或者存储电容布线 27 之间出现了短路时，利用激光等将形成在已短路的上侧存储电容电极 25b 上的接触孔 26b 内的电极部分 103 去除。由此，因为能够将已短路的上侧存储电容电极 25b 与子像素电极 21R 分离开，所以可以防止来自存储电容布线 27 的电位经由上侧存储电容电极 25b 被施加到子像素电极 21R 上。因此，能够使子像素以接近正常的状态进行驱动。

(实施例二)

在实施例一的 AM 衬底 12a 中设定为：连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c 和存储电容布线 27 相重叠的区域的面积(第一面积)，大于没有连接在连接电极 25R、25L 上的上侧存储电容电极 25b、25d 和存储电容布线 27 相重叠的区域的面积(第二面积)。

与接触孔 26a、26c 相比，在接触孔 26b、26d 中有时难于将子像素电极 21R、21L 以良好的覆盖性(coverage)连接到上侧存储电容电极 25b、25d 上。或者有时出现上侧存储电容电极的包含铝等的金属膜与子像素电极 21R、21L 的氧化铟锡(ITO)等的膜之间的接触电阻增大的情况。在出现上述情况时，上侧存储电容电极 25b、25d 有时没有发挥作为存储电容元件的电极的这一作用。于是，通过设定成第一面积大于第二面积，从而第一面积相对于第一面积和第二面积相加后的总面积的比率提高，所以能够确保与第一面积的比率相对应的较大的存储电容。

然而，当与接触可靠性相比，更多地考虑到连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c 的短路(例如、与存储电容布线 27 之间的短路) 问题时，也可以使第一面积小于第二面积。

图 11 是表示将连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c 和存储电容布线 27 相重叠的区域的面积设定为小于没有连接在连接电极 25R、25L 上的上侧存储电容电极 25b、25d 和存储电容布线 27 相重叠的区域的面积的 AM 衬底 12b 的平面模式图。再者，与实施例一相同的构成要素均用相同的参照符号进行标注，从而省略对相同参照符号所示的构成要素进行说明。

在本实施例的 AM 衬底 12b 中，由于将连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c 和存储电容布线 27 相重叠的区域的面积(第一面积)设定为小于没有连接在连接电极 25R、25L 上的上侧存储

电容电极 25b、25d 和存储电容布线 27 相重叠的区域的面积(第二面积),所以当连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c 出现了短路时,能够确保与第二面积相对于第一面积和第二面积相加后的重叠总面积的比率对应的较大的存储电容。

(实施例三)

在实施例二的 AM 衬底 12b 中,如图 11 所示,在位于存储电容布线 27 的左侧的包含于第一像素中的两个子像素(仅对左侧的子像素的一部分进行了图示)中的右侧的子像素(第一子像素)、和位于存储电容布线 27 的右侧的包含于第二像素中的两个子像素(仅对右侧的子像素的一部分进行了图示)中的左侧的子像素(第二子像素)中,上侧存储电容电极 25a~25d 的配置是左右对称的。换言之,第一子像素的连接在连接电极 25R 上的上侧存储电容电极 25a 和第二子像素的连接在连接电极 25L 上的上侧存储电容电极 25c,在与存储电容布线 27 延伸的方向交叉的方向上相邻,并且没有连接在连接电极 25R 上的上侧存储电容电极 25c 和没有连接在连接电极 25L 上的上侧存储电容电极 25d,在与存储电容布线 27 延伸的方向交叉的方向上相邻。

然而,在本发明中,上侧存储电容电极 25a~25d 的配置并不仅限于实施例二所示的情况,第一子像素的连接在连接电极 25R 上的上侧存储电容电极 25a 和第二子像素的连接在连接电极 25L 上的上侧存储电容电极 25c,也可以错开配置在存储电容布线 27 延伸的方向上。

图 12 是表示本实施例的 AM 衬底 12c 的平面模式图。在本实施例的 AM 衬底 12c 中,相对于第一子像素的连接在连接电极 25R 上的上侧存储电容电极 25a 而言,第二子像素的连接在连接电极 25L 上的上侧存储电容电极 25c 被错开设置在附图的下侧。还有,相对于第一子像素的没有连接在连接电极 25R 上的上侧存储电容电极 25b 而言,第二子像素的没有连接在连接电极 25L 上的上侧存储电容电极 25d 被错开设置在附图的上侧。

在本实施例的 AM 衬底 12c 中,因为上侧存储电容电极 25c 被错开设置在附图的下侧,所以连接 TFT24L 的漏极电极和上侧存储电容电极 25c 的连接电极 25L,比第一子像素的连接电极 25R 长。因此,可能出现与第一子像素的开口率相比第二子像素的开口率下降的问题。然而,在将本实施例的 AM 衬底 12c 用于动作模式为 MVA(多畴

垂直取向)的液晶显示装置中时,通过在缝隙(没有电极层的部分)的区域、或者在形成于相对衬底上并向液晶层一侧突出的隆起(凸部)的区域配置连接电极 25L,从而能够抑制由于连接电极 25L 变长而造成的开口率的下降。

在实施例二中,如图 11 所示,因为连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c 相互靠近,所以在上侧存储电容电极 25a、25c 之间有可能出现漏电的问题。当连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c 之间出现了短路时,有必要对其中的任意一个子像素进行修正,使其成为黑点。

在本实施例的 AM 衬底 12c 中,因为与实施例二相比连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c 相互远离,所以在上侧存储电容电极 25a、25c 之间出现短路的可能性下降。当连接在连接电极 25R、25L 上的上侧存储电容电极 25a、25c,和没有连接在连接电极 25R、25L 上的上侧存储电容电极 25b、25d 之间出现了短路时,通过将没有连接在连接电极 25R、25L 上的上侧存储电容电极 25b、25d 分离开,从而虽然上侧存储电容电极 25b、25d 所存储的存储电容减少,但能够以接近正常的驱动显示子像素。

(实施例四)

在实施例一~三中,第一子像素的上侧存储电容电极 25a、25b 和第二子像素的上侧存储电容电极 25c、25d 在与存储电容布线 27 延伸的方向交叉的方向上相邻,但本发明并不仅限于此。例如,也可以在存储电容布线 27 延伸的方向上配置上侧存储电容电极 25a~25d。

图 13 是表示本实施例的 AM 衬底 12d 的平面模式图。在本实施例的 AM 衬底 12d 中,与包含于第二子像素中的两个上侧存储电容电极 25c、25d 相比,包含于第一子像素中的两个上侧存储电容电极 25a、25b 被配置在附图的上侧。还有,与没有连接在连接电极 25R 上的上侧存储电容电极 25b 相比,第一子像素的连接在连接电极 25R 上的上侧存储电容电极 25a 被配置在附图的上侧。另一方面,与没有连接在连接电极 25L 上的上侧存储电容电极 25d 相比,第二子像素的连接在连接电极 25L 上的上侧存储电容电极 25c 被配置在附图的下侧。

如图 13 所示,通过将上侧存储电容电极 25a~25d 设置在存储电容布线 27 延伸的方向上,从而能够减小存储电容布线 27 的宽度,所

以能够使子像素的开口率得以提高。还有，上侧存储电容电极 25 b、25d 介于连接在连接电极 25R 上的上侧存储电容电极 25a、和连接在连接电极 25L 上的上侧存储电容电极 25c 之间，所以能够防止两电极 25a、25c 之间的短路。当第一子像素的上侧存储电容电极 25b 和第二子像素的上侧存储电容电极 25d 之间出现了短路时，通过将其中的一个上侧存储电容电极分离开，从而能够用接近正常的驱动来显示子像素。

(实施例五)

在实施例一~四中，第一子像素和第二子像素上分别设置了两个上侧存储电容电极 25a~25d，而也可以将相邻的两个子像素中的至少一个子像素的上侧存储电容电极分割成两个以上。

图 14 是表示本实施例的 AM 衬底 12e 的平面模式图。在本实施例的 AM 衬底 12e 中，第二子像素具有两个上侧存储电容电极 25c、25d，而第一子像素只有一个连接在连接电极 25R 上的上侧存储电容电极 25a。将上侧存储电容电极分割成两个以上时，则与没有对上侧存储电容电极进行分割的情况相比，该子像素的存储电容降低。因此，通过仅对上侧存储电容电极的短路容易出现的子像素的上侧存储电容电极进行分割，从而能够抑制相邻的另一个子像素的存储电容的降低。

(实施例六)

在上述各实施例中，当上侧存储电容电极之间出现了短路时，对通过将在已短路的上侧存储电容电极上形成的接触孔内的电极部分进行去除从而可以解决短路问题的情况等进行了举例说明，但本发明也可以通过所述的下记方法去除已短路的短路部来消除短路现象。

图 15 是表示本实施例的 AM 衬底 12f 的平面模式图。图 16 是表示沿着图 15 中的 XVI-XVI 线被切割的本实施例的液晶显示面板 5 的剖面模式图。

如图 16 所示，液晶显示面板 5 包括：相对配置的 AM 衬底 12f 和相对衬底 13、以及设置在这两个衬底 12f 及 13 之间的液晶层 14。

在 AM 衬底 12f 中，各存储电容布线 27，具有在上侧存储电容电极 25a、25b 和上侧存储电容电极 25c、25d 之间开口的缝隙部 27a。关于该 AM 衬底 12f 的其他结构及效果，与在上述实施例一中说明的 AM 衬底 12a 相同，所以省略该说明。再者，缝隙部 27a 的图案形状，并

不仅局限于图 15 中所示的形状,可以根据上侧存储电容电极 25a ~ 25d 和存储电容布线 27 的形状进行适当地调整。

还有,相对衬底 13 形成为:在衬底 31 上,彩色滤光层(Color Filter)37、相对电极 39 及取向膜(无图示)等依次叠层而成的多层叠层结构。

彩色滤光层 37 包括:与 AM 衬底 12f 的各像素对应并呈矩阵状设置的 R、G 以及 B 中的任一着色层 37a、和在各着色层 37a 之间设置的黑矩阵 37b。还有,如图 16 所示,该黑矩阵 37b,以与设置在 AM 衬底 12f 上的缝隙部 27a 相重叠的方式设置而成。由此,在常白模式的液晶显示装置中,当处于黑色显示时能够抑制从缝隙部 27a 中漏出的光。

下面,关于上述结构的液晶显示面板 5 的制造方法进行说明。液晶显示面板 5,是经过以下所说明的 AM 衬底制造工序、相对衬底制造工序以及液晶显示面板制造工序制作而成的。还有,在 AM 衬底制造工序及液晶显示面板制造工序中的至少一个工序之后进行检查工序,当在检查工序中检测出像素缺陷时,在检查工序之后还要增加对像素缺陷进行修正的工序。

下面,关于 AM 衬底制造工序进行说明。

首先,在玻璃、塑料等构成的衬底 31 的整个衬底上,利用喷镀法形成钛、铬、铝、钼、钽、钨、铜等的金属膜、它们的合金膜、或者它们的叠层膜(厚度为 $1000\text{Å} \sim 3000\text{Å}$),其后,利用光刻技术(Photo Engraving Process, 以下简称为“PEP 技术”)形成图案,从而形成扫描信号线 22、栅极电极 32R 以及存储电容布线 27。

然后,在形成了扫描信号线 22 等的整个衬底上,利用化学气相沉积(CVD=Chemical Vapor Deposition)法形成氮化硅或氧化硅等的无机绝缘膜(厚度为 $3000\text{Å} \sim 5000\text{Å}$ 左右),从而形成了栅极绝缘膜 33。

其后,在形成了栅极绝缘膜 33 的整个衬底上,利用化学气相沉积(CVD)法连续形成本征非晶硅膜(厚度为 $1000\text{Å} \sim 3000\text{Å}$)、和掺杂了磷的 n^+ 非晶硅膜(厚度为 $400\text{Å} \sim 700\text{Å}$),其后,利用 PEP 技术在栅极电极 32R 上形成岛状图案,从而形成了由本征非晶硅层和 n^+ 非晶硅层构成的硅叠层体。

其后,在形成了硅叠层体的整个衬底上,利用喷镀法形成钛、铬、铝、钼、钽、钨、铜等的金属膜、它们的合金膜、或者它们的叠层膜(厚

度为 $1000\text{Å} \sim 3000\text{Å}$), 其后, 利用 PEP 技术形成图案, 从而形成了数据信号线 23、连接电极 25R 和 25L、以及上侧存储电容电极 25a ~ 25d(存储电容电极形成工序)。

再者, 以数据信号线 23、连接电极 25R 和 25L 作为掩膜, 蚀刻去除构成硅叠层体的 n^+ 非晶硅层, 形成沟道部, 从而形成具有源极电极 36a 以及漏极电极 36b 的半导体层(沟道部形成工序)。

在此, 在半导体层可以如上所示的那样形成非晶硅膜, 而也可以形成多晶硅膜, 还有也可以对非晶硅膜以及多晶硅膜进行激光退火(laser anneal)处理使结晶性提高。由此, 半导体层内的电子的移动速度变快, 能够使 TFT24 的特性得以提高。

然后, 在形成了数据信号线 23 等的整个衬底上, 利用化学气相沉积(CVD)法形成氮化硅、氧化硅等的无机绝缘膜(厚度为 $2000\text{Å} \sim 5000\text{Å}$)、或者利用过渡涂层(涂敷)法形成感光性丙烯酸树脂膜(厚度为 $2\mu\text{m} \sim 4\mu\text{m}$), 从而形成了层间绝缘膜 38。

然后, 分别蚀刻去除层间绝缘膜 38 中的与上侧存储电容电极 25a ~ 25d 相对应的部分, 从而形成了接触孔 26a ~ 26d。

随后, 在形成了具有接触孔 26a ~ 26d 的层间绝缘膜 38 的整个衬底上, 利用喷镀法形成了由 ITO(Indium Tin Oxide)、IZO(Indium Zinc Oxide)、氧化锌、氧化锡等构成的透明导电膜(厚度为 $1000\text{Å} \sim 2000\text{Å}$), 其后利用 PEP 技术形成图案, 从而形成了像素电极 21R 及 21L。

最后, 在形成了像素电极 21R 及 21L 的整个衬底上, 印刷厚度为 $500\text{Å} \sim 1000\text{Å}$ 的聚酰亚胺树脂, 其后, 进行烧成, 并用摩擦布按照一定方向进行摩擦处理, 从而形成取向膜。

按照如上所示的方法, 制作(制造)出了 AM 衬底 12f。

下面, 关于相对衬底制作工序进行说明。

首先, 在玻璃、塑料等构成的衬底 31 的整个衬底上, 形成了铬薄膜、或者含有黑色颜料的树脂薄膜以后, 利用 PEP 技术形成图案, 从而形成了黑矩阵 37b。

然后, 在黑矩阵之中分别使用颜料分散法等, 使红、绿以及蓝中的任一着色层 37a(厚度为 $2\mu\text{m}$ 左右)形成图案, 从而形成彩色滤光层 37。

随后, 在形成了彩色滤光层 37 的整个衬底上, 形成 ITO(氧化铟

锡)、IZO(氧化铟锌)、氧化锌、氧化锡等构成的透明导电膜(厚度为 1000 Å 左右),从而形成相对电极 39。

最后,在形成了相对电极 39 的整个衬底上,印刷厚度为 500 Å ~ 1000 Å 的聚酰亚胺树脂,其后,进行烧成,并用摩擦布按照一定方向进行摩擦处理,从而形成取向膜。

按照如上所示的方法,能够制作出相对衬底 13。

<液晶显示面板制作工序>

下面,关于液晶显示面板制作工序进行说明。

首先,在按照上述方法制作的 AM 衬底 12f 以及相对衬底 13 中的任一个衬底上,利用丝网印刷,将由热硬化性环氧树脂等构成的密封材料涂敷为在液晶注入口的部分出现缺口的框状图案,并在另一个衬底上洒上具有直径相当于液晶层 14 的厚度并由塑料或者硅石构成的球状衬垫粉(spacer)。

然后,将 AM 衬底 12f 和相对衬底 13 相粘合,并使密封材料硬化,从而制作出空的液晶显示面板。

最后,向空的液晶显示面板中,利用减压法注入液晶材料以后,在液晶注入口涂敷紫外线(UV)硬化树脂,通过紫外线(UV)照射,来封装液晶材料。由此,形成了液晶层 14。

按照如上所示的方法,制作出液晶显示面板 5。

下面,关于检查工序以及缺陷修正工序进行说明。

首先,关于在 AM 衬底制作工序之后(取向膜形成之前)进行检查工序(短路部检测工序)的情况进行说明。

在该短路部检测工序中,通过对在 AM 衬底制作工序中制作的 AM 衬底 12f 进行外观检查、电光学检查等,检测出发生了短路的位置(短路部)。在此,所谓外观检查指的是利用 CCD 照相机等对布线图案进行光学检查,所谓电光学检查指的是在在与有源矩阵衬底相对的方式设置了调制器(电光学元件)以后,在有源矩阵衬底和调制器之间施加电压的同时使光入射到其中,并用 CCD 照相机捕捉该光的亮度变化,从而对布线图案进行电光学检查。

然后,对于检测出短路部的 AM 衬底 12f 进行去除短路部的缺陷修正。在本实施例中,关于在 AM 衬底 12f 的上侧存储电容电极 25a 及 25c 之间,出现了短路时的短路修正方法,将利用图 17 进行说明。

具体来说,通过使激光穿过缝隙部 27a 对短路部即残膜 98 进行照射,从而将已短路的上侧存储电容电极 25a 及 25c 分离开。由此,已被分离开的上侧存储电容电极 25a 和 25c,与正常像素中的上侧存储电容电极 25a 和 25c 发挥同样的作用。

在此,对残膜 98 进行切断时,所使用的是例如钇铝石榴石(YAG=Yttrium Aluminium Garnet)激光的第四高次谐波(波长为 266nm)。由此,能够通过激光照射以高精度对短路部进行切断。

还有,缝隙部 27a 的宽度最好在 $5\mu\text{m}$ 以上,作为缝隙部 27a 的面积最好在 $25\mu\text{m}^2$ 以上。还有,所谓缝隙部 27a 的宽度,是指数据信号线 23 延伸方向上的缝隙部 27a 的长度。由此,能够确保在利用钇铝石榴石(YAG)激光进行切断加工时的激光照射区域。还有,当考虑到激光照射时的钇铝石榴石(YAG)激光的照射波束直径的大小、及激光照射时的对准调整(alignment)等问题,缝隙部 27a 的宽度最好在 $10\mu\text{m}$ 以上,且作为缝隙部 27a 的面积最好在 $100\mu\text{m}^2$ 以上。

再者,上述检查工序以及缺陷修正工序,除了可以在形成像素电极 21R 及 21L 以后进行以外,还可以在形成上侧存储电容电极 25a ~ 25d 的存储电容电极形成工序之后、或者在形成沟道部的沟道部形成工序之后进行。由此,能够在制造工序的较初级阶段对像素缺陷进行修正,所以可以进一步提高 AM 衬底以及液晶显示面板的制造成品率。

其次,对于在液晶显示面板制作工序之后进行检查工序(短路部检测工序)的情况进行说明。

在该短路部检测工序中,通过对在液晶显示面板制作工序中制作的液晶显示面板 5 进行点灯检查从而检测出短路部。具体来说,例如,向各扫描信号线 22 输入偏压为 -10V、周期为 16.7msec、脉冲宽度为 50 μsec 的 +15V 的脉冲电压的栅极检查信号将所有的 TFT 24 设置成接通(ON)状态。还有向各数据信号线 23 中输入每 16.7msec 出现极性反转的 $\pm 2\text{V}$ 电位的源极检查信号,经由各 TFT24 的源极电极 36a 及漏极电极 36b 向像素电极 21 中写入与 $\pm 2\text{V}$ 对应的电荷。同时,向相对电极 39 及存储电容布线 27 输入直流的 -1V 电位的相对电极检查信号。此时,在像素电极 21R 和 21L 以及相对电极 39 之间构成的液晶电容、以及在存储电容布线 27 和上侧存储电容电极 25a ~ 25d 之间构成的存储电容元件上施加电压,从而由该像素电极 21R 及 21L 构成的像素处于发光

状态。并且，在相邻像素的各上侧存储电容电极之间(例如 25a 及 25c 之间)出现了短路的地方，该像素电极 21L 及 21R 导通，成为连结失效点。由此，检测出短路部的位置。

其后，对已检测出短路部的 AM 衬底 12f，进行除去短路部的缺陷修正。关于具体的修正方法，因为与上述已说明的 AM 衬底 12f 的修正方法实质上相同，所以将省略详细的说明。还有，在 AM 衬底 12f 中进行修正时，能够从 AM 衬底 12f 的表面以及背面两个方向照射激光，而在液晶显示面板 5 中进行修正时，则是从 AM 衬底 12f 的衬底一侧(背面)照射激光。

如上所述，在本实施例的 AM 衬底 12f 中，当在上侧存储电容电极 25a 和 25c、以及上侧存储电容电极 25b 和 25d 之间出现了短路时，通过使激光穿过缝隙部 27a 对短路部即残膜 98 进行照射，从而能够容易地对像素缺陷进行修正，因此可以使 AM 衬底以及液晶显示面板的制造成品率得以提高。

还有，当上侧存储电容电极 25a~25d 之间的残膜 98 仅由非晶硅膜等的高电阻半导体膜形成时，因为在存储电容布线 27 中设置有缝隙部 27a，所以尽管被存储电容布线 27 施加了电位，该残膜 98 也难于沟道化，因此即使不进行上述的激光修正也能够抑制连结失效点的产生。与此相反，当在存储电容布线 27 上没有设置缝隙部 27a 时，存储电容布线 27 作为栅极电极发挥作用，同时各上侧存储电容电极分别作为源极电极及漏极电极发挥作用，从而由高电阻半导体膜形成的残膜 98 形成沟道化，各上侧存储电容电极之间导通。

(实施例七)

图 18，是表示本实施例的 AM 衬底 12g 的平面模式图。图 19 是图 18 中的 XIX-XIX 线剖面图。

在该 AM 衬底 12g 中，如图 19 所示，层间绝缘膜 38 成为由下层的的第一层间绝缘膜 38a 和上层的第二层间绝缘膜 38b 构成的两层结构，该层间绝缘膜 38 具有以与存储电容布线 27 的缝隙部 27a 相重叠的方式进行开口的缝隙部 38c。关于该 AM 衬底 12g 的其他结构以及效果，与在上述实施例一中所说明的 AM 衬底 12a 相同，所以将省略该说明。

第一层间绝缘膜 38a，是利用化学气相沉积(CVD)法形成的氮化

硅、氧化硅等的无机绝缘膜(厚度为 $2000\text{Å} \sim 5000\text{Å}$)构成的,第二层间绝缘膜,是利用过渡涂层(涂敷)法形成的感光性丙烯酸树脂膜(厚度为 $2\mu\text{m} \sim 4\mu\text{m}$)构成的。

缝隙部 38c,是在层间绝缘膜 38 中形成与上侧存储电容电极 25a ~ 25d 相对应的接触孔 26a ~ 26d 时一并形成的。具体来说,首先,对构成第二层间绝缘膜 38b 的感光性丙烯酸树脂进行图案加工,其后,将被进行了图案加工的感光性丙烯酸树脂作为掩膜,通过对构成第一层间绝缘膜的无机绝缘膜进行干蚀刻,从而形成了具有接触孔 26a ~ 26d 以及缝隙部 38c 的层间绝缘膜 38。

还有,在形成接触孔 26a ~ 26d 等的上述蚀刻工序中,也能够去除在上侧存储电容电极 25a ~ 25d 之间产生的残膜 98。由此,不需要利用激光照射切断短路部,而通过一般的蚀刻就能够除去短路部。

(实施例八)

图 20 是表示本实施例的 AM 衬底 12h 的平面模式图,图 21 是图 20 中的 XXI-XXI 线剖面图。

在该 AM 衬底 12h 中,如图 21 所示,子像素电极 21R 是以与存储电容布线 27 的缝隙部 27a 相重叠的方式设置而成的。关于该 AM 衬底 12h 的其他结构以及效果,因为与在上述实施例一中所说明的 AM 衬底 12a 相同,所以将省略该说明。

在该 AM 衬底 12h 中,因为子像素电极 21R 与缝隙部 27a 相重叠,所以从 AM 衬底 12h 的衬底一侧(背面)进行激光照射。还有,当应用于常白模式的液晶显示装置中时,因为能够抑制黑色显示时的漏光,所以可以抑制显示画质的下降、并且能够抑制开口率的降低。

(实施例九)

图 22 是表示本实施例的电视接收装置 15 的方块图。

如图 22 所示,电视接收装置 15,包括接收电视广播并输出影像信号的调谐器部 11、和根据调谐器部 11 供给的影像信号进行图像显示的液晶显示装置 10。

图 23,是表示本实施例的液晶显示装置 10 的方块图。

如图 23 所示,液晶显示装置 10 包括:用以将调谐器部 11 等供给的影像信号分离成亮度信号及色度信号的 Y/C 分离电路 1;用以将亮度信号及色度信号转换成光的三原色即 R、G 和 B 的模拟 RGB 信号的

视频色度(video chroma)电路 2;用以将模拟 RGB 信号转换成数字 RGB 信号的模数(A/D)转换器 3;被输入数字 RGB 信号的液晶控制器 4;具有在规定的时间内被输入来自液晶控制器 4 的数字 RGB 信号、且实际上进行图像显示的在上述各实施例中已经进行了说明的 AM 衬底 12 的液晶显示面板 5;用以向液晶显示面板 5 供给色阶电压的色阶电路 7;用以向液晶显示面板 5 供给光的背光源(back light)9;用以驱动背光源 9 的背光源驱动电路 8;以及用以对上述结构的整个系统进行控制的微型计算机 6。

还有,作为提供给 Y/C 分离电路 1 的影像信号,除了来源于上述电视广播的影像信号以外,还能够利用由照相机拍摄的影像信号、通过网络线路提供的影像信号等各种各样的影像信号。

上述结构的电视接收装置 15 以及液晶显示装置 10,因为具有能够容易地对像素缺陷进行修正的 AM 衬底,所以可以实现制造成品率的提高。

以上,对于本发明的理想的实施例进行了说明,但本发明的技术范围并不仅仅局限于上述实施例中所记载的范围。本领域的技术人员所应理解的是上述实施例仅为示例,通过将上述实施例的各构成要素和各处理过程进行组合还能够产生各种各样的变形例,还有这些变形例也属于本发明的范围。

(产业上的利用可能性)

本发明的 AM 衬底,能够应用于液晶显示装置、无机或者有机 EL(电致发光)显示装置中等。还有,本发明的液晶显示装置能够应用于各种电气器械。例如,能够应用于手机、PDA(Personal Digital Assistance)、微型计算机、薄型电视机、医疗用显示器、汽车驾驶导向系统、游艺器械等。

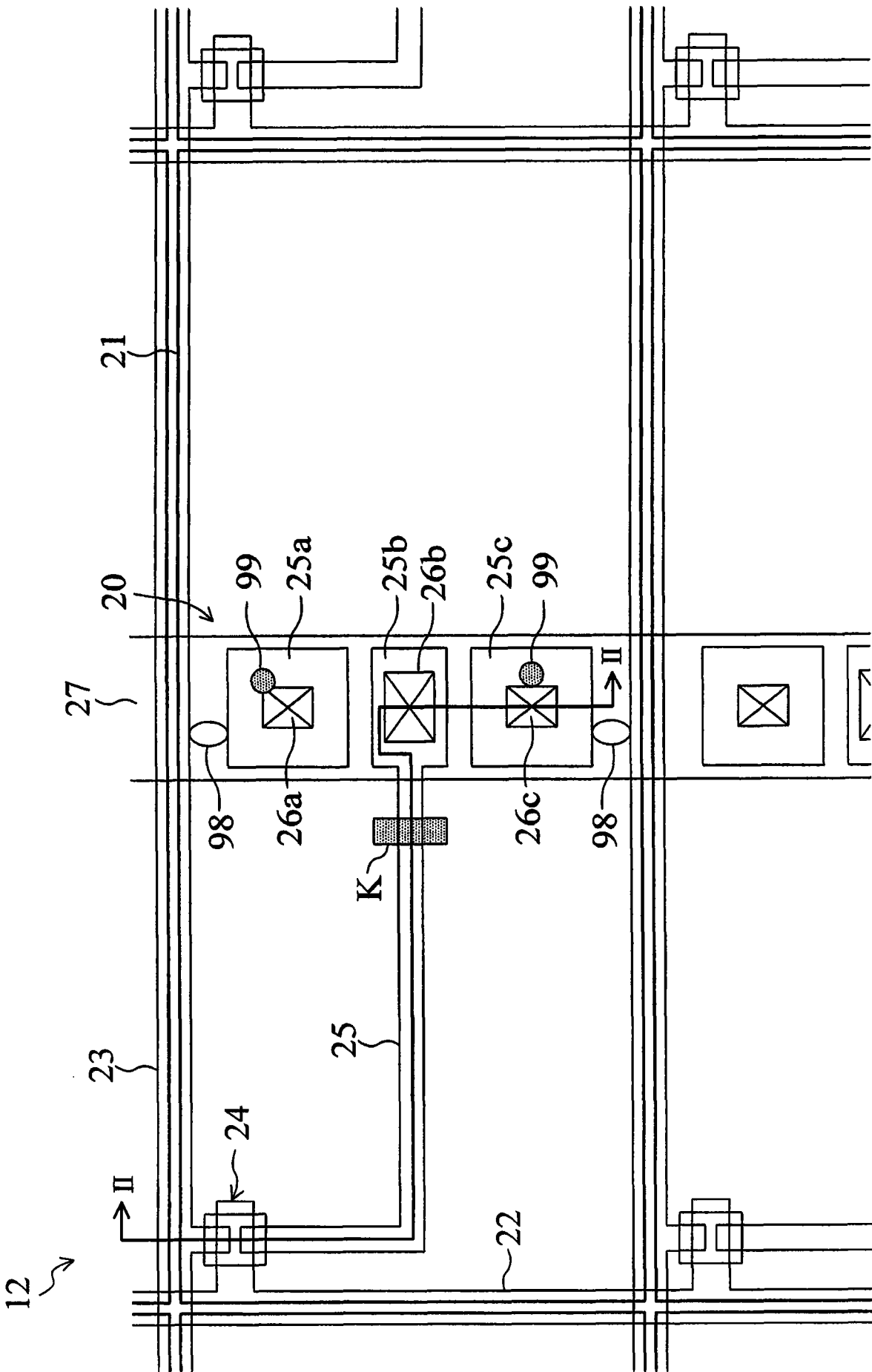


图1

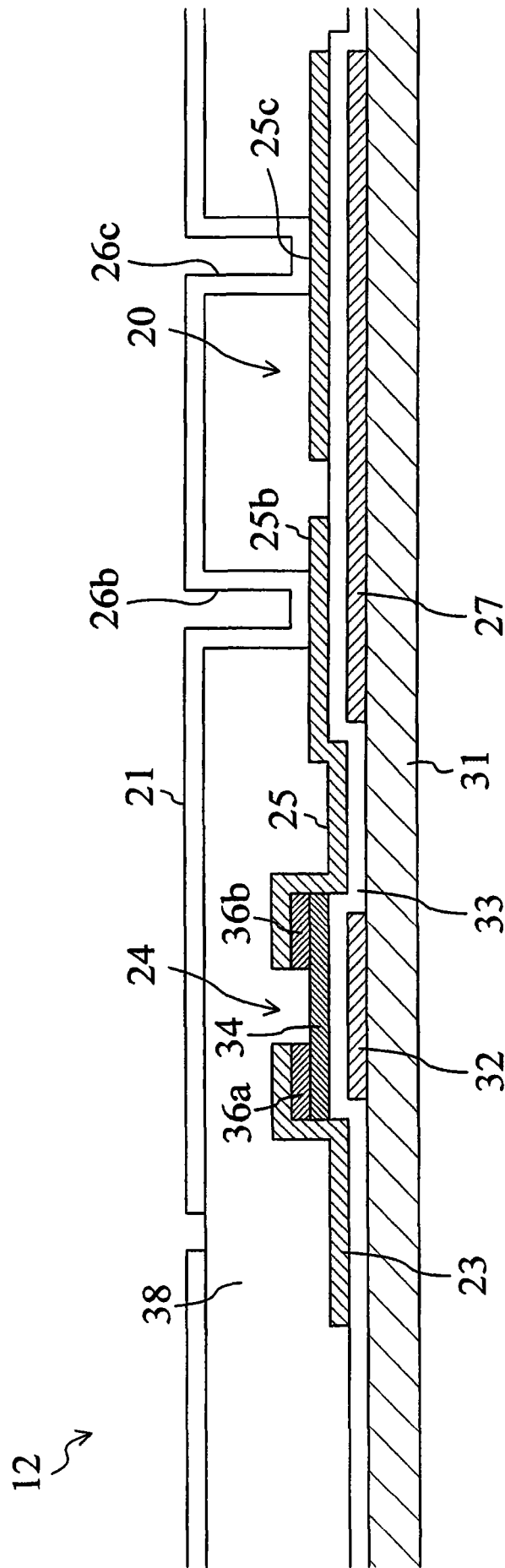


图2

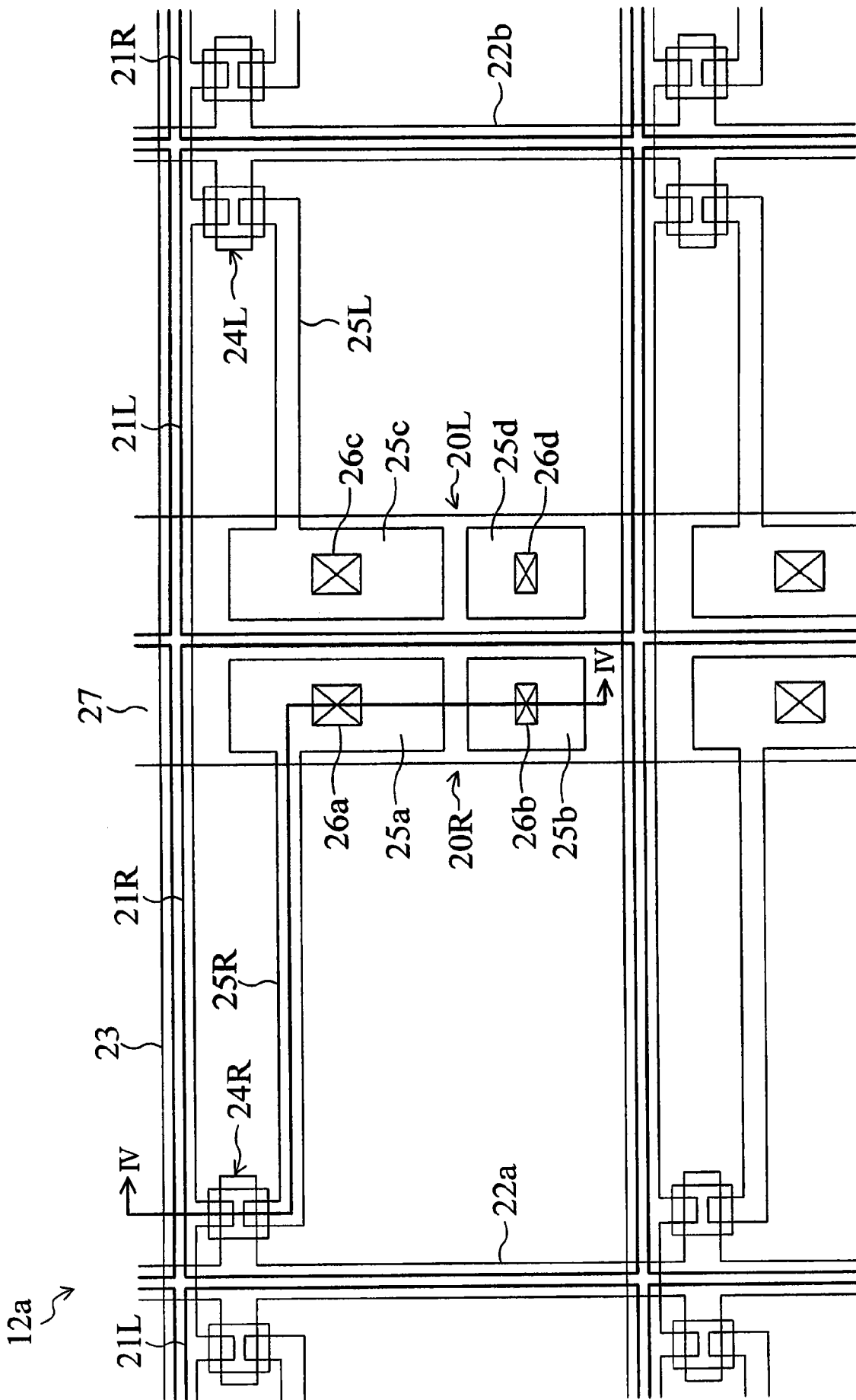


图 3

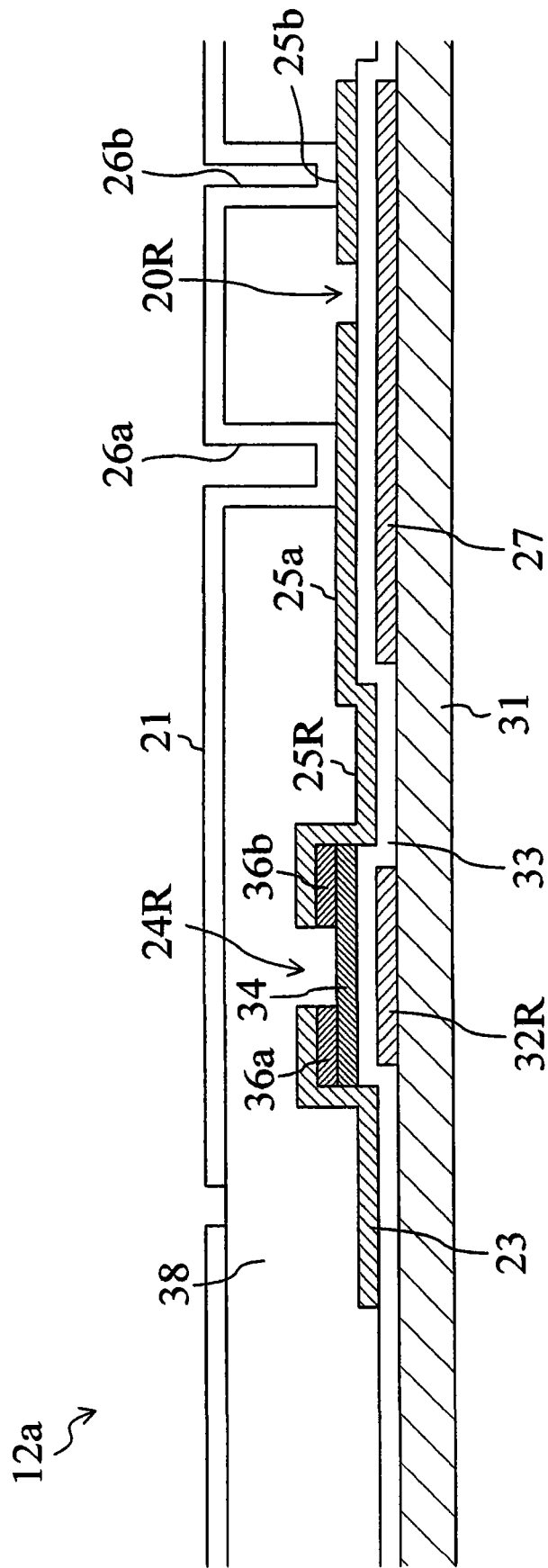


图 4

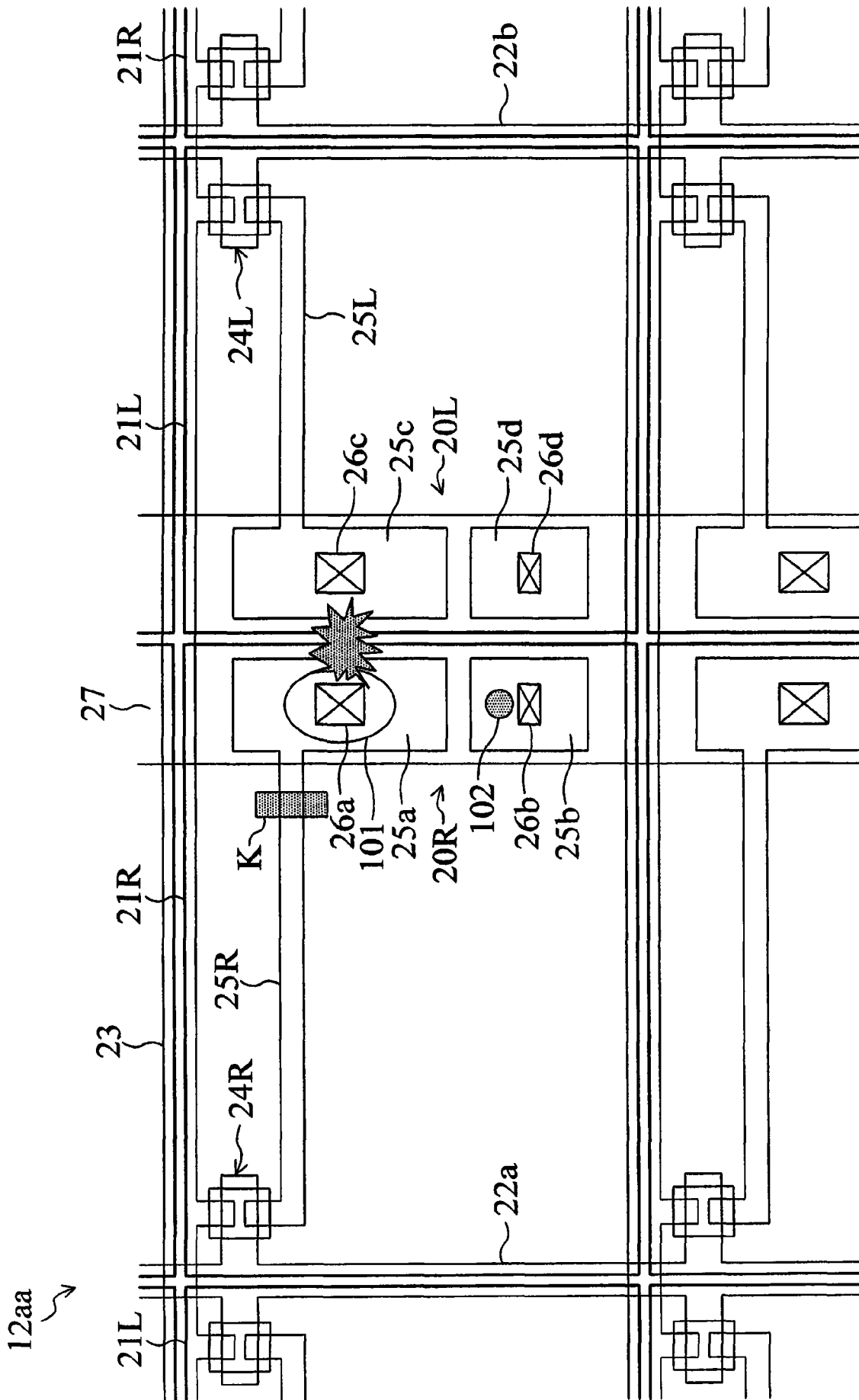


图 5

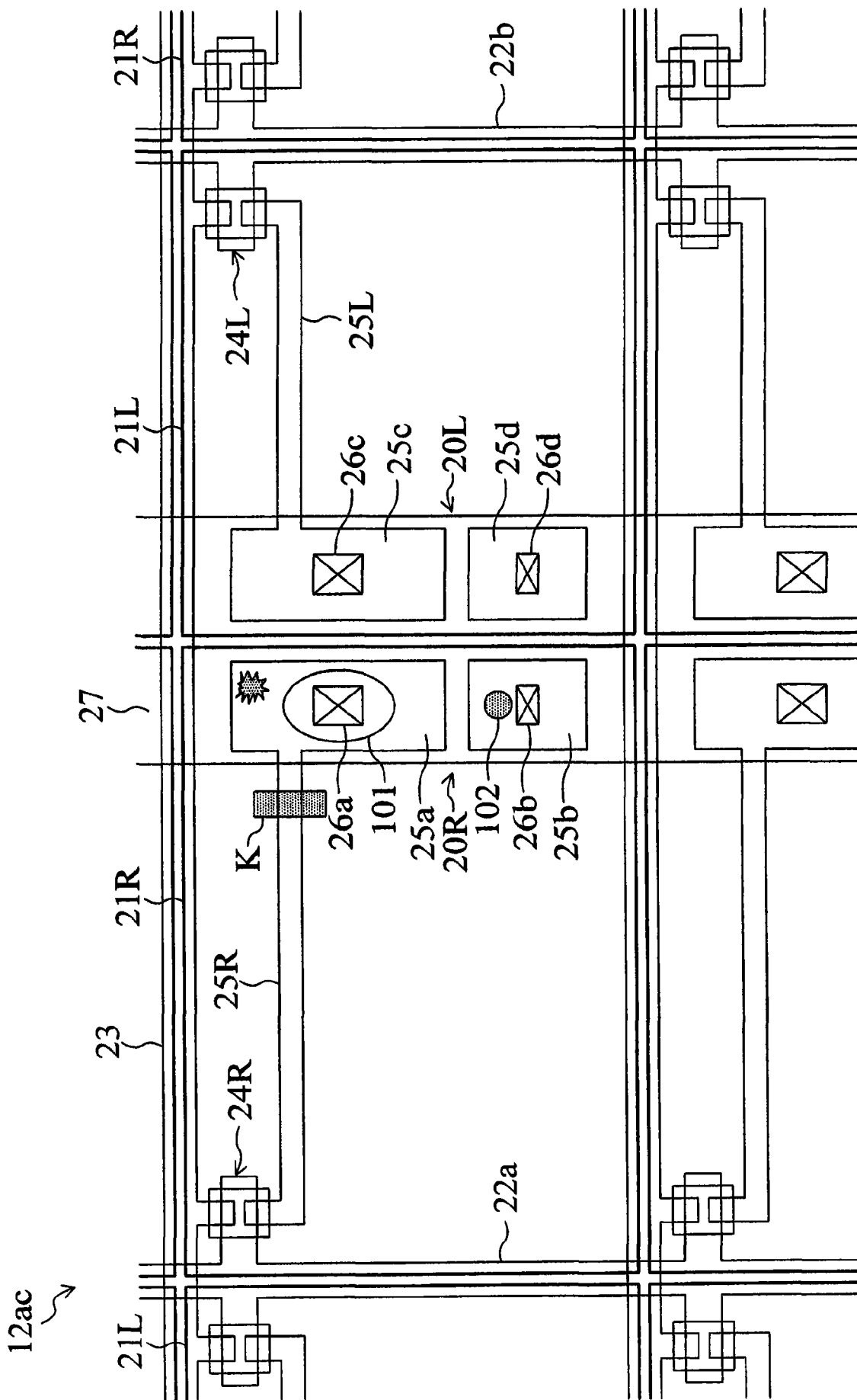


图7

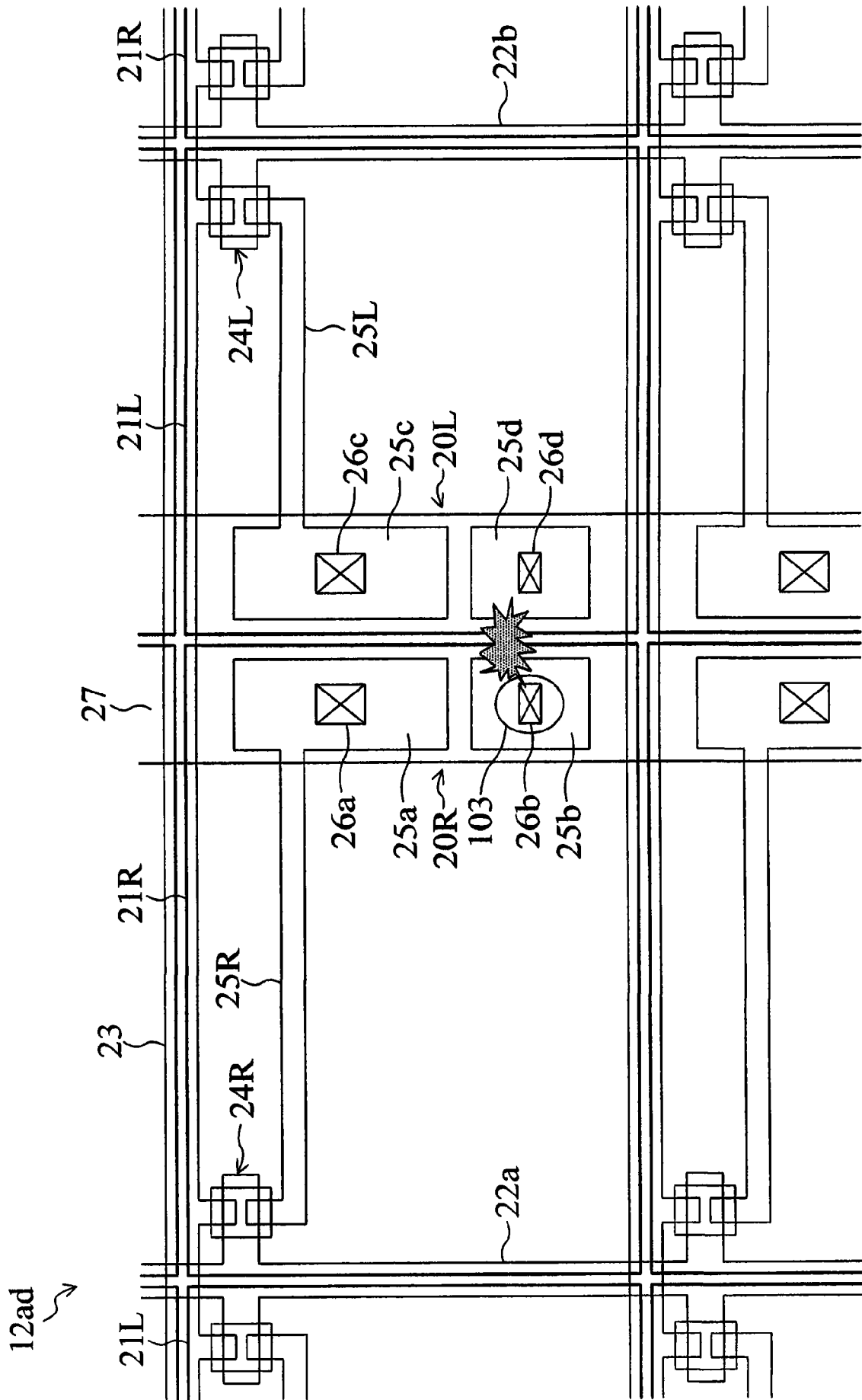


图 8

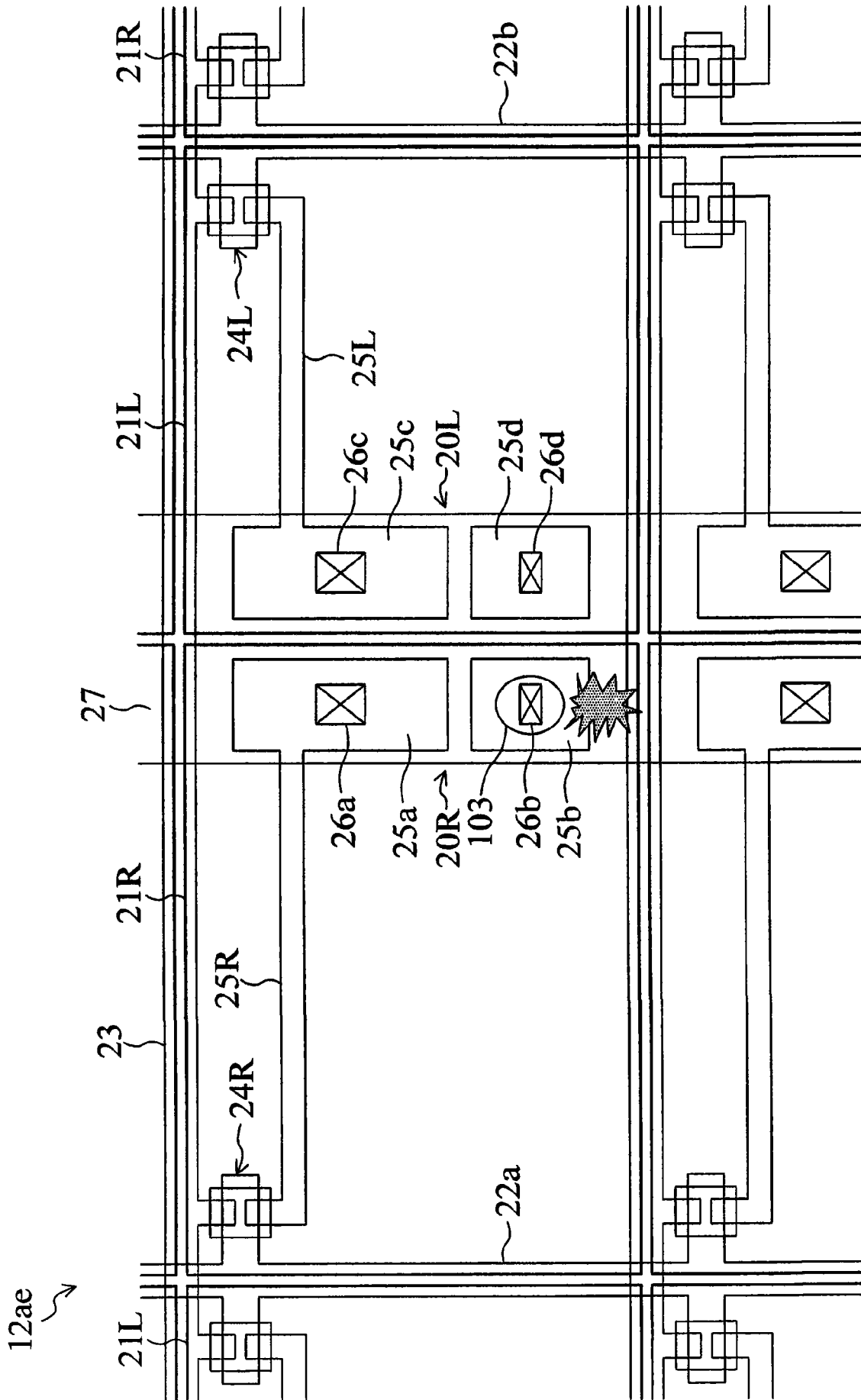


图 9

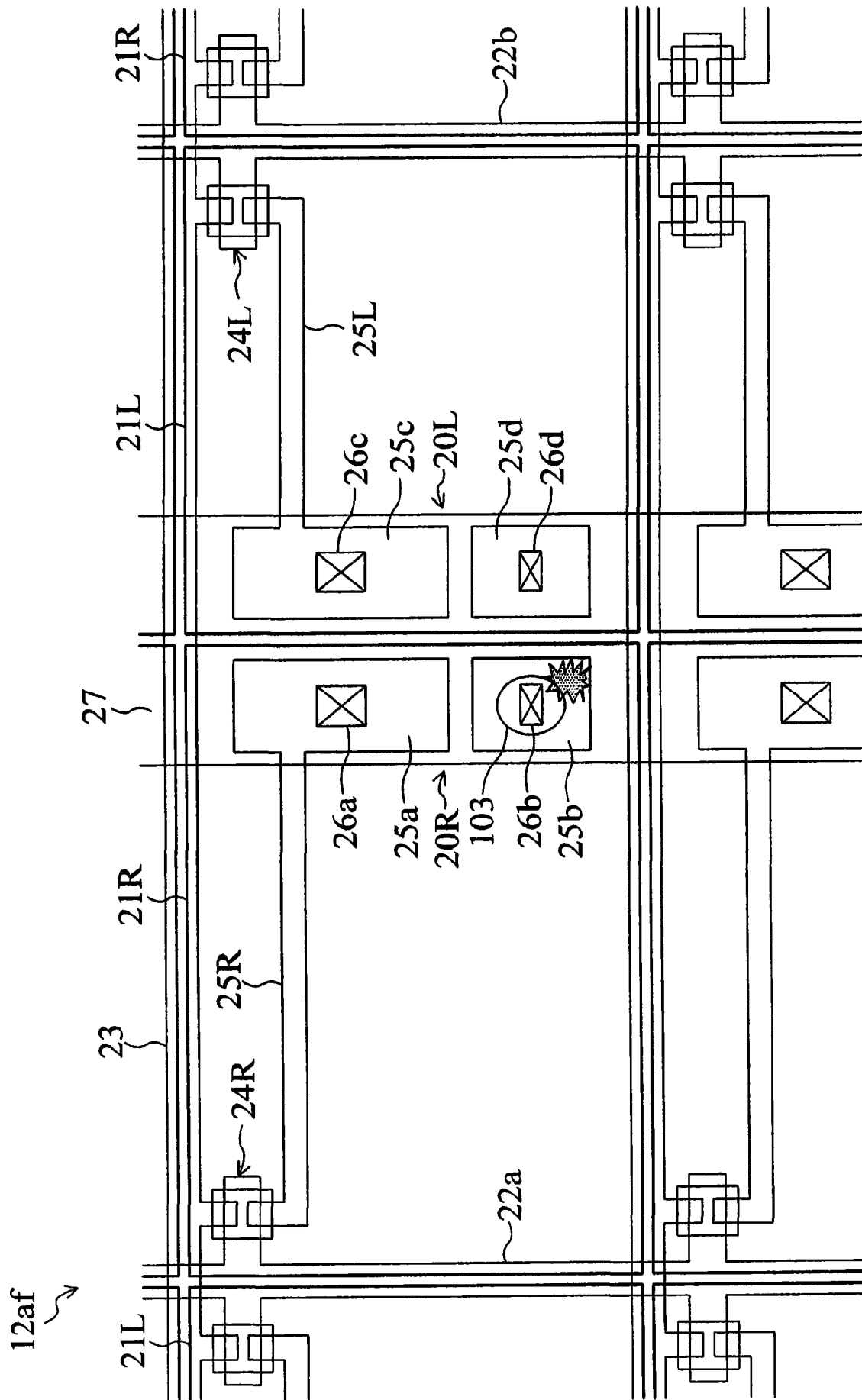


图 10

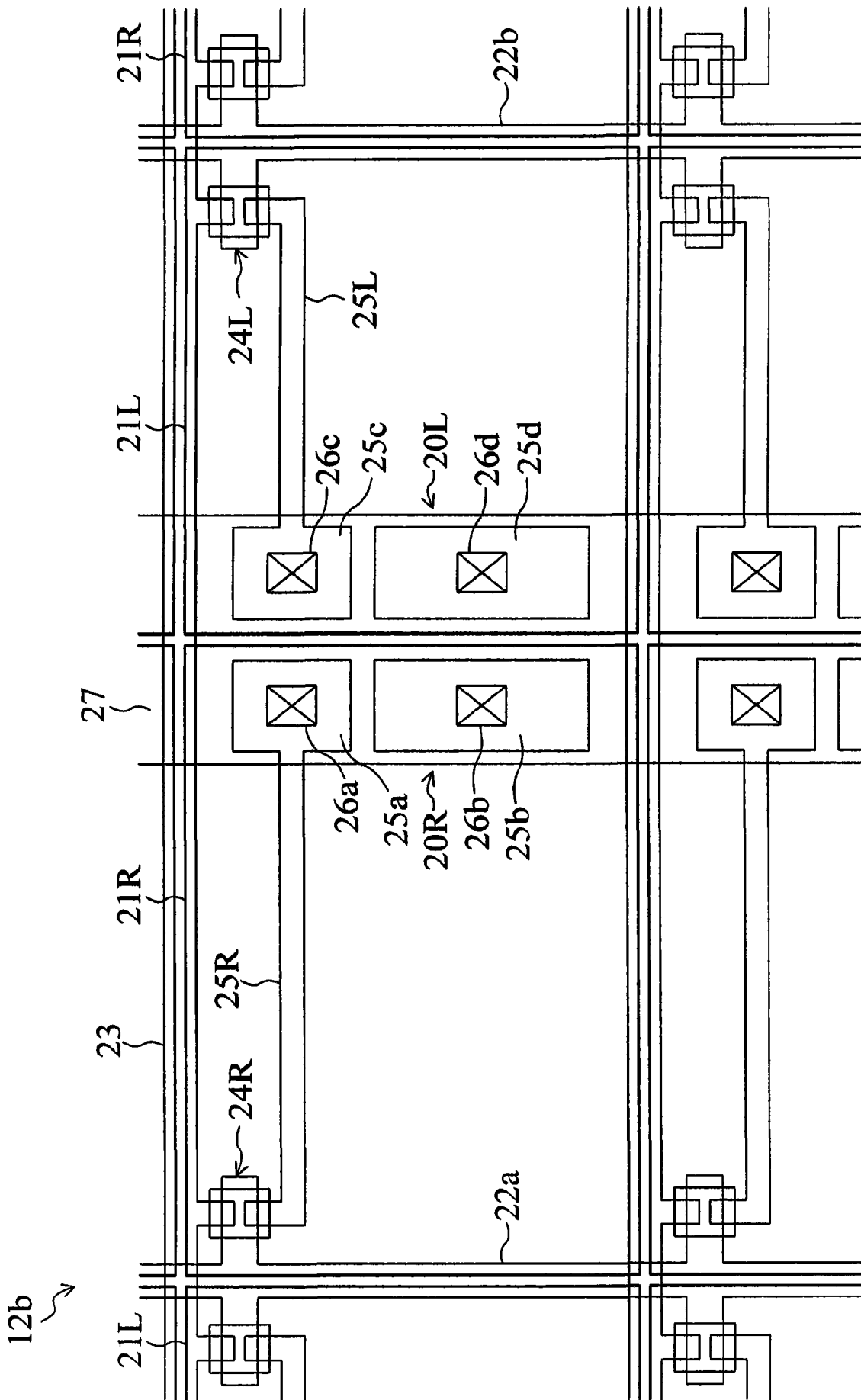


图 11

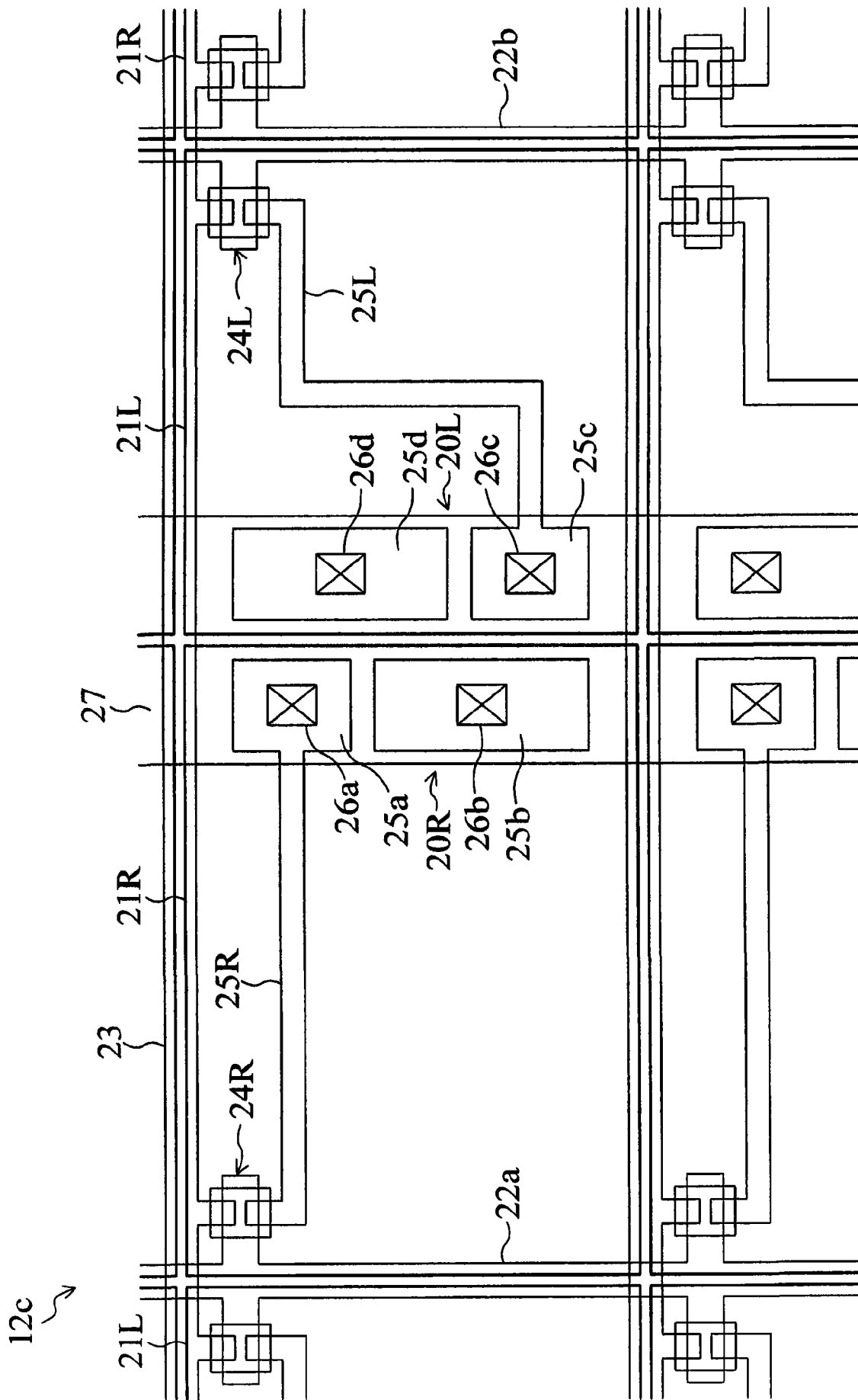


图 12

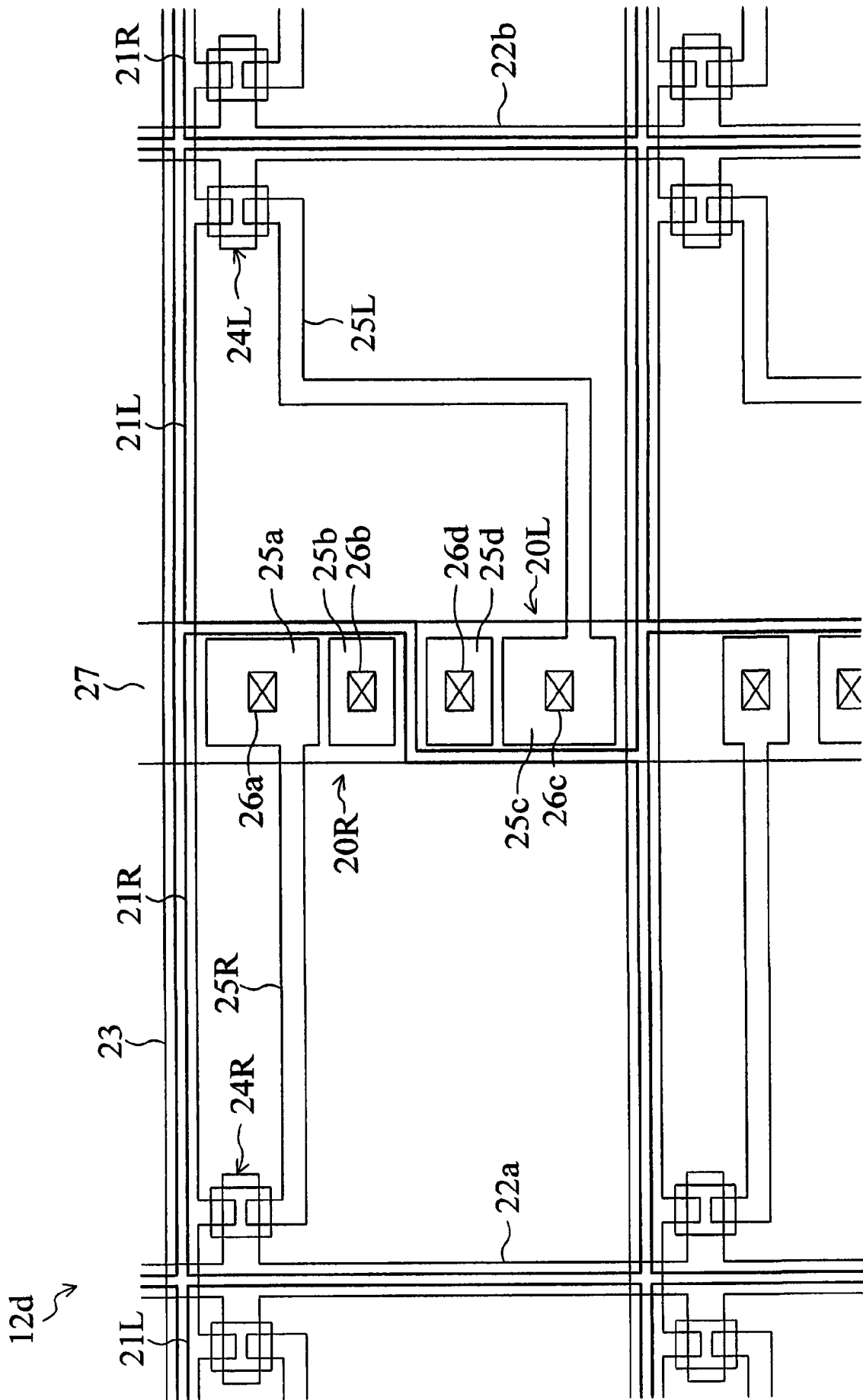


图 13

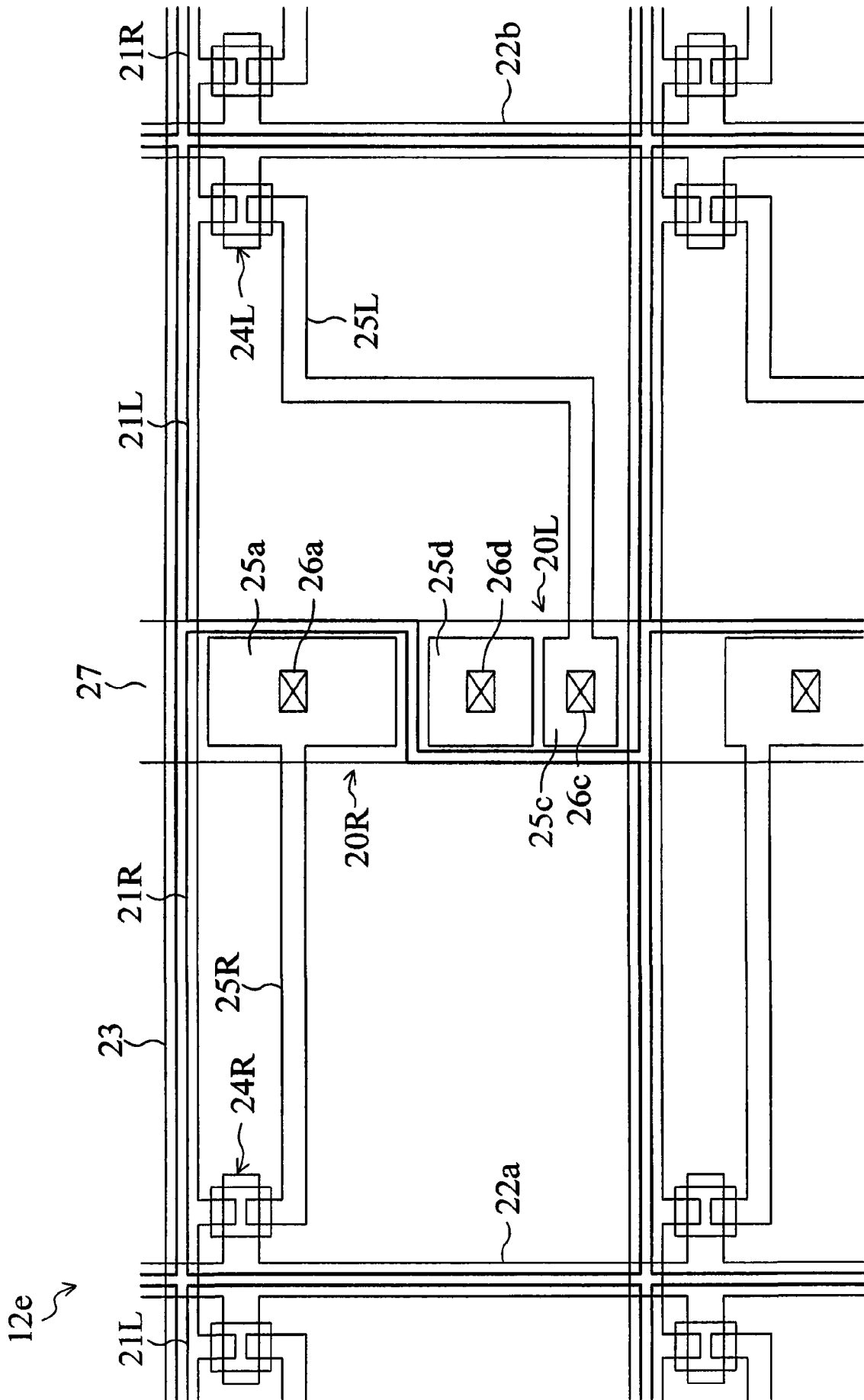


图 14

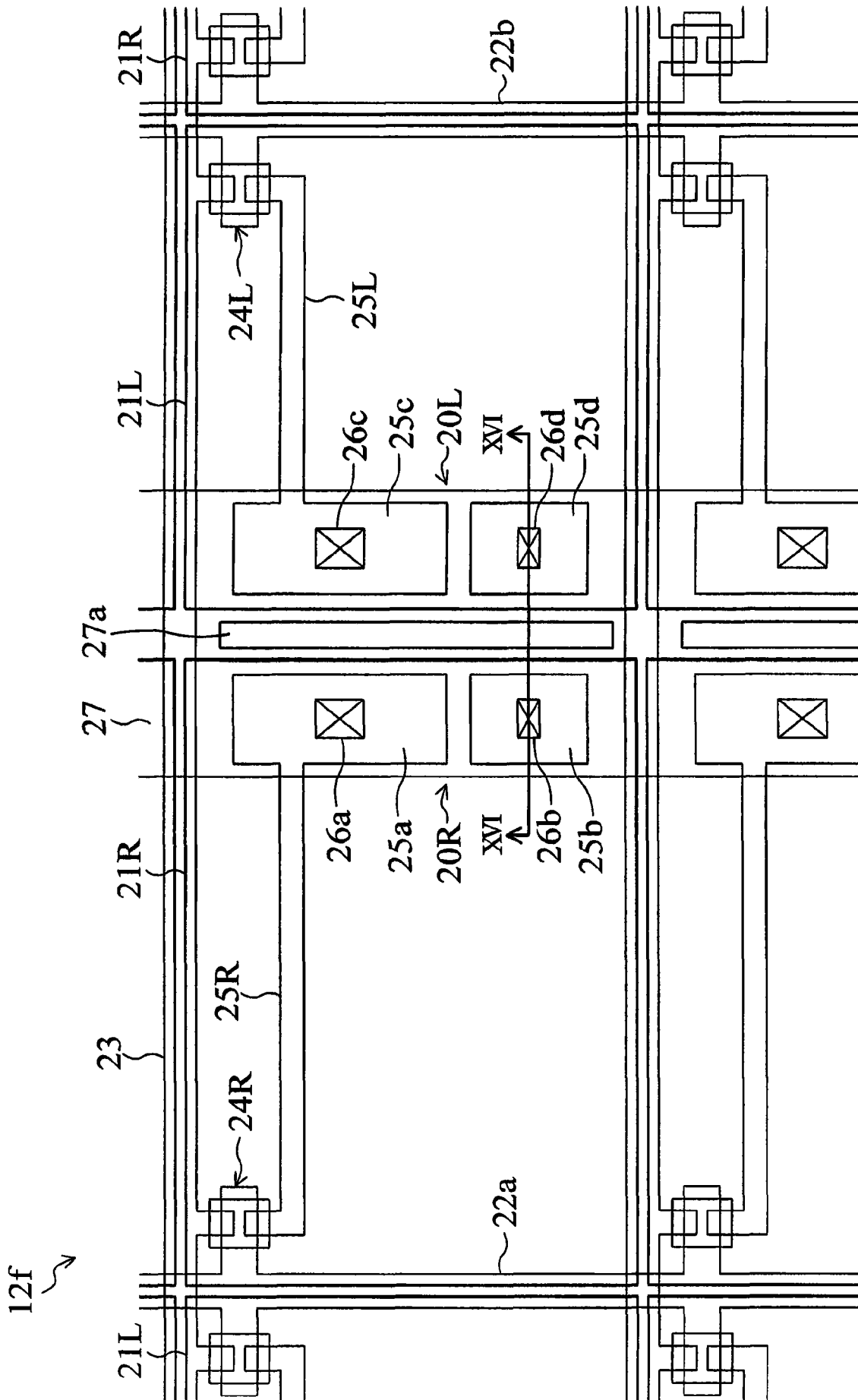


图 15

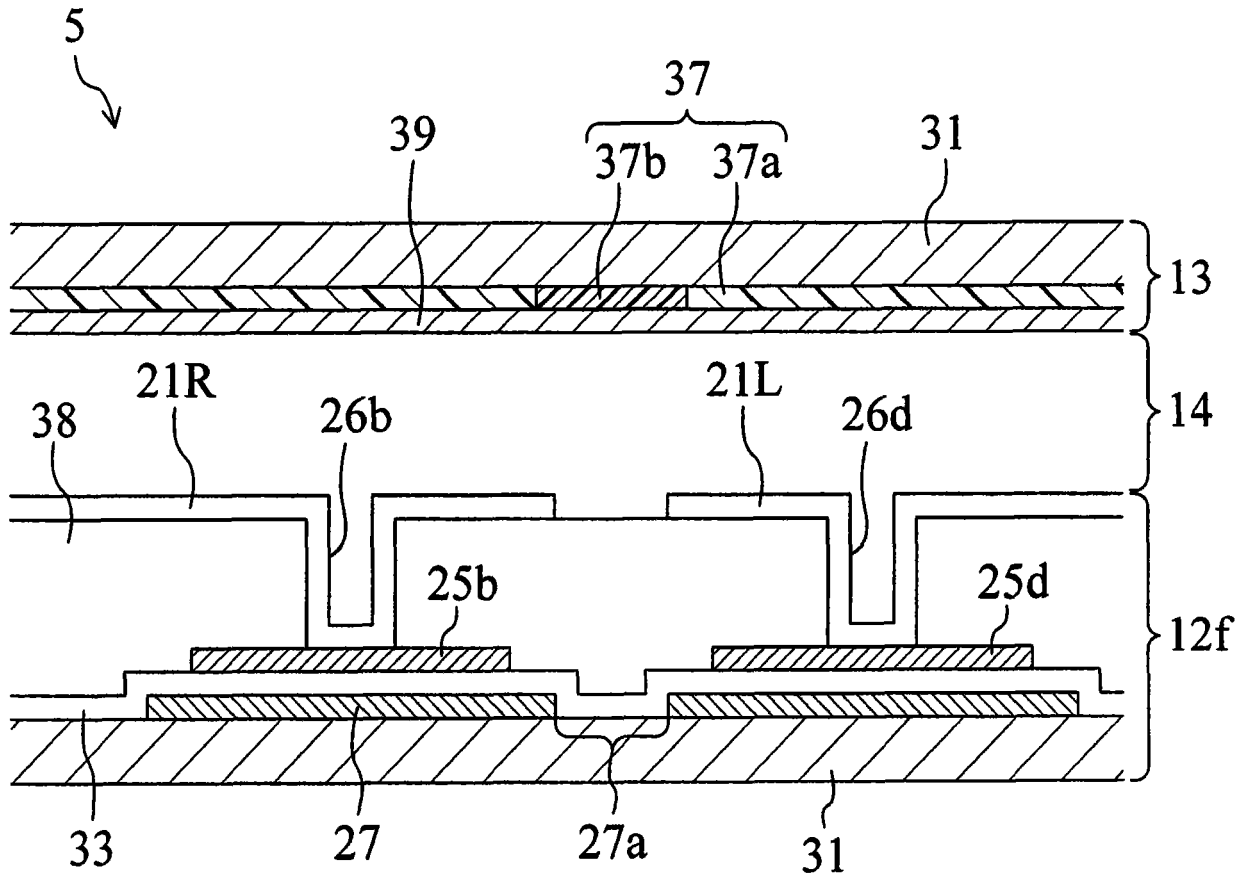


图 16

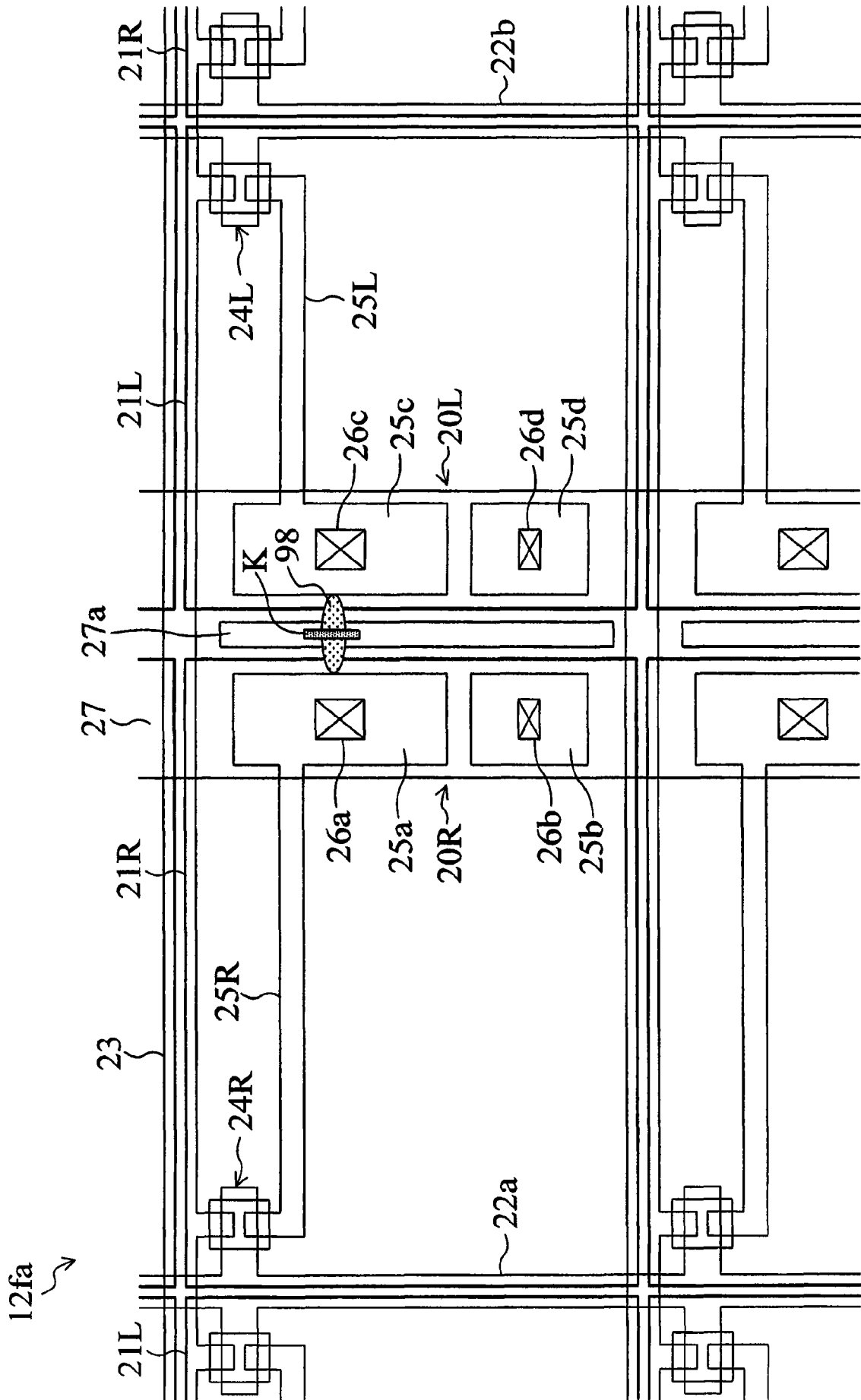


图 17

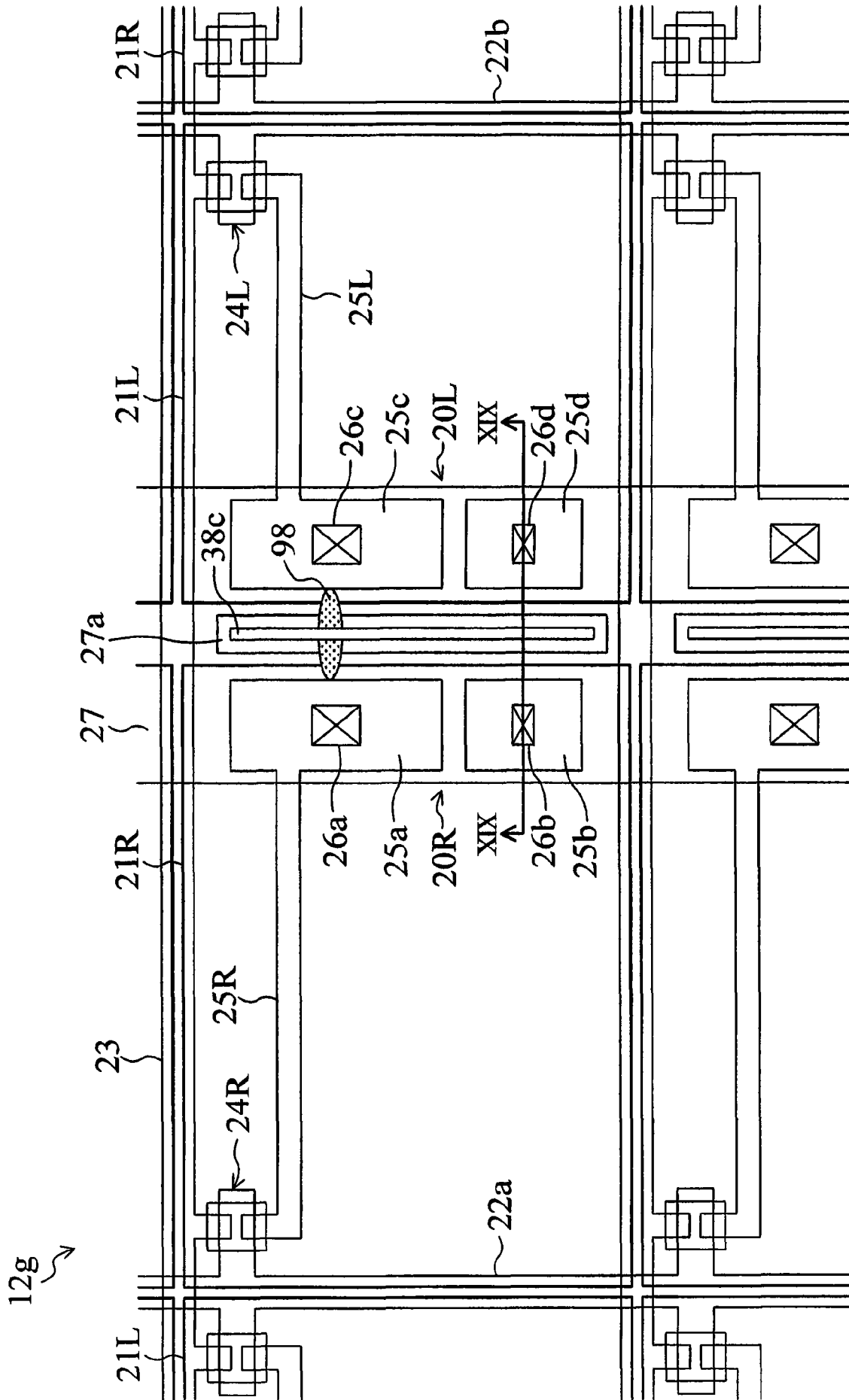


图 18

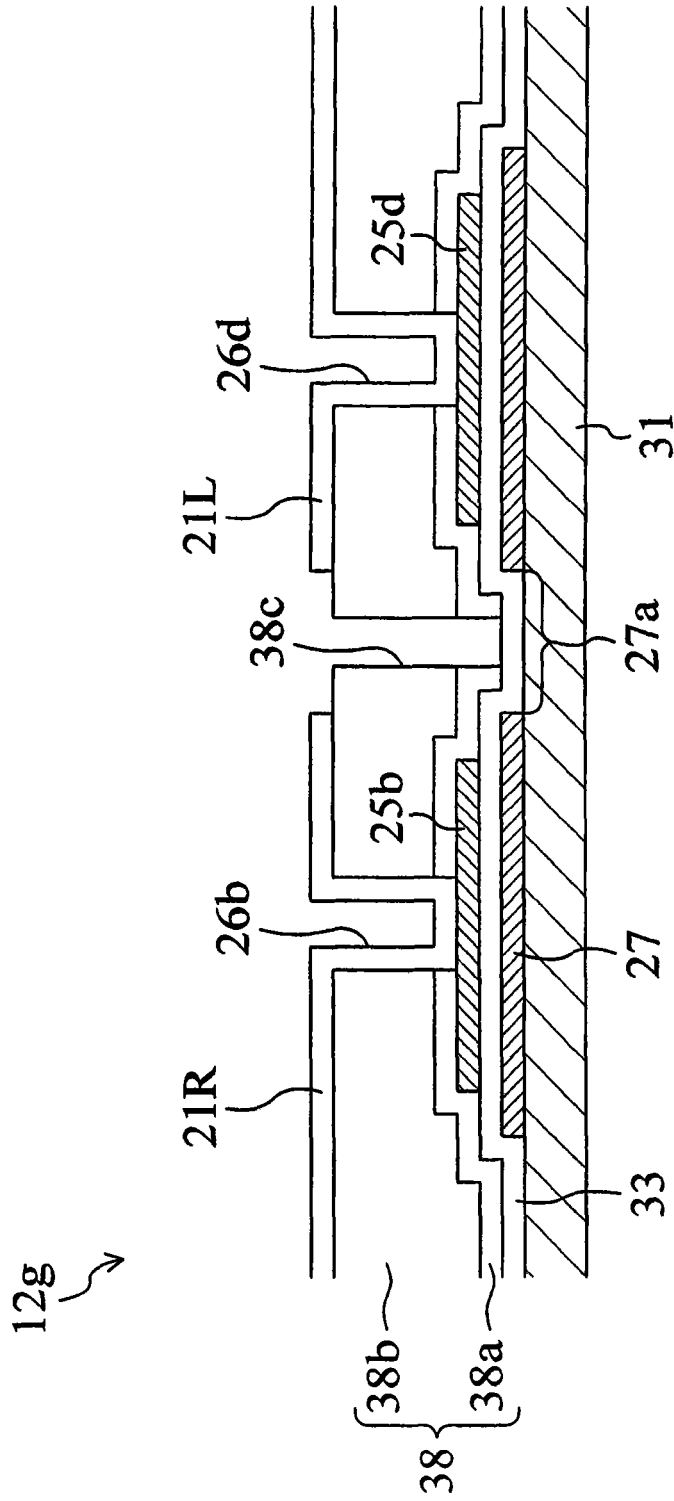


图 19

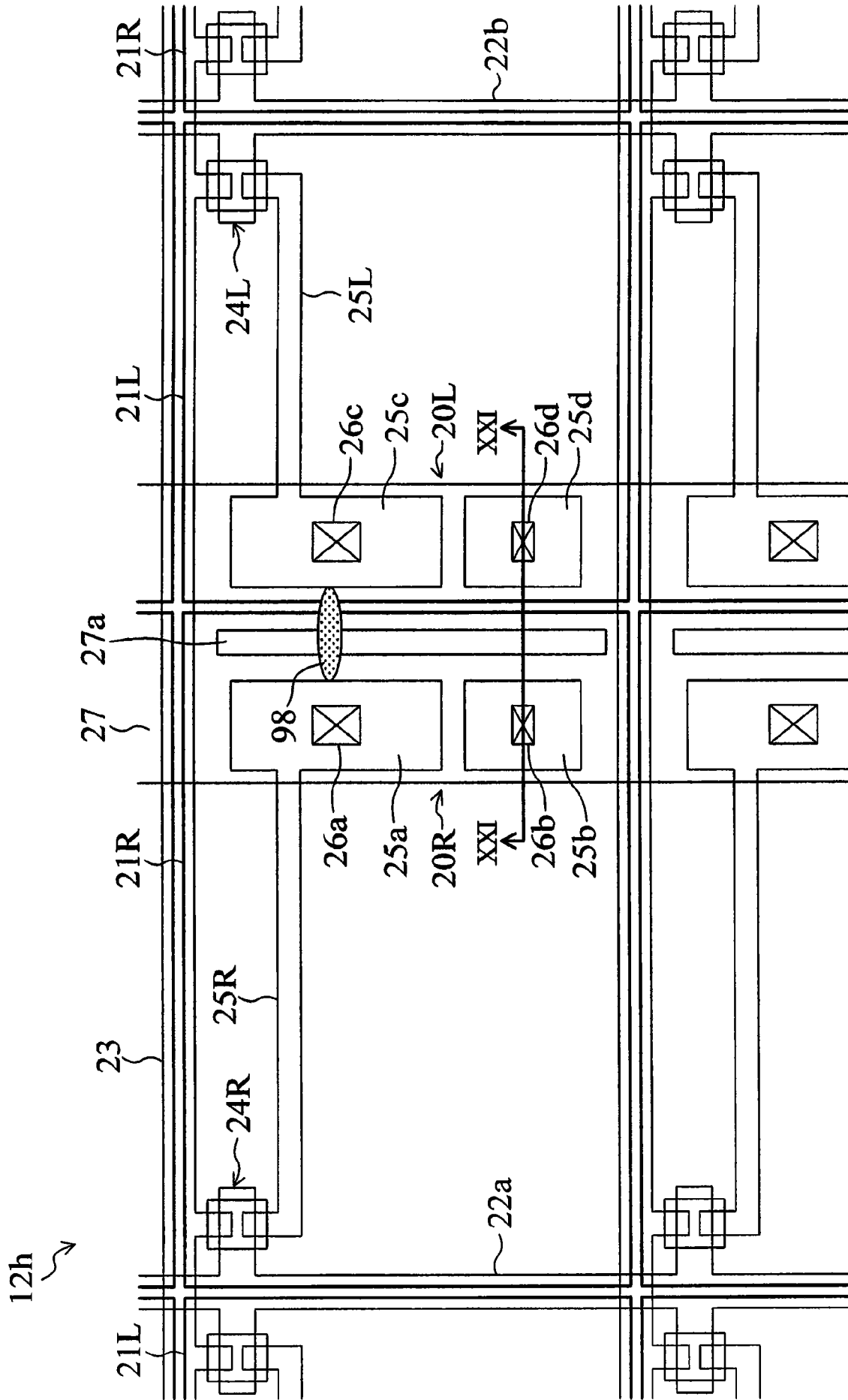


图 20

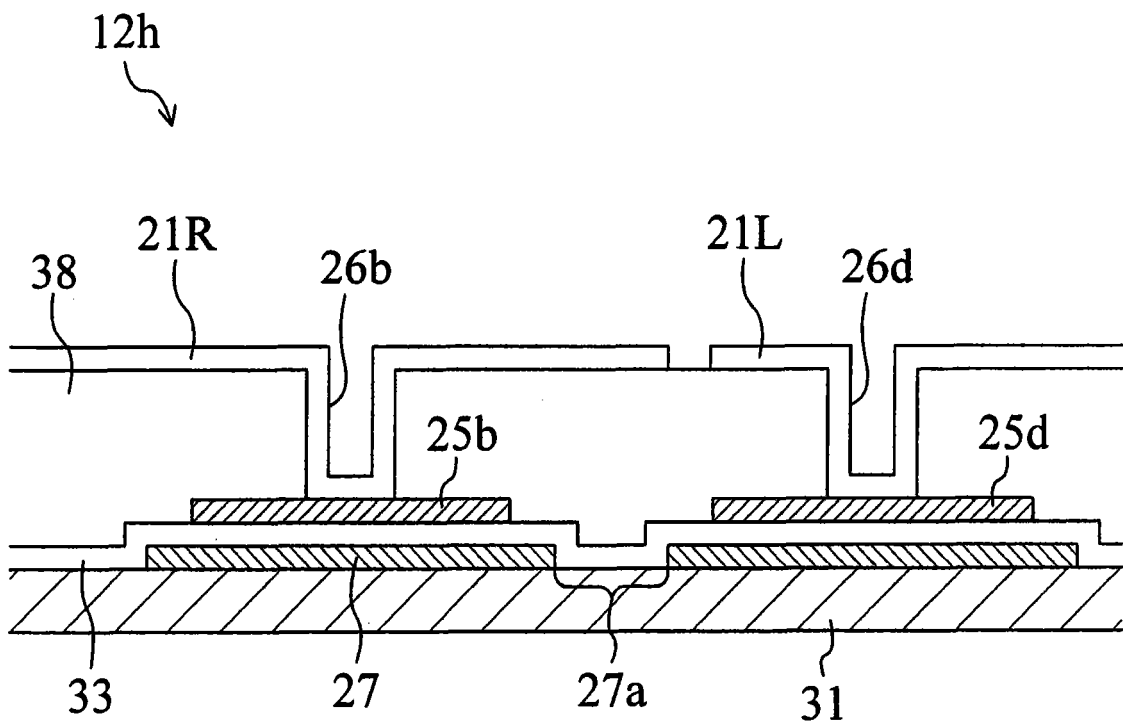


图 21

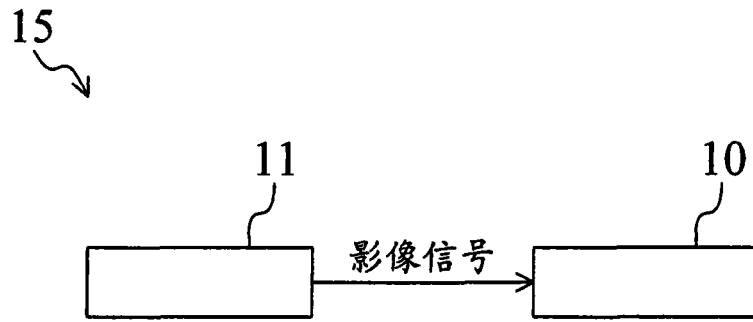


图 22

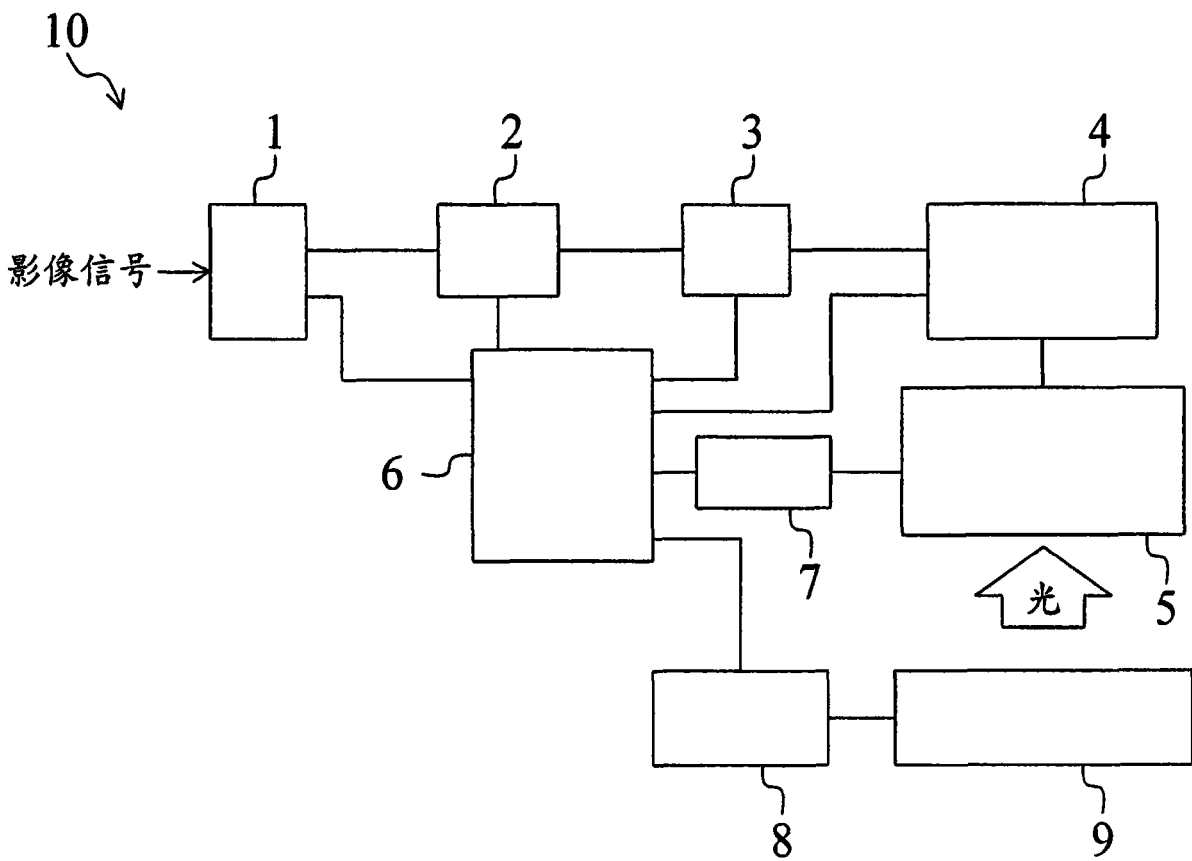


图 23

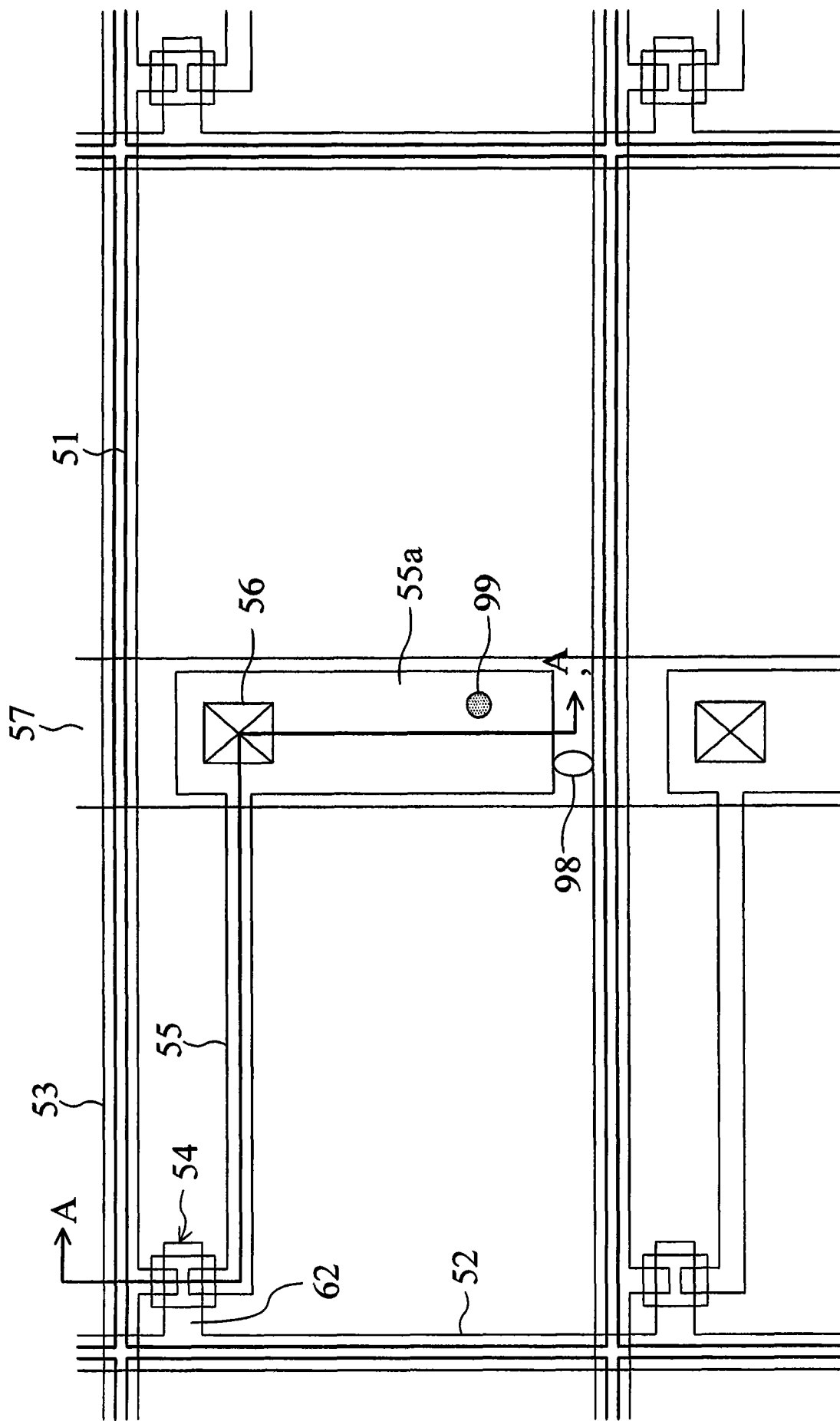


图 24

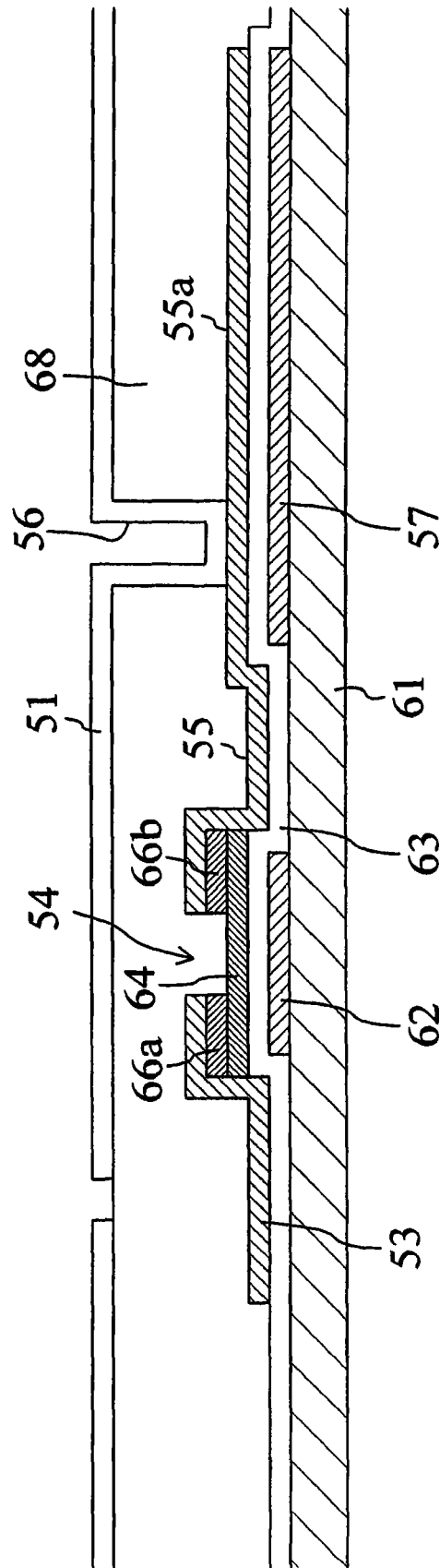


图 25

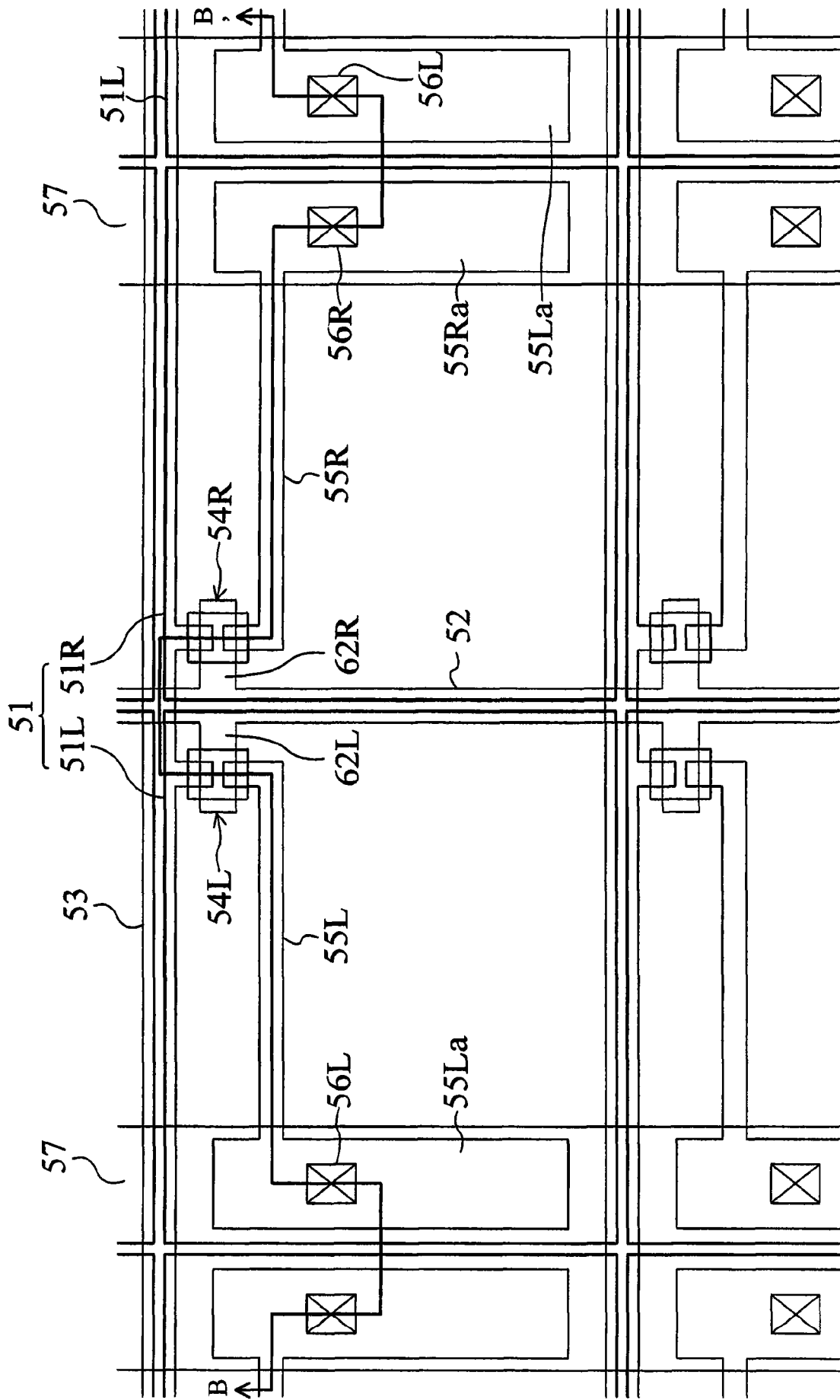


图 26

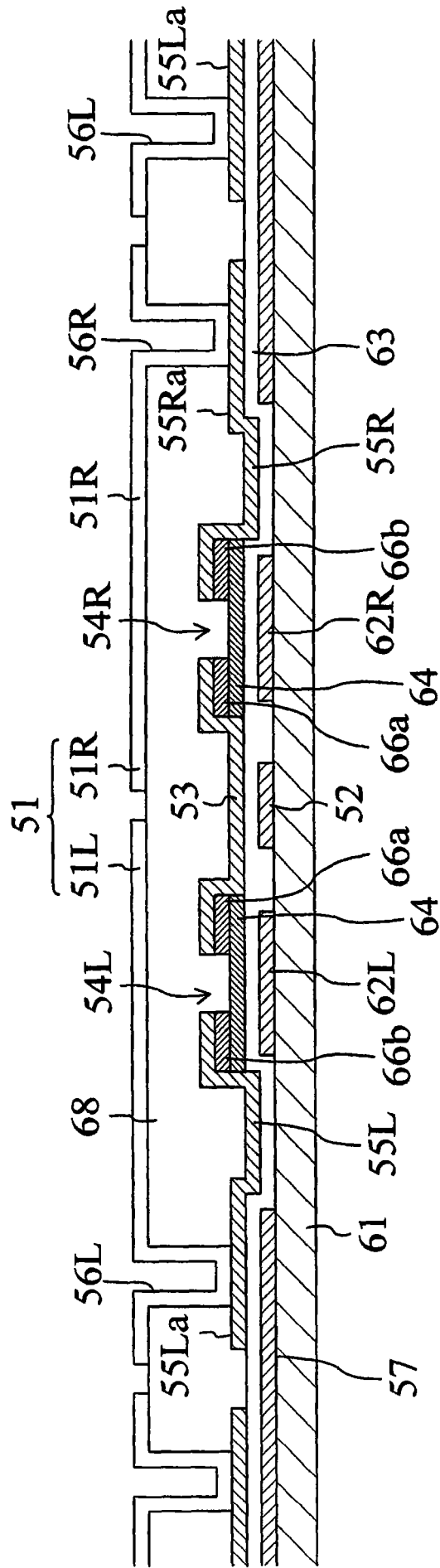


图 27

专利名称(译)	有源矩阵衬底及其制造方法、显示装置、液晶显示装置及电视接收装置		
公开(公告)号	CN101080756A	公开(公告)日	2007-11-28
申请号	CN200580043349.2	申请日	2005-12-14
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	缘田宪史 八木敏文 野田知希 津幡俊英 武内正典		
发明人	缘田宪史 八木敏文 野田知希 津幡俊英 武内正典		
IPC分类号	G09F9/30 G02F1/1368 G09F9/00 G09F9/35		
CPC分类号	G02F1/136259 G02F1/136213		
代理人(译)	刘春元		
优先权	2005295015 2005-10-07 JP 2004364498 2004-12-16 JP		
其他公开文献	CN100481156C		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种有源矩阵衬底及其制造方法、显示装置、液晶显示装置和电视接收装置。有源矩阵衬底(12)具有：衬底、形成在上述衬底上的 TFT(24)、形成在上述衬底上的存储电容元件(20)、覆盖存储电容元件(20)的层间绝缘膜、形成在上述层间绝缘膜上的像素电极(21)。存储电容元件(20)具有：存储电容布线(27)、形成在存储电容布线(27)上的绝缘膜、隔着上述绝缘膜与存储电容布线(27)相对设置的两个以上的存储电容电极(25a、25b、25c)。上述两个以上的存储电容电极，通过分别在上述层间绝缘膜中形成的接触孔(26a、26b、26c)与像素电极(21)导通，并与 TFT(24)的漏极电极导通。

