



(12) 发明专利

(10) 授权公告号 CN 102479494 B

(45) 授权公告日 2014. 09. 17

(21) 申请号 201110378850. 1

US 2010/0220079 A1, 2010. 09. 02,

(22) 申请日 2011. 11. 18

CN 101577104 A, 2009. 11. 11,

(30) 优先权数据

审查员 彭海良

10-2010-0119082 2010. 11. 26 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 文明国 南炫宅 金钟佑

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 谢雪闽

(51) Int. Cl.

G09G 3/36 (2006. 01)

(56) 对比文件

CN 101582686 A, 2009. 11. 18,

KR 10-2008-0088038 A, 2008. 10. 02,

US 2006/0145999 A1, 2006. 07. 06,

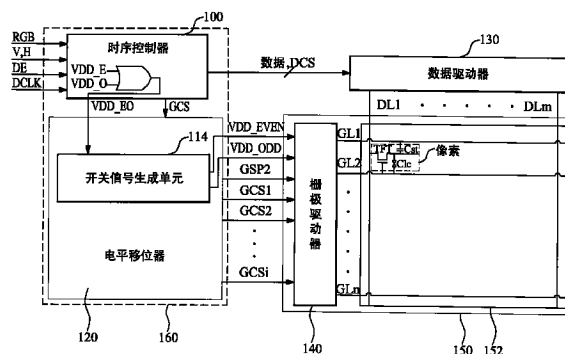
权利要求书1页 说明书7页 附图5页

(54) 发明名称

液晶显示装置

(57) 摘要

公开了一种液晶显示装置,其中电平移位器通过利用从时序控制器发送的一个电压信号生成两个开关信号,并将生成的信号发送到液晶显示面板的栅极驱动器,所述 LCD 装置包括:液晶显示面板,其中形成了用于交替驱动两个晶体管的栅极驱动器;数据驱动器,驱动液晶显示面板的数据线;时序控制器,生成用于开关两个晶体管的一个电压信号,并输出所述一个电压信号;以及电平移位器,通过利用所述一个电压信号生成两个开关信号第一和第二开关信号以开关两个晶体管,并将生成的开关信号输出到栅极驱动器。



1. 一种 LCD 装置,包括:

液晶显示面板,在所述液晶显示面板中形成了用于交替驱动两个晶体管的栅极驱动器;

数据驱动器,所述数据驱动器驱动所述液晶显示面板的数据线;

时序控制器,所述时序控制器生成用于对所述两个晶体管进行开关的一个电压信号,并输出所述一个电压信号;以及

电平移位器,所述电平移位器包括开关信号生成单元,所述开关信号生成单元通过利用所述一个电压信号生成两个开关信号第一和第二开关信号,以对所述两个晶体管进行开关,并且所述电平移位器将生成的开关信号输出到所述栅极驱动器,其中所述开关信号生成单元包括:触发器,所述触发器接收所述电压信号,并输出第一输出信号(Q)和第二输出信号(Q');第一和第二延迟电路,所述第一和第二延迟电路分别延迟所述第一输出信号和第二输出信号;第一与门,所述第一与门对所述电压信号和从所述第一延迟电路输出的第一延迟信号(A)执行与逻辑操作;以及第二与门,所述第二与门对所述电压信号和从所述第二延迟电路输出的第二延迟信号(B)执行与逻辑操作。

2. 根据权利要求1的LCD装置,其中所述两个晶体管是用于将栅极截止电压交替提供到栅线的第一晶体管和第二晶体管。

3. 根据权利要求2的LCD装置,其中由所述第一开关信号驱动的第一晶体管将栅极截止电压施加到栅线,由第二开关信号驱动的第二晶体管将栅极截止电压施加到栅线。

4. 根据权利要求1的LCD装置,其中所述时序控制器通过组合用于开关所述两个晶体管的第一和第二电压信号而生成一个电压信号,并通过一个输出引脚将所述一个电压信号输出到电平移位器。

5. 根据权利要求1的LCD装置,其中所述开关信号生成单元形成在所述电平移位器的栅极移位时钟生成单元或所述电平移位器的电平移位单元中。

6. 根据权利要求1的LCD装置,其中所述第二输出信号作为另一输入信号,被再次输入到所述触发器。

液晶显示装置

[0001] 本申请要求 2010 年 11 月 26 日提交的申请号为 10-2010-0119082 的韩国专利申请的优先权,其全部内容结合于此作为参考。

技术领域

[0002] 本发明涉及液晶显示 (LCD) 装置,更具体的是,涉及一种包括减少了引脚数的时序控制器的 LCD 装置。

背景技术

[0003] 在具有介电各向异性液晶的 LCD 装置中,通过控制液晶的透光率来显示图像。对此,LCD 装置包括具有多个以矩阵结构排列的像素的液晶显示面板,以及用于驱动液晶显示面板的驱动电路。

[0004] 在液晶显示面板的显示区域上,具有通过彼此交叉的栅线和数据线定义的多个像素。邻近栅线与数据线的交叉部分,具有薄膜晶体管 (TFT),所述薄膜晶体管 (TFT) 根据栅线的扫描信号而导通,以便将数据线的的数据信号施加到每一像素电极。

[0005] 驱动电路包括用于驱动液晶显示面板的栅线的栅极驱动器,用于驱动数据线的的数据驱动器,用于控制栅极驱动器和数据驱动器的驱动时序的时序控制器,以及用于提供驱动液晶显示面板和驱动器所需信号的电源。

[0006] 栅极驱动器根据栅极移位时钟,对从时序控制器输出的栅极起始脉冲进行移位,由此将具有栅极导通电压的扫描脉冲顺序地提供给栅线,并在不提供扫描脉冲的周期内提供栅极截止电压。在该情况下,通过电平移位器来改变时序控制器输出的栅极移位时钟信号的电压电平,然后,将改变了电平的栅极移位时钟信号提供给栅极驱动器。

[0007] 栅极驱动器需要多个栅极移位时钟信号以驱动栅线。因此,时序控制器不得不生成并输出多个时钟信号。由此,增加了时序控制器中的输出引脚的数量。而且,由于通过电平移位器将多个栅极移位时钟信号提供给栅极驱动器,也增加了电平移位器中的输入引脚的数量。为了生成多个栅极移位时钟信号,时序控制器的电路结构变得复杂,从而增加了成本。

[0008] 图 1 是说明现有 LCD 装置中的时序控制器、电平移位器 (P-IC) 和液晶显示面板之间的引脚连接结构的示例图。

[0009] 时序控制器生成触发脉冲 (VST) 和多个栅极移位时钟 (O_GCLK1,2,3,4),并将它们输出给电平移位器 (P-IC)。时序控制器还生成开关信号 (VDD_E, VDD_O),用于与 TFT 交替使用,以减少 GIP (板内栅极 Gate-In-Panel) 的 TFT 压力;并将生成的开关信号输出到电平移位器。

[0010] 此时,如果 VDD_E 是高电平,则第一 TFT 导通并受到驱动,第二 TFT 截止。与此同时,如果 VDD_O 是高电平,则第一 TFT 截止,第二 TFT 导通并受到驱动。

[0011] 同时,电平移位器 (Power-IC) 接收来自时序控制器的 VDD_E 和 VDD_O,并将接收到的 VDD_E 和 VDD_O 传送到液晶显示面板的 GIP。

[0012] 即,在 GIP 液晶显示面板的情况下,在通过从电平移位器传送来的两个开关信号对第一 TFT 和第二 TFT 进行开关的同时,使用第一 TFT 和第二 TFT。第一 TFT 和第二 TFT 表示 GIP 的移位寄存器中的下拉晶体管。

[0013] 更具体而言,在 1 个水平周期期间,GIP 将扫描信号输出到每一栅线,以便打开每个像素中的开关器件(TFT),并在 1 帧的除了所述 1 个水平周期之外的剩余周期内,将放电电压(栅极截止电压)输出到每一栅线,以便使所述开关器件(TFT)截止。为了输出放电电压,在 1 帧的除了所述 1 个水平周期之外的剩余周期内,GIP 的移位寄存器中的下拉晶体管应当连续输出放电电压,以便下拉晶体管承受大量压力。因此,交替使用两个下拉晶体管,以防止过度的压力。

[0014] 现有技术的时序控制器发送开关信号(VDD_O, VDD_E),以允许对 GIP 交替使用两个下拉晶体管。对此,如图 1 所示,额外提供了两个引脚以在时序控制器和电平移位器(Power-IC)之间传送开关信号。

[0015] 如上所述,在现有的 LCD 装置中应当形成用于传送开关信号的两个引脚,由此,在时序控制器和电平移位器中会存在引脚和封装损耗。

[0016] 图 2 是说明从现有 LCD 装置的时序控制器输出的信号波形的示例图,特别是,图 2 说明了用于控制 GIP 液晶显示面板的 TFT 的两个开关信号(VDD_EVEN, VDD_ODD)的波形。

[0017] 现有的时序控制器和电平移位器包括用于输出 VDD_E 和 VDD_O 的两个引脚,由此对 GIP 的两个晶体管进行开关。这两个引脚输出图 2 中所示的最低位置的两个波形(VDD_EVEN, VDD_ODD)。

[0018] 即,如上所述,现有的 LCD 装置包括两个引脚通过两线路来发送开关信号。因此,现有的 LCD 装置具有工艺困难以及在 PCB 上元件布置方面的多种问题。

发明内容

[0019] 因此,本发明涉及一种 LCD 装置,其实质上解决了由现有技术的局限性和不足所造成的一个或多个问题。

[0020] 本发明的一方面提供了一种 LCD 装置,其中电平移位器通过利用从时序控制器发送的一个电压信号生成两个开关信号,并将生成的信号发送到液晶显示面板的栅极驱动器。

[0021] 本发明的其它优点和特征将在下面的具体实施部分中描述,通过具体实施部分,所属领域的普通技术人员将会明了和理解本发明。本发明的目的和其它优点可以通过在说明书和权利要求书以及附图中具体指出的结构而实现。

[0022] 根据本发明的目的,为了实现这些和其它优点,正如此处具体实施和广泛描述的,提供了一种 LCD 装置,包括:液晶显示面板,其中形成了用于交替驱动两个晶体管的栅极驱动器;数据驱动器,驱动液晶显示面板的数据线;时序控制器,生成用于开关两个晶体管的一个电压信号,并输出所述一个电压信号;以及电平移位器,通过利用所述一个电压信号生成两个开关信号第一和第二开关信号以开关两个晶体管,并将生成的开关信号输出到栅极驱动器。

[0023] 应当明了,对于本发明的上述概括描述和之后详细描述是示例性和解释性的,目的都在于对本发明进一步的解释。

附图说明

[0024] 作为本申请一部分的附图使本发明更容易的理解,结合附图对本发明实施例进行描述,并结合说明书以解释本发明的原理。其中:

[0025] 图 1 是说明现有技术的 LCD 装置中的时序控制器、电平移位器 (P-IC) 和液晶显示面板之间的引脚连接结构的示例图;

[0026] 图 2 是说明从现有 LCD 装置的时序控制器输出信号波形的示例图;

[0027] 图 3 是说明根据本发明的 LCD 装置的示例图;

[0028] 图 4 是说明从根据本发明的 LCD 装置的时序控制器输出的信号波形的示例图;

[0029] 图 5 是说明根据本发明的 LCD 装置的电平移位器中的开关信号生成单元的结构示例图;

[0030] 图 6 是说明输入到附图 5 的开关信号生成单元、以及从所述开关信号生成单元输出的信号波形的示例图;

[0031] 图 7 是说明根据本发明的 LCD 装置中的时序控制器、电平移位器 (P-IC) 和液晶显示面板之间的引脚连接结构的示例图;

[0032] 图 8 是说明根据本发明的 LCD 装置的元件布置的示例图。

具体实施方式

[0033] 现详细参照本发明的优选实施例,所述实施例的例子在附图中示出。在可能的情况下,相同的附图标记在所有附图中用于指示相同或相似的内容。

[0034] 以下,参照附图来说明根据本发明的 LCD 装置。

[0035] 图 3 是说明根据本发明的 LCD 装置的示例图。图 4 是说明从根据本发明的 LCD 装置的时序控制器输出的信号波形的示例图。

[0036] 如图 3 所示,根据本发明的 LCD 装置包括用于驱动数据线 (DL1 到 DLm) 的数据驱动器 130,具有用于驱动栅线 (GL1 到 GLn) 的栅极驱动器 140 的液晶显示面板 150,以及控制板 160,在控制板 160 上安装有电平移位器 120 和时序控制器 100,其中电平移位器 120 控制栅极驱动器 140,时序控制器 100 控制电平移位器 120 和数据驱动器 130。

[0037] 首先,液晶显示面板 150 被划分为显示区域 152 和非显示区域,其中所述非显示区域形成在显示区域 152 的外围。液晶显示面板 150 包括栅线 (GL1 到 GLn) 和数据线 (DL1 到 DLm),所述栅线和数据线彼此交叉以限定像素区;在所述栅线和数据线的交叉区域附近形成的薄膜晶体管 (TFT);在每一像素区域中形成、并与每一薄膜晶体管 (TFT) 连接的液晶电容器 (CLc);以及与所述液晶电容器 (CLc) 并联连接的存储电容器 (Cst)。液晶电容器 (CLc) 由位于与薄膜晶体管 (TFT) 连接的公共电极和像素电极之间的液晶构成。当通过来自栅线 (GL1 到 GLn) 的栅极导通电压导通薄膜晶体管 (TFT) 时,从数据线 (DL1 到 DLm) 输出的数据电压被提供到像素电极,由此,通过数据电压和公共电压 (Vcom) 之间的差电压对液晶电容器 (CLc) 充电。通过从栅线 (GL1-GLn) 输出的栅极截止电压 (Voff) 使薄膜晶体管 (TFT) 截止,由此保持在液晶电容器 (CLc) 中充电的电压。此时,存储电容器 (Cst) 使得可以稳定地保持在液晶电容器 (CLc) 中充电的电压。

[0038] 在液晶显示面板 150 的非显示区域上,栅极驱动器 140 形成 GIP 类型。栅极驱

动器 140 根据栅极移位时钟 (GSC), 对从电平移位器 120 发送的栅极起始脉冲 (GSP) 进行移位, 并将具有栅极导通电压 (V_{on}) 的扫描脉冲顺序提供到栅线 (GL1 到 GLn)。此外, 在不提供具有栅极导通电压 (V_{on}) 的扫描脉冲的剩余周期内, 栅极驱动器 140 将栅极截止电压 (V_{off}) 提供到栅线 (GL1 到 GLn)。

[0039] 如上所述, 液晶显示面板的栅极驱动器 140 (GIP) 在 1 个水平周期内, 将扫描脉冲输出到每一栅线, 以用于导通每个像素中的开关器件 (薄膜晶体管), 并不提供扫描脉冲的剩余周期内提供栅极截止电压 (V_{off})。此时, 在栅极驱动器 140 中形成并交替使用用于提供栅极截止电压 (V_{off}) 的两个下拉晶体管, 由此来减少施加到下拉晶体管的压力。根据由电平移位器 120 通过利用从时序控制器 100 发送的电压信号 (VDD_{EO}) 生成并输出的两个开关信号 (VDD_{ODD} , VDD_{EVEN}), 来交替使用所述两个下拉晶体管。

[0040] 通过根据源移位时钟 (SSC) 对从时序控制器 100 发送的源起始脉冲 (SSP) 进行移位, 数据驱动器 130 生成采样信号。数据驱动器 130 还根据所述采样信号, 对根据源移位时钟 (SSC) 输入的像素数据 (RGB) 进行锁存; 并响应源输出使能信号 (SOE), 将锁存的像素数据提供到每一水平线。之后, 数据驱动器 130 通过使用由伽马生成器 (未示出) 生成的伽马电压, 将提供给每一水平线的像素数据 (RGB) 转换为模拟像素信号, 并将所述模拟像素信号提供到数据线 (DL1 到 DLm)。此时, 当将像素数据 (RGB) 转换为像素信号时, 数据驱动器 130 向应从时序控制器 100 发送的极性控制信号 (POL), 确定相应像素的极性。数据驱动器 130 还响应源输出使能信号 (SOE), 确定用于将像素信号提供到数据线 (DL1 到 DLm) 的周期。

[0041] 时序控制器 100 生成数据控制信号 (DCS), 用于通过利用垂直同步信号 (V)、水平同步信号 (H)、数据使能 (DE) 和点时钟 (DCLK) 来控制数据驱动器 130; 同时生成栅极控制信号 (GCS), 用于控制电平移位器 120 和栅极驱动器 140。数据控制信号 (DCS) 可以包括源移位时钟 (SSC)、源起始脉冲 (SSP)、极性控制信号 (POL) 和源输出使能信号 (SOE)。栅极控制信号 (GCS) 可以包括第一和第二栅极起始脉冲 (GSP1, GSP2)、时钟信号 (RCLK) 和栅极输出使能信号 (GOE)。此时, 时钟信号 (RCLK)、第一栅极起始脉冲 (GSP1) 和栅极输出使能信号 (GOE) 提供给电平移位器 120; 第二栅极起始脉冲 (GSP2) 通过电平移位器 120 提供给栅极驱动器 140。

[0042] 时序控制器 100 输出一个电压信号 (VDD_{EO}), 用于交替使用栅极驱动器 140 的两个晶体管。即, 如图 3 和图 4 所示, 时序控制器 100 输出通过组合两个开关信号 (VDD_E , VDD_O) 而获得的一个电压信号 (VDD_{EO}), 其中所述两个开关信号 (VDD_E , VDD_O) 使得能够交替驱动栅极驱动器 140 的两个晶体管; 时序控制器 100 还通过一个引脚, 将生成的电压信号 (VDD_{EO}) 提供到电平移位器 120。

[0043] 电平移位器 120 包括栅极移位时钟生成单元 (未示出), 用于通过利用一个时钟信号 (RCLK) 和第一栅极起始脉冲 (GSP1) 生成多个栅极移位时钟信号 (GSC1 到 GSCi); 电平移位单元 (未示出), 用于对多个栅极移位时钟信号 (GSC1 到 GSCi) 进行电平移位, 根据栅极输出使能信号 (GOE) 调整多个栅极移位时钟信号 (GSC1 到 GSCi) 的脉冲宽度, 并将已被电平移位、并且调整了脉冲宽度的栅极移位时钟信号提供到栅极驱动器 140; 开关信号生成单元 114, 用于通过利用从时序控制器 100 发送的电压信号生成两个开关信号。

[0044] 栅极移位时钟生成单元 (未示出) 通过利用一个时钟信号 (RCLK) 和第一栅极起

始脉冲 (GSP1), 生成顺序移位的多个栅极移位时钟信号 (GSC1 到 GSC_i, 其中 i 是大于 2 的整数)。

[0045] 电平移位单元 (未示出) 对多个栅极移位时钟信号 (GSC1 到 GSC_i) 进行电平移位; 并输出电平移位后的栅极移位时钟信号。电平移位单元还响应栅极输出使能信号 (GOE) 来调整多个栅极移位时钟信号 (GSC1 到 GSC_i) 的脉冲宽度。此时, 电平移位单元根据栅极输出使能信号 (GOE), 在对多个栅极移位时钟信号 (GSC1 到 GSC_i) 进行电平移位之前或之后, 减小第一到第 (i) 栅极移位脉冲信号 (GSC1 到 GSC_i) 的脉冲宽度。

[0046] 如上所述, 开关信号生成单元 114 通过利用从时序控制器 100 发送的电压信号 (VDD_EO), 生成两个开关信号。这将参考图 5 和图 6 来解释。开关信号生成单元 114 可以独立于电平移位器 120 中的所述栅极移位时钟生成单元和电平移位单元来设置, 或可以在所述栅极移位时钟生成单元或电平移位单元内设置。

[0047] 图 5 是说明根据本发明的 LCD 装置的电平移位器中的开关信号生成单元的结构示例图。图 6 是说明输入到附图 5 的开关信号生成单元的、以及从所述开关信号生成单元输出的信号波形的示例图。

[0048] 即, 开关信号生成单元 114 是在应用于根据本发明的 LCD 装置的电平移位器 120 中设置的, 其中开关信号生成单元 114 通过利用从时序控制器 100 发送的一个电压信号 (VDD_EO), 输出两个开关信号 (VDD_EVEN, VDD_ODD)。如图 5 所示, 开关信号生成单元 114 包括触发器 (F/F), 两个延迟电路和两个与门。

[0049] 触发器 (F/F) 接收从时序控制器 100 发送的电压信号 (VDD_EO), 并输出两个输出信号 (Q, Q')。两个输出信号 (Q, Q') 的第二输出信号 (Q') 被再次输入到触发器 (F/F)。

[0050] 两个延迟电路 (第一延迟电路和第二延迟电路) 分别延迟所述触发器 (F/F) 的第一输出信号 (Q) 和第二输出信号 (Q')。

[0051] 第一与门接收控制信号 (VDD_EO), 并通过第一延迟电路接收触发器 (F/F) 的第一输出信号 (Q); 输出 VDD_EVEN 信号。第二与门接收控制信号 (VDD_EO), 并通过第二延迟电路接收触发器 (F/F) 的第二输出信号 (Q'); 输出 VDD_ODD 信号。此时, VDD_EVEN 信号表示用于对栅极驱动器 140 的两个晶体管的第一晶体管进行开关和驱动的信号 (以下称为“第一开关信号”), VDD_ODD 信号表示用于对第二晶体管进行开关和驱动的信号 (以下称为“第二开关信号”)。

[0052] 将在下面阐释通过利用具有如上结构的开关信号生成单元 114 中的一个控制信号来生成两个开关信号的方法。

[0053] 首先, 在第一区域 (block) (①), 当高电平的控制信号 (VDD_EO) 输入到触发器 (F/F) 中时, 触发器 (F/F) 的第一输出信号 (Q) 在高电平时输出; 第二输出信号 (Q') 在低电平时输出。因此, 第一延迟电路输出高电平的第一延迟信号 (A), 第二延迟电路输出低电平的第二延迟信号 (B)。

[0054] 此时, 第一与门接收高电平的第一延迟信号 (A) 和高电平的控制信号。之后, 第一与门执行与逻辑操作, 从而输出高电平的第一开关信号 (VDD_EVEN)。第二与门接收低电平的第二延迟信号 (B) 和高电平的控制信号。之后, 第二与门执行与逻辑操作, 从而输出低电平的第二开关信号 (VDD_ODD)。此时, 通过从电平移位器 120 (更具体而言, 开关信号生成

单元 114) 发送的第一开关信号, 栅极驱动器 140 的第一晶体管被导通, 据此栅极截止电压 (扫描脉冲) 发送给栅线, 并且第二晶体管通过第二开关信号而截止。

[0055] 在第二区域 (②), 当控制信号被转换为图 4 的 C 点处的低电平时, 输出低电平的第一输出信号 (Q) 和高电平的第二输出信号 (Q')。而且, 第一延迟电路输出低电平的第一延迟信号 (A), 第二延迟电路输出高电平的第二延迟信号 (B)。

[0056] 此时, 第一与门接收低电平的控制信号和低电平的第一延迟信号 (A)。之后, 第一与门执行与逻辑操作, 从而输出低电平的第一开关信号 (VDD_EVEN)。第二与门接收高电平的第二延迟信号 (B) 和低电平的控制信号。之后, 第二与门执行与逻辑操作, 从而输出低电平的第二开关信号 (VDD_ODD)。此时, 栅极驱动器 140 的第一晶体管和第二晶体管都被截止。此时, 第一和第二晶体管都被截止的第二区域 (②) 对应于在每一帧之间不输出图像的周期。

[0057] 在第三区域 (③), 当高电平的控制信号 (VDD_EO) 输入到触发器 (F/F) 中时, 输出低电平的第一输出信号 (Q) 和高电平的第二输出信号 (Q')。而且, 第一延迟电路输出低电平的第一延迟信号 (A), 第二延迟电路输出高电平的第二延迟信号 (B)。

[0058] 此时, 第一与门接收高电平的控制信号和低电平的第一延迟信号 (A)。之后, 第一与门执行与逻辑操作, 从而输出低电平的第一开关信号 (VDD_EVEN)。第二与门接收高电平的第二延迟信号 (B) 和高电平的控制信号。之后, 第二与门执行与逻辑操作, 从而输出高电平的第二开关信号 (VDD_ODD)。此时, 通过从电平移位器 120 (更具体而言, 开关信号生成单元 114) 发送的第二开关信号, 栅极驱动器 140 的第二晶体管被截止, 由此将栅极截止电压 (扫描脉冲) 发送给栅线, 并通过第一开关信号使第一晶体管截止。

[0059] 第四区域 (④) 与第二区域 (②) 相同, 也对应于在每一帧之间不输出图像的周期。在第四周期 (④) 期间, 第一和第二晶体管都被截止。

[0060] 从第五区域 (⑤) 开始, 再次重复第一区域 (①) 的过程。因此, 栅极驱动器 140 的第一和第二晶体管被交替驱动。

[0061] 图 7 是说明根据本发明的 LCD 装置中的在时序控制器、电平移位器 (P-IC) 和液晶显示面板 150 之间的引脚连接结构的示例图。

[0062] 根据本发明的 LCD 装置的时序控制器 100 生成起始信号 (VST) 和多个栅极移位信号 (O_GCLK1, 2, 3, 4); 并将生成的信号输出到电平移位器 (P-IC) 120。时序控制器 100 还生成一个电压信号 (VDD_EP), 用于交替驱动液晶显示面板 150 中的 GIP 型栅极驱动器 140 的两个下拉晶体管; 并将生成的电压信号输出到电平移位器 120。此时, 图 7 中未示出从电平移位器 120 发送到液晶显示面板 150 的栅极移位时钟和起始信号。

[0063] 电平移位器 120 放大所述信号, 并将放大后的信号发送到液晶显示面板 150 的栅极驱动器 140。同时, 电平移位器 120 通过接收一个电压信号 (VDD_EO) 生成两个开关信号 (VDD_EVEN, VDD_ODD), 并将生成的两个开关信号输出到栅极驱动器 140。

[0064] 根据本发明的 LCD 装置的栅极驱动器 140 通过利用信号, 将图像输出到显示区域 152。此时, 如果在电平移位器 120 中生成的两个开关信号的第一开关信号 (VDD_EVEN) 是高电平, 栅极驱动器 140 的第一晶体管导通, 由此将栅极截止电压施加到栅线, 并且第二晶体管截止。此外, 如果第二开关信号 (VDD_ODD) 是高电平, 栅极驱动器 140 的第一晶体管截止, 第二晶体管导通, 由此将栅极截止电压施加到栅线。

[0065] 图 8 是说明根据本发明的 LCD 装置的元件布置的示例图。

[0066] 即,根据本发明的 LCD 装置包括控制板 160,在控制板 160 上安装有时序控制器 100 和电平移位器 120;数据电路薄膜 170,在数据电路薄膜上安装有用于驱动数据线 (DL1 到 DLm) 的数据驱动器 130;以及液晶显示面板 150,在液晶显示面板 150 中形成了栅极驱动器 140。

[0067] 时序控制器 100 通过数据电路薄膜 170,将用于控制数据驱动器 130 的数据控制信号提供到数据驱动器 130。此外,时序控制器 100 将用于控制栅极驱动器 140 和电平移位器 120 的栅极控制信号 (GCS) 提供到电平移位器 120。栅极控制信号 (GCS) 可以包括第一和第二栅极起始脉冲 (GSP1,GSP2),时钟信号 (RCLK),和栅极输出使能 (GOE)。时序控制器 100 生成电压信号 (VDD_E0),用于交替开关两个晶体管(下拉晶体管);并将生成的电压信号发送到电平移位器 120,其中两个晶体管形成在栅极驱动器 140 中,两个晶体管将栅极截止电压提供到每一栅线。

[0068] 电平移位器 120 通过利用从时序控制器 100 发送的时钟信号 (RCLK) 和第一栅极起始脉冲 (GSP1),生成第一到第四栅极移位时钟 (GSC1 到 GSC4);对生成的第一到第四栅极移位时钟 (GSC1 到 GSC4) 和第二栅极起始脉冲进行电平移位并输出。此外,电平移位器 120 通过利用从时序控制 100 发送的电压信号生成两个开关信号 (VDD_EVEN,VDD_ODD),并将生成的两个开关信号输出到液晶显示面板 150 的栅极驱动器 140。

[0069] 栅极驱动器 140 包括具有多个级的移位寄存器。这些级中每一级响应输入信号(即,第二栅极起始脉冲或先前的扫描脉冲),通过利用第一到第四栅极移位时钟信号 (GSC1 到 GSC4) 之中的任一个,输出扫描脉冲。

[0070] 由于在根据本发明的 LCD 装置中,减少了时序控制器 100 和电平移位器 120 中的引脚数,因此可以简化时序控制器 100 和电平移位器 120 之间的连接结构。

[0071] 因此,电平移位器 120 通过利用从时序控制器 100 发送的一个电压信号生成两个开关信号,并将生成的两个开关信号发送到液晶显示面板 150 的栅极驱动器 140,从而可以减少在时序控制器 100 和电平移位器 120 之间设置的输出引脚的数量。

[0072] 此外,现有的时序控制器使用两个输出引脚,而本发明的时序控制器使用一个输出引脚。而且,根据本发明的电平移位器 120 中的输出引脚的数量也可以减少至一个。

[0073] 所属领域的技术人员应该明了,可以对本发明作多种修改和替换而不脱离本发明的精神和范围。因此,其目的在于,本发明覆盖由权利要求和它们的等同形式范围内的发明的修改和替换。

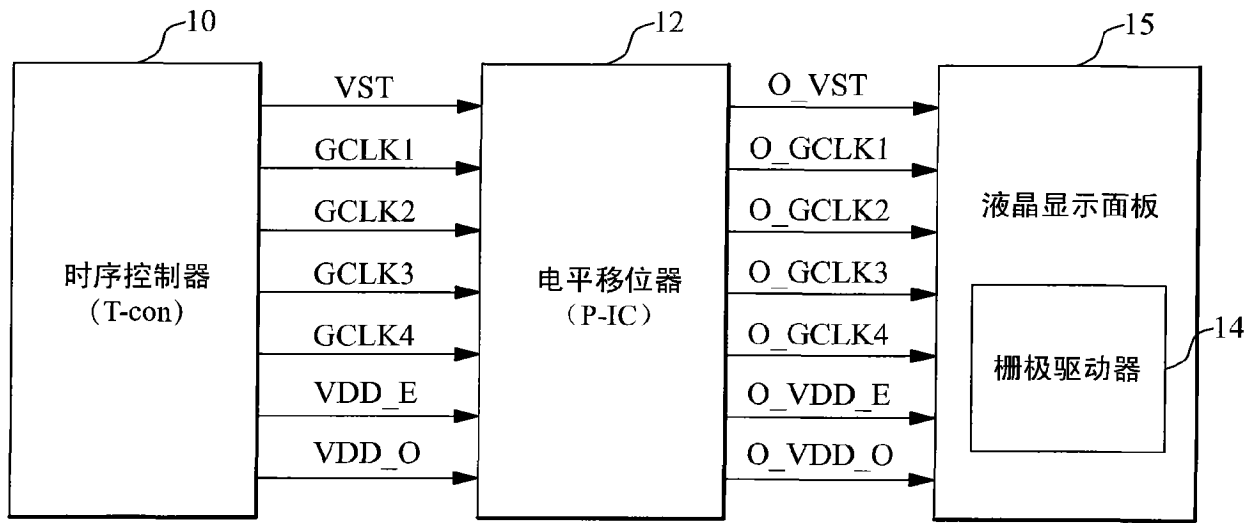


图 1

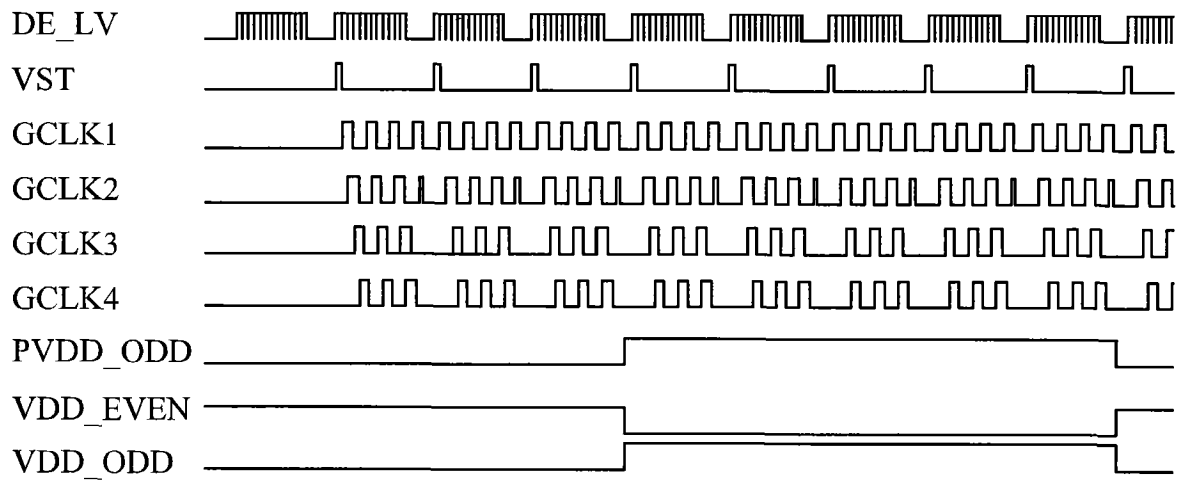


图 2

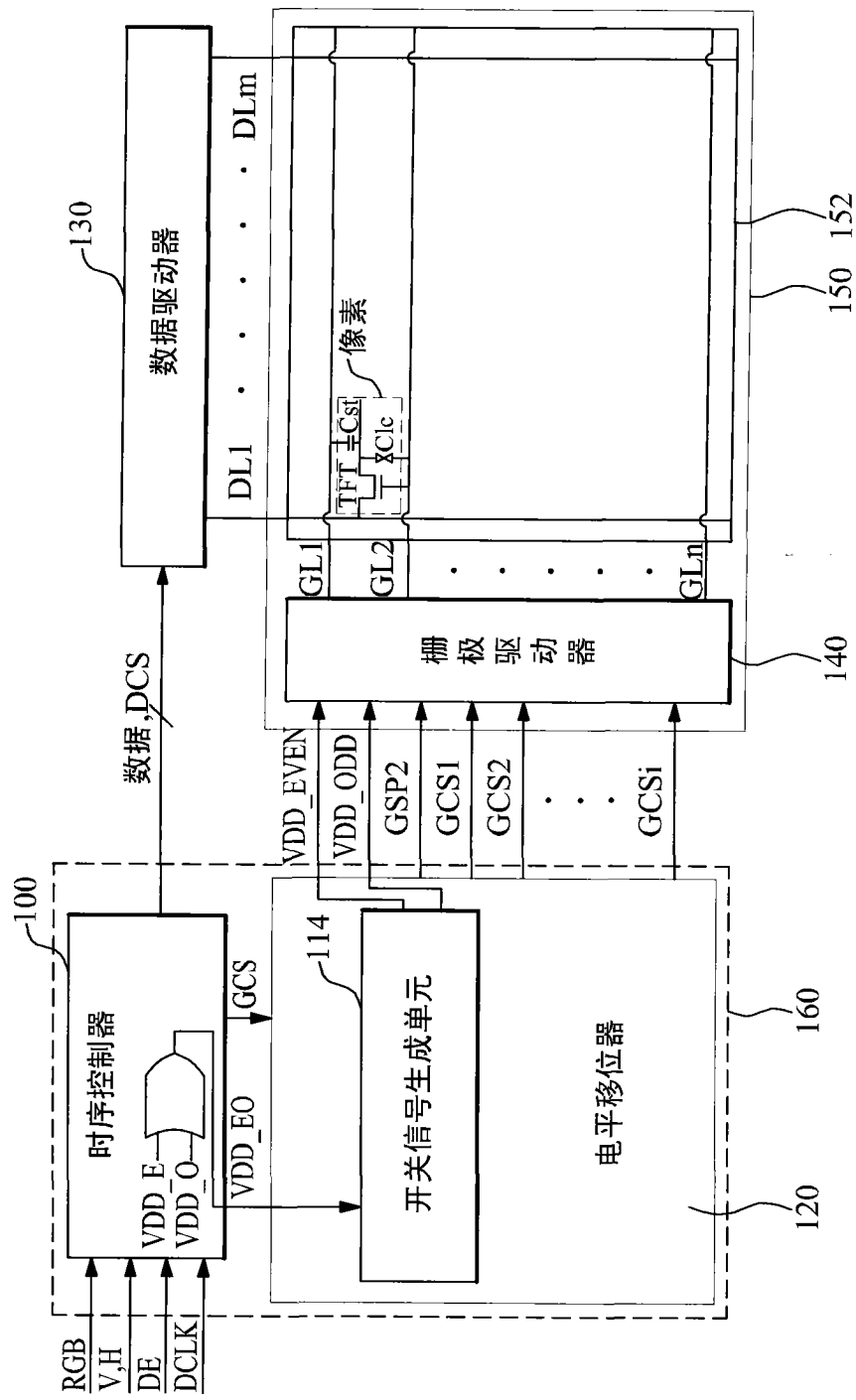


图 3

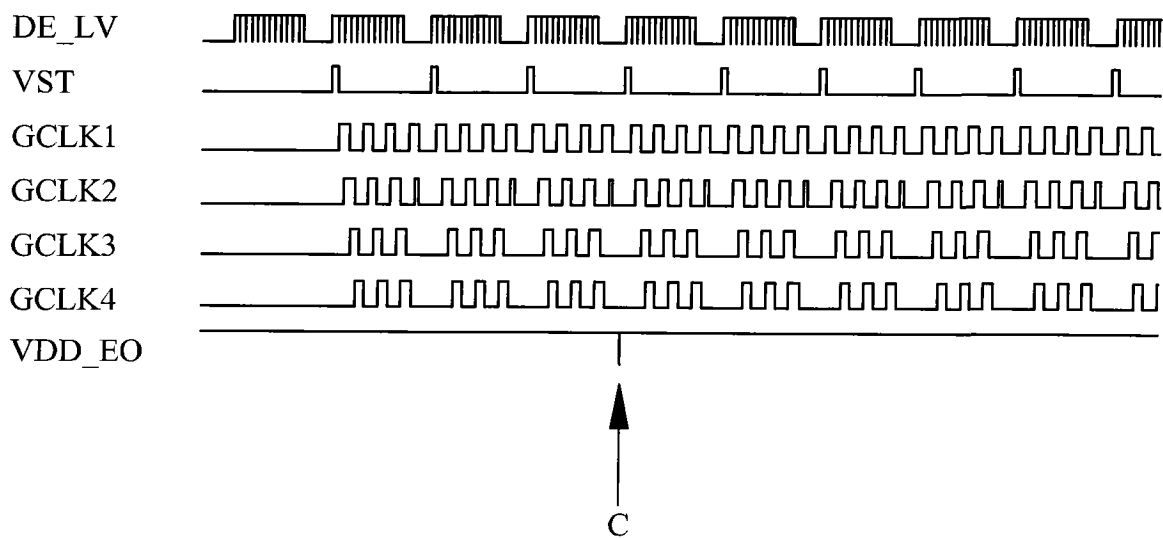


图 4

114

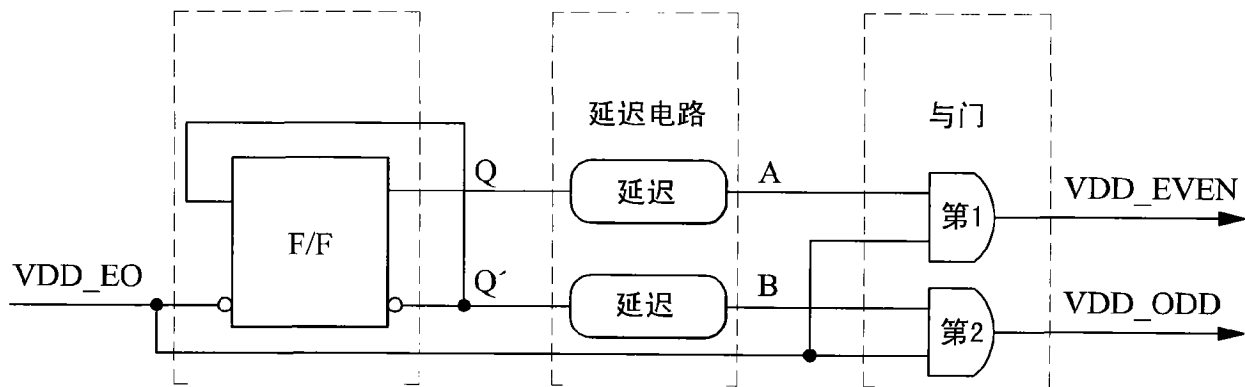


图 5

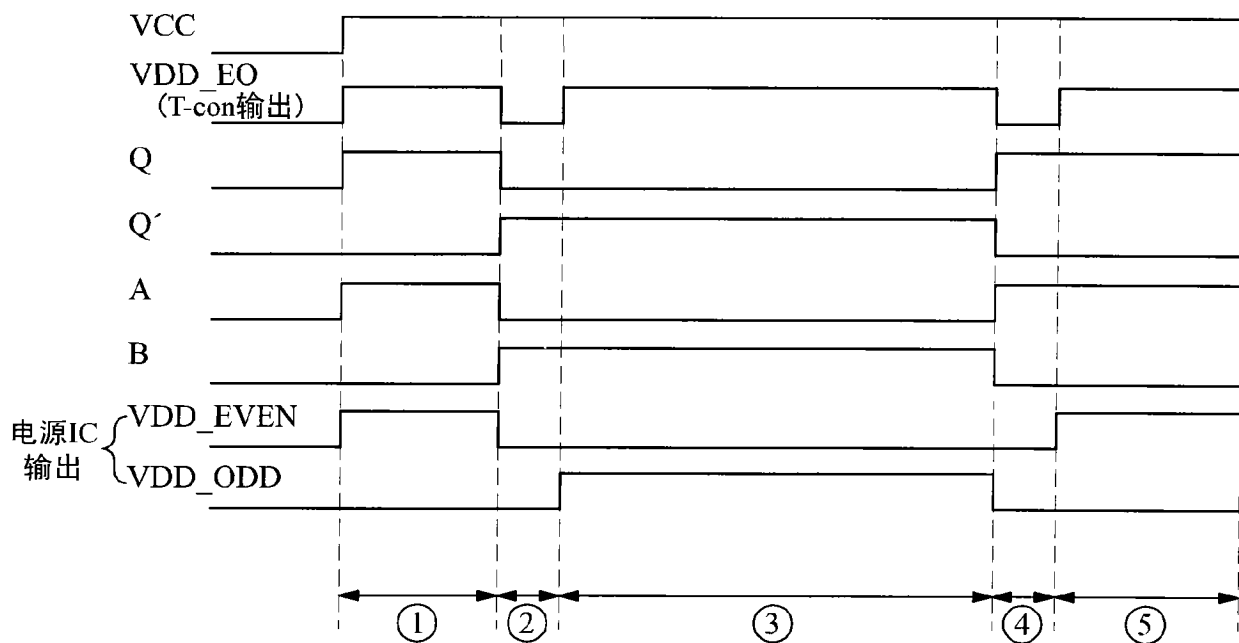


图 6

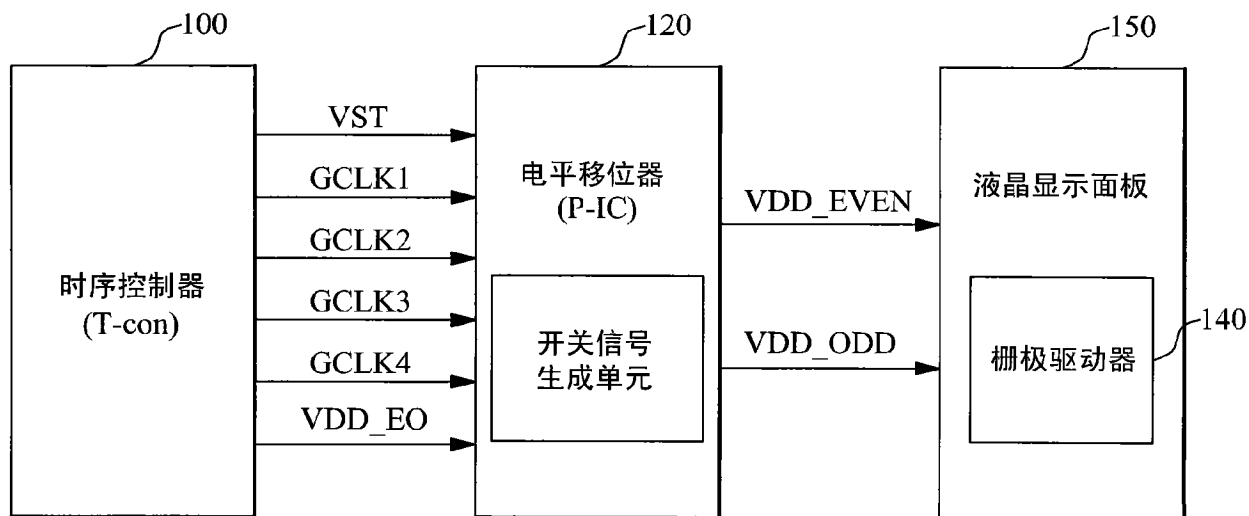


图 7

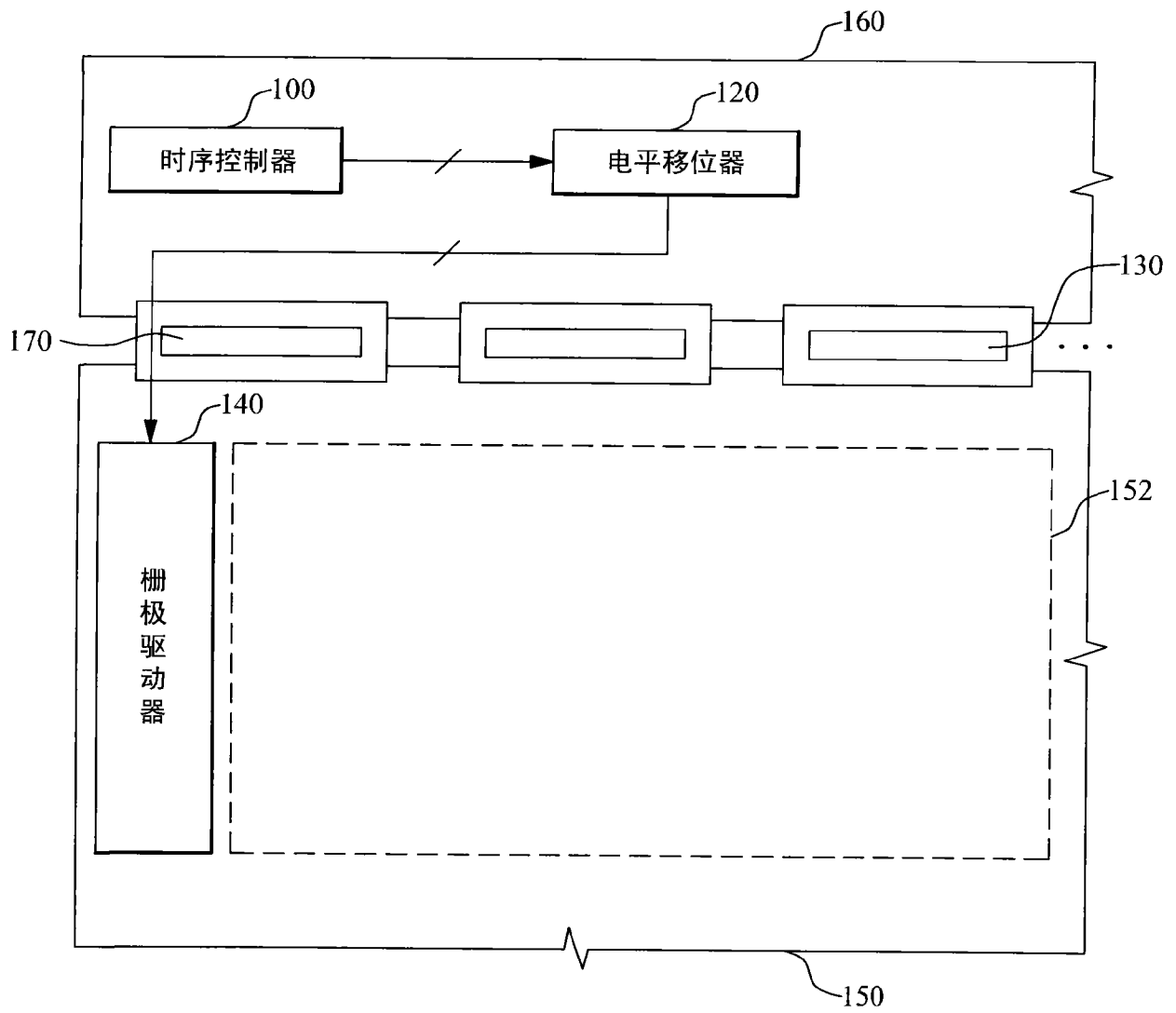


图 8

专利名称(译)	液晶显示装置		
公开(公告)号	CN102479494B	公开(公告)日	2014-09-17
申请号	CN201110378850.1	申请日	2011-11-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	文明国 南炫宅 金钟佑		
发明人	文明国 南炫宅 金钟佑		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3677 G09G3/3614 G09G2310/0224 G09G2300/0408 G09G2310/08 G09G3/3648 G09G2310/0289		
代理人(译)	徐金国		
审查员(译)	彭海良		
优先权	1020100119082 2010-11-26 KR		
其他公开文献	CN102479494A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种液晶显示装置，其中电平移位器通过利用从时序控制器发送的一个电压信号生成两个开关信号，并将生成的信号发送到液晶显示面板的栅极驱动器，所述LCD装置包括：液晶显示面板，其中形成了用于交替驱动两个晶体管的栅极驱动器；数据驱动器，驱动液晶显示面板的数据线；时序控制器，生成用于开关两个晶体管的一个电压信号，并输出所述一个电压信号；以及电平移位器，通过利用所述一个电压信号生成两个开关信号第一和第二开关信号以开关两个晶体管，并将生成的开关信号输出到栅极驱动器。

