



(12) 发明专利

(10) 授权公告号 CN 1705011 B

(45) 授权公告日 2010. 09. 08

(21) 申请号 200510076087. 1

JP 2004-118215 A, 2004. 04. 15, 摘要、说明书第 0027 段到 0030 段、附图 1-3.

(22) 申请日 2005. 05. 31

审查员 席万花

(30) 优先权数据

10-2004-0038887 2004. 05. 31 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 张容豪 金彬 尹洙荣

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉

(51) Int. Cl.

G09G 3/36 (2006. 01)

G02F 1/133 (2006. 01)

(56) 对比文件

CN 1381749 A, 2002. 11. 27, 全文.

JP 4-324826 A, 1992. 11. 13, 摘要、说明书第 0009 段到 0010 段、附图 1.

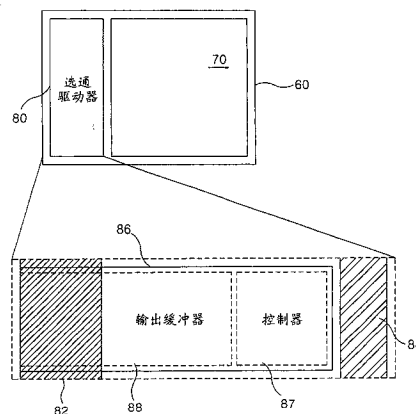
权利要求书 1 页 说明书 5 页 附图 8 页

(54) 发明名称

内置有驱动电路的液晶显示板

(57) 摘要

公开了一种内置有驱动电路的液晶显示板, 通过使驱动电路与密封剂交叠而增加驱动电路面积。在该内置有驱动电路的液晶显示板中, 液晶单元矩阵设置在通过密封剂相互连接的第一和第二基板的显示区中。驱动电路设置在所述显示区外部的所述显示板的非显示区的电路区中, 以驱动所述液晶单元矩阵。多条 LOG 型信号线设置在所述非显示区的 LOG 区中, 以提供该驱动电路所需的多个信号。所述驱动电路区和所述 LOG 区的任意一个与所述密封剂交叠。



1. 一种具有内置驱动电路的液晶显示板,包括:

由多条选通线和数据线交叉限定的多个液晶单元,设置在通过密封剂相互连接的第一和第二基板的显示区中;

具有多级的选通驱动电路,设置在所述显示区外部的非显示区的电路区中,各级包括连接到对应选通线的输出缓冲器,用于向对应的选通线输出扫描脉冲,以及连接到该输出缓冲器的控制器,用于控制所述输出缓冲器的输出;以及

多条玻璃上线型信号线和多个接触电极,该多个接触电极用于连接所述信号线和多级以向所述多级施加多个信号,该玻璃上线型信号线设置在所述非显示区的玻璃上线区中,

其中,所述输出缓冲器的一部分或所述信号线与所述密封剂交叠,并且所述输出缓冲器的该部分包括不具有所述接触电极的上拉晶体管和下拉晶体管。

2. 根据权利要求1所述的液晶显示板,其中所述信号线和所述接触电极位于各级的所述控制器与所述显示区之间。

3. 根据权利要求1所述的液晶显示板,其中所述信号线和所述接触电极位于各级的所述输出缓冲器与所述控制器之间。

4. 根据权利要求1所述的液晶显示板,其中,低电平电压馈电线与所述密封剂交叠,并且所述低电平电压馈电线连接到远离所述密封剂的所述接触电极。

5. 根据权利要求4所述的液晶显示板,其中,所述低电平电压馈电线的线宽延伸到所述密封剂的区域之外。

6. 一种液晶显示板,该液晶显示板包括:

显示区,该显示区包括选通线;

非显示区,该非显示区包括电路区和玻璃上线区,其中所述电路区包括具有多级的选通驱动电路,并且所述玻璃上线区包括多条玻璃上线型信号线,以及连接所述信号线和所述多级以施加多个信号的多个接触电极,其中所述选通驱动电路的各级包括连接到对应选通线的输出缓冲器,用于向对应的选通线输出扫描脉冲,以及连接到该输出缓冲器的控制器,用于控制所述输出缓冲器的输出;以及

密封剂,该密封剂用于接合所述液晶显示板的基板,

其中所述输出缓冲器的一部分或所述信号线与所述密封剂交叠,

并且所述输出缓冲器的该部分包括不具有所述接触电极的上拉晶体管和下拉晶体管。

7. 根据权利要求6所述的液晶显示板,其中,所述控制器相对于所述输出缓冲器的所述一部分与所述密封剂交叠的一侧而布置。

8. 根据权利要求7所述的液晶显示板,其中,所述控制器与所述输出缓冲器在一侧上靠近,并且所述控制器与所述玻璃上线区相邻。

9. 根据权利要求7所述的液晶显示板,其中,所述信号线和所述接触电极在所述输出缓冲器与所述控制器之间。

10. 根据权利要求6所述的液晶显示板,其中,所述信号线设置在所述密封剂的边沿,并延伸到所述密封剂之外。

11. 根据权利要求6所述的液晶显示板,其中所述多级被设置为与所述玻璃上线区的一侧相邻,所述密封剂设置在所述玻璃上线区的另一侧。

内置有驱动电路的液晶显示板

技术领域

[0001] 本发明涉及液晶显示器,更具体地,涉及一种具有内置驱动电路的液晶显示板。

背景技术

[0002] 通常用作电视机或计算机的显示设备的液晶显示器 (LCD) 使用电场来控制液晶的透光率,从而显示图像。通常,LCD 包括具有以矩阵形式排列的液晶单元的液晶显示板和用于驱动该液晶显示板的驱动电路。

[0003] 参照图 1,现有技术的 LCD 包括:液晶显示板 13,其具有以矩阵形式排列的 ($m \times n$) 个液晶单元 $C1c$ 、相互交叉的 m 个数据线 $D1$ 到 Dm 和 n 个选通线 $G1$ 到 Gn 、在这些数据线和选通线的交叉处设置的薄膜晶体管 (TFT);用于向数据线 $D1$ 到 Dm 施加数据信号的数据驱动电路 11;以及用于依次向选通线 $G1$ 到 Gn 施加扫描脉冲的选通驱动电路 12。

[0004] 通过将具有 TFT 阵列的 (TFT) 基板与具有滤色器阵列的滤色器基板连接并在其间设置液晶层,来形成液晶显示板 13。数据线 $D1$ 到 Dm 和选通线 $G1$ 到 Gn 相互垂直交叉。在数据线和选通线的各交叉处设置的 TFT 响应于来自选通线的扫描脉冲,将通过数据线提供的的数据电压信号传输到液晶单元 $C1c$ 的像素电极。滤色器基板具有黑底、滤色器、公共电极等。

[0005] 液晶单元 $C1c$ 通过提供给像素电极的数据电压与经由公共电极提供的公共电压之间的电势差,使具有介电各向异性的液晶旋转。利用液晶的旋转来控制透光率。具有垂直光轴的偏光片附接在 TFT 基板上。进一步在液晶显示板 13 的滤色器基板的与液晶层接触的内侧表面上设置用于确定液晶分子的自由倾角的配向膜。此外,各液晶单元 $C1c$ 具有存储电容 Cst 。存储电容 Cst 位于像素电极与级前 (pre-stage) 选通线之间,或者像素电极与公共线 (未示出) 之间,从而保持施加给液晶单元 $C1c$ 的数据电压。

[0006] 数据驱动电路 11 使用伽玛电压 (gamma voltage) 将输入的数字视频数据转换为模拟数据电压信号,并将经转换的模拟数据电压信号施加给数据线 $D1$ 到 Dm 。

[0007] 选通驱动电路 12 依次施加扫描脉冲来激活选通线 $G1$ 到 Gn 。经由数据线 $D1$ 到 Dm ,向被扫描脉冲激活的液晶单元 $C1c$ 的水平线提供数据信号。

[0008] 更具体地,如图 2 所示,现有技术的选通驱动电路 12 包括具有级联连接的第一到第 n 级 36 的移位寄存器,以依次向选通线 $G1$ 到 Gn 提供扫描脉冲。对图 2 所示的所有级 36 都提供公共时钟信号 CLK、高电平电压信号 VDD 和低电平电压信号 VSS。对第一级提供起始脉冲信号 Vst ,所有剩余的后续级将前一级的输出作为输入。第一级响应于起始脉冲 Vst 和时钟信号 CLK 向第一选通线 $G1$ 输出扫描脉冲。第二到第 n 级根据前一级的输出信号和时钟信号 CLK 依次向第二到第 n 选通线 $G2$ 到 Gn 输出扫描脉冲。第一到第 n 级具有相同的电路结构。将具有不同相位的时钟信号用于时钟信号 CLK。

[0009] 图 3 示出了图 2 所示的移位寄存器 12 的第一级 36 的详细电路结构。第一级 36 包括输出缓冲器 38,其在控制器 37 (还可见图 5) 的控制下向选通线 $G1$ 输出扫描脉冲。输出缓冲器 38 包括上拉 (pull-up) NMOS 晶体管 NT6 和下拉 (pull-down) 晶体管 NT7。上拉

晶体管 NT6 导通时将第一时钟信号 CLK1 传输到输出线。下拉晶体管 NT7 导通时将低电平电压信号 VSS 传输到输出线。当 Q 节点（控制器 37 的一部分）为高时，晶体管 NT6 导通，当 QB 节点（也是控制器 37 的一部分）为高时，晶体管 NT7 导通。控制器 37 包括用于控制该 Q 节点和 QB 节点的第一到第五 NMOS 晶体管 NT1 到 NT5，Q 节点和 QB 节点进而如上所述控制输出缓冲器 38 的输出。对第一级 36 提供高电平电压 VDD 和低电平电压 VSS、起始电压 V_{st} ，并提供时钟信号 CLK1 到 CLK4。如图 4 所示，时钟信号 CLK1 到 CLK4 具有相互不同的相位。

[0010] 下面将参照图 4 所示的驱动波形来说明第一级 36 的操作。在时间段 A 内，起始脉冲 V_{st} 和第四时钟信号 CLK4 被驱动为高。结果，第一和第二 NMOS 晶体管 NT1 和 NT2 导通，将 Q 节点预充电为高。Q 节点的高压导通了上拉 NMOS 晶体管 NT6，NMOS 晶体管 NT6 进而使低电压的第一时钟信号 CLK1 输出到第一选通线 G1。也是在时间段 A 内，高电压的起始脉冲 V_{st} 使第五 NMOS 晶体管 NT5 导通，其进而将 QB 节点拉低。NMOS 晶体管 NT3B 和下拉 NMOS 晶体管 NT7 都因施加了低压的 QB 节点而截止。因为第三时钟信号 CLK3 在时间段 A 内为低，所以 NMOS 晶体管 NT3A 和 NT4 也截止。将晶体管 NT3A 截止可以防止 Q 节点被下拉为低，将晶体管 NT4 截止可以防止 QB 节点被上拉为高。

[0011] 在时间段 B 内，第一时钟信号 CLK1 被驱动为高，同时起始脉冲 V_{st} 和第四时钟信号 CLK4 都被驱动为低。低状态的起始脉冲 V_{st} 和第四时钟信号 CLK4 使第一和第二 NMOS 晶体管 NT1 和 NT2 截止。上拉 NMOS 晶体管 NT6 因 Q 节点处的悬空高电压而保持导通。在时间段 B 内，因为高电压的第一时钟信号 CLK1，Q 节点因上拉 NMOS 晶体管 NT6 的栅极和漏极之间的交叠形成的寄生电容 CGD 而自举。结果，Q 节点电压被升至更高，这确保了上拉 NMOS 晶体管 NT6 保持导通。高电压的第一时钟信号 CLK1 被传输到输出缓冲器 38 的输出线，并表现为扫描脉冲以激活第一选通线 G1。

[0012] 在时间段 C 内，第一时钟信号 CLK1 被驱动为低，并且第二时钟信号 CLK2 被驱动为高。起始脉冲 V_{st} 和第四时钟信号 CLK4 保持为低。第一和第二 NMOS 晶体管 NT1 和 NT2 因低电压的起始脉冲 V_{st} 和第四时钟信号 CLK4 而保持截止。Q 节点保持在悬空高状态以将上拉 NMOS 晶体管 NT6 保持为导通状态。因而，低电压的第一时钟信号 CLK1 被输出到第一选通线 G1 以使选通线 G1 无效。

[0013] 在时间段 D 内，第二时钟信号 CLK2 被驱动为低，并且第三时钟信号 CLK3 被驱动为高。高状态的第三时钟信号 CLK3 使 NMOS 晶体管 NT3A 导通，以使 Q 节点被低电压 VSS 下拉为低。此外，晶体管 NT4 因高电压的第三时钟信号 CLK3 而导通。当晶体管 NT4 导通时，QB 节点被高电压 VDD 上拉为高。QB 节点处的高电压导通了 NMOS 晶体管 NT3B，以对 Q 节点完全放电。还导通了下拉 NMOS 晶体管 NT7 以向第一选通线 G1 输出低电压 VSS。

[0014] 在时间段 E 内，第四时钟信号 CLK4 被驱动为高，同时起始脉冲 V_{st} 保持为低。此外，第三时钟信号 CLK3 被驱动为低。第四晶体管 NT4 因第三时钟信号 CLK3 被驱动为低而截止，第五晶体管 NT5 因低电压的起始脉冲 V_{st} 保持为低而截止。结果，QB 节点被悬浮为高。因此，下拉 NMOS 晶体管 N7 保持导通，以维持向第一选通线 G1 提供的低电压 VSS。下拉 NMOS 晶体管 NT7 保持导通以将低电压 VSS 提供给第一选通线 G1，直到起始脉冲 V_{st} 被驱动为高。

[0015] 如果利用非晶硅 TFT 将上述的现有技术选通驱动电路内置在如图 5 所示的液晶显

示板 10 中,则各级 36 的输出缓冲器 38(也就是上拉和下拉 NMOS 晶体管 NT6 和 NT7) 的尺寸非常大。这是因为如上所述,扫描脉冲是经由输出缓冲器 38 直接施加的,并且输出缓冲器 38 的通道宽度对液晶显示板 10 的寿命有较大的影响。根据设计,输出缓冲器 38 必须保持大于几千 μm 的通道宽度。为此,选通驱动电路 30 所占据的区域是主要部分。然而,特定的产品标准对非显示区中的电路面积可以增加多少进行了限制。

[0016] 参照图 5,在显示板 10 的非显示区中提供选通驱动电路 30,并且其位于显示板 10 的外部。沿着具有选通驱动电路 30 的电路区的外围部分,在非显示区上涂覆用于连接 TFT 基板和滤色器基板的密封剂 32。在图 5 中,示出了一代表级(例如图 2 中的第一级 36) 的组成。如图所示,玻璃上线(line on glass, LOG)区 34 位于级 36 的左侧,该 LOG 区 34 具有用于提供多个时钟信号和功率信号的多条线 LOG 型信号线,并在 LOG 区 34 的左侧设置密封剂 32。级 36 包括:由上拉晶体管 NT6 和下拉晶体管 NT7 组成的输出缓冲器 38;和由第一到第五晶体管 NT1 到 NT5 组成的、用于控制输出缓冲器 38 的控制器 37。

[0017] 在现有技术中,如果包含在密封剂 32 中的玻璃纤维与金属接触,则可能会发生损坏,导致开路,因而选通驱动电路 30 不能以与密封剂 32 交叠的方式形成。如图 6 所示,形成接触电极 50 以与栅金属层 42 接触。接触电极 50 还与源/漏金属层 46 相接触。源/漏金属层 46 形成在与栅金属层 42 不同的层中,源/漏金属层 46 与栅金属层 42 之间设置有栅绝缘膜 44,它们都在基板 40 上。图 6 所示的露出结构用于驱动电路 30 中包括的各级 36。

[0018] 参照图 6,接触电极 50 将经由穿过保护膜 48 和栅绝缘膜 44 的第一接触孔 52 露出的栅金属层 42 连接到经由也穿过保护膜 48 的第二接触孔 54 露出的源/漏金属层 46。例如,在图 3 所示的一个级的详细电路中,利用接触电极 50 将第一到第六节点 N1 到 N6 分别连接到:用于高电平电压 VDD 和低电平电压 VSS 的馈电线、用于第一到第四时钟信号 CLK1 到 CLK4 的馈电线和用于起始脉冲 V_{st} 的馈电线、第一晶体管 NT1 的栅极和源极之间的连接节点 N7、Q 节点和 QB 节点等。如果接触电极 50 与包括在密封剂 32 中的玻璃纤维 56 相接触,则接触电极 50 可能腐蚀,导致电极开路。

[0019] 再次参照图 5,选通驱动电路 30 不与密封剂 32 相交叠。结果,减少了电路面积。例如,在 2.2" QVGA 的情况下,从显示区(像素区)20 延伸到薄膜晶体管基板的划片线为止的非显示区的线宽大约为 2.2mm。对于这种非显示区,密封剂 32 占据了 0.6mm 的线宽。因此,考虑到 LOG 区 34 所需的余量,其中可以形成可用的选通驱动电路 30 的电路区的线宽必须在大约 0.8 ~ 0.9mm 的范围内。由于如上所述将输出缓冲器 38 的大小(优选地为大)设置在电路面积之内并对其进行限制,所以要寻求一种增大电路面积的方案。

发明内容

[0020] 因此,本发明的目的是提供一种内置有驱动电路的液晶显示板,其通过使驱动电路与密封剂交叠而适于扩大驱动电路的面积。

[0021] 为了实现本发明的这些和其它目的,根据本发明一实施例的具有内置驱动电路的液晶显示板包括:液晶单元矩阵,设置在通过密封剂相互连接的第一和第二基板的显示区中;驱动电路,设置在所述显示区外部的非显示区的电路区中,以驱动所述液晶单元矩阵;以及多条 LOG 型信号线,设置在所述非显示区的 LOG 区中,以提供所述驱动电路所需的多个信号,其中所述驱动电路区和所述 LOG 区的任何一个都与所述密封剂交叠。

[0022] 本发明还涉及一种液晶显示板,该液晶显示板包括:显示区,该显示区包括选通线;非显示区,该非显示区包括向所述选通线提供扫描脉冲的选通驱动电路、与所述选通驱动电路连接的占据玻璃上线型区的玻璃上线信号线;以及密封剂,该密封剂用于接合所述液晶显示板的基板,其中在所述非显示区中,所述密封剂与所述选通驱动电路交叠,并且其中所述选通驱动电路包括多级,各级用于向对应的选通线提供扫描脉冲,其中各级包括:输出缓冲器,用于向对应的选通线输出扫描脉冲;以及控制器,用于控制所述输出缓冲器,其中所述密封剂与所述输出缓冲器的一部分交叠。

附图说明

[0023] 通过下面参照附图对本发明实施例的详细说明,本发明的这些和其它目的将变得显而易见,图中:

[0024] 图 1 是示出了现有技术液晶显示设备的结构的电路框图;

[0025] 图 2 是示出了图 1 的现有技术的选通驱动电路的结构的框图;

[0026] 图 3 是图 2 的现有技术的第一级的详细电路图;

[0027] 图 4 是图 3 的现有技术的第一级的驱动波形图;

[0028] 图 5 是根据现有技术的其中内置有选通驱动电路的现有技术的液晶显示板的示意平面图;

[0029] 图 6 是图 5 的现有技术的选通驱动电路中包括的接触部分的剖面图;

[0030] 图 7 示出了根据本发明第一实施例的具有选通驱动电路的液晶显示板的示意平面图;

[0031] 图 8 是示出了根据本发明第二实施例的液晶显示板的非显示区的平面图;

[0032] 图 9 是示出了根据本发明第三实施例的液晶显示板中的非显示区的平面图。

[0033] 具体实施方式

[0034] 现在详细参考本发明的具体实施例,其示例在附图中示出。下面,参照附图 7 到 9 详细描述本发明的优选实施例。

[0035] 图 7 示出了根据本发明一实施例的具有内置选通驱动电路 80 的液晶显示板 60 的示意平面图。如图所示,液晶显示板 60 包括:显示区 70,在该显示区 70 中,以矩阵形式排列对于由选通线和数据线之间的各交叉限定的各像素区提供的液晶单元;以及内置在非显示区内的选通驱动电路 80,以驱动选通线。

[0036] 通过将具有 TFT 阵列的 TFT 基板与具有滤色器阵列的滤色器基板相连接并使其间具有液晶层,来形成液晶显示板 60。

[0037] 滤色器基板具有:为显示区 70 内的各像素区形成的滤色器;形成在显示区和非显示区中的黑底,在显示区 70 内形成的黑底分割了滤色器;以及公共电极,用于向液晶单元提供公共电压。

[0038] TFT 基板的显示区具有相互交叉的选通线和数据线、与各交叉相连的 TFT、以及与该 TFT 相连的液晶单元的像素电极。

[0039] TFT 基板的非显示区的电路区具有用于驱动选通线的选通驱动电路 80, LOG 区 84 具有用于施加选通驱动电路 80 所需的时钟信号和功率信号的 LOG 型信号线。

[0040] 这里,所提供的包括在选通驱动电路 80 中的各级 86 与密封剂 82 交叠。在本示例

中,各级 86 的输出缓冲器 88 与密封剂 82 交叠。这是因为包括在输出缓冲器 88 中的上拉晶体管 NT6 和下拉晶体管 NT7 不需要接触电极 50。因此,即使输出缓冲器 88 与密封剂 82 相交叠,由密封剂 82 中包含的玻璃纤维造成的腐蚀也不会造成影响。在密封区提供的输出缓冲器 88 被密封剂 82 覆盖,从而与现有技术结构相比,显著地增加了输出缓冲器 88 的通道宽度。例如,现有技术(图 5)的输出缓冲器 38 在线宽约 0.9mm 的电路区中占据了约 0.3mm 的线宽,然而,如图 7 所示,当线宽 0.6mm 的密封剂 82 与输出缓冲器 88 交叠时,输出缓冲器 88 可以被形成为大 3 倍。

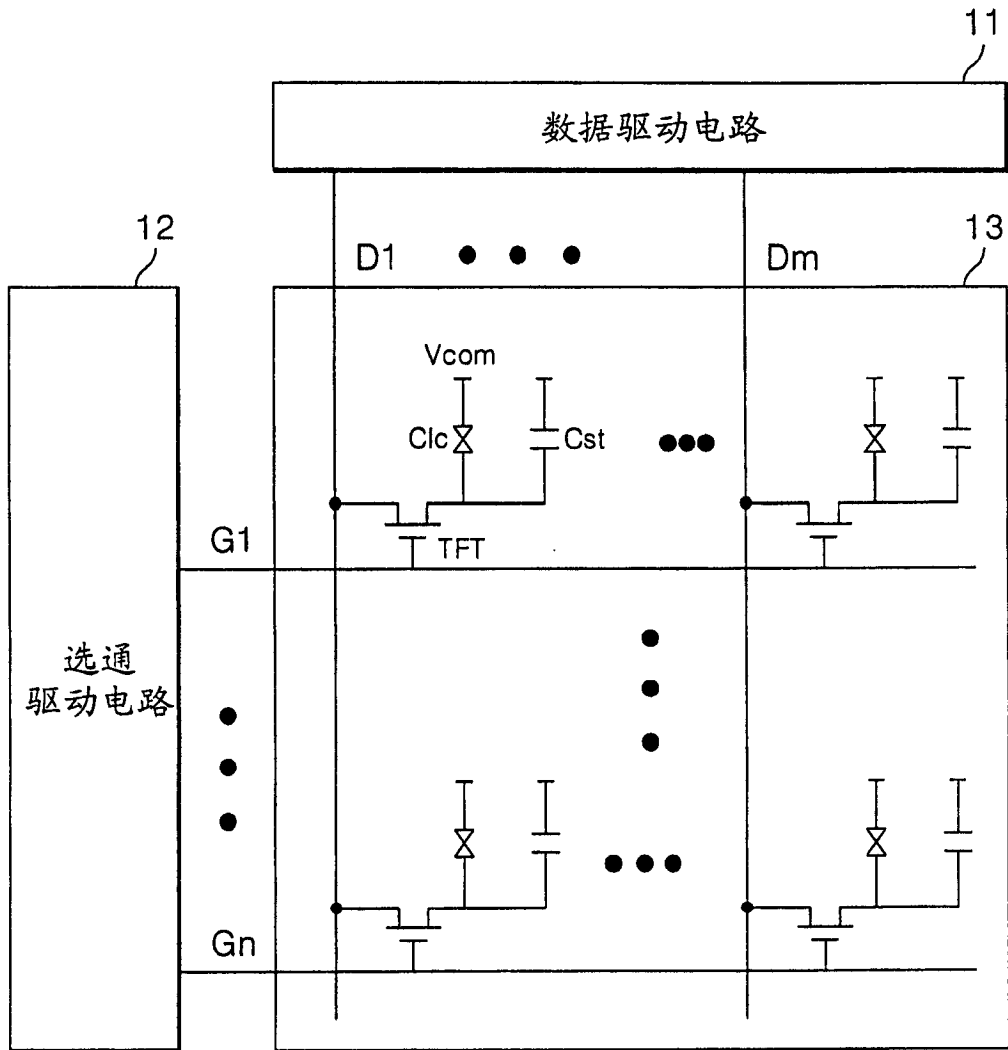
[0041] 当各级 86 的输出缓冲器 88 以这种方式与密封剂 82 交叠时,被 LOG 型信号线占据的 LOG 区 84 可以位于各级 86 与显示区 70 之间。另选地,在本发明的第二实施例中,如图 8 所示,LOG 区 84 可以位于各级 86 的控制器 87 和输出缓冲器 88 之间。在本实施例中,输出缓冲器 88 的一部分与密封剂 82 交叠。

[0042] 在本发明的第三实施例中,如图 9 所示,将 LOG 区 84 按照与密封剂 82 相交叠的方式形成。可以将各级 86 的电路面积增加由 LOG 区 84 所占据的面积,输出缓冲器 88 的大小相应地增加。在本实施例中,因为如图 3 所示 LOG 型信号线包括多个节点 N1 到 N6,所以 LOG 区 84 包括多个接触电极 50。为防止接触电极 50 与密封剂 82 之间的交叠,如图 9 的放大部分所示,用于供应低电平电压 VSS 的馈电线 VSSL 优选地较厚,以提供处理大电流的电路稳定性。VSSL 线可以与密封剂交叠,但优选地延伸到密封剂 82 的区域之外。低电平电压馈电线 VSSL 与远离密封剂的接触电极 50 连接,以确保接触电极 50 不会与密封剂 82 相交叠。

[0043] 如上所述,根据本发明实施例的内置有驱动电路的液晶显示板以与密封剂交叠的方式提供了驱动电路,从而显著增加了电路面积。因而,根据本发明实施例的内置有驱动电路的液晶显示板可以增大输出缓冲器的通道宽度以可靠地传输扫描脉冲,并可以增加液晶显示板的寿命。换句话说,减少了扫描脉冲波形的失真,并延长了显示板的寿命。

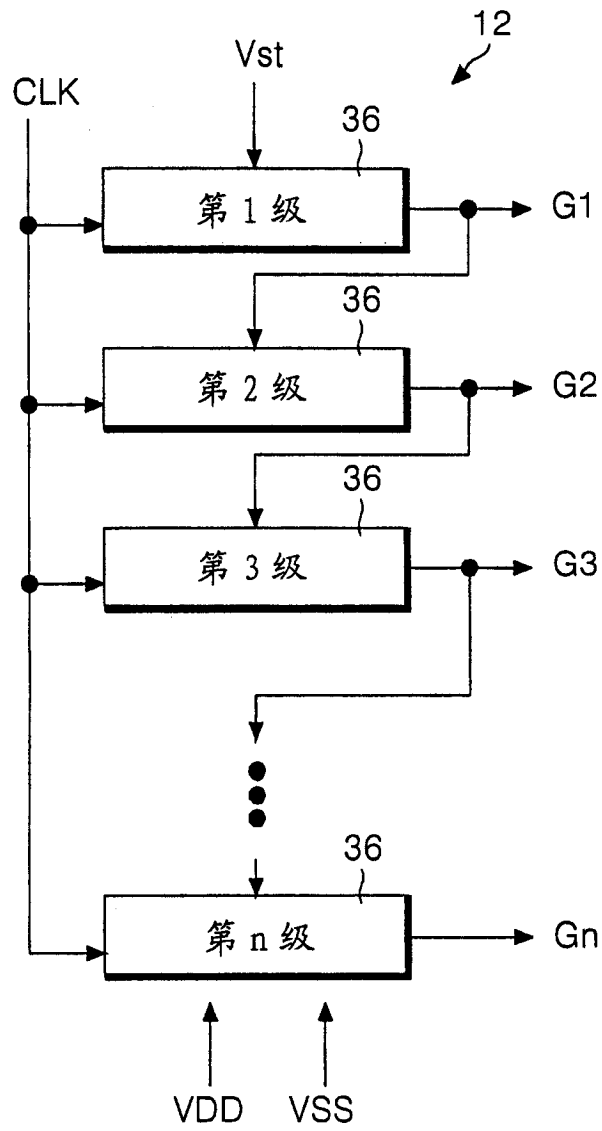
[0044] 虽然本发明是通过上述附图中示出的实施例解释的。但本领域技术人员应该理解,本发明并不限于这些实施例,而是覆盖了不脱离本发明的精神的各种变化或变型。因而,本发明的范围仅由所附权利要求书及其等价物所限定。

[0045] 本申请要求 2004 年 5 月 31 日在韩国提交的韩国专利申请 No. P2004-38887 的优先权,通过引用将其并入本文。



现有技术

图 1



现有技术

图 2

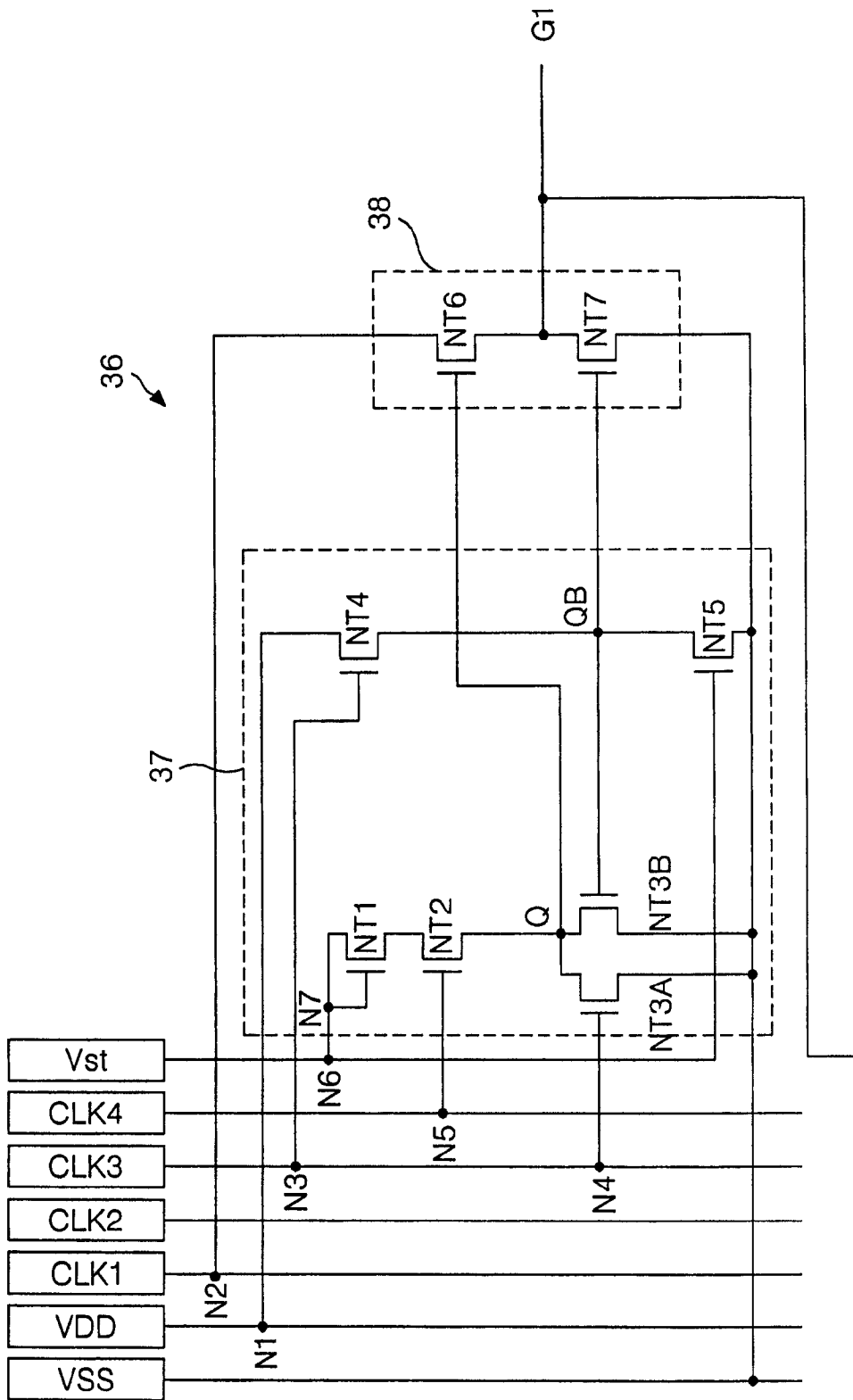


图3
现有技术

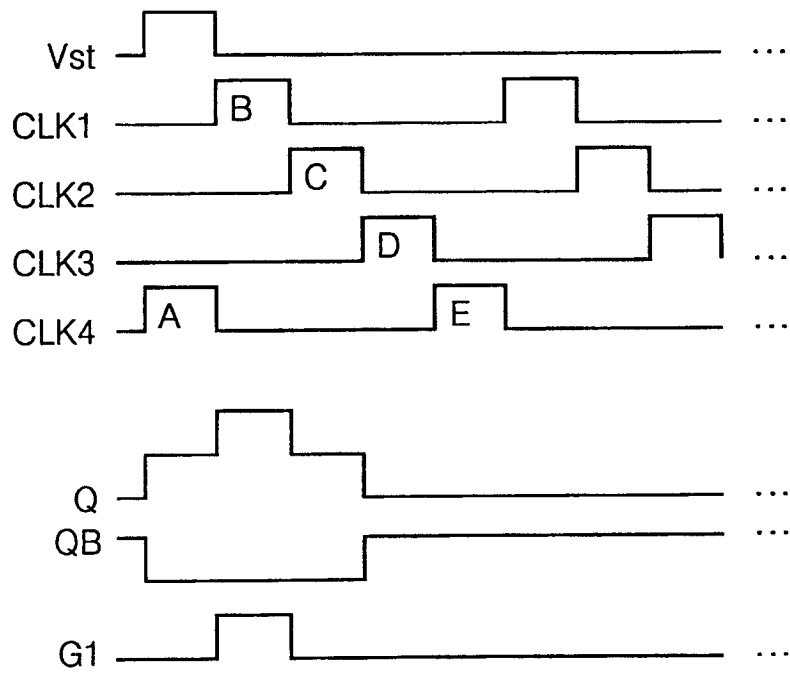
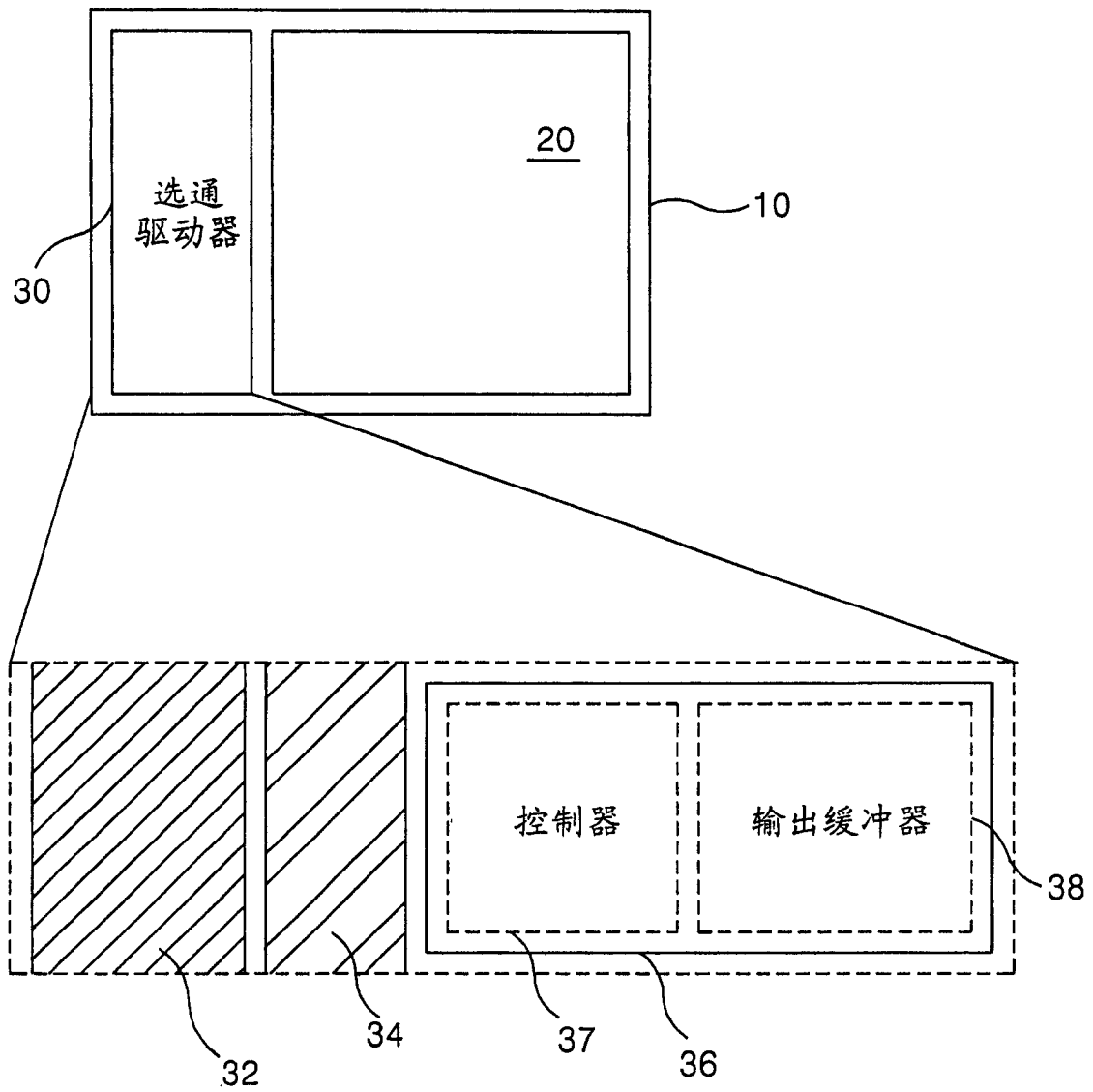
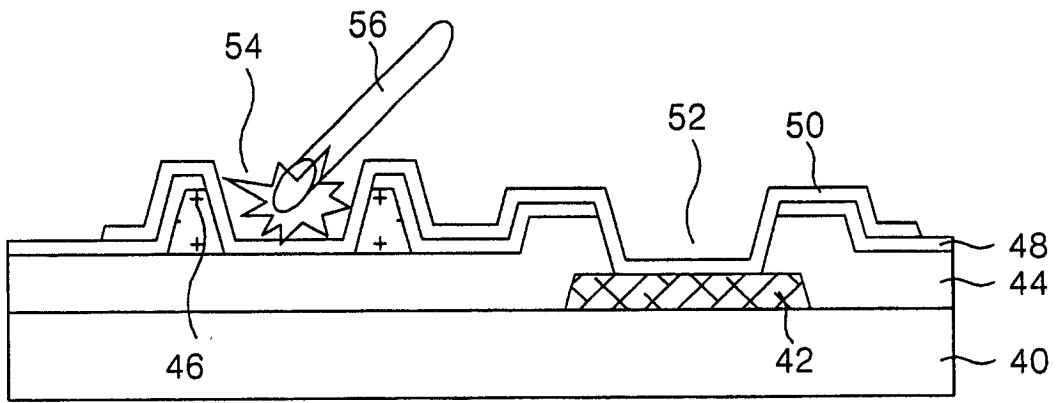


图 4
现有技术



现有技术

图5



现有技术

图6

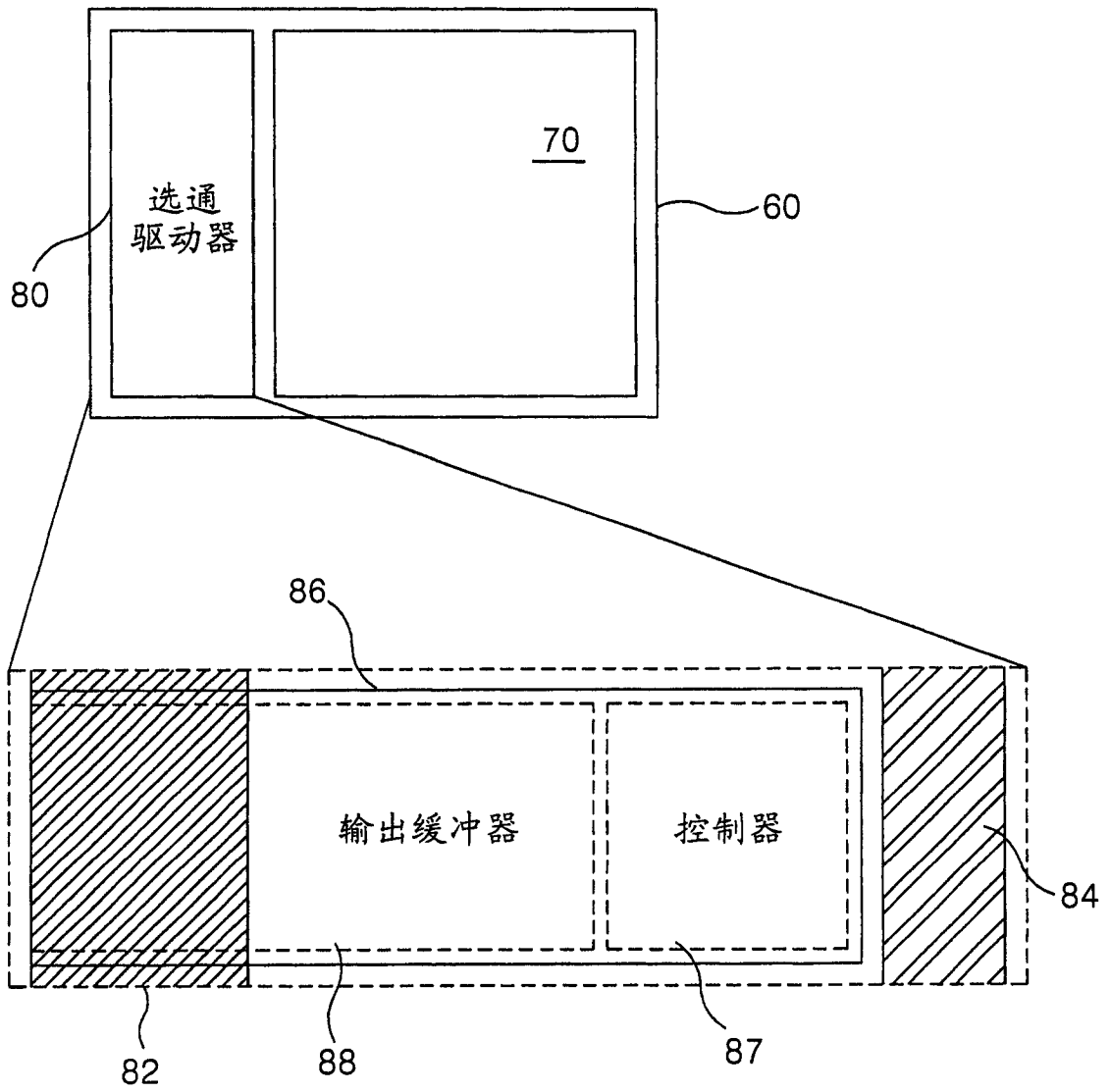


图 7

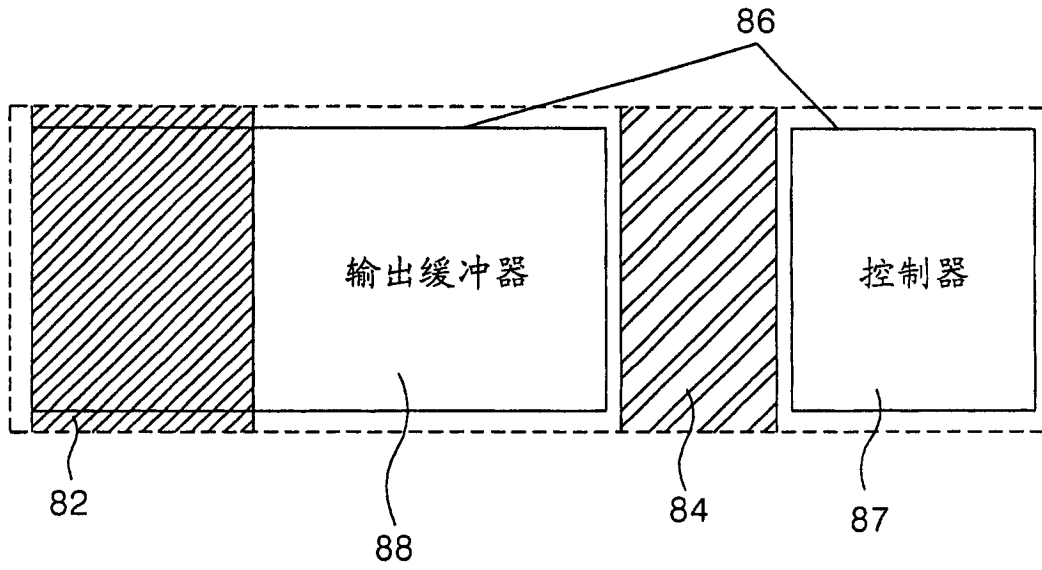


图 8

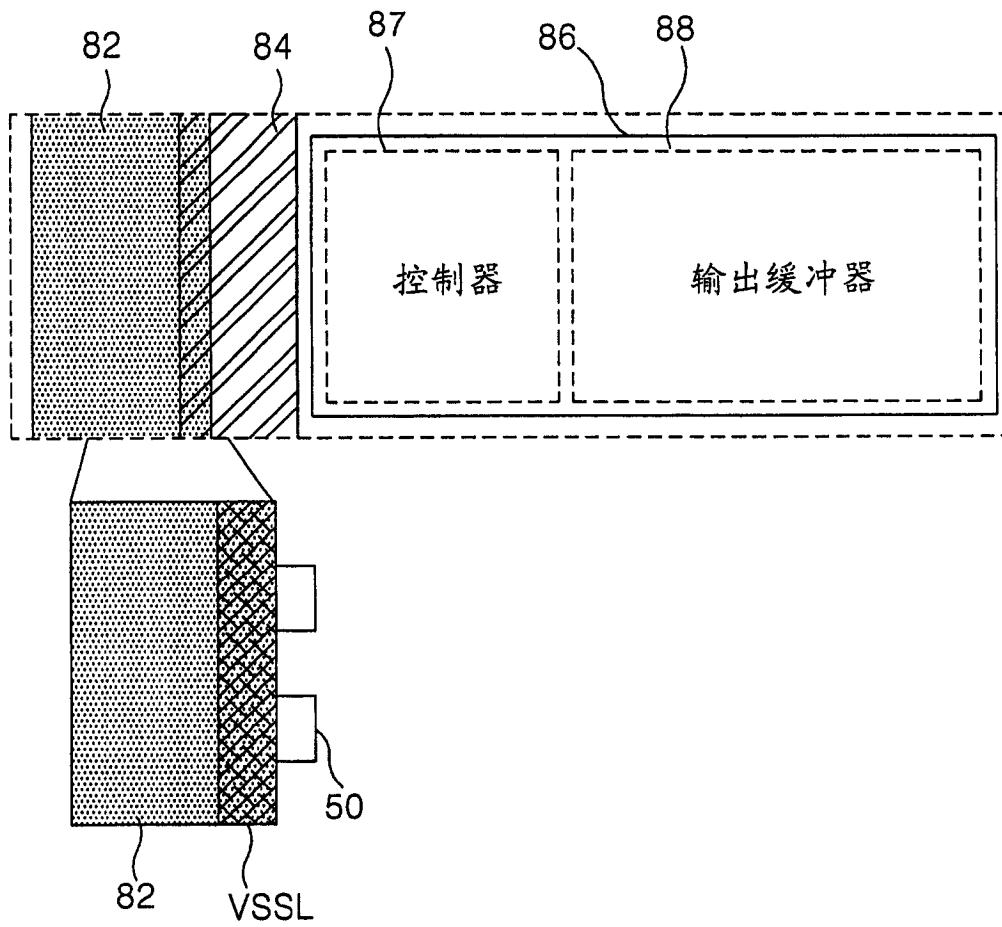


图 9

专利名称(译)	内置有驱动电路的液晶显示板		
公开(公告)号	CN1705011B	公开(公告)日	2010-09-08
申请号	CN200510076087.1	申请日	2005-05-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	张容豪 金彬 尹洙荣		
发明人	张容豪 金彬 尹洙荣		
IPC分类号	G09G3/36 G02F1/133 G02F1/13 G02F1/1339		
CPC分类号	G02F1/13452 G02F1/1339		
代理人(译)	李辉		
优先权	1020040038887 2004-05-31 KR		
其他公开文献	CN1705011A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种内置有驱动电路的液晶显示板，通过使驱动电路与密封剂交叠而增加驱动电路面积。在该内置有驱动电路的液晶显示板中，液晶单元矩阵设置在通过密封剂相互连接的第一和第二基板的显示区中。驱动电路设置在所述显示区外部的所述显示板的非显示区的电路区中，以驱动所述液晶单元矩阵。多条LOG型信号线设置在所述非显示区的LOG区中，以提供该驱动电路所需的多个信号。所述驱动电路区和所述LOG区的任意一个与所述密封剂交叠。

