



[12] 发明专利申请公开说明书

[21] 申请号 200410048165.2

[43] 公开日 2005 年 2 月 2 日

[11] 公开号 CN 1573896A

[22] 申请日 2004.6.21

[21] 申请号 200410048165.2

[30] 优先权

[32] 2003. 6.21 [33] KR [31] 40487/2003

[71] 申请人 LG. 飞利浦 LCD 有限公司

地址 韩国汉城

[72] 发明人 白宗尚 权淳英

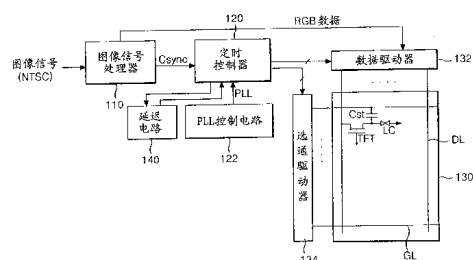
[74] 专利代理机构 北京三友知识产权代理有限公司
代理人 李 辉

权利要求书 4 页 说明书 11 页 附图 10 页

[54] 发明名称 液晶显示器的驱动装置

[57] 摘要

公开了一种液晶显示器的驱动装置，其能够在外部对显示在液晶显示板上的视野区域进行调整。在该驱动装置中，一图像信号处理器从一复合图像信号中分离一电视图像信号，并且分离一复合同步信号。一液晶显示板显示所述电视图像信号。一定时控制器使用内部时钟信号和来自所述图像信号处理器的所述复合同步信号来产生一源启动脉冲，所述源启动脉冲确定在所述液晶显示板上所显示的电视图像信号的显示开始时间。一延迟装置使所述内部时钟信号延迟并将其施加到定时控制器。



1. 一种液晶显示器的驱动装置，包括：
图像信号处理器，用于从一复合图像信号中分离一电视图像信号，
5 并且用于分离一复合同步信号；
液晶显示板，用于显示所述电视图像信号；
定时控制器，用于通过使用内部时钟信号和来自所述图像信号处理器的所述复合同步信号来产生一源启动脉冲，所述源启动脉冲确定在所述液晶显示板上所显示的电视图像信号的显示开始时间；以及，
10 电连接到定时控制器的延迟装置，用于延迟所述内部时钟信号。
2. 根据权利要求1所述的驱动装置，还包括：
数据驱动器，用于响应于来自所述定时控制器的第一组控制信号，把电视图像信号施加到液晶显示板的多条数据线，所述第一组控制信号包括来自所述定时控制器的所述源启动脉冲；以及，
15 选通驱动器，用于响应于来自所述定时控制器的第二组控制信号来驱动所述液晶显示板的多条选通线。
3. 根据权利要求1所述的驱动装置，其中，所述内部时钟信号包括：
分频时钟信号，具有与所述复合同步信号相同的周期；以及，
水平同步信号，其相对于所述复合同步信号被倒相。
- 20 4. 根据权利要求3所述的驱动装置，还包括：
锁相环控制电路，用于将一锁相环应用于所述定时控制器，所述锁相环用于使所述分频时钟信号的上升沿与所述复合同步信号的宽度的中心部分同步。
5. 根据权利要求3所述的驱动装置，其中所述定时控制器包括：
25 源启动脉冲发生器，用于通过使用所述复合同步信号和来自所述延迟装置的所述内部时钟信号来产生源启动脉冲。
6. 根据权利要求5所述的驱动装置，其中所述延迟装置包括：
可变电阻器，连接到所述定时控制器的用于输出所述分频时钟信号的输出端子；以及，

电容器，连接在所述可变电阻器和一地电压源之间，

其中，将所述可变电阻器和所述电容器之间的一节点与所述源启动脉冲发生器的时钟输入端子电连接。

7. 根据权利要求 5 所述的驱动装置，其中所述延迟装置包括：

5 可变电阻器，连接到所述定时控制器的用于输出水平同步信号的输出端子；以及，

电容器，连接在所述可变电阻器和一地电压源之间，

其中，将在所述可变电阻器和所述电容器之间的一节点与源启动脉冲发生器的时钟输入端子相连。

10 8. 一种液晶显示器的驱动装置，包括：

图像信号处理器，用于从复合图像信号中分离一电视图像信号，并且用于分离一复合同步信号；

液晶显示板，用于显示所述电视图像信号；

可变电路，用于产生一可变信号，所述可变信号用于由用户使用来
15 调整在所述液晶显示板上所显示的所述电视图像信号的显示开始时间；
以及，

定时控制器，用于通过使用所述可变信号和所述复合同步信号来产生一源启动脉冲，所述源启动脉冲确定在所述液晶显示板上所显示的所述电视图像信号的显示开始时间。

20 9. 根据权利要求 8 所述的驱动装置，所述驱动装置还包括：

数据驱动器，用于响应于来自所述定时控制器的第一组控制信号把所述电视图像信号施加到所述液晶显示板的多条数据线，所述第一组控制信号包括来自所述定时控制器的所述源启动脉冲；以及，

选通驱动器，用于响应于来自所述定时控制器的第二组控制信号来
25 驱动所述液晶显示板的多条选通线。

10. 根据权利要求 8 所述的驱动装置，其中所述定时控制器包括：

分频器，用于使用所述复合同步信号来产生多个内部时钟信号；以
及

源启动脉冲发生器，用于使用来自所述可变电路的可变信号和来自

所述图像信号处理器的所述复合同步信号来产生源启动脉冲。

11. 根据权利要求 10 所述的驱动装置, 其中所述内部时钟信号包括:
分频时钟信号, 具有与所述复合同步信号相同的周期; 以及
水平同步信号, 其相对于所述复合同步信号被倒相。

5 12. 根据权利要求 11 所述的驱动装置, 还包括:

锁相环控制电路, 用于将一锁相环应用于所述定时控制器, 所述锁相环用于使所述分频时钟信号的上升沿与所述复合同步信号的宽度的中心部分同步。

13. 根据权利要求 11 所述的驱动装置, 其中所述可变电路使来自所述分频器的内部时钟信号延迟, 以产生用于改变所述显示开始时间的可变信号, 并把所产生的可变信号施加到所述源启动脉冲发生器。

14. 根据权利要求 13 所述的驱动装置, 其中所述可变电路包括:

可变电阻器, 连接到所述定时控制器的用于输出分频时钟信号的输出端子; 和

15 电容器, 连接在所述可变电阻器和一地电压源之间,

其中, 将所述可变电阻器和所述电容器之间的一节点与所述源启动脉冲发生器的时钟输入端子电连接。

15. 根据权利要求 14 所述的驱动装置, 其中所述可变电阻器由用户调节。

20 16. 根据权利要求 13 所述的驱动装置, 其中所述可变电路包括:

可变电阻器, 连接到所述定时控制器的用于输出水平同步信号的输出端子; 和

电容器, 连接在所述可变电阻器和一地电压源之间,

25 其中, 将所述可变电阻器和所述电容器之间的一节点与所述源启动脉冲发生器的时钟输入端子电连接。

17. 根据权利要求 16 所述的驱动装置, 其中所述可变电阻器由用户调节。

18. 一种平板显示装置, 包括:

图像信号处理器, 用于从一复合图像信号中分离一视频图像信号,

并且用于分离一复合同步信号；

显示板，用于显示所述视频图像信号；

可变电路，用于产生一可变信号，所述可变信号用于由用户使用来调节在所述显示板上所显示的视频图像信号的显示开始时间；和

- 5 定时控制器，用于通过使用所述可变信号和所述复合同步信号来产生一源启动脉冲，所述源启动脉冲确定在所述显示板上所显示的视频图像信号的显示开始时间。

19. 根据权利要求 18 所述的平板显示装置，其中所述定时控制器包括：

- 10 分频器，用于使用所述复合同步信号来产生多个内部时钟信号；以及

源启动脉冲发生器，用于通过使用来自所述可变电路的可变信号和来自所述图像信号处理器的所述复合同步信号来产生源启动脉冲。

20. 根据权利要求 19 所述的平板显示装置，其中所述内部时钟信号
15 包括：

分频时钟信号，具有与所述复合同步信号相同的周期；以及
水平同步信号，其相对于所述复合同步信号被倒相。

液晶显示器的驱动装置

5 技术领域

本发明涉及液晶显示器，具体涉及液晶显示器的驱动装置，其能够在液晶显示板外部对液晶显示板上显示的视野区域（field area）进行调整。

10 背景技术

通常，有源矩阵驱动型液晶显示器（LCD）使用薄膜晶体管（TFT）作为开关器件来显示运动图像。由于可以将这种 LCD 做成比现有的阴极射线管（Braun tube）更小的器件，因此其被广泛用于个人计算机或笔记本计算机的监视器以及办公自动化设备（例如复印机等等）和便携式
15 设备（例如蜂窝电话和寻呼机等等）。

有源矩阵 LCD 在图像单元矩阵或像素矩阵上显示对应于视频信号（例如电视信号）的图像，在该矩阵的多条选通线和数据线的交叉处布置有多个液晶单元。薄膜晶体管就设置在选通线和数据线的每个交叉处，从而响应于来自选通线的扫描信号对将发送到液晶单元的数据信号进行切
20 换。

这种 LCD 依据其电视信号制式被分为两种类型，一种使用 NTSC 信号制式，另一种使用 PAL 信号制式。

通常，如果输入了 NTSC 信号（即，525 条垂直线），那么根据采样数据的数量来表示 LCD 的水平分辨率，而其垂直分辨率由 234 线 dc-隔行扫描方案来表示。反之，如果输入了 PAL 信号（即，625 条垂直线），那么
25 根据采样数据的数量来表示 LCD 的水平分辨率，而其垂直分辨率由一种类似于 NTSC 信号模式的处理方式来表示，其中每六条垂直线中的一条被除去，从而得到 521 条线。

参见图 1 和图 2，现有技术 LCD 驱动装置包括：液晶显示板 30，具

有以矩阵形式布置的多个液晶单元；选通驱动器 34，用于驱动液晶显示板 30 的多条选通线 GL；数据驱动器 32，用于驱动液晶显示板 30 的多条数据线 DL；和图像信号处理器 10，用于接收 NTSC 电视信号以将一分离为 RGB（红、绿、蓝）数据信号 R，G，B 的电视复合信号施加到数据驱动器并输出一复合同步信号 Csync。该 LCD 驱动装置还包括：锁相环（PLL）控制电路 22，用于输出锁相环；和定时控制器 20，用于接收来自图像信号处理器 10 的复合同步信号 Csync 以将水平同步信号 Hsync 和垂直同步信号 Vsync 分开地输出，并且还响应于水平同步信号 Hsync 和垂直同步信号 Vsync 以及 PLL 控制电路 22 将控制信号施加到数据驱动器 32 和选通驱动器 34 以控制其驱动定时。

液晶显示板 30 包括以矩阵形式布置的多个液晶单元以及设置在选通线 GL 和数据线 DL 的交叉处并与液晶单元相连的多个薄膜晶体管 TFT。

当施加了扫描信号（即来自选通线 GL 的选通高电压 VGH）时薄膜晶体管 TFT 导通，从而把来自数据线 DL 的像素信号施加到液晶单元。反之，当从选通线 GL 施加选通低电压 VGL 时，薄膜晶体管 TFT 截止，从而维持液晶单元中充入的像素信号。

液晶单元可以等效地被表示为一个液晶电容器 LC，并且包括一个连接到薄膜晶体管 TFT 的像素电极和一个公共电极，这两个电极之间夹着液晶并彼此相对。此外，液晶单元还包括一存储电容器 Cst，用于在下一个像素被充电之前的时间内稳定地保持充入的像素信号。该存储电容器 Cst 设置在前一选通线和该像素电极之间。在这样一个液晶单元中，具有介电各向异性的液晶的排列状态根据经由薄膜晶体管充入的像素信号而变化以控制透光率，从而实现灰度级。

选通驱动器 34 响应于来自定时控制器 20 的选通控制信号 GSP、GSC 和 GOE，顺序地把选通高电压 VGH 施加到各选通线 GL。因此，选通驱动器 34 为每条选通线 GL 驱动连接到选通线的薄膜晶体管 TFT。

更具体地说，选通驱动器 34 响应于选通移位脉冲 GSC 把选通启动脉冲 GSP 移位以产生一移位脉冲。此外，选通驱动器 34 响应于该移位脉冲，在每个水平周期 H1，H2，...把选通高电压 VGH 施加到对应的选通线 GL。

在此情况下，选通驱动器 34 响应于选通输出使能信号 GOE，仅在一使能时段中施加选通高电压 VGH。反之，在选通高电压 VGH 未施加到选通线 GL 时的剩余时段中，选通驱动器 34 施加选通低电压 VGL。

数据驱动器 32 响应于来自定时控制器 20 的数据控制信号 SSP、SSC 和 SOE，在每个水平周期 1H, 2H, ...把用于每一行的像素数据信号施加到数据线 DL。具体地说，数据驱动器 32 把来自图像信号处理器 10 的 RGB 数据施加到液晶显示板 30。

更具体地说，数据驱动器 32 响应于一源移位时钟 SSC 把源启动脉冲 SSP 移位以产生一采样信号。然后，数据驱动器 32 响应于采样信号，顺序地输入用于每个特定单元的模拟 RGB 数据以锁存它们。此外，数据驱动器 32 把用于每一行的锁存模拟数据施加到数据线 DL。

图像信号处理器 10 根据液晶显示板 30 的性质，把从外部施加的图像信号转换为适合于驱动液晶显示板 30 的电压 R, G 和 B 以把它们施加到数据驱动器 32，并把一复合同步信号 Csync 施加到定时控制器 20。此处，该复合同步信号 Csync 是与图像信号 NTSC 分开产生的。

PLL 控制电路 22 产生具有希望振荡频率的锁相环 PLL 并将其应用于定时控制器 20。

定时控制器 20 包括一分频器（未示出），用于输出具有与复合同步信号 Csync 相同周期的分频信号 DIV 以及各种时钟，并借助锁相环 PLL 使复合同步信号 Csync 与分频信号 DIV 同步。此处，使分频信号 DIV 与复合同步信号 Csync 的宽度的中心部分同步。定时控制器 20 使用来自分频器的各种时钟来产生与复合同步信号 Csync 倒相的水平同步信号 Hsync。此外，如图 3 所示，定时控制器 20 包括一用于产生源启动脉冲 SSP 的源启动脉冲发生器 24，该源启动脉冲 SSP 用于确定在液晶显示板 30 上显示的图像信号 NTSC 的水平显示开始时间 ST。

源启动脉冲发生器 24 接收来自图像信号处理器 10 的复合同步信号 Csync，并接收从定时控制器 20 的内部产生的分频信号 DIV 和水平同步信号 Hsync。因此，源启动脉冲发生器 24 使用复合同步信号 Csync 和分频信号 DIV 来产生源启动脉冲 SSP，或者使用复合同步信号 Csync 和水平

同步信号 Hsync 来产生源启动脉冲 SSP。来自源启动脉冲发生器 24 的源启动脉冲 SSP 被施加到数据驱动器 32。

这种现有技术 LCD 驱动装置借助于源启动脉冲 SSP，在液晶显示板 30 的一条水平线上，从源启动脉冲 SSP 的开始时间 ST 开始，显示图像信号 NTSC 的一图像区域的图像。例如，如图 4 所示，如果借助于源启动脉冲 SSP 在液晶显示板 30 的一条水平线上显示一个表示 1 到 13 的图像信号，那么实际上仅显示了由图中斜线表示的图像信号 B（即，3 到 12）。

发明内容

因此，本发明旨在提供一种液晶显示器的驱动装置，其实质性地消除了由现有技术的局限和缺点导致的一个或更多个问题。

本发明的优点是，提供一种液晶显示器的驱动装置，其能够调节在液晶显示板边缘显示的视野区域。

本发明的其它特征和优点将在以下的说明中给出，并且部分地可以从该说明中了解，或者可以通过本发明的实践来得知。本发明的目的和其它优点可以通过书面说明书、权利要求以及附图中具体指出的结构来实现和获得。

为了实现这些和其它优点并根据本发明的目的，如所实施和广义描述的那样，一种液晶显示器的驱动装置例如可以包括：图像信号处理器，用于从一复合图像信号中分离一电视图像信号，并且用于分离一复合同步信号；液晶显示板，用于显示该电视图像信号；定时控制器，用于使用内部时钟信号和来自图像信号处理器的复合同步信号来产生一源启动脉冲，该源启动脉冲用于确定在液晶显示板上显示的电视图像信号的显示开始时间；和电连接到定时控制器的延迟装置，用于延迟该内部时钟信号。

该驱动装置还包括：数据驱动器，用于响应于来自定时控制器的包括源启动脉冲在内的多个控制信号，把电视图像信号施加到液晶显示板的多条数据线；和选通驱动器，用于响应于来自定时控制器的多个控制信号，驱动液晶显示板的多条选通线。

在该驱动装置中，该内部时钟信号包括：分频时钟信号，具有与复合同步信号相同的周期；和水平同步信号，具有与复合同步信号相同的周期并且相对于复合同步信号被倒相。

该驱动装置还包括锁相环控制电路，用于将锁相环应用于定时控制器，该锁相环用于使分频时钟信号的上升沿与复合同步信号的宽度的中心部分同步。

定时控制器包括源启动脉冲发生器，用于使用复合同步信号和来自延迟装置的内部时钟信号来产生源启动脉冲。

延迟装置包括：连接到定时控制器的用于输出该分频时钟信号的输出端子的可变电阻器；和连接在可变电阻器和一地电压源之间的电容器，其中可变电阻器和电容器之间的一节点连接到源启动脉冲发生器的时钟输入端子。

另选地，延迟装置包括：连接到定时控制器的用于输出水平同步信号的输出端子的可变电阻器；和连接在可变电阻器和一地电压源之间的电容器，其中将在可变电阻器和电容器之间的一节点连接到源启动脉冲发生器的时钟输入端子。

在本发明的另一个方面，一种液晶显示器的驱动装置例如可以包括：图像信号处理器，用于从复合图像信号中分离一电视图像信号，并且用于分离一复合同步信号；液晶显示板，用于显示该电视图像信号；可变电路，用于产生一可变信号，用于由用户使用来调整液晶显示板上显示的电视图像信号的显示开始时间；和定时控制器，用于使用该可变信号和复合同步信号来产生一源启动脉冲，该源启动脉冲用于确定液晶显示板上显示的电视图像信号的显示开始时间。

该驱动装置还包括：数据驱动器，用于响应于来自定时控制器的包括该源启动脉冲在内的多个控制信号，把电视图像信号施加到液晶显示板的多条数据线；和选通驱动器，用于响应于来自定时控制器的多个控制信号，驱动液晶显示板的多条选通线。

在该驱动装置中，定时控制器包括：分频器，用于使用复合同步信号产生多个内部时钟信号；和源启动脉冲发生器，用于使用来自可变电

路的可变信号和来自图像信号处理器的复合同步信号来产生源启动脉冲。

此处，该内部时钟信号包括：分频时钟信号，具有与复合同步信号相同的周期；和水平同步信号，具有与复合同步信号相同的周期，并且
5 相对于复合同步信号被倒相。

该驱动装置还包括锁相环控制电路，用于把锁相环应用于定时控制器，该锁相环用于使分频时钟信号的上升沿与复合同步信号的宽度的中心部分同步。

可变电路使来自分频器的内部时钟信号延迟以产生用于改变显示开始时间的可变信号，并把所产生的可变信号施加到源启动脉冲发生器。
10

可变电路包括：连接到定时控制器的用于输出分频时钟信号的输出端子的可变电阻器；和连接在可变电阻器和一地电压源之间的电容器，其中将在可变电阻器和电容器之间的一节点连接到源启动脉冲发生器的时钟输入端子。

15 此处，可变电阻器由用户调节。

另选地，可变电路包括：连接到定时控制器的用于输出水平同步信号的输出端子的可变电阻器；和连接在可变电阻器和一地电压源之间的电容器，其中将在可变电阻器和电容器之间的一节点连接到源启动脉冲发生器的时钟输入端子。

20 此处，可变电阻器由用户调节。

在本发明的另一个方面中，一种平板显示装置例如可以包括：图像信号处理器，用于从一复合图像信号中分离一视频图像信号，并且用于分离一复合同步信号；显示板，用于显示该视频图像信号；可变电路，用于产生可变信号，用于由用户使用来调节在显示板上显示的视频图像
25 信号的显示开始时间；和定时控制器，用于使用可变信号和复合同步信号来产生一源启动脉冲，该源启动脉冲用于确定在显示板上显示的视频图像信号的显示开始时间。

应该理解，上述总体说明和以下的详细说明都是示例性和解释性的，目的是对本发明权利要求提供进一步的解释。

附图说明

被包括用来提供对本发明进一步理解的附图被包含于此，构成了说明书的一部分，显示了本发明的实施例，并且与说明书一起用于解释本发明的原理。

5 在附图中：

图 1 是显示现有技术液晶显示器驱动装置的结构示意方框图；

图 2 是用于驱动图 1 所示液晶显示板的时钟信号的波形图；

图 3 是用于产生图 2 所示源启动脉冲的定时控制器的方框图；

10 图 4 显示由图 2 所示图像信号和源启动脉冲显示在液晶显示板上的图像；

图 5 是显示根据本发明实施例的液晶显示器驱动装置的结构示意方框图；

图 6 是用于驱动图 5 所示液晶显示板的时钟信号的波形图；

图 7 是用于产生图 6 所示源启动脉冲的定时控制器的方框图；

15 图 8 是用于产生图 6 所示源启动脉冲的定时控制器的另一个例子的方框图；

图 9 显示由图 6 所示图像信号和源启动脉冲显示在液晶显示板上的图像；

20 图 10 显示由图 6 所示图像信号和源启动脉冲显示在液晶显示板上的另一个图像。

具体实施方式

现在将参考本发明的实施例，在附图中示出这些实施例的示例。

25 参照图 5 和图 6，根据本发明的一实施例的 LCD 驱动装置包括：液晶显示板 130，具有以矩阵形式布置的多个液晶单元；选通驱动器 134，用于驱动液晶显示板 130 的多条选通线 GL；数据驱动器 132，用于驱动液晶显示板 130 的多条数据线 DL；和图像信号处理器 110，用于接收 NTSC 电视信号以将一分离为红 (Red)、绿 (Green) 和蓝 (Blue) 数据信号 R, G, B 的电视复合信号施加到数据驱动器 132 并输出一复合同步信号

Csync。该 LCD 驱动装置还包括：锁相环（PLL）控制电路 122，用于输出锁相环；定时控制器 120，用于接收来自图像信号处理器 110 的复合同步信号 Csync 以将水平同步信号 Hsync 和垂直同步信号 Vsync 分开地输出，并且还响应于水平同步信号 Hsync 和垂直同步信号 Vsync 以及 PLL 控制电路 122 将多个控制信号施加到数据驱动器 132 和选通驱动器 134 以控制其驱动定时；以及，延迟电路 140，用于延迟来自定时控制器 120 的多个时钟信号，以将所延迟的多个时钟信号重新施加到定时控制器 120。

液晶显示板 130 包括以矩阵形式布置的多个液晶单元以及设置在选通线 GL 和数据线 DL 的交叉处并与液晶单元相连的多个薄膜晶体管 TFT。

10 当施加了扫描信号（即来自选通线 GL 的选通高电压 VGH）时薄膜晶体管 TFT 导通，从而把来自数据线 DL 的像素信号施加到液晶单元。反之，当施加了来自选通线 GL 的选通低电压 VGL 时，薄膜晶体管 TFT 截止，从而维持液晶单元中充入的像素信号。

液晶单元可以等效地被表示为一个液晶电容器 LC，并且包括一个连接到薄膜晶体管 TFT 的像素电极和一个公共电极，这两个电极之间夹着液晶并彼此相对。此外，液晶单元还包括一存储电容器 Cst，用于在下一个像素被充电之前的时间内稳定地保持充入的像素信号。该存储电容器 Cst 设置在前一选通线和该像素电极之间。在这样一个液晶单元中，具有介电各向异性的液晶的排列状态根据经由薄膜晶体管 TFT 充入的像素信号而

15 变化以控制透光率，从而实现灰度级。

选通驱动器 134 响应于来自定时控制器 120 的选通控制信号 GSP、GSC 和 GOE，顺序地把选通高电压 VGH 施加到各选通线 GL。因此，选通驱动器 134 使得可以为每条选通线 GL 驱动连接到选通线的薄膜晶体管 TFT。

更具体地说，选通驱动器 134 响应于选通移位脉冲 GSC 把选通启动脉冲 GSP 移位以产生一移位脉冲。此外，选通驱动器 134 响应于该移位脉冲，在每个水平周期 H1, H2, ... 把选通高电压 VGH 施加到对应的选通线 GL。在此情况下，选通驱动器 134 响应于选通输出使能信号 GOE，仅在一使能时段中施加选通高电压 VGH。反之，在选通高电压 VGH 未施加到选通线 GL 时的剩余时段中，选通驱动器 134 施加选通低电压 VGL。

25

数据驱动器 132 响应于来自定时控制器 120 的数据控制信号 SSP、SSC 和 SOE, 在每个水平周期 1H, 2H, ...把用于每一行的像素数据信号施加到数据线 DL。具体地说, 数据驱动器 132 把来自图像信号处理器 110 的 RGB 数据施加到液晶显示板 130。

- 5 更具体地说, 数据驱动器 32 响应于一源移位时钟 SSC 把源启动脉冲 SSP 移位以产生一采样信号。然后, 数据驱动器 132 响应于采样信号, 顺序地输入用于每个特定单元的模拟 RGB 数据以锁存它们。此外, 数据驱动器 132 把用于每一行的锁存模拟数据施加到数据线 DL。

- 10 图像信号处理器 110 根据液晶显示板 130 的性质, 把从外部施加的图像信号转换为适合于驱动液晶显示板 130 的电压 R, G 和 B 以把它们施加到数据驱动器 132, 并把一复合同步信号 Csync 施加到定时控制器 120。此处, 该复合同步信号 Csync 是与图像信号 NTSC 分开产生的。

PLL 控制电路 122 产生具有希望振荡频率的锁相环 PLL 并将其应用于定时控制器 120。

- 15 定时控制器 120 包括一分频器 (未示出), 用于输出具有与复合同步信号 Csync 相同周期的分频信号 DIV 以及各种时钟, 并借助锁相环 PLL 使复合同步信号 Csync 与分频信号 DIV 同步。此处, 使分频信号 DIV 与复合同步信号 Csync 的宽度的中心部分同步。定时控制器 120 使用来自分频器的各种时钟来产生与复合同步信号 Csync 倒相的水平同步信号 Hsync。此外, 如图 7 所示, 定时控制器 120 包括一用于产生源启动脉冲 SSP 的源启动脉冲发生器 124, 该源启动脉冲 SSP 用于确定在液晶显示板 130 上显示的图像信号 NTSC 的水平显示开始时间 F1、F2 和 F3。

- 25 源启动脉冲发生器 124 接收来自图像信号处理器 110 的复合同步信号 Csync, 并接收来自延迟电路 140 的时钟信号。在此情况中, 延迟电路 140 使由定时控制器 120 的内部所产生的水平同步信号 Hsync 延迟一 RC 时间常数, 以将其施加到源启动脉冲发生器 124。

为实现这一目的, 延迟电路 140 包括: 连接到定时控制器 120 的水平同步信号 (Hsync) 输出线路的可变电阻器 RB; 以及, 连接在可变电阻器 RB 和一地电压源 GND 之间的电容器 C。其中, 将可变电阻器 RB 和电容

器 C 之间的一节点与源启动脉冲发生器 124 的时钟输入端子相连。

这种延迟电路 140 设置可变电阻器 RB 的电阻值，以使水平同步信号 Hsync 延迟，并且将所延迟的时钟信号施加到源启动脉冲发生器 124。因此，源启动脉冲发生器 124 借助复合同步信号 Csync 和来自延迟电路 140 的时钟信号产生一源启动脉冲 SSP。因此，从定时控制器 120 施加到数据驱动器 132 的源启动脉冲 SSP 根据延迟电路 140 的 RC 时间常数而变化。

另选地，如图 8 所示，延迟电路 140 包括：连接到定时控制器 120 的分频信号 (DIV) 输出线路的可变电阻器 RB；以及连接在可变电阻器 RB 和一地电压源 GND 之间的电容器 C。其中，将在可变电阻器 RB 和电容器 C 之间的一节点与源启动脉冲发生器 124 的时钟输入端子相连。这种延迟电路 140 改变可变电阻器 RB 的电阻值以延迟分频信号 DIV，并且将所延迟的时钟信号施加到源启动脉冲发生器 124。因此，源启动脉冲发生器 124 借助该复合同步信号 Csync 和来自延迟电路 140 的时钟信号来产生一源启动脉冲 SSP。因此，从定时控制器 120 施加到数据驱动器 132 的源启动脉冲 SSP 根据延迟电路 140 的 RC 时间常数而变化。

这种 LCD 驱动装置借助于源启动脉冲 SSP，在液晶显示板 130 的一条水平线上，从源启动脉冲 SSP 的开始时间 F1、F2 和 F3 开始，显示图像信号 NTSC 的一图像区域的图像。例如，如图 9 所示，如果借助于源启动脉冲 SSP 在液晶显示板 130 的一条水平线上显示一个表示 1 到 13 的图像信号，那么实际上仅显示了由图中斜线表示的图像信号 B (即，4 到 13)。换言之，用户可以设置延迟电路 140 的可变电阻器 RB 的电阻值，以例如从源启动脉冲 SSP 的开始时间 F1、F2 和 F3 中选择一个开始时间，从而改变图像信号 NTSC 的显示开始时间 F1、F2 和 F3。

更具体地说，当电视图像信号 NTSC 是图 9 中所示的图像 A 时，用户可以改变可变电阻器 RB 的电阻值，以在液晶显示板 130 上显示由斜线所表示的图像 B (表示数字 4 至 13)，或者在液晶显示板 130 上显示一表示数字 1 至 10 的图像 B (如图 10 所示)。因此，根据本发明的 LCD 驱动装置使得观察者可以在液晶显示板 130 的水平方向上观察到其他的图像(1、2、13)，在图 4 中所示的现有技术的图像 B 中不能观察到这些图像。其

中，当在电视图像信号 NTSC 中包括有 0 图像时，图 10 中所示的 1 和 2 图像被延迟 1，从而使其显示在液晶显示板 130 上。

因此，根据本发明的实施例的 LCD 驱动装置能够通过调节 RC 时间常数来改变源启动脉冲 SSP（该源启动脉冲 SSP 确定了在液晶显示板 130 的一条水平显示线上所显示的图像信号的显示开始时间 F1、F2 和 F3），从而使得用户可以显示一希望的图像。

如上所述，为了改变源启动脉冲，根据本发明的 LCD 驱动装置包括具有可变电阻器和电容器的延迟电路。因此，该 LCD 驱动装置设置可变电阻器的电阻值，以改变源启动脉冲（该源启动脉冲确定了在液晶显示板的一条水平显示线上所显示的图像信号的显示开始时间），从而使得用户可以显示一希望的图像。因此，根据本发明的 LCD 驱动装置使得用户可以在外部对在该液晶显示板上所显示的图像的区域进行调节。应该理解，总体上可以将本发明的原理应用于其他的平板显示器以及其他显示器。

本领域的技术人员应该明确，在不违背本发明的精神和范围的情况下可以对本发明进行各种修改和变化。因此，如果对于本发明的各种修改和变化落入附加权利要求及其等同物的范围中，则本发明将涵盖这些修改和变化。

本申请要求 2003 年 6 月 21 日提交的韩国专利申请 No. 2003-40487 的优先权，该在先申请通过引用被全文包含于此。

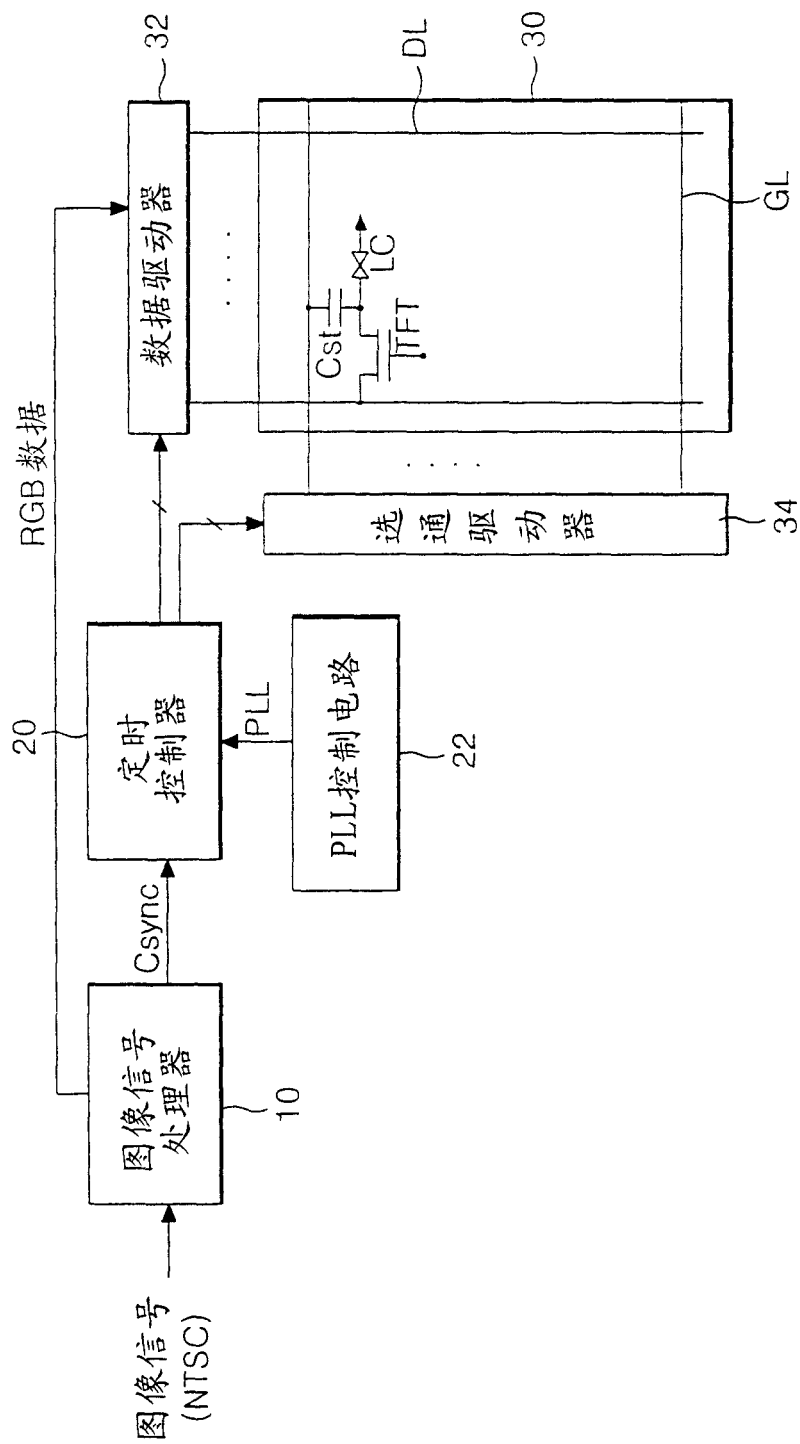


图1
现有技术

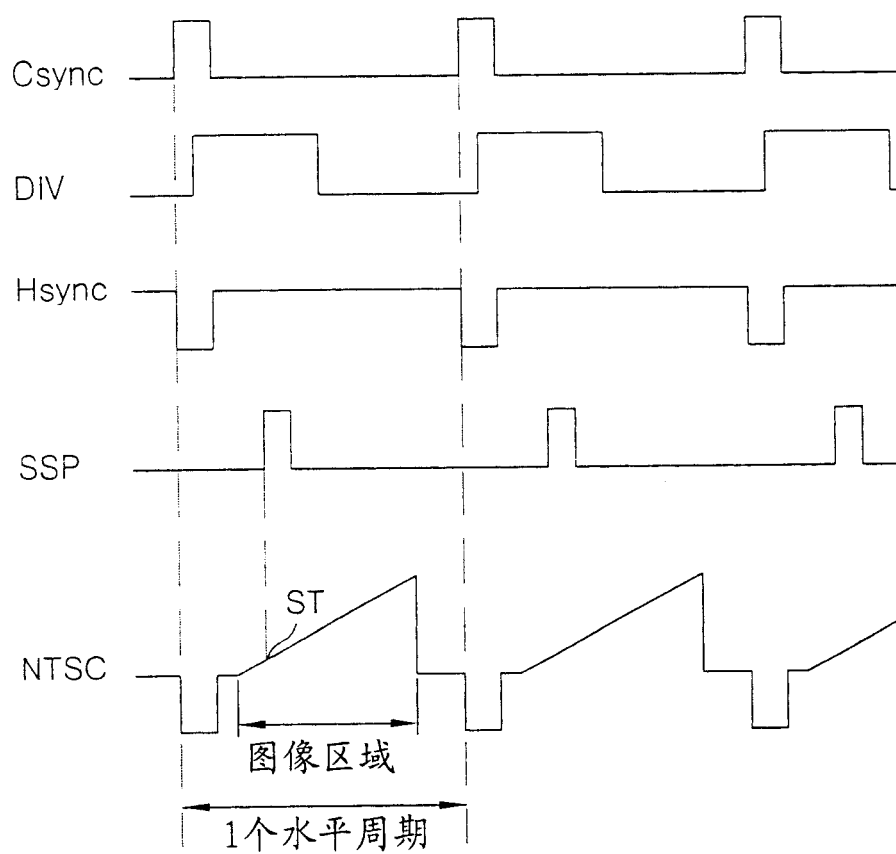


图2
现有技术

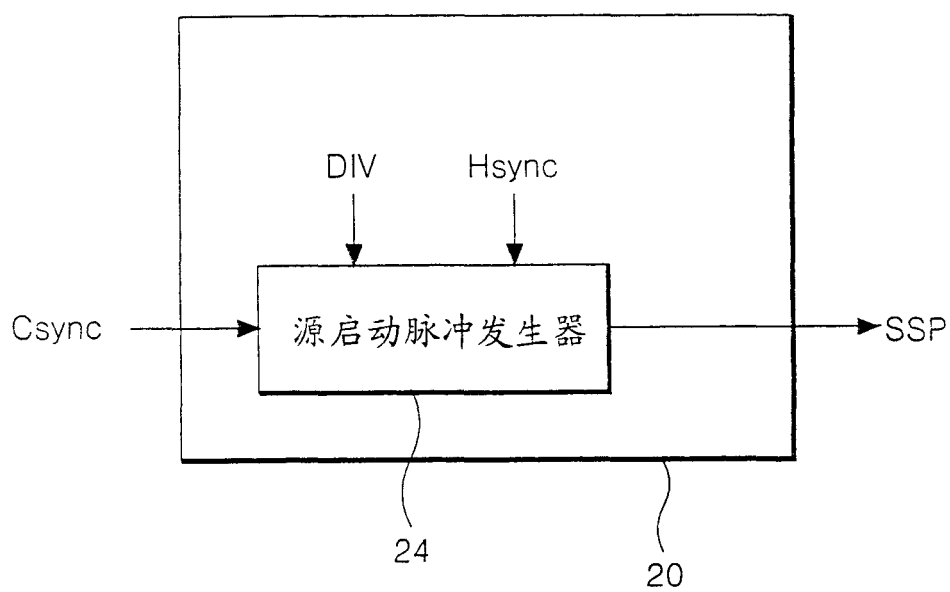


图3
现有技术

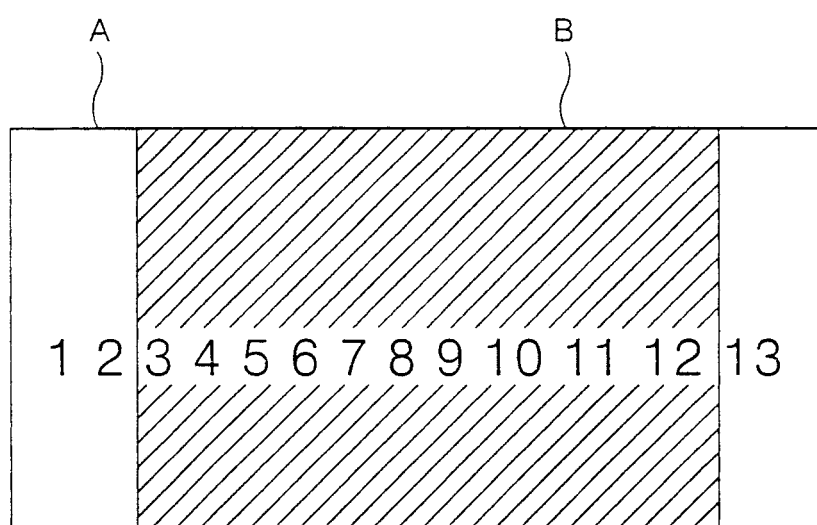


图4
现有技术

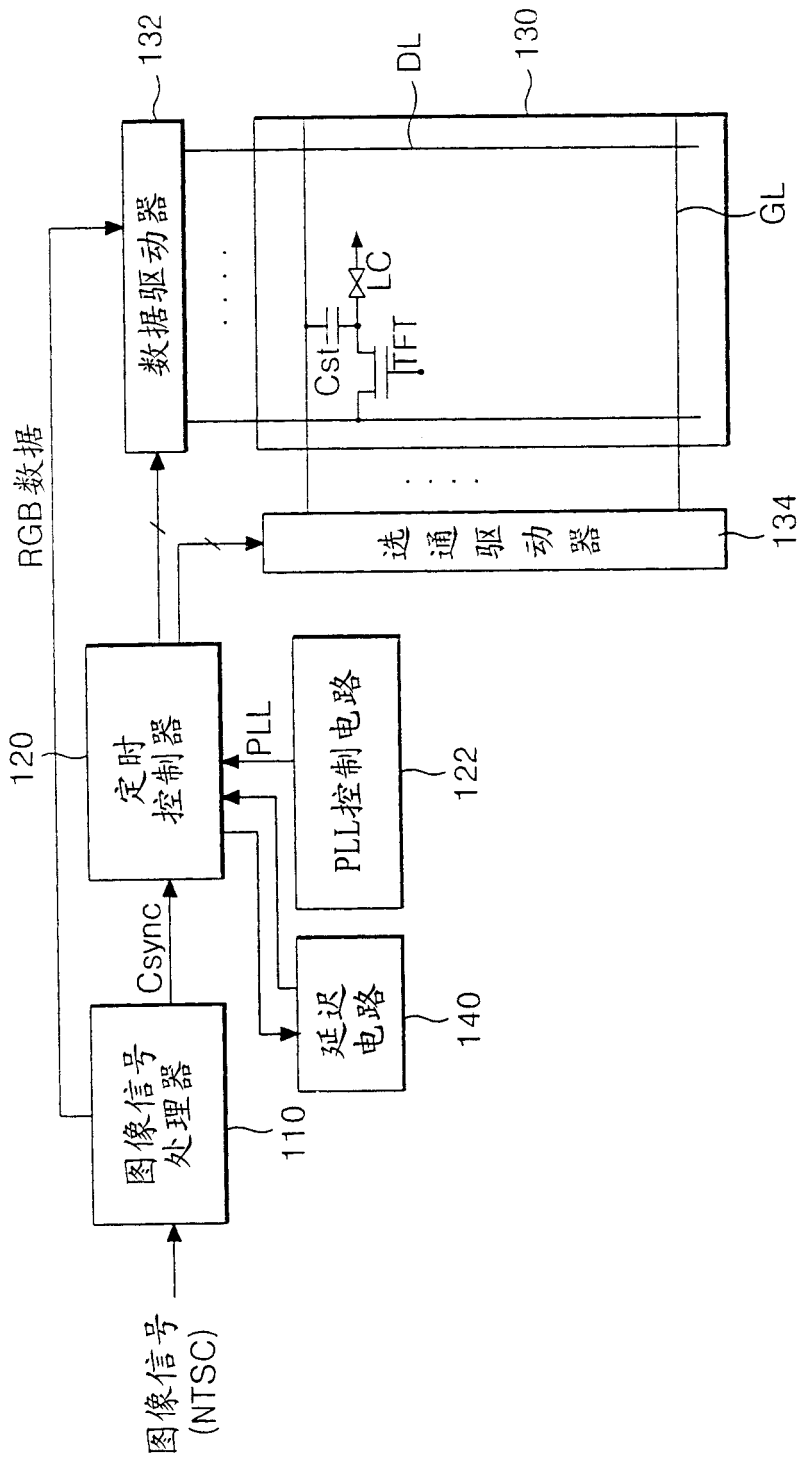


图5

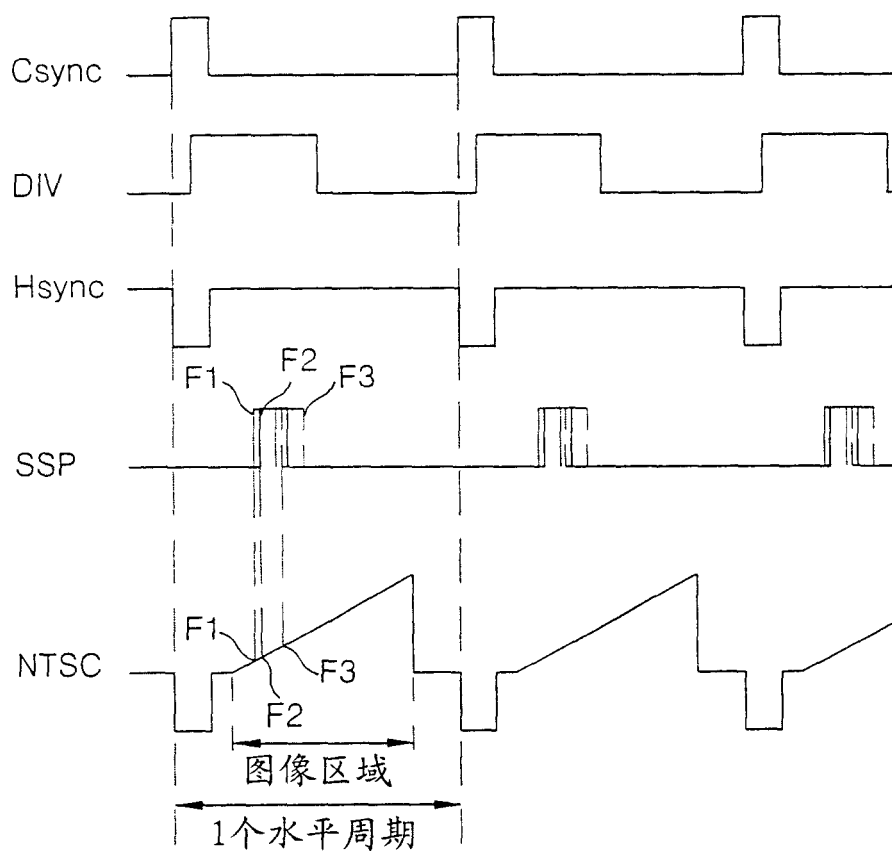


图6

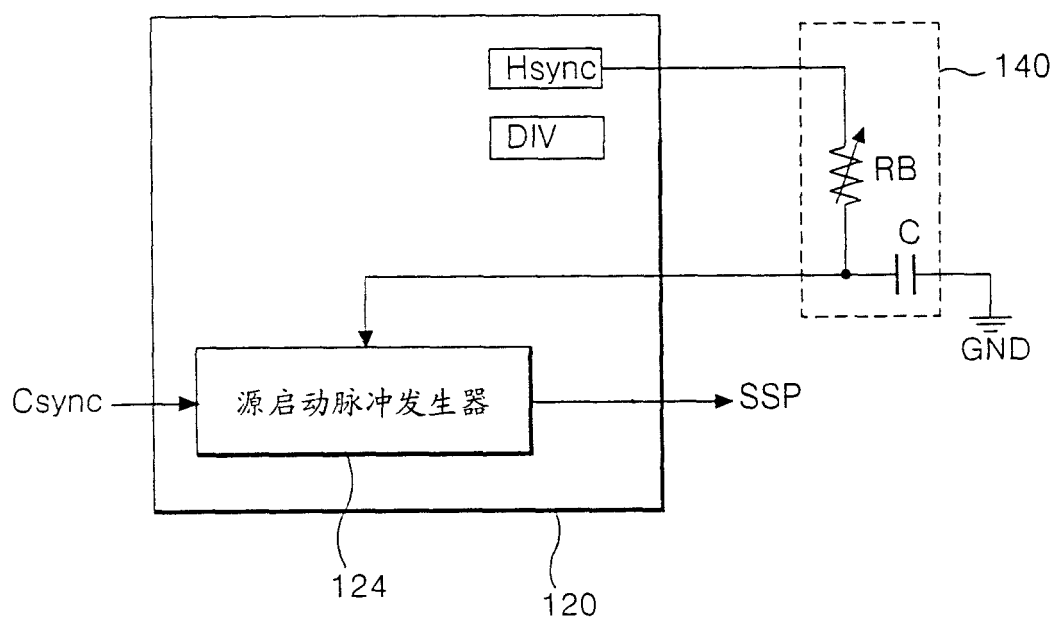


图7

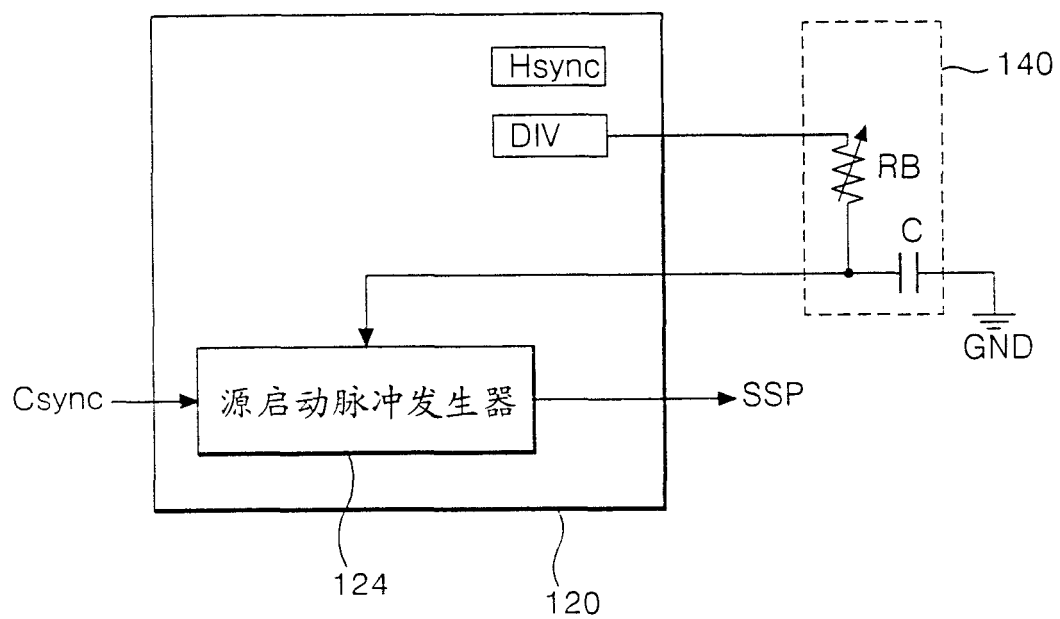


图 8

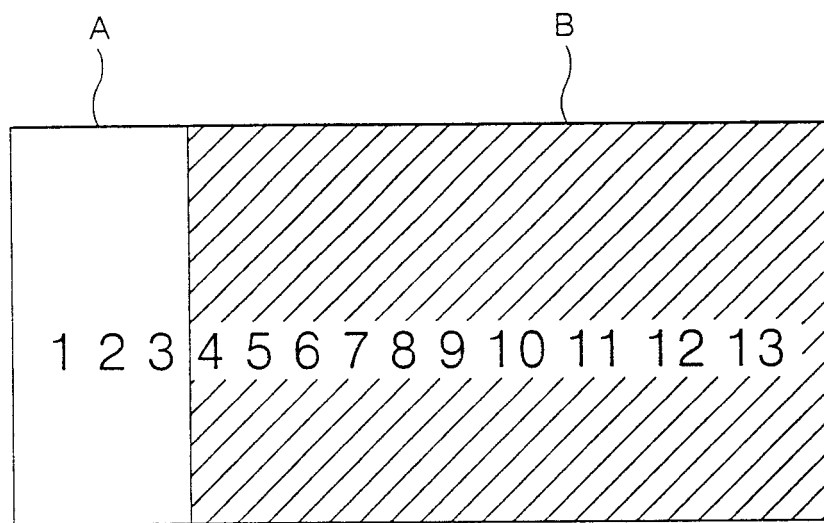


图9

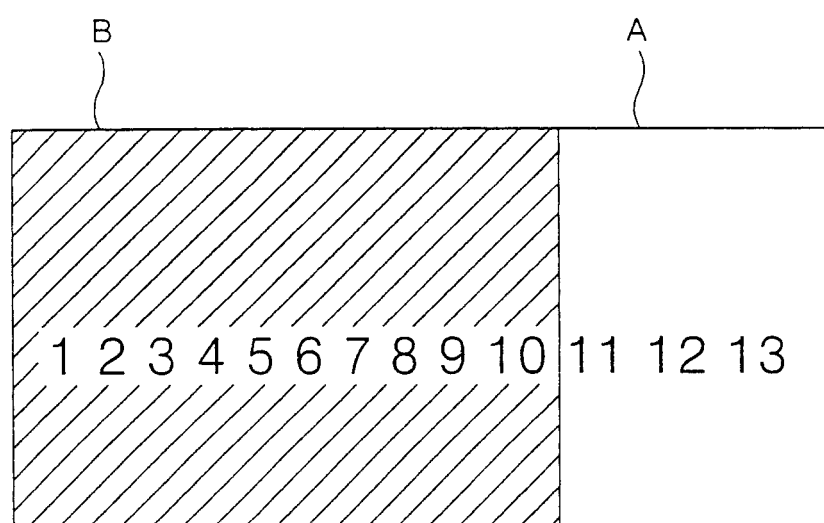


图10

专利名称(译)	液晶显示器的驱动装置		
公开(公告)号	CN1573896A	公开(公告)日	2005-02-02
申请号	CN200410048165.2	申请日	2004-06-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD有限公司		
当前申请(专利权)人(译)	LG.飞利浦LCD有限公司		
[标]发明人	白宗尚 权淳英		
发明人	白宗尚 权淳英		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 G09G5/18 H04N5/08 H04N5/66		
CPC分类号	G09G5/18 G09G2340/0478		
代理人(译)	李辉		
优先权	1020030040487 2003-06-21 KR		
其他公开文献	CN100466049C		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种液晶显示器的驱动装置，其能够在外部对显示在液晶显示板上的视野区域进行调整。在该驱动装置中，一图像信号处理器从一复合图像信号中分离一电视图像信号，并且分离一复合同步信号。一液晶显示板显示所述电视图像信号。一计时控制器使用内部时钟信号和来自所述图像信号处理器的所述复合同步信号来产生一源启动脉冲，所述源启动脉冲确定在所述液晶显示板上所显示的电视图像信号的显示开始时间。一延迟装置使所述内部时钟信号延迟并将其施加到计时控制器。

