



(45) 授权公告日 2010.05.05

11105

G09G 3/36 (2006.01)

栏第 14 段~第 8 栏第 43 段、图 1~4.

审查员 刘士奎

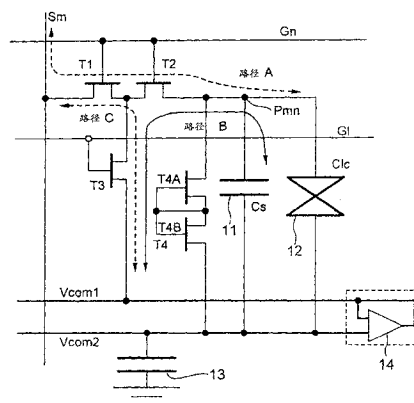
地址 中国香港沙田

(72)发明人 安居胜 井上昌秀 山下佳大朗

权利要求书 2 页 说明书 7 页 附图 13 页

主动矩阵液晶显示装置

本发明的目的是提供一种主动矩阵液晶显示装置,其能以一简单结构而有效地去除闪烁。一种主动矩阵液晶显示装置具有:多个栅极线;多个源极总线,其正交地延伸至该栅极线;在该栅极线与该源极总线的交点处提供的多个液晶元件,且作为整体布置成矩阵形式,该液晶元件连接在像素电极与相对电极之间,该相对电极连接至处于浮动状态的第一总线线路;与各液晶元件相关联地提供的多个控制电路,该控制电路具有:第一及第二晶体管,其栅极分别连接至该栅极线,在该源极总线与该像素电极之间串联地排列;第三晶体管,提供在该第一及第二晶体管的中点节点与第二总线线路之间以作为开关,该第二总线线路与该第一总线线路电位相同,且与该第一总线线路电隔离;及第四晶体管,与该像素电极及该相对电极间的该液晶元件并联以检测漏极电压。



1. 一种主动矩阵液晶显示装置,包括:

多个栅极线,

多个源极总线,其正交地延伸至该栅极线,

在该栅极线与该源极总线的交点处提供的多个液晶元件,且作为整体布置成矩阵形式,该液晶元件连接在像素电极与相对电极之间,该相对电极连接至处于浮动状态的第一总线线路,

与各液晶元件相关联地提供的多个控制电路,该控制电路具有:

第一及第二晶体管,其栅极分别连接至该栅极线,该第一及第二晶体管在该源极总线与该像素电极之间串联地排列,

第三晶体管,提供在该第一及第二晶体管的中点节点与第二总线线路之间以作为一开关,该第二总线线路与该第一总线线路电位相同,且与该第一总线线路电隔离,及

一缓冲放大器,耦接在该第一总线线路与该第二总线线路之间。

2. 如权利要求 1 所述的主动矩阵液晶显示装置,其中该第二总线线路的阻抗低于该第一总线线路。

3. 如权利要求 1 或 2 所述的主动矩阵液晶显示装置,其中还包括电容,该电容连接至该第一总线线路,其中该电容为具有大电容的电容。

4. 如权利要求 1 所述的主动矩阵液晶显示装置,包括:

多个栅极线,

多个源极总线,其正交地延伸至该栅极线,

在该栅极线与该源极总线的交点处提供的多个液晶元件,且作为整体布置成矩阵形式,该液晶元件连接在像素电极与相对电极之间,该相对电极连接至处于浮动状态的第一总线线路,

与各液晶元件相关联地提供的多个控制电路,该控制电路具有:

第一及第二晶体管,其栅极分别连接至该栅极线,该第一及第二晶体管在该源极总线与该像素电极之间串联地排列,

第三晶体管,提供在该第一及第二晶体管的中点节点与一第二总线线路之间以作为一开关,该第二总线线路与该第一总线线路电位相同,且与该第一总线线路电隔离,

第四晶体管,其与位于该像素电极及该相对电极间的该液晶元件并联以检测漏极电压,及

一缓冲放大器,耦接在该第一总线线路与该第二总线线路之间。

5. 如权利要求 4 所述的主动矩阵液晶显示装置,其中该第二总线线路具有低于该第一总线线路的阻抗。

6. 如权利要求 4 所述的主动矩阵液晶显示装置,其中还包括电容,该电容连接至该第一总线线路,其中该电容为具有大电容的电容。

7. 如权利要求 4 所述的主动矩阵液晶显示装置,其中该第三晶体管构成高电阻元件,其具有的电阻足够大于该第一或第二晶体管的导通电阻。

8. 如权利要求 4 所述的主动矩阵液晶显示装置,其中电位供应器件连接至该第一总线线路,在给该装置通电时供应一预定电位至该第一总线线路。

9. 如权利要求 4 所述的主动矩阵液晶显示装置,其中该第四晶体管构成高电阻元件,

其具有的电阻足够大于该第一或第二晶体管的导通电阻。

10. 如权利要求 7 所述的主动矩阵液晶显示装置,还包括在该第一及第二晶体管的中点节点与该像素电极之间的第五晶体管,以构成高电阻元件,其中该第三晶体管的电阻足够大于该第一或第二晶体管的导通电阻,该第五晶体管的电阻足够大于该第三晶体管的电阻,该第一或第二晶体管的截止电阻足够大于该第五晶体管的电阻。

11. 如权利要求 4 到 9 中任一个所述的主动矩阵液晶显示装置,还包括第六及第七晶体管,串联在该第二晶体管与该像素电极之间,以及

第八晶体管,连接在该第六及第七晶体管的中点节点与该相对电极之间。

主动矩阵液晶显示装置

技术领域

[0001] 本发明涉及主动矩阵液晶显示装置,且尤其涉及减少闪烁噪声及强化显示质量的改良。

背景技术

[0002] 最近已常使用主动矩阵液晶装置。该装置具有排成矩阵的液晶单元且其中有薄膜晶体管(TFT)作为液晶单元的控制装置,并且具有体积薄、功率消耗少等特征。

[0003] 这种主动矩阵液晶显示装置的控制电路是公知的,其具有的结构如日本专利公开第 2000-10072 号(以下的专利文件 1)中揭示的。

[0004] 专利文件 1 的附图显示单一画面元素(像素)的电路配置,包括栅极驱动器所驱动的栅极总线线路,及数据驱动器所驱动的数据总线线路。液晶单元接在供应有一固定电位的相对电极与像素电极之间,该像素电极通过两个串联 n 沟道 TFT 而连接数据总线线路,该 n 沟道 TFT 的栅极接到栅极总线线路。与液晶单元平行的辅助电容设置在像素电极与相对电极之间。一 p 沟道 TFT 的源极接到两个 n 沟道 TFT 之间的节点,其栅极接到栅极总线线路,而且也向其供应与相对电极所保持的电平相同的固定电势。

[0005] 通过这种方式的配置,当来自栅极驱动器的栅极信号通过栅极总线线路而施加到 TFT 时,两个 TFT 之间节点的电位也被该固定电位所固定,且即使 TFT 不具有极佳特性,在截止 TFT 时,这也允许减少截止电流,这进而强化像素的显示功能,从而最终使整个图像升级。

[0006] [现有技术专利文件 1]

[0007] 日本专利公开第 2000-10072 号。

发明内容

[0008] 技术问题

[0009] 然而在现有技术的液晶驱动电路中存在一缺陷,即一种称为“闪烁”的噪声出现在图像中。

[0010] 此问题涉及:漏极电平的正/负帧中的不对称波形(AC 失衡),及漏极信号的平均电平与共同电平之间的某一差异(DC 失衡)。

[0011] 将参考图 11 及图 1 至 6 以说明这些情况,其中绘示施加到液晶单元的波形。

[0012] 在图 11,源极数据信号是表示待显示画面的画面数据的数据信号,并且液晶单元通过周期性施加在各帧的栅极驱动信号而接收该数据信号。栅极驱动信号假定为脉波波形,其上升到某一电平再接着下降。电平的该快速且尖锐的上升及下降影响漏极信号,其可被观察为像素电压电平的快速下降。此称为“反冲电平移动”(kickback level shift)。

[0013] 因反冲电平移动而导致的像素电压电平下降受到控制电路内的泄漏影响而随着时间改变。具体地说,当数据内容是定位于相加时,它会增加,但是当数据内容是定位于相减时,它会减少。

[0014] 因反冲而导致的电平减少及因泄漏而产生的电平变化,结果是在 DC 平均值(或平均像素电压电平)与源极电平(共同电平)的中心(或数据信号的中间电平)之间有一差异。因此,在图像中出现因电平移动而产生的像素电压电平的变化,其视别为闪烁噪声。

[0015] 图 1 的示意图绘示 AC 及 DC 平衡的各种不同情况下的像素电压电平。

[0016] 图 1(1) 绘示关于共同电平对称的波形(AC 平衡),其指示平均漏极电平与共同电平之间没有差异(DC 平衡)。图 1(2) 绘示关于共同电平对称的波形,其指示二点线的平均漏极电平不同于共同电平(DC 失衡)。有不发生泄漏的理想情况,但如上所述,泄漏发生在任何实际操作中,而且像素电压随着时间而变。

[0017] 图 1(3) 绘示尽管发生泄漏而波形仍是对称,其指示得到 AC 平衡及 DC 平衡,而图 1(4) 绘示尽管发生该对称泄漏而波形仍是对称,其指示得到 AC 平衡但附带有 DC 失衡。类似地,图 1(5) 及图 1(6) 绘示受不对称泄漏影响的波形。大致上如图 1(6) 所示,若最终得到 DC 平衡,则可忽略 AC 失衡及不对称泄漏,而且通过调整共同电位电平的 DC 电压的下一处理阶段可预测出结论:看不到闪烁。然而,这是一种折中,其不能应对温度变化及时间变化特性中的其它大幅变化。

[0018] 现在将详细解译上述反冲,它是 DC 失衡的原因之一。反冲是一种现象,即在栅极信号接通连接到数据线(源极总线)的开关以传输数据到液晶单元之后,将开关关断会影响液晶单元中的浮动电容,而这又使得像素电压电平下降。此现象的结果是,相对于共同源极电位的漏极电压总体上改变,且像素信号电平的 DC 平均电平减少。

[0019] AC 失衡的主要原因是像素电压电平中的大幅变化,其源于当 TFT 截止时像素电极与源极总线之间的泄漏。因泄漏电流而导致的失衡程度可以用正及负号表示,而调整可导致更多的麻烦,如根据显示图像的内容及温度而偏离最佳值,更糟的是,由于夺取(seizing)问题,显示质量恶化,并且失去可靠度。

[0020] 闪烁是由如上所述的两个原因引起的。

[0021] 为了应付 DC 失衡,通常在现有技术中是以手动方式调整共同 DC 电平,但这是令人烦恼的,而且很难按期望精确调整。

[0022] 另一方面,为了克服泄漏电流,必须封闭一条可能的泄漏路径,其将它引入一共同路径。

[0023] 在传统装置中不能同时执行这二种应对措施。

[0024] 这就是为何将泄漏电流引入共同路径以去除 AC 平衡会影响及改变去除 DC 平衡所需的共同电平。

[0025] 因为该原因,现有技术的主动矩阵液晶显示装置不能有效地去除闪烁。

[0026] 本发明是考虑这些情况做出的,因此本发明的目的是提供一种主动矩阵液晶显示装置,其能以简单结构有效地去除闪烁。

[0027] 技术方案

[0028] 根据本发明的第一特点,提供一种主动矩阵液晶显示装置,包括:

[0029] 多个栅极线,

[0030] 多个源极总线,其正交地延伸至该栅极线,

[0031] 在该栅极线与该源极总线的交点处提供的多个液晶元件,且作为整体布置成矩阵形式,该液晶元件连接在像素电极与相对电极之间,该相对电极连接至处于浮动状态的第

一总线线路，

[0032] 与各液晶元件相关联地提供的多个控制电路，该控制电路具有：

[0033] 第一及第二晶体管，其栅极分别连接至该栅极线，该第一及第二晶体管在该源极总线与该像素电极之间串联地排列，及

[0034] 第三晶体管，提供在该第一及第二晶体管的中点节点与第二总线线路之间以作为一开关，该第二总线线路与该第一总线线路电位相同，且与该第一总线线路电隔离。

[0035] 根据本发明的第二特点，提供一种主动矩阵液晶显示装置，包括：

[0036] 多个栅极线，

[0037] 多个源极总线，其正交地延伸至该栅极线，

[0038] 在该栅极线与该源极总线的交点处提供的多个液晶元件，且作为整体布置成矩阵形式，该液晶元件连接在像素电极与相对电极之间，该相对电极连接至处于浮动状态的第一总线线路，

[0039] 与各液晶元件相关联地提供的多个控制电路，该控制电路具有：

[0040] 第一及第二晶体管，其栅极分别连接至该栅极线，该第一及第二晶体管在该源极总线与该像素电极之间串联地排列，

[0041] 第三晶体管，提供在该第一及第二晶体管的中点节点与一第二总线线路之间以作为一开关，该第二总线线路与该第一总线线路电位相同，且与该第一总线线路电隔离，及

[0042] 第四晶体管，其与位于该像素电极及该相对电极间的该液晶元件并联以检测漏极电压。

[0043] 有利效果

[0044] 如上所述，来自液晶单元的像素信号感应至第一共同线，其以浮动连接方式而导通至一相对电极，同时感应一产生的泄漏电流至一第二共同线，其与第一共同线分离以去除改变共同电平的原因，且因此可自动地得到 DC 平衡以抑制闪烁，而没有令人烦恼的调整。

[0045] 而且，通过提供检测漏极电平的器件能快速得到 DC 平衡。

附图说明

[0046] 图 1 绘示施加至液晶单元的电压波形，以显示现有技术的缺点；

[0047] 图 2 的电路图显示在根据本发明的主动矩阵液晶显示装置的第一实施例中的一个显示单元；

[0048] 图 3 是为实现图 2 中的电路而构想的电路图；

[0049] 图 4 为实现图 2 中的电路而构想的另一电路的电路图；

[0050] 图 5 的电路图显示在根据本发明的主动矩阵液晶显示装置的第二实施例中的一个显示单元；

[0051] 图 6 的电路图显示在根据本发明的主动矩阵液晶显示装置的第三实施例中的一个显示单元；

[0052] 图 7 的电路图显示在根据本发明的主动矩阵液晶显示装置的第四实施例中的一个显示单元；

[0053] 图 8 的电路图显示在根据本发明的第五实施例中的一个显示单元；

[0054] 图 9 的电路图显示在根据本发明的主动矩阵液晶显示装置的第六实施例中的一个显示单元；

[0055] 图 10 的电路图显示图 2 中的四个显示单元，其排列成矩阵形式；

[0056] 图 11 绘示未应用本发明的装置结构上变化像素电压电平的波形；

[0057] 图 12 绘示一装置结构上变化像素电压电平的波形，由装置去除泄漏至源极总线的起因；及

[0058] 图 13 绘示根据本发明的一装置结构上变化像素电压电平的波形，该装置结构具有一路径有利于迫使泄漏电流流动。

具体实施方式

[0059] 参考附图，现在将描述本发明的多个实施例。在以下的实施例中，相同附图标记表示相同元件，且省略其叙述。

[0060] 图 2 是本发明基本结构的电路图，显示一种主动矩阵液晶显示装置的一个显示单元。实际的液晶显示装置有众多排列成矩阵的液晶单元。

[0061] 第一及第二薄膜晶体管 (TFT) T1 及 T2 串联在源极总线 Sm (作为数据线) 与像素电极 Pmn 之间，而且各 TFT 各自的栅极接到栅极线 Gn。

[0062] 第三薄膜晶体管 (TFT) T3，其栅极接到栅极线 G1，T3 接在其漏极 (其接到第一共同线 Vcom1) 与 (TFT T1 及 T2 之间的) 节点或中点之间。

[0063] 在像素电极 Pmn 与第二共同线 Vcom2 之间，具有电容 C1c 的液晶单元 12、具有电容 Cs 的存储电容器 11、及晶体管 T4 互相并联。晶体管 T4 实际上由串联的双晶体管 T4A 及 T4B 组成，而这两个晶体管其各自栅极接到它们自己中点的节点。晶体管 T4 具有大的电阻值。

[0064] 第二共同线 Vcom2 处于浮动模式中，用于直流 DC，并且它通过位于其间的具有大电容的电容器 13 来接地，并且接到缓冲放大器 14 的一个输入端。缓冲放大器 14 的另一输入端接到第一共同线 Vcom1，而其输出端接到第一共同线 Vcom1 以供应电压。缓冲放大器 14 将其输出电位馈回到其另一输入以维持 Vcom1 及 Vcom2 在相同电位。

[0065] 现在将说明此电路的操作，而为完成前一电路而构思的另一电路则用作比较。首先，将参考图 3 以说明在无晶体管 T4 下的电路操作。虽然在图 3 中省去接到共同线的电容器 13 及缓冲放大器 14，但共同线 Vcom1 及 Vcom2 互相独立但是电位相同，并且为了便于理解可将该部分视为短路，但必须注意的是如上所述共同线 Vcom2 处在浮动模式。

[0066] 现在，将考虑二个路径 A 及 B；其中路径 A 从源极总线 Sm 开始通过晶体管 T1 及 T2 而到达液晶单元 12，而路径 B 从液晶单元 12 开始通过晶体管 T2 及 T3 而到达第一共同线 Vcom1。

[0067] 截止晶体管 T1 及 T2 以截止液晶单元，则路径 A (即普通泄漏路径)，被关断。从路径 A 开始的泄漏改变液晶单元的电位，而该改变量取决于源极总线的电位。然而当晶体管 T3 导通时，从路径 A 开始的泄漏电流被中断，且此时，来自液晶单元的泄漏电流经由路径 B 通过晶体管 T3 而流到第一共同线。因此，与第一共同线无关且处在浮动状态的第二共同线 Vcom2 与源极总线的泄漏电流电隔离 (源极总线取决于数据内容)。这样，可得到 AC 平衡。

[0068] 这样的情况也如图 12 及 13 所示。图 2 绘示这样的情况，即，其中晶体管 T1 及 T2

截止而晶体管 T3 导通,以关闭通到源极总线的路径。比较图 12 与图 11,到像素的源极总线泄漏不再被叠加在数据上,也不对受到数据变化影响的像素电位进行任何增减,因此当共同线 Vcom1 及 Vcom2 设定在最佳 DC 共同电平时,可观察到,因泄漏而产生的电压电平均匀地变化,从液晶单元的电平变成 DC 共同电平。

[0069] 然而在这样的情况下,若比较第一正驱动帧与后续的负驱动帧,将发现因泄漏而导致的电平减少及增加是不对称的,因而不能消除 AC 平衡。这是因为在新泄漏路径 B 上的晶体管 T2 的泄漏并不总是恒定的,而是在从像素至晶体管 T3 的电流以及反向电流之间有不同的量。该泄漏电流取决于在晶体管 T3 的栅极偏压电位与在晶体管 T2 的漏极及源极电位(当后者(T2)截止时)之间的关系,并且在晶体管 T2 的漏极及源极电位也是取决于显示数据的内容及来自像素的输出极性而变化,以便将供应的功率转成交流电。

[0070] 相反,当晶体管 T3 导通以迫使泄漏电流流向第一共同线 Vcom1 时,由图 13 的波形可看出,电流的任何泄漏部分都流入第一共同线 Vcom1,且因此因泄漏而减少的电平在所有帧中是均一的,其导致像素电压电平波形在各帧中是对称的,因而得到 AC 平衡。

[0071] 然而因为反冲的影响,像素电平的 DC 平均值与源极电平的中间值不同。解决由此差异而产生的闪烁问题的方法一般可能仅是通过共同 DC 电位的外部调整。由于第二共同线处在浮动状态,所以这两个值在较长时间范围是一致的,但是在上述对于固定电位的调整迟早会导致观察到闪烁,这是因为图像及温度的变化、以及其它特性依时间而改变的变化。

[0072] 为了克服及去除上述缺点,在像素电极与第二共同线 Vcom2 之间提供晶体管 T4,如图 4 所示。通过晶体管 T4 可迫使在第二共同线 Vcom2 的共同电平马上得到满足,以便在没有外部供应共同电压的情况下与平均漏极电平一致。

[0073] 大容量的电容接到第二共同线 Vcom2,这是因为第二共同线一直要保持维持 AC 低阻抗的状态。

[0074] 为电路提供晶体管 T3 及 T4,这可以在短时间内大幅改善 AC 失衡及 DC 失衡。

[0075] 此外,至今尚未提及以 C 表示的另一泄漏路径,其中包括晶体管 T1 及 T3,如图 2 所示。由于上述缓冲放大器 14 将第一共同线与第二共同线隔离以保持较低的第二共同线阻抗,所以可防止经由路径 C 的泄漏。

[0076] 现在将进一步讨论 AC 平衡。晶体管 T3 的导通阻止了源极总线上数据信号的泄漏,但是在晶体管 T2 截止的同时,仍存在从像素开始经过晶体管 T3 的泄漏路径 B。在此路径上观察到的泄漏小到可以忽略,否则即使不能忽略它,从像素流出的泄漏也可视为等同于流入像素的。然而实际上,源极电位与晶体管 T2 的漏极电位之间的相对关系有大幅度的变化,这是因为输入逆变成交流电,因此进入及离开的电流的值不一定平衡,可能导致像素的电位失衡。提供晶体管 T5 以吸收晶体管 T2 的截止(OFF)电阻中的变化。晶体管 T5 呈现不具有极性的失衡电阻,而晶体管 T2 呈现的电阻值小到可以忽略截止(OFF)电阻,但是另一方面,相对于像素阻抗是足够大的。

[0077] 这样,由于迫使电流的泄漏部分流入第一共同线以使液晶单元的浮动第二共同线上的像素电压的波形中心等于源极总线电平的 DC 平均值,所以不仅得到 DC 平衡,而且改善了 AC 失衡,并因而去除闪烁的原因以强化图像质量。

[0078] 图 5 的电路图显示在根据本发明的主动矩阵液晶显示装置的另一实施例中的一

个显示单元。

[0079] 比较此实施例与图 2 所示,前者与后者不同之处在于,晶体管 T3 由两个彼此串联的、分别自偏压的薄膜晶体管 T3A 及 T3B 组成,假设晶体管 T1 与 T2 之间的节点是节点 A,晶体管 T3A 与节点 A 之间的节点是节点 B,晶体管 T4A 与像素电极之间的节点是节点 C,晶体管 T5 接在节点 B 与节点 C 之间。

[0080] 晶体管 T5 由双薄膜晶体管 T5A 及 T5B 组成,而且这两个晶体管其各自栅极接到它们自己之间的节点或中点。

[0081] 晶体管 T1, T2, T3, T5 的电阻之间的关系是根据以下公式设定:

[0082] $T1_{on} = T2_{on} \ll T3 \ll T5 \ll T2_{off}$

[0083] 其中例如 $T1_{on} = T2_{on}$ 是 $1M\Omega$, T3 是 $30M\Omega$, T5 是 $1G\Omega$, 而 $T2_{off}$ 是 $30G\Omega$ 。

[0084] 在该装置中实现这些关系,这允许晶体管 T2 上向右和向左的泄漏得到平衡。

[0085] 薄膜晶体管 T3 被设计成具有自偏压配置,因此不再需要线 G1,其简化了控制电路的结构。

[0086] 如上面所述配置,正驱动帧中的泄漏特性可对称于负驱动帧中的泄漏特性。

[0087] 图 6 的电路图显示根据本发明的主动矩阵液晶显示装置的第三实施例中的一个显示单元。

[0088] 此实施例等效于图 5 所示的结构,其中加入接到 DC 电源供应器 18 的开关 17 及预充电共同线 V_{com1}' ,其中开关 17 用以迫使电压供应到第二共同线以便于在通电时初始化该电路。

[0089] 使用这样的结构是因为使浮动状态下的第二共同线供应有电压需要大量时间,特别地,在给该装置通电时需要时间来得到无闪烁的图像,因此在给电路通电时,开关 17 用于迫使 DC 电源 18 接到第二共同线,以快速地升高其电位。在此快速通电期间,时常会产生噪声,但是一些应对措施,如关闭背光,可以有效地使得感觉不到噪声。

[0090] 图 10 是 2×2 矩阵的修订实施例,其中如图 3 所示的初始化结构应用在图 2 实施例中。

[0091] 图 7 的电路图显示根据本发明的主动矩阵液晶显示装置的第四实施例中的一个显示单元。

[0092] 此实施例是根据图 5 所示实施例的修改。具体地说,虽然晶体管 T5 起到使晶体管 T3 在其左边的泄漏和在其右边的泄漏得到平衡的作用,但是对串联在源极总线与像素之间的晶体管 T1 及 T2 加入串联的晶体管 T6 及 T7,以使晶体管 T5 与晶体管 T3 隔离,并且其栅极接到栅极线 G1 的薄膜晶体管 T8 连接在晶体管 T6, T7 的节点或中点与第二共同线之间。此外,假设晶体管 T6, T7 的中点与晶体管 T8 之间的节点是节点 A,则晶体管 T5 接在节点 A 与像素电极之间。由晶体管 T1 至 T3 及晶体管 T6 至 T8 组成的衰减器因为其元件的配置也称为 π 型衰减器。可用单一替代晶体管取代晶体管 T2 及 T6 以减少元件数目。

[0093] 晶体管 T8 是图 5 所示实施例中晶体管 T4 的替代,而且是选择的能检测晶体管 T5 及 T4 漏极电平的晶体管。

[0094] 图 8 是图 2 实施例的修改的电路图,其显示第五实施例中的一个显示单元。

[0095] 此实施例与图 2 所示实施例不同之处在于液晶单元 12 接在像素电极 P_{mn} 与第一共同线之间,并且与液晶单元 12 相关联的存储电容器 11 接在像素电极 P_{mn} 与 DC 电源之间。

[0096] 假设寄生电容 C_{pr} 和栅极线 G_n 与像素电极 P_{mn} 之间的晶体管 T2 存在着某一关系, 则电容 C_s 及 C_{pr} 的电容划分使存储电容器 (C_s) 11 中的电荷储存能在随意 DC 电流电压电平上执行。

[0097] 类似地, 图 9 是图 2 所示实施例的修改的电路图, 其显示根据本发明的第六实施例的一个显示单元。在此实施例中, 以低通滤波器 (LPF) 19 取代图 2 的缓冲放大器, 并且交替波形产生器 20 连接到大容量的电容 13 (不接地), 其产生周期性反相自身的波形。

[0098] 首先, 低通滤波器 19 将共同反相信号从低阻抗的共同电平中去除, 因此可以稳定 DC 电平以强化释放出晶体管 T3 中的泄漏电流的功能。

[0099] 交替波形产生器 20 产生反相波形以使第二共同线的电平反相, 但是第二共同线本身仍维持在浮动状态中以用于直流电 DC, 并且该电路操作类似于图 2 所示。

[0100] 虽然已用多个实施例来说明本发明的应用, 但在不背离本发明真实精神的前提下作的任何修改都意欲包括在本发明的范围中。

[0101] [附图标记列表]

- | | | |
|--------|----|-------|
| [0102] | 10 | 储存电容器 |
| [0103] | 12 | 液晶单元 |
| [0104] | 13 | 备用电容 |
| [0105] | 14 | 缓冲放大器 |
| [0106] | 17 | 开关 |
| [0107] | 18 | 低直流电源 |
| [0108] | 19 | LPF |

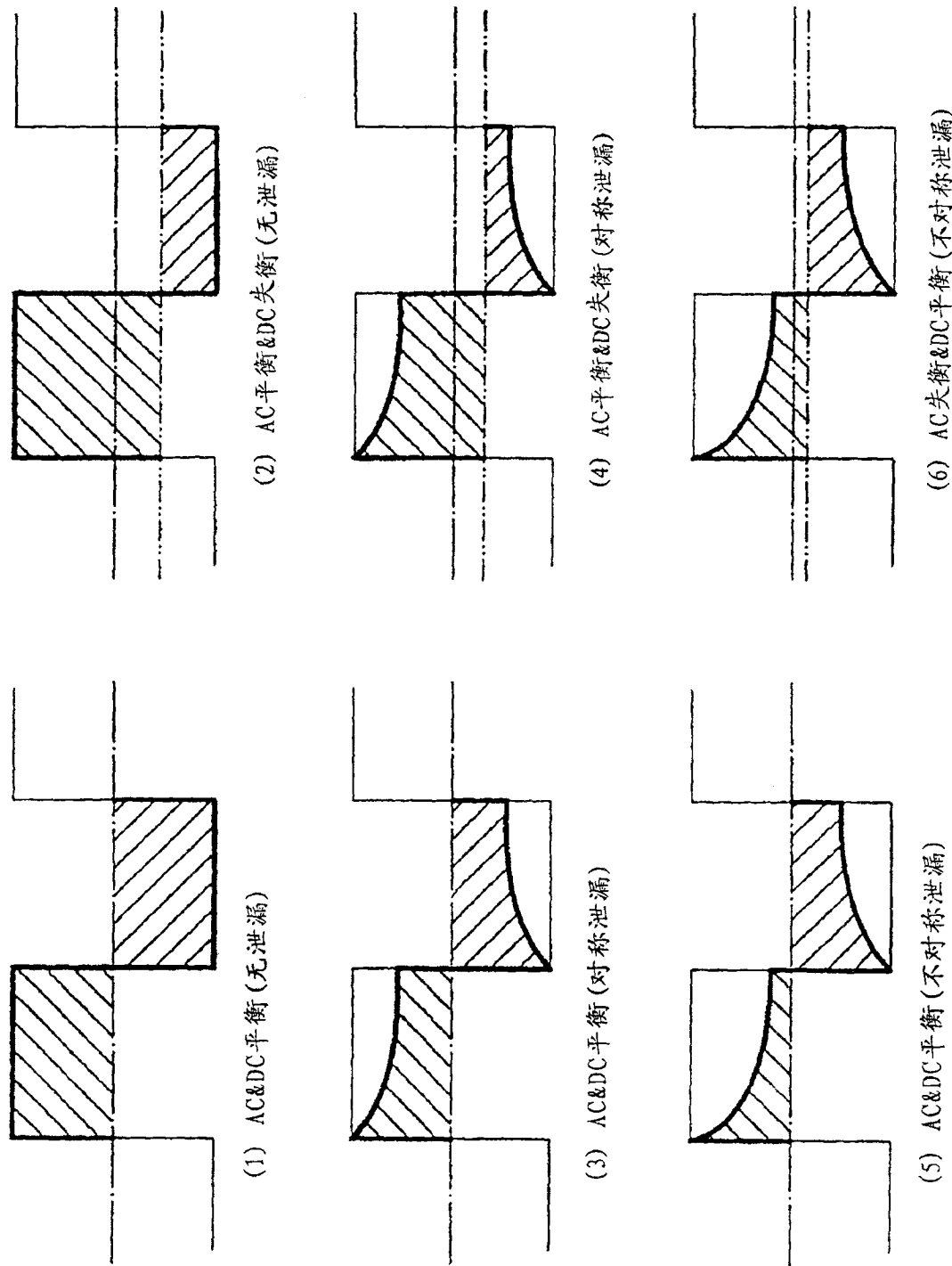


图 1

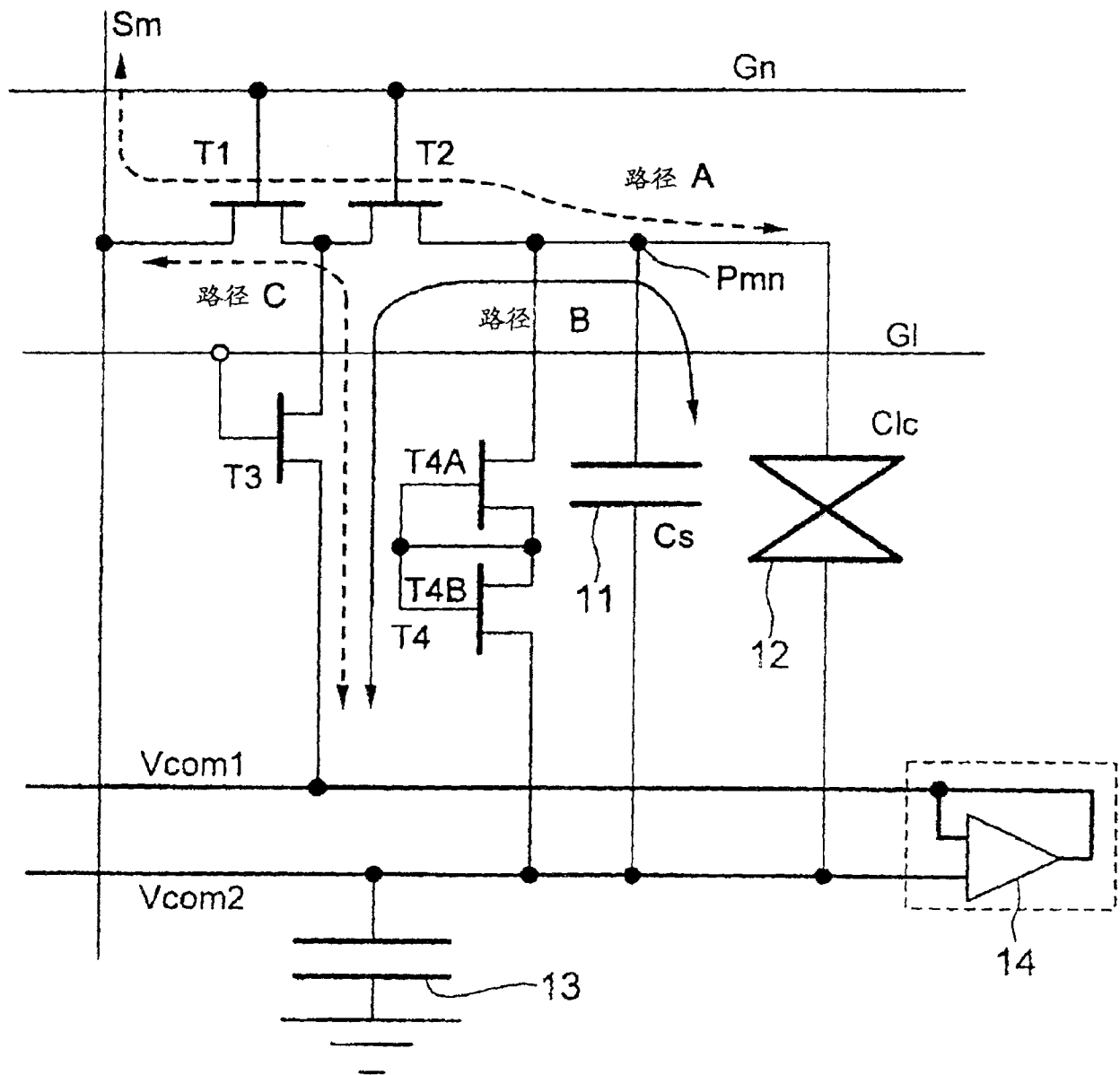


图 2

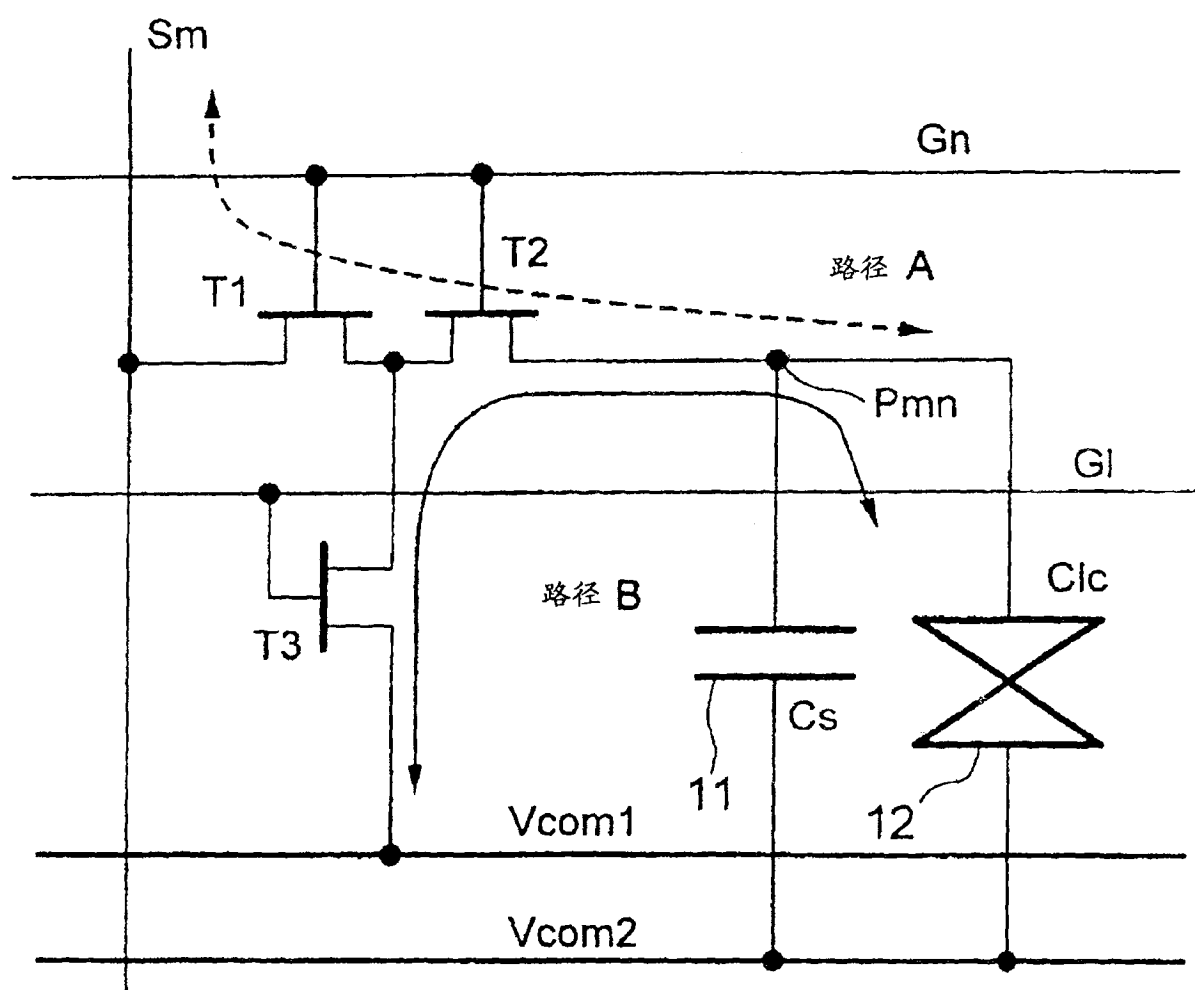


图 3

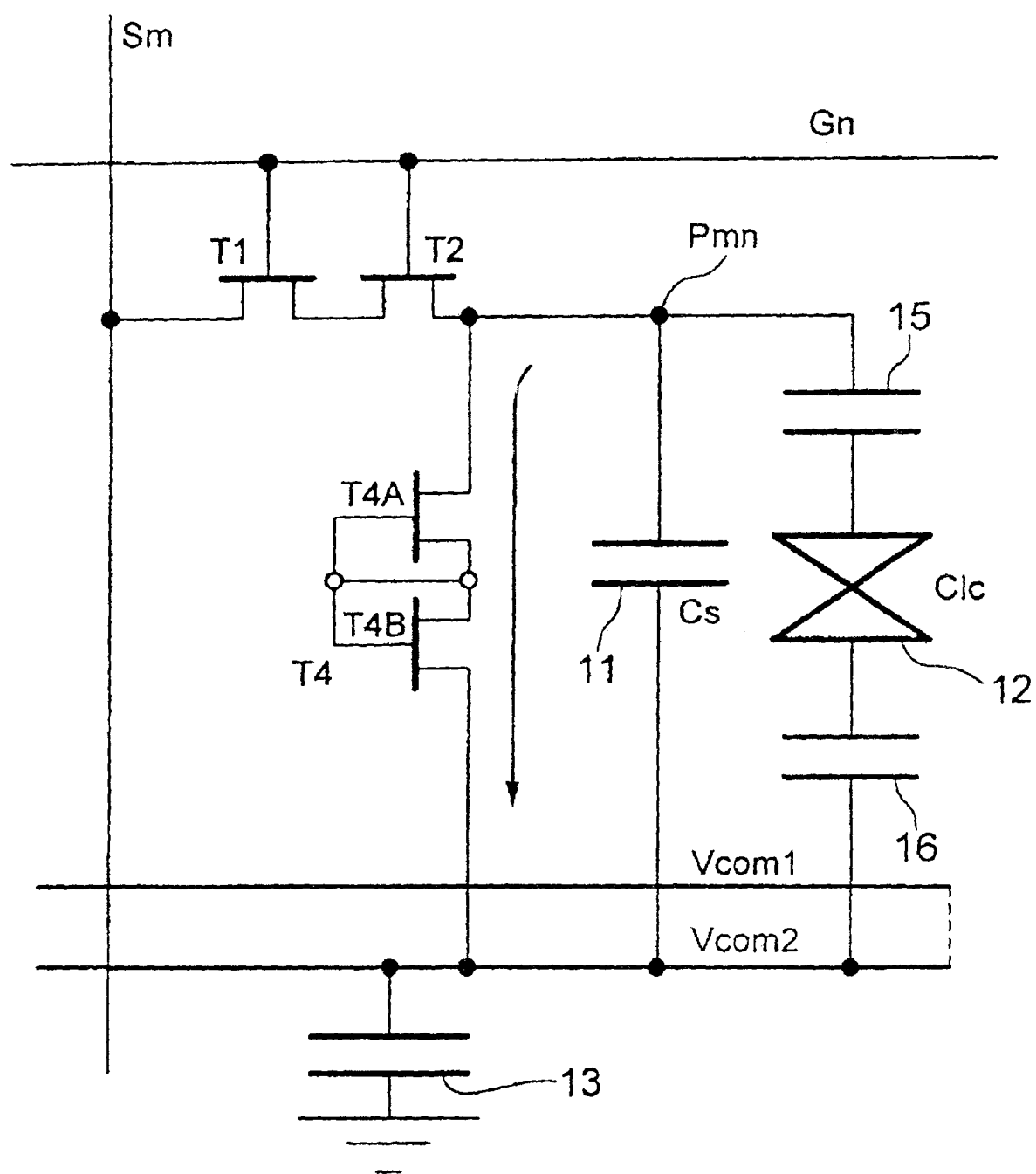


图 4

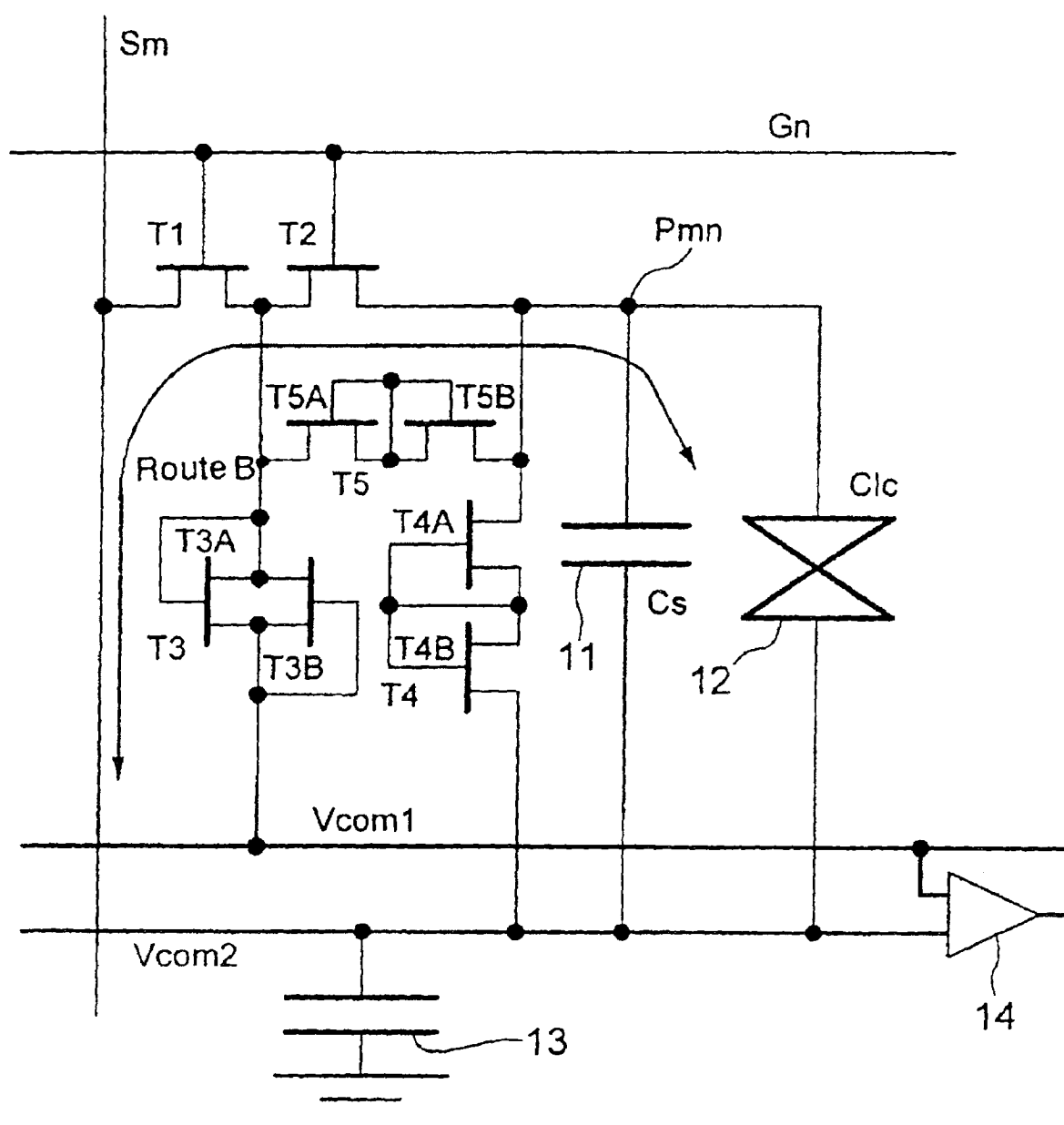


图 5

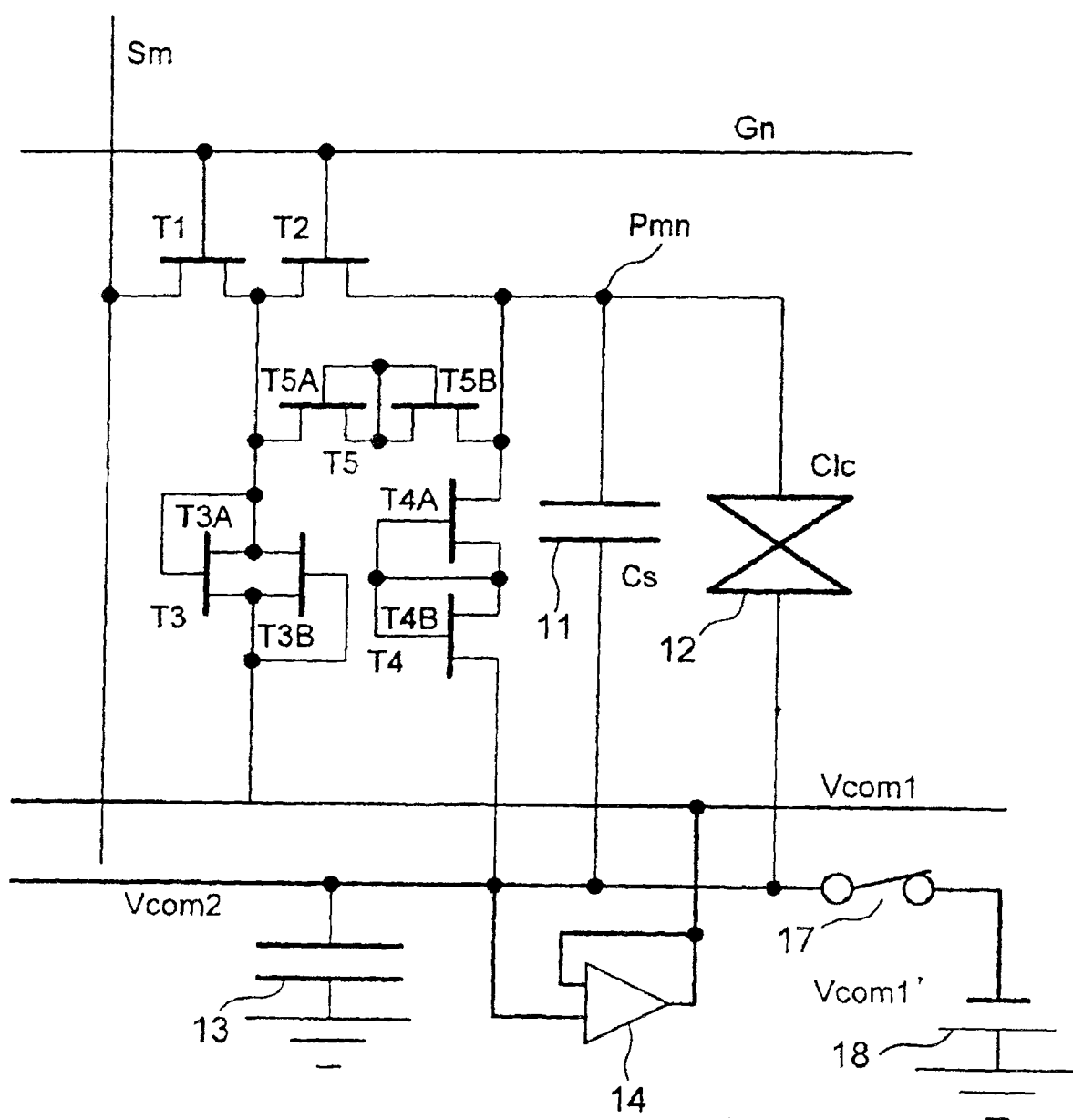


图 6

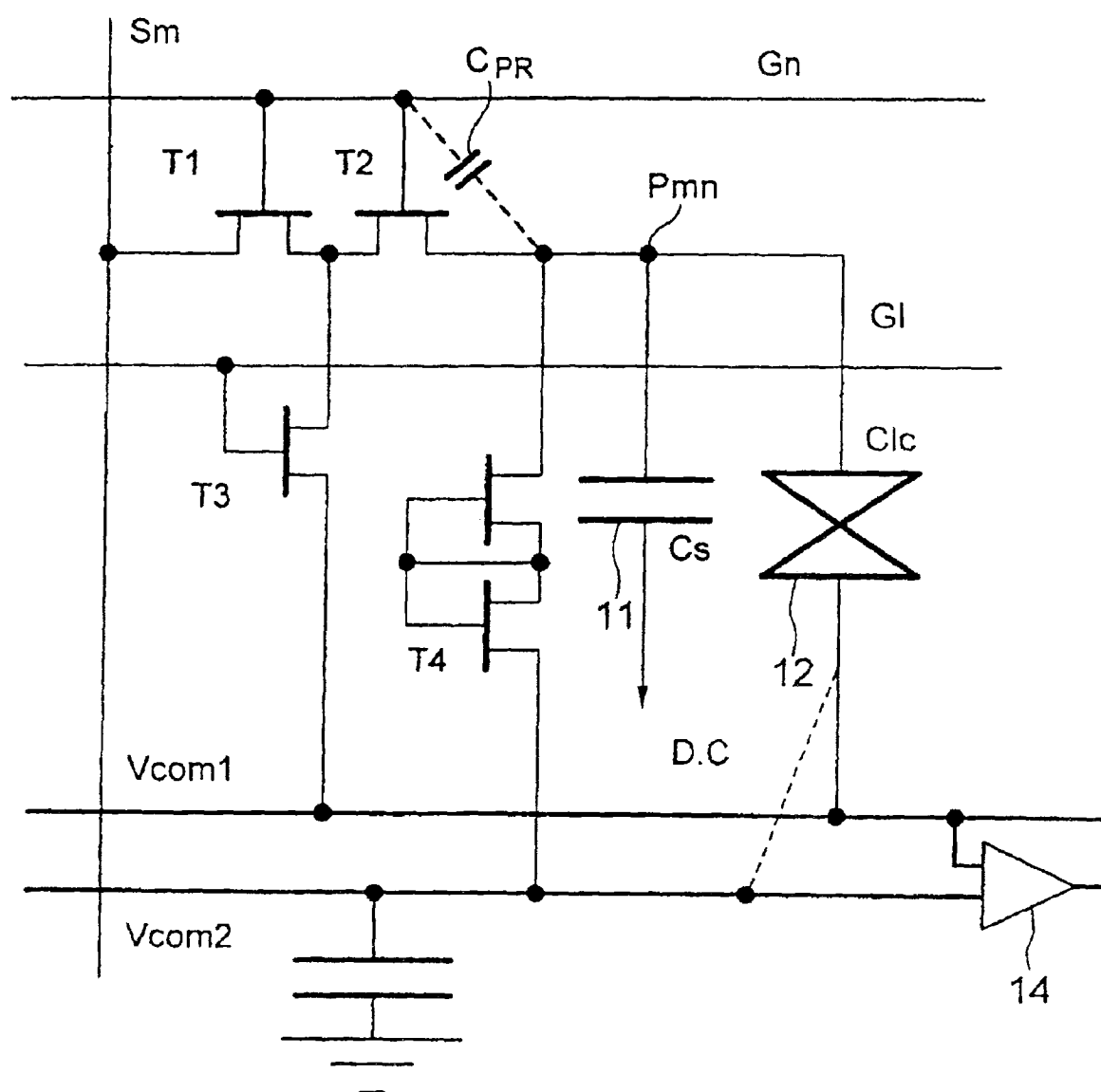


图 8

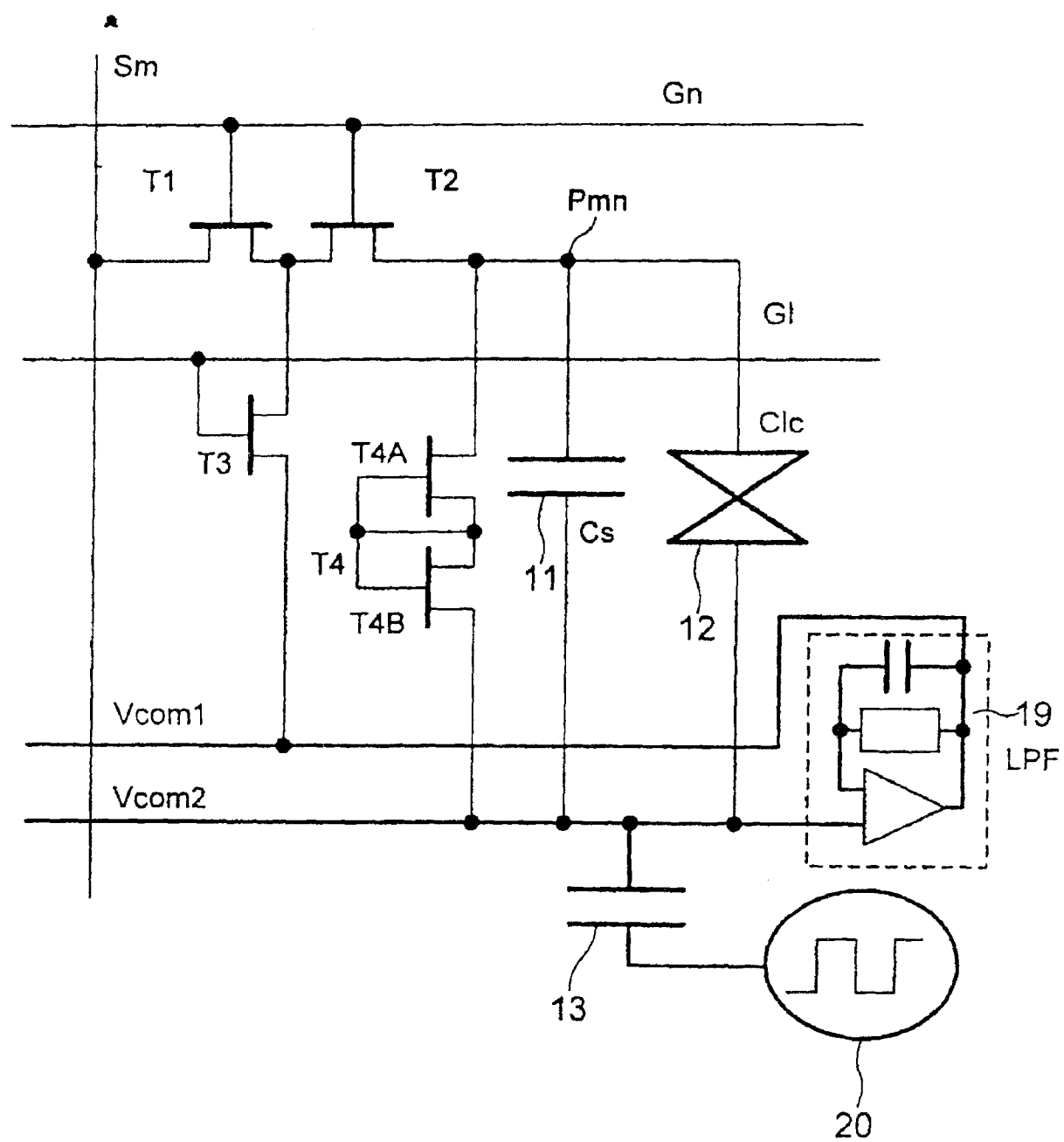


图 9

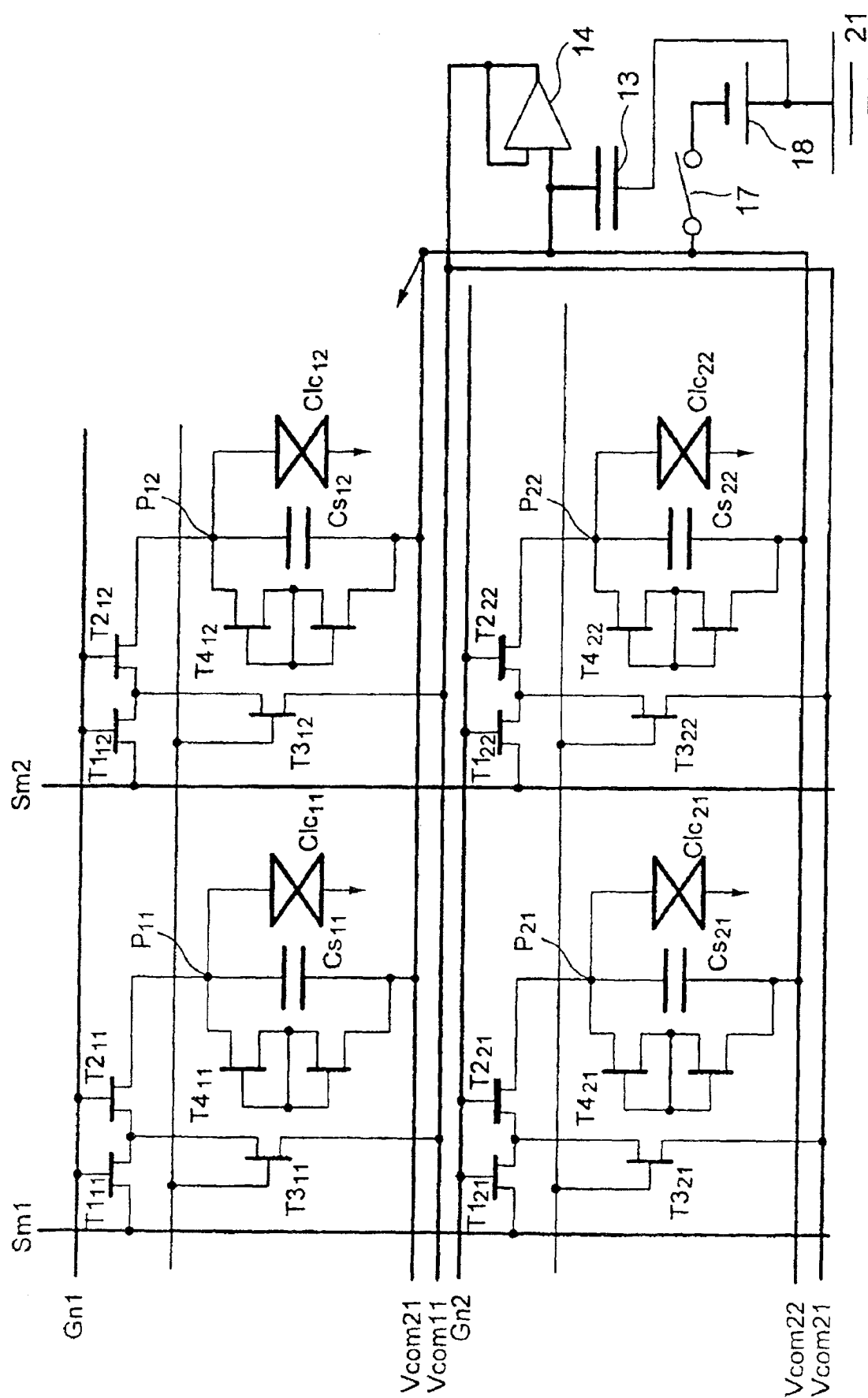


图 10

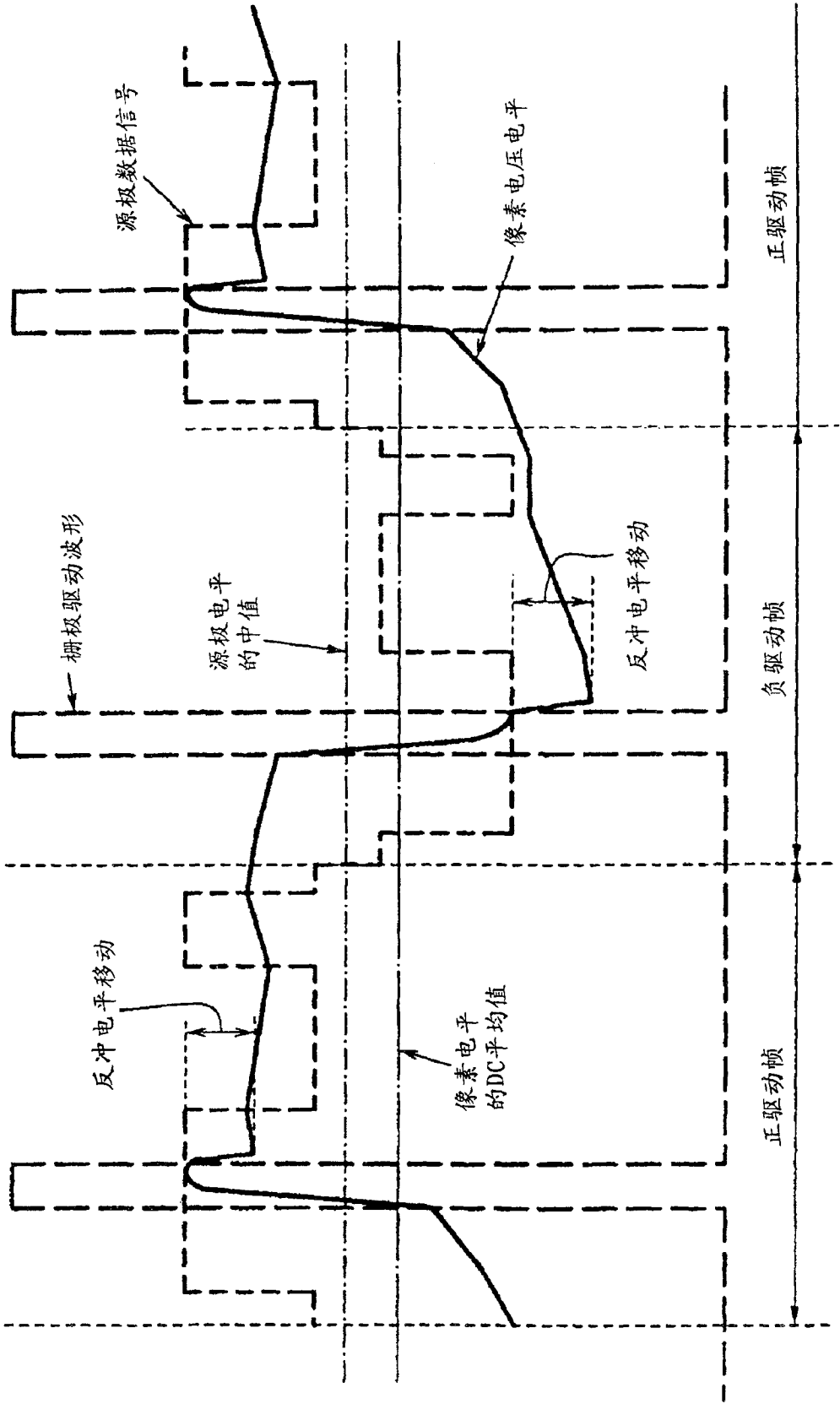


图 11

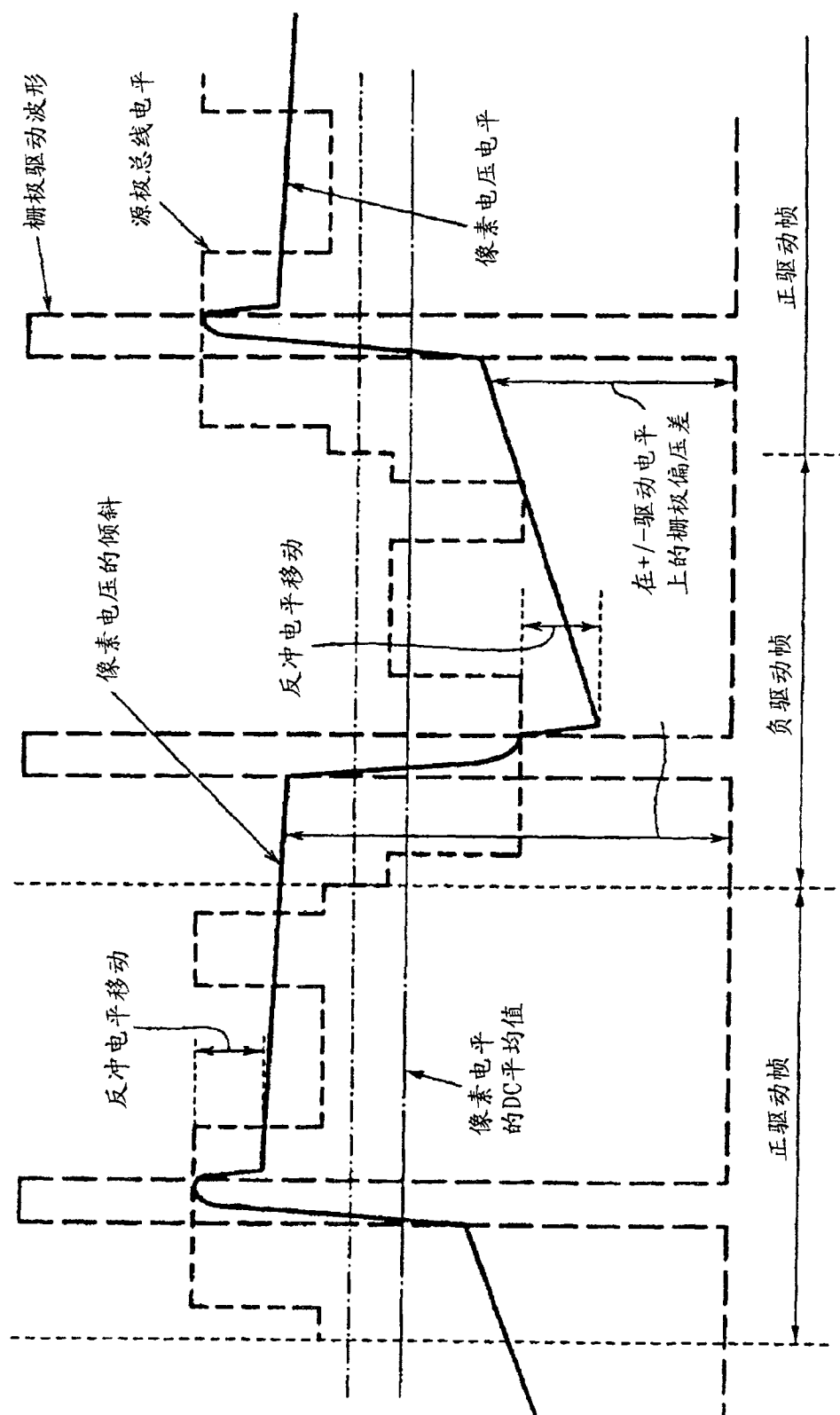


图 12

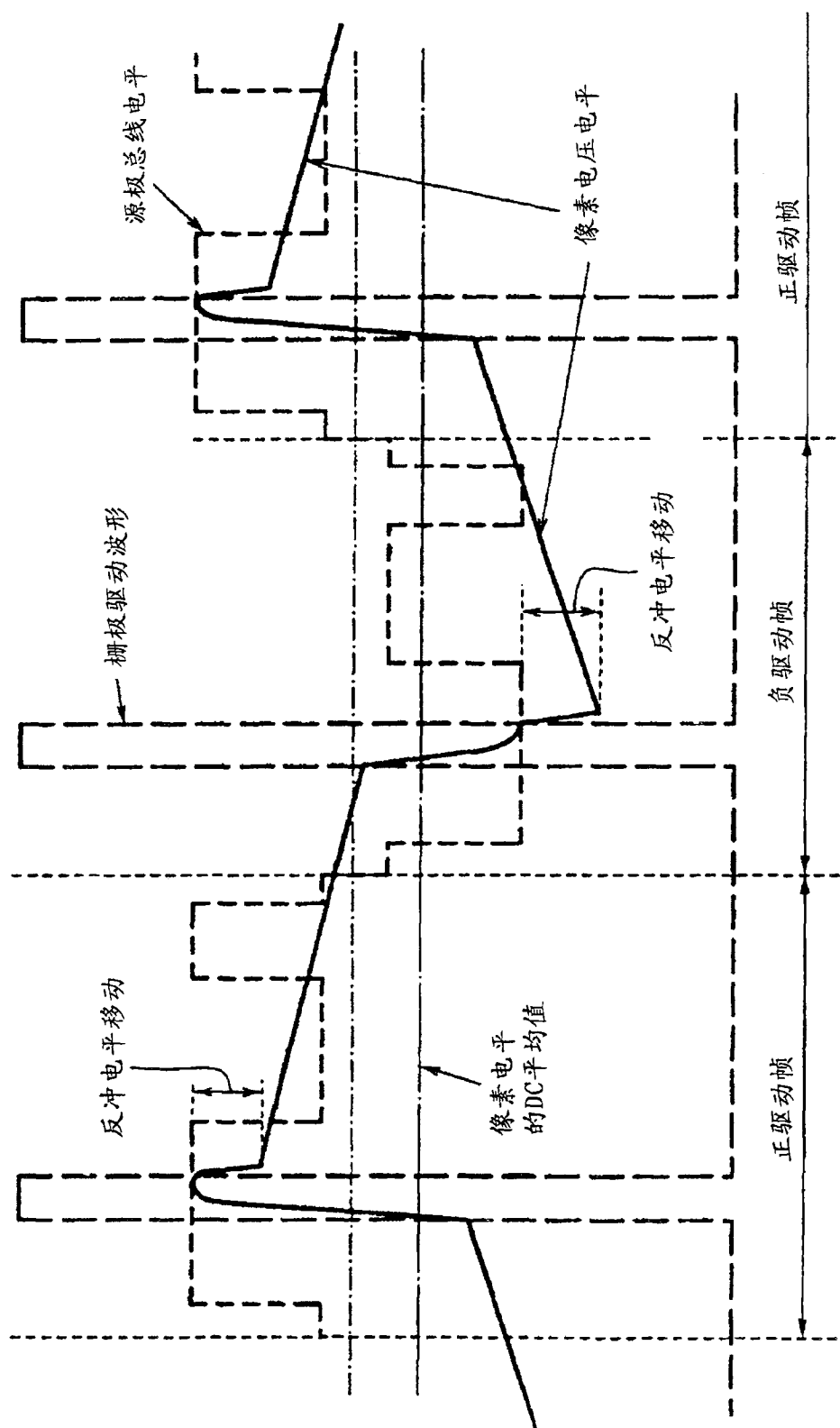


图 13

专利名称(译)	主动矩阵液晶显示装置		
公开(公告)号	CN101091201B	公开(公告)日	2010-05-05
申请号	CN200580040896.5	申请日	2005-12-26
[标]申请(专利权)人(译)	统宝香港控股有限公司		
申请(专利权)人(译)	统宝香港控股有限公司		
当前申请(专利权)人(译)	统宝香港控股有限公司		
[标]发明人	安居胜 井上昌秀 山下佳大朗		
发明人	安居胜 井上昌秀 山下佳大朗		
IPC分类号	G09G3/36		
CPC分类号	G09G2320/0247 G09G2320/0204 G09G3/3648 G09G2320/0214 G09G2300/0809 G09G2300/043 G09G3/3655 G09G2320/0219 G09G3/3659 G09G2300/0876		
代理人(译)	邵亚丽		
优先权	2004381570 2004-12-28 JP		
其他公开文献	CN101091201A		
外部链接	Espacenet SIPO		

摘要(译)

本发明的目的是提供一种主动矩阵液晶显示装置，其能以一简单结构而有效地去除闪烁。一种主动矩阵液晶显示装置具有：多个栅极线；多个源极总线，其正交地延伸至该栅极线；在该栅极线与该源极总线的交点处提供的多个液晶元件，且作为整体布置成矩阵形式，该液晶元件连接在像素电极与相对电极之间，该相对电极连接至处于浮动状态的第一总线线路；与各液晶元件相关联地提供的多个控制电路，该控制电路具有：第一及第二晶体管，其栅极分别连接至该栅极线，在该源极总线与该像素电极之间串联地排列；第三晶体管，提供在该第一及第二晶体管的中点节点与第二总线线路之间以作为开关，该第二总线线路与该第一总线线路电位相同，且与该第一总线线路电隔离；及第四晶体管，与该像素电极及该相对电极间的该液晶元件并联以检测漏极电压。

