[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
G02F 1/136
G02F 1/133
G09G 3/36
H01L 21/00
G03F 7/20

[12] 发明专利申请公开说明书

[21] 申请号 200410090892.5

[43] 公开日 2005 年 7 月 13 日

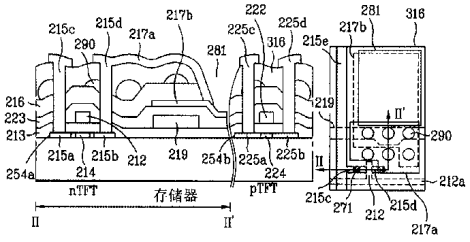
[11] 公开号 CN 1637548A

[22] 申请日 2004.11.16
[21] 申请号 200410090892.5
[30] 优先权
[32] 2003.12.29 [33] KR [31] 10-2003-0098723
[71] 申请人 LG. 菲利浦 LCD 株式会社
地址 韩国汉城
[72] 发明人 梁埈荣 朴容仁 张相民 崔秀石 金商铉
[74] 专利代理机构 北京律诚同业知识产权代理有限公司
代理人 徐金国 梁 挥
权利要求书 4 页 说明书 18 页 附图 18 页

[54] 发明名称 透射反射型液晶显示器件及其制造方法

[57] 摘要

本发明公开了一种 CMOS-TFT 阵列基板及其制造方法，用低掩模技术减少掩模的使用次数，其包括一基板，该基板包括具有多个像素区的有源区和用于驱动有源区的驱动电路区，各像素区具有透射部分和反射部分；在像素区内形成的具有第一源极/漏极区的第一半导体层；在驱动电路区内形成的具有第二源极/漏极区的第二半导体层；在包括第一和第二半导体层的基板的整个表面上的栅极绝缘层；位于第一和第二半导体层上方的栅极绝缘层上的第一和第二栅极；像素区内的存储电极；在基板的整个表面上的绝缘中间层；在透射部分的绝缘中间层上的透射电极；在包括透射电极的基板的整个表面上的钝化层；在反射部分的钝化层上的反射电极；接触到第一和第二源极/漏极区的第一和第二源极/漏极；以及位于该基板与另一相对基板之间的液晶层。



ISSN1008-4274

1、一种透射反射型液晶显示器件，包括：

包括具有多个像素区的有源区和用于驱动有源区的驱动电路区的基板，各像素区具有透射部分和反射部分；

具有在像素区内形成的第一源极/漏极区的第一半导体层；

具有在驱动电路区内形成的第二源极/漏极区的第二半导体层；

在包括第一和第二半导体层的基板的整个表面上的栅极绝缘层；

位于第一和第二半导体层上方的栅极绝缘层上的第一和第二栅极；

像素区内的存储电极；

在基板的整个表面上的绝缘中间层；

在透射部分的绝缘中间层上的透射电极；

在包括透射电极的基板的整个表面上的钝化层；

在反射部分的钝化层上的反射电极；

接触到第一和第二源极/漏极区的第一和第二源极/漏极；以及

该基板与另一相对基板之间的液晶层。

2、按照权利要求 1 所述的透射反射型液晶显示器件，其特征在于，所述透射电极与存储电极重叠。

3、按照权利要求 1 所述的透射反射型液晶显示器件，其特征在于，所述反射电极与第一漏极一体形成。

4、按照权利要求 1 所述的透射反射型液晶显示器件，其特征在于，还进一步包括在有源区内与第一栅极处于同一层上的栅线。

5、按照权利要求 1 所述的透射反射型液晶显示器件，其特征在于，还进一步包括与反射电极在同一层上并与第一源极一体形成的数据线。

6、按照权利要求 1 所述的透射反射型液晶显示器件，其特征在于，所述钝化层具有其上形成的凸起图案。

7、按照权利要求 6 所述的透射反射型液晶显示器件，其特征在于，所述凸起图案与钝化层一体形成。

8、按照权利要求 7 所述的透射反射型液晶显示器件，其特征在于，所述钝化层和凸起图案由有机绝缘材料形成。

9、按照权利要求 6 所述的透射反射型液晶显示器件，其特征在于，所述钝化层和凸起图案具有对应于液晶层的盒间隙的厚度。

10、按照权利要求 6 所述的透射反射型液晶显示器件，其特征在于，所述钝化层与凸起图案分隔开。

11、按照权利要求 10 所述的透射反射型液晶显示器件，其特征在于，还进一步包括凸起图案上的有机绝缘层。

12、按照权利要求 11 所述的透射反射型液晶显示器件，其特征在于，所述钝化层和有机绝缘层包括对应于透射部分的开放区。

13、按照权利要求 11 所述的透射反射型液晶显示器件，其特征在于，所述钝化层、凸起图案和有机绝缘层的淀积层具有对应于液晶层的盒间隙的厚度。

14、按照权利要求 1 所述的透射反射型液晶显示器件，其特征在于，所述钝化层包括对应于透射部分的开放区。

15、按照权利要求 1 所述的透射反射型液晶显示器件，其特征在于，还进一步包括在第一源极/漏极区内的轻微掺杂漏极（LDD）层。

16、按照权利要求 1 所述的透射反射型液晶显示器件，其特征在于，所述半导体层是多晶硅层。

17、按照权利要求 1 所述的透射反射型液晶显示器件，其特征在于，还进一步包括在所述基板与第一/第二半导体层之间的缓冲层。

18、一种透射反射型液晶显示器件的制造方法，包括：

在绝缘基板上形成半导体层；

在包括半导体层的基板的整个表面上形成栅极绝缘层；

在栅极绝缘层上形成栅极和存储电极；

用栅极作为掩模对半导体层注入杂质离子以形成源极/漏极区；

在包括栅极的基板的整个表面上形成绝缘中间层；

在绝缘中间层上形成透射电极；

在包括透射电极的基板的整个表面上形成具有凸起图案的钝化层；

形成接触孔和开放区以暴露出源极/漏极区和透射电极；以及

形成通过接触孔接触到源极/漏极区的源极/漏极，以及通过开放区接触到透射电极的反射电极。

19、按照权利要求 18 所述的方法，其特征在于，所述源极/漏极和反射电极形成在钝化层上。

20、按照权利要求 18 所述的方法，其特征在于，还进一步包括以下步骤：

将绝缘基板与一相对基板粘接在一起；并且

在两个基板之间形成液晶层。

21、按照权利要求 18 所述的方法，其特征在于，所述凸起图案和钝化层同时形成。

22、按照权利要求 21 所述的方法，其特征在于，所述一体形成的钝化层和凸起图案具有对应于液晶层的盒间隙的厚度。

23、按照权利要求 18 所述的方法，其特征在于，所述形成具有凸起图案的钝化层的工序包括以下步骤：

形成钝化层；

在钝化层上涂覆有机材料；以及

对有机材料构图形成凸起图案。

24、按照权利要求 23 所述的方法，其特征在于，所述有机材料是光学丙烯酸。

25、按照权利要求 23 所述的方法，其特征在于，所述有机材料是苯并环丁烯（BCB）。

26、按照权利要求 23 所述的方法，其特征在于，还进一步包括在形成凸起图案之后，在包括凸起图案的基板的整个表面上形成有机绝缘层。

27、按照权利要求 26 所述的方法，其特征在于，所述钝化层、凸起图案和有机绝缘层的淀积层具有对应于液晶层的盒间隙的厚度。

28、按照权利要求 26 所述的方法，其特征在于，所述形成暴露出源极/漏极区和透射电极的接触孔和开放区的工序包括以下步骤：

在有机绝缘层上涂覆光刻胶，并且对涂覆的光刻胶构图；以及

同时蚀刻被构图的光刻胶暴露出的有机绝缘层、钝化层、绝缘中间层和栅极绝缘层以形成接触孔，并且同时蚀刻有机绝缘层和钝化层以形成开放区。

29、按照权利要求 26 所述的方法，其特征在于，所述形成暴露出源极/漏极区和透射电极的接触孔和开放区的工序包括以下步骤：

在有机绝缘层上涂覆光刻胶，并且对涂覆的光刻胶构图；

蚀刻被构图的光刻胶暴露出的有机绝缘层；以及

同时蚀刻被构图的光刻胶和有机绝缘层暴露出的钝化层、绝缘中间层和栅极绝缘层以形成接触孔和开放区。

30、按照权利要求 18 所述的方法，其特征在于，所述源极和漏极区由 n-型掺杂层或 p-型掺杂层形成。

31、按照权利要求 30 所述的方法，其特征在于，所述形成 n-型掺杂层的第一源极/漏极区和 p-型掺杂层的第二源极/漏极区的工序包括以下步骤：

在第一源极/漏极区和第二源极/漏极区内形成 n-型掺杂层；

在 n-型掺杂层内侧形成轻微掺杂漏极（LDD）层；以及

在对第一源极/漏极区的 n-型掺杂层掩模之后，在第二源极/漏极区内形成 p-型掺杂层。

32、按照权利要求 31 所述的方法，其特征在于，所述形成轻微掺杂漏极（LDD）层的工序使用回蚀刻技术。

33、按照权利要求 18 所述的方法，其特征在于，所述透射电极与存储电极重叠。

透射反射型液晶显示器件及其制造方法

本申请要求享有 2003 年 12 月 29 日递交的韩国专利申请 P2003-98723 号的权益，该申请全文在此引用可供参考。

技术领域

本发明涉及一种液晶显示（LCD）器件，具体涉及一种通过低掩模技术制造 CMOS-TFT 阵列基板的方法。

背景技术

近来，液晶显示（LCD）器件由于其高对比度、良好的灰度级和图像显示以及低功耗等被广泛地用作平板显示器。

在运行中，LCD 器件包括用光刻术在基板上形成的诸如驱动器件或线的各种图案。例如，在基板上覆盖一层对紫外线敏感的光刻胶，并且将用光学掩模形成的图案在光刻胶上曝光并显影。用构图的光刻胶作为掩模蚀刻各材料层，然后剥离光刻胶。为了通过减少光刻工艺的次数来提高产量，一直在致力于减少所需掩模数量的研究。

通常，LCD 器件包括 TFT 阵列基板、滤色片基板、液晶层和驱动电路。此时，TFT 阵列基板包括用于为像素电极选择提供信号的薄膜晶体管 TFT，和用于维持充电状态直至一单位像素区被寻址进入下一充电状态的存储电容。滤色片基板还具有获得各种色彩的滤色片层。液晶层形成在两基板之间，驱动电路根据外部信号驱动 TFT 阵列基板以显示图像。

对于透射反射型 LCD 器件，单位像素区划分为透射部分和反射部分。此时，在透射部分中形成透射电极，在反射部分中形成反射电极，对液晶层施加一恒定电压。

透射部分通过向液晶层提供由背光发射并且入射到下基板上的光来显示图像。同时，反射部分通过反射入射到上基板上的环境光来显示图像。驱动电路设在另外的 PCB 基板上，并且用 TCP 连接到 TFT 阵列基板。然而，新近出现

了一种形成 TFT 阵列基板而不用在另外的 PCB 基板上形成驱动电路的方法。

薄膜晶体管也划分为用于驱动有源区内的像素区的用于像素的薄膜晶体管，以及通过使用于像素的薄膜晶体管工作，用于向焊盘区内的栅极和数据线施加信号的用于驱动电路的薄膜晶体管。用于像素的薄膜晶体管通常由高速工作的 n-型 TFT 构成，而用于驱动电路的薄膜晶体管由 CMOS（互补金属氧化物半导体）薄膜晶体管构成，其中的 CMOS 薄膜晶体管由低功耗的 n-型 TFT 和 p-型 TFT 构成。

以下参照附图说明现有技术中具有 CMOS-TFT 的透射反射型 LCD 器件的一种制造方法。

首先如图 1A 所示，在绝缘基板 11 上形成缓冲层 52，并在缓冲层 52 上形成多晶硅层。然后，在多晶硅层上淀积第一光刻胶（未示出），并且按光刻术用第一掩模形成第一、第二和第三半导体层 54a、54b 和 54c。

至少有两种方法能形成多晶硅层：第一种方法是直接淀积多晶硅层，第二种方法是淀积一非晶硅层并使淀积的非晶硅层结晶形成多晶硅层。

第一种方法包括 LPCVD（低压化学汽相淀积）方法和 PECVD（等离子体增强型化学汽相淀积）方法。按照 LPCVD 方法，在 550 °C 以上的高温下淀积多晶硅层。按照 PECVD 方法，使用 $SiF_4/SiH_4/H_2$ 的混合气体在 400 °C 以下的温度下淀积多晶硅层。

第二种方法包括在高温下长时间执行热处理的 SPC（固相结晶）方法、按 250 °C 温度照射受激准分子激光的 ELA（受激准分子激光退火）方法以及在非晶硅层上通过淀积金属层诱导结晶的 MIC（金属诱导结晶）方法。

半导体层 54a、54b 和 54c 按岛状构图。此时，在第一和第三半导体层 54a 和 54c 中分别形成 n-型 TFT 和 p-型 TFT 区，并在第二半导体层 54b 中形成存储电容。

接着，如图 1B 所示，在绝缘基板 11 的整个表面上涂覆第二光刻胶 31，并对其执行曝光和显影工序对第二光刻胶 31 构图以覆盖 n-型 TFT 区的第一半导体层 54a 和 P-型 TFT 区的第三半导体层 54c。然后，对基板的整个表面执行存储掺杂工序，在存储区的第二半导体层 54b 中形成存储掺杂层。

接着，如图 1C 所示，在去除第二光刻胶 31 之后，在绝缘基板 11 的整个表面上用 PECVD（等离子体增强型化学汽相淀积）方法淀积氧化硅 SiOx 或氮

化硅 SiNx 的无机绝缘层，形成栅极绝缘层 13。然后，在栅极绝缘层 13 上淀积低阻金属层，例如是铜 Cu、铝 Al、铝钕 AlNd、钼 Mo、铬 Cr、钛 Ti、钽 Ta 或钨钼 MoW。在低阻金属层上淀积第三光刻胶（未示出）之后，用第三掩模按光刻术在各半导体层 54a、54b 和 54c 中形成第一和第二栅极 12 和 22 及存储电极 19。在这种状态下，第一和第二栅极 12 和 22 与 n-型 TFT 区和 p-型 TFT 区的第一和第二沟道层 14 和 24 局部重叠，而存储电极 19 与存储区的第二半导体层 54b 重叠。

接着，用第一和第二栅极 12 和 22 作为掩模在半导体层 54a 和 54c 上轻微掺杂 n-型杂质离子，在第一和第二栅极 12 和 22 两侧的半导体层 54a 和 54c 中形成 LDD（轻微掺杂漏极）掺杂层 88。此时，将第一和第二半导体层 54a 和 54c 上没有掺杂 n-型杂质离子的剩余部分留做第一和第二沟道层 14 和 24。

如上所述，在半导体层的预定部位轻微掺杂杂质离子形成 LDD 掺杂层，这样就能通过降低接触区的电场，从而通过电阻降低截止电流，并且尽量降低导通电流的减少。

然后，如图 1D 所示，在包括第一栅极 12 的基板的整个表面上涂覆第四光刻胶 33，然后用第四掩模在上面执行曝光和显影工序对第四光刻胶构图，在对应第一栅极 12 两侧的 n-型 TFT 区暴露出一些第一半导体层 54。这样，p-型 TFT 区和存储区被遮挡，以免离子被注入 p-型 TFT 区和存储区。

然后，对绝缘基板 11 的整个表面高度掺杂磷 P 的 n-型杂质离子，以在 n-型 TFT 区内形成第一源极和漏极区 15a 和 15b。然后，激活第一源极和漏极区 15a 和 15b。在剥离第四光刻胶 33 之后，如图 1E 所示，在包括第一和第二栅极 12 和 22 的基板的整个表面上涂覆第五光刻胶 35，随后用第五掩模执行曝光和显影工序对其进行构图，以暴露出 p-型 TFT 区。这样，n-型 TFT 区和存储区被遮挡，以免离子注入。

接着，对绝缘基板 11 的整个表面高度掺杂例如是硼 B 的 p-型杂质离子，以在 p-型 TFT 区内形成第二源极和漏极区 25a 和 25b。然后，激活第二源极和漏极区 25a 和 25b。在剥离第五光刻胶 35 之后，如图 1F 所示，用 PECVD 在包括第一栅极 12 的基板的整个表面上淀积例如是氧化硅或氮化硅的绝缘材料，形成绝缘中间层 23。

然后涂覆第六光刻胶（未示出），并且用第六掩模按光刻术选择去除栅极

绝缘层 13 和绝缘中间层 23，以暴露出第一和第二源极/漏极区 15a、15b、25a 和 25b 的预定部分，从而形成第一接触孔 71。

如图 1G 所示，剥离第六光刻胶，通过第一接触孔 71 将第一和第二源极/漏极 15c、15d、25c 和 25d 连接到第一和第二源极/漏极区 15a、15b、25a 和 25b，从而制成了具有 n-型 TFT 和 p-型 TFT 的 CMOS-TFT。

即，在包括绝缘中间层 23 的整个基板的表面上顺序涂覆低阻金属层，例如是铜 Cu、铝 Al、铝钕 AlNd、钼 Mo、铬 Cr、钛 Ti、钽 Ta 或钨钼 MoW 和第七光刻胶（未示出）以掩埋第一接触孔 71。然后用第七掩模按曝光和显影工序对涂覆的低阻金属层构图，从而形成第一和第二源极/漏极 15c、15d、25c 和 25d。

因此，在各像素区内形成 n-型 TFT 以驱动像素区，其中，n-型 TFT 由第一栅极 12、第一源极/漏极 15c 和 15d 以及第一沟道层 14 构成。还在驱动电路中形成 p-型 TFT，以向栅线和数据线施加信号，其中，p-型 TFT 由第二栅极 22、第二源极/漏极 25c 和 25d 以及第二沟道层 24 构成。还在各像素区内形成包括第二半导体层 54b、栅极绝缘层 13 和存储电极 19 的存储器。

如图 1H 所示，在剥离第七光刻胶之后，在包括第一源极/漏极 15c 和 15d 的基板的整个表面上涂覆光学丙烯酸树脂，然后在上面用第八掩模执行曝光和显影工序，按固定的间隔形成多个光学丙烯酸树脂图案。随后使光学丙烯酸树脂图案回流，就能形成多个第一凸起图案 90。这样就能按固定间隔形成多个第一凸起图案 90，形成的各第一凸起图案是球形的。

接着，如图 1I 所示，在包括第一凸起图案 90 的基板的整个表面上淀积氧化硅 SiOx 或氮化硅 SiNx 的无机绝缘层，或是在整个基板表面上涂覆 BCB（苯并环丁烯）或是丙烯酸材料的有机绝缘层，形成钝化层 16。此时，钝化层 16 沿着第一凸起图案 90 形成，使得钝化层 16 有多个第二凸起图案 92。

参见图 1J，用第九掩模按照光刻术蚀刻钝化层 16 和绝缘中间层 23，暴露出第一漏极 15d 和存储电极 19，从而形成第二接触孔 81。

接着如图 1K 所示，在包括钝化层 16 的基板的整个表面上淀积具有高柔韧性的金属层，例如是铝 Al、铝钕 AlNd 或钛 Ti，并且用第十掩模按光刻术对其构图以形成反射电极 17a。反射电极 17a 沿第二凸起图案 92 形成，使得反射电极 17a 具有反射凸起。如果用环境光作为光源，反射凸起会局部改变环境光

的反射角度，从而获得大量的反射光。

如图 1L 所示，在包括反射电极 17a 的基板的整个表面上淀积 ITO（氧化铟锡）或 IZO（氧化铟锌），并且用第十一掩模按光刻术对其构图，形成透射电极 17b。此时，反射电极 17a 形成在像素区的反射部分，而透射电极 17b 形成在像素区的透射部分。然而，透射电极 17b 要接触到反射电极 17a 的预定部位，以便接收电压。

因此，现有技术中制造 TFT 阵列基板的工艺总共使用十一次掩模。

尽管图中没有示出，具有 n-型 TFT 和 p-型 TFT 的 CMOS-TFT 阵列基板用衬垫料与具有滤色片层的相对基板保持预定的间隔，然后用密封剂将两个基板彼此粘接。然后，在通过在两个基板之间注入液晶形成液晶层，并且密封注入液晶的入口，这样就制成了 LCD 器件。

发明内容

本发明为此提供了一种 CMOS-TFT 阵列基板及其制造方法，能够基本上消除因现有技术的局限和缺点造成的一个或多个问题。

本发明的优点是用低掩模技术提供一种 CMOS-TFT 阵列基板及其制造方法，减少掩模的使用数量，从而降低制造成本和时间，并且简化制造工序次数。

以下要说明本发明的附加特征和优点，一部分可以从说明书中看出，或者是通过对本发明的实践来学习。采用说明书及其权利要求书和附图中具体描述的结构就能实现并达到本发明的目的和其他优点。

为了获得这些和其他优点并按照本发明的目的，以下要具体和广泛地说明，一种透射反射型 LCD 器件包括具有多个像素区的有源区和用于驱动有源区的驱动电路区的基板，各像素区具有透射部分和反射部分；具有在像素区内形成的第一源极/漏极区的第一半导体层；具有在驱动电路区内形成的第二源极/漏极区的第二半导体层；在包括第一和第二半导体层的基板的整个表面上的栅极绝缘层；位于第一和第二半导体层上方的栅极绝缘层上的第一和第二栅极；像素区内的存储电极；在基板的整个表面上的绝缘中间层；在透射部分的绝缘中间层上的透射电极；在包括透射电极的基板的整个表面上的钝化层；在反射部分的钝化层上的反射电极；接触到第一和第二源极/漏极区的第一和第二源极/漏极；以及该基板与另一相对基板之间的液晶层。

按照另一方面，一种透射反射型 LCD 器件的制造方法包括以下步骤：在绝缘基板上形成半导体层；在包括半导体层的基板的整个表面上形成栅极绝缘层；在栅极绝缘层上形成栅极和存储电极；用栅极作为掩模对半导体层注入杂质离子以形成源极/漏极区；在包括栅极的基板的整个表面上形成绝缘中间层；在绝缘中间层上形成透射电极；在包括透射电极的基板的整个表面上形成具有凸起图案的钝化层；形成接触孔和开放区以暴露出源极/漏极区和透射电极；以及形成通过接触孔接触到源极/漏极区的源极/漏极，以及通过开放区接触到透射电极的反射电极。

与现有技术中采用十一轮掩模的制造工艺相比，按照本发明的制造工艺采用七轮掩模，这样能减少制造工序数量并改善大批量生产效率。

利用栅极回蚀刻（etch-back）技术有可能用一轮掩模执行 n-型杂质离子的高浓度掺杂、n-型杂质离子的轻微掺杂以及逆反掺杂。

存储电容的下电极和栅极一体形成，而存储电容的上电极由透射电极形成，这样就能减少掩模的使用次数。

另外，源极/漏极同时形成，也能减少掩模的使用次数。

同时，将具有各种薄膜晶体管的阵列基板划分为有源区和驱动电路区。有源区包括传输视频信号的数据线；传输扫描信号并与数据线垂直形成以限定像素区的栅线；用于驱动像素并形成在栅极和数据线的交叉点上的薄膜晶体管，并且包括第一栅极、第一源极/漏极和第一沟道层；接触到用于驱动像素的薄膜晶体管并具有多个反射凸起的反射电极；由反射电极连接到用于驱动像素的薄膜晶体管的透射电极；在像素区的预定部分上形成的存储电容，并且具有存储电极和透射电极。驱动电路区还包括驱动电路的薄膜晶体管，通过从有源区延伸的栅极和数据线对像素区施加电压，其中用于驱动电路的薄膜晶体管包括第二栅极、第二源极/漏极和第二沟道层。

用于驱动像素的薄膜晶体管由高速运行的 n-型 TFT 构成，而用于驱动电路的薄膜晶体管由低功耗的 p-型 TFT 构成，由此制成一 CMOS-TFT。

应该意识到以上的概述和下文对本发明的详细说明都是示例性和解释性的描述，都是为了进一步解释所要求保护的本发明。

附图说明

所包括的用于便于进一步理解本发明并且作为说明书一个组成部分的附图表示了本发明的实施例，连同说明书一起可用来解释本发明的原理。在附图中：

图 1A 到图 1L 的截面图表示按照现有技术的一种透射反射型 LCD 器件；

图 2 表示按照本发明第一实施例的透射反射型 LCD 器件的截面图，以及沿 I-I’线的截面图；

图 3A 到 3I 表示按照本发明第一实施例的透射反射型 LCD 器件的制造方法的截面图，以及沿 I-I’线的平面图；

图 4 表示按照本发明第二实施例的透射反射型 LCD 器件的截面图，以及沿 II-II’线的截面图；

图 5A 到 5J 表示按照本发明第二实施例的透射反射型 LCD 器件的制造方法的截面图，以及沿 II-II’线的平面图；以及

图 6A 到 6D 表示按照本发明第三实施例的透射反射型 LCD 器件的制造方法的截面图，以及沿 III-III’线的平面图。

具体实施方式

以下要具体描述在附图中例举的本发明的优选实施例。在所有附图中尽可能用相同的标号代表相同或相似的部件。

以下要参照附图来描述按照本发明的透射反射型液晶显示（LCD）器件及其制造方法。

在按照本发明第一实施例的一种透射反射型 LCD 器件中，用有机绝缘层形成钝化层和半球形凸起图案。

图 2 表示按照本发明第一实施例的透射反射型 LCD 器件的截面图，以及沿 I-I’线的截面图。图 3A 到 3I 表示按照本发明第一实施例的透射反射型 LCD 器件的制造方法的截面图，以及沿 I-I’线的平面图。在图 2 和图 3A 到图 3I 中，按照分开的有源区和驱动电路区解释透射反射型 LCD 器件，其中的平面图仅仅表示有源区。

首先，在如图 2 所示的按照本发明第一实施例的透射反射型 LCD 器件中，TFT 阵列基板包括有源区（I-I’）和驱动电路区，有源区在各像素区中具有 n-型 TFT 以显示图像，而驱动电路区具有驱动有源区的两种 n-型 TFT 和 p-型

TFT。有源区的各像素区被划分为反射部分和透射部分，从而可以利用环境光或是背光发射的光作为光源。

在有源区内有第一半导体层 154a、栅极绝缘层 113、栅线 112a、第一栅极 112、存储电极 119、绝缘中间层 123、透射电极 117b、钝化层 116、第一源极和漏极 115c 和 115d、数据线 115e 和反射电极 117a。此时，第一半导体层 154a 具有第一源极和漏极区 115a 和 115b，并在包括第一半导体层 154a 的绝缘基板 111 的整个表面上形成栅极绝缘层。还在栅极绝缘层 113 上沿一个方向形成栅线 112a，并且从栅线 112a 上分叉的第一栅极 112 与第一半导体层 154a 重叠。然后在栅线 112a 的同一层上大致平行地形成存储电极 119，存储电极 119 用作电容下电极。在包括栅线 112a 的绝缘基板 111 的整个表面上形成绝缘中间层 123，并且在绝缘中间层 123 的透射部分中形成透射电极 117b。而且，在包括透射电极 117b 的绝缘基板 111 的整个表面上形成钝化层 116，并在钝化层 116 的表面上一体形成凸起图案 190。另外，第一源极和漏极 115c 和 115d 在钝化层内接触到第一源极和漏极区 115a 和 115b。与第一源极 115c 一体形成数据线 115e，形成的数据线 115e 与栅线 112a 大致垂直。而且，在钝化层 116 的反射部分中与第一漏极 115d 一体形成反射电极 117a，反射电极 117a 具有沿凸起图案 190 的反射凸起，并且反射电极 117a 在透射部分的开放区内接触到透射电极 117b。

在本例中，第一源极和漏极区 115a 和 115b 被掺杂有 n-型杂质离子，而 n-型薄膜 TFT 由第一半导体层 154a、栅极绝缘层 113、第一栅极 112 以及第一源极和漏极 115c 和 115d 构成。而且，在第一源极和漏极区 115a 和 115b 的内侧形成 LDD 掺杂层 188。

透射电极 117b 与存储电极 119 重叠，透射电极 117b 被用作电容上电极。这样就由存储电极 119、透射电极 117b 以及介于存储电极 119 和透射电极 117b 之间的绝缘中间层 123 构成了一存储电容。

去除对应于透射部分的钝化层 116，钝化层 116 具有透射部分的开放区 181。在这种情况下，形成的钝化层 116 的厚度对应于液晶单元的盒间隙，并且在透射部分去除钝化层以形成透射部分的开放区 181。因此，透射部分的透射电极 117b 的位置比反射部分的反射电极 117a 低对应于液晶单元的盒间隙的范围。

驱动电路区具有 p-型 TFT 及上述的 n-型 TFT。P-型 TFT 由第二半导体层 154b、栅极绝缘层 113、第二栅极 122 以及第二源极/漏极 125c/125d 构成。此时，第二半导体层 154b 具有掺杂有 p-型杂质离子的第二源极/漏极区 125a/125b，并且栅极绝缘层 113 形成在第二半导体层 154b 上。然后，第二栅极 122 形成在栅极绝缘层 113 上。第二源极/漏极 125c/125d 与第二栅极 122 绝缘，并且接触到第二源极/漏极区 125a/125b。

以下要描述本发明第一实施例的一种透射反射型 LCD 器件的制造方法。

首先，如图 3A 所示，在绝缘基板 111 上用 SiH_4 和 H_2 的混合气体按 PECVD 方法淀积非晶硅。然后，例如用激光束照射执行热处理，使非晶硅结晶为多晶硅。然后，采用光刻术用第一光刻胶和第一掩模按岛形（绝缘）对第一和第二半导体层 154a 和 154b 构图。此时，第一半导体层 154a 形成在用于 n-型 TFT 的部分，而第二半导体层 154b 形成在用于 p-型 TFT 的部分。

尽管图中没有示出，在形成半导体层 154 之前可以在绝缘基板 111 上按 CVD 方法形成缓冲层（未示出）。可以用氧化硅 SiOx 的无机绝缘材料或 BCB 形成该缓冲层，防止异物渗入半导体层 154，保护绝缘基板 111 避免非晶硅层结晶过程中的高温，并且改善半导体层 154 与绝缘基板 111 的接触性能。

然后，在包括半导体层 154 的绝缘基板 111 的整个表面上用 PECVD 方法形成氧化硅 SiOx 或氮化硅 SiNx 的无机绝缘材料，从而形成栅极绝缘层 113。

然后，如图 3B 所示，在栅极绝缘层 113 上淀积铜 Cu、铝 Al、铝钕 AlNd、钼 Mo、铬 Cr、钛 Ti、钽 Ta 或钨钼 MoW 的低阻金属层，并在其上涂覆第二光刻胶 131。在用第二掩模经曝光和显影工序对第二光刻胶 131 构图之后，蚀刻低电金属层以形成第一和第二栅极 112 和 122 及存储电极 119。此时，第一和第二栅极 112 和 122 与传输扫描信号的栅线 112a 同时形成。

参见图 3C，使第二光刻胶 131 灰化，减小第二光刻胶 131 的宽度使其小于栅极的宽度。然后用减小的第二光刻胶 131 及第一和第二栅极 112 和 122 作为掩模对第一和第二半导体层 154a 和 154b 注入高浓度掺杂的 n-型杂质离子。也就是说，通过掺杂磷离子 P 或砷离子 As，在 n-型 TFT 区和 p-型 TFT 区中形成第一和第二源极/漏极区 115a、115b、125a 和 125b，即，n-型掺杂层。然后，激活第一源极/漏极区 115a/115b。

此时，第一和第二半导体层 154a 和 154b 没有被 n-型杂质离子掺杂的预

定部分被用作第一和第二沟道层 114 和 124。同时通过注入 p-型杂质离子将通过向 p-型 TFT 区注入离子形成的 n-型掺杂层改变为 p-型掺杂层。

接着，如图 3D 所示，用减小的第二光刻胶 131 作为掩模按回蚀刻技术从其侧壁蚀刻第一和第二栅极 112 和 122。此时，按照回蚀刻技术蚀刻的那部分第一和第二栅极 112 和 122 形成 LDD 掺杂层 188。接着，用侧壁被蚀刻的第一和第二栅极 112 和 122 作为掩模执行高浓度 n-型杂质离子掺杂。在毗邻第一和第二栅极 112 和 122 的 n-型掺杂层的第一和第二源极/漏极区 115a、115b、125a 和 125b 的内侧形成 n-型掺杂层的 LDD 掺杂层 188，LDD 掺杂层 188 通过降低接触区的电场，从而降低截止电流。

接着，如图 3E 所示，剥离第二光刻胶 131，并且在包括第一和第二栅极 112 和 122 及存储电极 119 的基板的整个表面上涂覆第三光刻胶 133。然后用第三掩模按曝光和显影工序对第三光刻胶 133 构图，暴露出 p-型 TFT 区。然后，对基板 111 的整个表面逆反掺杂（counter-doped）p-型杂质离子例如是硼 B 或 BF_2，将 p-型 TFT 区的第二源极/漏极区 125a 和 125b 变成 p-型。然后，激活第二源极/漏极区 125a 和 125b。此时，未掺杂的第二半导体层 154b 作为第二沟道层 124，离子不会注入被第三光刻胶 133 遮挡的剩余部分。逆反掺杂与按预定的角度掺杂离子以加强基板上 LDD 区的掺杂浓度的 LDD 离子注入类型相反。执行 LDD 离子注入的逆反掺杂是为了解决穿透（punch-through）现象的问题。穿透现象由短沟道效应产生，其中器件尺寸随器件集成度的增加而缩小，使得因内部电场很大而器件难以长时间稳定工作。

然后，如图 3F 所示，剥离第三光刻胶 133，并且在包括第一栅极 112 的基板的整个表面上用 PECVD 淀积例如是氧化硅或氮化硅的无机材料，形成绝缘中间层 123。随后在包括绝缘中间层 123 的基板的整个表面上淀积诸如 ITO 或 IZO 等透明导电材料，并且用第四掩模按光刻术对其构图，形成透射电极 117b。

此时，存储电容包括与存储电极 119 重叠的透射电极 117b、存储电极 119 和介于透射电极 117b 与存储电极 119 之间的绝缘中间层 123。因而就不需要另外的工序形成存储电容。

参见图 3G，在包括透射电极 117b 的基板的整个表面上厚厚地涂覆有机材料（例如是光学丙烯树脂和 BCB），并且用第五掩模按光刻术一体形成钝化层 116 和凸起图案 190。钝化层 116 的厚度对应于液晶的盒间隙。此时，为了同

时形成钝化层 116 和凸起图案 190，可以通过执行衍射曝光工序形成凸起图案，或是通过淀积负型光学丙烯树脂和正型光学丙烯树脂，然后只蚀刻正型光学丙烯树脂形成。按固定间隔形成多个凸起图案 190，并且形成的各凸起图案 190 大致呈圆形或半球形。此时，可以按预定时间周期执行灰化工序使有机材料图案回流，控制凸起图案 190 的曲率。

如图 3H 所示，用第六掩模按光刻术去除栅极绝缘层 113、绝缘中间层 123 和钝化层 116 的预定部位，形成第一接触孔 171 以暴露出 n-型 TFT 和 p-型 TFT 区的第一和第二源极/漏极区 115a、115b、125a 和 125b。同时，通过去除钝化层 116 的预定部分形成暴露出大部分透射电极 117b 的透射部分的开放区 181。由于钝化层 116，透射部分的液晶盒间隙是反射部分的液晶盒间隙的二倍，从而在反射部分和透射部分获得一致的光学效率。

同时，通常采用干蚀刻法蚀刻栅极绝缘层 113、绝缘中间层 123 和钝化层 116。在干蚀刻法中，在高真空状态下向蚀刻仓室喷射气体，用正离子或原子团蚀刻该层的指定部位。干蚀刻法通常被用于蚀刻具有高精度图案的绝缘层。

干蚀刻法划分为 PE（等离子体蚀刻）、RIE（反应离子蚀刻）、MERIE（磁增强型反应离子蚀刻）、ECR（电子回旋加速器共振）和 TCP（变压器耦合等离子体），其中 PE 和 RIE 模式通常用于 LCD 器件的制造工艺中。

如图 3I 所示，在其上形成有凸起图案 190 的钝化层 116 上形成具有高柔韧性的低阻金属层，然后用第七掩模按照光刻术构图，以同时形成第一和第二源极/漏极 115c、115d、125c 和 125d 以及反射电极 117a。

反射电极 117a 通过透射部分的开放区 181 接触到透射电极 117b，并且沿着凸起图案 190 的表面形成反射电极 117a。这样，反射电极 117a 具有多个半球形反射凸起。在使用环境光作为光源的情况下，反射凸起部分改变环境光的反射角度，从而通过获得大量的反射光而加宽视角。

金属层由铜 Cu、铝 Al、铝钕 AlNd、钼 Mo、铬 Cr、钛 Ti、钽 Ta 或钨钼 MoW 等形成。数据线 115e 与第一源极/漏极 115c 和 115d 同时形成。栅线和数据线 112a 和 115e 彼此垂直形成以限定像素区。

第一和第二源极/漏极 115c、115d、125c 和 125d 还接触到第一和第二源极/漏极区 115a、115b、125a 和 125b。第一源极 115c 与数据线 115e 一体形成，而第一漏极 115d 与反射电极 117a 一体形成。同时形成源极/漏极及反射

电极能够将掩模的使用次数减少一次。

这样就制成包括 n-型 TFT 和 p-型 TFT 的 CMOS 薄膜晶体管，其中，n-型 TFT 形成在各像素区内以驱动像素区并且具有第一栅极 112、第一源极/漏极 115c 和 115d 以及第一沟道层 114，而 p-型 TFT 形成在驱动电路区内以向栅线和数据线施加信号并且具有第二栅极 122、第二源极/漏极 125c 和 125d 以及第二沟道层 124。包括 n-型 TFT 和 p-型 TFT 的 CMOS 薄膜晶体管的制造工序总共使用七轮掩模。

在按照本发明第二实施例的透射反射型 LCD 器件中，在形成有机绝缘材料层的球形凸起图案（例如，具有大致圆弧形的表面）之后，在球形凸起图案上形成另一有机绝缘层。这样，按照本发明第二实施例的透射反射型 LCD 器件与按照本发明第一实施例的 LCD 器件具有相似的结构，除了有机绝缘层形成在凸起图案上。

图 4 表示按照本发明第二实施例的透射反射型 LCD 器件的截面图，以及沿 II-II’线的截面图。图 5A 到 5J 表示按照本发明第二实施例的透射反射型 LCD 器件的制造方法的截面图，以及沿 II-II’线的平面图。

在图 4 和图 5A 到图 5J 中，以划分为有源区（II-II’）和驱动电路区的状态解释透射反射型 LCD 器件，图中仅仅表示了有源区的平面图。

首先，如图 4 所示，在按照本发明第二实施例的透射反射型 LCD 器件中，TFT 阵列基板包括有源区（II-II’）和驱动电路区，有源区在各像素区内具有用于显示图像的 n-型 TFT，而驱动电路区具有用于驱动有源区的 n-型 TFT 和 p-型 TFT。

具体地说，具有第一和第二半导体层 254a 和 254b、栅极绝缘层 213、栅线 212a、第一和第二栅极 212 和 222、存储电极 219、绝缘中间层 223、透射电极 217b、钝化层 216、凸起图案 290、有机绝缘层 316、第一和第二源极/漏极 215c、215d、225c 和 225d、数据线 215e 和反射电极 217a。此时，第一和第二半导体层 254a 和 254b 分别具有第一和第二源极/漏极区 215a、215b、225a 和 225b。然后，在包括第一和第二半导体层 254a 和 254b 的基板的整个表面上形成栅极绝缘层 213。还在栅极绝缘层 213 上形成栅线 212a，并且从栅线 212a 分叉的第一和第二栅极 212 和 222 分别与第一和第二半导体层 254a 和 254b 重叠。在栅线 212a 的同一层上形成与栅线 212a 大致平行的存储电极

219，并且在包括栅线 212a 的基板的整个表面上形成绝缘中间层 223。然后，在绝缘中间层 223 的透射部分中形成透射电极 217b。在包括透射电极 217b 的基板的整个表面上形成钝化层 216，并且在钝化层 216 的表面上形成凸起图案 290。还在基板的整个表面上形成 BCB 或丙烯酸树脂的有机绝缘层 316 以控制凸起图案 290 的曲率。第一和第二源极/漏极 215c、215d、225c 和 225d 接触到有机绝缘层 316 的第一和第二源极/漏极区 215a、215b、225a 和 225b。然后，形成大致垂直于栅线 212a 的数据线 215e，并且数据线 215e 与第一源极 215c 一体形成。在钝化层 216 的反射部分中形成与第一漏极 215d 一体的反射电极 217a，并且反射电极 217a 沿着凸起图案 290 具有反射凸起。

此时，对第一源极/漏极区 215a 和 215b 掺杂 n-型杂质离子，由第一半导体层 254a、栅极绝缘层 213、第一栅极 212 及第一源极/漏极 215c 和 215d 构成 n-型 TFT。还对第二源极/漏极区 225a 和 225b 掺杂 p-型杂质离子，由第二半导体层 254b、栅极绝缘层 213、第二栅极 222 及第二源极/漏极 225c 和 225d 构成 p-型 TFT。

透射电极 217b 与存储电极 219 重叠构成一存储电容。

另外，按对应于液晶单元的盒间隙的厚度形成钝化层 216 和有机绝缘层 316 的淀积层，并且去除其在透射部分中的部分，以形成透射部分的开放区 281。透射部分的透射电极 217b 通过透射部分的开放区 281 接触到反射部分的反射电极 217a。

以下要说明按照本发明第二实施例的透射反射型 LCD 器件的制造方法。

直至形成绝缘中间层，按照本发明第二实施例的透射反射型 LCD 器件的制造方法均与按照本发明第一实施例的透射反射型 LCD 器件的制造方法具有相同的工序。以下要具体说明。

首先，如图 5A 所示，在绝缘基板 211 上用 SiH_4 和 H_2 的混合气体按 PECVD 方法淀积非晶硅，并且用激光束照射执行热处理，使非晶硅结晶为多晶硅。采用光刻术用第一光刻胶和第一掩模按岛形（分隔开的）形成第一和第二半导体层 254a 和 254b。此时，第一半导体层 254a 形成在用于 n-型 TFT 的部分，而第二半导体层 254b 形成在用于 p-型 TFT 的部分。

然后，在包括半导体层 254 的绝缘基板 211 的整个表面上按 PECVD 方法形成无机绝缘材料，例如是氧化硅 SiOx 或 SiNx，由此形成栅极绝缘层 213。

然后，如图 5B 所示，在栅极绝缘层 213 上淀积一铜 Cu、铝 Al、铝钕 AlNd、钼 Mo、铬 Cr、钛 Ti、钽 Ta 或钨钼 MoW 的低阻金属层，并在其上涂覆第二光刻胶 231。在用第二掩模按光刻术对第二光刻胶 231 构图之后，用 HF、BOE、NH4F 或是其混合气体按湿蚀刻法蚀刻低阻金属层形成第一和第二栅极 212 和 222 及存储电极 219。此时，第一和第二栅极 212 和 222 及栅线 212a 同时形成，其中，栅线 212a 传输扫描信号。

接着，如图 5C 所示，灰化第二光刻胶 231，减小第二光刻胶 231 的宽度。然后用减小的第二光刻胶 231 及第一和第二栅极 212 和 222 作为掩模对第一和第二半导体层 254a 和 254b 注入高浓度掺杂的 n-型杂质离子。也就是说，在 n-型 TFT 区和 p-型 TFT 区内形成 n-型掺杂层的第一和第二源极/漏极区 215a/215b 和 225a/225b。此时，注入 p-型杂质离子使通过对 p-型 TFT 区注入杂质离子形成的 n-型掺杂层改变成 p-型掺杂层。

接着，如图 5D 所示，用减小的第二光刻胶 231 作为掩模按回蚀刻技术从侧壁上蚀刻第一和第二栅极 212 和 222。然后对第一和第二半导体层 254a 和 254b 轻微掺杂 n-型杂质离子，形成 n-型掺杂层的 LDD 掺杂层 288。

接着，如图 5E 所示，在剥离第二光刻胶 231 之后，在基板的整个表面上涂覆第三光刻胶 233，并且用第三掩模按曝光和显影工序对其构图，暴露出 p-型 TFT 区。然后在绝缘基板 211 的整个表面上逆反掺杂 p-型杂质离子，将 p-型 TFT 区的第二源极/漏极区 225a 和 225b 变成 p-型。此时，用未掺杂的第二半导体层 254b 作为第二沟道层 224。

在剥离第三光刻胶 233 之后， 如图 5F 所示，在包括第一栅极 212 的基板的整个表面上形成绝缘中间层 223。随后，在包括绝缘中间层 223 的基板的整个表面上形成 ITO 或 IZO 的透明导电层，并且用第四掩模按光刻术对其构图，形成透射电极 217b。此时，用与存储电极 219 重叠的透射电极 217b、存储电极 219 和介于存储电极 219 与透射电极 217b 之间的绝缘中间层 223 形成存储电容。因此，不需要另外的工序形成存储电容。

接着，如图 5G 所示，在包括透射电极 217b 的基板的整个表面上淀积钝化层 216。然后，在其上厚厚地涂覆一有机材料（例如是光学丙烯酸树脂和 BCB），并且用第五掩模按光刻术对其构图，形成多个球形凸起图案 290。可以在像素区的整个区域上均匀地形成凸起图案 290。或是在像素区的反射部分内形成凸

起图案 290，防止背光发出的光的亮度降低。按照本实施例的一方面，凸起图案形成在像素区的反射部分内。在这种情况下，可以按预定时间周期执行灰化工序使有机材料图案回流，控制凸起图案 290 的曲率。

参见图 5H，在包括凸起图案 290 的基板的整个表面上涂覆具有低介电常数的有机绝缘材料，例如是 BCB 或丙烯酸树脂，沿着凸起图案 290 的表面形成有机绝缘层 316。有机绝缘层 316 保护凸起图案 290，并且控制凸起图案 290 的曲率。

接着，如图 5I 所示，用第六掩模按光刻术一起蚀刻栅极绝缘层 213、绝缘中间层 223、钝化层 216 和有机绝缘层 316，形成暴露出 n-型 TFT 和 p-型 TFT 区的第一和第二源极/漏极区 215a、215b、225a 和 225b 的第一接触孔 271。同时，去除钝化层 216 和有机绝缘层 316 的预定部分，以暴露出透射电极 217b，形成透射部分的开放区 281。

此时，由于钝化层 216 和有机绝缘层 316 的厚度，透射部分和反射部分处于不同的高度。也就是说，钝化层 216 和有机绝缘层 316 的厚度对应于液晶层的盒间隙，透射部分的位置低于反射部分，其高度差对应于液晶层的盒间隙。这样，入射到反射部分和透射部分上的光同时到达屏幕的表面。也就是说，从外部入射到反射部分上的光两次通过液晶层后到达屏幕的表面。另外，从背光入射到透射部分上的光通过厚度大致等于液晶层盒间隙的钝化层和有机绝缘层后到达屏幕的表面。这样，入射到反射部分和透射部分上的光就同时到达屏幕的表面。

此时，通常采用干蚀刻法蚀刻栅极绝缘层 213、绝缘中间层 223、钝化层 216 和有机绝缘层 316。按照干蚀刻法，在高真空状态下向蚀刻仓室内喷射气体，用正离子或原子团蚀刻该层的指定部分。干蚀刻法通常用于蚀刻具有高精度图案的绝缘层。

参见图 5J，在包括有机绝缘层 316 的基板的整个表面上形成具有高反射比的低阻金属层，然后用第七掩模按照光刻术对其构图，同时形成第一和第二源极/漏极 215c、215d、225c 和 225d 以及反射电极 217a。

反射电极 217a 通过透射部分的开放区 281 接触到透射电极 217b，并且沿着凸起图案 290 的表面形成反射电极 217a。这样，反射电极 217a 有多个半球形反射凸起。在使用环境光作为光源的情况下，反射凸起部分改变环境光的反

射角度，从而可以通过获得大量的反射光以加宽视角。

金属层由铜 Cu、铝 Al、铝钕 AlNd、钼 Mo、铬 Cr、钛 Ti、钽 Ta 或钨钼 MoW 等等形成。在形成第一源极/漏极 215c 和 215d 的同时形成数据线 215e，数据线 215e 与栅线 212a 彼此垂直以限定像素区。

第一和第二源极/漏极 215c、215d、225c 和 225d 还接触到第一和第二源极/漏极区 215a、215b、225a 和 225b。第一源极 215c 与数据线 215e 一体形成，而第一漏极 215d 与反射电极 217a 一体形成。同时形成源极/漏极及反射电极能够将掩模的使用次数减少一次。

这样，就制成包括 n-型 TFT 和 p-型 TFT 的 CMOS 薄膜晶体管，其中，n-型 TFT 形成在各像素区内以驱动像素区并且具有第一栅极 212、第一源极/漏极 215c 和 215d 以及第一沟道层 214，而 p-型 TFT 形成在驱动电路区内以向栅线和数据线施加信号并且具有第二栅极 222、第二源极/漏极 225c 和 225d 以及第二沟道层 224。此时，驱动电路区还有 n-型 TFT。

包括 n-型 TFT 和 p-型 TFT 的 CMOS 薄膜晶体管的制造工序总共使用七轮掩模。

在按照本发明第三实施例的透射反射型 LCD 器件中，在钝化层上形成有机绝缘层的球形凸起图案（例如是具有大致呈球形弧度的表面）。然后，在凸起图案上形成有机绝缘层。而且，用不同的蚀刻工序执行在钝化层和有机绝缘层内形成接触孔的工序。因此，与同时蚀刻钝化层和有机绝缘层的本发明第二实施例的制造工艺相比，本发明第三实施例的制造工艺的区别在于用不同的工序蚀刻钝化层和有机绝缘层。

图 6A 到 6J 表示按照本发明第三实施例的透射反射型 LCD 器件的制造方法的截面图，以及沿 II-II’ 线的平面图。按照本发明第三实施例的透射反射型 LCD 器件的制造工艺与按照本发明第二实施例的透射反射型 LCD 器件的制造工艺类似。具体地说，直至在具有凸起图案 590 的钝化层 516 上形成有机绝缘层 616 为止，本发明第三实施例的制造工艺均与本发明第二实施例的工艺相同。因此，省略了对直至形成有机绝缘层 616 的制造工序的解释。

首先，如图 6A 所示，在包括具有凸起图案 590 的钝化层 516 的基板的整个表面上涂覆具有低介电常数的有机绝缘材料，例如是 BCB 或丙烯酸树脂，沿着凸起图案 590 的表面形成有机绝缘层 616。有机绝缘层 616 保护凸起图案 590

并且控制凸起图案 590 的曲率。

接着，如图 6B 所示，用第六掩模按光刻术选择去除有机绝缘层 616，暴露出钝化层 516 的预定部分。此时，选择去除有机绝缘材料的凸起图案 590。

接着，如图 6C 所示，用另一蚀刻工序选择去除钝化层 516、绝缘中间层 523 和栅极绝缘层 513，形成暴露出 n-型 TFT 和 p-型 TFT 的第一和第二源极/漏极区 515a、515b、525a 和 525b 的第一接触孔 571。同时，贯穿钝化层 516 形成暴露出大部分透射电极 517b 的开放区 581。

如上所述，蚀刻有机绝缘层 616 的工序与蚀刻钝化层 516、绝缘中间层 523 和栅极绝缘层 513 的工序分开执行。从这一方面，有可能解决有机绝缘层表面不均匀的问题。在同时蚀刻有机绝缘层、钝化层、绝缘中间层和栅极绝缘层的情况下，会延长制造工序的时间，并且有机绝缘层的厚度会因干蚀刻法工序中气体的冲击造成不均匀的厚度。还有可能克服一起蚀刻有机绝缘层、钝化层、绝缘中间层和栅极绝缘层的工序中的控制问题。

参见图 6D，在包括有机绝缘层 616 的基板的整个表面上淀积具有高反射比的低阻金属层，例如铜 Cu、铝 Al、铝钕 AlNd、钼 Mo、铬 Cr、钛 Ti、钽 Ta 或钨钼 MoW 等等，然后用第七掩模按照光刻术对其构图，形成第一和第二源极/漏极 515c、515d、525c 和 525d 以及反射电极 517a。反射电极 517a 通过透射部分的开放区 581 接触到透射电极 517b，并且反射电极 517a 沿着凸起图案 590 的表面有多个半球形或球形的反射凸起。

在形成第一源极/漏极 515c 和 515d 的同时形成数据线 515e。数据线 515e 与栅线 512a 彼此垂直形成以限定像素区。

第一和第二源极/漏极 515c、515d、525c 和 525d 还接触到第一和第二源极/漏极区 515a、515b、525a 和 525b。第一源极 515c 与数据线 515e 一体形成，而第一漏极 515d 与反射电极 517a 一体形成。

这样，就制成包括 n-型 TFT 和 p-型 TFT 的 CMOS 薄膜晶体管，其中的 n-型 TFT 形成在各像素区或驱动电路区内并具有第一栅极 512、第一源极/漏极 515c 和 515d 以及第一沟道层 514，而 p-型 TFT 形成在驱动电路区内并具有第二栅极 522、第二源极/漏极 525c 和 525d 以及第二沟道层 524。

包括 n-型 TFT 和 p-型 TFT 的 CMOS－TFT 阵列基板的制造工序总共使用七轮掩模。

尽管图中没有示出，用衬垫料将具有 n-型 TFT 和 p-型 TFT 的 CMOS－TFT 阵列基板与具有滤色片层的相对基板保持预定的间隔，然后用密封剂将两个基板彼此粘接在一起。在两个基板之间注入液晶形成液晶层，并且密封注入液晶的入口，这样就制成了 LCD 器件。

如上所述，按照本发明的透射反射型 LCD 器件及其制造方法具有以下优点。

采用栅极回蚀刻技术有可能用一个掩模同时执行高浓度 n-型杂质离子掺杂、n-型杂质离子的轻微掺杂以及逆反掺杂的工序。

而且，存储电容的下电极与栅极一起形成，而存储电容的上电极由透射电极形成，这样能将掩模的使用次数减少一次。

另外，源极/漏极和反射电极同时形成，从而将掩模的使用次数减少一次。

因此，与现有技术采用十一轮掩模的制造方法相比，按照本发明的制造方法采用七轮掩模，从而缩短了制造时间并且提高了大批量生产效率。

此外，透射部分和反射分按照钝化层的厚度处在不同高度的位置。也就是说，钝化层的厚度对应于液晶层的盒间隙，透射部分的位置比反射部分的位置要低，其高度差对应于液晶层的盒间隙。这样，入射到反射部分和透射部分上的光能同时到达屏幕的表面。

此外，还额外形成有机绝缘层以控制具有凸起图案的钝化层的曲率。另外，对钝化层构图的工序与对有机绝缘层构图的工序分开进行，以免有机绝缘层的表面不均匀。

本领域的技术人员能够看出，还可以对本发明作出各种各样的修改和变更。因此，本发明应该覆盖属于本发明权利要求书及其等同物范围内的修改和变更。

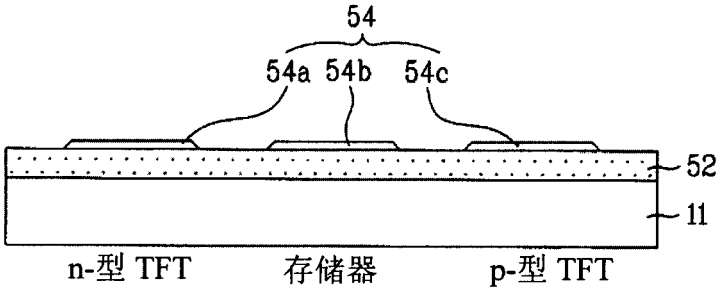

54
54a 54b 54c
52
11
n-型 TFT
存储器
p-型 TFT

图 1A

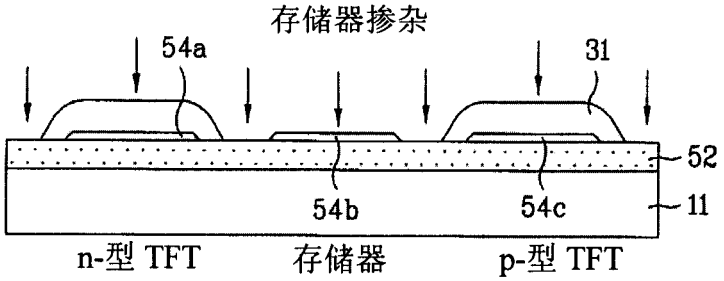

存储器掺杂
54a
31
52
54b
54c
11
n-型 TFT
存储器
p-型 TFT

图 1B

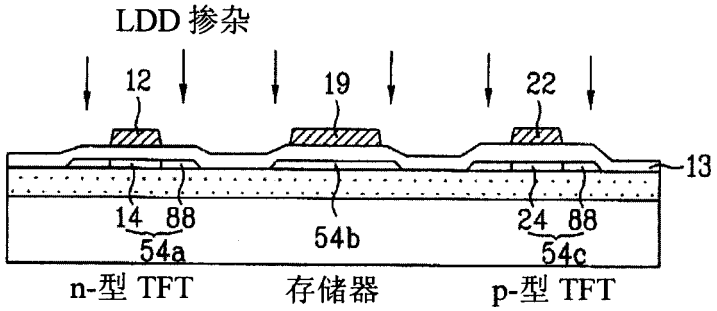

LDD 掺杂
12
19
22
13
14 88
54a
54b
24 88
54c
n-型 TFT
存储器
p-型 TFT

图 1C

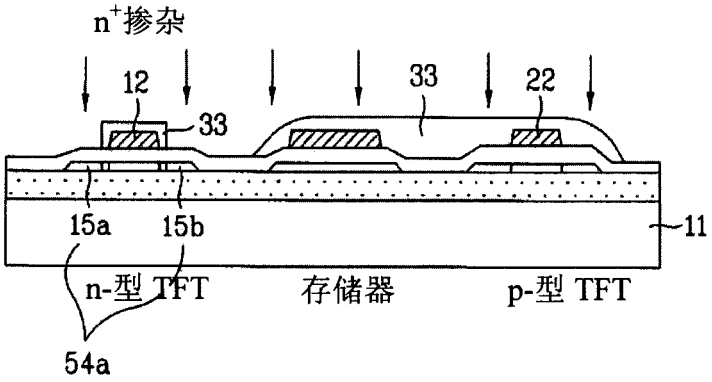

n+掺杂
12
33
22
33
15a
15b
11
n-型 TFT
存储器
p-型 TFT
54a

图 1D

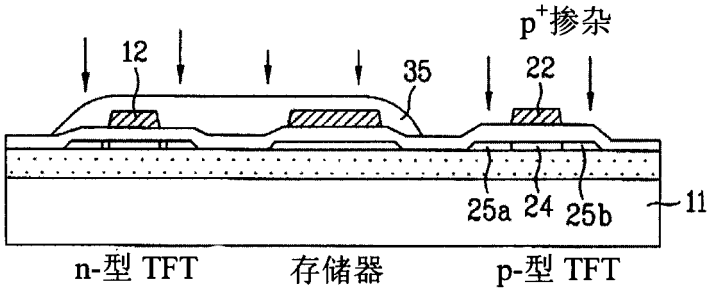

p+掺杂
12
35
22
25a
24
25b
11
n-型 TFT
存储器
p-型 TFT

图 1E

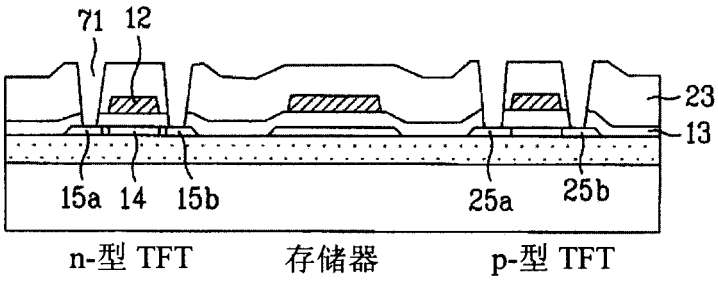

71
12
23
13
15a
14
15b
25a
25b
n-型 TFT
存储器
p-型 TFT

图 1F

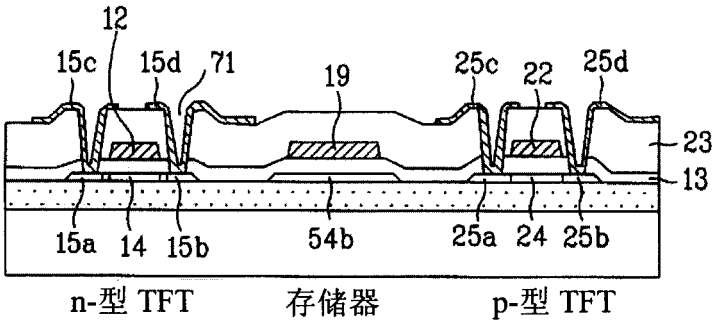

12
15c
15d
71
19
25c
22
25d
23
13
15a
14
15b
54b
25a
24
25b
n-型 TFT
存储器
p-型 TFT

图 1G

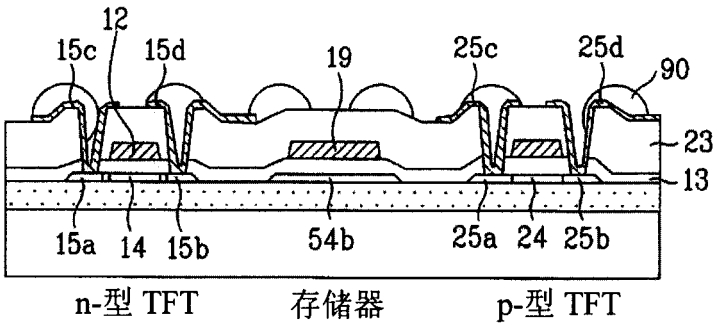

12
15c
15d
19
25c
25d
90
23
13
15a
14
15b
54b
25a
24
25b
n-型 TFT
存储器
p-型 TFT

图 1H

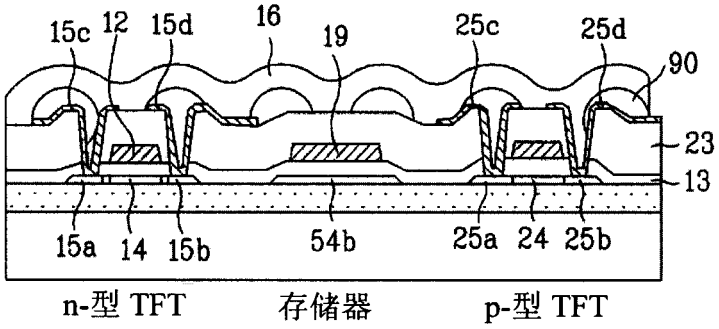

15c
12
15d
16
19
25c
25d
90
23
13
15a
14
15b
54b
25a
24
25b
n-型 TFT
存储器
p-型 TFT

图 1I

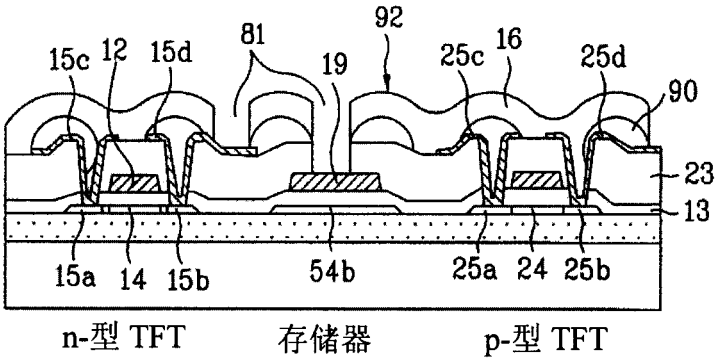

15c
12
15d
81
92
19
25c
16
25d
90
23
13
15a
14
15b
54b
25a
24
25b
n-型 TFT
存储器
p-型 TFT

图 1J

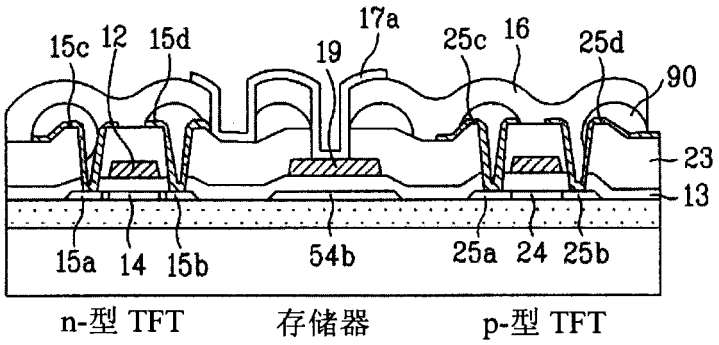

15c
12
15d
19
17a
25c
16
25d
90
23
13
15a
14
15b
54b
25a
24
25b
n-型 TFT
存储器
p-型 TFT

图 1K

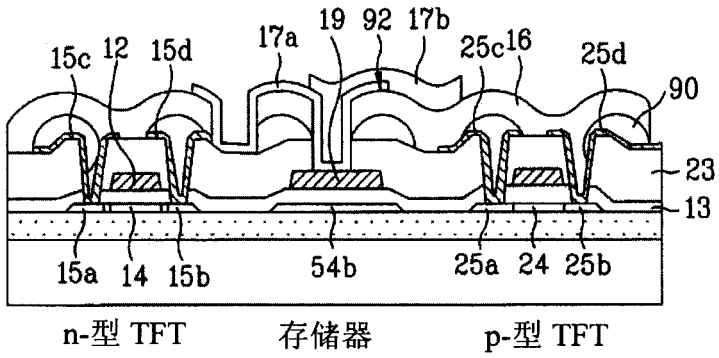

15c
12
15d
17a
19
92
17b
25c
16
25d
90
23
13
15a
14
15b
54b
25a
24
25b
n-型 TFT
存储器
p-型 TFT

图 1L

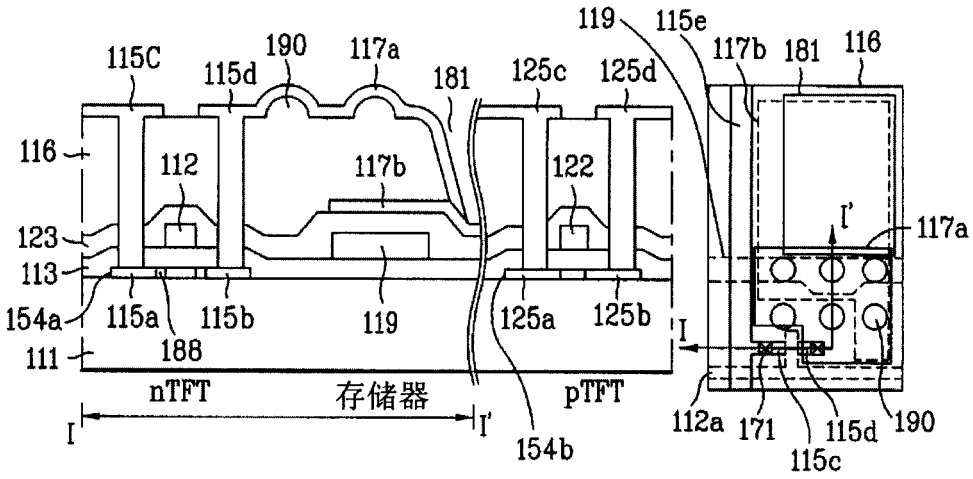

115C
115d
190
117a
181
125c
125d
119
115e
117b
181
116
116
112
117b
122
123
113
154a
115a
115b
119
125a
125b
111
188
nTFT
存储器
pTFT
I
I'
154b
I
I'
117a
112a
171
115d
115c
190

图 2

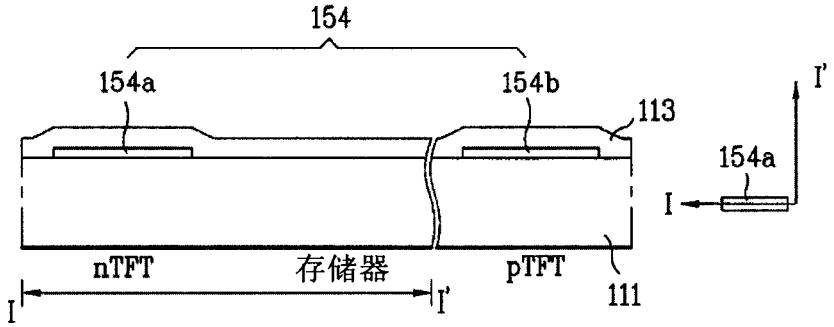

154
154a
154b
113
I'
154a
I
nTFT
存储器
pTFT
111
I
I'

图 3A

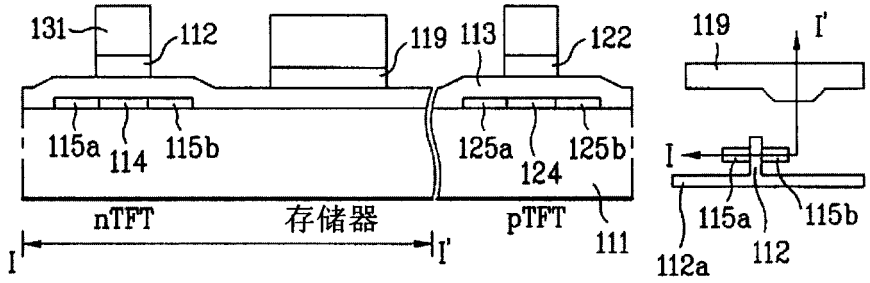

131
112
119
113
122
119
I'
115a
114
115b
125a
124
125b
I
115a
115b
nTFT
存储器
pTFT
111
112a
112
I
I'

图 3B

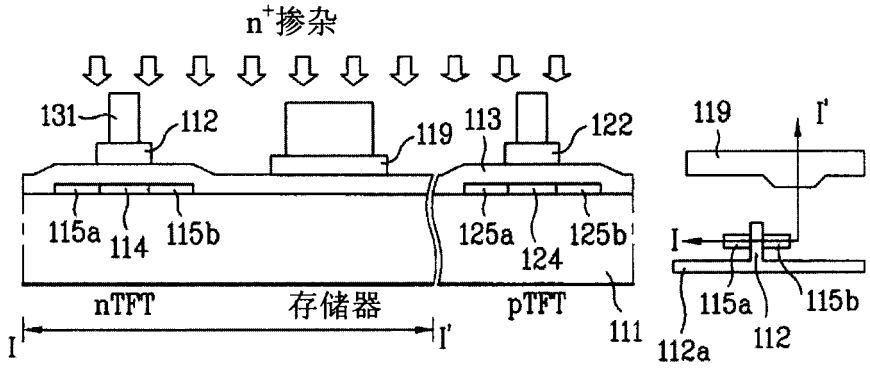

n+掺杂
131
112
119
113
122
119
I'
115a
114
115b
125a
124
125b
I
115a
115b
nTFT
存储器
pTFT
111
112a
112
I
I'

图 3C

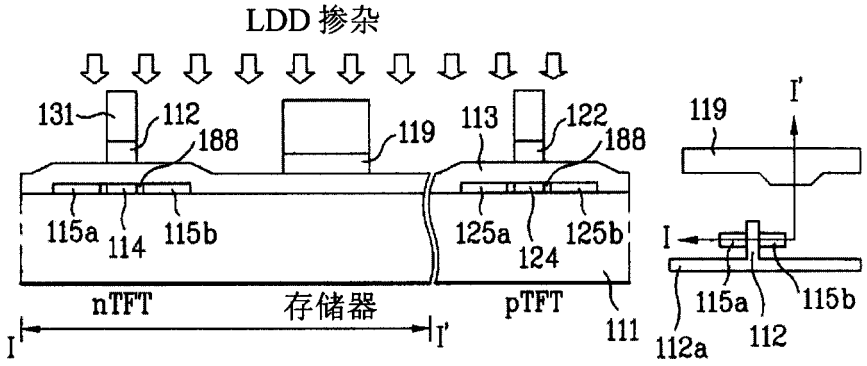

LDD 掺杂
131
112
188
119
113
122
188
115a
114
115b
125a
124
125b
nTFT
存储器
pTFT
111
I
I'
119
I'
I
115a
115b
112a
112

图 3D

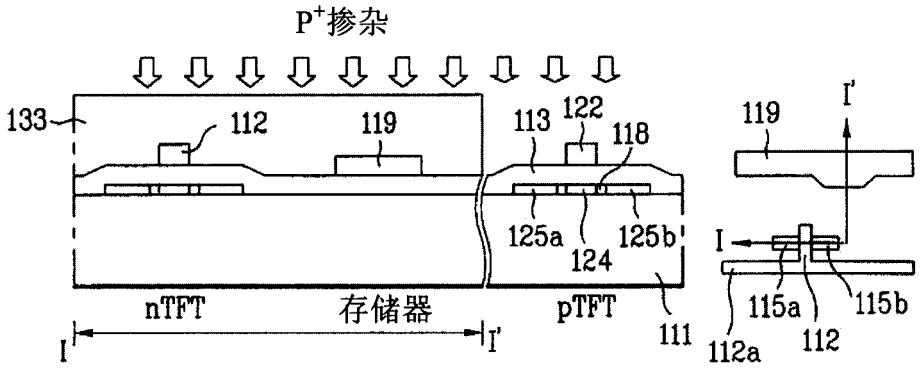

P+掺杂
133
112
119
113
122
118
125a
124
125b
nTFT
存储器
pTFT
111
I
I'
119
I'
I
115a
115b
112a
112

图 3E

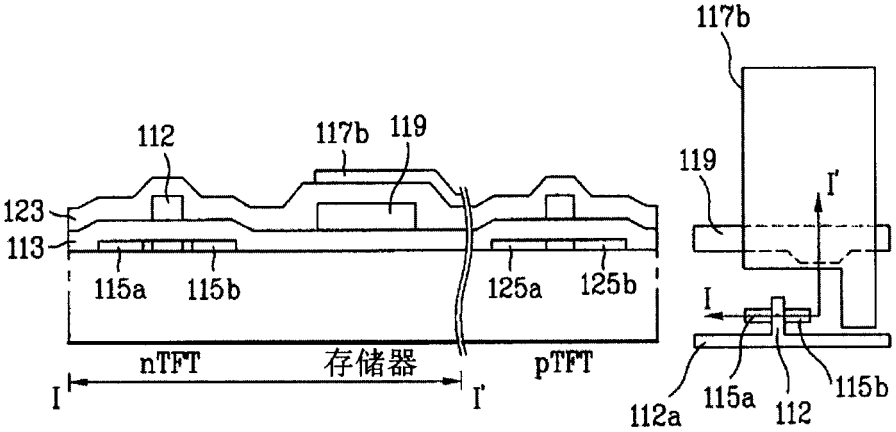

117b
112
117b
119
119
123
113
I'
115a
115b
125a
125b
I
nTFT
存储器
pTFT
I
I'
112a
115a
112
115b

图 3F

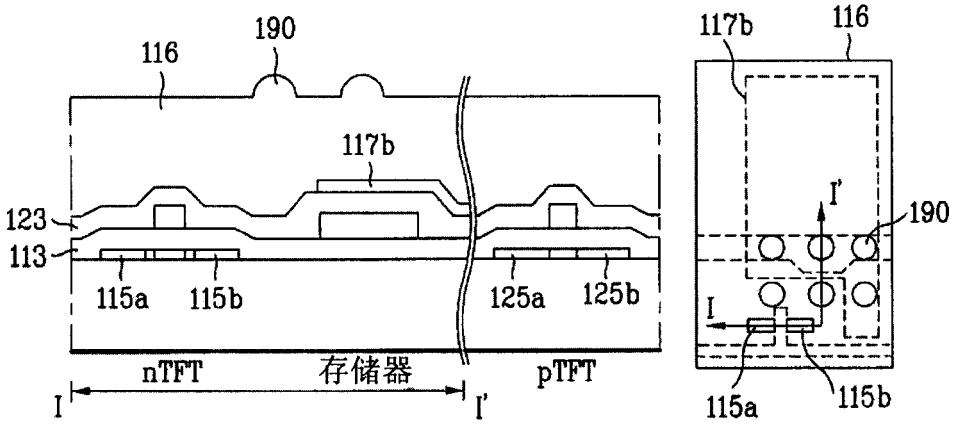

190
116
117b
116
117b
123
I'
190
113
115a
115b
125a
125b
I
nTFT
存储器
pTFT
I
I'
115a
115b

图 3G

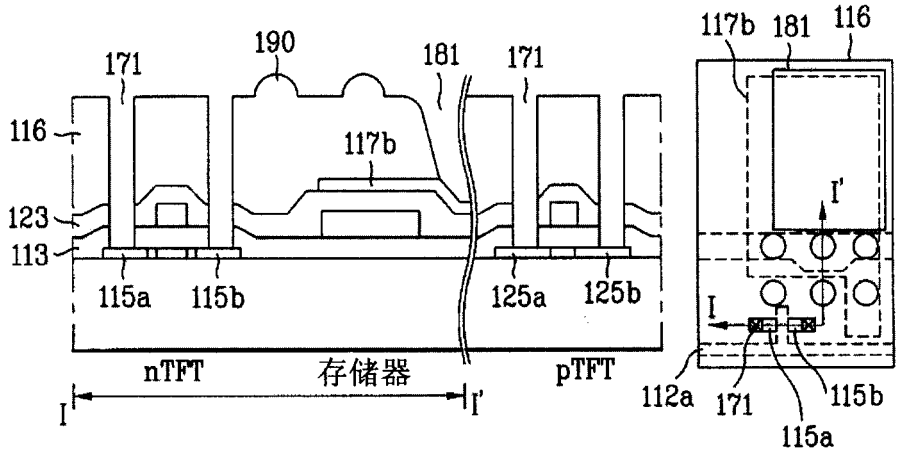

171
190
181
171
116
117b
123
113
115a
115b
125a
125b
nTFT
存储器
pTFT
I
I'
117b
181
116
I'
I
112a
171
115b
115a

图 3H

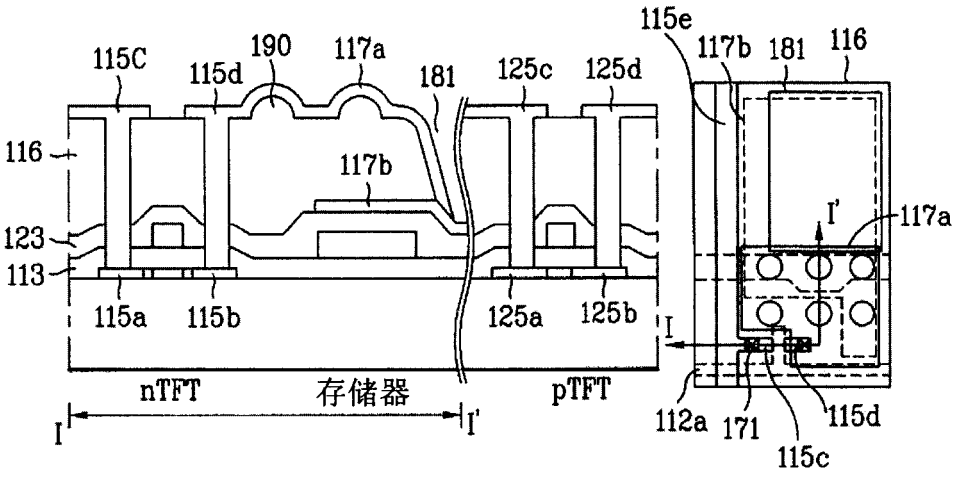

115C
115d
190
117a
181
125c
125d
115e
117b
181
116
116
117b
I'
117a
123
113
115a
115b
125a
125b
I
nTFT
存储器
pTFT
I
I'
112a
171
115d
115c

图 3I

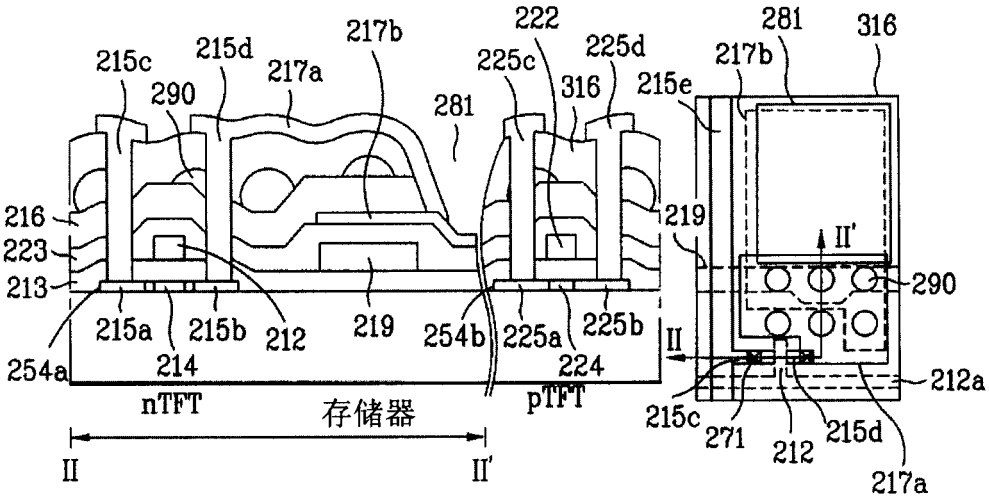

215c
215d
217a
217b
222
225c
225d
281
316
215e
290
216
223
213
219
254a
215a
214
215b
212
254b
225a
224
225b
nTFT
存储器
pTFT
II
II'
271
212a
217a

图 4

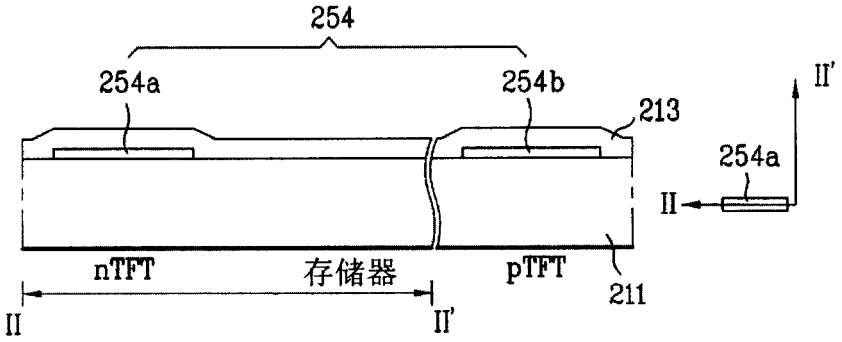

254
254a
254b
213
II'
254a
II
nTFT
存储器
pTFT
211
II
II'

图 5A

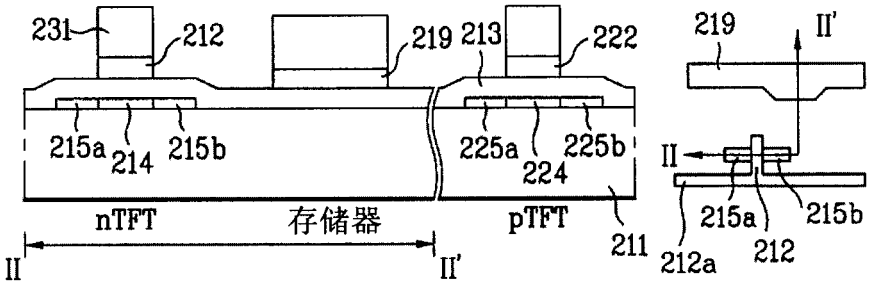

231
212
219
213
222
219
II'
215a
214
215b
225a
225b
224
II
nTFT
存储器
pTFT
211
215a
215b
212a
212
II
II'

图 5B

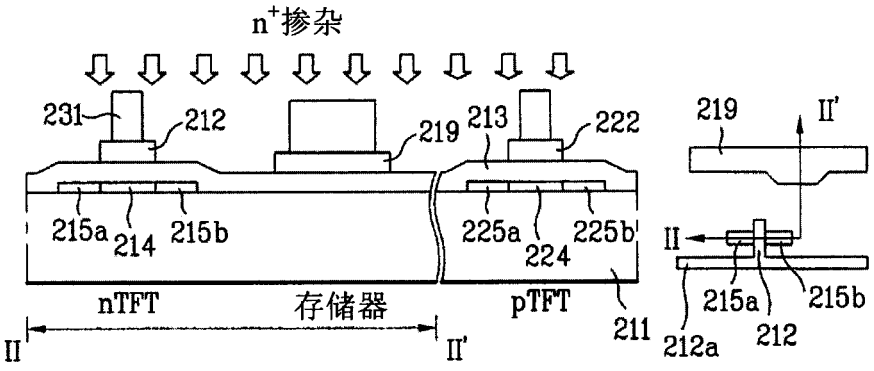

n+掺杂
231
212
219
213
222
219
II'
215a
214
215b
225a
225b
224
II
nTFT
存储器
pTFT
211
215a
215b
212a
212
II
II'

图 5C

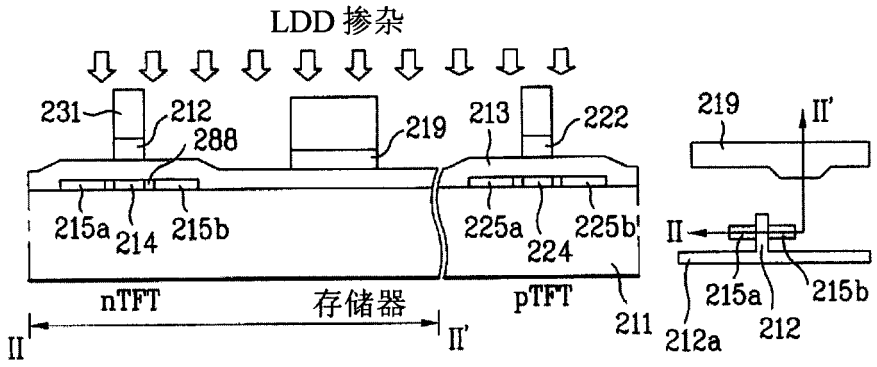

LDD 掺杂
231
212
288
219
213
222
215a
214
215b
225a
224
225b
nTFT
存储器
pTFT
211
II
II'
219
II'
II
215a
215b
212a
212

图 5D

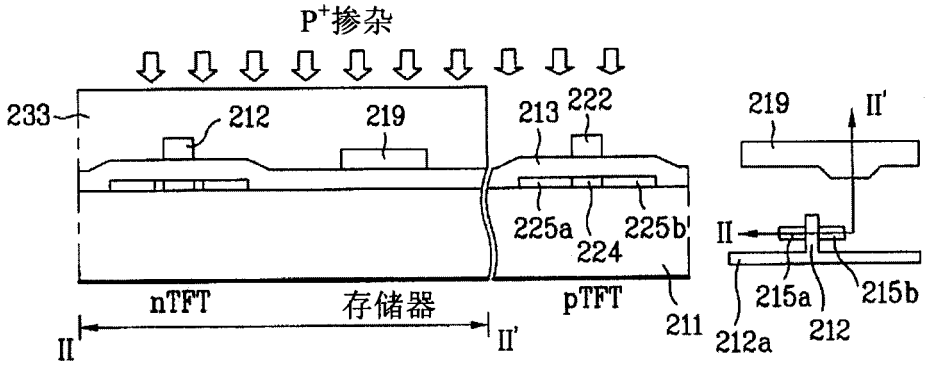

P+掺杂
233
212
219
213
222
225a
224
225b
nTFT
存储器
pTFT
211
II
II'
219
II'
II
215a
215b
212a
212

图 5E

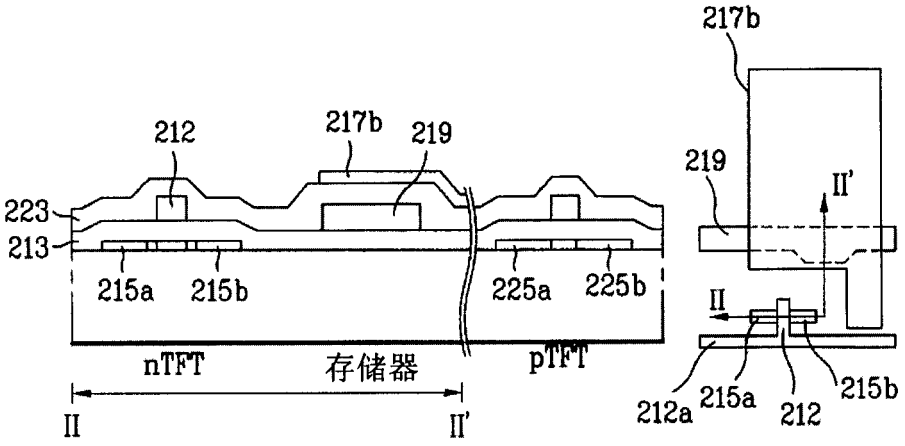

217b
212
217b
219
219
II'
223
213
215a
215b
225a
225b
II
nTFT
存储器
pTFT
212a
215a
212
215b
II
II'

图 5F

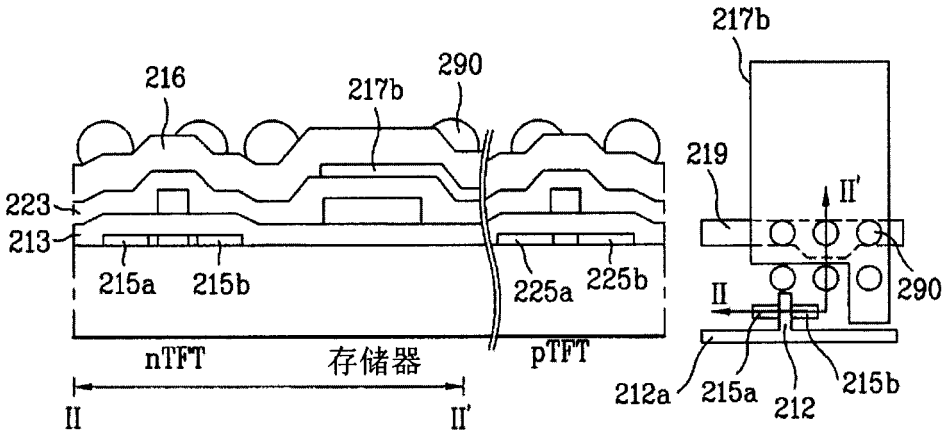

217b
216
217b
290
219
II'
223
213
215a
215b
225a
225b
290
II
nTFT
存储器
pTFT
212a
215a
212
215b
II
II'

图 5G

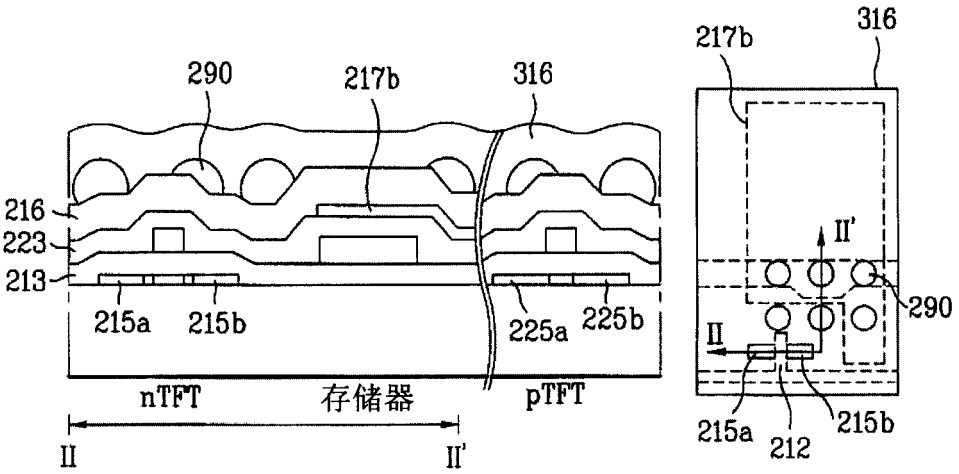

290
217b
316
216
223
213
215a
215b
225a
225b
nTFT
存储器
pTFT
II
II'
217b
316
II'
290
II
215a
212
215b

图 5H

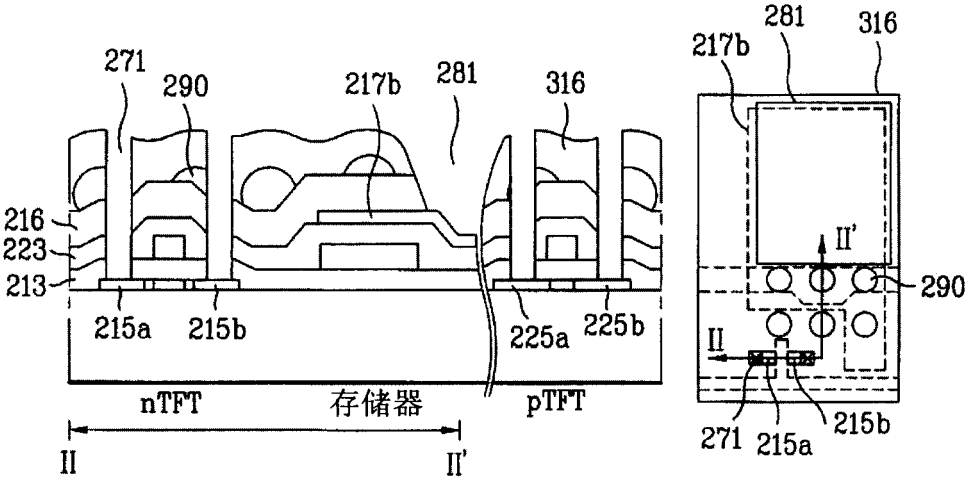

271
290
217b
281
316
216
223
213
215a
215b
225a
225b
nTFT
存储器
pTFT
II
II'
217b
281
316
II'
290
II
271
215a
215b

图 5I

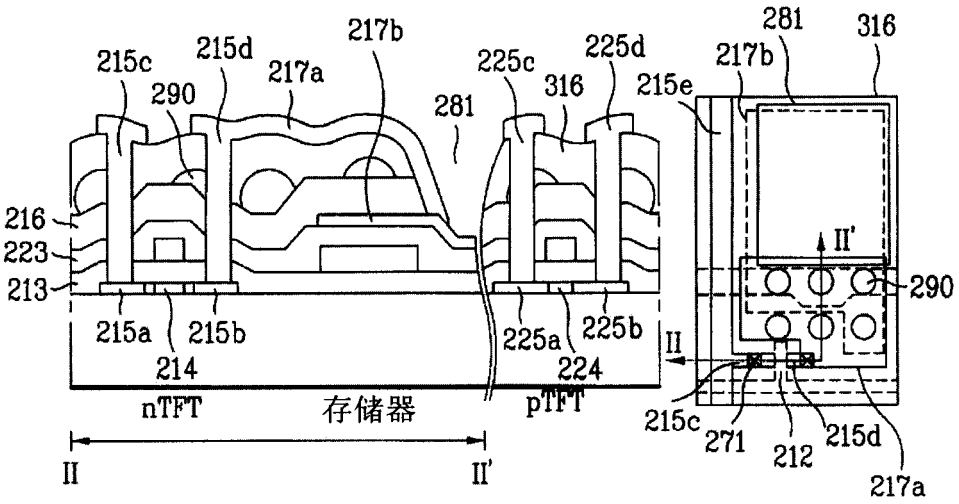

215c
215d
217a
217b
290
281
225c
316
225d
215e
281
316
217b
216
223
213
215a
214
215b
225a
224
225b
nTFT
存储器
pTFT
II
II'
II'
290
215c
271
212
215d
217a

图 5J

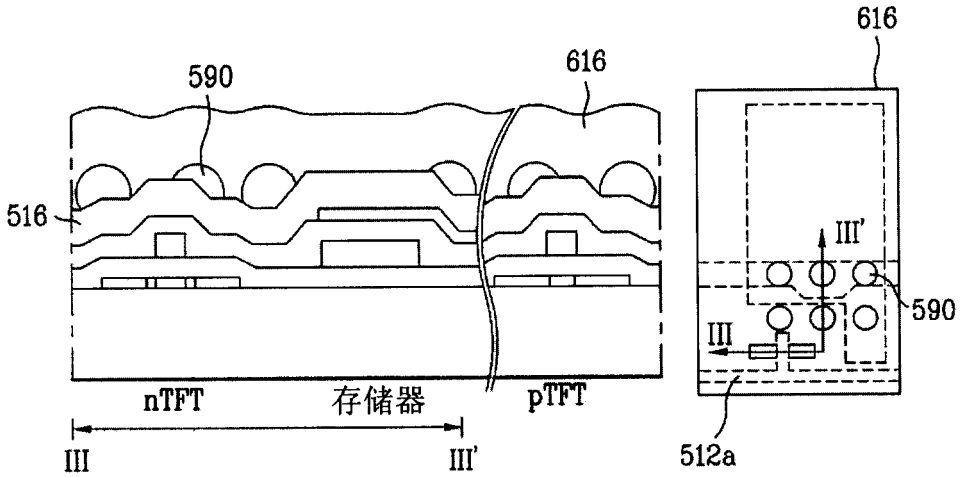

590
616
516
nTFT
存储器
pTFT
III
III'
616
III'
590
III
512a

图 6A

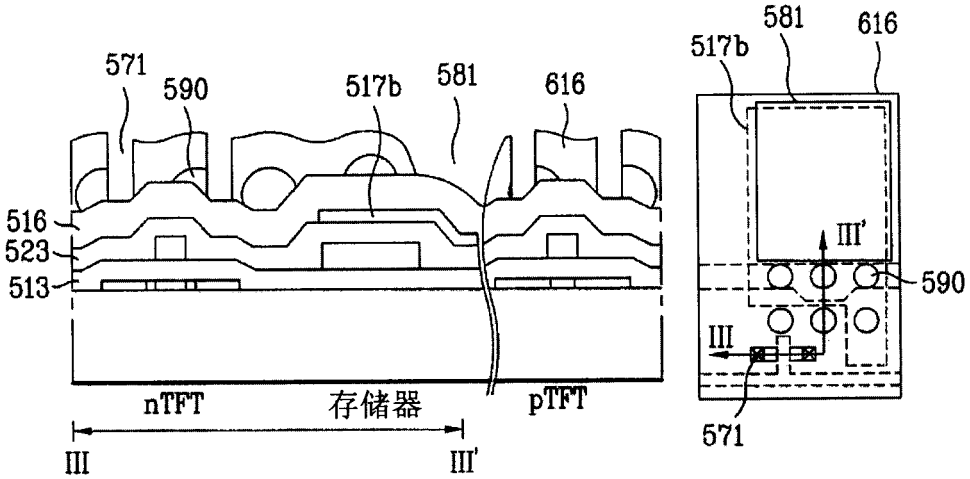

571
590
517b
581
616
516
523
513
nTFT
存储器
pTFT
III
III'
581
616
517b
III'
590
III
571

图 6B

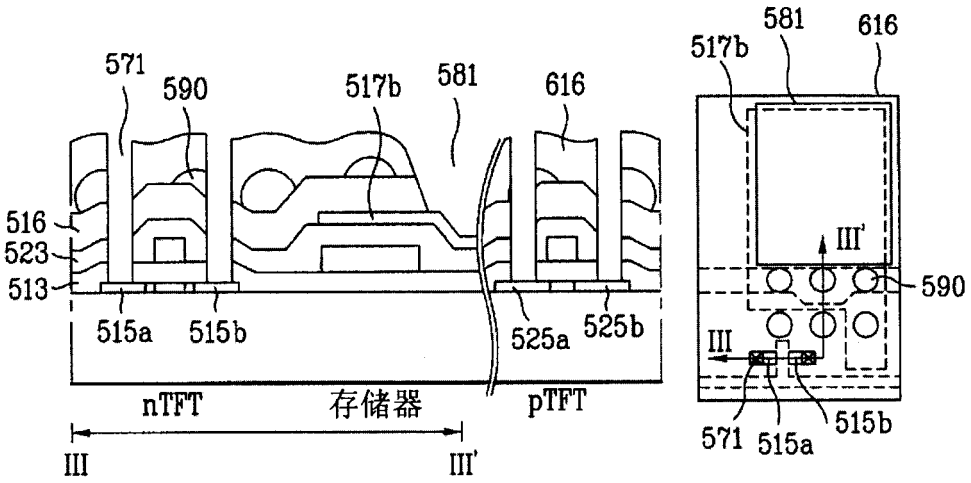

571
590
517b
581
616
516
523
513
515a
515b
525a
525b
nTFT
存储器
pTFT
III
III'
581
616
517b
III'
590
III
571
515a
515b

图 6C

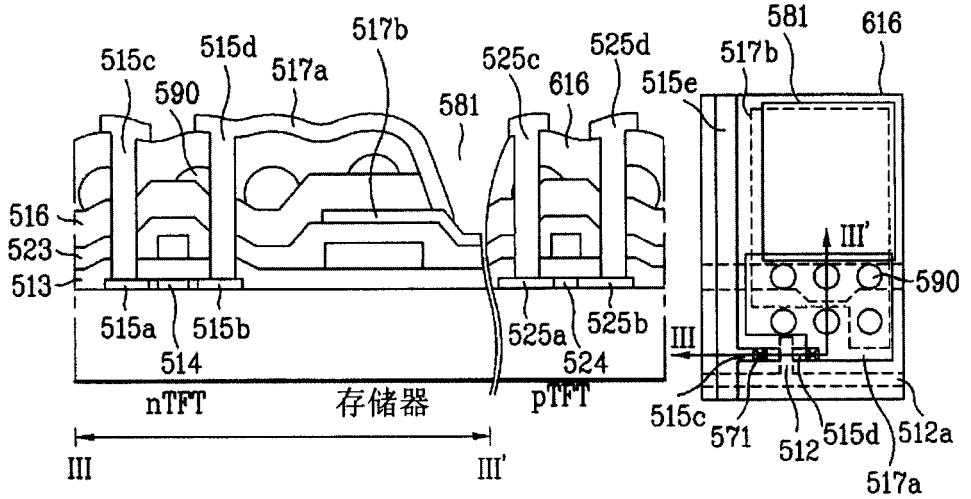
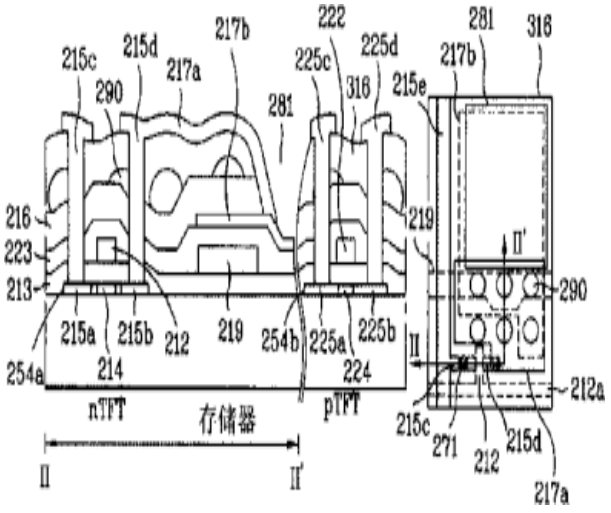

515c
515d
517a
517b
525c
525d
590
581
616
515e
516
523
513
515a
515b
514
525a
525b
524
nTFT
存储器
pTFT
III
III'
581
616
517b
III'
590
515c
571
512
515d
512a
517a

图 6D

专利名称(译)	透射反射型液晶显示器件及其制造方法		
公开(公告)号	CN1637548A	公开(公告)日	2005-07-13
申请号	CN200410090892.5	申请日	2004-11-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.菲利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	梁埈荣 朴容仁 张相民 崔秀石 金商铉		
发明人	梁埈荣 朴容仁 张相民 崔秀石 金商铉		
IPC分类号	G02F1/1335 G02F1/136 G02F1/1362 G02F1/1368 H01L21/20 H01L21/336 H01L21/77 H01L21/84 H01L27/12 H01L27/13 H01L29/786 G02F1/133 G09G3/36 H01L21/00 G03F7/20		
CPC分类号	G02F1/13454 G02F1/133555 G02F1/136213 G02F2001/136231 H01L27/1255 H01L27/1288 H01L29/78621		
代理人(译)	徐金国		
优先权	1020030098723 2003-12-29 KR		
其他公开文献	CN1637548B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种CMOS - TFT阵列基板及其制造方法，用低掩模技术减少掩模的使用次数，其包括一基板，该基板包括具有多个像素区的有源区和用于驱动有源区的驱动电路区，各像素区具有透射部分和反射部分；在像素区内形成的具有第一源极/漏极区的第一半导体层；在驱动电路区内形成的具有第二源极/漏极区的第二半导体层；在包括第一和第二半导体层的基板的整个表面上的栅极绝缘层；位于第一和第二半导体层上方的栅极绝缘层上的第一和第二栅极；像素区内的存储电极；在基板的整个表面上的绝缘中间层；在透射部分的绝缘中间层上的透射电极；在包括透射电极的基板的整个表面上的钝化层；在反射部分的钝化层上的反射电极；接触到第一和第二源极/漏极区的第一和第二源极/漏极；以及位于该基板与另一相对基板之间的液晶层。