



(12) 发明专利申请

(10) 申请公布号 CN 102376285 A

(43) 申请公布日 2012. 03. 14

(21) 申请号 201110235589. X

(22) 申请日 2011. 08. 10

(30) 优先权数据

2010-181975 2010. 08. 16 JP

(71) 申请人 瑞萨电子株式会社

地址 日本神奈川县

(72) 发明人 能势崇 堀良彦

(74) 专利代理机构 中原信达知识产权代理有限

责任公司 11219

代理人 孙志湧 穆德骏

(51) Int. Cl.

G09G 3/36 (2006. 01)

G09G 3/20 (2006. 01)

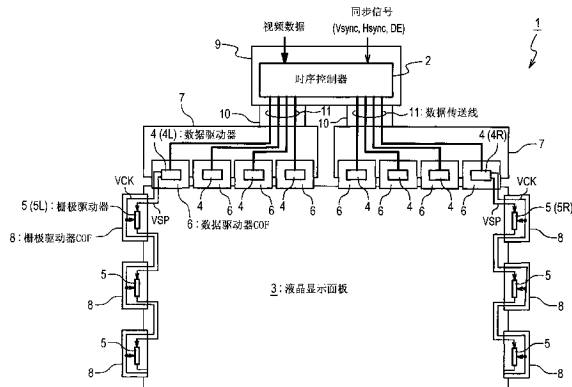
权利要求书 2 页 说明书 6 页 附图 6 页

(54) 发明名称

显示装置、信号线驱动器和数据传送方法

(57) 摘要

公开了一种显示装置、信号线驱动器和数据传送方法。一种液晶显示装置,包括:时序控制器;液晶显示面板;多个数据驱动器以及栅极驱动器。该时序控制器将控制数据提供到数据驱动器中的指定驱动器。该指定驱动器响应于该控制数据来生成栅极驱动器控制信号,以控制栅极驱动器,并且将栅极驱动器控制信号提供到该栅极驱动器。



1. 一种显示装置,包括:
显示面板;
时序控制器;
多个信号线驱动器,用于驱动所述显示面板的信号线;以及
扫描线驱动器,用于驱动所述显示面板上的扫描线,
其中,所述时序控制器向所述信号线驱动器当中的指定驱动器提供控制数据,并且
其中,所述指定驱动器响应于所述控制数据而生成用于控制所述扫描线驱动器的扫描线驱动器控制信号,并且将所述扫描线驱动器控制信号提供到所述扫描线驱动器。
2. 根据权利要求1所述的显示装置,
其中,所述数据传送线耦合所述时序控制器和所述指定驱动器,并且
其中,所述时序控制器通过视频传送线向所述指定驱动器提供控制数据和与在所述显示面板上显示的图像相对应的视频数据。
3. 根据权利要求2所述的显示装置,
其中,所述时序控制器与时钟信号同步地生成与包含所述控制数据和所述视频数据的传送数据相对应的数据传送信号,并且通过所述数据传送线将所述数据传送信号发送到所述指定驱动器,并且
其中,所述指定驱动器从所述数据传送信号再生时钟恢复信号,并且响应于所述时钟恢复信号,通过对所述数据传送信号进行采样来获得所述控制数据和所述视频数据。
4. 根据权利要求1所述的显示装置,
其中,所述指定驱动器包括:
驱动电路,用于驱动所述显示面板的信号线,
控制信号生成器电路,用于从所述控制数据生成用于控制所述驱动电路的信号线驱动器控制信号,并且生成所述扫描线驱动器控制信号,
输出引脚,所述输出引脚耦合到所述扫描线驱动器,以及
选择器,用于选择所述信号线驱动器控制信号或者所述扫描线驱动器控制信号,并且所述选择器被配置为从所述输出引脚输出所述控制信号中的任何一个。
5. 根据权利要求1所述的显示装置,
其中,所述多个信号线驱动器包括非耦合驱动器,所述非耦合驱动器没有连接到所述扫描线驱动器,并且
其中,所述非耦合驱动器和所述指定驱动器具有相同结构。
6. 根据权利要求1至5中的任何一项所述的显示装置,
其中,所述指定驱动器是所述信号线驱动器当中耦合到所述扫描线驱动器的最近的驱动器。
7. 一种信号线驱动器,包括:
接收器,用于从时序控制器接收包括视频数据和控制数据的传送数据;
驱动电路,用于响应于所述视频数据来驱动显示面板的信号线;以及
控制信号生成器电路,用于响应于所述控制数据来生成用于控制扫描线驱动器的控制信号,所述扫描线驱动器驱动所述显示面板中的扫描线。
8. 根据权利要求7所述的信号线驱动器,还包括:

输出引脚,所述输出引脚连接到所述扫描线驱动器;以及
选择器,

其中,所述控制信号生成器电路从所述控制数据生成用于控制所述驱动电路的信号线驱动器控制信号,并且

其中,所述选择器从所述信号线驱动器控制信号或所述扫描线驱动器控制信号中选择控制信号,并且从所述输出引脚输出所述控制信号中的一个。

9. 一种用于显示装置的数据传送方法,所述显示装置包括时序控制器、用于驱动显示面板的信号线的多个信号线驱动器以及用于驱动所述显示面板上的扫描线的扫描线驱动器,

所述数据传送方法包括下述步骤:

将用于控制所述扫描线驱动器的控制数据从所述时序控制器提供到所述信号线驱动器当中的指定驱动器;

响应于所述控制数据,在所述指定驱动器中生成用于控制所述扫描线驱动器的控制信号;以及

将所述控制信号从所述指定驱动器提供到所述扫描线驱动器。

显示装置、信号线驱动器和数据传送方法

[0001] 相关申请交叉引用

[0002] 2010 年 8 月 16 日提交的日本专利申请 No. 2010-181975 的公开包括说明书、附图以及摘要,通过引用被整体并入本文。

技术领域

[0003] 本发明涉及显示装置、信号线驱动器以及数据传送方法,并且具体涉及用于在显示装置中生成和传送控制信号的技术。

背景技术

[0004] 越来越大尺寸面板的显示器以及由于改善的面板图片图像分辨率而导致的较大数据传送量对将数据传送到驱动器以驱动显示装置的方法造成了问题。例如,在液晶显示装置中,用于将视频数据从时序控制器提供给数据驱动器(或信号线驱动器、源极驱动器)以驱动液晶显示面板中的数据线(信号线)的数据传送技术成为问题。

[0005] 在这些情况下,当驱动大尺寸显示面板时,该问题特别严重。大尺寸显示面板包含用于驱动数据线的多个数据驱动器。目前制造的大尺寸显示装置包含公共总线,以减少导线的数目,并且在很多情况下,适用的公共总线将视频数据不断传送到数据驱动器,然而,该类型的布置具有需要非常大的数据传送率的问题。更具体地,当将水平同步时间长度设置为 T_H ,并且数据驱动器的数目为 N 时,用于将该视频数据发送到单个数据驱动器的容许时间为 T_H/N 。因此,增加数据驱动器的数目以应对大尺寸显示装置和更高面板分辨率意味着用于将视频数据发送到单个数据驱动器的容许时间变得越来越短。

[0006] 解决这种问题的一种技术是将视频数据点对点传送到相应的多个数据驱动器。图 1 是示出用于通过点对点技术将视频数据传送到数据驱动器的大尺寸液晶显示装置的一个示例的框图。图 1 中的结构的技术在日本未经审查的专利申请公开 No. 2000-155552 中被公开。图 1 中的液晶显示装置 110 包括信号处理器电路 120、液晶面板 130、源极驱动器 202-216 以及栅极驱动器 402-408。单独的线将视频数据提供给各个源极驱动器 202-216。

[0007] 在图 1 中的液晶显示装置中,信号处理器电路 120 将栅极驱动器时钟 GCLK 提供到各个栅极驱动器 402-408,而另一方面,仅将栅极驱动器启动脉冲 GSP 提供到位于端部的栅极驱动器 402。在接收到来自信号处理器电路 120 的栅极驱动器启动脉冲 GSP 之后,经过了指定时间后,栅极驱动器 402 将栅极驱动器启动脉冲提供到栅极驱动器 404。栅极驱动器 406 和 408 以相同方式接收来自相邻的栅极驱动器 404、406 的栅极驱动器启动脉冲。

[0008] 用于将视频数据点对点传送到相应的多个数据驱动器的技术缓解了对数据传送率的限制,但是产生如下问题:需要耦合到适当装置的大量导线以及在将视频数据提供到每个数据驱动器的装置(通常是时序控制器)上的大量输出引脚。图 1 中的液晶显示装置由于使用串行数据传送而降低了所需导线数量和输出引脚的数目,但是考虑到降低成本和简化设备的需要,输出引脚和导线的数目应当优选地应尽可能地少。

[0009] 一种用于减少输出引脚和耦合到时序控制器的接线的数目的技术将复用信号用

作用于在传送视频数据的视频数据信号中的数据驱动器控制的控制信号。例如,一种数据传送方法利用根据视频数据 CDR(时钟数据恢复)生成的时钟信号来将视频数据发送到数据驱动器,并且沿相同的导线发送视频数据和时钟信号,并且因此该方法在减少导线数目方面是有效的。该技术在日本未经审查的专利申请公开 No. 2009-204677 中以及在 2009 IEEE International Solid-State Circuits Conference Digest of Technical Papers, 192-193 页,2009 年 2 月(2009 年 IEEE 国际固态电路会议的技术论文纪要)中发表的 K. Yamaguchi 等人的“A 2.0Gb/s Clock-Embedded Interface for full-HD 10b 120Hz LCD drivers with 1/5-Rate Noise Tolerant Phase and Frequency Recovery(具有 1/5 比率干扰容许相位和频率恢复的全高清 10b 120Hz LCD 驱动器的 2.0Gb/s 时钟嵌入式接口)”中被公开。

发明内容

[0010] 发明人认识到,改进面板显示装置的数据传送方法需要做出包括将控制信号提供到驱动栅极线(或扫描线)的栅极驱动器(或扫描线驱动器)的研究。在大尺寸液晶显示装置中,通常通过形成为柔性扁平电缆(FFC)的导线以及印刷电路板(PCB)来将视频数据信号提供给数据驱动器。在这些类型的结构中,与将控制信号提供给栅极驱动器的导线并行地在 FFC 和 PCB 上形成用于传送视频数据信号的导线是较高 FFC 和 PCB 成本中的主要因素。而且,与导线并行地安装用于将控制信号提供到栅极驱动器的导线可能对传送视频数据的接线造成不利影响,诸如由于提供到栅极驱动器的控制信号产生的共模噪声。当采用高速串行接口来传送视频数据信号时,这些影响会变得特别严重的问题。上述现有技术文献没有提及将控制信号提供到栅极驱动器中的任何问题。

[0011] 本发明的一个方面,一种显示装置包括显示面板、时序控制器、用于驱动显示面板的信号线的多个信号线驱动器,以及用于驱动显示面板中的扫描线的扫描线驱动器。时序控制器将控制数据提供给多个信号线驱动器当中的指定驱动器。该指定驱动器响应于控制数据来生成用于控制扫描线驱动器的扫描线驱动器控制信号,并且将扫描线驱动器控制信号提供到扫描线驱动器。

[0012] 本发明的另一方面,该信号线驱动器包括:接收器,用于从时序控制器接受包括视频数据和控制数据的传送数据;驱动电路,用于响应于视频数据来驱动显示面板信号线;以及控制信号生成器电路,用于响应于控制数据来生成控制信号,该控制信号用于控制扫描线驱动器来驱动显示面板上的扫描线。

[0013] 本发明的又一方面提供了一种用于显示装置的数据传送方法,该显示装置包括显示面板;时序控制器;多个信号线驱动器,用于驱动显示面板的信号线;以及扫描线驱动器,用于驱动显示面板上的扫描线。该可应用的数据传送方法包括下述步骤:将用于控制扫描线驱动器的控制数据从时序控制器提供到多个信号线驱动器当中的指定驱动器;响应于该控制数据,在该指定驱动器中生成用于控制扫描线驱动器的控制信号,并且将控制信号从该指定驱动器提供到扫描线驱动器。

[0014] 本发明能够呈现具有减少的用于提供视频数据和控制信号的导线的数目的显示装置,并且消除了提供到扫描线驱动器的控制信号对提供视频数据的数据传送线上施加的噪声的影响。

附图说明

- [0015] 图 1 是示出现有技术的显示装置结构的框图；
- [0016] 图 2 是示出本发明的第一实施例的显示装置的结构框图；
- [0017] 图 3 是示出本发明的第一实施例中的时序控制器和数据驱动器的结构框图；
- [0018] 图 4 是示出本发明的第一实施例中的数据驱动器和栅极驱动器的操作的时序图；
- [0019] 图 5 是示出数据装置的非优选结构的参考示例；以及
- [0020] 图 6 是示出本发明另一方面的时序控制器以及数据驱动器的结构框图。

具体实施方式

[0021] 图 2 是用于描述本发明的实施例的显示装置结构的示意图。图 2 中的用作显示装置 1 的显示装置包括时序控制器 2、液晶显示面板 3、多个数据驱动器 4 以及多个栅极驱动器 5。液晶显示面板 3 包括栅极线（扫描线）、数据线（信号线）以及在这些栅极线和数据线相交位置附近形成的像素。数据驱动器 4 驱动液晶显示面板 3 的数据线，并且栅极驱动器 5 驱动液晶显示面板 3 的栅极线。时序控制器 2 提供视频数据（换言之，指示液晶显示面板 3 中的每个像素的灰度的数据），并且响应于提供到时序控制器 2 的同步信号（例如 Vsync（垂直同步）、Hsync（水平同步）、数据有效时段 DE）来控制数据驱动器 4 和栅极驱动器 5。

[0022] 如下所述，在本实施例的液晶显示装置 1 中形成时序控制器 2、数据驱动器 4 以及栅极驱动器 5。多个数据驱动器 4 中每一个被形成在数据驱动器 COF（膜上芯片）基板 6 上，并且该数据驱动器 COF 基板 6 被安装在 PCB 7 上。该实施例利用两个 PCB 7 作为左板和右板。多个栅极驱动器 5 中的每一个被安装在栅极驱动器 COF 基板 8 上，并且时序控制器 2 被安装在 PCB9 上。FFC10（柔性扁平线缆）将安装了时序控制器 2 的 PCB9 耦合到安装了数据驱动器 4 的 PCB7。

[0023] 时序控制器 2 通过安装在数据驱动器 COF 基板 6、PCB7、FFC10 和 PCB9 上的数据传送线 11 耦合到数据驱动器 4。本实施例采用点对点数据接口，用于在时序控制器 2 和每个驱动器 4 之间进行通信。即，分离的数据传送线 11 用于到每个数据驱动器 4 的数据传送。

[0024] 在本实施例的液晶显示装置 1 中，视频数据和用于控制数据驱动器 4 的控制数据被编码为经由数据传送线 11 发送到每个数据驱动器 4 的信号。不存在用于控制数据驱动器 4 的专用控制接线。该布置用于减少在数据驱动器 COF 基板 6、PCB7、FFC10 以及 PCB9 上形成的导线数目。

[0025] 此外，在本实施例的液晶显示装置 1 中，将用于控制栅极驱动器 5 的控制数据提供到位于时序控制器 2 两端的数据驱动器 4。位于两端的数据驱动器 4 响应于该控制数据来生成用于控制栅极驱动器 5 的栅极驱动器控制信号。用于控制栅极驱动器 5 的控制数据被编码为通过数据传送线 11 发送到每个数据驱动器 4 的信号，这与用于控制视频数据和数据驱动器 4 的控制数据相同。在图 2 中，位于左端的数据驱动器 4 由标记 4L 表示，并且位于右端的数据驱动器 4 由标记 4R 表示。

[0026] 更详细地说明，位于左端的数据驱动器 4L 将垂直时钟信号 VCK 提供到安装在液晶显示面板 3 左侧的栅极驱动器 5。数据驱动器 4L 还将垂直启动脉冲 VSP 提供到最靠近数据驱动器 4L 的栅极驱动器 5L。垂直时钟信号 VCK 是用于操作栅极驱动器 5 的时钟信号。垂

直启动脉冲 VSP 是指定用于启动对安装在液晶显示面板 3 的左侧的相应栅极驱动器 5 的栅极线的驱动的时序的信号。当在接收到垂直启动脉冲 VSP 之后经过了指定时间段时,栅极驱动器 5L 将垂直启动脉冲 VSP 提供到邻近栅极驱动器 5L 的栅极驱动器 5。随后,以相同的方式将垂直启动脉冲 VSP 提供到安装在液晶显示面板 3 的左侧的其他栅极驱动器 5。

[0027] 位于右端的栅极驱动器 4R 以相同方式将垂直时钟信号 VCK 提供到安装在液晶显示面板 3 的右侧的栅极驱动器 5。数据驱动器 4R 还将垂直启动脉冲 VSP 提供到最靠近数据驱动器 4R 的栅极驱动器 5R。当在接收到垂直启动脉冲 VSP 之后经过了指定时间段时,栅极驱动器 5R 将垂直启动脉冲 VSP 提供到邻近栅极驱动器 5R 的栅极驱动器 5。随后,以相同的方式将垂直启动脉冲 VSP 提供到安装在液晶显示面板 3 的右侧的其他栅极驱动器 5。

[0028] 这里要理解的重要事实是,在本实施例的液晶显示装置 1 中,不存在直接耦合时序控制器 2 和栅极驱动器 5 的导线。不存在直接接线不仅在减少在数据驱动器 COF 基板 6、PCB7、FFC10 以及 PCB9 中形成的导线数目中是有效的,而且还消除了对与数据传送线 11 并行地形成用于提供栅极驱动器控制信号的导线的需要,并且因此,有效地防止数据传送线 11 中噪声的影响。接下来将详细描述具有上述结构的液晶显示装置 1 中,从时序控制器 2 到数据驱动器 4 的控制数据的提供以及数据驱动器 4 进行的栅极驱动器控制信号的生成。

[0029] 图 3 是示出本实施例中的时序控制器 2 以及数据驱动器 4L 和 4R 的结构框图。此后,应当注意,数据驱动器 4L 和 4R 是如上所述的位于时序控制器两端的数据驱动器,并且这些数据驱动器 4L 和 4R 生成用于控制栅极驱动器 5 的栅极驱动器控制信号。时序控制器 2 包括时序控制电路 21、命令转换器电路 22、发送器 23 和 PLL24。时序控制电路、命令转换器电路 22、发送器 23 和 PLL24 都单片集成在单个芯片上。

[0030] 时序控制电路 21 响应于由外部部件提供的同步信号(例如垂直同步信号 Vsync、水平同步信号 Hsync、数据启用信号 DE)来生成数据驱动器控制信号以及栅极驱动器控制信号。这些生成的栅极驱动器控制信号包括垂直启动脉冲 VSP 和垂直时钟信号 VCK。另一方面,数据驱动器控制信号包括水平启动脉冲 HSP、极化信号 POL 以及选通信号 STB。水平启动脉冲 HSP 是用于向每个数据驱动器 4 通知水平同步周期开始的脉冲。极化信号 POL 是用于向每个数据驱动器 4 指定用于驱动数据线的驱动电压极性的信号。选通信号 STB 是用于指定包含在每个数据驱动器 4 中的扫描电路扫描视频数据的时序的信号。

[0031] 命令转换器电路 22 编码视频数据、栅极驱动器控制信号以及数据驱动器控制信号,并且生成传送数据。如图 4 中所示的生成的传送数据,包含视频数据和控制数据。该控制数据包括用于指定栅极驱动器控制信号(VSP、VCK)分别有效的时序的命令数据;以及用于指定数据驱动器控制信号(HSP、POL、STB)分别有效的命令数据。

[0032] 现在再次返回图 3,发送器 23 与从 PLL(锁相环)24 接受的时钟信号 CLK 同步,并且生成与传送数据相对应的数据传送信号,并且通过数据传送线 11 将所生成的数据传送信号发送到数据驱动器 4L、4R。以与再生时钟或时钟数据恢复(CDR)的格式来生成这些数据传送信号。数据驱动器 4L 和 4R 执行时钟数据恢复,或者换言之,生成与通过数据传送线 11 发送的数据传送信号相对应的时钟。

[0033] 另一方面,数据驱动器 4L、4R 包括接收器 41、PLL 42、命令转换器电路 43 以及液晶显示面板驱动电路 44。这里,应当注意,接收器 41、PLL 42、命令转换器电路 43 以及液晶显示面板驱动电路 44 都被单片集成在单个芯片上。接收器 41 和 PLL 42 包括从数据传送

信号再生传送数据的功能。更具体地,接收器 41 对从时序控制器 2 接收到的数据传送信号执行波形复原,生成时钟恢复或再生信号,并且将适当的时钟恢复信号提供到 PLL 42。PLL 42 通过执行时钟恢复或时钟恢复信号的再生来再生时钟信号。接收器 41 对与该再生的时钟信号同步的数据传送信号进行采样,并且再生传送数据。如上所述,传送数据包含视频数据和控制数据,使得数据驱动器 4L、4R 因此生成该视频数据和控制数据。

[0034] 命令转换器电路 43 将包含在传送数据中的视频数据提供到液晶显示面板驱动电路 44。命令转换器电路 43 还用作控制信号生成器电路,以响应于包含在传送数据中的控制数据来生成栅极驱动器控制信号 (VSP、VCK) 和数据驱动器控制信号 (HSP、POL、STB)。如已经描述的,控制数据包含用于指定各个栅极驱动器控制信号 (VSP、VCK) 有效的时序的命令数据;以及用于指定各个数据驱动器控制信号 (HSP、POL、STB) 有效的时序的命令数据,其允许恢复或再生栅极驱动器控制信号和数据驱动器控制信号。将数据驱动器控制信号提供到液晶显示面板驱动电路 44,并且将栅极驱动器控制信号提供到相应的栅极驱动器 5。

[0035] 液晶显示面板驱动电路 44 响应于视频数据来驱动液晶显示面板 3 的每个数据线。数据驱动器控制信号 (HSP、POL、STB) 控制每个数据线上的驱动电压的极性以及液晶显示面板驱动电路 44 的操作时序。

[0036] 除数据驱动器 4L、4R 之外的数据驱动器 4 可以包括用于生成与数据驱动器 4L 和 4R 相同的栅极驱动器控制信号 (VSP、VCK) 的功能,并且可以包括或不包括用于生成栅极驱动器控制信号 (VSP、VCK) 的功能。然而,从实际产品制造成本考虑,除了数据驱动器 4L、4R 之外的数据驱动器 4 应当优选地拥有与数据驱动器 4L、4R 相同的结构。考虑到成本,制造安装在两端的专用数据驱动器 4 并不是优选的。在该情况下,在除了数据驱动器 4L、4R 之外的数据驱动器 4 中,没有耦合到输出栅极驱动器控制信号 (VSP、VCK) 的输出引脚的栅极驱动器 5。而且,发送到除数据驱动器 4L、4R 之外的数据驱动器 4 的传送数据不需要包括用于指定每个栅极驱动器控制信号 (VSP、VCK) 有效的时序的命令数据,但是包含命令数据是容许的。

[0037] 图 4 是示出数据驱动器 4L、4R 以及栅极驱动器 5L、5R 的操作的时序图。在本实施例中,时序控制器 2 在每一个水平同步周期中将视频数据和控制数据发送到数据驱动器 4L、4R。数据驱动器 4L、4R 响应于控制数据生成数据驱动器控制信号。图 4 是示出数据驱动器控制信号中的选通信号 STB 的波形的示图。在选通信号 STB 有效后,在视频数据被门锁前立即发送该视频数据,并且根据现在门锁的视频数据来驱动数据线。另外,数据驱动器 4L、4R 响应于控制数据来生成栅极驱动器控制信号,即,垂直栅极脉冲 VSP 和垂直时钟 VCK。当垂直栅极脉冲 VSP 有效时,栅极驱动器 5L、5R 开始操作,以与垂直时钟 VCK 同步地顺序驱动栅极线。在垂直栅极脉冲 VSP 有效后,第一栅极线 VG1 在第一垂直时钟信号 VCK 有效时被拉高(上升到特定电压水平)。然后,当垂直时钟信号 VCK 有效时,第二栅极线 VG2 被拉高(上升到特定电压水平)。以相同的方式顺序驱动耦合到栅极驱动器 5L、5R 的栅极线。

[0038] 在如上所述的本实施例的液晶显示装置 1 中,时序控制器 2 将控制数据提供到位于两端的数据驱动器 4L、4R,以控制栅极驱动器 5,并且数据驱动器 4L、4R 响应于该控制数据来生成栅极驱动器控制信号,以控制栅极驱动器 5。使用具有这种结构的液晶显示装置 1 有两个益处。一个益处是可以减少时序控制器 2 上的输出引脚的数目以及在数据驱动器 COF 基板 6、PCB7、FFC10 以及 PCB9 上形成的导线的数目。该益处是在降低成本方面是有效的。

另一益处是栅极驱动器控制信号防止了干扰,该干扰诸如耦合时序控制器 2 与数据驱动器 4L、4R 的数据传送线上的共模噪声。假设使用例如图 5 中的参考示例中所示的结构,其中时序控制器 2 将栅极驱动器控制信号 (VSP、VCK) 直接提供到栅极驱动器 5,则与数据传送线 11 并行地在数据驱动器 COF 基板 6、PCB7、FFC10 以及 PCB9 上形成导线,来提供栅极驱动器控制信号。在这种结构中,栅极驱动器控制信号可能引起干扰,诸如数据传送线 11 中的共模噪声。然而,在本实施例中,用于向栅极驱动器 5 提供栅极驱动器控制信号的导线仅在数据驱动器 4L、4R 和栅极驱动器 5 之间形成,使得这些栅极驱动器控制信号不会造成干扰问题。

[0039] 图 6 是示出本发明另一实施例中的数据驱动器 4L、4R 的结构的框图。图 6 中所示的数据驱动器 4L、4R 的结构几乎与图 3 中所示结构相同,但区别在于加入了选择器 45。在正常操作期间,选择器 45 选择栅极驱动器控制信号,并且从耦合到选择器 45 的输出的输出引脚输出栅极驱动器控制信号。然而,在测试操作期间,选择器 45 将数据驱动器控制信号 (至少一个信号) 从耦合到选择器 45 的输出的 6 输出引脚输出到外部部件。这种操作允许直接观察数据驱动器控制信号的波形,并且在不增加数据驱动器 4L、4R 上的输出引脚数目的情况下提高可测试性。

[0040] 上文已经具体描述了本发明的优选实施例,但本发明并不限于上述实施例。本领域技术人员可以在不脱离本发明范围和精神的情况下作出各种不言而喻的改变。

[0041] 例如,在上述说明书中,位于 (时序控制器) 两端的数据驱动器 4L、4R 将栅极驱动器控制信号提供到栅极驱动器 5。但是,不位于 (时序控制器) 两端的数据驱动器 4 也可以将栅极驱动器控制信号提供到栅极驱动器 5。例如,可以采用以下结构:其中从左数第二个数据驱动器 4 向安装在液晶显示面板 3 的左侧的栅极驱动器 5 提供栅极驱动器控制信号。然而,优选将栅极驱动器控制信号提供到栅极驱动器 5 的数据驱动器 4L、4R 位于两端的结构 (即,最靠近栅极驱动器 5L、5R 的数据驱动器 4),以便于缩短数据驱动器 4 和栅极驱动器 5 之间形成的用于提供栅极驱动器控制信号的导线的长度。

[0042] 上述实施例的描述体现在液晶显示装置。然而,对于本领域技术人员显而易见的是,本发明还适用于除液晶显示面板之外的利用显示面板的显示装置 (例如,等离子显示面板以及有机 EL 面板)。在该情况下,用于将控制信号从驱动信号线 (即,根据显示面板上的像素灰度来驱动的导线) 的驱动器提供到驱动扫描线 (即,用于选择显示面板上要驱动的像素线的导线) 的驱动器。该结构减少用于提供视频数据和控制信号所需要的导线的数目,并且消除提供到扫描线驱动器的控制信号的噪声对提供视频数据的数据传送线的影响。

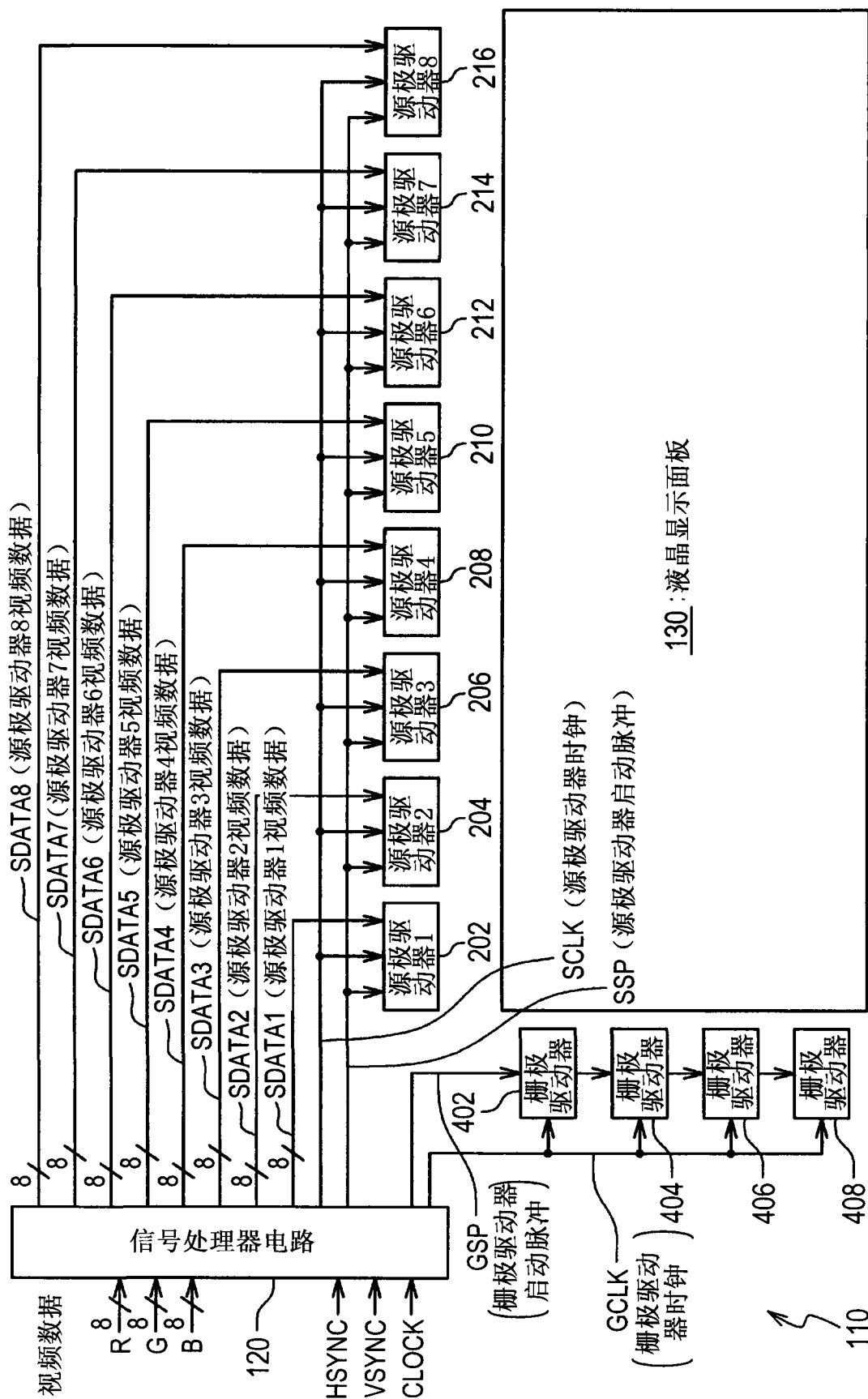


图 1

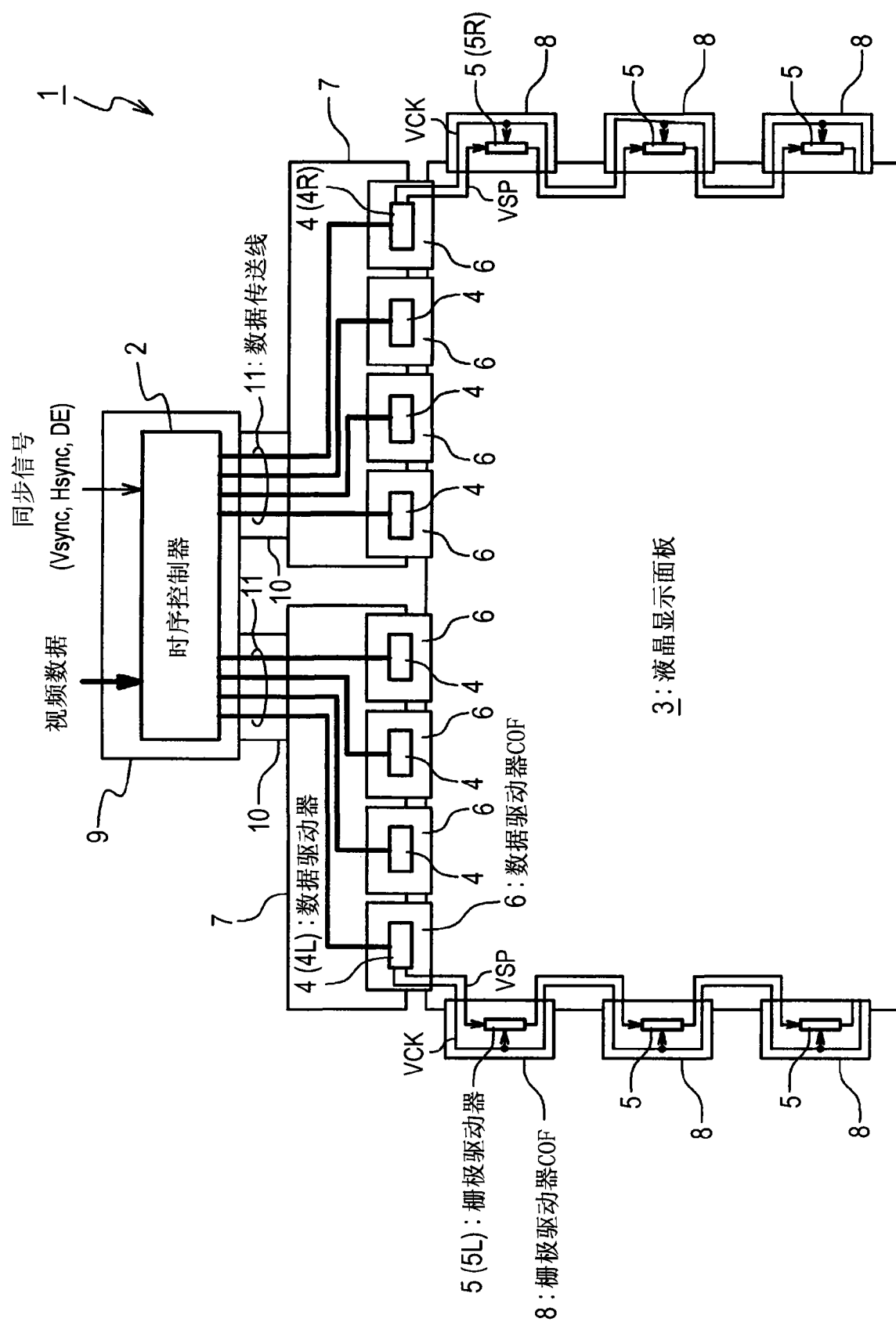


图 2

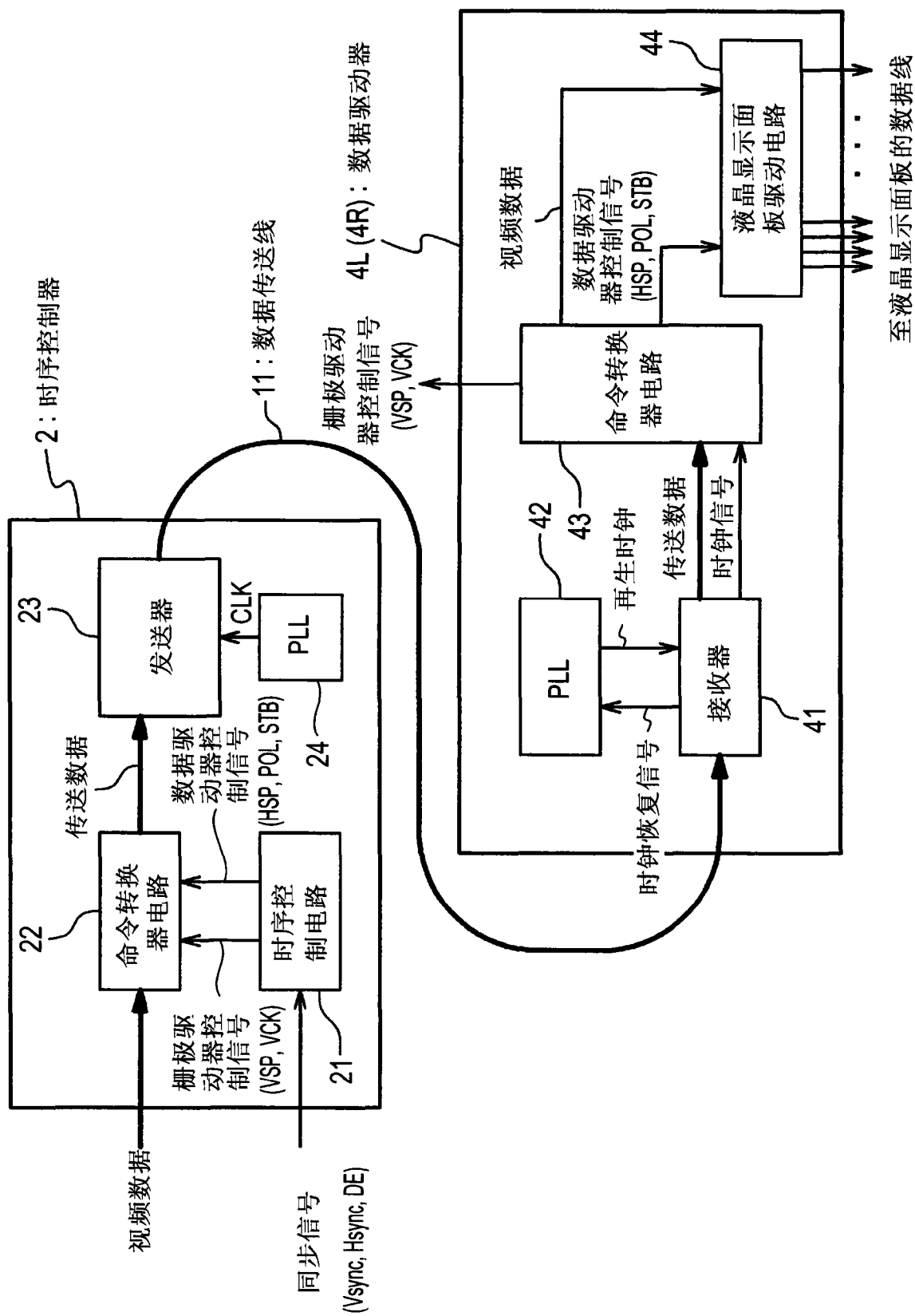


图 3

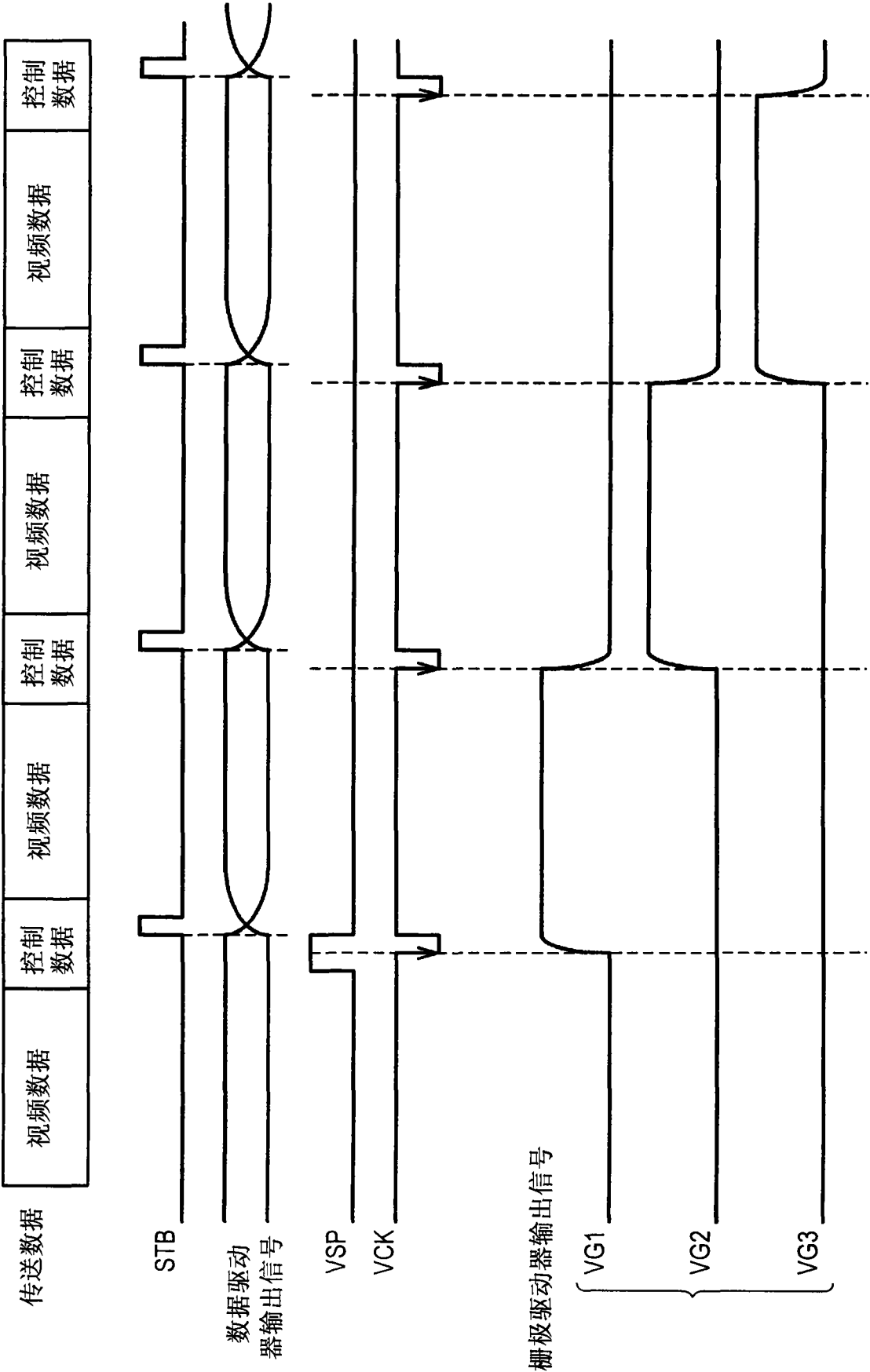


图 4

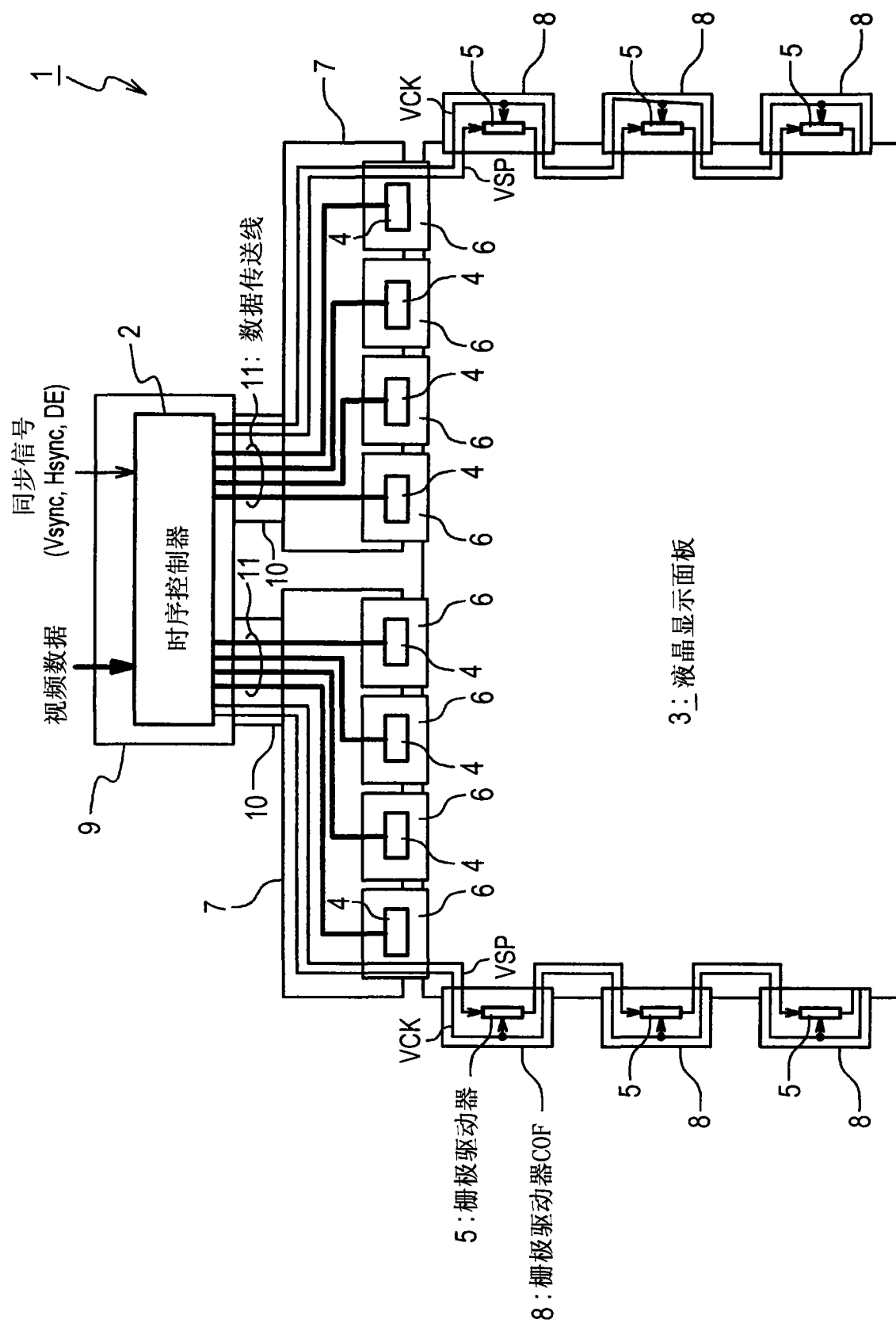


图 5

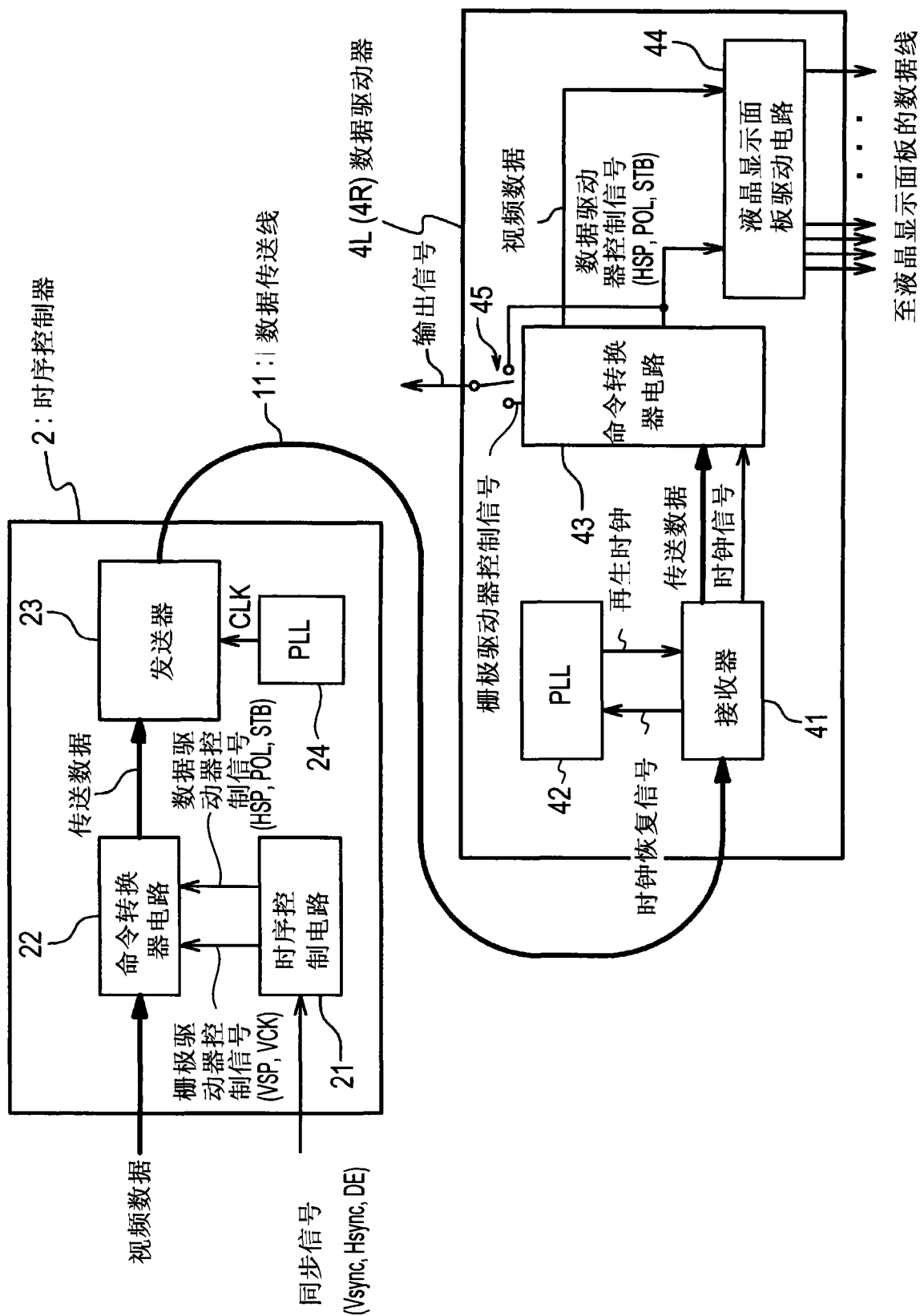


图 6

专利名称(译)	显示装置、信号线驱动器和数据传送方法		
公开(公告)号	CN102376285A	公开(公告)日	2012-03-14
申请号	CN201110235589.X	申请日	2011-08-10
[标]申请(专利权)人(译)	瑞萨电子株式会社		
申请(专利权)人(译)	瑞萨电子株式会社		
当前申请(专利权)人(译)	瑞萨电子株式会社		
[标]发明人	能势崇 堀良彦		
发明人	能势崇 堀良彦		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G3/3688 G09G3/3648 G09G3/3677 G09G2300/0426 G09G2300/043 G09G2310/0278 G09G2310/0281 G09G2310/0283 G09G2320/0223 G09G2370/08		
优先权	2010181975 2010-08-16 JP		
其他公开文献	CN102376285B		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种显示装置、信号线驱动器和数据传送方法。一种液晶显示装置，包括：时序控制器；液晶显示面板；多个数据驱动器以及栅极驱动器。该时序控制器将控制数据提供到数据驱动器中的指定驱动器。该指定驱动器响应于该控制数据来生成栅极驱动器控制信号，以控制栅极驱动器，并且将栅极驱动器控制信号提供到该栅极驱动器。

