

1. 一种显示装置,包括:

具有多个像素的显示面板,每个像素都包括根据三角排列而设置的多个子像素;

减色处理电路,响应于表示出与所述子像素相关的灰度的输入图像数据产生减色图像数据;以及

驱动电路,响应于所述减色图像数据驱动所述显示面板,

其中所述减色处理电路对所述输入图像数据执行误差扩散处理和加权处理,

并且所述减色处理电路包括:

加权电路,响应于包括将要经过所述减色处理的所述子像素的行,增加或减小所述输入图像数据,从而产生加权后图像数据;

误差扩散处理电路,对加权后图像数据执行误差扩散处理,从而产生所述减色图像数据,

其中所述加权电路确定与属于第一行的所述子像素对应的所述加权后图像数据,以使得所述加权后图像数据取所述输入图像数据的值及以上,并且确定与属于与所述第一行相邻的第二行的所述子像素对应的所述加权后图像数据,以使得所述加权后图像数据取所述输入图像数据的值或以下,

其中所述加权电路产生所述加权后图像数据,以使得与所述输入图像数据的值 D_{in} 对应并且与属于第一行的所述子像素对应的所述加权后图像数据的值 Dh_A 和与所述输入图像数据的值 D_{in} 对应并且与属于与所述第一行相邻的第二行的所述子像素对应的所述加权后图像数据的值 Dh_B 满足方程“ $D_{in}-1 < (Dh_A+Dh_B)/2 < D_{in}+1$ ”,

其中所述输入图像数据是 m 位数据;

其中所述减色处理电路对所述输入图像数据执行 α 位减色处理,从而产生所述减色图像数据;

其中所述加权电路根据包括将要经过所述减色处理的所述子像素的所述行,从所述输入图像数据的值 D_{in} 的低 α 位 $D_{in}[(\alpha-1):0]$ 产生 $(\alpha+1)$ 位加权后数据 $Dh_{lsb}[\alpha:0]$;

其中如果在 $D_{in}[(m-1):\alpha]$ 和 $Dh_{lsb}[\alpha:0]$ 的和中没有产生溢出错误,则所述加权电路使用方程“ $Dh = D_{in}[(m-1):\alpha] + Dh_{lsb}[\alpha:0]$ ”确定所述加权后图像数据的值 Dh ,并且如果在所述和产生溢出错误,则所述加权电路将所述加权后图像数据的值 Dh 确定为“全 1”;以及

其中值 $D_{in}[(m-1):\alpha]$ 是指高 $(m-\alpha)$ 位与所述输入图像数据的值 D_{in} 的高 $(m-\alpha)$ 位匹配并且低 α 位为“全 0”的数据,

其中所述低 α 位 $D_{in}[(\alpha-1):0]$ 与对于所述输入图像数据的值 D_{in} 的所述低 α 位 $D_{in}[(\alpha-1):0]$ 的值为第一行确定的所述加权后数据 $Dh_{lsb}[\alpha:0]$ 和对于所述低 α 位 $D_{in}[(\alpha-1):0]$ 的值为与所述第一行相邻的第二行确定的所述加权后数据 $Dh_{lsb}[\alpha:0]$ 之间的平均值相匹配。

2. 根据权利要求 1 所述的显示装置,

其中所述误差扩散处理电路对所述加权后图像数据的低 k 位执行所述误差扩散处理并且从 0 到 2^k-2 内的偶数中选择在所述误差扩散处理中使用的初始误差值。

3. 根据权利要求 2 所述的显示装置,

其中所述误差扩散处理电路每隔一行改变初始值。

4. 根据权利要求 1 所述的显示装置，

其中在显示一帧时所述加权电路确定与属于所述行的所述子像素对应的加权后图像数据，以使得该加权后图像数据取所述输入图像数据或以下的值，并且在显示与所述帧不同的另一帧时确定与属于所述行的所述子像素对应的加权后图像数据，以使得该加权后图像数据取所述输入图像数据或以上的值。

5. 一种显示装置，包括：

具有多个像素的显示面板，每个像素都包括根据三角排列而设置的多个子像素；

减色处理电路，响应于表示出与所述子像素相关的灰度的输入图像数据产生减色图像数据；以及

驱动电路，响应于所述减色图像数据驱动所述显示面板，

其中所述减色处理电路对所述输入图像数据执行误差扩散处理和加权处理，并且所述减色处理电路包括：

误差扩散处理电路，对所述输入图像数据进行误差扩散处理；以及

加权电路，响应于包括将要经过减色处理的所述子像素的行，增加或减小所述误差扩散处理电路的输出数据，从而产生所述减色图像数据，

其中所述误差扩散处理电路将所述输入图像数据的高 $(m-\alpha)$ 位作为高位输出并且对所述输入图像数据的低 α 位进行使用第一初始值的误差扩散处理以及使用与所述第一初始值不同的第二初始值的另一误差扩散处理，从而产生第一单低位输出和第二单低位输出，其中所述输入图像数据是 m 位数据；以及

其中所述加权电路根据包括将要经过所述减色处理的所述子像素的行，将所述第一和第二单低位输出之间的逻辑和或逻辑乘积与所述高位输出相加，从而从所述高位输出、所述第一单低位输出和所述第二单低位输出产生所述减色图像数据，

其中在产生与属于所述行的所述子像素对应的所述减色图像数据时，所述加权电路通过将所述第一和第二单低位输出之间的所述逻辑和与所述高位输出相加而产生所述减色图像数据，并且在产生与属于相邻行的所述子像素对应的所述减色图像数据时，所述加权电路通过将所述第一和第二单低位输出之间的所述逻辑乘积与所述高位输出相加而产生所述减色图像数据。

6. 一种驱动显示面板的显示面板驱动器，所述显示面板中设置有多多个像素，每个像素都具有多个子像素，所述显示面板驱动器包括：

减色处理电路，对分别表示所述多个子像素的灰度的输入图像数据进行减色处理，从而产生减色图像数据；以及

驱动电路，响应于所述减色图像数据驱动所述显示面板；

其中所述减色处理电路对所述输入图像数据执行误差扩散处理和加权处理，并且所述减色处理电路包括：

加权电路，响应于包括将要经过所述减色处理的所述子像素的行，增加或减小所述输入图像数据，从而产生加权后图像数据；

误差扩散处理电路，对加权后图像数据执行误差扩散处理，从而产生所述减色图像数据，

其中所述加权电路确定与属于第一行的所述子像素对应的所述加权后图像数据，以使

得所述加权后图像数据取所述输入图像数据的值及以上,并且确定与属于与所述第一行相邻的第二行的所述子像素对应的所述加权后图像数据,以使得所述加权后图像数据取所述输入图像数据的值或以下,

其中所述加权电路产生所述加权后图像数据,以使得与所述输入图像数据的值 D_{in} 对应并且与属于第一行的所述子像素对应的所述加权后图像数据的值 Dh_A 和与所述输入图像数据的值 D_{in} 对应并且与属于与所述第一行相邻的第二行的所述子像素对应的所述加权后图像数据的值 Dh_B 满足方程“ $D_{in}-1 < (Dh_A+Dh_B)/2 < D_{in}+1$ ”,

其中所述输入图像数据是 m 位数据;

其中所述减色处理电路对所述输入图像数据执行 α 位减色处理,从而产生所述减色图像数据;

其中所述加权电路根据包括将要经过所述减色处理的所述子像素的所述行,从所述输入图像数据的值 D_{in} 的低 α 位 $D_{in}[(\alpha-1):0]$ 产生 $(\alpha+1)$ 位加权后数据 $Dh_{lsb}[\alpha:0]$;

其中如果在 $D_{in}[(m-1):\alpha]$ 和 $Dh_{lsb}[\alpha:0]$ 的和中没有产生溢出错误,则所述加权电路使用方程“ $Dh = D_{in}[(m-1):\alpha] + Dh_{lsb}[\alpha:0]$ ”确定所述加权后图像数据的值 Dh ,并且如果在所述和中产生溢出错误,则所述加权电路将所述加权后图像数据的值 Dh 确定为“全 1”;以及

其中值 $D_{in}[(m-1):\alpha]$ 是指高 $(m-\alpha)$ 位与所述输入图像数据的值 D_{in} 的高 $(m-\alpha)$ 位匹配并且低 α 位为“全 0”的数据,

其中所述低 α 位 $D_{in}[(\alpha-1):0]$ 与对于所述输入图像数据的值 D_{in} 的所述低 α 位 $D_{in}[(\alpha-1):0]$ 的值为第一行确定的所述加权后数据 $Dh_{lsb}[\alpha:0]$ 和对于所述低 α 位 $D_{in}[(\alpha-1):0]$ 的值为与所述第一行相邻的第二行确定的所述加权后数据 $Dh_{lsb}[\alpha:0]$ 之间的平均值相匹配。

7. 根据权利要求 6 所述的显示面板驱动器,

其中所述减色处理电路还包括选择器电路,该选择器电路根据控制信号选择所述输入图像数据或所述加权后图像数据,并且

其中所述误差扩散处理电路对由所述选择器电路选择的数据进行所述误差扩散处理,从而产生所述减色图像数据。

8. 根据权利要求 7 所述的显示面板驱动器,

其中在所述误差扩散处理中对由所述选择器电路选择的数据进行低 k 位误差扩散处理;

其中如果由所述选择器电路选择了所述加权后图像数据,则所述误差扩散处理电路从 0 到 2^k-2 内的偶数选择在所述误差扩散处理中使用的初始误差值,并且如果由所述选择器电路选择了所述输入图像数据,则所述误差扩散处理电路从 0 到 2^k-1 内的整数中选择在所述误差扩散处理中使用的初始误差值。

9. 根据权利要求 7 所述的显示面板驱动器,

其中根据对所述子像素使用三角排列还是条状排列来产生所述控制信号。

显示装置和显示面板驱动器

技术领域

[0001] 本发明涉及一种用于显示装置和显示面板的驱动方法,尤其涉及一种构造成在驱动使用三角排列的显示面板时进行减色处理的显示面板、以及用于如此构造的显示面板的驱动技术。

背景技术

[0002] 条状排列和三角排列是用于在 LCD(液晶显示)面板每个像素中设置子像素时最频繁使用的两种方法。图 1 显示了使用条状排列的 LCD 面板的结构并且图 2 显示了使用三角排列的 LCD 面板的结构。

[0003] 如图 1 中所示,在使用条状排列的 LCD 面板的情形中,一个像素由分别表现红色(R)、绿色(G)和蓝色(B)并在水平方向上的一行上并排设置的三个子像素组成。相同颜色的子像素在垂直方向上成直线相邻设置。在下面的描述中,红色、绿色和蓝色子像素将分别称作 R 子像素、G 子像素和 B 子像素。在条状排列的情形中,由三个子像素(R, G 和 B 子像素)组成的每个像素在形状上都是正方形。

[0004] 另一方面,如图 2 中所示,在使用三角排列的 LCD 面板的情形中,每个像素都由设置成形成三角形且每个子像素的中心都位于三角形顶点的 R 子像素、G 子像素和 B 子像素组成。此外,在使用三角排列的 LCD 面板的情形中,每个像素都设置在两行上。在使用三角排列的 LCD 面板的情形中,相同颜色的子像素以 Z 字形图案并排设置。例如,在第一行上的 G 子像素和在与第一行相邻的第二行上的 G 子像素的情形中,第二行上的 G 子像素从第一行上的 G 子像素在水平方向上偏移了一个半子像素。这对于红色和蓝色子像素类似。在使用三角排列的 LCD 面板的情形中,在水平方向上并排设置的三个子像素(R, G 和 B 子像素)在总视图上形成矩形,三角排列的这一点与条状排列不同。

[0005] 然而注意,在三角排列的情形中,相同颜色的子像素也与一条数据线连接。例如,在图 2 所示的设置示例的情形中, G2, G3 和 G1 的 G 子像素与公共数据线连接,而 R 和 B 子像素不与该数据线连接。类似地, G4, G7 和 G5 的 G 子像素与另一条公共数据线连接,而 R 和 B 子像素不与该数据线连接。

[0006] 在驱动 LCD 面板时,在一些情形中,不管用于显示面板的像素排列方法(三角或条状)如何,都对显示数据进行减色处理。减色处理是指下述一种处理,即其从原始 m 位图像数据产生 n 位减色图像数据($n < m$),而尽可能不降质图像。该处理广泛用于通过克服硬件限制来实现多级灰度显示。

[0007] 还有最广泛使用的另一种方法,其是误差扩散处理。误差扩散处理使用下述运算法则,即其根据与前一子像素相邻的另一子像素的输入图像数据与减色图像数据之间的误差确定目标子像素的减色图像数据。例如,由 JP-A-09-090902, JP-A-2002-162953, JP-A-2002-251173, 和 JP-A-2002-258805 分别公开了该运算法则。图 3 显示了进行误差扩散处理以从 8 位输入图像数据 D_{in} 产生 6 位减色图像数据 D_{frc} 的减色处理电路的示例。图 3 中所示的减色处理电路在点时钟信号 DCL 的一个时钟周期中产生单个子像素的减色图像

数据 Dfrc。

[0008] 图 3 中所示的减色处理电路包括加法电路 101 和 102、D 锁存器电路 103、选择器电路 104、和初始值设定电路 105。D 锁存器电路 103 保持目标子像素的误差 Derr。初始值设定电路 105 提供在误差扩散处理中使用的误差的初始值 $Derr^{INI}$ 。初始值设定电路 105 保持表示将要经过减色处理的目标帧数量的帧计数以及表示目标行数量的行计数。由初始值设定电路 105 产生的初始值 $Derr^{INI}$ 在帧和行之间各自不同。

[0009] 图 3 中所示的减色处理电路如下操作。

[0010] 首先,选择器 104 根据初始误差值读取信号 DE_POS 向加法电路 102 提供由初始值设定电路 105 产生的初始值 $Derr^{INI}$ 或保持在 D 锁存器 103 中的误差 Derr。具体地说,在用于将要处理的每行的第一个子像素的误差扩散处理中,在初始误差值读取信号 DE_POS 中设定“1”,从而选择器 104 向加法电路 102 提供初始值 $Derr^{INI}$ 。另一方面,在用于每个其他子像素的误差扩散处理中,在初始误差值读取信号 DE_POS 中设定“0”,从而选择器 104 向加法电路 102 提供保持在 D 锁存器 103 中的误差 Derr。

[0011] 加法电路 102 将输入图像数据 Din 的低 2 位与误差 Derr (或初始值 $Derr^{INI}$) 相加,从而获得进位输出 cry 和在计算下一减色图像数据 Dfrc 的子像素的误差扩散处理中使用的误差 $Derr^N$ 。D 锁存器 103 由点时钟信号 DLC 触发,从而锁存从加法电路 102 输出的误差 $Derr^N$ 并更新该误差 Derr。加法电路 101 将输入图像数据 Din 的高 6 位与加法电路 102 的进位输出 cry 相加,从而产生目标子像素的减色图像数据 Dfrc。

[0012] 像这样产生减色图像数据 Dfrc 的误差扩散处理依赖于原始图像数据,由此导致每个高亮度子像素的位置变化。这就是为什么该处理可抑制产生导致屏幕闪烁的奇异图案的原因。

发明内容

[0013] 然而,本发明人发现,用于 LCD 面板的三角排列面临着看起来像亮度不均匀的垂直条纹的屏幕闪烁的问题。图 4 参照下述图像描述了为什么产生这种问题的原因,在该图像中,对于分别由红色 (R) 和蓝色 (B) 子像素组成的图像数据设定为“0”,对于由绿色 (G) 子像素组成的图像数据设定为预定的值 (例如“2”)。在图 4 中,注意,每个浅阴影部分都表示相对较低的亮度,每个暗阴影部分都表示相对较高的亮度。

[0014] 如图 4 中左侧所示,在条状排列的情形中,如果为了减色而进行误差扩散处理,则相对较高亮度的 G 子像素和相对较低亮度的 G 子像素在同一行上交替设置。此外,在误差扩散处理中,初始误差值对于每行都变化,从而相对较高亮度的子像素和相对较低亮度的子像素在垂直方向上也交替设置。结果,在条状排列的情形中,与高亮度 G 像素相邻的每个 G 子像素在亮度上都较低。例如,分别最靠近相对较高亮度 G 像素 G0 的 G 子像素 G1 和 G2 在亮度上都较低。

[0015] 另一方面,如图 4 的右侧所示,在三角排列的情形中,即使当进行与条状排列相同的误差扩散处理时,也产生高亮度区域和低亮度区域,由此导致屏幕闪烁。这是因为,在用于使用三角排列的 LCD 面板的误差扩散处理中进行的减色导致多个高亮度 G 子像素彼此最相邻靠近。例如,见图 4 右侧所示的 G 子像素 G0。四个 G 子像素 G1 到 G4 与 G 子像素 G0 最靠近相邻。并且 G 子像素 G1 和 G2 是如 G 子像素 G0 的高亮度子像素。因而,图 4 中由虚线

包围的区域从总视图上被看作高亮度区域。这就是为什么该区域被看到为不均匀亮度的垂直条纹的原因。此外,如果由于初始值对于每帧都发生变化而使高亮度区域和低亮度区域的位置变化,则用户将看到垂直条纹的屏幕闪烁的结果。

[0016] 依照一个方面,本发明的显示装置包括具有多个像素的显示面板、每个像素都具有根据三角排列而设置的多个子像素;减色处理电路,其对表示这些子像素的灰度的输入图像数据进行减色处理,从而产生减色图像数据(Dfrc);和驱动电路,其响应于减色图像数据驱动显示面板。减色处理电路进行误差扩散处理和加权处理,从而产生减色图像数据,该减色图像数据根据包括将要经过减色处理的子像素的行而增加或减小。减色处理电路进行加权处理以使得增加与属于一行的每个目标子像素对应的减色图像数据,并且减小与属于与该行相邻的另一行的每个目标子像素对应的减色图像数据。

[0017] 在如此构造的显示装置的情形中,加权处理可增加一些行的子像素的亮度并减小其他行的子像素的亮度,从而可减弱由面板结构导致的子像素之间的亮度偏移量,由此可抑制屏幕闪烁。具体地说,在使用三角排列的显示面板的情形中,每个子像素与同一行上的相同颜色的子像素比与垂直方向上相邻设置的相同颜色的子像素更远离地设置。因而,普通的误差扩散处理易于导致亮度在垂直方向上不平衡。然而,在本发明的显示装置的情形中,进行加权处理可抑制在垂直方向上的亮度不平衡,由此抑制了屏幕闪烁。

[0018] 根据另一个方面,本发明的显示面板驱动器驱动具有多个像素的显示面板,每个像素都具有多个子像素。显示面板驱动器包括减色处理电路和驱动电路(18),减色处理电路对分别表示多个子像素的灰度的输入图像数据进行减色处理,从而产生减色图像数据;驱动电路(18)响应于减色图像数据驱动显示面板。减色处理电路进行误差扩散处理和加权处理,从而产生减色图像数据,该减色图像数据根据包括将要经过减色处理的每个子像素的行而增加或减小。减色处理电路进行加权处理以使得增加与属于一行的每个子像素对应的减色图像数据,减小与属于与该行相邻的另一行的每个子像素对应的减色图像数据。如此构造的显示面板的驱动器可抑制在驱动使用三角排列的显示面板(2)时由亮度不均匀性导致的屏幕闪烁。

[0019] 根据再一个方面,本发明的显示面板驱动器驱动具有多个像素的显示面板,每个像素都具有多个子像素。显示面板驱动器包括减色处理电路和驱动电路(18),减色处理电路对分别表示多个子像素的灰度的输入图像数据进行减色处理,从而产生减色图像数据;驱动电路(18)响应于减色图像数据驱动显示面板。减色处理电路响应于表示显示面板使用三角排列还是条状排列的控制信号,进行减色处理,从而产生减色图像数据。在三角排列与条状排列之间减色处理的内容不同。

[0020] 根据本发明人的知识,应根据显示面板使用三角排列还是条状排列来确定最佳的减色处理。因而显示面板驱动器(3A,3C)进行根据显示面板使用三角排列还是条状排列来选择的减色处理,由此不管像素使用的排列如何,显示面板都能以良好图像质量来显示图像。

[0021] 因此根据本发明,可抑制在驱动使用三角排列的显示面板时由亮度不均匀性导致的屏幕闪烁。

附图说明

[0022] 本发明以上和其他的目的、优点和特征将从下面参照附图的特定优选实施方式的描述变得更加显而易见,其中:

[0023] 图 1 是显示使用条状排列的液晶显示面板的结构原理图;

[0024] 图 2 是显示使用三角排列的液晶显示面板的结构原理图;

[0025] 图 3 是典型误差扩散处理电路在结构方面的框图;

[0026] 图 4 是描述在使用三角排列的液晶显示面板上由于一般误差扩散处理如何产生屏幕闪烁的原理图;

[0027] 图 5A 是本发明第一实施方式中的液晶显示装置在结构方面的框图;

[0028] 图 5B 是第一实施方式中的减色处理电路在结构方面的框图;

[0029] 图 6A 是描述在第一实施方式中的加权电路如何进行处理的视图;

[0030] 图 6B 是显示第一实施方式中的输入图像数据与通过加权处理而产生的加权后图像数据之间的关系的图表;

[0031] 图 7 是第一实施方式中的误差扩散处理电路在结构方面的框图;

[0032] 图 8 是显示由加权电路选择的加权类型与误差扩散处理中使用的初始误差值之间的关系的图表;

[0033] 图 9 是显示第一实施方式中的误差扩散处理的示例的原理图;

[0034] 图 10 是第一实施方式中的减色处理电路的操作的原理图;

[0035] 图 11A 是第一实施方式中通过减色处理电路产生的减色图像数据的原理图;

[0036] 图 11B 是通过一般误差扩散处理产生的减色图像数据的原理图;

[0037] 图 12A 是描述第一实施方式中可使用的另一个加权类型的视图;

[0038] 图 12B 是显示输入图像数据与分别通过图 12A 中所示的加权类型产生的加权后图像数据之间的关系的图表;

[0039] 图 13 是描述在第一实施方式中进行的 3 位减色处理的情形中加权处理的示例的视图;

[0040] 图 14 是显示在第一实施方式中进行的 3 位减色处理的情形中,由加权电路选择的加权类型与误差扩散处理中使用的初始误差值之间的关系的图表;

[0041] 图 15 是显示由第一实施方式中进行的 3 位减色处理产生的减色图像数据的原理图;

[0042] 图 16 是描述在第一实施方式中进行的 4 位减色处理的情形中加权类型的示例的视图;

[0043] 图 17A 是第二实施方式中的液晶显示装置在结构方面的框图;

[0044] 图 17B 是第二实施方式中的减色处理电路在结构方面的框图;

[0045] 图 18A 是在第二实施方式中在驱动使用三角排列的液晶显示面板的情形中,误差扩散处理电路在结构和操作方面的框图;

[0046] 图 18B 是在第二实施方式中在驱动使用条状排列的液晶显示面板的情形中,误差扩散处理电路在结构和操作方面的框图;

[0047] 图 19A 是显示在第二实施方式中驱动使用三角排列的液晶显示面板的情形中,在由加权电路选择的加权类型“A”/“B”与在误差扩散处理中使用的初始误差值之间的关系的图表;

[0048] 图 19B 是显示在第二实施方式中驱动使用条状排列的液晶显示面板的情形中,在由加权电路选择的加权类型“A”/“B”与在误差扩散处理中使用的初始误差值之间的关系的图表;

[0049] 图 20A 是第三实施方式中的液晶显示装置在结构方面的框图;

[0050] 图 20B 是第三实施方式中的减色处理电路在结构方面的框图;

[0051] 图 21 是第三实施方式中的误差扩散处理电路在结构方面的框图;

[0052] 图 22 是显示在第三实施方式中的误差扩散处理中使用的初始误差值的图表;

[0053] 图 23 是第三实施方式中的加权电路在结构方面的框图;

[0054] 图 24A 是显示第三实施方式中的加权电路的操作的原理图;

[0055] 图 24B 是显示第三实施方式中的减色处理电路的操作的示例的图表;

[0056] 图 25 是显示由第三实施方式中的减色处理电路产生的减色图像数据的原理图;

[0057] 图 26 是第四实施方式中的误差扩散处理电路在结构方面的框图;

[0058] 图 27A 是在第四实施方式中驱动使用三角排列的液晶显示面板的情形中,加权电路在结构和操作方面的框图;以及

[0059] 图 27B 是在第四实施方式中驱动使用条状排列的液晶显示面板的情形中,加权电路在操作方面的框图。

具体实施方式

[0060] 现在将参照示例性实施方式在此描述本发明。本领域技术人员应当理解,使用本发明的教导可实现一些可选择的实施方式,本发明并不限于为了解释的目的而图解的实施方式。在这些附图中,相同或相似的附图标记用于相同或相似的组件,以避免多余的描述。

[0061] (第一实施方式)

[0062] 图 5A 显示了本发明第一实施方式中的液晶显示装置 1 在结构方面的框图。第一实施方式中的液晶显示装置 1 包括液晶显示面板 2 和 LCD 驱动器 3。

[0063] 在液晶显示面板 2 中形成有一些像素,每个像素都由三个子像素(R、G 和 B 子像素)组成。每个子像素都包括薄膜晶体管(TFT)和图像电极,每个 R、G 和 B 子像素都以预定的亮度显示其颜色(红色、绿色或蓝色)。

[0064] 液晶显示面板 2 包括在垂直方向上延伸的 H 条数据线和在水平方向上延伸的 V 条栅极线。每个子像素都设置在数据线与栅极线之间的交点处。每条数据线都与相同颜色的子像素连接并驱动这些连接子像素。液晶显示面板 2 的在水平方向上并排排列的一行子像素与同一条栅极线连接,这样排列在一行上的这些子像素就称作一行。

[0065] 每个像素的三个子像素根据三角排列而设置。这意味着一个像素由 R 子像素、G 子像素和 B 子像素组成且如图 2 所示三个子像素每一个的中心都位于三角形的顶点处。注意,相同颜色的子像素以 Z 字形图案设置。例如,见第一行上的 G 子像素和与第一行相邻的第二行上的 G 子像素。第二行上的 G 子像素在水平方向上从第一行上的 G 子像素偏移了一个半子像素。这对于红色和蓝色子像素也一样。

[0066] LCD 驱动器 3 从外部,具体说从图像绘制电路 4 接收输入图像数据 Din,并响应于输入图像数据 Din 驱动液晶显示面板 2 的数据线。图像绘制电路 4 例如是 CPU 或 DSP(数字信号处理器)。输入图像数据 Din 用 m 位表示子像素的灰度。之后,分别可以将表示 R 子

像素灰度的输入图像数据 D_{in} 称作输入图像数据 D_{inR} , 将表示 G 子像素灰度的输入图像数据 D_{in} 称作输入图像数据 D_{inG} , 将表示 B 子像素灰度的输入图像数据 D_{in} 称作输入图像数据 D_{inB} 。此外, LCD 驱动器 3 还驱动液晶显示面板 2 的栅极线。LCD 驱动器 3 从图像绘制电路 4 提供同步信号 5、点时钟 DCK 和其他控制信号。LCD 驱动器 3 响应于这些提供的控制信号而运行。

[0067] LCD 驱动器 3 包括控制电路 11、减色处理电路 12、移位寄存器电路 15、由多个寄存器组成的数据寄存器电路 16、由多个锁存器组成的锁存器电路 17、数据线驱动电路 18、灰度电压产生电路 19、栅极线驱动电路 20 和时序控制电路 21。

[0068] 控制电路 11 传输从图像绘制电路 4 接收的输入图像数据 D_{in} 并向减色处理电路 12 提供控制信号 31。控制信号 31 包括点时钟信号 DCK。控制电路 11 从同步信号 5 产生时序信号 32 并将时序信号 32 提供到时序控制电路 21。

[0069] 减色处理电路 12 对 m 位输入图像数据 D_{in} 进行减色处理, 从而产生 n 位减色图像数据 D_{frc} ($m > n$)。在第一实施方式中, 液晶显示装置 1 主要特征在于通过减色处理电路 12 进行的减色处理。之后将详细描述减色处理电路 12 的结构和操作。

[0070] 移位寄存器电路 15 构造为一输入多输出移位寄存器。移位寄存器电路 15 向数据寄存器电路 16 的每个寄存器提供移位寄存器输出信号 34。移位寄存器输出信号 34 启动每个寄存器, 从而接收减色图像数据 D_{frc} 。一个移位寄存器输出信号 34 提供给一个寄存器。移位寄存器电路 15 从时序控制电路 21 输入水平开始信号 33。当激活 (一般是提升到“高”电平) 水平开始信号 33 时, 移位寄存器电路 15 激活移位寄存器输出信号 34 并顺序启动数据寄存器电路 16 的寄存器, 从而分别接收减色图像数据 D_{frc} 。

[0071] 数据寄存器电路 16 由多个寄存器组成且从减色处理电路 12 顺序接收减色图像数据 D_{frc} 并将这些数据存储在寄存器中。数据寄存器电路 16 的寄存器的数量如此确定, 即其可存储足够驱动液晶显示面板 2 的一行的子像素的减色图像数据 D_{frc} 。如上所述, 数据寄存器电路 16 的每个寄存器响应于移位寄存器输出信号 34 锁存减色图像数据 D_{frc} 。

[0072] 锁存器电路 17 响应于从时序控制电路 21 接收的锁存信号 35 同时锁存从数据寄存器电路 16 接收的一行的减色图像数据 D_{frc} , 然后将锁存的减色图像数据 D_{frc} 传输到数据线驱动电路 18。

[0073] 数据线驱动电路 18 响应于从锁存器电路 17 接收的一行的减色图像数据 D_{frc} 驱动液晶显示面板 2 的相应数据线。更具体地说, 数据线驱动电路 18 响应于减色图像数据 D_{frc} 从灰度电压产生电路 19 提供的多个灰度电压中选择相应的灰度电压并将液晶显示面板 2 的相应信号线驱动到选择的灰度电压。在第一实施方式中, 从灰度电压产生电路 19 提供的灰度电压的数量为 $2n$ 。

[0074] 栅极线驱动电路 20 响应于从时序控制电路 21 接收的栅极线控制信号 36 驱动液晶显示面板 2 的相应栅极线。

[0075] 时序控制电路 21 控制 LCD 驱动器 3 的所有时序。具体地说, 时序控制电路 21 产生水平开始信号 33、锁存信号 35、和栅极线控制信号 36 并分别将这些信号提供到移位寄存器电路 15、锁存器电路 17 和栅极线驱动电路 20。

[0076] 接下来, 将描述减色处理电路 12。在下面的描述中, 假定“ m ”为 8 并且“ n ”为 6。换句话说, 减色处理电路 12 从 8 位输入图像数据 D_{in} 产生 6 位减色图像数据 D_{frc} 。然而,

“m”和“n”并不分别仅限于8和6。

[0077] 减色处理电路12包括加权电路13和误差扩散处理电路14。

[0078] 加权电路13对每个输入图像数据 D_{in} 进行“加权处理”。“加权处理”是指下述处理,即其根据包括目标子像素的行而增加或减小减色图像数据 D_{frc} 的值。在第一实施方式中,对每个输入图像数据 D_{in} 进行这种“加权处理”,从而产生加权后图像数据 D_h ,并对加权后图像数据 D_h 进行误差扩散处理,从而产生减色图像数据 D_{frc} 。因而进行“加权处理”以增加或减小减色图像数据 D_{frc} ,由此减色图像数据 D_{frc} 的值根据目标子像素所属的行的位置增加或减小。下面将描述“加权处理”的详细内容和技术含义。

[0079] 如图5B中所示,加权电路13包括与R子像素对应的R加权电路41R、与G子像素对应的G加权电路41G、和与B子像素对应的B加权电路41B。加权电路41R对每个R子像素输入图像数据 D_{in}^R 进行加权处理,从而产生加权后图像数据 D_h^R 。类似地,加权电路41G对每个G子像素输入图像数据 D_{in}^G 进行加权处理,从而产生加权后图像数据 D_h^G ,加权电路41B对每个B子像素输入图像数据 D_{in}^B 进行加权处理,从而产生加权后图像数据 D_h^B 。

[0080] 图6A显示了详细描述由G加权电路41G进行的“加权处理”的视图。

[0081] 对于每个G子像素,G加权电路41G从输入图像数据 D_{in}^G 的低2位 $D_{in}^G[1:0]$ 确定3位加权后数据 $D_{hlsb}[2:0]$ 。根据下面将描述的两个加权类型“A”和“B”选择低2位 $D_{in}^G[1:0]$ 和由 $D_{in}^G[1:0]$ 确定的加权后数据 $D_{hlsb}[2:0]$ 之间的关系。如果选择加权类型“A”,则G加权电路41G如下确定加权后 $D_{hlsb}[2:0]$ (见图6A左下所示)。如果低2位 $D_{in}^G[1:0]$ 为“0”(=00),则加权后数据 $D_{hlsb}[2:0]$ 为“0”(=000)。如果低2位 $D_{in}^G[1:0]$ 为“1”(=01),则加权后数据 $D_{hlsb}[2:0]$ 为“2”(=010)。如果低2位 $D_{in}^G[1:0]$ 为“2”(10)或“3”(=11),则加权后数据 $D_{hlsb}[2:0]$ 为“4”(=100)。

[0082] 另一方面,如果选择加权类型“B”,则G加权电路41G如下确定加权后数据 $D_{hlsb}[2:0]$ (见图6A右下所示)。如果低2位 $D_{in}^G[1:0]$ 为“0”,“1”或“2”,则加权后数据 $D_{hlsb}[2:0]$ 为“0”。如果低2位 $D_{in}^G[1:0]$ 为“3”,则加权后数据 $D_{hlsb}[2:0]$ 为“2”。

[0083] 此外,G加权电路41G使用下面的方程计算8位加权后图像数据 D_h^G 。

$$[0084] \quad D_h^G[7:0] = D_{in}^G[7:2] + D_{hlsb}[2:0] \quad \dots (1)$$

[0085] 这里, $D_{in}^G[7:2]$ 是指其中高6位与输入图像数据 D_{in}^G 的高6位匹配且低2位全部为“0”(“00”)的数据。

[0086] 然而,如果在 $D_{in}^G[7:2]$ 与 $D_{hlsb}[2:0]$ 之间的和中发生溢出,则进行溢出处理, $D_{in}^G[7:0]$ 全部设为“1”,即“255”。仅当输入图像数据 D_{in}^G 为254或255且选择加权类型A时才发生溢出。

[0087] 根据目标子像素所属的行确定是选择加权类型“A”还是“B”。在此重要的是在相邻行之间改变加权类型。例如,在第零帧中为偶数编号的行上的G子像素选择加权类型“B”,在同一帧中为奇数编号的行上的G子像素选择加权类型“A”。

[0088] 此外,对于每个预定的帧改变加权类型“A”或“B”的选择。在第一实施方式中,每隔一帧(假定一个周期由四帧组成)改变加权类型“A”或“B”的选择。例如,在第零和第一帧中,为奇数编号的行上的G子像素选择加权类型“B”,为偶数编号的行上的G子像素选择加权类型“A”。另一方面,在第二和第三帧中,为偶数编号的行上的G子像素选择加权类型“A”,为奇数编号的行上的G子像素选择加权类型“B”。在随后的帧中,类似地每隔一帧

改变加权类型“A”或“B”的选择。

[0089] 除了根据每个目标帧的加权类型“A”或“B”的选择之外，R 加权电路 41R 和 B 加权电路 41B 在功能上与 G 加权电路 41G 相同。如图 8 中所示，在通过 R 加权电路 41R 和 B 加权电路 41B 的加权处理的情形中，在第零和第一帧中，为偶数编号的行上的子像素选择加权类型“A”，为奇数编号的行上的子像素选择加权类型“B”。另一方面，在第二和第三帧中，为偶数编号的行上的子像素选择加权类型“B”，为奇数编号的行上的子像素选择加权类型“A”。在随后的帧中，类似地每隔一帧改变加权类型“A”或“B”的选择。因为加权类型“A”或“B”的选择在 R/B 子像素与 G 子像素之间如此不同，所以在整个显示屏幕上可良好地均衡红色、绿色和蓝色子像素的亮度。

[0090] 对于加权类型“A”和“B”指定的低 2 位 $Din^k[1:0]$ 应注意下面三点。

[0091] (a) 选择加权类型“A”，应使得由加权类型“A”确定的加权后数据 $Dhlsb[2:0]$ 的值变为输入图像数据 Din^k 的低 2 位 $Din^k[1:0]$ 的值及以上。

[0092] (b) 选择加权类型“B”，应使得由加权类型“B”确定的加权后数据 $Dhlsb[2:0]$ 的值变为输入图像数据 Din^k 的低 2 位 $Din^k[1:0]$ 的值或以下。

[0093] (c) 选择加权类型“A”和“B”，应使得由每个加权类型“A”和“B”确定的加权后数据 $Dhlsb[2:0]$ 的平均值与输入图像数据 Din^k 的低 2 位 $Din^k[1:0]$ 的值匹配。

[0094] 例如，如果低 2 位 $Din^k[1:0]$ 为“1”，则由加权类型“A”确定的加权后数据 $Dhlsb[2:0]$ 的值为“2”，该值大于低 2 位 $Din^k[1:0]$ 的值“1”。如果低 2 位 $Din^k[1:0]$ 为“1”，则由加权类型“B”确定的加权后数据 $Dhlsb[2:0]$ 的值为“0”，该值小于低 2 位 $Din^k[1:0]$ 的值“1”。如果低 2 位 $Din^k[1:0]$ 为“1”，则由每个加权类型“A”和“B”确定的加权后数据 $Dhlsb[2:0]$ 的值分别为“2”和“0”，其平均值与低 2 位 $Din^k[1:0]$ 的值“1”匹配。

[0095] 图 6B 显示了输入图像数据 Din^k 与由加权处理产生的加权后图像数据 Dh^k 之间的关系。如果根据上述条件 (a) 和 (b) 选择加权类型“A”，则产生加权后图像数据 Dh^k 以使其大于或等于输入图像数据 Din^k 。如果选择加权类型“B”，则产生加权后图像数据 Dh^k 以使其小于或等于输入图像数据 Din^k 。此外，产生加权后图像数据 Dh^k 以使对输入图像数据 Din^k 通过加权类型“A”产生的加权后图像数据 Dh^k 与对输入图像数据 Din^k 通过加权类型“B”产生的加权后图像数据 Dh^k 之间的平均值与输入图像数据 Din^k 尽可能地匹配。具体地说，产生加权后图像数据 Dh^k 以使其满足下面的方程 (2)。

$$[0096] \quad Din^{k-1} < (Dh_A^k + Dh_B^k) / 2 < Din^{k+1} \quad \dots (2)$$

[0097] 这里， Dh_A^k 是指对输入图像数据 Din^k 通过加权类型“A”产生的加权后图像数据， Dh_B^k 是指对输入图像数据 Din^k 通过加权类型“B”产生的加权后图像数据。方程 (2) 的条件并不用于减小实际灰度的数量。平均值 $(Dh_A^k + Dh_B^k) / 2$ 表示实际观察到的灰度，如果平均值 $(Dh_A^k + Dh_B^k) / 2$ 满足上面的方程 (2)，则即使在加权处理之后仍可表现出灰度差。理想地，平均值 $(Dh_A^k + Dh_B^k) / 2$ 应优选与输入图像数据 Din^k 匹配。在这一点上，在第一实施方式中，如图 6B 清楚所示，如果输入图像数据 Din^k 的值在 0 以上且在 253 以下，则进行加权处理以使平均值 $(Dh_A^k + Dh_B^k) / 2$ 与输入图像数据 Din^k 匹配。另一方面，如果由于溢出发生而导致输入图像数据 Din^k 的值变为 254 或 255，则平均值 $(Dh_A^k + Dh_B^k) / 2$ 不与输入图像数据 Din^k 匹配。在第一实施方式中，如果输入图像数据 Din^k 的值为 254 或 255 则平均值 $(Dh_A^k + Dh_B^k) / 2$ 与输入图像数据 Din^k 的值 -0.5 匹配。

[0098] 误差扩散处理电路 14 对由加权电路 13 产生的每个 8 位加权后图像数据 Dh 进行误差扩散处理,从而产生 6 位减色图像数据 $Dfrc$ 。如图 5B 中所示,误差扩散处理电路 14 包括与 R 子像素对应的 R 误差扩散处理电路 42R、与 G 子像素对应的 G 误差扩散处理电路 42G、与 B 子像素对应的 B 误差扩散处理电路 42B。R 误差扩散处理电路 42R 对每个 R 子像素加权后图像数据 Dh^R 进行误差扩散处理,从而产生减色图像数据 $Dfrc^R$ 。类似地,G 误差扩散处理电路 42G 对每个 G 子像素加权后图像数据 Dh^G 进行误差扩散处理,从而产生减色图像数据 $Dfrc^G$,B 误差扩散处理电路 42B 对每个 B 子像素加权后图像数据 Dh^B 进行误差扩散处理,从而产生减色图像数据 $Dfrc^B$ 。

[0099] 图 7 显示了用于描述 R 误差扩散处理电路 42R、G 误差扩散处理电路 42G 和 B 误差扩散处理电路 42B 的内容的框图。在点时钟信号 DCL 的一个时钟周期中,R 误差扩散处理电路 42R、G 误差扩散处理电路 42G 和 B 误差扩散处理电路 42B 每个都为子像素产生减色图像数据 $Dfrc$ 。更具体地说,R 误差扩散处理电路 42R、G 误差扩散处理电路 42G 和 B 误差扩散处理电路 42B 每个都包括加法电路 51 和 52、D 锁存器 53、选择器 54 和初始值设定电路 55。加法电路 51 的第一输入输入每个输入图像数据 Din^k 的高 6 位,其第二输入输入加法电路 52 的进位输出 cry 。加法电路 52 的第一输入输入每个输入图像数据 Din^k 的低 2 位,其第二输入与选择器 52 的输出连接。加法电路 52 的数据输出 $c+d$ 与 D 锁存器 53 的数据输入连接。D 锁存器 53 的输出与选择器 54 的第一输入连接。选择器 54 的第二输入与初始值设定电路 55 的输出连接。初始值设定电路 55 提供在误差扩散处理中使用的初始误差值 $Derr^{INI}$ 。初始值设定电路 55 被提供有表示将要经过减色处理的目标帧数量的帧计数和表示目标行数量的行计数。初始值设定电路 55 提供在帧和行之间分别不同的初始值 $Derr^{INI}$ 。选择器 54 的输出是在目标子像素的误差扩散处理中使用的误差值 $Derr$,加法电路 52 的输出 $c+d$ 是在下一子像素的误差扩散处理中使用的误差值 $Derr^N$ 。

[0100] 图 7 中所示的 R 误差扩散处理电路 42R、G 误差扩散处理电路 42G 和 B 误差扩散处理电路 42B 每个都如下操作。

[0101] 首先,选择器 54 响应于初始误差值 DE_POS 向加法电路 52 提供由初始值设定电路 55 产生的初始值 $Derr^{INI}$ 或保持在 D 锁存器 53 中的误差值 $Derr$ 。具体地说,在对每行上将要处理的第一子像素进行的误差扩散处理中,对于初始误差值 DE_POS 设定为“1”,并且选择器 54 根据该设定值“1”向加法电路 52 提供初始值 $Derr^{INI}$ 。另一方面,在对另一子像素进行的误差扩散处理中,对于初始误差值 DE_POS 设定为“0”,并且选择器 54 根据该设定值“0”向加法电路 52 提供存储在 D 锁存器 53 中的误差值 $Derr$ 。

[0102] 加法电路 52 将输入图像数据 Din 的低 2 位与误差 $Derr$ 或初始值 $Derr^{INI}$ 相加,从而计算进位输出 cry 和在接下来计算其减色图像数据 $Dfrc$ 的子像素的误差扩散处理中使用的误差 $Derr^N$ 。当 D 锁存器 53 由点时钟信号 DCL 触发时,其锁存从加法电路 52 输出的误差 $Derr^N$ 并更新误差值 $Derr$ 。然后加法电路 51 将输入图像数据 Din 的高 6 位和加法电路 52 的进位输出 cry 相加,从而产生用于目标子像素的减色图像数据 $Dfrc$ 。

[0103] 结果,R 误差扩散处理电路 42R、G 误差扩散处理电路 42G 和 B 误差扩散处理电路 42B 每个都进行下面的处理。

[0104] (1) 用于每行上最初经过误差扩散处理的子像素的处理

[0105] $Dfrc^k = (Dh^k + Derr^{INI}) \gg 2$,

[0106] $\text{Derr}^N = (\text{Dh}^k[1:0] + \text{Derr}^{\text{INI}}) \% 4$

[0107] 这里, Derr^{INI} 是指由初始值设定电路 55 提供的 2 位初始值, $\text{Dh}^k[1:0]$ 是指经过加权的图像数据 Dh^k 的低 2 位。“ $>> 2$ ”是指用于丢弃低 2 位的处理, “ $\% 4$ ”是指用于判定被 4 除的余数的处理 (如果产生进位, 这指用于丢弃进位的处理)。

[0108] (2) 用于将要经过误差扩散处理的除第一子像素之外的其他子像素的处理

[0109] $\text{Dfrc}^k = (\text{Dh}^k + \text{Derr}) >> 2,$

[0110] $\text{Derr}^N = (\text{Dh}^k[1:0] + \text{Derr}) \% 4$

[0111] 图 8 显示了用于描述由初始值设定电路 55 产生的初始值 Derr^{INI} 的图表。在一般误差扩散处理的情形中, 对于 2 位减色处理使用 4 种初始值 (0 到 3)。然而在第一实施方式中, 注意到对于误差扩散处理仅使用两种初始值 (Derr^{INI} : 0 和 2)。

[0112] 对于每个预定数量的行和每个预定数量的帧, 改变用于误差扩散处理的初始值 Derr^{INI} 。在第一实施方式中, 每隔一行 (假定一个周期由四行组成) 改变且每帧 (假定一个周期由两帧组成) 改变初始值 Derr^{INI} 。如上所述, 注意, 在第一实施方式中, 每行 (假定一个周期由两行组成) 且每隔一帧 (假定一个周期由四帧组成) 改变加权类型 “A” 或 “B” 的选择。例如, 在第零帧中对 G 子像素进行误差扩散处理的情形中, 第零和第一行的初始值 Derr^{INI} 为 “0”, 第二和第三行的为 “2”。类似地, 每隔一行改变随后行的初始值 Derr^{INI} 。另一方面, 在偶数帧中对于第零行上的 G 子像素的初始值 Derr^{INI} 为 “0”。在奇数帧中, 初始值 Derr^{INI} 为 “2”。

[0113] 在每个帧中初始值 Derr^{INI} 的重复模式在 R 子像素、G 子像素和 B 子像素之间不同。对于第零和第一行上的 R 子像素, 初始值 Derr^{INI} 为 “2”, 对于第二和第三行上的 R 子像素, 初始值 Derr^{INI} 为 “0”。对于第零和第一行上的 G 子像素, 初始值 Derr^{INI} 为 “0”, 对于第二和第三行上的 G 子像素, 初始值 Derr^{INI} 为 “2。”对于第零行上的 B 子像素, 初始值 Derr^{INI} 为 “2”, 对于第一和第二行上的 B 子像素, 初始值 Derr^{INI} 为 “0”, 对于第三行上的 B 子像素, 初始值 Derr^{INI} 为 “2”。对于随后的行, 也重复该模式。当将红色、绿色和蓝色子像素作为整体考虑时, 这有利于在等级上将亮度均衡。

[0114] 图 9 显示了用于当对于每一 G 子像素数据的输入图像数据 Din^k 设定为 “1” 时的 G 子像素进行的误差扩散处理的示例。在图 9 中, 每个暗阴影部分表示从加法电路 52 输出 “1” 作为进位输出 cry 的 G 子像素。对于第零帧中的第零行上的 G 像素, 初始值 Derr^{INI} 为 “0”。另一方面, 如从图 6B 能够理解的, 因为对于第零行选择了加权类型 “B”, 所以加权后图像数据 Dh^k 的值为 “0”。因而, 对于第零帧中的第零行上的每一 G 子像素, 来自加法电路 52 的进位输出 cry 为 “0”, 误差 Derr 为 “0”。

[0115] 另一方面, 对于第零帧中的第三行上的 G 子像素, 初始值 Derr^{INI} 为 “2”。此外, 如从图 6B 能够理解的, 因为对于第三行选择了加权类型 “A”, 所以加权后图像数据 Dh^k 的值为 “2”。因而, 在将要左端 G 子像素进行误差扩散处理的情形中, 加法电路 52 的进位输出 cry 变为 “1”, 提供到第二 G 子像素的误差 Derr 计算为 “0”。在将要到第二 G 子像素进行的误差扩散处理中, 来自加法电路 52 的进位输出 cry 为 “0”, 提供到第三 G 子像素的误差 Derr 计算为 “2”。在将要到第三 G 子像素进行的误差扩散处理中, 来自加法电路 52 的进位输出 cry 为 “1”, 提供到第四 G 子像素的误差 Derr 计算为 “0”。

[0116] 如此产生的减色图像数据 Dfrc^k 传送到数据寄存器电路 16 并根据该减色图像数

据 $Dfrc^k$ 驱动液晶显示面板 2 的数据线。

[0117] 通过使用如此构造的减色处理电路 12, 第一实施方式中的液晶显示装置 1 能抑制由亮度不均匀导致的屏幕闪烁。这是因为在由于通过加权电路 13 的加权处理导致红色、绿色和蓝色子像素交替设置在微小高亮度行和微小低亮度行上的同时, 亮度水平方向上通过误差扩散处理电路 14 的误差扩散处理而分散。对于在加权处理中选择加权类型“A”的每行上的子像素来说, 亮度微小地变高, 同时对于在加权处理中选择加权类型“B”的每行上的子像素来说, 亮度微小地变低。如上所述, 加权类型在相邻的行之间变化。这是为什么微小高亮度行和微小低亮度行交替设置的原因。例如, 在第零帧中, 偶数编号的行上的 G 子像素的亮度微小地变低, 而奇数编号的行上的 G 子像素的亮度微小地变高。因为对于每一预定数量的帧改变微小高亮度行和微小低亮度行, 所以用户不能看到高亮度与低亮度之间的差别。

[0118] 因为如上所述微小高亮度行和微小低亮度行交替设置, 所以抑制了由亮度不均匀导致的屏幕闪烁。这在技术上似乎有些奇异。然而, 根据本发明人的知识, 如果对于对象液晶显示面板 2 使用三角排列和误差扩散处理, 则对于在相邻行之间实际采用的亮度不均匀性, 反而可更好地提高红色、绿色和蓝色像素的亮度均匀性。这是因为三角排列中相同颜色的子像素在相邻行之间在水平方向上偏移设置。在三角排列中, 具有一颜色的特定像素最靠近设置于相邻行上的且在水平方向上偏移的相同颜色的四个子像素设置。因而, 当微小高亮度行和微小低亮度行交替设置时, 确保了与高亮度子像素最靠近相邻的所有四个子像素的亮度变低。注意, 如果最靠近设置的四个相邻子像素中只有两个亮度较低, 则所有这四个子像素的亮度变得不均匀。此外, 由于误差扩散处理的执行, 导致水平方向上的亮度均衡。结果, 在整个液晶显示面板 2 上可使亮度均衡。

[0119] 此外, 第一实施方式中的减色处理电路 12 主要使用误差扩散处理, 从而高灰度子像素的位置根据初原始图像数据而变化。这就是为什么第一实施方式中的减色处理可有效抑制导致屏幕闪烁的奇异图案产生的原因。

[0120] 接下来, 将描述通过加权和误差扩散处理提高亮度均匀性的效果。

[0121] 图 10 中的左图是在将要对第零到第三帧中的 G 子像素进行的减色处理中为第零到第三行确定的初始值和加权类型。例如, 在第零帧中, 为第零行上的 G 子像素确定的初始值 $Derr^{INI}$ 为“0”并选择加权类型“B”。

[0122] 图 10 中的右图是当对每一 G 像素的输入图像数据 Din^G 设定为“1”时为每个 G 子像素计算的加权后图像数据 Dh^G 的低 2 位和误差 $Derr$ 之和。例如, 在第零帧中的第零行的情形中, 对加权后图像数据 Dh^G 的低二位设定为“0”, 并且初始值也为 0。因而, 在第零行上的每个 G 像素的情形中, 加权后图像数据 Dh^G 的低 2 位与误差 $Derr$ 的和为 0。在第零帧中的第一行的情形中, 对加权后图像数据 Dh^G 的低 2 位设定为 2, 并且初始值为 0。因而, 对于第一行上将要经过减色处理的第一 G 子像素, 加权后图像数据 Dh^G 的低 2 位和误差 $Derr$ 的和为 2。结果, 来自加法电路 52 的进位输出 cry 变为 0, 并且由误差扩散处理计算的误差 $Derr^N$ 变为“2”。对于第一行上将要经过减色处理的下一 G 子像素, 加权后图像数据 Dh^G 的低 2 位和误差 $Derr$ 的和为 4。结果, 来自加法电路 52 的进位输出 cry 变为“1”, 并且由误差扩散处理计算的误差 $Derr^N$ 变为 0。类似地, 很容易理解, 如果对每一 G 子像素的输入图像数据 Din^G 设定为“1”, 则对于每个 G 子像素计算的加权后图像数据 Dh^G 的低 2 位和误差

Derr 的和变为图 10 中右图所示。

[0123] 图 11A 中的左列表示当对每一 G 子像素的输入图像数据 Din^G 设定为 1 时计算的减色图像数据 $Dfrc^G$ 。仅当加权后图像数据 Dh^G 的低 2 位和误差 Derr 的和为“4”时,来自加法电路 52 的进位输出 cry 变为“1”,减色图像数据 $Dfrc^G$ 变为“1”。注意,在图 11A 中最左列中减色图像数据 $Dfrc^G$ 为“1”的每个 G 子像素与在图 10 右列中具有“4”设定作为加权后图像数据 Dh^G 的低 2 位和误差 Derr 的和的每个 G 子像素匹配。如图 11A 的左列中所示,如果对于每一 G 子像素的输入图像数据 Din^G 设定为“1”,则对于减色图像数据 $Dfrc^G$ 分别具有“1”设定的 G 子像素以分散的方式设置。如图 11A 的中间列和右列中所示,对于减色图像数据 $Dfrc^G$ 分别具有“1”设定的 G 子像素也以分散的方式设置,如果对每一 G 子像素的输入图像数据 Din^G 设定为“2”或“3”,也是类似的情况。

[0124] 当与图 11B 中所示的示例相比时,可更加清楚地理解,由上述减色处理产生的减色图像数据 $Dfrc^G$ 具有优点。图 11B 显示了由包括在一般误差扩散处理中的减色处理产生的减色数据。具体地说,图 11B 中的左列表示当对每一 G 子像素的输入图像数据 Din^G 设定为“1”时计算的减色图像数据 $Dfrc$ 的值。图 11B 的中间列和右列表示当对每一 G 子像素的输入图像数据 Din^G 设定为“2”或“3”时计算的减色图像数据 $Dfrc$ 的值。如从图 11B 可理解的,如果作为一般误差扩散处理的一部分进行减色处理,则在 G 像素的行之间平均亮度变为相同。然而在该情形中,对于三角排列的特殊特性,亮度的分布反而变得不均匀。图 11B 中的每个圆都表示 G 像素的亮度不均匀的区域。另一方面,如从图 11A 可以理解的,在本实施方式中,尽管高亮度 G 子像素和低亮度 G 子像素交替设置,但在第一实施方式中 G 子像素的亮度更加均衡。这是因为液晶显示面板 2 使用三角排列。

[0125] 在第一实施方式中,可以各种方式改变如何确定初始值 $Derr^{INT}$ 和加权类型“A”/“B”。例如,如果满足下面的条件 (a) 到 (c),则可以用除上述之外的其他任何方式确定加权类型“A”/“B”。

[0126] (a) 选择加权类型“A”,以使得由加权类型“A”确定的加权后数据 $Dh1sb[2:0]$ 的值变为对象输入图像数据 Din^k 的低 2 位 $Din^k[1:0]$ 的值及以上。

[0127] (b) 选择加权类型“B”,以使得由加权类型“B”确定的加权后数据 $Dh1sb[2:0]$ 的值变为对象输入图像数据 Din^k 的低 2 位 $Din^k[1:0]$ 的值或以下。

[0128] (c) 选择加权类型“A”和“B”,以使得分别由加权类型“A”和“B”确定的加权后数据 $Dh1sb[2:0]$ 的平均值与对象输入图像数据 Din^k 的低 2 位 $Din^k[1:0]$ 的值匹配。

[0129] 图 12A 显示了表示通过除上述之外其他的方式确定的加权类型“A”和“B”的功能的图表。与图 6A 中所示的加权类型“A”和“B”不同在于,在加权类型“A”和“B”的任何情形中,当对于对象图像数据 Din^k 的低 2 位 $Din^k[1:0]$ 设定为“2”时,加权后数据 $Dh1sb[2:0]$ 的值为“2”。图 12B 显示了当选择图 12A 中所示的加权类型“A”时,输入图像数据 Din^k 与由加权处理产生的加权后图像数据 Dh^k 之间的关系。在这种加权处理的情形中,如果具有一颜色的子像素的输入图像数据 Din^k 为“2”,且具有另一颜色的子像素的输入图像数据 Din^k 为“0”,则可产生倾斜延伸的高亮度区域。然而在该情形中,亮度每隔一像素反复变化,从而不产生屏幕闪烁问题。

[0130] 此外,在第一实施方式中,进行 2 位减色处理的减色处理电路 12 还进行 α 位减色处理。在该情形中,根据对象输入图像数据 Din^k 的低 α 位 $Din^k[(\alpha-1):0]$ 确定 $(\alpha+1)$ 位

加权数据 $Dh1sb[\alpha : 0]$ 。在该情形中,对于加权类型“A”和“B”分别设定对应于上面的条件(a)到(c)的下述条件(a')到(c')。

[0131] (a') 选择加权类型“A”,以使得由加权类型“A”确定的加权后数据 $Dh1sb[\alpha : 0]$ 的值变为对象输入图像数据 Din^k 的低 α 位 $Din^k[(\alpha - 1) : 0]$ 的值及以上。

[0132] (b') 选择加权类型“B”,以使得由加权类型“B”确定的加权后数据 $Dh1sb[\alpha : 0]$ 的值变为对象输入图像数据 Din^k 的低 α 位 $Din^k[(\alpha - 1) : 0]$ 的值或以下。

[0133] (c') 选择加权类型“A”和“B”,以使得分别由加权类型“A”和“B”确定的加权后数据 $Dh1sb[\alpha : 0]$ 的平均值与对象输入图像数据 Din^k 的低 α 位 $Din^k[(\alpha - 1) : 0]$ 的值匹配。

[0134] 在 α 位减色处理的情形中,从 0 到 $2\alpha - 2$ 范围中的偶数选择误差扩散处理的初始值,并且初始值以 2α 行的周期而变化。然而,即使在 α 位减色处理中,初始值的最小变化单位仍为 2 行。以 2 行的周期选择加权类型“A”或“B”。因而,在相邻行之间从不进行相同的减色处理。

[0135] 图 13 显示了表示在 3 位减色处理的情形中对于每个加权类型“A”和“B”,加权后数据 $Dh1sb[3:0]$ 的值的示例的图表。图 14 显示了表示加权类型“A”或“B”的选择以及对于 R, G 和 B 子像素的每一个的对于每帧和每行的初始值的示例的图表。如图 13 的图表中清楚所示,每个加权类型“A”和“B”都满足上面的条件(a')至(c')。此外,如图 14 中所示,在 3 位减色处理的情形中,一个周期通常由 8 行(2^3 行)组成,并且初始值以 8 行(2^3 行)的周期变化。初始值的最小变化单位为 2 行。例如,在第零帧中对 G 子像素的误差扩散处理的情形中,第零和第一行的初始值为“4”,第二和第三行的初始值为“6”。第四和第五行的初始值为“0”,第六和第七行的初始值为“2”。对于随后的行重复该初始值循环变化模式。

[0136] 图 15 显示了根据由图 13 和 14 中所示的加权处理和误差扩散处理产生的减色图像数据 $Dfrc$ 的液晶显示面板 2 的显示的示例。在图 15 中,当每一 G 子像素的输入图像数据 Din^G 的值为“1”且其他子像素的输入图像数据 Din 的值为“0”时,液晶显示面板 2 进行显示。注意,像图 11B 中的左列一样,这里每个阴影部分都表示导通的 G 子像素。如图 15 中所示,即使在 3 位减色处理的情形中,高亮度 G 子像素仍均匀分布,由此可有效抑制由亮度的不均匀性导致的屏幕闪烁。

[0137] 此外,图 16 显示了表示在 4 位减色处理的情形中对于每个加权类型“A”和“B”,加权后数据 $Dh1sb[4:0]$ 的值的图表。从该图表很容易理解到,图 15 中所示的加权类型“A”和“B”满足上面的条件(a')至(c')。

[0138] (第二实施方式)

[0139] 图 17A 显示了第二实施方式中液晶显示装置 1A 的结构。在第二实施方式中, LCD 驱动器 3A 的减色处理电路 12A 进行减色处理,其在用于液晶显示面板 2 的条状排列与三角排列之间不同。如此构造的液晶显示装置 1A 可有效进行减色处理,从而不管液晶显示面板 2 使用条状排列还是三角排列都能保持良好的图像质量。如上所述,最佳减色处理在用于液晶显示面板 2 的条状排列或三角排列之间不同。

[0140] 更具体地说, LCD 驱动器 3A 从图像绘制电路 4 接收面板结构改变信号 6。信号 6 表示对于液晶显示面板 2 使用条状排列和三角排列的哪一种。LCD 驱动器 3A 的控制电路

11 向减色处理电路 12A 提供信号 6。减色处理电路 12A 包括误差扩散处理电路 14A 和选择器电路 22。选择器电路 22 响应于信号 6 向误差扩散处理电路 14A 提供从图像绘制电路 4 提供的输入图像数据 D_{in} 或从加权电路 13 提供的减色图像数据 D_h 。

[0141] 图 17B 显示了减色处理电路 12A 的详细结构。选择器电路 22 由 R 选择器 43R、G 选择器 43G 和 B 选择器 43B 组成。R 选择器 43R 响应于信号 6 向 R 误差扩散处理电路 42R 提供输入图像数据 D_{in}^R 或为 R 子像素产生的加权后图像数据 D_h^R 。更具体地说,在接收指示驱动使用三角排列的液晶显示面板 2 的信号 6 时,R 选择器 43R 向 R 误差扩散处理电路 42R 提供加权后图像数据 D_h^R 。另一方面,在接收指示驱动使用条状排列的液晶显示面板 2 的信号 6 时,R 选择器 43R 向 R 误差扩散处理电路 42R 提供输入图像数据 D_{in}^R 。因而 R 误差扩散处理电路 42R 对接收的输入图像数据 D_{in}^R 或加权后图像数据 D_h^R 进行误差扩散处理。类似地,G 选择器 43G 响应于信号 6 向 G 误差扩散处理电路 42G 提供输入图像数据 D_{in}^G 或加权后图像数据 D_h^G ,B 选择器 43B 响应于信号 6 向 B 误差扩散处理电路 43B 提供输入图像数据 D_{in}^B 或加权后图像数据 D_h^B 。

[0142] 图 18A 和 18B 显示了第二实施方式中的误差扩散处理电路 14A 的电路图。第二实施方式中的误差扩散处理电路 14A 与图 7 中所示的第一实施方式中的误差扩散处理电路 14 不同,在于以下两点。

[0143] 第一,如图 19A 和 19B 中所示,初始值设定电路 55 输出四种初始值 (0 到 3)。由初始值设定电路 55 产生的初始值 D_{err}^{INI} 与包括 2 位减色处理的一般误差扩散处理中使用的相同。从初始值设定电路 55 输出的初始值 D_{err}^{INI} 以预定数量的行的周期而变化。在第二实施方式中,初始值 D_{err}^{INI} 对于组成一个周期的四行中的每行以及对于组成一个周期的四帧中的每帧都变化。例如,在对于 G 像素来说,对第零帧进行误差扩散处理的情形中,第零到第三行的初始值 D_{err}^{INI} 为“0”到“3”。类似地,对于随后的行由初始值设定电路 55 产生的初始值 D_{err}^{INI} 以 4 行的周期而变化。然而,对于每帧初始值 D_{err}^{INI} 的重复模式在 R 子像素、G 子像素和 B 子像素之间不同。当将红色、绿色和蓝色的显示作为整体考虑时,这离于均衡 R、G 和 B 子像素之间的亮度。

[0144] 第二,第二实施方式中的误差扩散处理电路 14A 包括额外配备的开关 56。开关 56 用于响应于信号 6 选择从初始值设定电路 55 输出的初始值 D_{err}^{INI} 的最低有效位 (LSB) 或者作为在实际进行的误差扩散处理中使用的 LSB 的值“0”。当信号 6 指示驱动使用三角排列的液晶显示面板 2 时,如图 18A 中所示,开关 56 选择值“0”作为误差扩散处理中实际使用的初始值的 LSB。另一方面,如果信号 6 指示驱动使用条状排列的液晶显示面板 2,如图 18B 中所示,开关 56 选择从初始值设定电路 55 输出的 LSB 作为误差扩散处理中实际使用的初始值的 LSB。

[0145] 根据如此构造的减色处理电路 12A,响应于指示减色处理电路 12A 驱动使用三角排列的液晶显示面板 2 的面板结构改变信号 6,如第一实施方式中所述进行减色处理。具体地说,如果信号 6 指示减色处理电路 12A 驱动使用三角排列的液晶显示面板 2,则减色处理电路 12A 如下操作。首先,加权电路 13 对输入图像数据 D_{in} 进行加权处理,从而产生加权后图像数据 D_h 。然后选择器电路 22 将加权后图像数据 D_h 提供到误差扩散处理电路 14A。然后误差扩散处理电路 14A 对加权后图像数据 D_h 进行误差扩散处理。此时,误差扩散处理电路 14A 的开关 56 选择值“0”作为在对象误差扩散处理中实际使用的初始值的 LSB。结

果,如图 19A 括号中所示的每个值所示,在第二实施方式中实际提供到加法电路 52 的初始值与图 8 中所示的相匹配。因而,如果信号 6 指示驱动使用三角排列的液晶显示面板 2,减色处理电路 12A 进行与第一实施方式中描述的相同的处理。

[0146] 另一方面,如果信号 6 指示驱动使用条状排列的液晶显示面板 2,减色处理电路 12A 进行一般误差扩散处理。具体地说,减色处理电路 12A 如下操作。首先,选择器电路 22 向误差扩散处理电路 14A 提供输入图像数据 D_{in} ,误差扩散处理电路 14A 对输入图像数据 D_{in} 进行误差扩散处理。此时,误差扩散处理电路 14A 的开关 56 选择从初始值设定电路 55 输出的初始值 $Derr^{INI}$ 的 LSB 作为在对象误差扩散处理中实际使用的 LSB。如图 19B 中所示,在误差扩散处理中实际使用的初始值与一般误差扩散处理中使用的相同。因而,如果信号 6 指示驱动使用条状排列的液晶显示面板 2,则减色处理电路 12A 进行一般误差扩散处理。

[0147] 因此,根据第二实施方式中如此构造的 LCD 驱动器 3A, LCD 驱动器 3A 可有效进行减色处理,从而不管液晶显示面板 2 使用条状排列还是三角排列都能保持良好的图像质量。

[0148] (第三实施方式)

[0149] 图 20A 显示了第三实施方式中的液晶显示装置 1B 在其结构方面的框图。第三实施方式与第一和第二实施方式不同,在于在进行误差扩散处理之后进行加权处理。因此在第三实施方式中,减色处理电路 12B 的结构与第一和第二实施方式中的减色处理电路 12 和 12A 不同。

[0150] 更具体地说,第三实施方式中的减色处理电路 12B 包括误差扩散处理电路 61 和加权电路 62。如图 20B 中所示,误差扩散处理电路 61 包括 R 误差扩散处理电路 71R、G 误差扩散处理电路 71G、和 B 误差扩散处理电路 71B。然而注意, R 误差扩散处理电路 71R、G 误差扩散处理电路 71G、和 B 误差扩散处理电路 71B 的结构和操作与第一和第二实施方式中的不同。

[0151] 图 21 显示了 R 误差扩散处理电路 71R、G 误差扩散处理电路 71G、和 B 误差扩散处理电路 71B 的结构。R 误差扩散处理电路 71R、G 误差扩散处理电路 71G、和 B 误差扩散处理电路 71B 每一个都具有通过从图 7 中所示的减色处理电路除去加法电路 51 而形成的两个处理电路并输出高位 $Dhmsb^k$ 以及两个低位 $Dh1^k$ 和 $Dh2^k$ 。高位输出 $Dhmsb^k$ 等价于输入图像 D_{in}^k 的高 6 位,低位输出 $Dh1^k$ 和 $Dh2^k$ 等价于从不同初始值产生的进位输出。

[0152] 具体地说, R 误差扩散处理电路 71R、G 误差扩散处理电路 71G、和 B 误差扩散处理电路 71B 每一个都包括加法电路 81-1 和 81-2、D 锁存器 82-1 和 82-2、选择器 83-1 和 83-2、 $Dh1$ 初始值设定电路 84-1 以及 $Dh2$ 初始值设定电路 84-2。R 误差扩散处理电路 71R、G 误差扩散处理电路 71G、和 B 误差扩散处理电路 71B 每一个在点时钟信号 DCL 的一个时钟周期中都产生分别对应于一个子像素的高位输出 $Dhmsb^k$ 以及低位输出 $Dh1^k$ 和 $Dh2^k$ 。

[0153] $Dh1$ 初始值设定电路 84-1 和 $Dh2$ 初始值设定电路 84-2 每一个都提供在对象误差扩散处理中使用的初始误差值。由 $Dh1$ 初始值设定电路 84-1 和 $Dh2$ 初始值设定电路 84-2 每一个产生的初始值通常与在误差扩散处理中使用的相同,但是 $Dh1$ 初始值设定电路 84-1 和 $Dh2$ 初始值设定电路 84-2 每一个都产生与由另一个产生的不同的初始值。图 22 显示了表示分别由 $Dh1$ 初始值设定电路 84-1 和 $Dh2$ 初始值设定电路 84-2 产生的初始值 $Derr1^{INI}$ 和 $Derr2^{INI}$ 的图表。由 $Dh2$ 初始值设定电路 84-2 产生的初始值 $Derr2^{INI}$ 与由 $Dh1$ 初始值设

定电路 84-1 产生的初始值 $Derr1^{INI}$ 具有如下面的方程所示的关系。

$$[0154] \quad Derr2^{INI} = (Derr1^{INI} + 2) \% 4$$

[0155] “% 4”是指用于判定被 4 除的余数的处理。此外, Dh1 初始值设定电路 84-1 和 Dh2 初始值设定电路 84-2 每一个都包括表示将要经过减色处理的每帧数量的帧计数以及表示每目标行数量的行计数。Dh1 初始值设定电路 84-1 和 Dh2 初始值设定电路 84-2 每一个都提供在帧和行之间不同的初始值。

[0156] 由 Dh 1 初始值设定电路 84-1 和 Dh2 初始值设定电路 84-2 产生的初始值 $Derr1^{INI}$ 和 $Derr2^{INI}$ 的组合在目标子像素的颜色之间也不同。例如, 在 R 误差扩散处理电路 71R 中, 为在第零和第一帧中第零行产生的初始值 $Derr1^{INI}$ 和 $Derr2^{INI}$ 的组合为“2”和“0”。另一方面, 在 G 误差扩散处理电路 71G 中, 为在第零和第一帧中第零行产生的初始值 $Derr1^{INI}$ 和 $Derr2^{INI}$ 的组合为“0”和“2”。在 B 误差扩散处理电路 71B 中, 为在第零和第一帧中第零行产生的初始值 $Derr1^{INI}$ 和 $Derr2^{INI}$ 的组合为“3”和“1”。

[0157] 图 21 中所示的 R 误差扩散处理电路 71R、G 误差扩散处理电路 71G、和 B 误差扩散处理电路 71B 每一个都如下操作。处理电路 71R、71G 和 71B 每一个都从输入图像数据 Din^k 取出高 6 位并输出该结果作为高位输出 $Dhmsb^k$ 。

[0158] 此外, R 误差扩散处理电路 71R、G 误差扩散处理电路 71G、和 B 误差扩散处理电路 71B 每一个都进行下面的处理, 从而产生低位输出 $Dh1^k$ 和 $Dh2^k$ 。

[0159] 通过加法电路 81-1、D 锁存器 82-1、选择器 83-1 和 Dh1 初始值设定电路 84-1 的组合产生低位输出 $Dh1^k$ 。选择器 83-1 响应于初始误差值读取信号 DE_POS 向加法电路 81-1 提供由 Dh1 初始值设定电路 84-1 产生的初始值 $Derr1^{INI}$ 或保持在 D 锁存器 82-1 中的误差 $Derr1$ 。因而, 在对每行上将要经过处理的第一子像素进行误差扩散处理的情形中, 初始误差值读取信号 DE_POS 设定为“1”。响应于该设定值, 选择器 83-1 向加法电路 81-1 提供初始值 $Derr1^{INI}$ 。另一方面, 在对每个其他子像素进行误差扩散处理的情形中, 初始误差值读取信号 DE_POS 设定为“0”, 根据该设定值, 选择器 83-1 向加法电路 81-1 提供存储在 D 锁存器 82-1 中的误差 $Derr1$ 。加法电路 81-1 将输入图像数据 Din^k 的低 2 位与误差 $Derr$ (或初始值 $Derr^{INI}$) 相加, 从而计算低位输出 $Dh1^k$ 和在下一子像素的误差扩散处理中使用的误差 $Derr1^N$ 。低位输出 $Dh1$ 是在加法电路 81-1 的加法中产生的进位, 误差 $Derr1^N$ 是输入图像数据 Din^k 的低 2 位与误差 $Derr$ (除进位之外) 的和。当被点时钟信号 DCL 触发时, D 锁存器 82-1 锁存从加法电路 81-1 输出的误差 $Derr1^N$ 并更新误差 $Derr1$ 。

[0160] 另一方面, 通过加法电路 81-2、D 锁存器 82-2、选择器 83-2 和 Dh2 初始值设定电路 84-2 的组合产生低位输出 $Dh2^k$ 。除由 Dh2 初始值设定电路 84-2 产生的 $Derr2^{INI}$ 与由 Dh1 初始值设定电路 84-1 产生的 $Derr1^{INI}$ 不同之外, 加法电路 81-2、D 锁存器 82-2、选择器 83-2 和 Dh2 初始值设定电路 84-2 的操作与加法电路 81-1、D 锁存器 82-1、选择器 83-1 和 Dh1 初始值设定电路 84-1 的相同。

[0161] 分别由 R 误差扩散处理电路 71R、G 误差扩散处理电路 71G、和 B 误差扩散处理电路 71B 产生的高位输出 $Dhmsb^k$ 以及两个低位输出 $Dh1^k$ 和 $Dh2^k$ 传送到加权电路 62。

[0162] 如图 20B 中所示, 加权电路 62 由 R 加权电路 72R、G 加权电路 72G 和 B 加权电路 72B 组成。R 加权电路 72R 从由 R 误差扩散处理电路 71R 产生的高位输出 $Dhmsb^R$ 和两个低位输出 $Dh1^R$ 和 $Dh2^R$ 产生减色图像数据 $Dfrc^R$ 。类似地, G 加权电路 72G 从由 G 误差扩散处

理电路 71G 产生的高位输出 $Dhmsb^G$ 和两个低位输出 $Dh1^G$ 和 $Dh2^G$ 产生减色图像数据 $Dfrc^G$, B 加权电路 72B 从由 B 误差扩散处理电路 71B 产生的高位输出 $Dhmsb^B$ 和两个低位输出 $Dh1^B$ 和 $Dh2^B$ 产生减色图像数据 $Dfrc^B$ 。

[0163] 图 23 显示了 R 加权电路 72R、G 加权电路 72G 和 B 加权电路 72B 在结构方面的框图。R 加权电路 72R、G 加权电路 72G 和 B 加权电路 72B 每个都包括与 (AND) 电路 73、或 (OR) 电路 74、用于加权的确定电路 75、加法电路 76 和溢出处理电路 77。AND 电路 73 输出低位输出 $Dh1^k$ 和 $Dh2^k$ 之间的逻辑乘积 (AND), OR 电路 74 输出低位输出 $Dh1^k$ 和 $Dh2^k$ 之间的逻辑和 (OR)。用于加权的确定电路 75 根据表示将要经过减色处理的目标帧数量的帧计数和表示目标行数量的行计数, 选择 AND 电路 73 的输出或者 OR 电路的输出作为低位输出 Dh^k 。如后面所述, 根据用于加权的确定电路 75 的操作, 根据帧和行计数产生“加权后”减色数据 $Dfrc^k$ 。加法电路 76 将高位输出 $Dhmsb^k$ 和从用于加权的确定电路 75 输出的低位输出 Dh^k 相加。如果在高位输出 $Dhmsb^k$ 和低位输出 Dh^k 的相加中产生溢出, 溢出处理电路 77 就进行溢出处理。具体地说, 如果在高位输出 $Dhmsb^k$ 和低位输出 Dh^k 的相加中没有产生溢出, 则溢出处理电路 77 就输出高位输出 $Dhmsb^k$ 与低位输出 Dh^k 之间的和作为减色图像数据 $Dfrc^k$ 。另一方面, 如果在相加中产生了溢出, 则溢出处理电路 77 就对减色图像数据 $Dfrc^k$ 全部设定为“1”。

[0164] 在第三个实施方式中, 根据由用于加权的确定电路 75 的确定结果, 即电路 75 是选择低位输出 $Dh1^k$ 和 $Dh2^k$ 之间的逻辑和还是逻辑乘积作为低位输出 Dh^k , 来进行“加权处理”。如图 24A 中所示, 在加权类型“A”的情形中, 选择低位输出 $Dh1^k$ 和 $Dh2^k$ 之间的逻辑和作为低位输出 Dh^k 。另一方面, 在加权类型“B”的情形中, 选择低位输出 $Dh1^k$ 和 $Dh2^k$ 之间的逻辑乘积作为低位输出 Dh^k 。因此, 可进行通过选择加权类型“A”或“B”来增加或减小减色图像数据 $Dfrc$ 的值的“加权处理”。具体地说, 如果选择加权类型“A”(就是说, 如果选择低位输出 $Dh1^k$ 和 $Dh2^k$ 之间的逻辑和作为低位输出 Dh^k), 则当低位输出 $Dh1^k$ 和 $Dh2^k$ 中的至少一个为“1”时, 低位输出 Dh^k 变为“1”。因而, 低位输出 Dh^k 通常变为“1”(当与后面所述的选择加权类型“B”的情形相比时)。因而, 计算为高位输出 $Dhmsb^k$ 与低位输出 Dh^k 之间的和的减色图像数据 $Dfrc$ 通常增加超过高位输出 $Dhmsb^k$ 。另一方面, 如果选择加权类型“B”(就是说, 如果选择低位输出 $Dh1^k$ 和 $Dh2^k$ 之间的逻辑乘积作为低位输出 Dh^k), 则当低位输出 $Dh1^k$ 和 $Dh2^k$ 均为“1”时, 低位输出 Dh^k 变为“1”。因而其中低位输出 Dh^k 变为“1”的情形相对较少。结果其中减色图像数据 $Dfrc$ 增加超过高位输出 $Dhmsb^k$ 的情形较少。因此, 如果选择加权类型“A”, 减色图像数据 $Dfrc$ 相对增加, 如果选择加权类型“B”, 减色图像数据 $Dfrc$ 相对下降。

[0165] 通过目标子像素所属的行确定是选择加权类型“A”还是“B”。在此重要的是加权类型在相邻行之间变化。在图 24A 所示的示例中, 例如, 在第零帧中, 对偶数编号的行上的子像素选择加权类型“A”, 对奇数编号的行上的子像素选择加权类型“B”。另一方面, 在第一帧中, 对偶数编号的行上的子像素选择加权类型“B”, 对奇数编号的行上的子像素选择加权类型“A”。类似地, 其他帧中加权类型在相邻行之间变化。

[0166] 此外, 对于每预定数量的帧改变加权类型“A”/“B”的选择。在第三实施方式中, 在一个周期由 8 帧组成时, 对于每帧都改变加权类型“A”/“B”的选择。这意味着在第零、第二、第五和第七帧中, 对偶数编号的行上的子像素选择加权类型“A”, 对奇数编号的行上

的子像素选择加权类型“B”。在第一、第三、第四和第六帧中,对偶数编号的行上的子像素选择加权类型“B”,对奇数编号的行上的子像素选择加权类型“A”。

[0167] 因为第三实施方式中的液晶显示装置 1 使用如此构造的减色处理电路 12B,所以可抑制由亮度不均匀性导致的屏幕闪烁。这是因为分别对于红色、绿色和蓝色来说,由误差扩散处理电路 61 进行的误差扩散处理使亮度在水平方向上分散,且由加权电路 62 进行的加权处理能使微小高亮度子像素行和微小低亮度子像素交替设置。因而在选择加权类型“B”的行上的子像素亮度微小地变低时,选择加权类型“A”的行上的子像素亮度微小地变高。如上所述,加权类型在相邻行之间变化,从而微小高亮度行和微小低亮度行交替设置。在三角排列的情形中,与第一实施方式中已经描述的一样,如果微小高亮度行和微小低亮度行交替设置,可有效地消除亮度不均匀性。

[0168] 接下来,将描述使用加权处理和误差扩散处理如何有效提高亮度均匀性的具体示例。图 24B 显示了表示对于第零行上的每个 G 子像素计算的低位 $Dh1^G$ 和 $Dh2^G$ 、以及从低位 $Dh1^G$ 和 $Dh2^G$ 获得的低位 Dh^G 的图表。在图 24B 所示的图表中,第零行上的每个 G 子像素的像素数据 Din^G 从左到右顺序具有值“1”,“1”,“1”,“1”,“2”,“2”,“2”,“2”,“3”,“3”,“3”和“3”。

[0169] 在第零和第一帧中,第零行上的 G 子像素的初始值 $Derr1^{INI}$ 和 $Derr2^{INI}$ 分别为“0”和“2”。因为第零行上的每个 G 子像素的像素数据 Din^G 的值为“1”,所以初始值 $Derr1^{INI}$ 与像素数据 Din^G 的低 2 位之间的和为“1”,初始值 $Derr2^{INI}$ 与像素数据 Din^G 的低 2 位之间的和为“3”。因而,低位 $Dh1^G$ 和 $Dh2^G$ 每一个都取“0”,下一子像素的误差值 $Derr1^N$ 和 $Derr2^N$ 分别为“1”和“3”。对于第零行上的下一 G 子像素,误差 $Derr1^{INI}$ 与像素数据 Din^G 的低 2 位之间的和为“2”,误差 $Derr2^{INI}$ 与像素数据 Din^G 的低 2 位之间的和为“4”。因而,低位 $Dh1^G$ 的值为“0”,低位 $Dh2^G$ 的值为“1”。类似地,对于第零行上的其他子像素和其他帧中的其他子像素,无疑获得了图 24B 的上图中所示的低位 $Dh1^G$ 和 $Dh2^G$ 的值。

[0170] 根据加权类型“A”/“B”的选择,低位 Dh^G 计算为低位 $Dh1^G$ 和 $Dh2^G$ 之间的逻辑和或逻辑乘积。图 24B 的下图是用于表示从图 24B 的上图所示的低位 $Dh1^G$ 和 $Dh2^G$ 计算的低位 Dh^G 的图表。因为在第零帧中对于第零行选择加权类型“A”,所以低位 Dh^G 计算为低位 $Dh1^G$ 与 $Dh2^G$ 之间的逻辑和。在图 24B 的下图中的第一行上,对于在第零帧中第零行上的 G 子像素,低位 Dh^G 顺序计算为“0”,“1”,“0”,“1”,“1”,“1”,...。很容易理解,该值与图 24B 的上图中所示的第零帧的低位 $Dh1^G$ 和 $Dh2^G$ 之间的逻辑和相匹配。此外,因为在第一帧中对于第零行选择加权类型“B”,所以低位 Dh^G 计算为低位 $Dh1^G$ 与 $Dh2^G$ 之间的逻辑乘积。在图 24B 的下图中的第二行上,对于在第一帧中第零行上的 G 子像素,低位 Dh^G 顺序计算为“0”,“0”,“0”,“0”,“0”,“0”,...。很容易理解,该值与图 24B 的上图中所示的第一帧的低位 $Dh1^G$ 和 $Dh2^G$ 之间的逻辑乘积相匹配。

[0171] 图 25 中的左列显示了当每一 G 子像素的输入图像数据 Din^G 为“1”时计算的减色图像数据 $Dfrc^G$ 。如果每一 G 子像素的输入图像数据 Din^G 为“1”,则仅当低位 Dh^G 为“1”时减色图像数据 $Dfrc^G$ 才变为“1”。在图 25 的左列中,注意,减色图像数据 $Dfrc^G$ 为“1”的每个 G 子像素与在图 24B 的下图中所示的第一到第四 G 子像素中低位 Dh^G 为“1”的 G 子像素相匹配。如图 25 左列中所示,如果每一 G 子像素的输入图像数据 Din^G 为“1”,则减色图像数据 $Dfrc^G$ 分别为“1”的所有 G 子像素以分散的方式设置。类似地,如图 25 中间列和右列

中所示,如果每一 G 子像素的输入图像数据 Din^G 为“2”或“3”,则减色图像数据 $Dfrc^G$ 分别为“1”的所有 G 子像素以分散的方式设置。同样在第三实施方式中,由于加权处理,高亮度 G 像素行和低亮度 G 像素行交替设置。然而,对于用于液晶显示面板 2 的三角排列反而更好地提高了亮度的均匀性。这从图 25 所示的示例中很容易理解。

[0172] (第四实施方式)

[0173] 图 26 显示了第四实施方式中的液晶显示装置 1C 的结构。在第四实施方式中,LCD 驱动器 3C 的减色处理电路 12C 进行根据液晶显示面板 2 是使用条状排列还是三角排列来确定的减色处理。这种结构可有效进行减色处理,从而不管液晶显示面板 2 使用条状排列还是三角排列都能保持良好的图像质量。

[0174] 更具体地说,LCD 驱动器 3C 从图像绘制电路 4 接收面板结构改变信号 6。信号 6 表示对于液晶显示面板 2 使用条状排列和三角排列的哪一种。LCD 驱动器 3C 的控制电路 11 向减色处理电路 12C 的加权电路 62 提供信号 6。

[0175] 如图 27A 和 27B 中所示,在第四实施方式中,包括在加权电路 62 中 R 加权电路 72R、G 加权电路 72G、和 B 加权电路 72B 的结构改变。此外,在第四实施方式中,给 R 加权电路 72R、G 加权电路 72G、和 B 加权电路 72B 每个都增加开关 78。开关 78 响应于信号 6 向加法电路 76 输出从误差扩散处理电路 61 提供的低位 $Dh1^k$ 的值或者从用于加权的确定电路 75 输出的低位 Dh^k 的值。

[0176] 根据如此构造的减色处理电路 12C,如果面板结构改变信号 6 指示驱动使用三角排列的液晶显示面板 2,则进行与第三实施方式中相同的减色处理。具体地说,如果信号 6 指示驱动使用三角排列的液晶显示面板 2,则开关 78 向加法电路 76 输出从确定电路 75 输出的低位 Dh^k 的值。在该情形中,R 加权电路 72R、G 加权电路 72G、和 B 加权电路 72B 的操作与第三实施方式中的相同。

[0177] 另一方面,如果面板结构改变信号 6 指示驱动使用条状排列的液晶显示面板 2,则进行一般误差扩散处理。具体地说,如果信号 6 指示驱动使用条状排列的液晶显示面板 2,则开关 78 向加法电路 76 输出从误差扩散处理电路 61 提供的低位 $Dh1^k$ 的值。如从图 21 可以理解的,低位输出 $Dh1^k$ 与通过一般误差扩散处理产生的进位相同,从而分别通过加法电路 76 和通过溢出处理电路 77 产生的减色图像数据 $Dfrc^k$ 也与通过对输入图像数据 Din^k 进行的一般误差扩散处理获得的减色图像数据相匹配。

[0178] 根据第四实施方式中如此构造的 LCD 驱动器 3C,可有效进行优减色处理,从而不管液晶显示面板 2 使用条状排列还是三角排列都能保持良好的图像质量。

[0179] 尽管已经描述了本发明的优选形式,但应当理解,在不脱离本发明的精神的情况下,一些修改对于本领域技术人员来说是显而易见的。例如,可自由改变由初始值设定电路产生的初始值以及初始值如何变化。此外,尽管在第二和第四实施方式中面板结构改变信号 6 从图像绘制电路 4 提供到 LCD 驱动器,但还可通过将 LCD 驱动器的外部输入焊盘与具有固定电位(例如电源电位和地电位的任意一个)的信号线连接而将信号 6 提供到任意一个 LCD 驱动器 3A 和 3C。当 LCD 驱动器安装在液晶显示面板 2 中时已经确定了液晶显示面板 2 是使用条状排列还是三角排列,从而信号 6 的信号电平可以固定。

[0180] 此外,尽管每个上述实施方式公开了设置有 LCD(液晶显示)面板的液晶显示装置,但本发明还可用于设置有使用三角排列的任何其他显示面板(例如等离子体显示面

板) 的显示装置。

[0181] 本发明并不限于上面的实施方式, 而是可在不脱离本发明的范围和精神的情况下进行修改和变化。

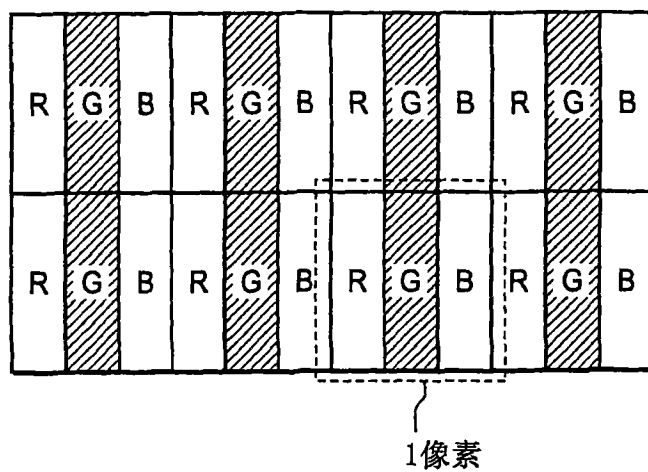


图 1

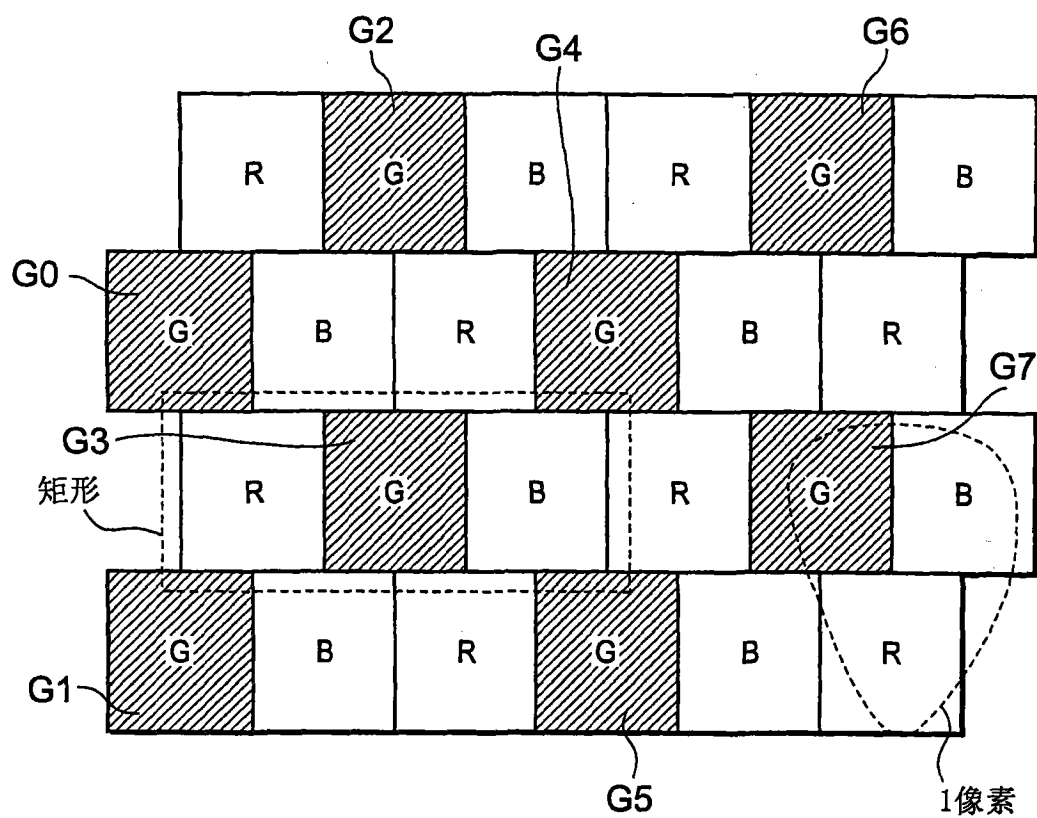


图 2

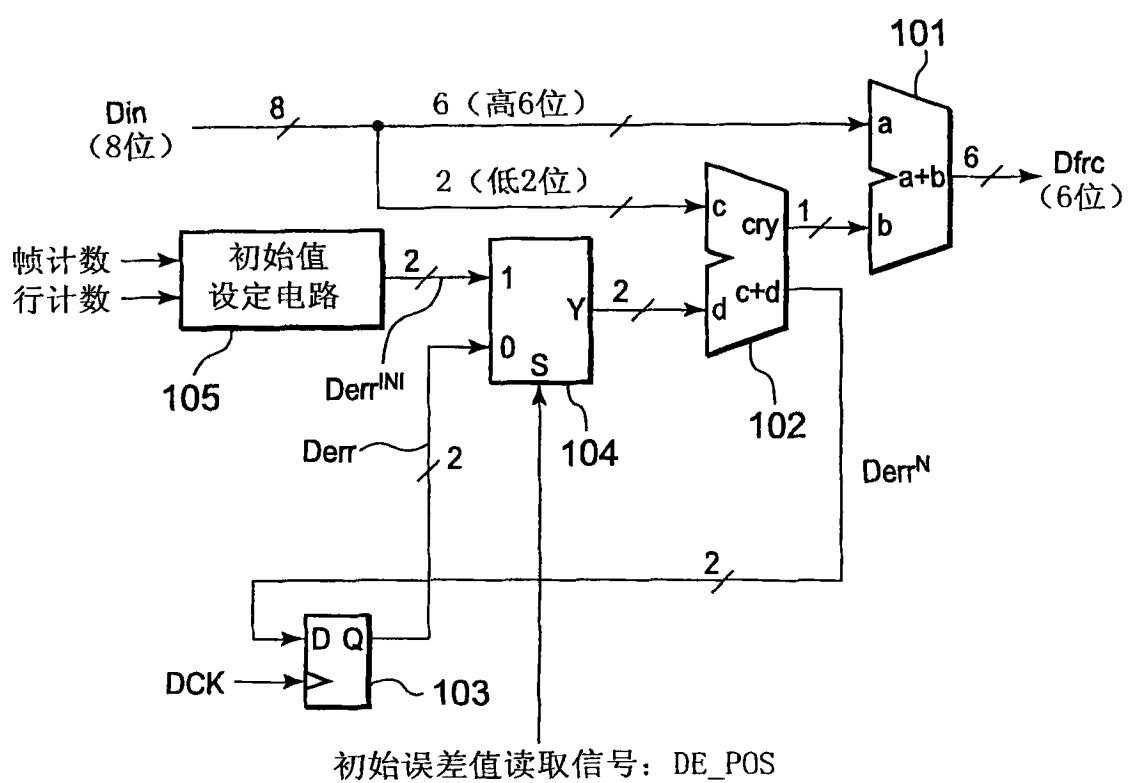


图3

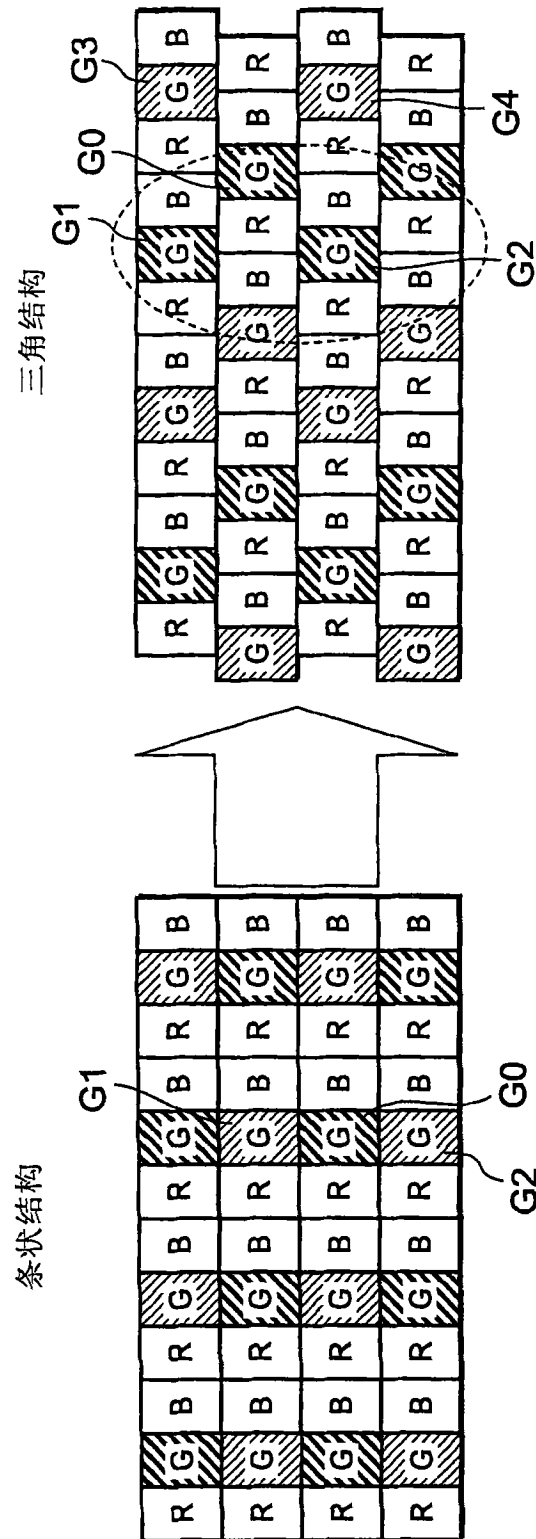


图4

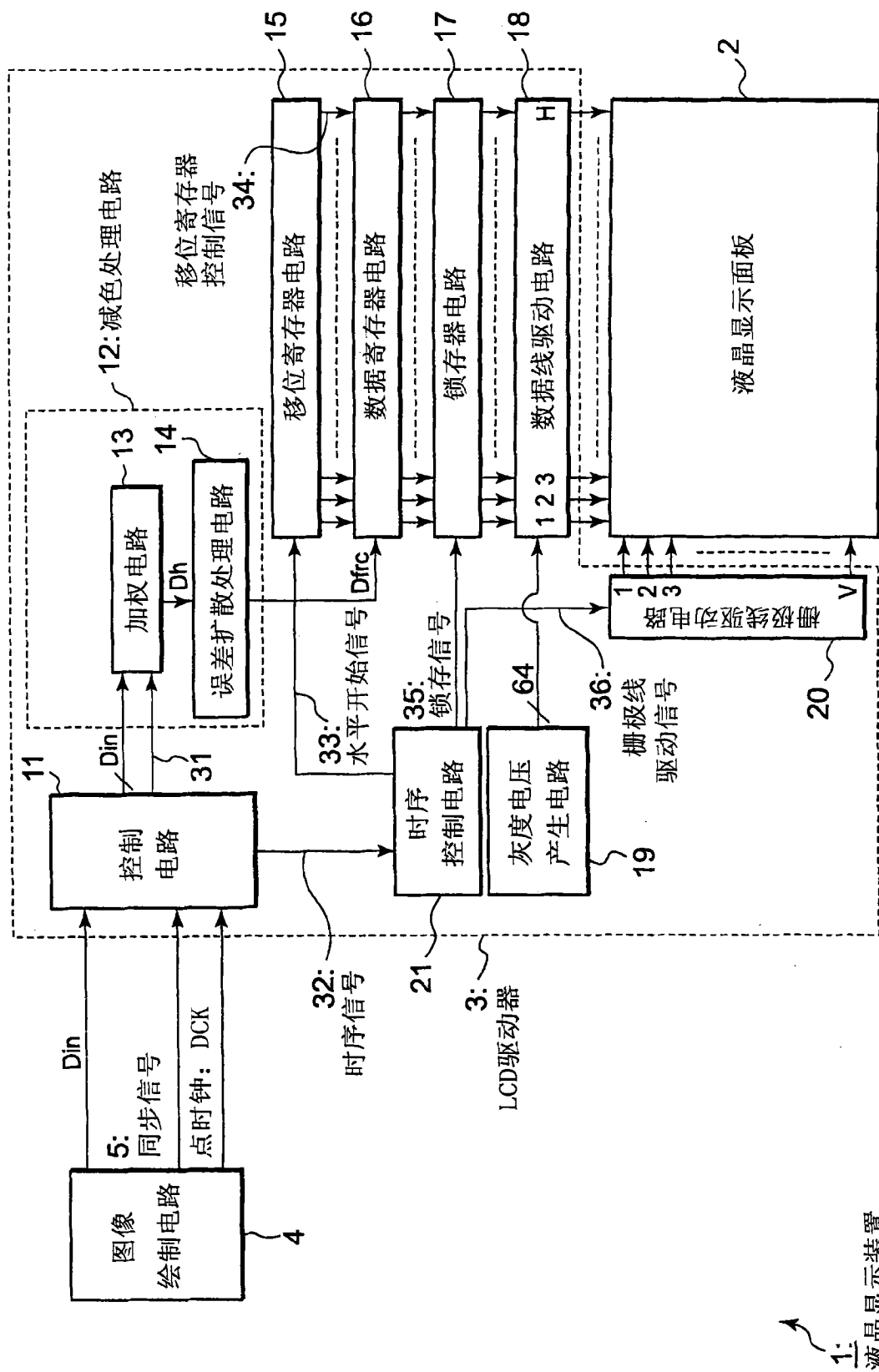


图 5A

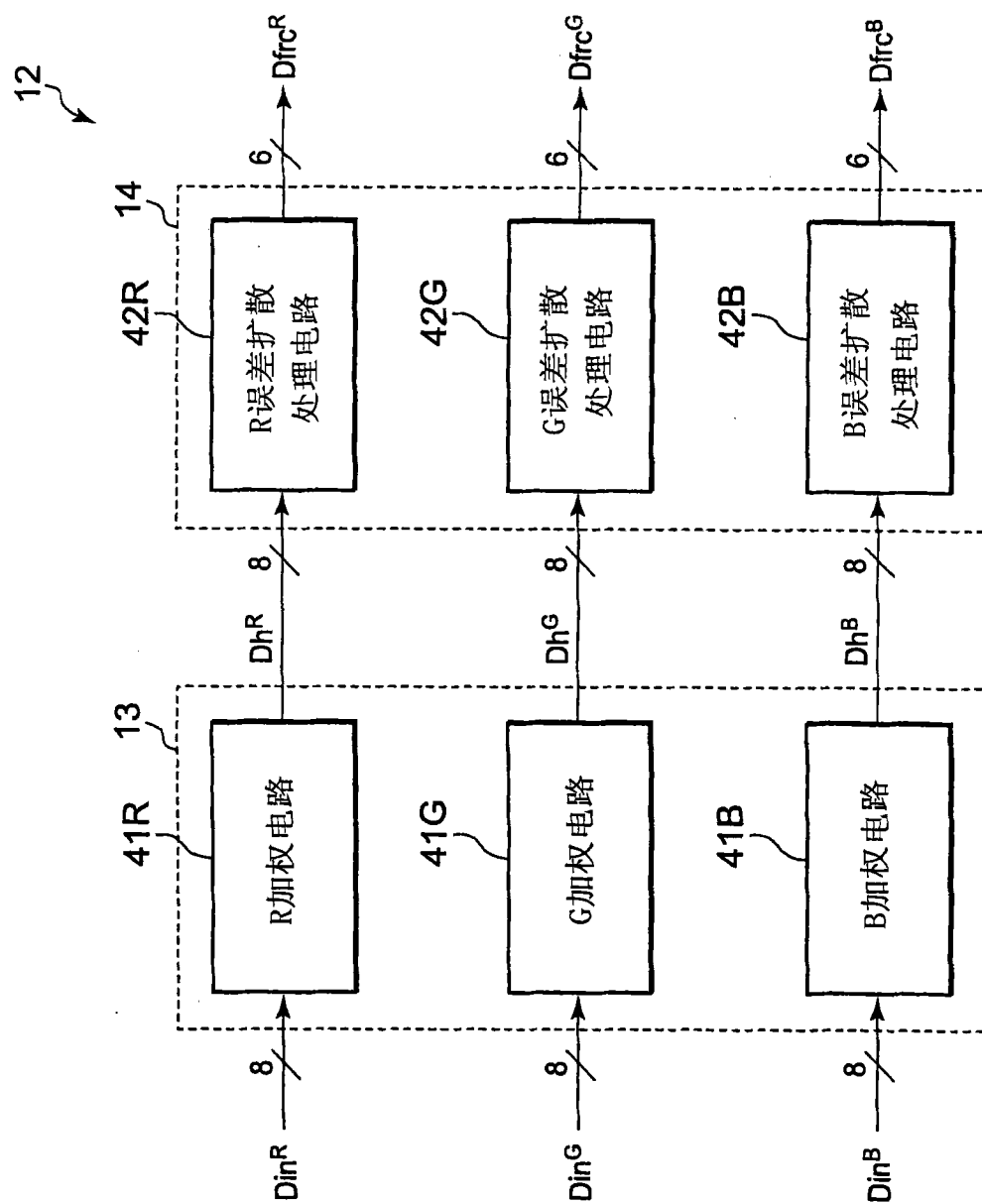


图5B

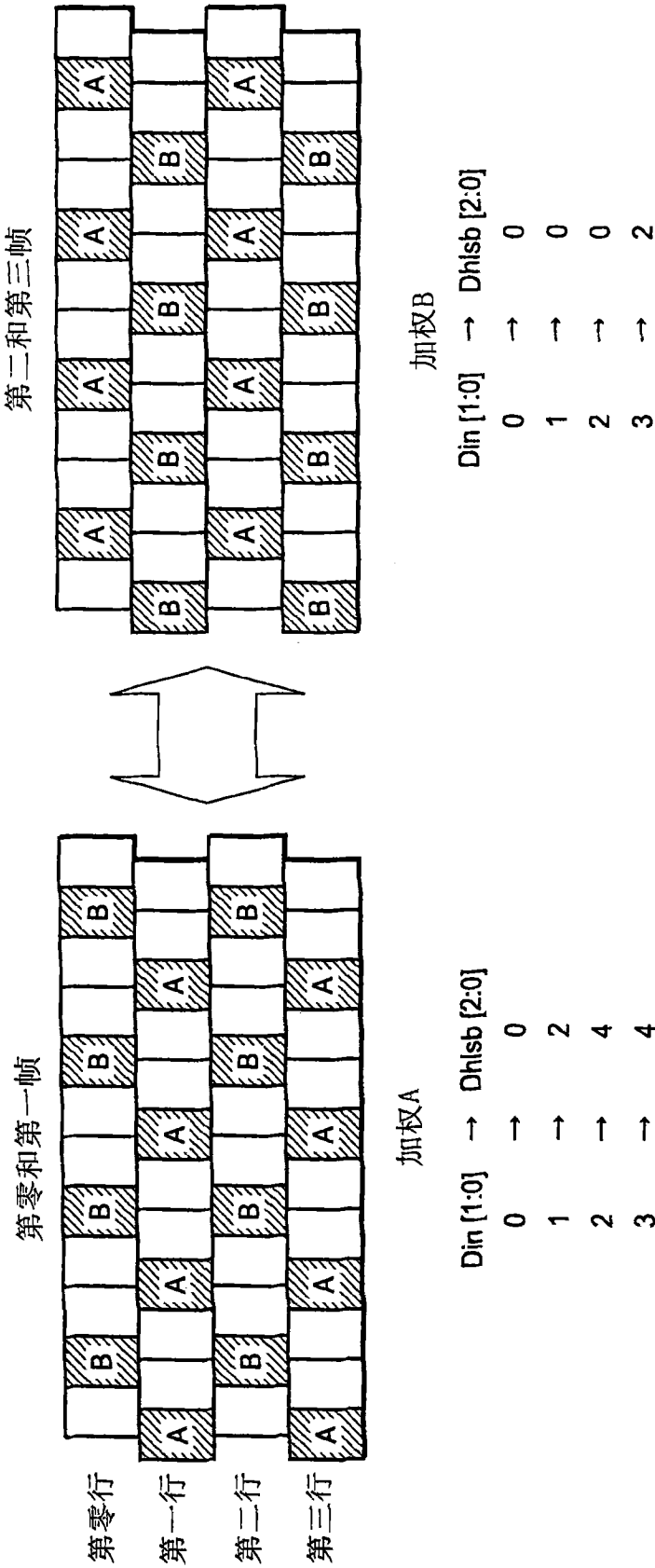


图6A

输入图像数据 D_{in}^k	由加权A加权的 图像数据 D_h^k	由加权B加权的 图像数据 D_h^k
0	0	0
1	2	0
2	4	0
3	4	2
4	4	4
5	6	4
6	8	4
7	8	6
$\vdots$	$\vdots$	$\vdots$
248	248	248
249	250	248
250	252	248
251	252	250
252	252	252
253	254	252
254	255	252
255	255	254

图 6B

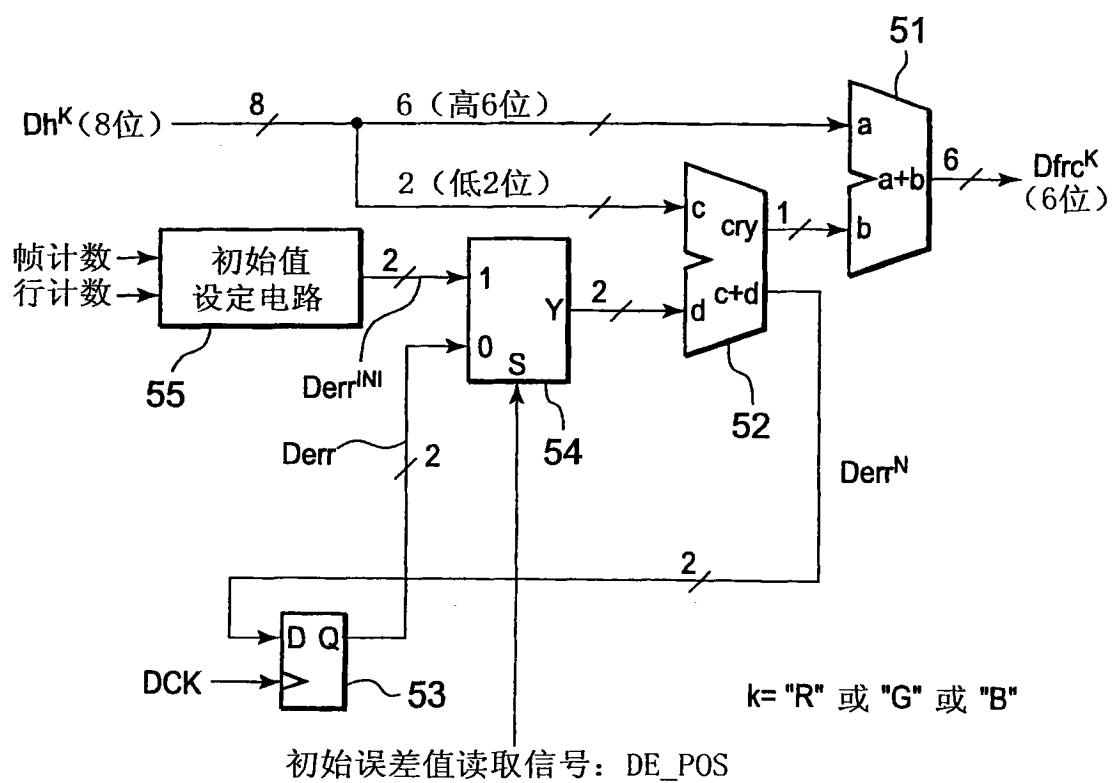


图7

帧	行[1: 0]	R		G		B	
		初始值	权重	初始值	权重	初始值	权重
0	0	2	A	0	B	2	A
	1	2	B	0	A	0	B
	2	0	A	2	B	0	A
	3	0	B	2	A	2	B
1	0	0	A	2	B	0	A
	1	0	B	2	A	2	B
	2	2	A	0	B	2	A
	3	2	B	0	A	0	B
2	0	2	B	0	A	0	B
	1	0	A	2	B	0	A
	2	0	B	2	A	2	B
	3	2	A	0	B	2	A
3	0	0	B	2	A	2	B
	1	2	A	0	B	2	A
	2	2	B	0	A	0	B
	3	0	A	2	B	0	A

图 8

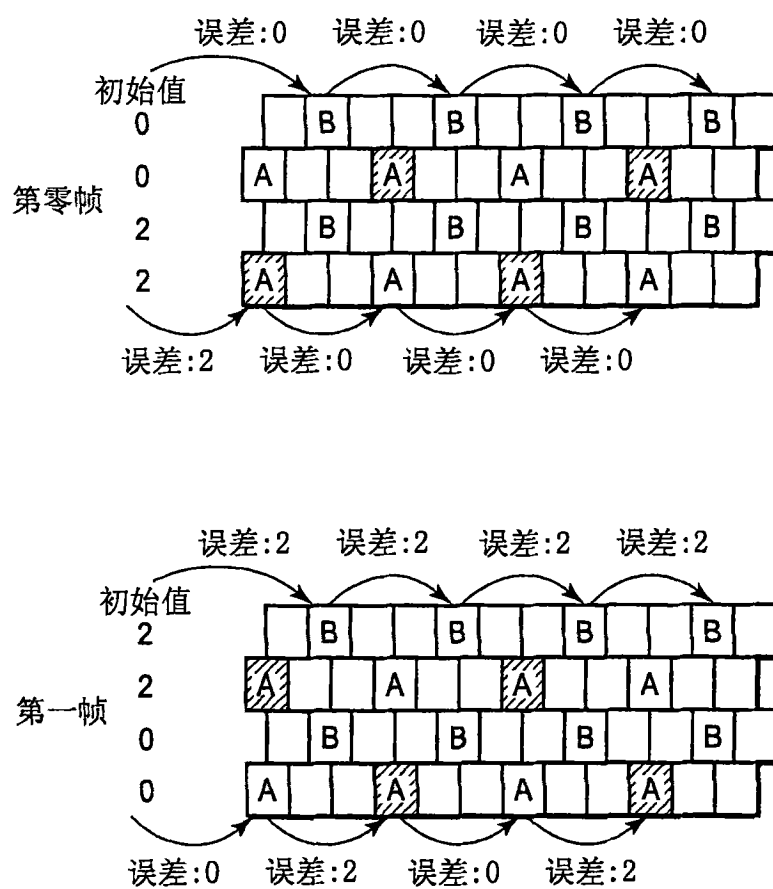


图 9

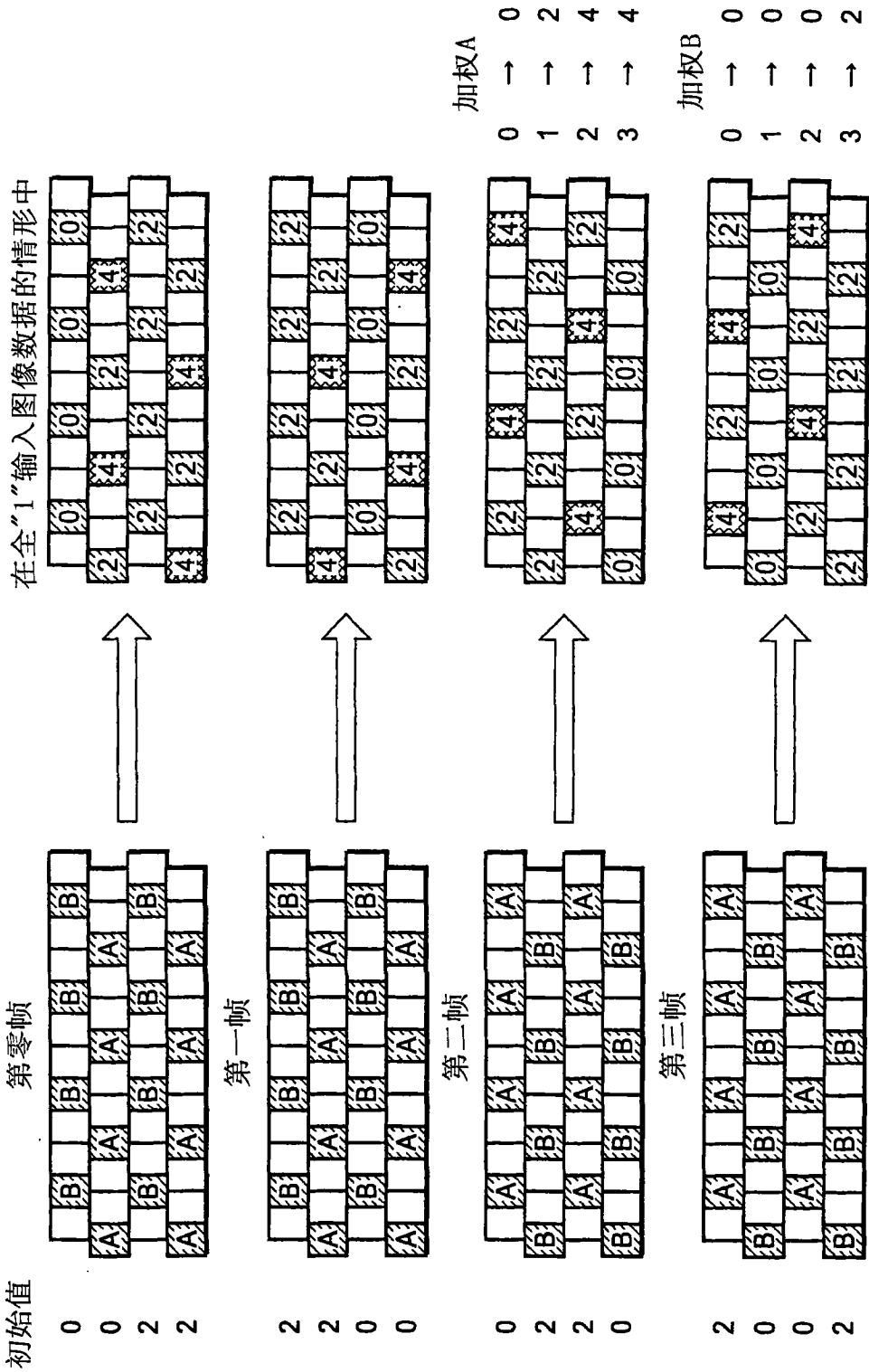


图10

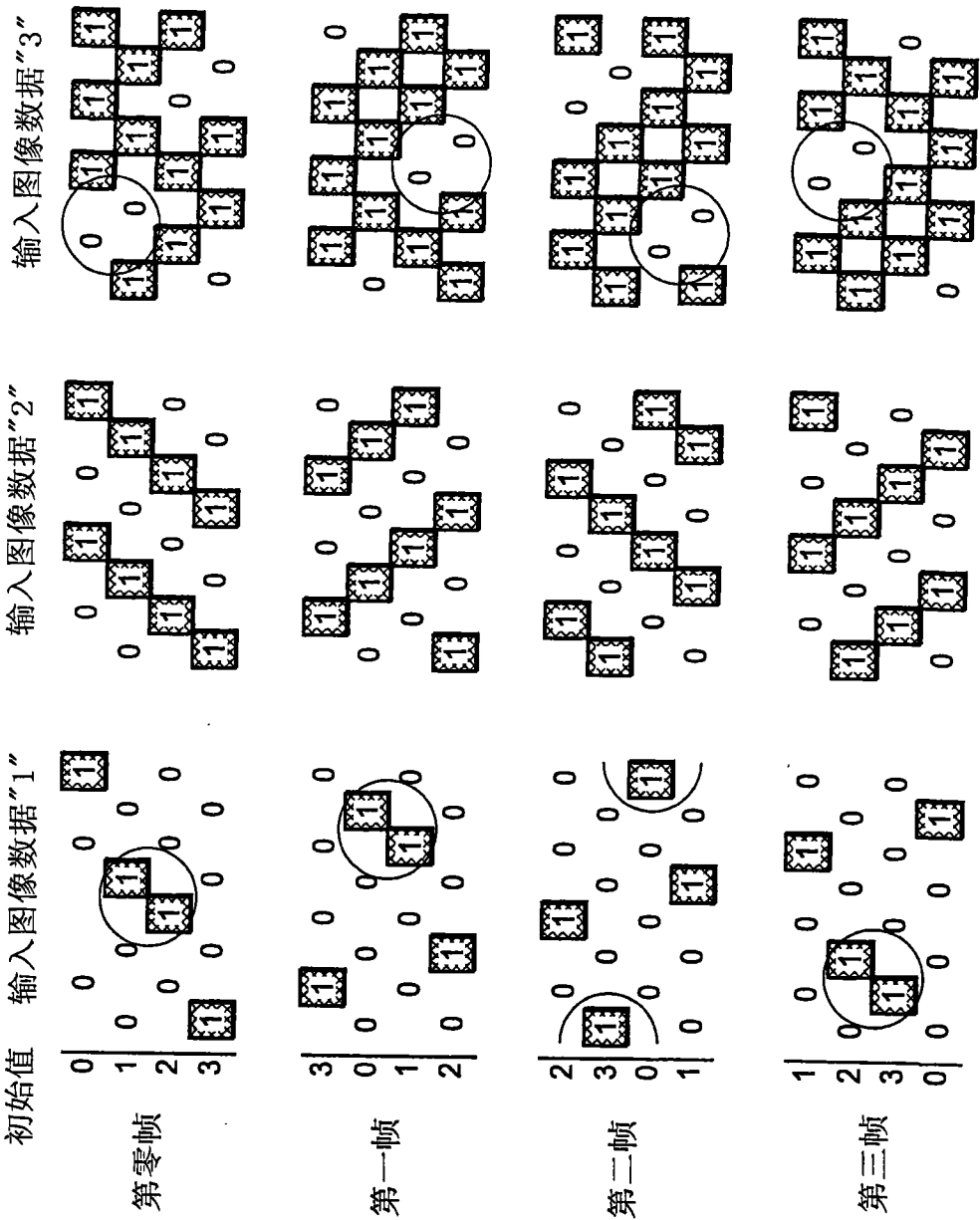


图11B

加权A			加权B		
Din [1:0]		Dhlsb [2:0]	Din [1:0]		Dhlsb [2:0]
0	→	0	0	→	0
1	→	2	1	→	0
2	→	2	2	→	2
3	→	4	3	→	2

图 12A

输入图像数据 Din^k	由加权A加权的 图像数据 Dh^k	由加权B加权的 图像数据 Dh^k
0	0	0
1	2	0
2	2	2
3	4	2
4	4	4
5	6	4
6	6	6
7	8	6
⋮	⋮	⋮
248	248	248
249	250	248
250	250	250
251	252	250
252	252	252
253	254	252
254	254	254
255	255	254

图 12B

在颜色减小3位
的情形中
加权A

Din [2:0]		Dhlsb [3:0]
0	→	0
1	→	2
2	→	4
3	→	6
4	→	8
5	→	8
6	→	8
7	→	8

加权B

Din [2:0]		Dhlsb [3:0]
0	→	0
1	→	0
2	→	0
3	→	0
4	→	0
5	→	2
6	→	4
7	→	6

图 13

帧	行[1: 0]	R		G		B	
		初始值	权重	初始值	权重	初始值	权重
0	0	0	A	4	B	2	A
	1	0	B	4	A	2	B
	2	2	A	6	B	4	A
	3	2	B	6	A	4	B
	4	4	A	0	B	6	A
	5	4	B	0	A	6	B
	6	6	A	2	B	0	A
	7	6	B	2	A	0	B
1	0	0	B	4	A	2	B
	1	0	A	4	B	2	A
	2	2	B	6	A	4	B
	3	2	A	6	B	4	A
	4	4	B	0	A	6	B
	5	4	A	0	B	6	A
	6	6	B	2	A	0	B
	7	6	A	2	B	0	A
2	0	4	A	0	B	6	B
	1	4	B	0	A	6	A
	2	6	A	2	B	0	B
	3	6	B	2	A	0	A
	4	0	A	4	B	2	B
	5	0	B	4	A	2	A
	6	2	A	6	B	4	B
	7	2	B	6	A	4	A
3	0	4	B	0	A	6	A
	1	4	A	0	B	6	B
	2	6	B	2	A	0	A
	3	6	A	2	B	0	B
	4	0	B	4	A	2	A
	5	0	A	4	B	2	B
	6	2	B	6	A	4	A
	7	2	A	6	B	4	B
4	0	2	A	6	B	4	B
	1	2	B	6	A	4	A
	2	4	A	0	B	6	B
	3	4	B	0	A	6	A
	4	6	A	2	B	0	B
	5	6	B	2	A	0	A
	6	0	A	4	B	2	B
	7	0	B	4	A	2	A
5	0	2	B	6	A	4	B
	1	2	A	6	B	4	A
	2	4	B	0	A	6	B
	3	4	A	0	B	6	A
	4	6	B	2	A	0	B
	5	6	A	2	B	0	A
	6	0	B	4	A	2	B
	7	0	A	4	B	2	A
6	0	6	A	2	B	0	A
	1	6	B	2	A	0	B
	2	0	A	4	B	2	A
	3	0	B	4	A	2	B
	4	2	A	6	B	4	A
	5	2	B	6	A	4	B
	6	4	A	0	B	6	A
	7	4	B	0	A	6	B
7	0	6	B	2	A	0	B
	1	6	A	2	B	0	A
	2	0	B	4	A	2	B
	3	0	A	4	B	2	A
	4	2	B	6	A	4	B
	5	2	A	6	B	4	A
	6	4	B	0	A	6	B
	7	4	A	0	B	6	A

图 14

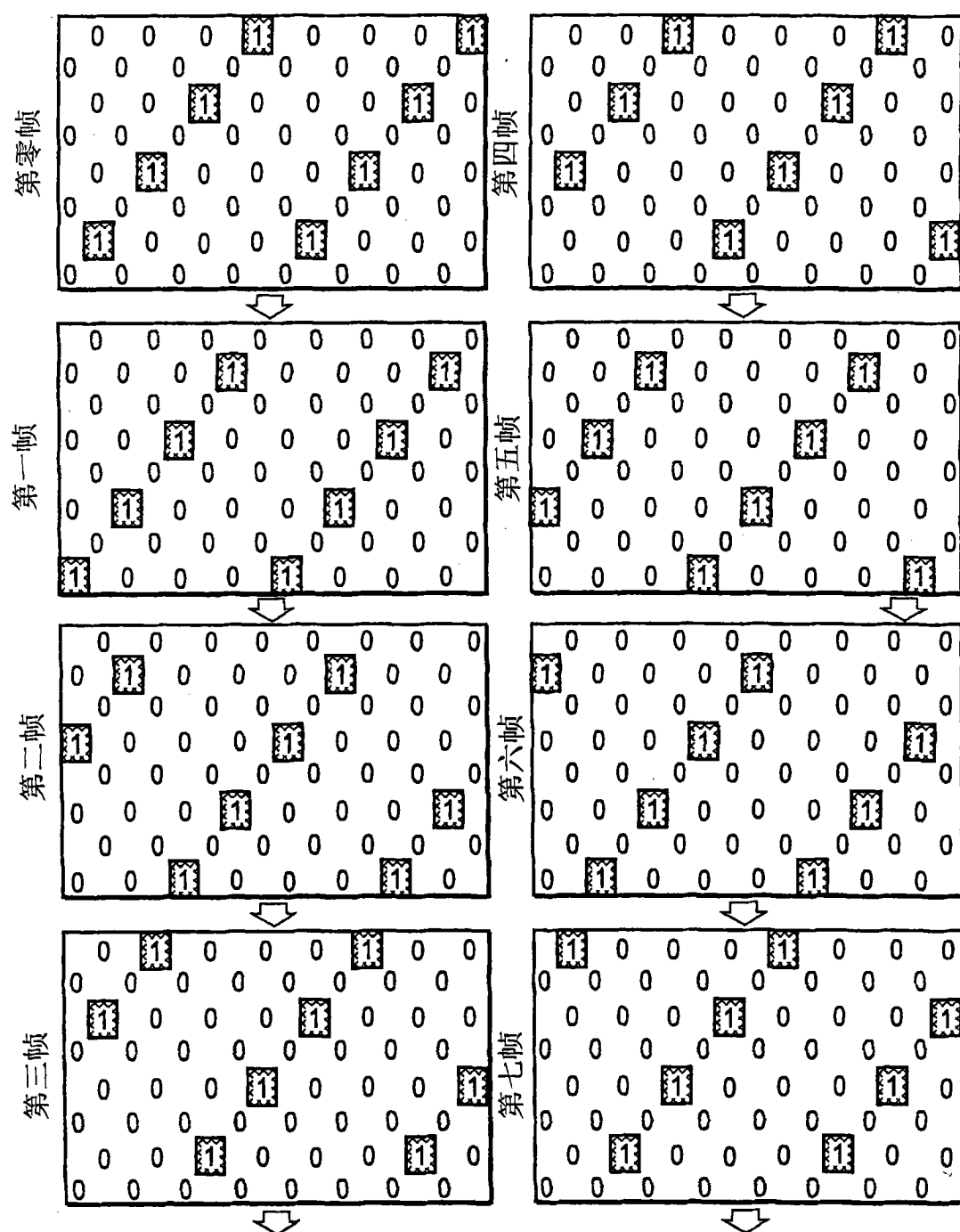


图 15

加权数据值A			加权数据值B		
Din [3:0]		Dhlsb [4:0]	Din [3:0]		Dhlsb [4:0]
0	→	0	0	→	0
1	→	2	1	→	0
2	→	4	2	→	0
3	→	6	3	→	0
4	→	8	4	→	0
5	→	10	5	→	0
6	→	12	6	→	0
7	→	14	7	→	0
8	→	16	8	→	0
9	→	16	9	→	2
10	→	16	10	→	4
11	→	16	11	→	6
12	→	16	12	→	8
13	→	16	13	→	10
14	→	16	14	→	12
15	→	16	15	→	14

图 16

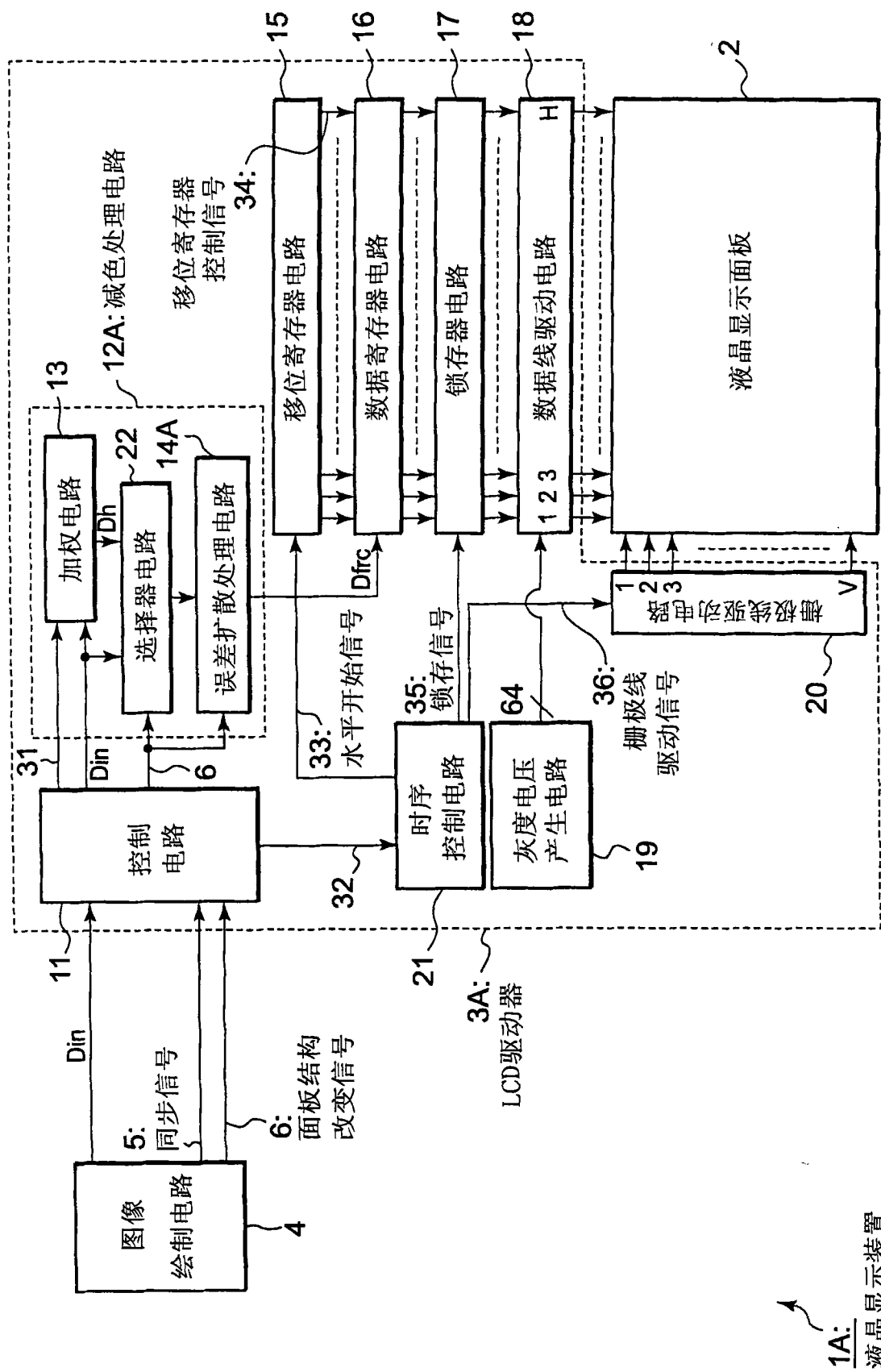
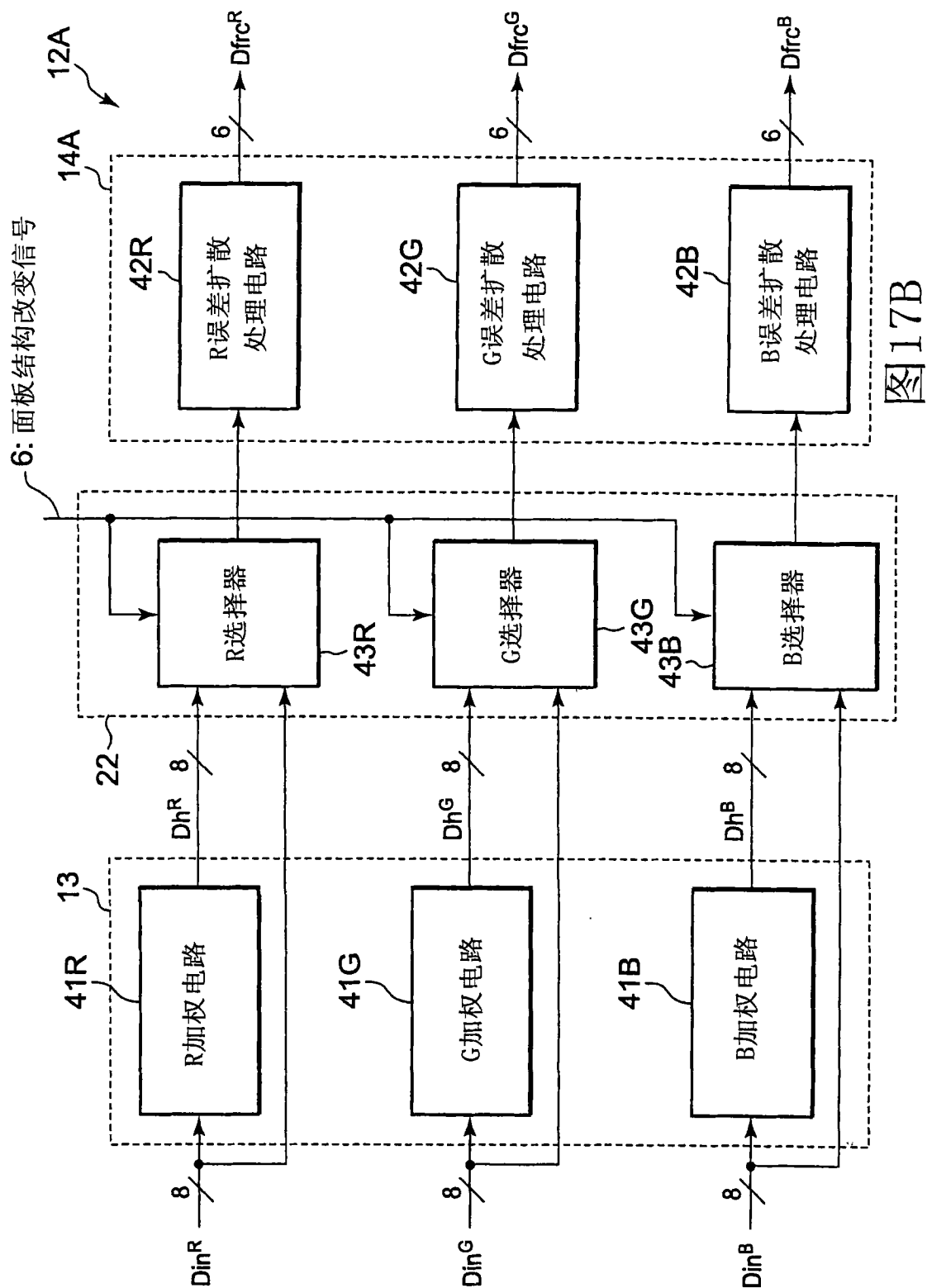
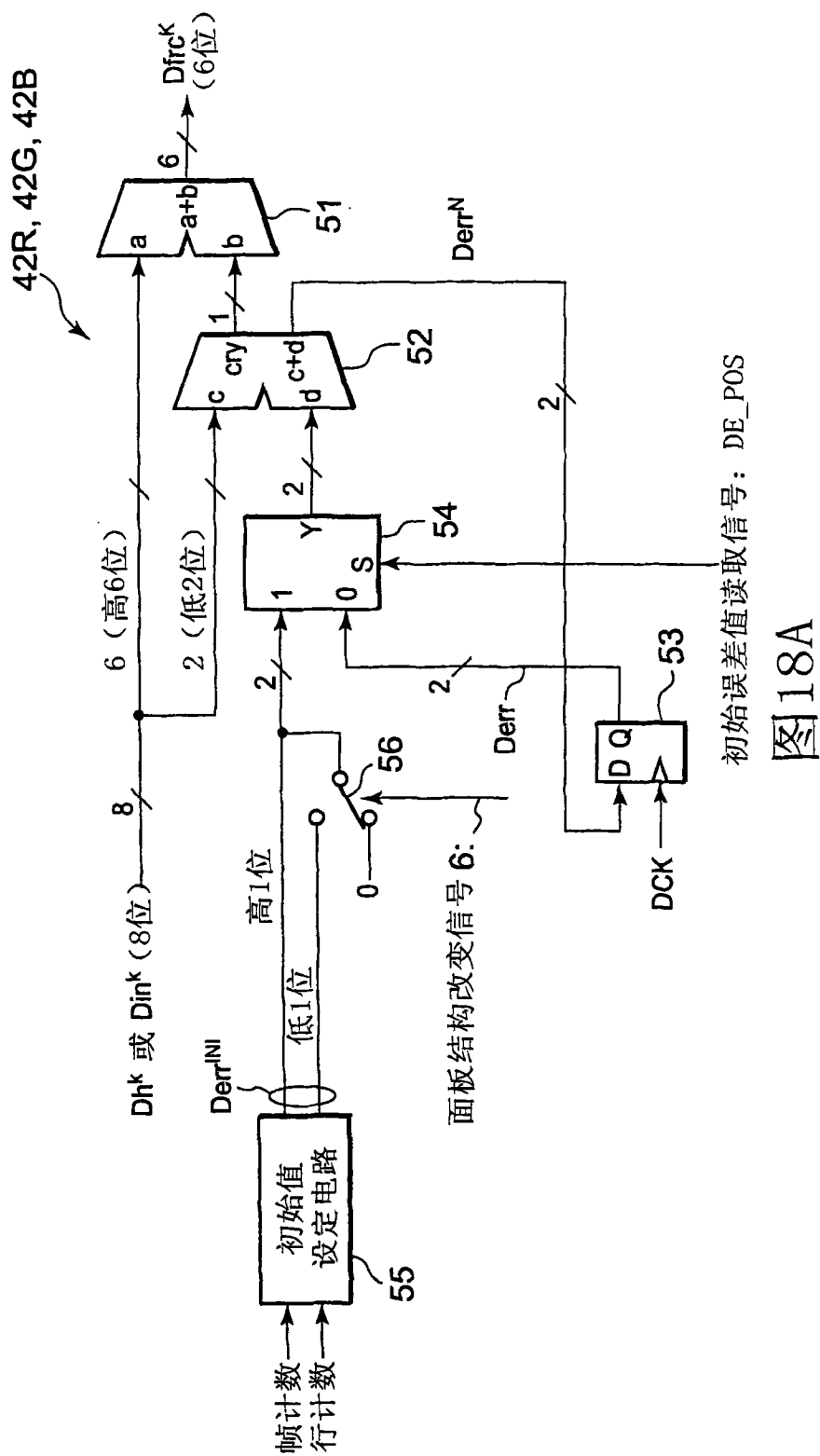
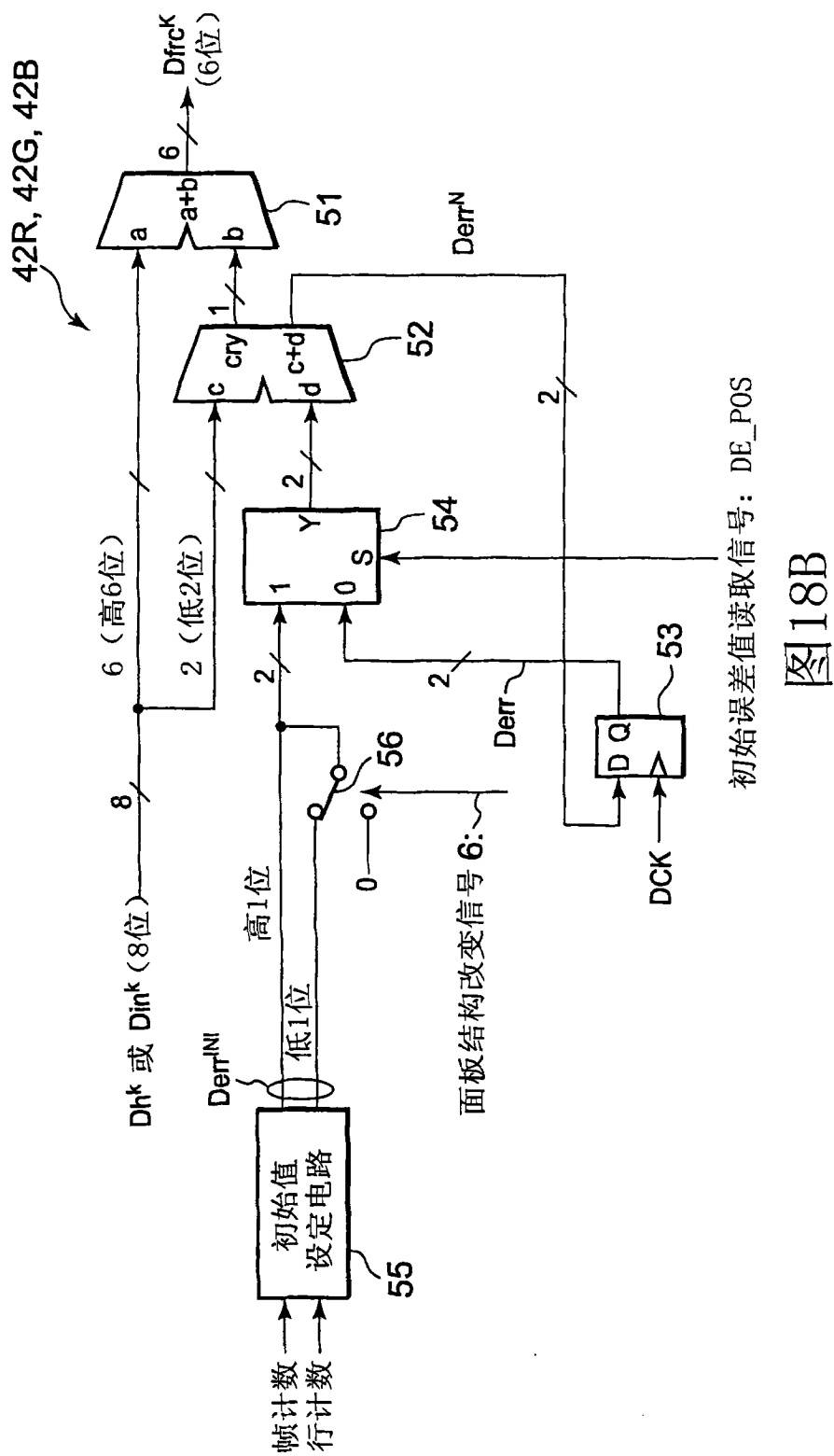


图 17A







18B

帧	行[1: 0]	R		G		B	
		初始值	权重	初始值	权重	初始值	权重
0	0	2	A	0	B	3(2)	A
	1	3(2)	B	1(0)	A	0	B
	2	0	A	2	B	1(0)	A
	3	1(0)	B	3(2)	A	2	B
1	0	0	A	2	B	1(0)	A
	1	1(0)	B	3(2)	A	2	B
	2	2	A	0	B	3(2)	A
	3	3(2)	B	1(0)	A	0	B
2	0	3(2)	B	1(0)	A	0	B
	1	0	A	2	B	1(0)	A
	2	1(0)	B	3(2)	A	2	B
	3	2	A	0	B	3(2)	A
3	0	1(0)	B	3(2)	A	2	B
	1	2	A	0	B	3(2)	A
	2	3(2)	B	1(0)	A	0	B
	3	0	A	2	B	1(0)	A

图 19A

帧	行[1: 0]	R		G		B	
		初始值	权重	初始值	权重	初始值	权重
0	0	2	-	0	-	3	-
	1	3	-	1	-	0	-
	2	0	-	2	-	1	-
	3	1	-	3	-	2	-
1	0	0	-	2	-	1	-
	1	1	-	3	-	2	-
	2	2	-	0	-	3	-
	3	3	-	1	-	0	-
2	0	3	-	1	-	0	-
	1	0	-	2	-	1	-
	2	1	-	3	-	2	-
	3	2	-	0	-	3	-
3	0	1	-	3	-	2	-
	1	2	-	0	-	3	-
	2	3	-	1	-	0	-
	3	0	-	2	-	1	-

图 19B

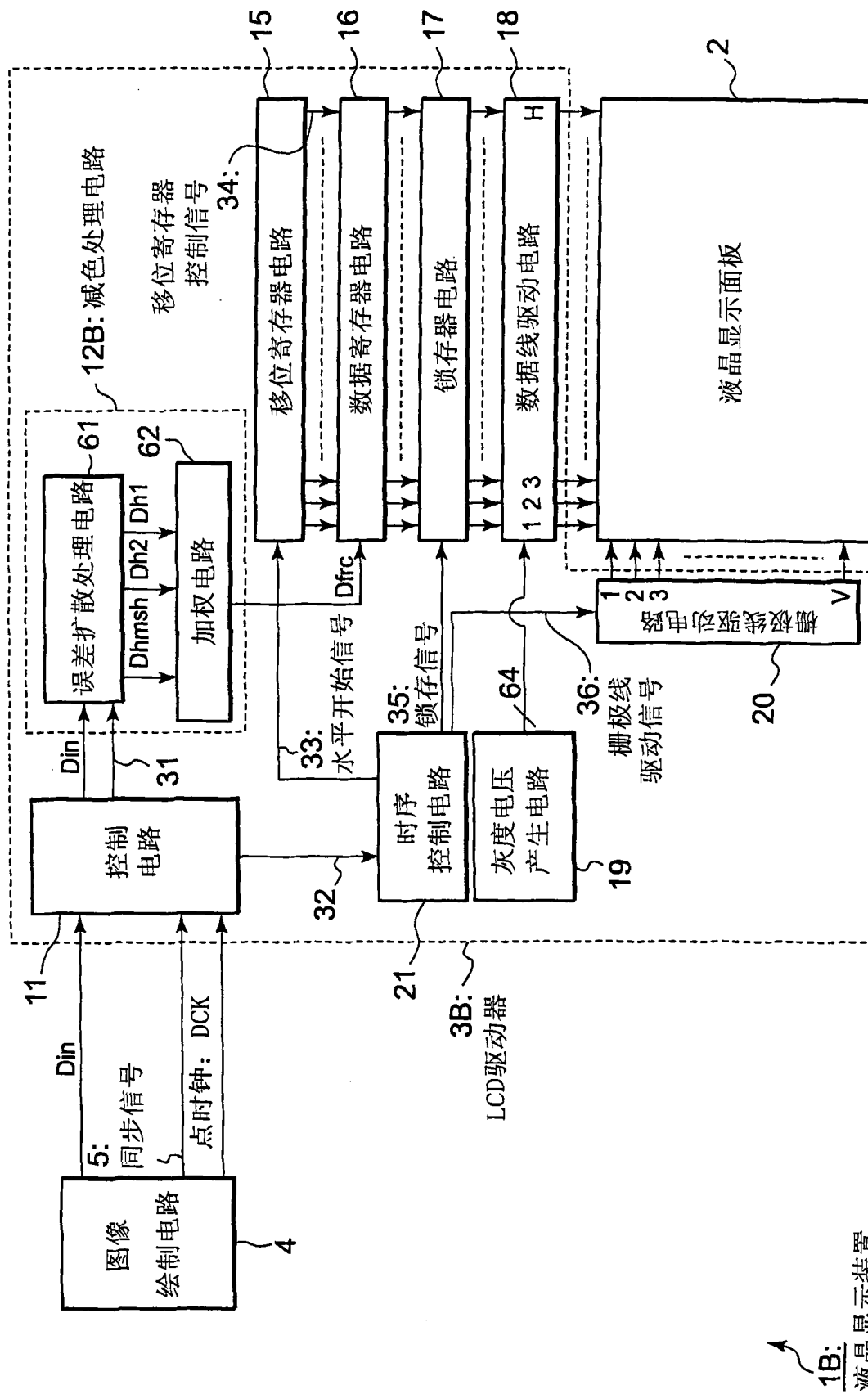


图20A

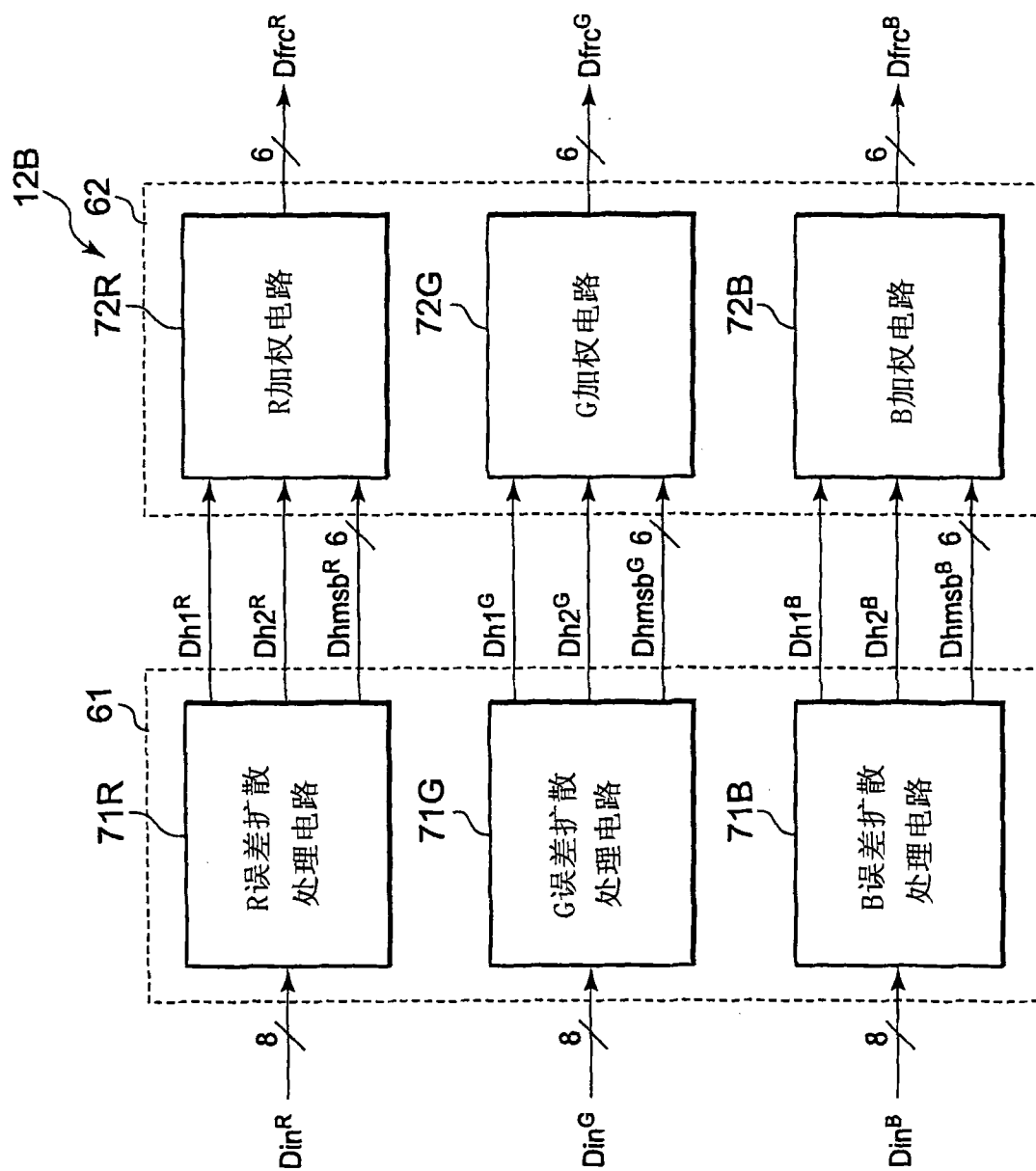


图20B

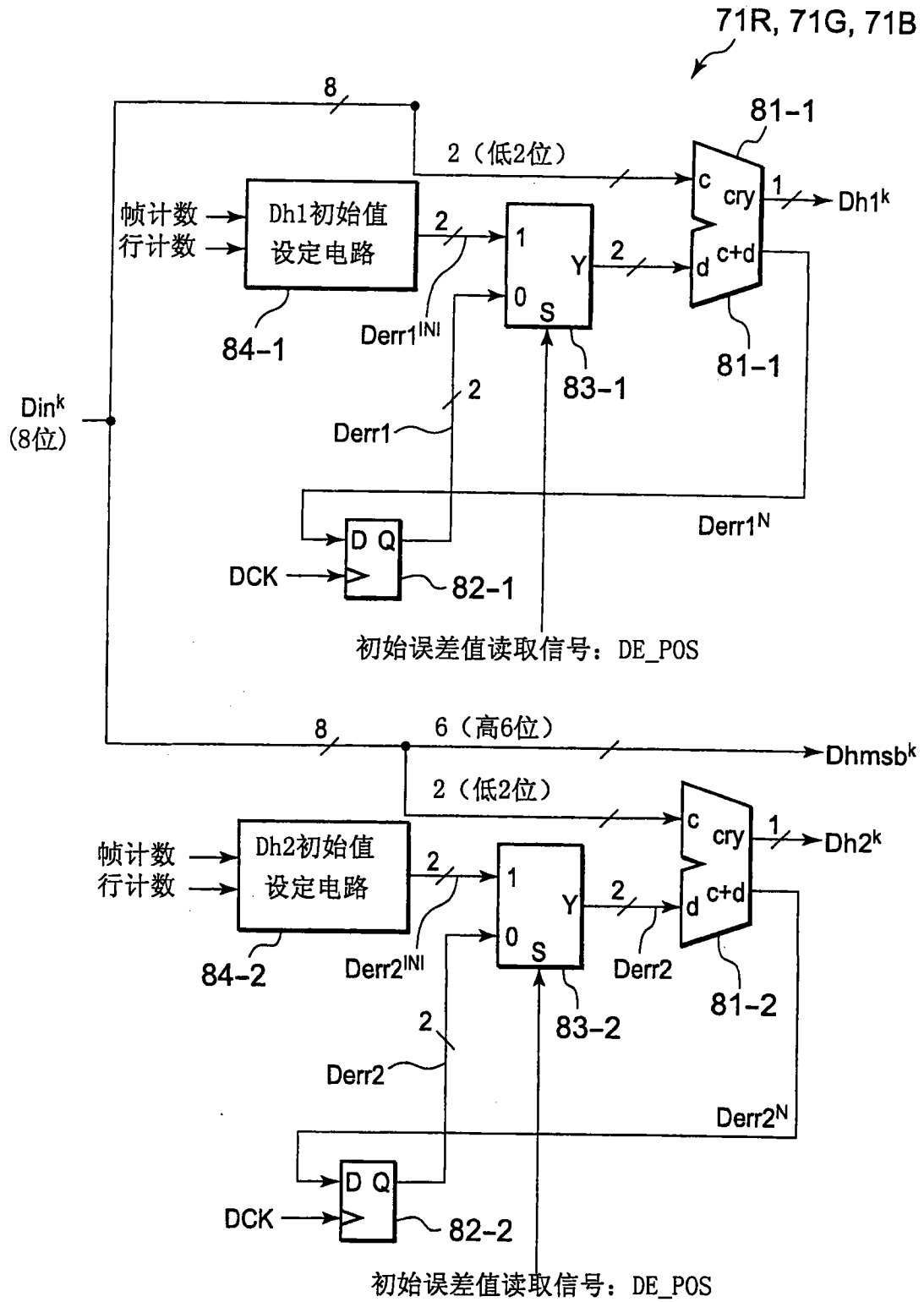


图 21

Dh2初始值

帧	行[1: 0]	R	G	B
0,1	0	0	2	1
	1	3	1	2
	2	0	2	3
	3	1	3	0
2,3	0	2	0	3
	1	3	1	0
	2	0	2	1
	3	1	3	2
4,5	0	1	3	2
	1	2	0	3
	2	3	1	0
	3	0	2	1
6,7	0	3	1	0
	1	0	2	1
	2	1	3	2
	3	2	0	3

(Dh1初始值+2) %4

Dh1初始值

帧	行[1: 0]	R	G	B
0,1	0	2	0	3
	1	3	1	0
	2	0	2	1
	3	1	3	2
2,3	0	0	2	1
	1	1	3	2
	2	2	0	3
	3	3	1	0
4,5	0	3	1	0
	1	0	2	1
	2	1	3	2
	3	2	0	3
6,7	0	1	3	2
	1	2	0	3
	2	3	1	0
	3	0	2	1

图22

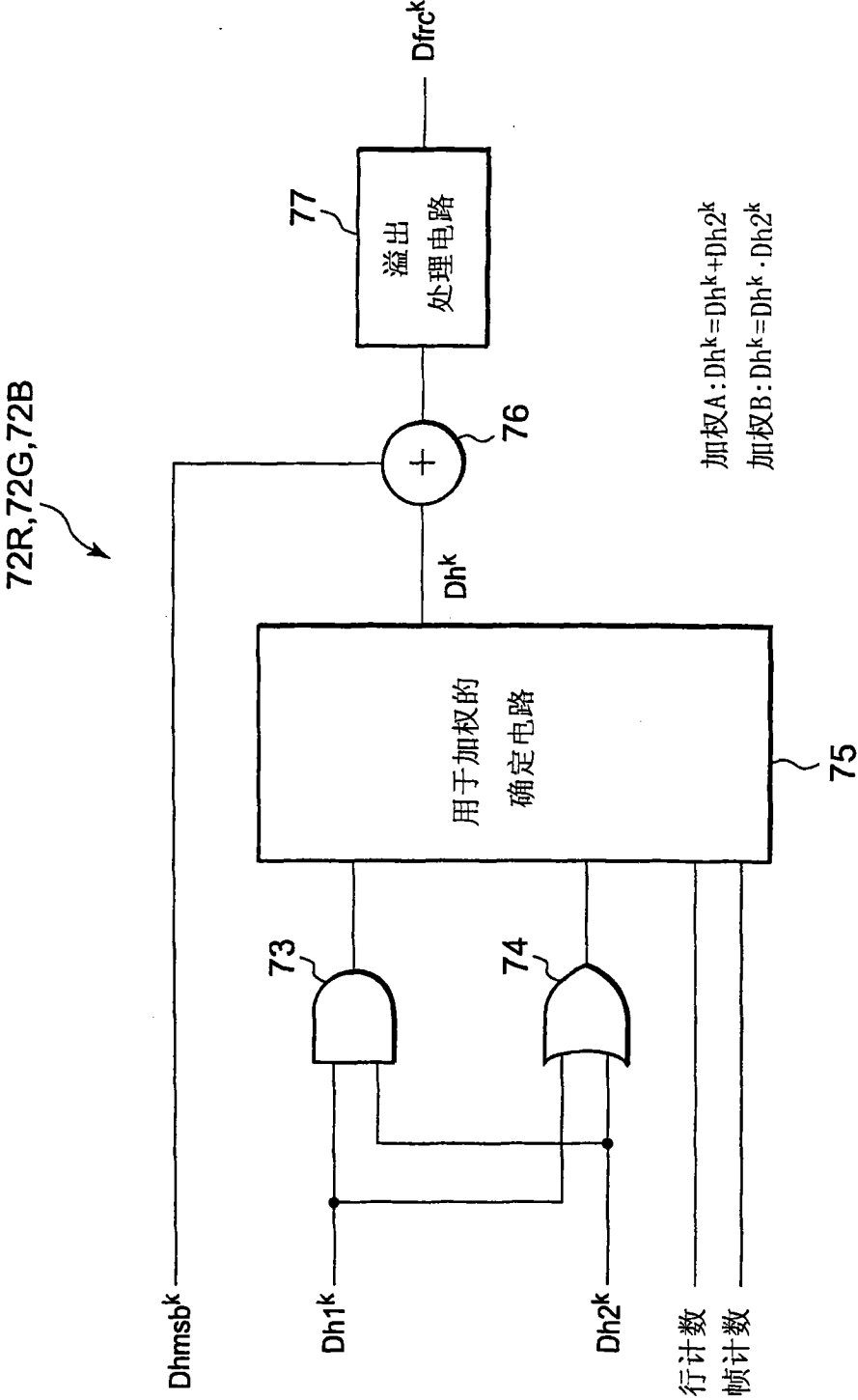


图23

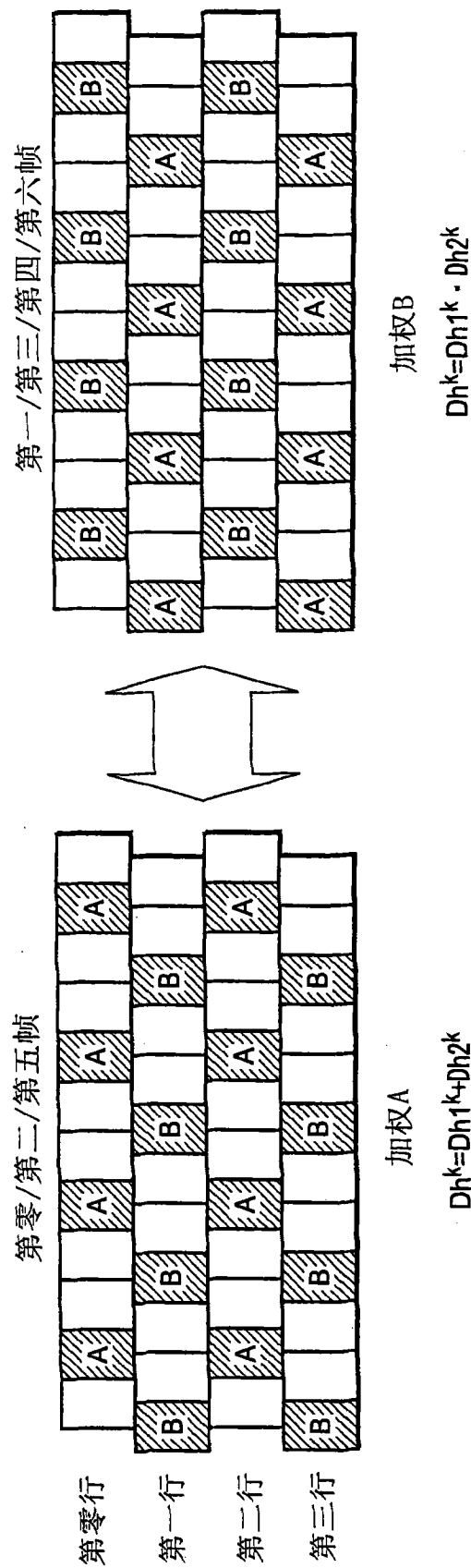


图24A

输入图像数据Din^G的值

1	1	1	1	2	2	2	2	3	3	3	3	0	0
---	---	---	---	---	---	---	---	---	---	---	---	---	---

帧

输出值

0,1	Dh1	0	0	0	1	0	1	0	1	0	1	0	1	1	1	0	0
	Dh2	0	1	0	0	1	0	1	0	1	0	1	1	0	1	0	0
2,3	Dh1	0	0	1	0	0	1	0	1	0	1	1	0	1	1	0	0
	Dh2	1	0	0	0	1	0	1	0	1	0	1	1	1	0	0	0
4,5	Dh1	0	1	0	0	1	0	1	0	1	0	1	1	0	1	0	0
	Dh2	0	0	0	1	0	1	0	1	0	1	0	1	1	1	0	0
6,7	Dh1	1	0	0	0	1	0	1	0	1	0	1	1	1	0	0	0
	Dh2	0	0	1	0	0	1	0	1	0	1	1	0	1	1	0	0

低位输出Dh^G的值（第零行）

第零帧	0	1	0	1	1	1	1	1	1	1	1	1	1	1	0	0	
第一帧	0	0	0	0	0	0	0	0	0	1	0	1	0	1	0	0	+0灰度输出
第二帧	1	0	1	0	1	1	1	1	1	1	1	1	1	1	0	0	
第三帧	0	0	0	0	0	0	0	0	1	0	1	0	1	0	0	0	
第四帧	0	0	0	0	0	0	0	0	0	1	0	1	0	1	0	0	
第五帧	0	1	0	1	1	1	1	1	1	1	1	1	1	1	0	0	
第六帧	0	0	0	0	0	0	0	0	1	0	1	0	1	0	0	0	
第七帧	1	0	1	0	1	1	1	1	1	1	1	1	1	1	0	0	+1灰度输出

图24B

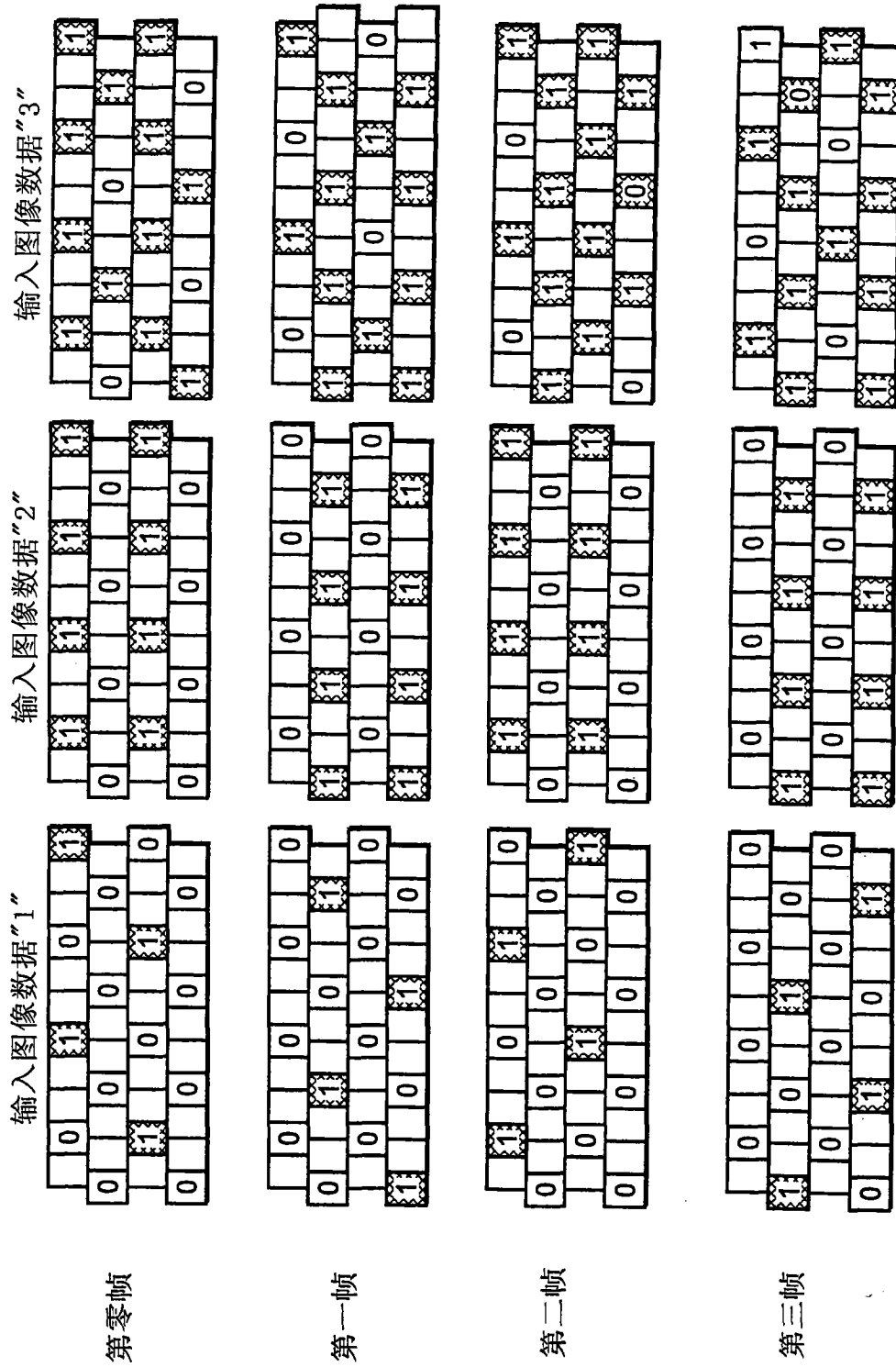
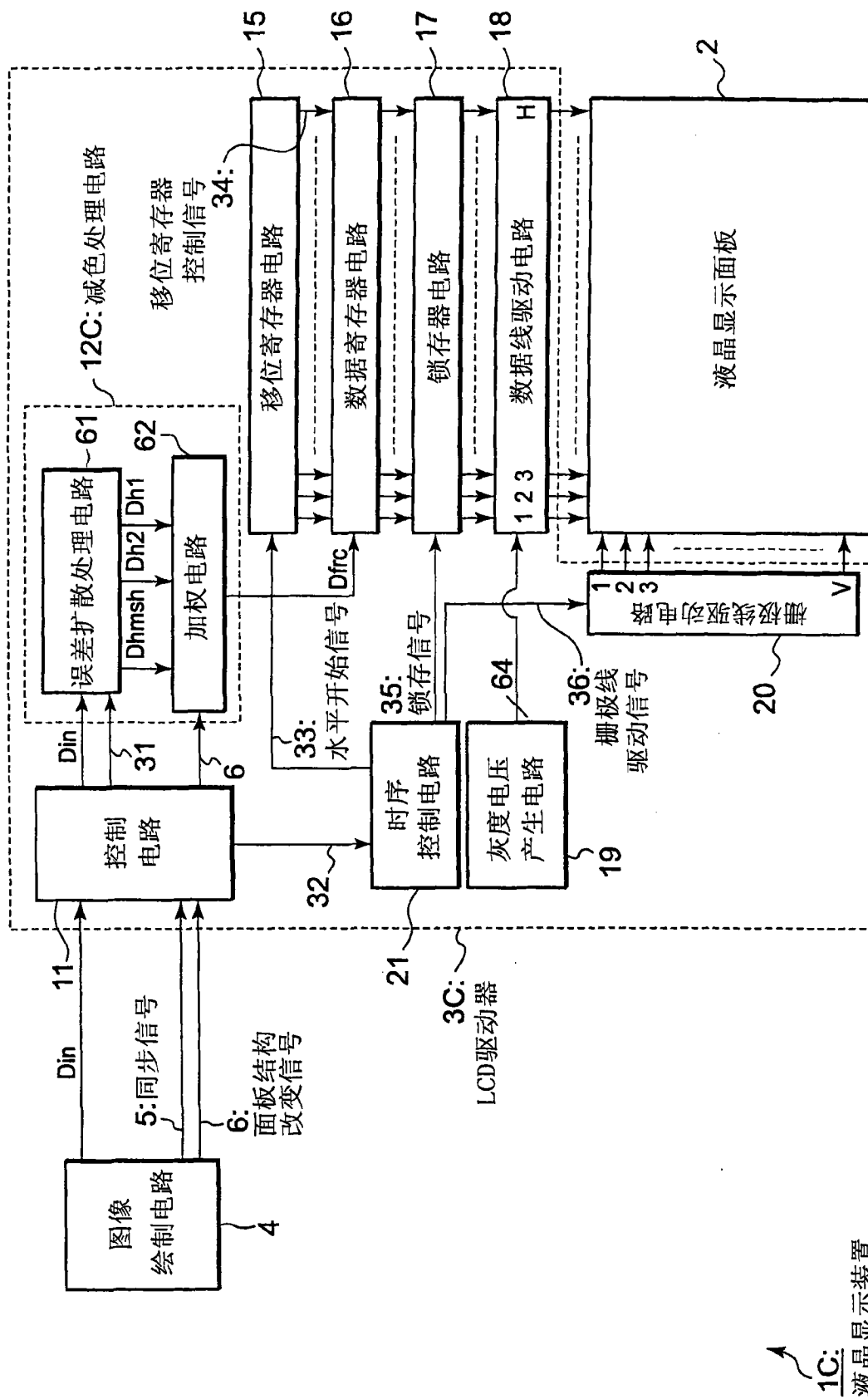


图25



26

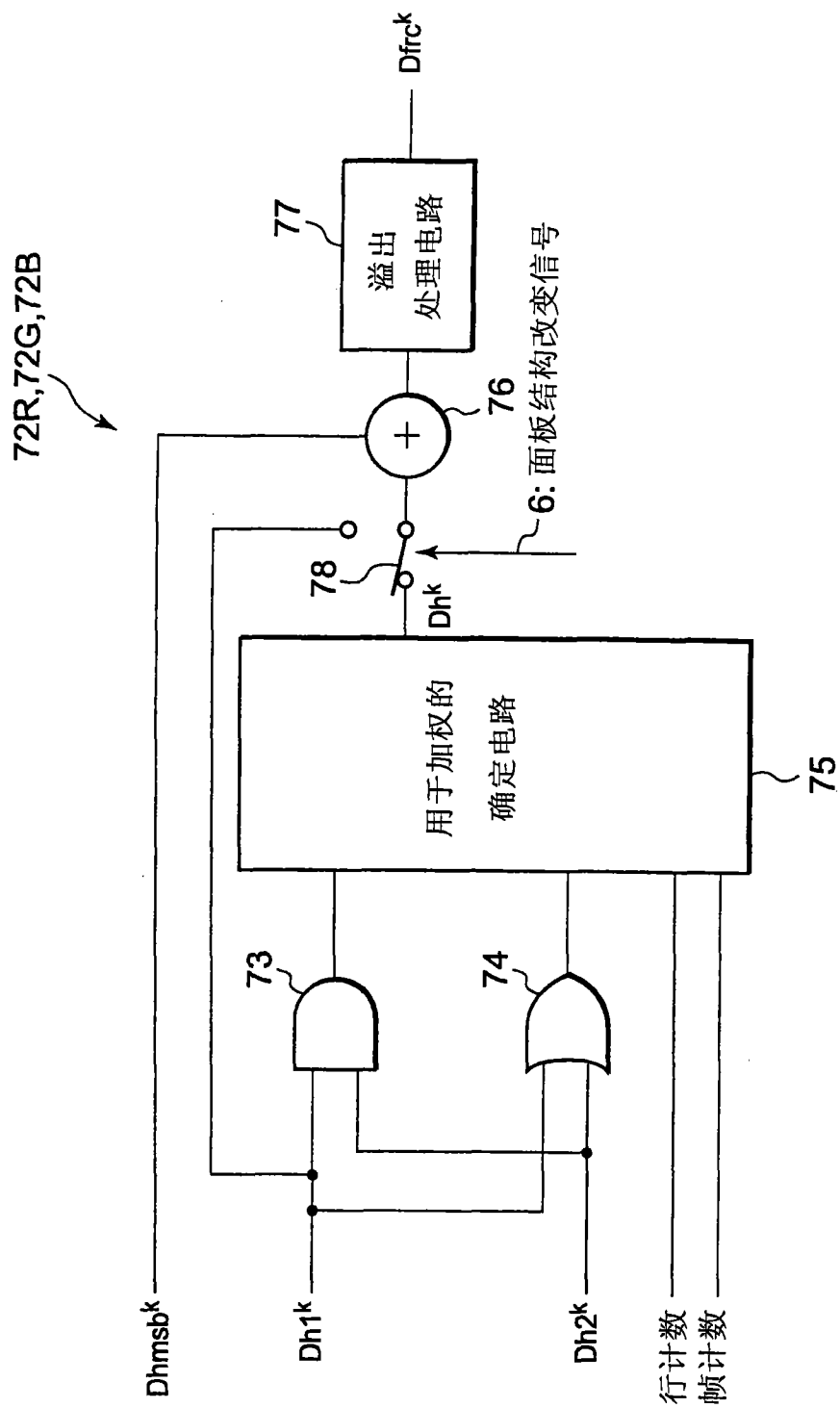


图27A

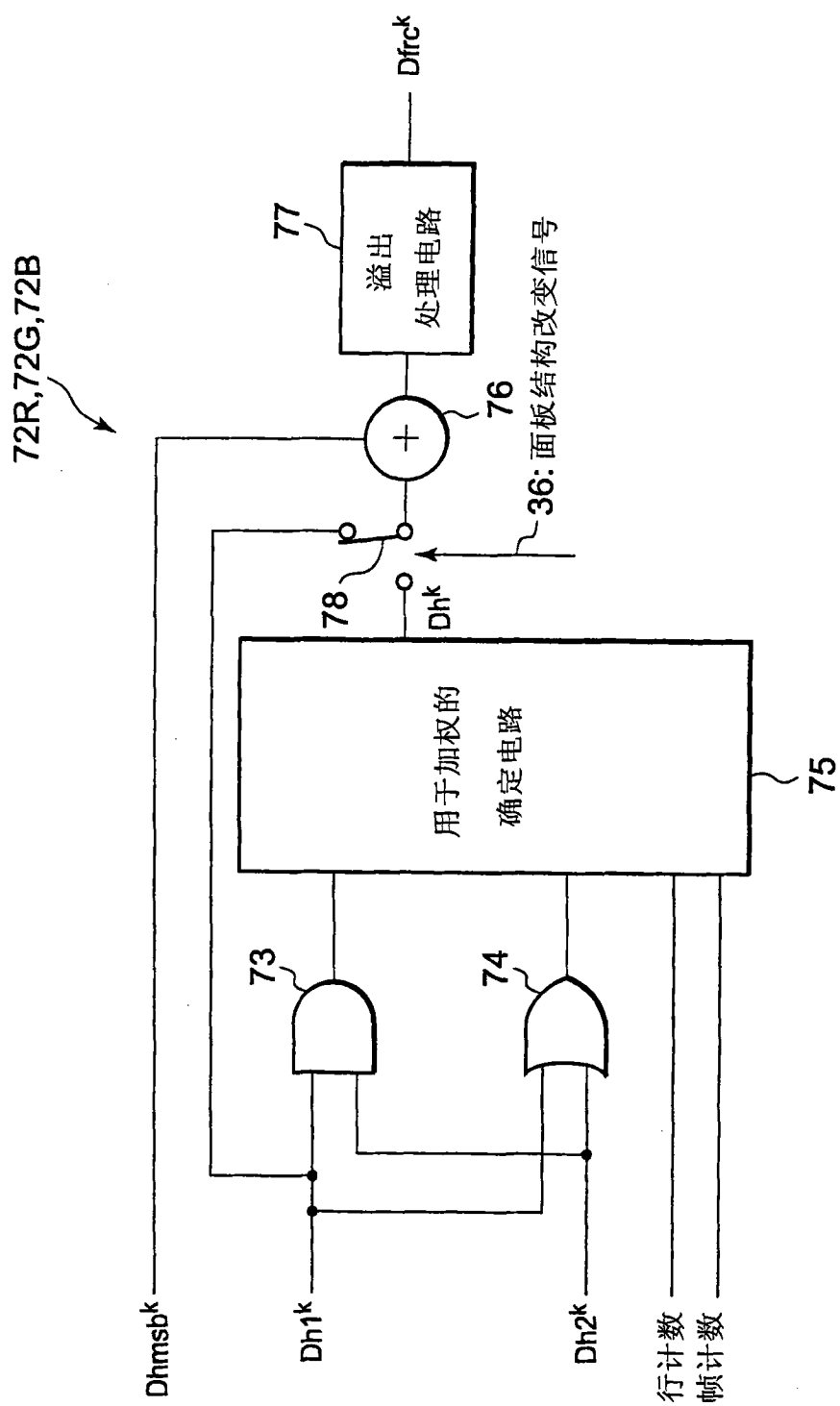


图27B

专利名称(译)	显示装置和显示面板驱动器		
公开(公告)号	CN101303842B	公开(公告)日	2012-09-26
申请号	CN200810097077.X	申请日	2008-05-12
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	恩益禧电子股份有限公司		
当前申请(专利权)人(译)	瑞萨电子株式会社		
[标]发明人	降旗弘史 能势崇		
发明人	降旗弘史 能势崇		
IPC分类号	G09G3/36 G09G5/02		
CPC分类号	G09G2320/0247 G09G3/2062 G09G2320/0233 G09G3/3611 G09G3/2003		
代理人(译)	陆锦华		
审查员(译)	李小兰		
优先权	2007126085 2007-05-10 JP		
其他公开文献	CN101303842A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种液晶显示装置，其包括使用三角排列的液晶显示面板；减色处理电路，其对输入图像数据进行减色处理，从而产生减色图像数据；和数据线驱动电路，其响应于减色图像数据驱动液晶显示面板。减色处理电路进行加权处理，该加权处理根据包括将要经过减色处理的子像素的行，增加或减小减色图像数据，然后对加权处理的结果进行误差扩散处理，从而产生减色图像数据。减色处理电路进行加权处理，以使得增加与一行对应的减色图像数据并减小与另一行对应的减色图像数据。

