



(12) 发明专利

(10) 授权公告号 CN 101278330 B

(45) 授权公告日 2011.02.09

(21) 申请号 200680036513.1

(22) 申请日 2006.12.15

(30) 优先权数据

361295/2005 2005.12.15 JP

(85) PCT申请进入国家阶段日

2008.03.31

(86) PCT申请的申请数据

PCT/JP2006/325025 2006.12.15

(87) PCT申请的公布数据

W02007/069715 JA 2007.06.21

(73) 专利权人 夏普株式会社

地址 日本大阪府

(72) 发明人 永井知幸 鹭尾一

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 张鑫

(51) Int. Cl.

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

(56) 对比文件

US 2004/0013427 A1, 2004.01.22, 全文.

JP 2003-114649 A, 2003.04.18, 全文.

JP 7-253764 A, 1995.10.03, 全文.

CN 1381759 A, 2002.11.27, 全文.

审查员 聂莹莹

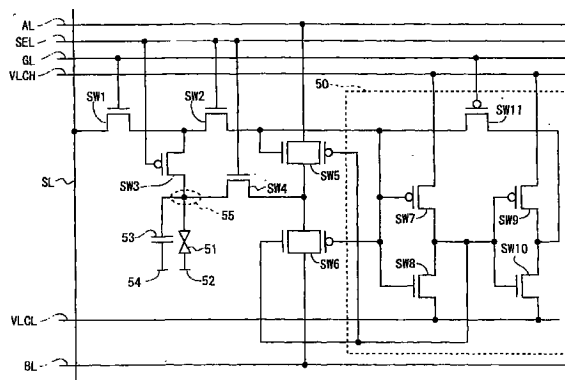
权利要求书 2 页 说明书 15 页 附图 10 页

(54) 发明名称

显示装置及其驱动方法

(57) 摘要

本发明涉及显示装置及其驱动方法。本发明的目的是提供一种能用简易的电路设计实现多灰度显示而显示图像不变粗的显示装置。显示装置的像素电路配备能存储 1 位数据的像素存储器 (50)。从常规显示切换到存储器驱动时, 像素存储器 (50) 存放在存储器驱动期中显示图像用的二值化的数据。对像素电路供给第 1 供给电压 (VAL) 和第 2 供给电压 (VBL), 这些电压值因存储器驱动控制部 (20) 中设定的占空比而变化。在存储器驱动时, 按照像素存储器 (50) 存放的数据, 根据第 1 供给电压 (VAL) 或第 2 供给电压 (VBL) 中的一方, 对作为显示介质的液晶电容 (51) 施加电压, 以进行图像显示。



1. 一种显示装置,具有第 1 显示模式和第 2 显示模式,其特征在于,配备:

传递基于应显示的图像的视频信号用的多根视频信号线;

与所述多根视频信号线交叉的多根扫描信号线;

分别对应于所述多根视频信号线与所述多根扫描信号线的交叉点配置成矩阵状,并具有将形成应显示的图像用的显示介质夹在中间的第 1 电极和第 2 电极的多个像素形成部;

分别对应于所述多个像素形成部设置的多个存储电路,该多个存储电路在从所述第 1 显示模式切换到所述第 2 显示模式时,读入基于由通过对应的交叉点的视频信号线传递的所述视频信号的二值化数据进行存储;

按照应显示的图像数据设定第 1 占空比和第 2 占空比的占空比设定电路;

产生具有基于所述第 1 占空比的脉冲宽度的第 1 供给电压和基于所述第 2 占空比的脉冲宽度第 2 供给电压的供给电压产生电路;

分别对应于所述多根扫描信号线设置,并传递所述第 1 供给电压的多根第 1 电压供给线;

分别对应于所述多根扫描信号线设置,并传递所述第 2 供给电压的多根第 2 电压供给线;以及

多个选择电路,该多个选择电路分别对应于所述多个像素形成部设置,用于在所述第 2 显示模式时,按照对应的存储电路中存储的所述二值化数据的值,将与通过对应的交叉点的扫描线对应地设置的所述第 1 电压供给线传递的所述第 1 供给电压或与通过对应的交叉点的扫描线对应地设置的所述第 2 电压供给线传递的所述第 2 供给电压中的一方,施加到设置在对应的像素形成部的所述第 1 电极,

所述第 1 显示模式为常规驱动时的显示状态,所述第 2 显示模式为存储器驱动时的显示状态,所述第 1 电极为像素电极,且所述第 2 电极为公共电极。

2. 如权利要求 1 中所述的显示装置,其特征在于,

所述第 1 电压供给线包括用于第 1 色、用于第 2 色和用于第 3 色的第 1 电压供给线,

所述第 2 电压供给线包括用于第 1 色、用于第 2 色和用于第 3 色的第 2 电压供给线,

所述占空比设定电路分别对所述用于第 1 色、用于第 2 色和用于第 3 色的第 1 电压供给线设定第 1 占空比,并且

分别对所述用于第 1 色、用于第 2 色和用于第 3 色的第 2 电压供给线设定第 2 占空比。

3. 如权利要求 1 中所述的显示装置,其特征在于,

所述占空比设定电路按照所述应显示的图像,在时间上改变所述第 1 占空比和所述第 2 占空比。

4. 如权利要求 1 中所述的显示装置,其特征在于,

对所述第 2 电极分别以相等的期间交替供给预定的第 1 电位和第 2 电位,

所述占空比设定电路以将和为 100%的第 1 值和第 2 值分别在相等的期间交替设定为所述第 1 占空比的方式,改变所述第 1 占空比,并且

以将和为 100%的第 3 值和第 4 值分别在相等的期间交替设定为所述第 2 占空比的方式,改变所述第 2 占空比。

5. 一种显示装置驱动方法,该显示装置具有第 1 显示模式和第 2 显示模式,并且配备传递基于应显示的图像的视频信号用的多根视频信号线;与所述多根视频信号线交叉的多根

扫描信号线;分别对应于所述多根视频信号线与所述多根扫描信号线的交叉点配置成矩阵状,并具有将形成应显示的图像用的显示介质夹在中间的第1电极和第2电极的多个像素形成部;分别对应于所述多个像素形成部设置的多个存储电路;分别对应于所述多根扫描信号线设置的多根第1电压供给线;分别对应于所述多根扫描信号线设置的多根第2电压供给线;以及产生对所述多根第1电压供给线施加的第1供给电压和对所述多根第2电压供给线施加的第2供给电压的供给电压产生电路,其特征在于,所述驱动方法具有以下步骤:

通过对各存储电路读入并存储基于由通过对应的交叉点的视频信号线传递的所述视频信号的二值化数据,进行所述第1显示模式至所述第2显示模式的切换的显示模式切换步骤;

根据应显示的图像,对设定所述第1供给电压的脉冲宽度的第1占空比和设定所述第2供给电压的脉冲宽度的第2占空比进行设定的占空比设定步骤;以及

在所述第2显示模式时,对各像素形成部按照对应的存储电路存储的所述二值化数据的值,将具有基于由与通过对应的交叉点的扫描信号线对应地设置的所述第1电压供给线传递的所述第1占空比的脉冲宽度的所述第1供给电压或具有基于由与通过对应的交叉点的扫描信号线对应地设置的所述第2电压供给线传递的所述第2占空比的脉冲宽度的所述第2供给电压中的一方,施加到所述第1电极的第2显示模式用显示步骤,

所述第1显示模式为常规驱动时的显示状态,所述第2显示模式为存储器驱动时的显示状态,所述第1电极为像素电极,且所述第2电极为公共电极。

6. 如权利要求5中所述的驱动方法,其特征在于,

所述占空比设定步骤按照应显示的图像,在时间上改变所述第1占空比和所述第2占空比。

7. 如权利要求5中所述的驱动方法,其特征在于,

对所述第2电极分别以相等的期间交替供给预定的第1电位和第2电位,

所述占空比设定步骤以将和为100%的第1值和第2值分别在相等的期间交替设定为所述第1占空比的方式改变所述第1占空比,并且

以将和为100%的第3值和第4值分别在相等的期间交替设定为所述第2占空比的方式改变所述第2占空比。

显示装置及其驱动方法

技术领域

[0001] 本发明涉及显示装置,尤其涉及内置具有存储器功能的像素电路的显示装置及其驱动方法。

背景技术

[0002] 以往,液晶显示装置中一直要求减小耗电。为了减小耗电,例如便携电话机中进行时间显示等图像变化小的画面显示时,加长对显示像素用的像素形成部内的液晶电容写入视频信号的周期。然而,加长对液晶电容的视频信号写入周期时,液晶电容中必须长时间保持施加的电压。因此,上述液晶显示装置在各像素形成部设置存储器(下文称为“像素存储器”),以便保持对液晶电容施加的电压。

[0003] 可是,上述像素存储器存放的数据(下文称为“存储器内数据”)通常为1位。因此,1个像素只能进行2灰度的显示。因此,提出称为面灰度制的显示方法,以实现多灰度显示。

[0004] 图13是说明面灰度制用的图。一般而言,彩色液晶显示装置中,利用R(Red:红)用、G(Green:绿)用和B(Blue:蓝)用的3个子像素形成像素。采用面灰度制的彩色液晶显示装置中,如图13(A)所示,将各子像素分别划分成规模不同的2个子像素(下文称为“划分子像素”)91、92。然后,根据2位数据进行1个子像素中包含的2个划分子像素91、92的点亮、非点亮控制。

[0005] 将上述2位数据表为X、Y时(“X”和“Y”能取的值均为“0”或“1”),例如进行点亮、非点亮控制如下。如果2位数据为(1、1),使大的划分子像素91和小的划分子像素92都点亮。2位数据为(1、0),则仅使大的划分子像素91点亮。如果2位数据为(0、1),仅使小的划分子像素92点亮。2位数据为(0、0),则使划分子像素91、92都不点亮。这样,用1个子像素进行4灰度的显示。

[0006] 又,作为实现多灰度显示的方法,已知称为电压灰度制的显示方法。采用电压灰度制的液晶显示装置中,按照显示中需要的灰度数设置供给不相同的电压值的多根电源线。然后,根据这些电源线中一根电源线供给的电压进行各像素的显示。

[0007] 专利文献1:日本国特开2002-86153号公报

[0008] 可是,采用面灰度制的液晶显示装置中,例如在显示部显示斜线的情况下,如图13(B)所示,往往显示的图像(显示图像)变粗。下面,参照图13(C)说明显示图像这样变粗的情况。图13(C)是放大图13(B)中参考号90所示的部分的图。这里,假设对参考号93所示的子像素和参考号94所示的子像素授给2位数据(0、1),对其它子像素授给2位数据(0、0)。于是,如图13(C)所示,仅参考号93所示的子像素的小的划分子像素和参考号94所示的子像素的小的划分子像素点亮。结果,如图13(B)所示,观看整个显示部时,看到显示图像变粗。

[0009] 另一方面,采用电压灰度制的液晶显示装置中,不划分子像素,因此不产生看到显示图像变粗的问题。然而,随着显示中需要的灰度数量变多,需要的电源线数量变多,电路

设计变复杂。

[0010] 因此,本发明的目的是:提供一种能用简易的电路设计实现多灰度设计且显示图像不变粗的显示装置。

发明内容

[0011] 为了解决上述课题,本发明的第1方面是一种显示装置,具有第1显示模式和第2显示模式,配备:

[0012] 传递基于应显示的图像的视频信号的多根视频信号线;

[0013] 与所述多根视频信号线交叉的多根扫描信号线;

[0014] 分别对应于所述多根视频信号线与所述多根扫描信号线的交叉点配置成矩阵状,并具有将形成应显示的图像用的显示介质夹在中间的第1电极和第2电极的多个像素形成部;

[0015] 分别对应于所述多个像素形成部设置的多个存储电路,该多个存储电路在从所述第1显示模式切换到所述第2显示模式时,读入基于由通过对应的交叉点的视频信号线传递的所述视频信号的二值化数据进行存储;

[0016] 按照应显示的图像数据设定第1占空比和第2占空比的占空比设定电路;

[0017] 产生具有基于所述第1占空比的脉冲宽度的第1供给电压和基于所述第2占空比的脉冲宽度第2供给电压的供给电压产生电路;

[0018] 分别对应于所述多根扫描信号线设置并传递所述第1供给电压的多根第1电压供给线、

[0019] 分别对应于所述多根扫描信号线设置,并传递所述第2供给电压的多根第2电压供给线;以及

[0020] 多个选择电路,该多个选择电路分别对应于所述多个像素形成部设置,用于在所述第2显示模式时,按照对应的存储电路中存储的所述二值化数据的值,将与通过对应的交叉点的扫描线对应地设置的所述第1电压供给线传递的所述第1供给电压或与通过对应的交叉点的扫描线对应地设置的所述第2电压供给线传递的所述第2供给电压中的一方,施加到设置在对应的像素形成部的所述第1电极。

[0021] 本发明的第2方面是在本发明第1方面中,所述第1电压供给线包括用于第1色、用于第2色和用于第3色的第1电压供给线,

[0022] 所述第2电压供给线包括用于第1色、用于第2色和用于第3色的第2电压供给线,

[0023] 所述占空比设定电路分别对所述用于第1色、用于第2色和用于第3色的第1电压供给线设定第1占空比,并且

[0024] 分别对所述用于第1色、用于第2色和用于第3色的第2电压供给线设定第2占空比。

[0025] 本发明的第3方面是在本发明第1方面中,所述占空比设定电路按照所述应显示的图像,在时间上改变所述第1占空比和所述第2占空比。

[0026] 本发明的第4方面是在本发明第1方面中,按规定的间隔,对所述第2电极交替供给预定的第1电位和第2电位,

[0027] 所述占空比设定电路以按所述规定的间隔,将和为 100% 的第 1 值和第 2 值交替作为所述第 1 占空比进行设定的方式,改变所述第 1 占空比,并且以按所述规定的间隔,将和为 100% 的第 3 值和第 4 值交替作为所述第 2 占空比进行设定的方式,改变所述第 2 占空比。

[0028] 本发明的第 5 方面是一种显示装置驱动方法,该显示装置具有第 1 显示模式和第 2 显示模式,并且配备传递基于应显示的图像的视频信号的多根视频信号线;与所述多根视频信号线交叉的多根扫描信号线;分别对应于所述多根视频信号线与所述多根扫描信号线的交叉点配置成矩阵状,并具有将形成应显示的图像用的显示介质夹在中间的第 1 电极和第 2 电极的多个像素形成部;分别对应于所述多个像素形成部设置的多个存储电路;分别对应于所述多根扫描信号线设置的多根第 1 电压供给线;分别对应于所述多根扫描信号线设置的多根第 2 电压供给线;以及产生对所述多根第 1 电压供给线施加的第 1 供给电压和对所述多根第 2 电压供给线施加的第 2 供给电压的供给电压产生电路,所述驱动方法具有以下步骤

[0029] 通过对各存储电路读入并存储基于由通过对应的交叉点的视频信号线传递的所述视频信号的二值化数据,进行所述第 1 显示模式至所述第 2 显示模式的切换的显示模式切换步骤;

[0030] 根据应显示的图像,对设定所述第 1 供给电压的脉冲宽度的第 1 占空比和设定所述第 2 供给电压的脉冲宽度的第 2 占空比进行设定的占空比设定步骤;以及

[0031] 对各像素形成部按照对应的存储电路存储的所述二值化数据的值,将具有基于由与通过对应的交叉点的扫描信号线对应地设置的所述第 1 电压供给线传递的所述第 1 占空比的脉冲宽度的所述第 1 供给电压或具有基于由与通过对应的交叉点的扫描信号线对应地设置的所述第 2 电压供给线传递的所述第 2 占空比的脉冲宽度的所述第 2 供给电压中的一方,施加到所述第 1 电极的第 2 显示模式用显示步骤。

[0032] 本发明的第 6 方面是在本发明第 5 方面中,所述占空比设定步骤按照应显示的图像,在时间上改变所述第 1 占空比和所述第 2 占空比。

[0033] 本发明的第 7 方面是在本发明第 5 方面中,按规定的间隔,对所述第 2 电极交替供给预定的第 1 电位和第 2 电位,

[0034] 所述占空比设定步骤以按所述规定的间隔,将和为 100% 的第 1 值和第 2 值交替作为所述第 1 占空比进行设定的方式改变所述第 1 占空比,并且

[0035] 以按所述规定的间隔,将和为 100% 的第 3 值和第 4 值交替作为所述第 2 占空比进行设定的方式改变所述第 2 占空比。

[0036] 根据本发明的第 1 方面,对应于各像素形成部设置存储二值化数据的存储电路。该存储电路中,在从第 1 显示模式切换到第 2 显示模式时,存储基于由通过对应的交叉点的视频信号线传递的视频信号的二值化数据。此显示装置又设置传递基于第 1 占空比的脉冲宽度的第 1 供给电压的第 1 电压供给线和传递基于第 2 占空比的脉冲宽度的第 2 供给电压的第 2 电压供给线。而且,在第 2 显示模式时,对各像素按照二值化数据的值,进行基于由第 1 电压供给线或第 2 电压供给线传递的电压的图像显示。因此,在第 2 显示模式时,不必将视频信号供给像素形成部。利用这点,通过以第 2 显示模式显示例如便携电话的等待画面,在以第 2 显示模式进行图像显示的期间中不需要频率高的视频信号,减小显示装置中消耗

的功率。又,由于按照应显示的图像设定第 1 占空比和第 2 占空比,因此能对各像素进行多灰度图像显示。而且,通过将第 1 占空比和第 2 占空比设定为各种值,使第 1 供给电压和第 2 供给电压为各种值。因此,能增多显示图像的灰度数,而不使电压供给线的数量增加。利用这点,能实现多灰度显示,而电路组成不复杂化。

[0037] 根据本发明的第 2 方面,能每一个色设定第 1 占空比和第 2 占空比。因此,能对各像素形成部的第 1 电极施加每一个色不同的电位的电压,容易实现多灰度图像显示。

[0038] 根据本发明的第 3 方面,按照应显示的图像,在时间上改变第 1 占空比和第 2 占空比。因此,能对各像素形成部的第 1 电极施加各种电压值的电压。利用这点,能对各像素在时间上进行多灰度图像显示。

[0039] 根据本发明的第 4 方面,能按规定的时间间隔,使对显示介质施加的电压翻转。因此,在显示装置中进行交流驱动。利用这点,一面防止起因于施加直流电压的显示介质的劣化、一面实现多灰度图像显示。

附图说明

[0040] 图 1 是示出本发明实施方式 1 的液晶显示装置中对 1 个子像素的像素电路的组成的等效电路图。

[0041] 图 2 是示出所述实施方式 1 中液晶显示装置的总体组成的框图。

[0042] 图 3 是说明所述实施方式 1 中像素与第 1 电压供给线、第 2 电压供给线等的连接关系用的模式图。

[0043] 图 4A ~ H 是说明所述实施方式 1 的驱动方法用的信号波形图。

[0044] 图 5A ~ D 是所述实施方式 1 中在存储器驱动情况下进行黑显示时的信号波形图。

[0045] 图 6A ~ D 是所述实施方式 1 中在存储器驱动情况下进行白显示时的信号波形图。

[0046] 图 7 是说明所述实施方式 1 中作中间灰度显示用的信号波形图。

[0047] 图 8A ~ C 是示出所述实施方式 1 中进行中间灰度显示时的一个例子的信号波形图。

[0048] 图 9A ~ C 是示出所述实施方式 1 中进行中间灰度显示时的另一个例子的信号波形图。

[0049] 图 10 是示出本发明实施方式 2 的液晶显示装置的总体组成的框图。

[0050] 图 11 是示出所述实施方式 2 中对 1 子像素的像素电路的组成的等效电路图。

[0051] 图 12A ~ L 是说明所述实施方式 2 的驱动方法用的信号波形图。

[0052] 图 13A ~ C 是说明面灰度制用的图。

[0053] 标号说明

[0054] 20 是存储器驱动控制部,50、60 是像素存储器,51 是液晶电容,52 是公共电极,55 是像素电极,100 是液晶显示板,200 是显示控制电路,300 是源极驱动器,400 是栅极驱动器,410 是供给电压产生电路,500 是显示部,600 是存储器驱动用驱动器,AL 是第 1 电压供给线,BL 是第 2 电压供给线,GL 是栅极总线,MD 是存储器内数据,SAL 是第 1 供给电压控制信号,SBL 是第 2 供给电压控制信号,SEL 是存储器驱动选择线,SL 是源集总线,SW1 ~ SW11、SW21 ~ SW23、SW25 ~ SW30 是开关,VLCH 是第 1 电源线,VLCL 是第 2 电源线。

具体实施方式

[0055] 下面,参照附图说明本发明的实施方式。

[0056] 1、实施方式 1

[0057] 1.1 液晶显示装置的总体组成和动作

[0058] 图 2 是示出本发明实施方式 1 的液晶显示装置的总体组成的框图。此液晶显示装置配备液晶显示板 100 和显示控制电路 200。液晶显示板 100 包含源极驱动器(视频信号线驱动电路)300、栅极驱动器(扫描线驱动电路)400、显示部 500、以及作为供给电压产生电路的存储器驱动用驱动器 600。显示控制电路 200 包含作为占空比设定电路的存储器驱动控制部 20。显示部 500 包含源极总线(视频信号线)、栅极总线(扫描信号线)、后文阐述的存储器驱动选择线、第 1 电压供给线、第 2 电压供给线、第 1 电源线、以及第 2 电源线。再者,将源极总线连接到源极驱动器 300,将栅极总线和存储器驱动选择器连接到栅极驱动器 400,将第 1 电压供给线和第 2 电压供给线连接到存储器驱动用驱动器 600。显示部 500 又包含分别与栅极总线和源极总线的交叉点对应设置的多个像素形成部。各像素形成部包含作为将符合应显示的图像的电压施加到后文阐述的液晶电容用的第 1 电极的像素电极、作为共同设置在所述多个像素形成部的对置电极的第 2 电极的公共电极、以及所述多个像素形成部中共同设置并夹在所述像素电极与公共电极之间的液晶层,按照需要添加与由像素电极和公共电极形成的液晶电容并联的辅助电容。又,与各像素形成部对应地设置作为可保持 1 位数据的存储电路的像素存储器。再者,将本实施方式的液晶显示装置作为常白型液晶显示装置进行说明。

[0059] 本实施方式的液晶显示装置中,按“常规驱动”和“存储器驱动”切换驱动方法。这里,“常规驱动”是指液晶显示装置中一般进行驱动的方法,是根据对各源极驱动器施加的视频信号,进行对液晶电容的写入(施加电压)的方法。另一方面,“存储器驱动”是指根据像素存储器中保持的数据(存储器内数据)进行对液晶电容的写入的方法。再者,下文中,将常规驱动时的显示状态称为“第 1 显示模式”,将存储器驱动时的显示状态称为“第 2 显示模式”。

[0060] 显示控制电路 200 接收从外部送来的图像数据 DAT,并输出数字视频信号 DV、控制显示部 500 的图像显示用的源极启动脉冲 SSP、源极时钟信号 SCK、门锁选通信号 LS、栅极启动脉冲 GSP、栅极时钟信号 GCK、第 1 供给电压控制信号 SAL、第 2 供给电压控制信号 SBL、以及存储器驱动控制信号 SSEL。

[0061] 源极驱动器 300 接收显示控制电路 200 输出的数字视频信号 DV、源极启动脉冲 SSP、源极时钟信号 SCK、以及门锁选通信号 LS,对各源极总线施加驱动用的视频信号。

[0062] 栅极驱动器 400 在常规驱动时,为了依次对各栅极总线逐一选择 1 水平扫描期,根据显示控制电路 200 输出的栅极启动脉冲信号 GSP 和栅极时钟信号 GCK,将 1 垂直扫描期作为周期重复对各栅极总线施加有效扫描信号。从常规驱动切换到存储器驱动时,栅极驱动器 400 为了依次对各栅极总线逐一选择 1 水平扫描期,根据显示控制电路 200 输出的栅极启动脉冲信号 GSP 和栅极时钟信号 GCK,依次对各栅极总线施加有效扫描信号,同时还为了依次对各存储器驱动选择线逐一选择 1 水平扫描期,根据显示控制电路 200 输出的存储器驱动控制信号 SSEL 和栅极时钟信号 GCK,依次对各存储器驱动选择线施加有效扫描信号。存储器驱动时,栅极总线 400 停止对各栅极总线施加有效扫描信号,而对全部存储器驱

动选择性 SEL1 ~ SEL_m 施加有效信号。

[0063] 存储器驱动用驱动器 600 根据显示控制电路 200 输出的第 1 供给电压控制信号 SAL 和第 2 供给电压控制信号 SBL, 对第 1 电压供给线和第 2 电压供给线施加电压信号。

[0064] 1.2 像素电路的组成

[0065] 接着, 说明构成像素形成部及其对应的像素存储器等的电路 (下文称为“像素电路”)。图 1 是示出本实施方式中对 1 个子像素的像素电路的组成的等效电路。此像素电路配备包含 P 型 TFT 和 N 型 TFT 的 CMOS 开关 SW5 和 SW6、用 N 型 TFT 实现的开关 SW1、SW2、SW4、SW8 和 SW10、用 P 型 TFT 实现的开关 SW3、SW7、SW9 和 SW11、液晶电容 51、以及辅助电容 53。像素电路内, 由用开关 SW7 和 SW8 实现的反相器、用开关 SW9 和 SW10 实现的反相器、以及用 SW11 实现的传送门构成像素存储器 50。而且, 本实施方式中, 利用开关 SW5 和 SW6 实现选择电路。再者, 将液晶电容 51 和辅助电容 53 的一端与像素电极 55 连接。又将液晶电容 51 的另一端与公共电极 52 连接, 辅助电容 53 的另一端与辅助电容电极 54 连接。

[0066] 各开关等的连接关系如下。对开关 SW1 而言, 将栅极端子与栅极总线 GL 连接, 将源极端子与源极总线 SL 连接, 将漏极端子与开关 SW2 的源极端子和开关 SW3 的源极端子连接。对开关 SW2 而言, 将栅极端子与存储器驱动选择线 SEL 连接, 将源极端子与开关 SW1 的漏极端子、以及开关 SW3 的源极端子连接, 将漏极端子与开关 SW5 的 N 型 TFT 的栅极端子、开关 SW6 的 P 型 TFT 的栅极端子、开关 SW7 的栅极端子、开关 SW8 的栅极端子、以及开关 SW11 的漏极端子连接。

[0067] 对开关 SW3 而言, 将栅极端子与存储器驱动选择线 SEL 连接, 将源极端子与开关 SW1 的漏极端子和开关 SW2 的源极端子连接, 将漏极端子与像素电极 55 连接。对开关 SW4 而言, 将栅极端子与存储器驱动选择线 SEL 连接, 将源极端子与开关 SW5 的输出端子和开关 SW6 的输出端子连接, 将漏极端子与像素电极 55 连接。

[0068] 对开关 SW5 而言, 将输入端子与第 1 电压供给线 AL 连接, 将输出端子与开关 SW4 的源极端子、以及开关 SW6 的输出端子连接, 将 N 型 TFT 的栅极端子与开关 SW2 的漏极端子、开关 SW6 的 P 型 TFT 的栅极端子、开关 SW7 的栅极端子、开关 SW8 的栅极端子、以及开关 SW11 的漏极端子连接, 将 P 型 TFT 的栅极端子与开关 SW6 的 N 型 TFT 的栅极端子、开关 SW7 的漏极端子、开关 SW8 的漏极端子、开关 SW9 的栅极端子、以及开关 SW10 的栅极端子连接。对开关 SW6 而言, 将输入端子与第 2 电压供给线 BL 连接, 将输出端子与开关 SW4 的源极端子、以及开关 SW5 的输出端子连接, 将 N 型 TFT 的栅极端子与开关 SW5 的 P 型 TFT 的栅极端子、开关 SW7 的漏极端子、开关 SW8 的漏极端子、开关 SW9 的栅极端子、以及开关 SW10 的栅极端子连接, 将 P 型 TFT 的栅极端子与开关 SW2 的漏极端子、开关 SW5 的 N 型 TFT 的栅极端子、SW7 的栅极端子、开关 SW8 的栅极端子、以及开关 SW11 的漏极端子连接。

[0069] 对开关 SW7 而言, 将栅极端子与开关 2 的漏极端子、开关 SW5 的 N 型 TFT 的栅极端子、开关 SW6 的 P 型 TFT 的栅极端子、开关 SW8 的栅极端子、以及开关 SW11 的漏极端子连接, 将源极端子与第 1 电源线 VLCH 连接, 将漏极端子与开关 SW5 的 P 型 TFT 的栅极端子、开关 SW6 的 N 型 TFT 的栅极端子、开关 SW8 的漏极端子、开关 SW9 的栅极端子、以及开关 SW10 的栅极端子连接。对开关 SW8 而言, 将栅极端子与开关 SW2 的漏极端子、开关 SW5 的 N 型 TFT 的栅极端子、开关 SW6 的 P 型 TFT 的栅极端子、开关 SW7 的栅极端子、以及开关 SW11 的漏极端子连接, 将源极端子与第 2 电源线 VLCL 连接, 将漏极端子与开关 SW5 的 P 型 TFT 的栅极

端子、开关 SW6 的 N 型 TFT 的栅极端子、开关 SW7 的漏极端子、开关 SW9 的栅极端子、以及开关 SW10 的栅极端子连接。

[0070] 对开关 SW9 而言,将栅极与开关 SW5 的 P 型 TFT 的栅极端子、开关 SW6 的 N 型 TFT 的栅极端子、开关 SW7 的漏极端子、开关 SW8 的漏极端子、以及开关 SW10 的栅极端子连接,将源极端子与第 1 电源线 VLCH 连接,将漏极端子连接到开关 SW11 的源极端子、以及开关 SW10 的漏极端子。对开关 SW10 而言,将栅极端子与开关 SW5 的 P 型 TFT 的栅极端子、开关 SW6 的 N 型 TFT 的栅极端子、开关 SW7 的漏极端子、开关 SW8 的漏极端子、以及开关 SW9 的漏极端子连接,将源极端子与第 2 电源线 VLCL 连接,将漏极端子与开关 SW 11 的源极端子、以及开关 SW9 的漏极端子连接。对开关 SW11 而言,将栅极端子与栅极总线 GL 连接,将源极端子与开关 SW9 的漏极端子、以及开关 SW10 的漏极端子连接,将漏极端子连接到开关 SW2 的漏极端子、开关 SW5 的 N 型 TFT 的栅极端子、开关 SW6 的 P 型 TFT 的栅极端子、开关 SW7 的栅极端子、以及开关 SW8 的栅极端子。

[0071] 将像素电极 55 与开关 SW3 的漏极端子、以及开关 SW4 的漏极端子连接。又,如上文所述,由像素电极 55 和公共电极 52 形成液晶电容 51,由像素电极 55 和辅助电容电极 54 形成辅助电容 53。

[0072] 图 3 示出着眼于某像素 70 时该像素 70 与栅极总线 GL、存储器驱动选择线 SEL、第 1 电压供给线 AL、以及第 2 电压供给线 BL 的连接关系。由 R(Red:红)用的子像素 72、G(Green:绿)用的子像素 72 和 B(Blue:蓝)用的子像素 73 形成该像素 70。将栅极总线 GL 和存储器驱动选择线 SEL 连接到栅极驱动器 400,将第 1 电压供给线 AL 和第 2 电压供给线 BL 连接到存储器驱动用驱动器 600。这里,如图 3 所示,本实施方式中,对 1 根栅极总线 GL 设置 R 用(用于第 1 色)的第 1 电压供给线 AL(R),G 用(用于第 2 色)的第 1 电压供给线 AL(G) 和 B 用(用于第 3 色)的第 1 电压供给线 AL(B)。也同样地设置第 2 电压供给线 BL。即,对 1 根栅极总线 GL 设置 3 根第 1 电压供给线 AL 和 3 根第 2 电压供给线,以便能施加每一个色不同的电压。

[0073] 1.3 驱动方法

[0074] 接着,参照图 1 和图 4 说明本实施方式的驱动方法。再者,作为本实施方式的液晶显示装置设置 m 根栅极总线的情况进行说明。图 4 是第 1 行、第 2 行、第 3 行、第 m 行栅极总线 GL1、GL2、GL3、GLm 和第 1 行、第 2 行、第 3 行、第 m 行存储器驱动选择线 SEL1、SEL2、SEL3、SElm 的信号波形图。本实施方式中,如上文所述,进行第 1 显示模式用的常规驱动和第 2 显示模式用的存储器驱动的切换。下面,依次说明常规驱动时的驱动方法、从常规驱动切换到存储器驱动时的驱动方法以及存储器驱动时的驱动方法。

[0075] 1.3.1 常规驱动时的驱动方法

[0076] 图 4 中,时间点 t0 至时间点 t1 进行常规驱动。常规驱动时,如图 4(A) ~ (D) 所示,对各栅极总线 GL1 ~ GLm 依次逐一规定期供给有效信号。另一方面,常规驱动时,对存储器驱动选择线 SEL1 ~ SElm 不供给有效信号。这里,着眼于某像素(子像素)时,对与该像素对应的栅极总线 GL 施加有效信号,则开关 SW1 为导通状态。由于常规驱动时对存储器驱动选择线 SEL 不供给有效信号,开关 SW2 为阻断状态,开关 SW3 为导通状态。因而,根据开关 SW1 和开关 SW3 为导通状态的期间中对源极总线 SL 施加的视频信号进行对液晶电容 51 的写入。这样,在 1 帧期内对全部像素进行对液晶电容 51 的视频信号写入,在显示部 500

显示所希望的图像。

[0077] 1.3.2 从常规驱动切换到存储器驱动时的驱动方法

[0078] 图4中,时间点 t_1 至时间点 t_2 的期间进行从常规驱动切换到存储器驱动用的驱动。此期间中,如图4(A)~(D)所示,对各栅极总线 $GL_1 \sim GL_m$ 依次逐一规定期间供给有效信号,同时还如图4(E)~(H)所示,对各存储器驱动选择线 $SEL_1 \sim SEL_m$ 依次逐一规定期间供给有效信号。这里,着眼于某像素时,对与该像素对应的栅极总线 GL 施加有效信号,而且对与该像素对应的存储器驱动选择线 SEL 施加有效信号,则开关 SW_1 为导通状态,开关 SW_2 为导通状态,开关 SW_3 为阻断状态。因而,将开关 SW_1 和开关 SW_2 为导通状态的期间中对源极总线 SL 施加的视频信号供给像素存储器 50,将该信号作为存储器内数据 MD 存放到像素存储器 50。这样,在时间点 t_1 至时间点 t_2 的期间,对全部像素将存储器内数据 MD 存放到像素存储器 50。再者,下文中,在将视频信号二值化的情况下(分成逻辑电平为高电平的数据和逻辑电平为低电平的数据的情况下),作为下列状态进行说明:该逻辑电平为高电平,则作为存储器内数据 MD 在像素存储器 50 中存放“1”;该逻辑电平为低电平,则作为存储器内数据 MD 在像素存储器 50 中存放“0”。

[0079] 1.3.3 存储器驱动时的驱动方法

[0080] 图4中,时间点 t_2 至时间点 t_3 进行存储器驱动。存储器驱动时,如图4(E)~(H)所示,对全部存储器驱动选择线 $SEL_1 \sim SEL_m$ 供给有效信号。因此,进行存储器驱动的期间中,开关 SW_2 和开关 SW_4 常为导通状态,开关 SW_3 常为阻断状态。另一方面,如图4(A)~(D)所示,对栅极总线 $GL_1 \sim GL_m$ 不供给有效信号。因此,此期间中,开关 SW_1 常为阻断状态。这样,开关 SW_1 为阻断状态,所以存储器内数据 MD 的值不受源极总线 SL 供给的视频信号影响。又,开关 SW_3 为阻断状态,而且开关 SW_4 为导通状态,所以根据开关 SW_5 的输出端子或开关 SW_6 的输出端子输出的电压信号进行对液晶电容 51 的写入。下面,举例进行详细说明。

[0081] 图5是对存储器内数据 MD 的值为“1”的像素进行黑显示时的信号波形。可是,为了防止施加直流电压造成的液晶劣化,常规驱动时,存储器驱动时,都对公共电极 52 进行翻转驱动。即,按规定的间隔将公共电极 52 的电位 V_{cont} 切换到高电位(第1电位)和低电位(第2电位)。

[0082] 着眼于像素存储器 50 内的开关 $SW_7 \sim SW_{11}$ 的导通、阻断状态,则存储器内数据 MD 为“1”时,开关 SW_7 为阻断状态,开关 SW_8 为导通状态。因此,通过开关 SW_8 从第2电源线 $VLCL$ 对像素存储器 50 内供给低电位的电源电压。这样,使开关 SW_9 为导通状态,开关 SW_{10} 为阻断状态。结果,通过开关 SW_9 ,从第1电源线 $VLCH$ 对像素存储器 50 内供给高电位的电源电压。又,如上文所述,存储器驱动时,对栅极总线 GL 不供给有效信号,所以,对开关 SW_{11} 而言,不管存储器内数据 MD 的值,形成导通状态。因此,保持存储器内数据 MD 的值。

[0083] 如上文所述,通过开关 SW_8 对像素存储器 50 内供给低电位的电源电压,所以开关 SW_5 的 P 型 TFT 为导通状态,开关 SW_6 的 N 型 TFT 为阻断状态。另一方面,通过开关 SW_9 对像素存储器 50 内供给高电位的电源电压,而且开关 SW_{11} 为导通状态,所以开关 SW_5 的 N 型 TFT 为导通状态,开关 SW_6 的 P 型 TFT 为阻断状态。这样,使开关 SW_5 为导通状态,开关 SW_6 为阻断状态。结果,将第1电压供给线 AL 供给的电压(下文称为“第1供给电压”) V_{AL} 加到像素电极 55。

[0084] 本实施方式中,如图 5(B) 和 (C) 所示,将公共电极 52 的电位 V_{cont} 设定在高电位侧时(期间 T11),第 1 供给电压 VAL 的电位被设定在低电位侧;将公共电极 52 的电位 V_{cont} 设定在低电位侧时(期间 T12),第 1 供给电压 VAL 的电位被设定在高电位侧。因此,对液晶电容 51 常施加高电压,对有关的像素进行黑显示。

[0085] 图 6 是对存储器内数据 MD 的值为“0”的像素进行白显示时的信号波形图。着眼于像素存储器 50 内的开关 SW7 ~ SW11 的导通、阻断状态,则存储器内数据 MD 为“0”时,开关 SW7 为导通状态,开关 SW8 为阻断状态。因此,通过开关 SW7,从第 1 电源线 VLCH 对像素存储器 50 内供给高电位的电源电压。这样,使开关 SW9 为阻断状态,开关 SW10 为导通状态。其结果,通过开关 SW10,从第 2 电源线 VLCL 对像素存储器 50 内供给低电位的电源电压。再者,关于开关 SW11,与存储器内数据 MD 的值为“1”时相同,形成导通状态。因此,保持存储器内数据 MD 的值。

[0086] 如上文所述,由于通过开关 SW7 对像素存储器 50 内供给高电位的电源电压,因此开关 SW5 的 P 型 TFT 为阻断状态,开关 SW6 的 N 型 TFT 为导通状态。另一方面,通过开关 SW10 对像素存储器 50 内供给低电位的电源电压,而且开关 SW11 为导通状态,因此开关 SW5 的 N 型 TFT 为阻断状态,开关 SW6 的 P 型 TFT 为导通状态。这样,使开关 SW5 为阻断状态,开关 SW6 为导通状态。其结果,将第 2 电压供给线 BL 供给的电压信号(下文称为“第 2 供给电压”)加到像素电极 55。

[0087] 本实施方式中,如图 6(B) 和 (D) 所示,将公共电极 52 的电位 V_{cont} 设定在高电位侧时(期间 T21),第 2 供给电压 VBL 的电位被设定在高电位侧;将公共电极 52 的电位 V_{cont} 设定在低电位侧时(期间 T22),第 2 供给电压 VBL 的电位被设定在低电位侧。因此,对液晶电容 51 常施加低电压,对有关的像素进行白显示。

[0088] 图 7 是说明本实施方式的中间灰度用的信号波形图。与上文所述那样公共电极 52 的电位 V_{cont} 翻转的定时同步地切换第 1 供给电压 VAL 的电位和第 2 供给电压 VBL 的电位,则进行白显示或黑显示。本实施方式中,通过使对第 1 供给电压 VAL 的占空比(第 1 占空比)和对第 2 供给电压 VBL 的占空比(第 2 占空比)变化,进行中间灰度显示。再者,本说明中的占空比是指供给高电位和低电位这 2 种电位时,某规定期间中供给高电位的电位的期间的比率。

[0089] 例如,第 1 供给电压 VAL 的高电位侧的电位为 5 伏(V)而低电位侧的电位为 1 伏的情况下,将对第 1 供给电压 VAL 的占空比设定为 75%时,第 1 供给电压 VAL 的电位如图 7 所示那样变化,其平均电位 V_{ave} 为 4 伏。

[0090] 本实施方式中,在显示控制电路 200 内的存储器驱动控制部 20,设定对第 1 供给电压 VAL 的占空比。同样,也在显示控制电路 200 内的存储器驱动控制部 20,设定对第 2 供给电压 VBL 的占空比。根据这些占空比,从存储器驱动控制部 20 对存储器驱动用驱动器 600 供给第 1 供给电压控制信号 SAL 和第 2 供给电压控制信号 SBL。然后,根据第 1 供给电压控制信号 SAL 和第 2 供给电压控制信号 SBL,从存储器驱动用驱动器 600 对显示部 500 供给第 1 供给电压 VAL 和第 2 供给电压 VBL。

[0091] 图 8 是示出进行中间灰度显示时的一个例子的信号波形图。此例中,每一规定期间将公共电极 52 的电位 V_{cont} 切换到 0 伏和 6 伏。按 1 伏和 5 伏切换第 1 供给电压 VAL 的电位和第 2 供给电压 VBL 的电位。又,将对把公共电极 52 的电位 V_{cont} 设定为 6 伏的期间

(期间 T31) 的第 1 供给电压 VAL 的占空比设定为 75%，将对该期间的第 2 供给电压 VBL 的占空比设定为 25%。再者，将对把公共电极 52 的电位 Vcont 设定为 6 伏的期间（期间 T31）的占空比（第 1 值）与将对把公共电极 52 的电位 Vcont 设定为 0 伏的期间（期间 T32）的占空比（第 2 值）之和设定为 100%。对第 2 供给电压 VBL 也同样设定。

[0092] 如上文所述，对存储器内数据 MD 的值为“1”的像素，将第 1 供给电压 VAL 加到像素电极 55。在期间 T31，第 1 供给电压 VAL 的电位的平均值等于 4 伏，并将公共电极 52 的电位 Vcont 设定为 6 伏。因而，期间 T31 中，对有关像素的液晶电容 51 施加 2 伏的电压。又，在期间 T32，第 1 供给电压 VAL 的电位的平均值等于 2 伏，并将公共电极 52 的电位 Vcont 设定为 0 伏。因而，期间 T32 中，也对有关像素的液晶电容 51 施加 2 伏的电压。

[0093] 另一方面，对存储器内数据 MD 的值为“0”的像素，将第 2 供给电压 VBL 加到像素电极 55。在期间 T31，第 2 供给电压 VBL 的电位的平均值等于 2 伏，并将公共电极 52 的电位 Vcont 设定为 6 伏。因而，期间 T31 中，对有关像素的液晶电容 51 施加 4 伏的电压。又，在期间 T32，第 2 供给电压 VBL 的电位的平均值等于 4 伏，并将公共电极 52 的电位 Vcont 设定为 0 伏。因而，期间 T32 中，也对有关像素的液晶电容 51 施加 4 伏的电压。

[0094] 图 9 是示出进行中间灰度显示时的另一例子。此例中，每一规定期间将公共电极 52 的电位 Vcont 切换到 0 伏和 6 伏。按 1 伏和 5 伏切换第 1 供给电压 VAL 的电位和第 2 供给电压 VBL 的电位。又，将对把公共电极 52 的电位 Vcont 设定为 0 伏的期间（期间 T41）的第 1 供给电压 VAL 的占空比设定为 50%，将对该期间的第 2 供给电压 VBL 的占空比设定为 0%。

[0095] 如上文所述，对存储器内数据 MD 的值为“1”的像素，将第 1 供给电压 VAL 加到像素电极 55。在期间 T41，第 1 供给电压 VAL 的电位的平均值等于 3 伏，并将公共电极 52 的电位 Vcont 设定为 6 伏。因而，期间 T41 中，对有像素的液晶电容 51 施加 3 伏的电压。又，在期间 T42，第 1 供给电压 VAL 的电位的平均值等于 3 伏，并将公共电极 52 的电位 Vcont 设定为 0 伏。因而，期间 T42 中，也对有关像素的液晶电容 51 施加 3 伏的电压。

[0096] 另一方面，对存储器内数据 MD 的值为“0”的像素，将第 2 供给电压 VBL 加到像素电极 55。在期间 T41，第 2 供给电压 VBL 的电位的平均值等于 1 伏，并将公共电极 52 的电位 Vcont 设定为 6 伏。因而，期间 T41 中，对有关像素的液晶电容 51 施加 5 伏的电压。又，在期间 T42，第 2 供给电压 VBL 的电位的平均值等于 5 伏，并将公共电极 52 的电位 Vcont 设定为 0 伏。因而，期间 T32 中，也对有关像素的液晶电容 51 施加 5 伏的电压。

[0097] 如上文所述，将对第 1 供给电压 VAL 和第 2 供给电压 VBL 的占空比设定为各种值。可是，如上文所述，各像素由 R 用、G 用和 B 用这 3 个子像素构成。如图 3 所示，本实施方式中，对 R 用、G 用和 B 用这 3 个子像素分别连接不同的第 1 电压供给线 AL(R)、AL(G) 和 AL(B)。同样，对 R 用、G 用和 B 用这 3 个子像素也分别连接不同的第 2 电压供给线 BL(R)、BL(G) 和 BL(B)。即，对第 1 供给电压 VAL，对第 2 供给电压 VBL，都能设定每一个色不同的占空比。而且，存储器驱动控制部 20 也能在进行存储器驱动的期间中改变所述占空比。因此，能对各像素在时间上进行多灰度的显示。

[0098] 再者，着眼于对 1 个色的第 1 电压供给线 AL 时，对第 1 行至第 m 行供给占空比相同的第 1 供给电压 VAL。即，例如着眼于 R 用的第 1 电压供给线 AL(R) 时，对第 1 行至第 m 行供给占空比相同的第 1 供给电压 VAL。关于这点，对 G 用的第 1 电压供给线 AL(G)、AL(B)

也相同,并且对第 2 供给电压 VBL 也相同。

[0099] 1.4 效果

[0100] 综上所述,根据本实施方式,构成各子像素的像素电路中,设置能存放 1 位数据的像素存储器 50。而且,在从常规驱动切换到存储器驱动前,将存储器驱动时显示图像用的数据存放到像素存储器 50。对像素电路供给第 1 供给电压 VAL 和第 2 供给电压 VBL 的情况下,作存储器驱动时,按照像素存储器 50 存放的存储器内数据 MD 的值,将第 1 供给电压 VAL 或第 2 供给电压 VBL 加到像素电极 55。因此,在存储器驱动时,不必对像素电路供给视频信号 SL。利用这点,通过由存储器驱动显示例如便携电话的等待画面等变化小的图像,不需要供给频率高的视频信号 SL,使耗电减小。

[0101] 各像素由 3 个子像素构成,每一子像素(即每一个色)设定第 1 供给电压 VAL 的占空比和第 2 供给电压 VBL 的占空比。因此,能施加每个色不同的电位的电压,实现多灰度的图像显示。而且,也可在存储器驱动期间中改变占空比。因此,能在时间上进行多灰度的图像显示。

[0102] 又,通过将所述占空比设定为各种值,使第 1 供给电压 VAL 的电压值和第 2 供给电压 VBL 的电压值为各种值。因此,能增多显示图像的灰度数,而不使电压供给线的数量增加。因此,不因实现多灰度显示而电路组成复杂。再者,本实施方式的液晶显示装置显示方法为电压灰度制,因而并非面灰度制那样显示图像变粗。

[0103] 2、实施方式 2

[0104] 2.1 液晶显示装置的总体组成和动作

[0105] 图 10 是示出本发明实施方式 2 的液晶显示装置的总体组成的框图。此液晶显示装置配备液晶显示板 100 和显示控制电路 200。液晶显示板 100 包含源极驱动器 300、栅极驱动器 400、以及显示部 500。显示控制电路 200 包含作为占空比设定电路的存储器驱动控制部 20。栅极驱动器 400 包含供给电压产生电路 410。显示部 500 包含源极总线、栅极总线、存储器驱动选择线、第 1 电压供给线、第 2 电压供给线、第 1 电源线、以及第 2 电源线。再者,本实施方式中,将源极总线连接到源极驱动器 300,将栅极总线、存储器驱动选择器、第 1 电压供给线、以及第 2 电压供给线连接到栅极驱动器 400。显示部 500 又包含分别与栅极总线和源极总线的交叉点对应设置的多个像素形成部。各像素形成部包含作为将符合应显示的图像的电压施加到液晶电容用的第 1 电极的像素电极、作为共同设置在所述多个像素形成部的对置电极的第 2 电极的公共电极、以及所述多个像素形成部中共同设置并夹在所述像素电极与公共电极之间的液晶层,按照需要添加与由像素电极和公共电极形成的液晶电容并联的辅助电容。又,与各像素形成部对应地设置作为可保持 1 位数据的存储电路的像素存储器。再者,与上述实施方式 1 相同,本实施方式的液晶显示装置是常白型的,也按第 1 显示模式用的“常规驱动”和第 2 显示模式用的“存储器驱动”切换驱动方法。

[0106] 显示控制电路 200 接收从外部送来的图像数据 DAT,并输出数字视频信号 DV、控制显示部 500 的图像显示用的源极启动脉冲 SSP、源极时钟信号 SCK、门锁选通信号 LS、栅极启动脉冲 GSP、栅极时钟信号 GCK、第 1 供给电压控制信号 SAL、第 2 供给电压控制信号 SBL、第 1 存储器驱动控制信号 SSEL1、以及第 2 存储器驱动控制信号 SSEL2。

[0107] 源极驱动器 300 接收显示控制电路 200 输出的数字视频信号 DV、源极启动脉冲 SSP、源极时钟信号 SCK、以及门锁选通信号 LS,对各源极总线施加驱动用的视频信号。

[0108] 栅极驱动器 400 在常规驱动时,为了依次对各栅极总线逐一选择 1 水平扫描期,根据显示控制电路 200 输出的栅极启动脉冲信号 GSP 和栅极时钟信号 GCK,将 1 垂直扫描期作为周期重复对各栅极总线施加有效扫描信号。从常规驱动切换到存储器驱动时,栅极驱动器 400 为了依次对各栅极总线逐一选择 1 水平扫描期,根据显示控制电路 200 输出的栅极启动脉冲信号 GSP 和栅极时钟信号 GCK,依次对各栅极总线施加有效扫描信号,同时还为了依次对各存储器驱动选择线逐一选择 1 水平扫描期,根据显示控制电路 200 输出的第 1 存储器驱动控制信号 SSEL1 和栅极时钟信号 GCK,依次对各存储器驱动选择线施加有效信号。存储器驱动时,栅极驱动器 400 内的供给电压产生电路 410 根据显示控制电路 200 输出的第 1 供给电压控制信号 SAL 和第 2 供给电压控制信号 SBL,对显示部 500 施加电压信号。

[0109] 2.2 像素电路的组成

[0110] 接着,说明本实施方式的像素电路。图 11 是示出本实施方式中对 1 个子像素的像素电路的组成的等效电路。此像素电路配备包含 P 型 TFT 和 N 型 TFT 的 CMOS 开关 SW25 和 SW26、用 N 型 TFT 实现的开关 SW21、SW22、SW23、SW28 和 SW30、用 P 型 TFT 实现的开关 SW27 和 SW29、反相器电路 INV2 和 INV3、逻辑积运算电路 AND1 和 AND2、液晶电容 51、以及辅助电容 53。像素电路内,由用开关 SW27 和 SW28 实现的反相器、以及用开关 SW29 和 SW30 实现的反相器构成像素存储器 60。图 1 所示实施方式中,设置作为传送门的开关 SW11,但本实施方式中,用反相器 INV1 和 INV2 提高驱动能力,所以不设置作为传送门的开关。又,本实施方式中,利用开关 SW25 和 SW26 实现选择电路。再者,将液晶电容 51 和辅助电容 53 的一端与像素电极 55 连接。又将液晶电容 51 的另一端与公共电极 52 连接,辅助电容 53 的另一端与辅助电容电极 54 连接。

[0111] 各开关等的连接关系如下。对开关 SW21 而言,将栅极端子与栅极总线 GL 连接,将源极端子与源极总线 SL 连接,将漏极端子与像素电极 55 连接。对开关 SW22 而言,将栅极端子与逻辑积运算电路 AND1 的输出端子连接,将源极端子与源极总线 SL 连接,将漏极端子与反相器 INV1 的输入端子连接。对开关 SW23 而言,将栅极端子与逻辑积运算电路 AND2 的输出端子连接,将源极端子与开关 SW25 的输出端子和开关 SW26 的输出端子连接,将漏极端子与像素电极 55 连接。

[0112] 对开关 SW25 而言,将输入端子与第 1 电压供给线 AL 连接,将输出端子与开关 SW23 的源极端子和开关 SW26 的输出端子连接,将 N 型 TFT 的栅极端子与反相器电路 INV2 的输出端子、开关 SW26 的 P 型 TFT 的栅极端子、开关 SW27 的栅极端子、开关 SW28 的栅极端子、开关 SW29 的漏极端子和开关 SW30 的漏极端子连接,将 P 型 TFT 的栅极端子与开关 SW26 的 N 型 TFT 的栅极端子、开关 SW27 的漏极端子、开关 SW28 的漏极端子、开关 SW29 的栅极端子和开关 SW30 的栅极端子连接。对开关 SW26 而言,将输入端子与第 2 电压供给线 BL 连接,将输出端子与开关 SW23 的源极端子和开关 SW25 的输出端子连接,将 N 型 TFT 的栅极端子与开关 SW25 的 P 型 TFT 的栅极端子、开关 SW27 的漏极端子、开关 SW28 的漏极端子、开关 SW29 的栅极端子、以及开关 SW30 的栅极端子连接,将 P 型 TFT 的栅极端子与反相器 INV2 的输出端子、开关 SW25 的 N 型 TFT 的栅极端子、SW27 的栅极端子、开关 SW28 的栅极端子、开关 SW29 的漏极端子、以及开关 SW30 的漏极端子连接。

[0113] 对开关 SW27 而言,将栅极端子与反相器电路 INV2 的输出端子、开关 SW25 的 N 型 TFT 的栅极端子、开关 SW26 的 P 型 TFT 的栅极端子、开关 SW28 的栅极端子、开关 SW29 的漏

极端子、以及开关 SW30 的漏极端子连接,将源极端子与第 1 电源线 VLCH 连接,将漏极端子与开关 SW25 的 P 型 TFT 的栅极端子、开关 SW26 的 N 型 TFT 的栅极端子、开关 SW28 的漏极端子、开关 SW29 的栅极端子、以及开关 SW30 的栅极端子连接。对开关 SW28 而言,将栅极端子与反相器电路 INV2 的输出端子、开关 SW25 的 N 型 TFT 的栅极端子、开关 SW26 的 P 型 TFT 的栅极端子、开关 SW27 的栅极端子、开关 29 的漏极端子和开关 SW30 的漏极端子连接,将源极端子与第 2 电源线 VLCL 连接,将漏极端子与开关 SW25 的 P 型 TFT 的栅极端子、开关 SW26 的 N 型 TFT 的栅极端子、开关 SW27 的漏极端子、开关 SW29 的栅极端子和开关 SW30 的栅极端子连接。

[0114] 对开关 SW29 而言,将栅极与开关 SW25 的 P 型 TFT 的栅极端子、开关 SW26 的 N 型 TFT 的栅极端子、开关 SW27 的漏极端子、开关 SW28 的漏极端子、以及开关 SW30 的栅极端子连接,将源极端子与第 1 电源线 VLCH 连接,将漏极端子与反相器电路 INV2 的输出端子、开关 SW25 的 N 型 TFT 的栅极端子、开关 SW26 的 P 型 TFT 的栅极端子、开关 SW27 的栅极端子、开关 SW28 的栅极端子、以及开关 SW30 的漏极端子。对开关 SW30 而言,将栅极端子与开关 SW25 的 P 型 TFT 的栅极端子、开关 SW26 的 N 型 TFT 的栅极端子、开关 SW27 的漏极端子、开关 SW28 的漏极端子、以及开关 SW29 的栅极端子连接,将源极端子与第 2 电源线 VLCL 连接,将漏极端子与反相器电路 INV2 的输出端子、开关 SW25 的 N 型 TFT 的栅极端子、开关 SW26 的 P 型 TFT 的栅极端子、开关 SW27 的栅极端子、开关 SW28 的栅极端子、以及开关 SW29 的漏极端子连接。

[0115] 对反相器电路 INV1 而言,将输入端子与开关 SW22 的漏极端子连接,将输出端子与反相器电路 INV2 的输入端子连接。对反相器电路 INV2 而言,将输入端子与反相器电路 INV1 的输出端子连接,将输出端子与开关 SW25 的 N 型 TFT 的栅极端子、开关 SW26 的 P 型 TFT 的栅极端子、开关 SW27 的栅极端子、开关 SW28 的栅极端子、开关 SW29 的漏极端子和开关 SW30 的漏极端子连接。再者,可按照需要增减设置在开关 SW22 与像素存储器 60 之间的这些反相器电路的数量。对反相器电路 INV3 而言,将输入端子与栅极总线 GL 连接,将输出端子与逻辑积运算电路 AND2 的第 2 输入端子连接。再者,反相器电路 INV1、INV2 和 INV3 输出将供给输入端子的信号的逻辑电平反相的信号。

[0116] 对逻辑积运算电路 AND1 而言,将第 1 输入端子与栅极总线 GL 连接,将第 2 输入端子与存储器驱动选择线连接,将输出端子与开关 SW22 的栅极端子连接。对逻辑积运算电路 AND2 而言,将第 1 输入端子与存储器驱动选择线连接,将第 2 输入端子与反相器电路 INV3 连接,将输出端子与开关 SW23 的栅极端子连接。再者,逻辑积运算电路 AND1 和 AND2 在供给第 1 输入端子和第 2 输入端子的信号的逻辑电平均为高电平时,输出逻辑电平为高电平的信号,其它情况下,输出逻辑电平为低电平的信号。

[0117] 将像素电极 55 连接到开关 SW21 的漏极端子和开关 SW23 的漏极端子。又,如上文所述,由像素电极 55 和公共电极 52 形成液晶电容 51,由像素电极 55 和辅助电容电极 54 形成辅助电容 53。

[0118] 2.3 驱动方法

[0119] 接着,参照图 11 和图 12 说明本实施方式的驱动方法。与上述实施方式 1 相同,本实施方式中也进行常规驱动与存储器驱动的切换。下面,依次说明常规驱动时的驱动方法、从常规驱动切换到存储器驱动时的驱动方法和存储器驱动时的驱动方法。

[0120] 2.3.1 常规驱动时的驱动方法

[0121] 图 12 中,时间点 t_0 至时间点 t_1 进行常规驱动。常规驱动时,如图 12(C) ~ (F) 所示,对各栅极总线 $GL_1 \sim GL_m$ 依次逐一规定期供给有效信号。另一方面,常规驱动时,对存储器驱动选择线 $SEL_1 \sim SEL_m$ 不供给有效信号。这里,着眼于某像素(子像素)时,对与该像素对应的栅极总线 GL 施加有效信号,则开关 SW_{21} 为导通状态。由于常规驱动时对存储器驱动选择线 SEL 不供给有效信号,因此逻辑积运算电路 AND_2 不输出高电平的信号。所以,开关 SW_{23} 为阻断状态。因而,根据开关 SW_{21} 为导通状态而且开关 SW_{23} 为阻断状态的期间中对源极总线 SL 施加的视频信号进行对液晶电容 51 的写入。这样,在 1 帧期内对全部像素进行对液晶电容 51 的视频信号写入,在显示部 500 显示所希望的图像。

[0122] 2.3.2 从常规驱动切换到存储器驱动时的驱动方法

[0123] 图 12 中,时间点 t_1 至时间点 t_2 的期间进行从常规驱动切换到存储器驱动用的驱动。此期间中,如图 12(C) ~ (F) 所示,对各栅极总线 $GL_1 \sim GL_m$ 依次逐一规定期间供给有效信号,同时还如图 12(I) ~ (L) 所示,对各存储器驱动选择线 $SEL_1 \sim SEL_m$ 依次逐一规定期供给有效信号。这里,着眼于某像素时,对与该像素对应的栅极总线 GL 施加有效信号,而且对与该像素对应的存储器驱动选择线 SEL 施加有效信号,则逻辑积运算电路 AND_1 输出的信号的逻辑电平为高电平,但逻辑积运算电路 AND_2 输出的信号的逻辑电平为低电平。所以,开关 SW_{22} 为导通状态,开关 SW_{23} 为阻断状态。因而,将开关 SW_{22} 为导通状态的期间中对源极总线 SL 施加的视频信号供给反相器电路 INV_1 的输入端子。反相器电路 INV_1 中,如果视频信号的电压值小于阈值,输出高电平的电压信号,而视频信号的电压值大于阈值,则输出低电平的电压信号。反相器电路 INV_2 中,将反相器电路 INV_1 输出的电压信号的逻辑电平翻转。然后,将与反相器电路 INV_2 输出的电压信号的逻辑电平对应的值作为存储器内数据 MD 存放到像素存储器 60。这样,在时间点 t_1 至时间点 t_2 的期间,对全部像素将存储器内数据 MD 存放到像素存储器 60。再者,图 12(B) 所示的栅极启动脉冲信号 GSP 和图 12(G) 所示的第 1 存储器驱动控制信号 $SSEL_1$ 变成有效信号,从而启动从常规驱动切换到存储器驱动用的动作。

[0124] 2.3.3 存储器驱动时的驱动方法

[0125] 图 12 中,时间点 t_2 至时间点 t_3 进行存储器驱动。存储器驱动时,如图 12(I) ~ (L) 所示,对全部存储器驱动选择线 $SEL_1 \sim SEL_m$ 供给有效信号。另一方面,进行存储器驱动的期间中,如图 12(C) ~ (F) 所示,对栅极总线 $GL_1 \sim GL_m$ 不供给有效信号。因此,此期间中,逻辑积运算电路 AND_1 输出的信号的逻辑电平常为低电平。其结果,开关 SW_{22} 总为阻断状态,所以存储器内数据 MD 的值不受源极总线 SL 供给的视频信号影响。又,开关 SW_{21} 为阻断状态,而且开关 SW_{23} 为导通状态,所以根据开关 SW_{25} 的输出端子或开关 SW_{26} 的输出端子输出的电压信号进行对液晶电容 51 的写入。再者,图 12(H) 所示的第 2 存储器驱动控制信号 $SSEL_2$ 变成有效信号,从而启动存储器驱动。

[0126] 存储器内数据 MD 的值为“1”的情况下,像素电路动作如下。着眼于像素存储器 60 内的开关 $SW_{27} \sim SW_{30}$ 的导通、阻断状态,则开关 SW_{27} 为阻断状态,开关 SW_{28} 为导通状态。因此,通过开关 SW_{28} 从第 2 电源线 $VLCL$ 对像素存储器 60 内供给低电位的电源电压。这样,使开关 SW_{29} 为导通状态,开关 SW_{30} 为阻断状态。结果,通过开关 SW_{29} ,从第 1 电源线 $VLCH$ 对像素存储器 60 内供给高电位的电源电压。

[0127] 如上文所述,通过开关 SW28 对像素存储器 60 内供给低电位的电源电压,所以开关 SW25 的 P 型 TFT 为导通状态,开关 SW26 的 N 型 TFT 为阻断状态。另一方面,通过开关 SW29 对像素存储器 60 内供给高电位的电源电压,所以开关 SW25 的 N 型 TFT 为导通状态,开关 SW26 的 P 型 TFT 为阻断状态。这样,使开关 SW25 为导通状态,开关 SW26 为阻断状态。其结果,将第 1 电压供给线 AL 供给的电压(第 1 供给电压)VAL 加到像素电极 55。

[0128] 存储器内数据 MD 的值为“0”的情况下,像素电路动作如下。着眼于像素存储器 60 内的开关 SW27 ~ SW30 的导通、阻断状态,则开关 SW27 为导通状态,开关 SW28 为阻断状态。因此,通过开关 SW28 从第 1 电源线 VLCH 对像素存储器 60 内供给高电位的电源电压。这样,使开关 SW29 为阻断状态,开关 SW30 为导通状态。其结果,通过开关 SW30,从第 2 电源线 VLCL 对像素存储器 60 内供给低电位的电源电压。

[0129] 如上文所述,通过开关 SW27 对像素存储器 60 内供给高电位的电源电压,因此开关 SW25 的 P 型 TFT 为阻断状态,开关 SW26 的 N 型 TFT 为导通状态。另一方面,通过开关 SW30 对像素存储器 60 内供给低电位的电源电压,所以开关 SW25 的 N 型 TFT 为阻断状态,开关 SW26 的 P 型 TFT 为导通状态。这样,使开关 SW25 为阻断状态,开关 SW26 为导通状态。其结果,将第 2 电压供给线 BL 供给的电压信号(第 2 供给电压)VBL 加到像素电极 55。

[0130] 综上所述,存储器驱动时,按照存储器内数据 MD 的值对像素电极 55 施加第 1 供给电压 VAL 或第 2 供给电压 VBL。这时,对第 1 供给电压 VAL 的占空比是基于第 1 供给电压控制信号 SAL 的占空比,对第 2 供给电压 VBL 的占空比是基于第 2 供给电压控制信号 SBL 的占空比。与上述实施方式 1 相同,这些占空比能取为每一个色不同的值,而且可在时间上改变。再者,关于存储器驱动时的黑显示、白显示和中间灰度显示的详况,由于与上述实施方式 1 相同,省略说明。

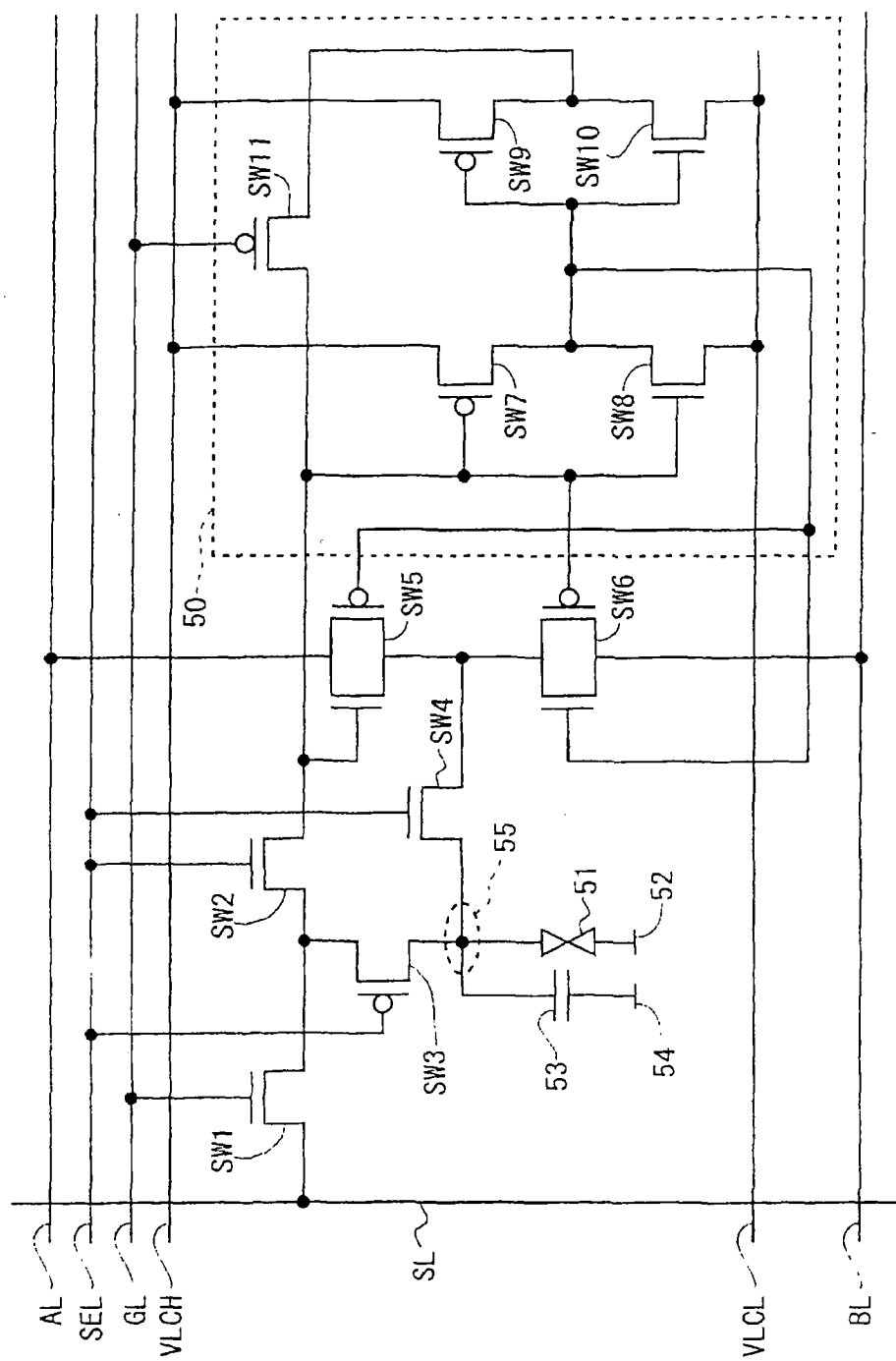
[0131] 2.4 效果

[0132] 综上所述,本实施方式中,与上述实施方式 1 相同,构成各子像素的像素电路中,设置能存放 1 位数据的像素存储器 60,并且在存储器驱动时,按照像素存储器 60 存放的存储器内数据 MD 的值,将第 1 供给电压 VAL 或第 2 供给电压 VBL 加到像素电极 55。因此,通过利用存储器驱动显示变化小的图像,不需要频率高的视频信号,使耗电减小。而且,对第 1 供给电压 VAL 和第 2 供给电压 VBL 的占空比能每一个色设定成各种值,并能时间上进行改变。因此,实现可进行多灰度图像显示而不使电路组成复杂的显示装置。

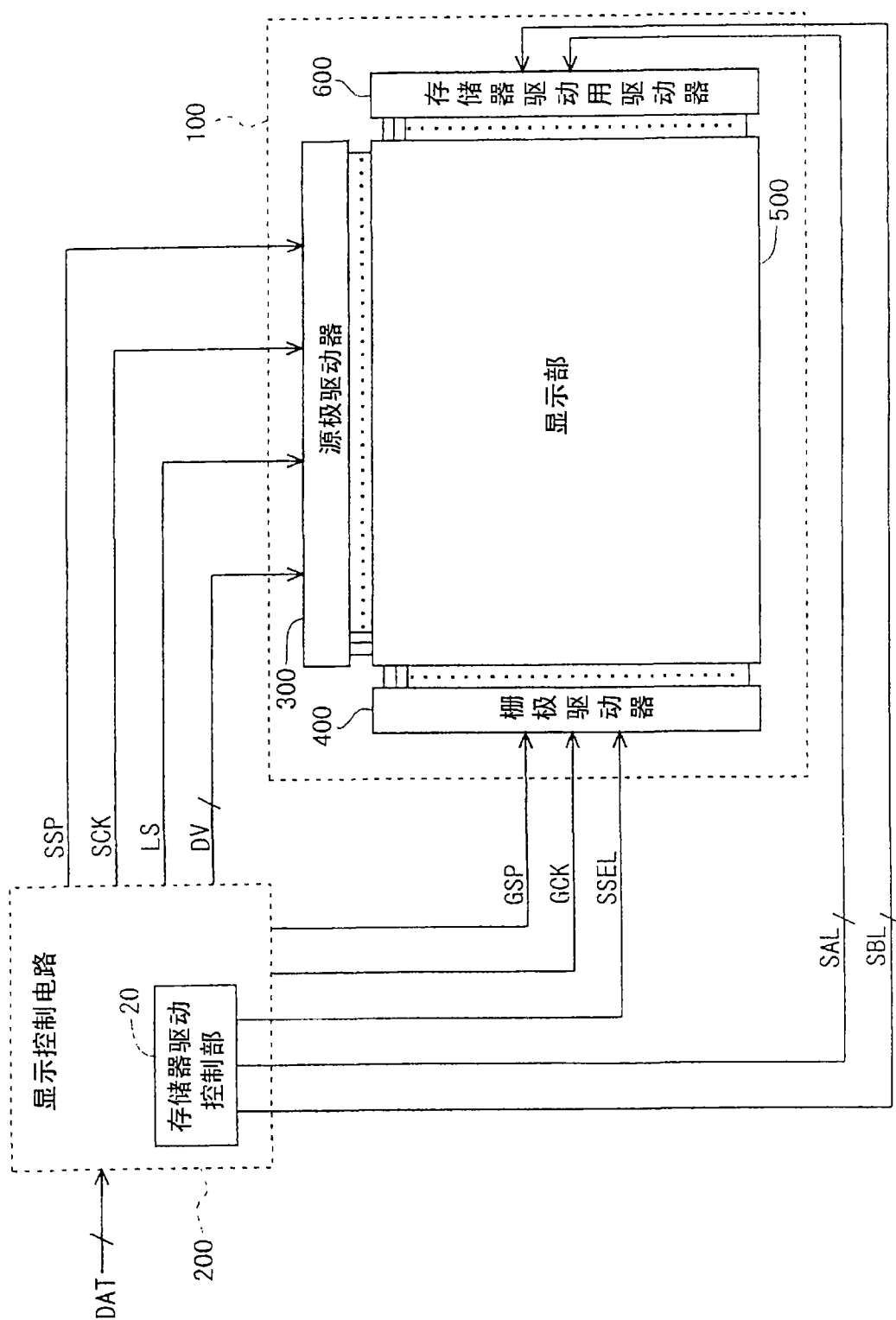
[0133] 3、其它

[0134] 上述实施方式 1 和 2 中,以常白型液晶显示装置为前提进行了说明,但本发明不限于此,也能用于常黑型液晶显示装置。又,作为显示装置,举液晶显示装置为例进行了说明,但本发明不限于此,只要是采用电压灰度制的显示装置,都能应用本发明。

[0135] 又,显示部 500 内的第 1 电压供给线 AL 和第 2 电压供给线 BL 在上述实施方式 1 中与存储器驱动用驱动器 600 连接,在上述实施方式 2 中与栅极总线 400 连接,但本发明不限于此。例如,可与源极驱动器 300 连接,并且如果仅对显示部 500 内的一部分区域应用本发明,也可与显示控制电路 200 连接。



1



2

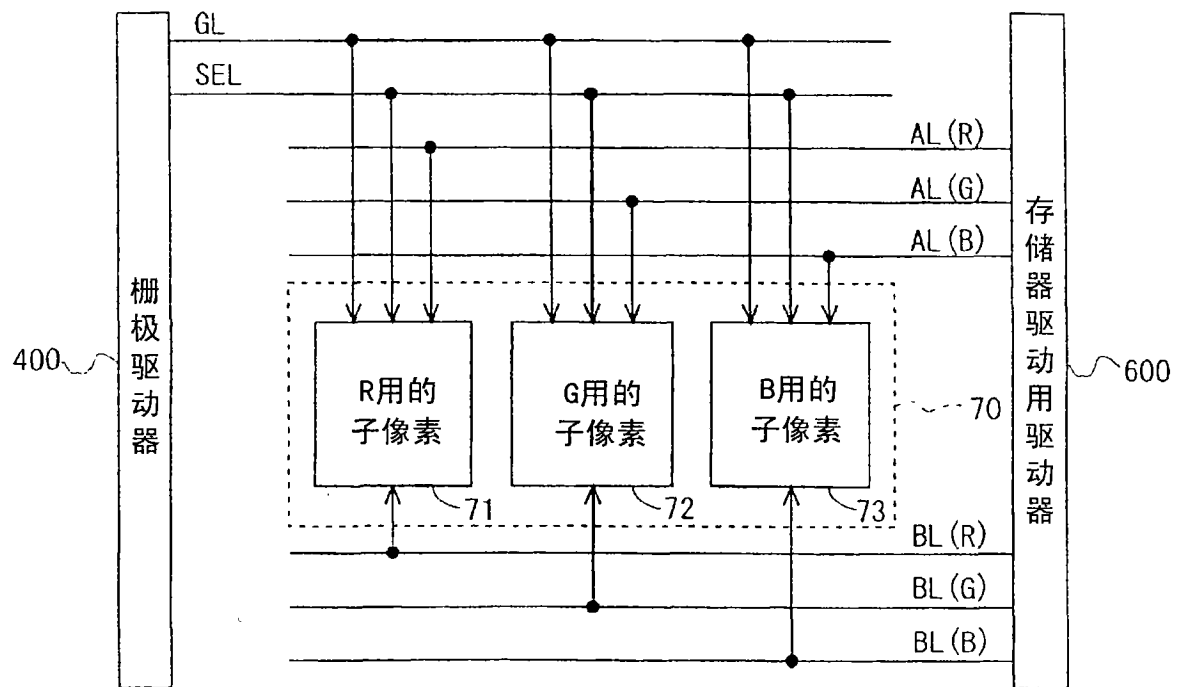


图 3

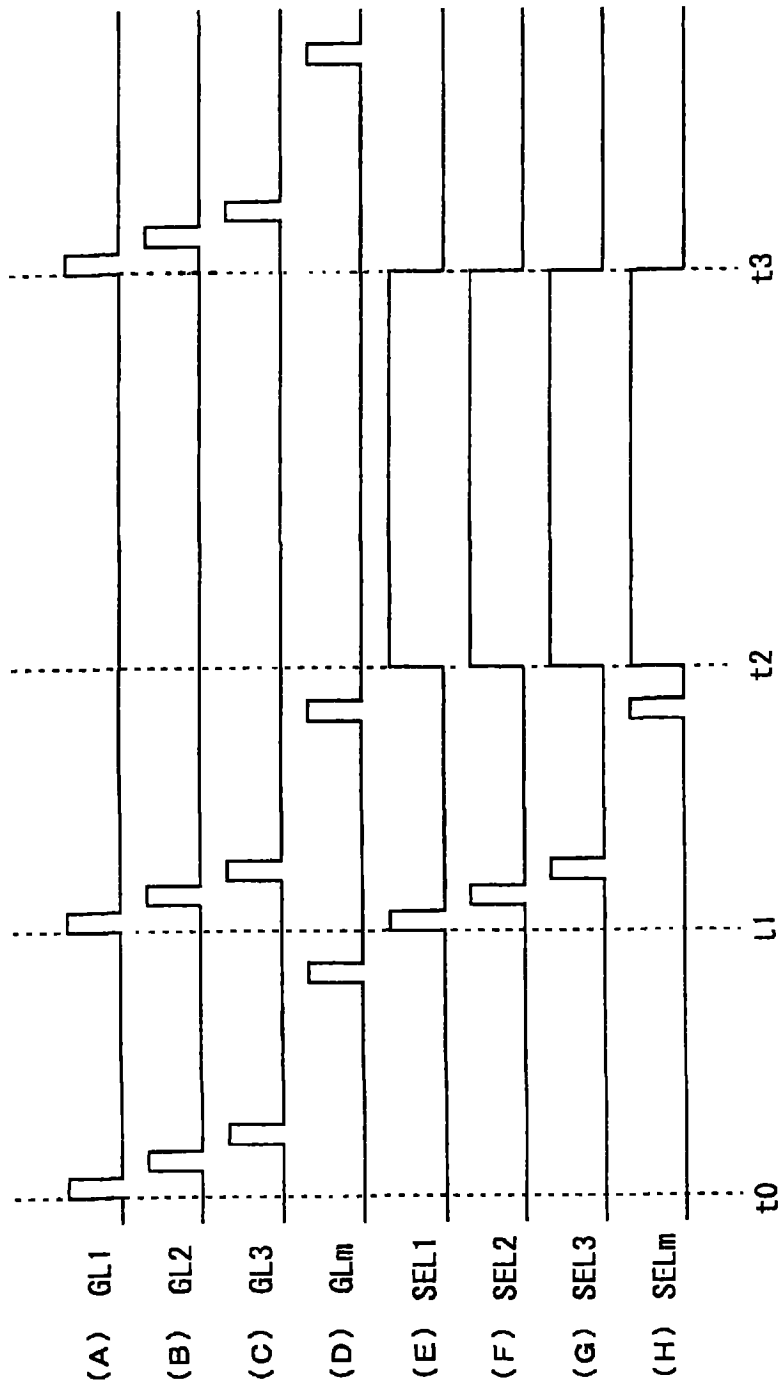


图 4

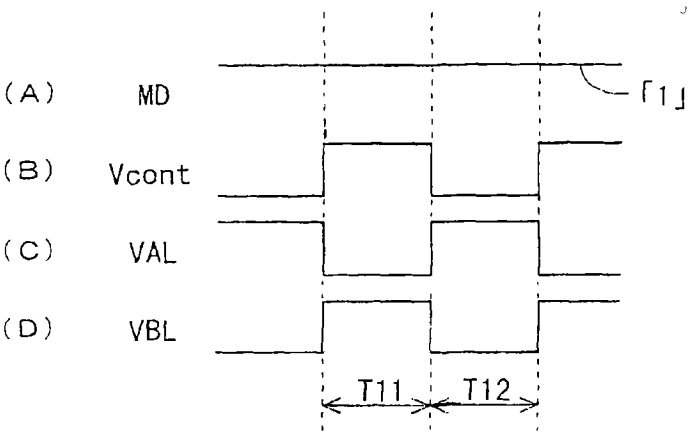


图 5

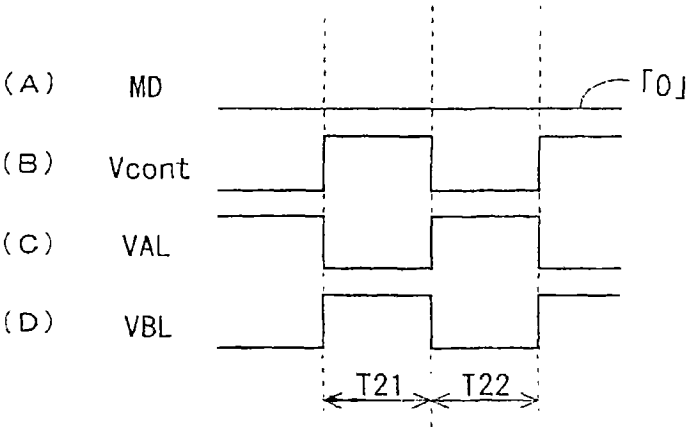


图 6

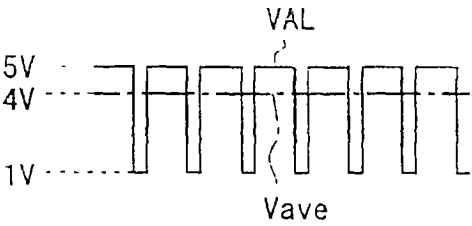


图 7

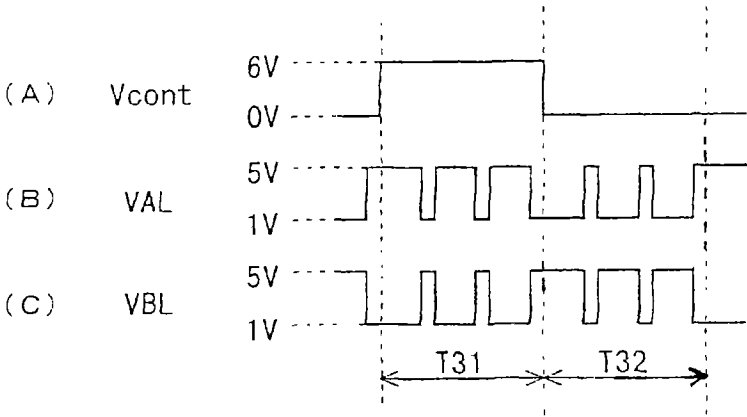


图 8

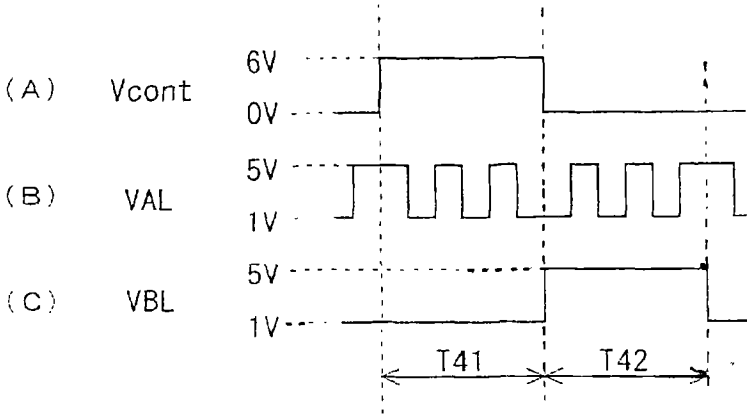


图 9

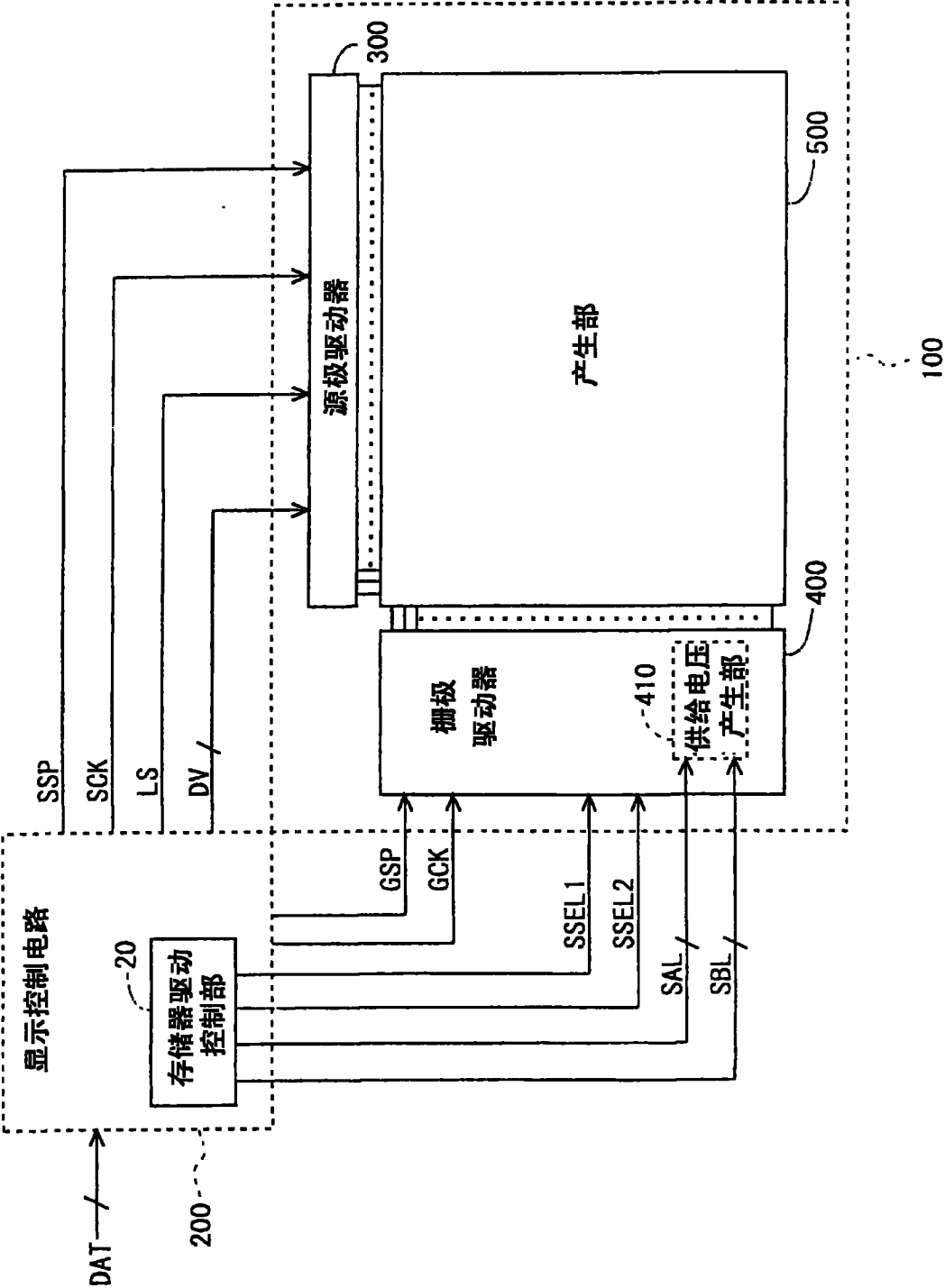


图 10

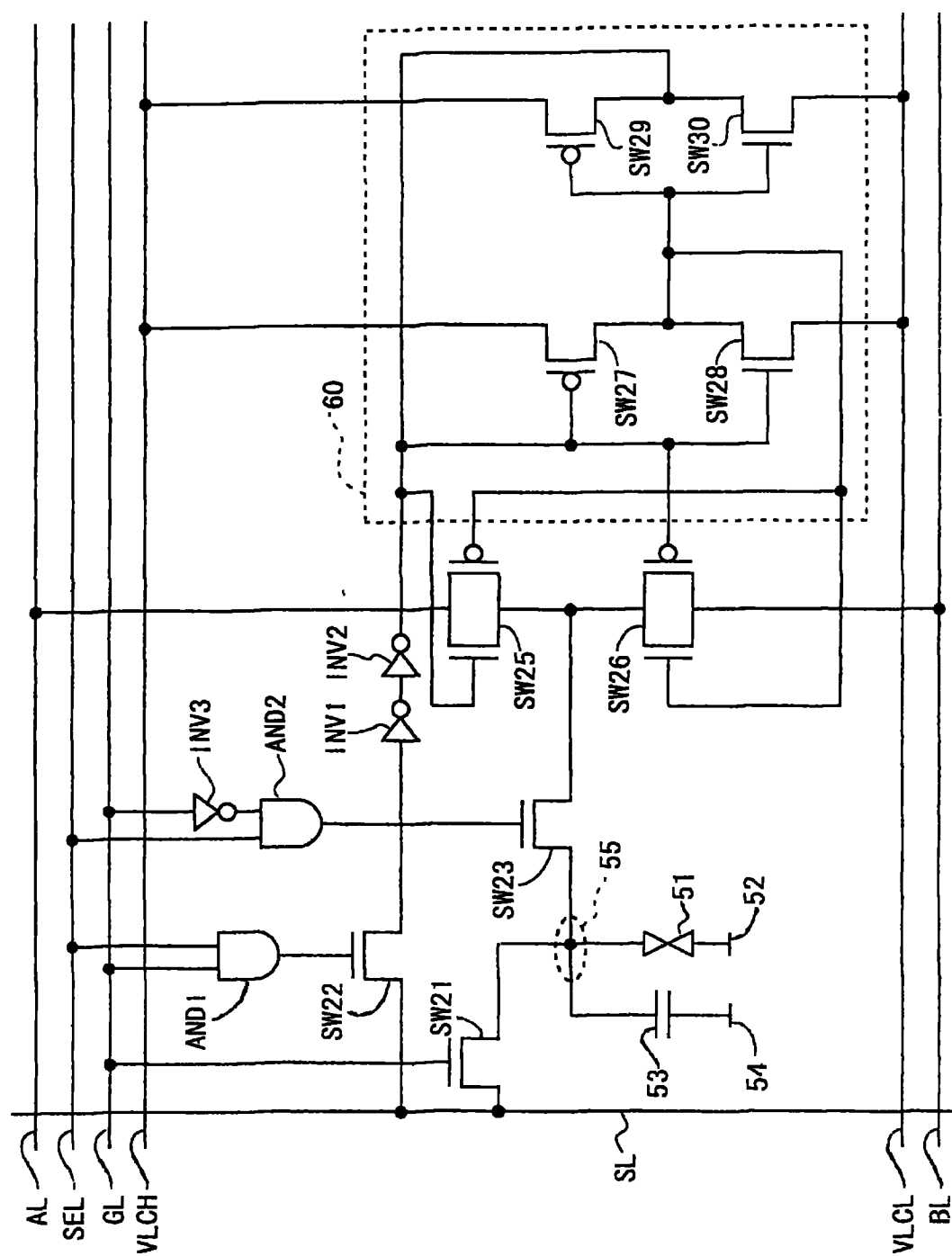


图 11

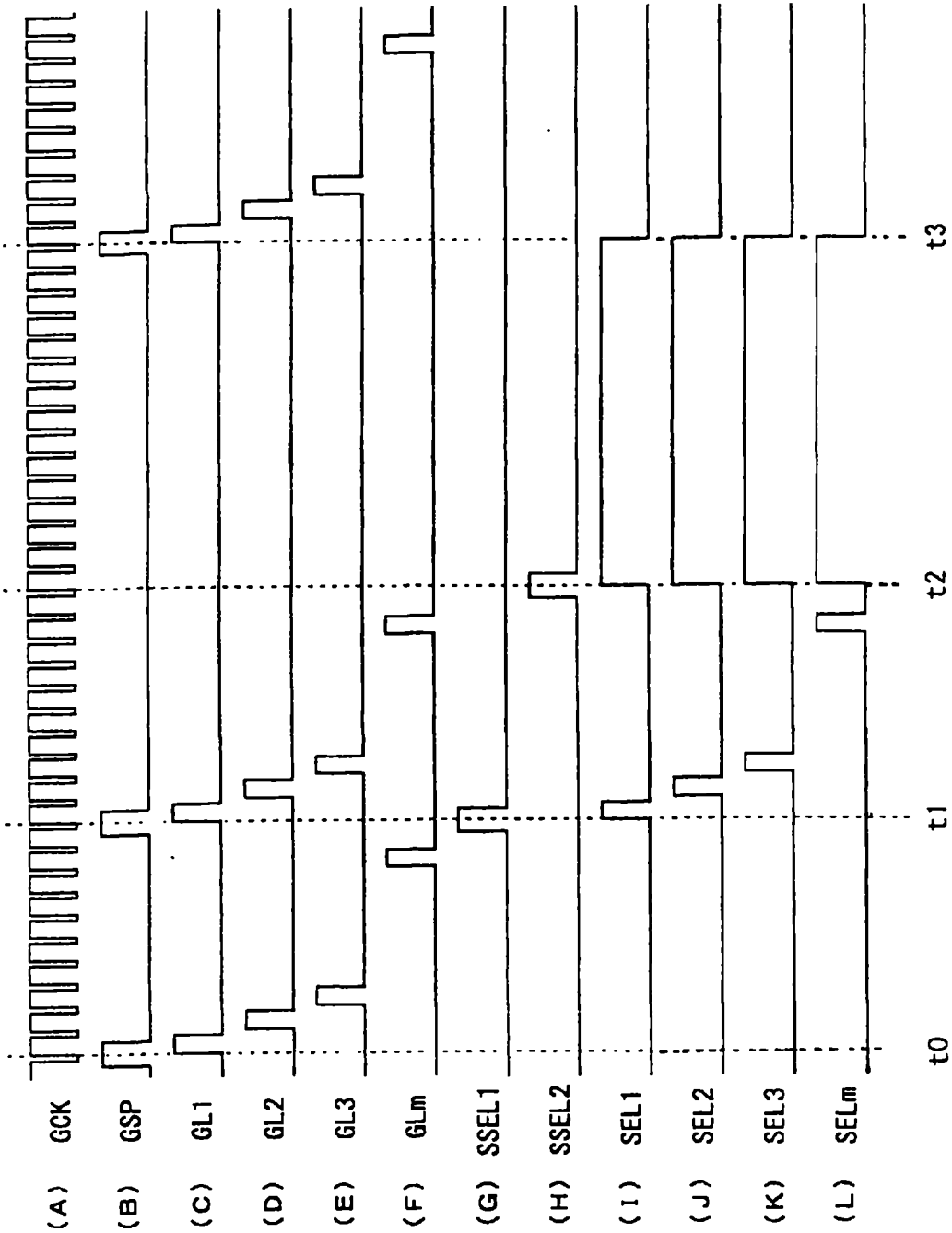


图 12

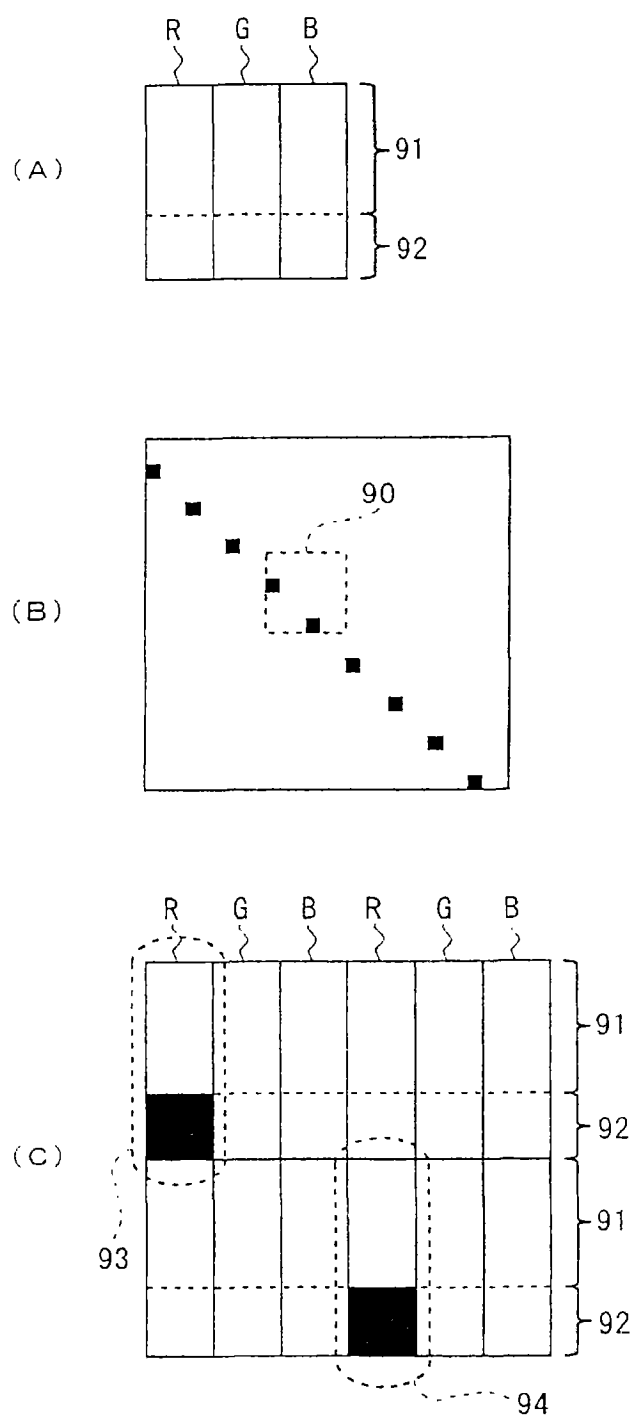


图 13

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	CN101278330B	公开(公告)日	2011-02-09
申请号	CN200680036513.1	申请日	2006-12-15
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	永井知幸 鷲尾一		
发明人	永井知幸 鷲尾一		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3659 G09G2300/0842 G09G2300/0809 G09G2300/0857		
代理人(译)	张鑫		
审查员(译)	聂莹莹		
优先权	2005361295 2005-12-15 JP		
其他公开文献	CN101278330A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示装置及其驱动方法。本发明的目的是提供一种能用简易的电路设计实现多灰度显示而显示图像不变粗的显示装置。显示装置的像素电路配备能存储1位数据的像素存储器(50)。从常规显示切换到存储器驱动时，像素存储器(50)存放在存储器驱动期中显示图像用的二值化的数据。对像素电路供给第1供给电压(V_{AL})和第2供给电压(V_{BL})，这些电压值因存储器驱动控制部(20)中设定的占空比而变化。在存储器驱动时，按照像素存储器(50)存放的数据，根据第1供给电压(V_{AL})或第2供给电压(V_{BL})中的一方，对作为显示介质的液晶电容(51)施加电压，以进行图像显示。

