

[51] Int. Cl.

G02F 1/136 (2006.01)

H01L 29/786 (2006.01)



[12] 发 明 专 利 说 明 书

专利号 ZL 200510103633.6

[45] 授权公告日 2009 年 2 月 4 日

[11] 授权公告号 CN 100458535C

[22] 申请日 2005.9.6

[21] 申请号 200510103633.6

[30] 优先权

[32] 2004. 9. 8 [33] KR [31] 2004 – 0071570

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 边宰成 闵勋基 李仁成 林铨洙

[56] 参考文献

JP10270711A 1998.10.9

US5780871A 1998.7.14

JP2001217424A 2001.8.10

CN1517771A 2004.8.4

US6466279B1 2002.10.15

审查员 马美娟

[74] 专利代理机构 中科专利商标代理有限责任公
司

代理人 王新华

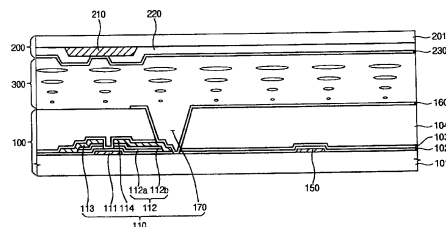
权利要求书 3 页 说明书 11 页 附图 14 页

[54] 发明名称

阵列基片及其制造方法和具有此阵列基片的液晶显示面板

[57] 摘要

本发明公开了一种阵列基片，其包括：透明基片、开关元件、绝缘层以及像素电极。开关元件包括：形成于透明基片上，并与栅线相连接的栅极、形成于栅极上，并在平行于所述栅极的第一方向上延伸的通道层、形成于透明基片上，与源线相连接的源极、以及形成于通道层上用以覆盖通道层的漏极。绝缘层具有接触孔以用于使漏极和透明基片部分暴露。像素电极通过接触孔可以与漏极相连接。当上述阵列基片用于液晶显示面板时，阵列基片可以减少像素缺陷。



1. 一种阵列基片，包括：
透明基片；
开关元件，其包括：
 形成于透明基片上，并与栅线电连接的栅极；
 形成于栅极上，并在平行于所述栅极的第一方向上延伸的通道层；
 与源线相连接的源极；以及
 形成于通道层上用以覆盖所述通道层的漏极；
具有接触孔用以使漏极和透明基片部分地暴露的绝缘层；以及
通过接触孔与漏极相连接的像素电极。
2. 根据权利要求 1 所述的阵列基片，其特征在于，所述绝缘层还进一步包括钝化层。
3. 根据权利要求 1 所述的阵列基片，其特征在于：
所述接触孔包括使漏极部分地暴露的第一暴露部分，以及使透明基片的一部分部分地暴露的第二暴露部分。
4. 根据权利要求 3 所述的阵列基片，其特征在于：
所述接触孔基本上具有长方形形状。
5. 根据权利要求 3 所述的阵列基片，其特征在于：
所述第二暴露部分使与所述暴露出的漏极相邻的透明基片的一部分暴露。
6. 根据权利要求 5 所述的阵列基片，其特征在于：
所述接触孔包括一个第一暴露部分和多个第二暴露部分。
7. 根据权利要求 5 所述的阵列基片，其特征在于：
所述接触孔具有 U 型形状，所述第一暴露部分与 U 型的弯曲部分相对应，并且第二暴露部分与 U 型的端部相对应。
8. 根据权利要求 2 所述的阵列基片，其特征在于：
所述接触孔包括形成于钝化层和漏极之间的第一阶梯部分，以及形

成于漏极和透明基片之间的第二阶梯部分。

9. 一种制造阵列基片的方法，包括步骤：

在透明基片上形成栅线和与栅线相连的栅极；

在栅极上形成在实质上与栅线平行的第一方向上延伸的通道层；

形成源线、与源线相连的源极、以及漏极，以用于覆盖通道层；

形成具有接触孔以便使漏极和透明基片部分地暴露的绝缘层；以及

在绝缘层上形成通过接触孔与漏极相连的像素电极层。

10. 根据权利要求9所述的方法，其特征在于：

所述绝缘层包括钝化层。

11. 根据权利要求9所述的方法，其特征在于：

所述接触孔包括使漏极部分地暴露的第一暴露部分，以及使与所述暴露漏极相邻的透明基片部分地暴露的第二暴露部分。

12. 根据权利要求9所述的方法，其特征在于：

所述接触孔实质上具有长方形形状。

13. 根据权利要求11所述的方法，其特征在于：

所述第二暴露部分使透明基片的一部分暴露。

14. 根据权利要求13所述的方法，其特征在于：

所述接触孔包括一个第一暴露部分和多个第二暴露部分。

15. 根据权利要求14所述的方法，其特征在于：

所述接触孔具有U型形状，第一暴露部分与U型的弯曲部分相对应，并且第二暴露部分与U型的端部相对应。

16. 根据权利要求10所述的方法，其特征在于：

所述接触孔包括形成于钝化层和漏极之间的第一阶梯部分，以及形成于漏极和透明基片之间的第二阶梯部分。

17. 一种液晶显示面板，包括：

液晶层；

第一基片；以及

定位成基本与第一基片平行的位置并与第一基片相结合用于容纳液晶层的第二基片，其中第二基片包括：

透明基片；

开关元件，所述开关元件包括：形成于透明基片上并与栅线电气连接的栅极、形成于栅极上并在平行于所述栅极的第一方向上延伸的通道层、以及与源线相连的源极、以及形成于通道层上用以覆盖通道层的漏极；

具有接触孔以使漏极、透明基片部分地暴露的绝缘层；以及通过接触孔与漏极相连的像素电极。

18. 根据权利要求 17 所述的液晶显示面板，其特征在于：

所述第二基片还进一步包括在漏极上的钝化层。

19. 根据权利要求 17 所述的液晶显示面板，其特征在于：

所述接触孔包括使漏极部分地暴露的第一暴露部分，以及使透明基片部分地暴露的第二暴露部分。

20. 根据权利要求 17 所述的液晶显示面板，其特征在于：

所述第二暴露部分使与所述暴露漏极相邻的透明基片的一部分部分地暴露。

阵列基片及其制造方法和具有此阵列基片的液晶显示面板

技术领域

本发明涉及一种阵列基片，一种制造阵列基片的方法以及一种具有此阵列基片的液晶显示面板。更具体地说，本发明涉及一种具有减少的像素缺陷的阵列基片，一种制造这种基片的方法以及一种具有这种基片的液晶显示面板。

背景技术

一般地，液晶显示设备包括：液晶显示面板以及用于驱动液晶显示面板的驱动部件。液晶显示面板包括：阵列基片、滤色镜基片以及设置在阵列基片和滤色镜基片之间的液晶层。

阵列基片包括多根通常以栅格式样排列的数据线和栅线(gate line)、以及多个由数据线和栅线限定的像素区。在像素区形成有开关元件、液晶电容器以及储能电容器。

开关元件的栅极与栅线相连接，开关元件的源极与数据线相连接。开关元件的漏极与用作液晶电容器的第一电极的像素电极相连接。储能电容器由栅极和像素电极所限定。

滤色镜基片与像素区相对应，并且包括滤色镜图案、以及用作液晶电容器的第二电极的共同电极。

通过部分蚀刻涂在漏极上的钝化层，用以与漏极和像素电极进行电气连接可以形成接触孔。

在蚀刻钝化层时，在漏极下面形成的半导体层有时由于钝化层的过蚀刻而发生底切(undercut)。而底切会导致漏极的沉陷和分离。当这种现象发生时，漏极不可能将电场施加给像素电极，并且像素会出现缺陷。

发明内容

本发明提供一种能够减少像素缺陷的阵列基片，本发明同样也提供一种制造上述阵列基片的方法以及包含上述阵列基片的液晶显示面板。

根据本发明的一方面，本发明提供一种阵列基片，包括：透明基片、开关元件、绝缘层和像素电极。开关元件包括：形成于透明基片上，并与栅线相连接的栅极、形成于栅极上，并在平行于所述栅极的第一方向上延伸的通道层、与源线相连接的源极、以及形成于通道层上用于覆盖通道层的漏极。绝缘层包括钝化层，并且钝化层具有接触孔，用以使漏极和透明基片部分地暴露。像素电极通过接触孔以与漏极相连接。

接触孔可以包括用以使漏极部分地暴露的第一暴露部分，以及用以使与所述暴露出的漏极相邻的透明基片暴露的第二暴露部分。接触孔实质上可以具有长方形或U型截面，第二暴露部分可以使与由第一暴露部分暴露出的漏极相邻的透明基片暴露。接触孔为U型形状，第一暴露部分与U型的弯曲部分相对应，并且第二暴露部分与U型的端部相对应。

接触孔可以包括形成于钝化层和漏极之间的第一阶梯部分，以及形成于漏极和透明基片之间的第二阶梯部分。

根据本发明的另一方面，本发明提供一种制造阵列基片的方法。多根栅线和与栅线相连接的栅极形成于透明基片上。在实质上平行于所述栅极的第一方向上延伸的通道层形成于栅极上。多根源线、与所述源线相连的源极以及覆盖通道层的漏极形成于透明基片上。具有接触孔以部分地使漏极和透明基片暴露的绝缘层形成于透明基片上。通过接触孔可以与漏极相连接的像素电极层形成于绝缘层上。

根据本发明的另一方面，其还提供一种包括液晶层、第一基片、以及与所述第一基片相对应，并通过与第一基片相结合容纳液晶层的第二基片的液晶显示面板。第二基片包括透明基片、形成于透明基片上，并在平行于所述栅极的第一方向上延伸的通道层、包括覆盖通道层的漏极的开关元件、具有接触孔用以使漏极、透明基片部分地暴露的绝缘层、以及通过接触孔与漏极相连接的像素电极。

接触孔实质上可以具有长方形或U型截面。

根据本发明，上述的阵列基片可以用于液晶显示面板，用以防止漏极故障，并减少像素缺陷。

附图说明

参照附图对本发明的优选实施方式进行详细说明,本发明的上述和/或其它方面和优点将得到更加清晰地理解。其中:

图 1 是显示根据本发明具体实施方式的阵列基片的平面图;

图 2 是在图 1 中沿线 I-I' 截取的液晶显示面板的截面图;

图 3 至 9 是显示制造图 1 中的阵列基片的方法的视图;

图 10 是显示根据本发明另一具体实施方式的阵列基片的平面图;

图 11 是图 10 中“A”部分的放大图;

图 12 是在图 11 中沿线 II-II' 截取的截面图;

图 13 是在图 11 中沿线 III-III' 截取的截面图; 以及

图 14 是在图 11 中沿线 IV-IV' 截取的截面图。

具体实施方式

参照附图,将对下文所示的本发明具体实施方式进行更加充分地描述。然而,本发明可以以不同的形式具体体现,但是应当认为对本发明的解释说明将不受本文提出的具体实施方式的限制,提供这些具体实施方式将更有利于对本发明完全和彻底的公开,并完全将发明内容告知本领域的熟练技术人员。在图中,层和区域的大小和相对大小为了更加清楚起见,可以进行夸大。

应该理解地是,当元件或层是指位于另一元件或层的“上面”、“连接到”或“连结到”另一元件或层的状态时,其可以是直接在、连接到或连结到另一元件或层上,或者可以存在中间元件或层。相反,当元件或层是指直接位于另一元件或层的“上面”、“直接连接到”、“直接连结到”另一元件或层的状态时,将不会有中间元件或层存在。整个说明书中,相同的数字标号代表相同的元件。正如这里所用的,术语“和/或”包含一个或多个所列出的相关项的任何和所有的组合。

应该理解地是,虽然术语第一、第二和第三等在此处可用于描述各种元件、部件、区域、层和/或部分,这些元件、部件、区域、层和/或部分不应该受这些术语的限制。这些术语仅仅用于区别出一个元件、部

件、区域、层或部分与另一区域、层或部分。因此，下文所讨论的第一元件、部件、区域、层或部分也可以称为第二元件、部件、区域、层或部分，并不会脱离本发明的宗旨。

诸如“在...之下”、“在...下面”、“较低”、“在...上面”、“上面的”以及相类似的空间相对术语，用在此外可以用于很容易地描述如图所示中的元件或与另一元件或特征的特征关系。应该理解地是，除了图 中所描述的方位外，空间相对术语可以包含所使用或操作的装置的所有不同的方位。例如，如果图中的装置翻转，那么描述成在其它元件或特征“之下”或“下面”的元件将可能定位在其它元件或特征的上面。因而实例中的术语“在...之下”可能包含在上面和在下面的方位。装置可以是不同的定位（旋转 90 度或在其它方位），并且相应地可以采用这里所解释的空间相对描述语。

这里所用的术语只是为了描述具体的实施方式，而不会对本发明有所限制。如在这里所用的单数形式“一个”、所述“也同样可以采用复数形式，除非在上下文中已经很清楚地表明有所不同。还进一步应该理解地是，术语“包括”和/或“包含”，当用在这种说明书中时，是指出现规定特征、整体单元、步骤、操作、元件和/或部件，但不排除出现的或另外的一个或多个其它特征、整体单元、步骤、操作、元件、部件和/或其群组。

参照能够示意性说明本发明的理想具体实施方式（和中间结构）的截面图，这里将对本发明的具体实施方式进行说明。同样地，可以预见到，由于制造技术和/或偏差的变化，示图中的形状的变化。因而，对本发明的具体实施方式的解释将不受这里所示出的区域的特殊形状的限制，例如，也包括由于制造而产生的形状偏差。例如，所示的长方形注入区域将典型地具有圆形或曲线型特征和/或在其边缘的注入浓度的梯度，而不是从注入到非注入区域的两元变化。同样地，通过注入而形成的内埋区域可以导致在内埋区域和通过其可能出现注入的表面之间出现一些注入。因而，在图中所示的区域实质上是示意性的，并且其形状并没有显示出装置的区域的实际形状，并且也没有限定本发明的内容。

除非有其它的限定，这里所用的所有术语（包括技术术语和科技术语）与本发明所属领域的普通技术人员通常所理解的含义是相同的。还将进一步理解地是，诸如那些在通用的字典中定义的术语应该解释为与上下文的相关技术中具有的含义相一致，并且将不会以理想的或非常正式的形式进行说明，除非在此有所限定。

图 1 是显示根据本发明中的具体实施方式的阵列基片的平面图。

参照图 1，阵列基片包括多根沿第一方向上形成的栅线 SL、多根沿实质上与第一方向垂直的第二方向上形成的数据线 DL（或源线）、以及多个由彼此相邻的栅线 SL 和数据线 DL 限定的像素区。

像素区包括开关元件 110、与开关元件 110 进行电气连接的储能电容器（CST）（未示出）、以及用作液晶电容（未示出）的第一电极的像素电极 160。

开关元件 110 包括与栅线 SL 相连接的栅极 111、与数据线 DL 相连接的源极 113、以及通过接触孔 170 与像素电极 160 相连接的漏极 114。通道层 112 形成于栅极 111 与源极和漏极 113 和 114 两者之间。漏极 114 覆盖形成于漏极 114 下面的通道层 112。接触孔 170 使漏极 114 的一部分暴露，并且所述暴露的漏极 114 覆盖通道层 112。因此，当形成接触孔 170 时，可以防止在通道层 112 中形成底切，并因而可以减少由于漏极 114 的沉陷和分离而出现缺陷像素。

储能电容器包括从与栅线 SL 相同的层形成的第一电极 150 以及作为第二电极的像素电极 160。第一电极 150 可以沿限定像素区的数据线 DL 形成。第一电极 150 实质上可以是沿沿像素区的各边的环形以提高孔径比。形成于像素区的储能电容器彼此相互连接。储能电容器通过接触孔 170 彼此相互电气连接，并且储能电容器通过延伸的第一电极彼此相互电气连接。当开关元件 110 关断时，储能电容器通过采用存储在储能电容器中的电荷维持提供给液晶电容的电场。

图 2 是在图 1 中沿线 I-I' 截取的液晶显示面板的截面图。

参照图 1 和 2，液晶显示面板包括阵列基片 100、滤色镜基片 200、以及设置在阵列基片 100 和滤色镜基片 200 之间的液晶层 300。

阵列基片 100 包括第一透明基片 101。栅极 111 和栅线 SL 通过在阵

列基片 100 上形成栅极金属层图案而形成于第一透明基片 101 上。同样，储能电容器（CST）的第一电极 150 也通过在阵列基片 100 上形成栅极金属层图案而形成于第一透明基片 101 上。作为栅绝缘层的第一绝缘层 102 形成于栅极金属层上。

包括半导体材料的通道层 112（或半导体层）形成于与栅极 111 相对应的第一绝缘层 102 上。通道层 112 包括活性层 112a 和电阻接触层 112b。通道层 112 沿漏极 114 从栅极 111 上形成。

数据线 DL 以及开关元件 110 的源极和漏极 113 和 114 是通过在栅极金属层上形成源极和漏极金属层的图案而形成。漏极 114 覆盖形成于漏极 114 下方的通道层 112。

钝化层 103 形成于源极金属层和漏极金属层上（源极和漏极）。第二绝缘层 104 形成于钝化层 103 上。可选择地是，第二绝缘层可以不形成于钝化层 103 上。

接触孔 170 使漏极 114 部分暴露，并通过覆盖钝化层 103 和第二绝缘层 104 的图案而形成。在平面图上接触孔 170 实质上具有长方形。接触孔 170 具有可用于使漏极 114 部分暴露的第一暴露部分（未示出），以及可用于使与漏极 114 相邻的第一透明基片 101 的一部分部分地暴露的第二暴露部分（未示出）。漏极 114 覆盖通道层 112，当形成接触孔 170 时，用以防止出现底切。

像素电极 160 通过在第二绝缘层 104 上形成透明电极层图案而形成于第二绝缘层 104 上。通过接触孔 170 像素电极 160 与漏极 114 进行电气相连。

滤色镜基片 200 包括第二透明基片 201、光阻层 210、彩色像素图案 220、以及透明电极层 230。光阻层 210 和彩色像素图案 220 形成于第一透明基片 201 上。光阻层 210 限定在第一透明基片 201 上的彩色像素图案 220 中的凹槽部分，并防止光泄漏。

彩色像素图案 220 形成于像素单元的凹槽部分中。彩色像素图案 220 显示出与入射光相应的色彩。彩色像素图案 220 典型地包括红、绿、蓝彩色图案。

透明电极层 230 用作与像素电极 160 相对应的普通电极 230，并且

给普通电极 230 施加普通电压。液晶电容器 (CLC) 由作为第一电极的像素电极 160 限定, 并且普通电极 230 作为第二电极。滤色镜基片 200 还进一步包括形成于光阻层 210 和彩色像素图案 220 上的平面层。平面层保护并使光阻层 210 和彩色像素图案 220 形成平面。

液晶层 300 设置在阵列基片 100 和滤色镜基片 200 之间。液晶的排列响应于在普通电极 230 和像素电极 160 之间形成的电场强度进行变化。

图 3 至 9 是显示制造图 1 中的阵列基片的方法的视图。

参照图 3 和 4, 通过采用诸如阴极真空喷镀加工、化学蒸镀加工等方法使诸如铝 (Al)、铜 (Cu) 等之类的金属沉积在透明基片 101 上而使栅极金属层形成于透明基片 101 上。开关元件 110 的栅极 111、储能电容器的栅线 SL 和第一电极 150 通过采用照相平版印刷术加工形成栅极金属图案的方法形成于透明基片 101 上。

参照图 5, 第一绝缘层 102 沉积于透明基片 101 上, 用以覆盖栅极金属层。第一绝缘层 102 包含诸如氮化硅、氧化硅等之类的绝缘材料。

参照图 6 和 7, 通道层 112 的活性层 112a 和电阻接触层 112b 顺序地沉积在第一绝缘层 102 上。活性层 112a 包含非晶硅 (amorphous silicon) 层 (a-Si), 并且电阻接触层 112b 包含具有掺杂物的掺杂非晶硅 (N+aSi)。

活性层 112a 和电阻接触层 112b 形成图案, 以用于在与栅极和漏极 111 和 114 相对应的区域上形成活性层 112a 和电阻接触层 112b。照相平版印刷术加工包括涂上光阻材料以形成光阻层, 使光阻层曝光, 使所述暴露的光阻层显影出, 以形成光阻图案, 并采用光阻图案作为蚀刻掩模部分地蚀刻底层。

随后, 源极和漏极金属层沉积在电阻接触层 112b 上, 并且光阻图案 (未示出) 通过使涂上一层光阻材料的层暴露并显影而形成。接着, 数据线 DL、源极和漏极 113 和 114 通过采用光阻图案作为蚀刻掩模蚀刻源极和漏极金属层而形成。漏极 114 形成于通道层 112 上, 用以覆盖通道层 112。采用源极和漏极 113 和 114 作为蚀刻掩模蚀刻电阻接触层 112b, 从而在开关元件 110 上形成通道层 112。

钝化层 103 形成于源极和漏极金属层上，第二绝缘层 104 形成于钝化层 103 上。第二绝缘层 104 包含诸如氮化硅、氧化硅等之类的无机绝缘材料。同样地，第二绝缘层 104 也可以包含诸如丙烯酸化合物、特氟纶 (teflon)、苯并环丁烯 (BCB)、cytop、全氟环丁烷 (PFCB) 等之类的低介电常数的有机绝缘材料。

参照图 8 和 9，通过采用掩模 500，接触孔 170 形成于钝化层 103 和第二绝缘层 104 上。

接触孔通过照相平版印刷的方法形成。根据照相平版印刷的方法，通过采用掩模 500 可选择地使光阻材料的部分暴露于光线下，并且使所述暴露的光阻材料显影出来形成光阻图案。在平面图上，接触孔 170 基本上具有长方形形状。接触孔 170 具有可用以使漏极 114 部分暴露的第一暴露部分，以及可用于使与漏极 114 相邻的透明基片 101 的一部分部分地暴露的第二暴露部分。接触孔 170 使漏极 114 部分地暴露，并且所述暴露的漏极 114 覆盖通道层 112。根据如上所述，通道层 112 没有暴露出，这样当蚀刻钝化层 103 和第二绝缘层 104 时，可以防止对通道层 112 的底切。

包含透明导体材料的透明电极层设置在第二绝缘层 104 上。透明导体材料的例子包括铟锡氧化物 (ITO)、铟锌氧化物 (IZO)、铟锡锌氧化物 (ITZO) 等。沉积的透明导体材料形成图案，以用于在像素区域形成像素电极 160。同样地，像素电极 160 与漏极 114 通过接触孔 170 进行电气连接。在通道层 112 上没有出现底切，并且漏极 114 安全地与像素电极 160 连接。因此，电场很容易地施加给像素电极 160。

图 10 是显示根据本发明另一具体实施方式的阵列基片的一部分的平面图。

参照图 10，阵列基片包括多根沿第一方向上形成的栅线 SL、多根沿实质上与第一方向垂直的第二方向上形成的数据线 DL (或源线)、以及多个由栅线 SL 和数据线 DL 限定的像素区。

像素区包括开关元件 (TFT) 410、与开关元件 410 电气相连的储能电容器 (CST) (未示出)、以及用作液晶电容 (CLC，未示出) 的一个电极的像素电极 460。

开关元件 410 包括与栅线 SL 相连接的栅极 411、与数据线 DL 相连接的源极 413、以及通过接触孔 470 与像素电极 460 相连接的漏极 414。通道层 412 形成于栅极 411 与源极和漏极 413 和 414 两者之间。漏极 414 覆盖形成于漏极 414 下面的通道层 412。

相应地，当通过蚀刻钝化层 403 和第二绝缘层 404 形成接触孔 470 时，通道层 412 可以没有发生底切，因此，可以防止由于漏极 414 的沉降和分离而产生缺陷像素的现象。

接触孔 470 包含可用以使漏极 414 部分暴露的第一暴露部分，以及可用以使与漏极 414 相邻的透明基片 401 的一部分部分暴露的第二暴露部分。在平面图上，接触孔 470 实质上具有 U 型形状，与 U 型的弯曲部分相对应的接触孔 470 使漏极 414 暴露，并且与 U 型的端部相对应的接触孔 470 使与漏极 414 相邻的透明基片 401 暴露。

储能电容器 (CST) 包括从与栅线 SL 相同层形成的第一电极 150、以及作为第二电极的像素电极 160。

图 11 是图 10 中“A”部分的放大图，图 12 是在图 11 中沿线 II-II' 截取的截面图，图 13 是在图 11 中沿线 III-III' 截取的截面图，图 14 是在图 11 中沿线 IV-IV' 截取的截面图。

参照图 11，开关元件 410 和与开关元件 410 相连接的像素电极 460 形成于像素区。开关元件 410 包括栅极 411、源极和漏极 413 和 414，以及在栅极与源极和漏极 413 和 414 两者之间形成的通道层 412。通道层 412 沿漏极 414 延伸。并且由漏极 414 覆盖。通过基本上具有 U 型形状的接触孔 470，漏极 414 与像素电极 460 部分连接。

参照图 11 和 12，接触孔 470 包括用以使漏极 414 部分暴露的第一暴露部分 470a，以及用以使与所述暴露的漏极 414 相邻的透明基片 401 的一部分部分暴露的第二暴露部分 470b。第一暴露部分 470a 与 U 型的弯曲部分相对应，并且第二暴露部分 470b 与 U 型的端部相对应。

在 U 型端部的第二暴露部分 470b 之间的支撑区域 'B' 没有被蚀刻，以用于支撑接触孔 470。因此，支撑区域 'B' 可以防止漏极 414 发生沉降和分离。

参照图 13，栅极 411 形成于透明基片 401 上，并且第一绝缘层 402

形成于栅极 411 上。活性层 412a 和电阻接触层 412b 顺序形成于与栅极 411 相对应的区域，以用于形成通道层 412。源极和漏极 413 和 414 形成于通道层 412 的一部分上，并且源极和漏极 413 和 414 与通道层 412 (412a+412b) 部分重叠。漏极 414 覆盖朝漏极 414 延伸的通道层 412。

钝化层 403 形成于源极和漏极 413 和 414 上。此外，第二绝缘层 404 形成于钝化层 403 上。可选择地是，第二绝缘层 404 也可以不形成于钝化层 403 上。

实质上具有 U 型形状的接触孔 470 部分形成于第二绝缘层 404 和所述钝化层上，以用于将像素电极 460 连接到开关元件 410 的漏极 414 上。第一暴露部分 470a 使漏极 414 部分暴露，第二暴露部分 470b 使与所述暴露的漏极 414 相邻的透明基片 401 的一部分部分地暴露。第二暴露部分 470b 使在其中漏极 414 与透明基片 401 相接触的相邻区域最小化，从而防止由于过蚀刻通道层 412 而引起的底切。

接触孔 470 包括在钝化层 403 和漏极 414 之间形成的第一阶梯部分，以及在漏极 414 和透明基片 401 之间形成的第二阶梯部分。因此，像素电极 460 同样也具有第一和第二阶梯部分。

漏极 414 完全覆盖通道层 412，因而在形成接触孔 470 时，可以减少通道层 412 的损失。此外，由于漏极 414 的沉陷和分离所引起的像素缺陷将会减少。

参照图 14，第二暴露部分 470b 和 470c 使透明基片 401 的一部分部分地暴露。支撑区域 ‘B’ 形成于第二暴露部分 470b 和 470c 之间。支撑区域 ‘B’ 没有被蚀刻，并因此可以支撑接触孔 470。支撑区域 ‘B’ 可以防止漏极 414 发生沉陷和分离。

端部 470b (第二暴露部分) 使与漏极 414 和透明基片 401 相接触的区域最小化，从而防止由于过蚀刻而引起的通道层 412a 和 412b 发生底切。

根据如上所述，可以防止由于形成于通道层 412 上的漏极 414 的沉陷和分离而引起缺陷像素的现象。

如上所述，在本发明中，漏极形成为用于覆盖形成于漏极下面的通道层 (或半导体层)。这样，当在漏极上方的预定区域蚀刻接触孔的过

程中，可以减少，甚至防止通道层发生底切。因此，可以防止在通道层上形成的漏极出现沉陷和分离的现象。

此外，实质上具有U型形状的接触孔部分形成于第二绝缘层和钝化层，以用于使像素电极与漏极和开关元件相连接。接触孔的第一暴露部分可以使漏极部分暴露，并且接触孔的第二暴露部分可以使与所述暴露出的漏极相邻的透明基片部分地暴露。第二暴露部分可以使在其中漏极与透明基片相接触的相邻区域最小化，从而防止由于通道层的过蚀刻而引起的底切，因此，可以防止在通道层上形成的漏极出现沉陷和分离的现象。

通过对如上所述的本发明的一些具体实施方式进行说明，可以理解的是，由权利要求所限定的本发明不受在上述中提出的具体实施方式说明的限制。本领域的熟练技术人员可能在此基础上做出各种变更而不会脱离由权利要求所限定的发明保护范围和主题精神。

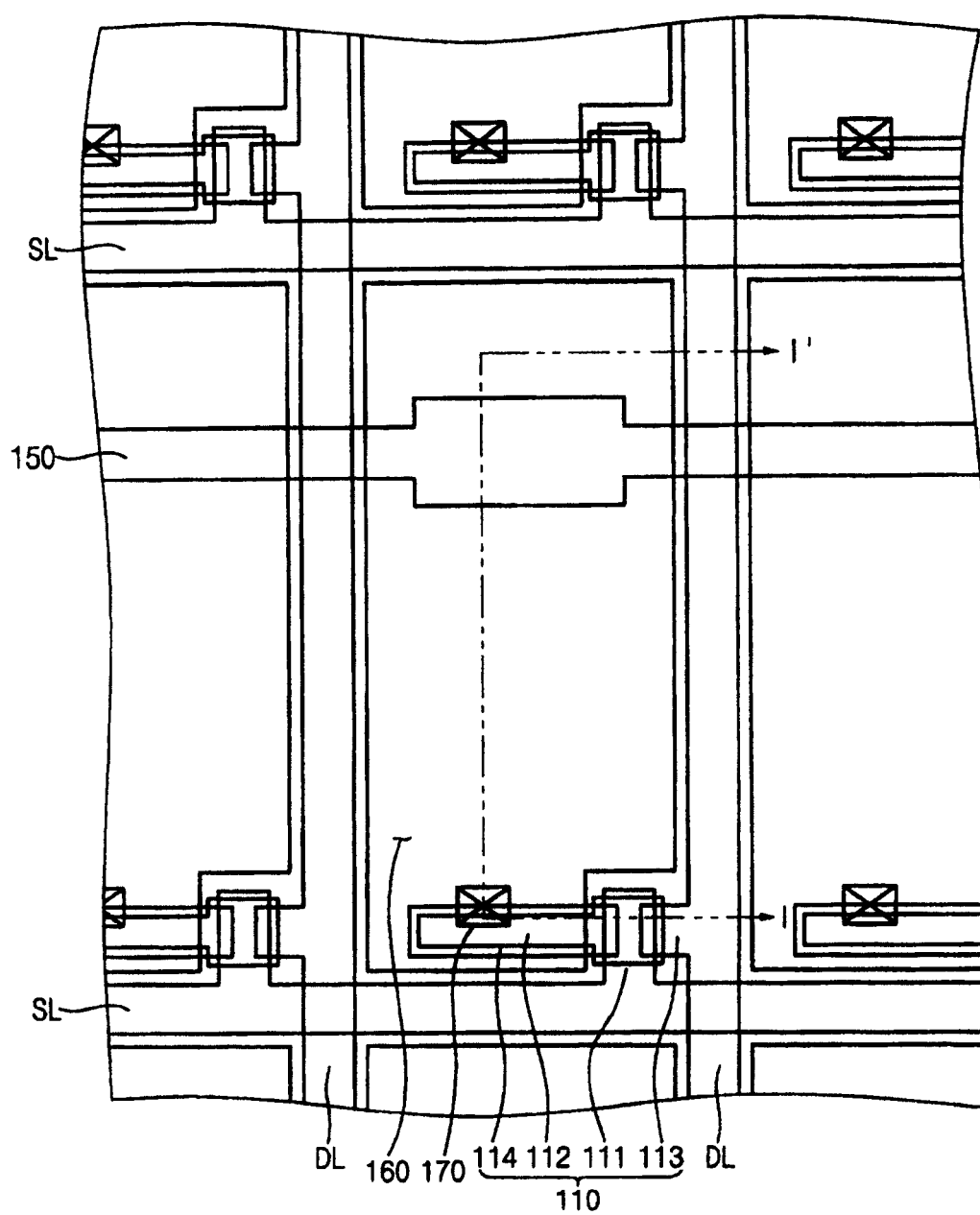


图 1

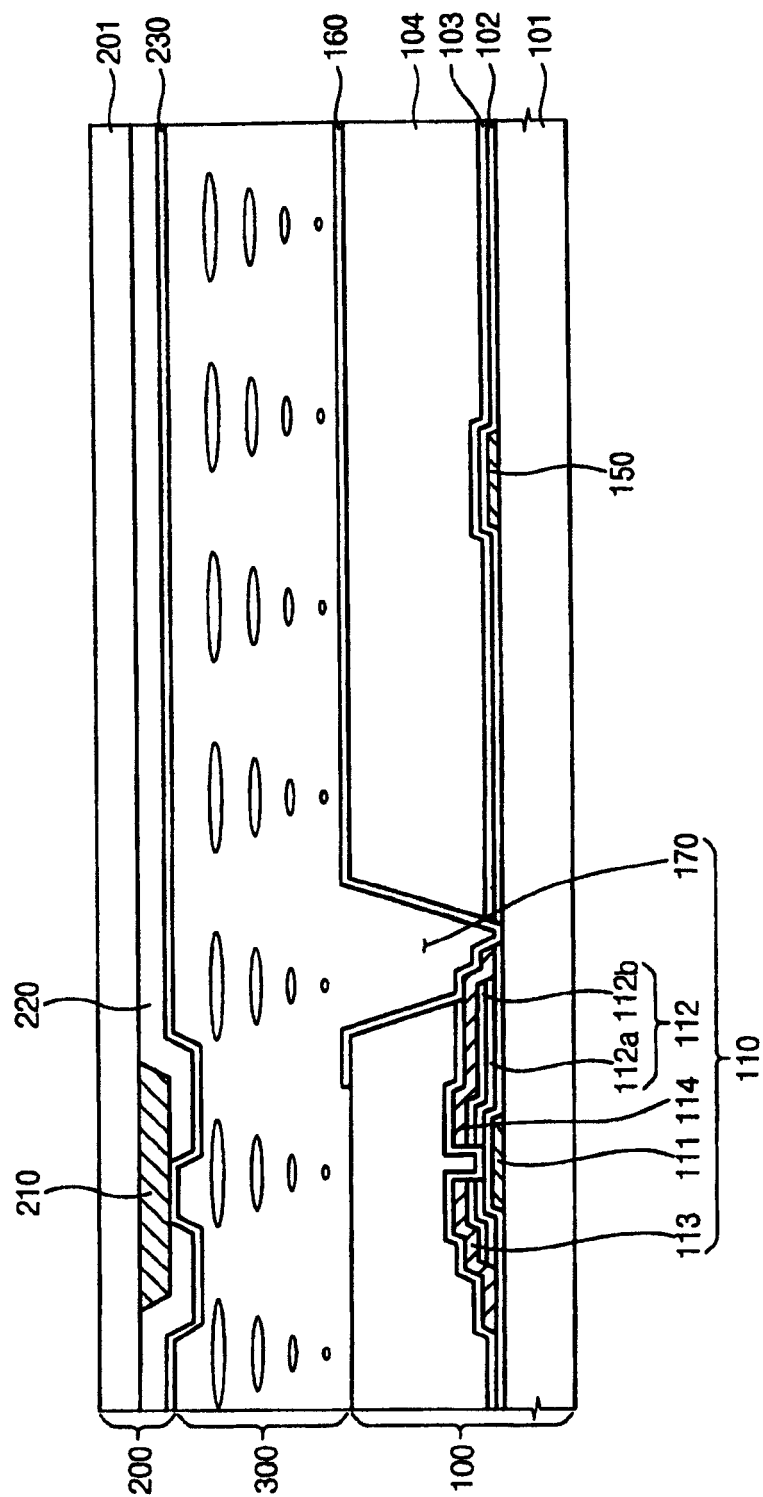


图 2

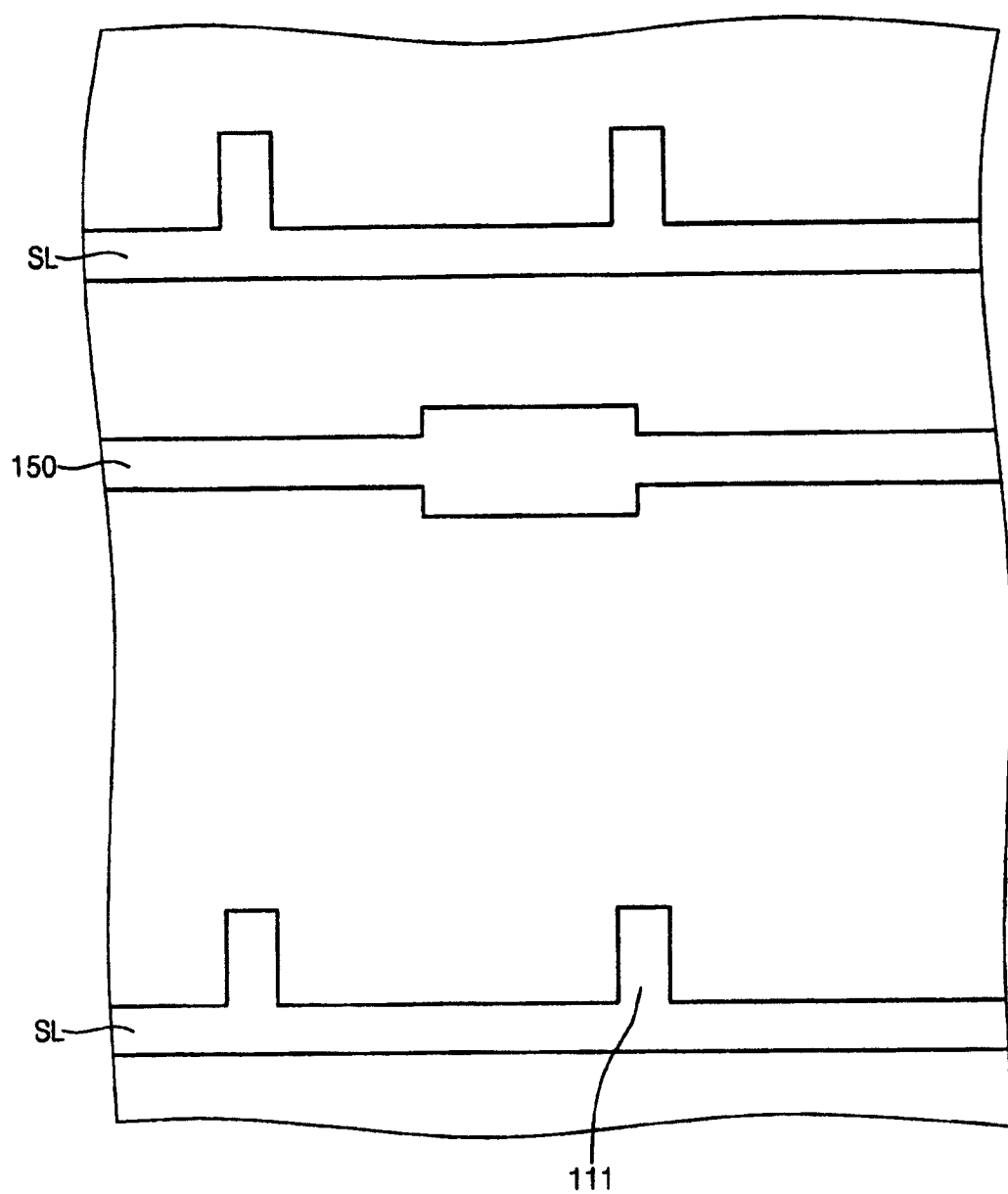
**图 3**



图 4

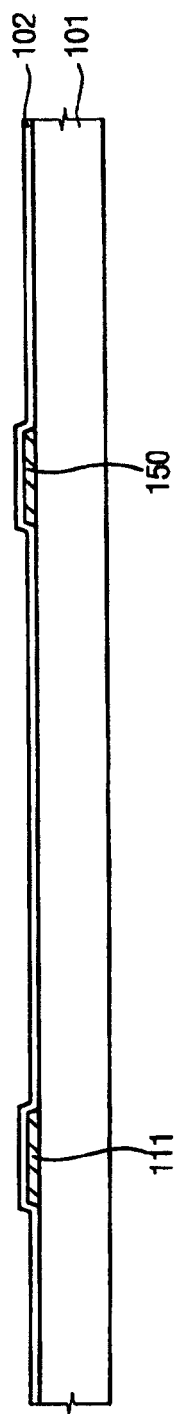


图 5

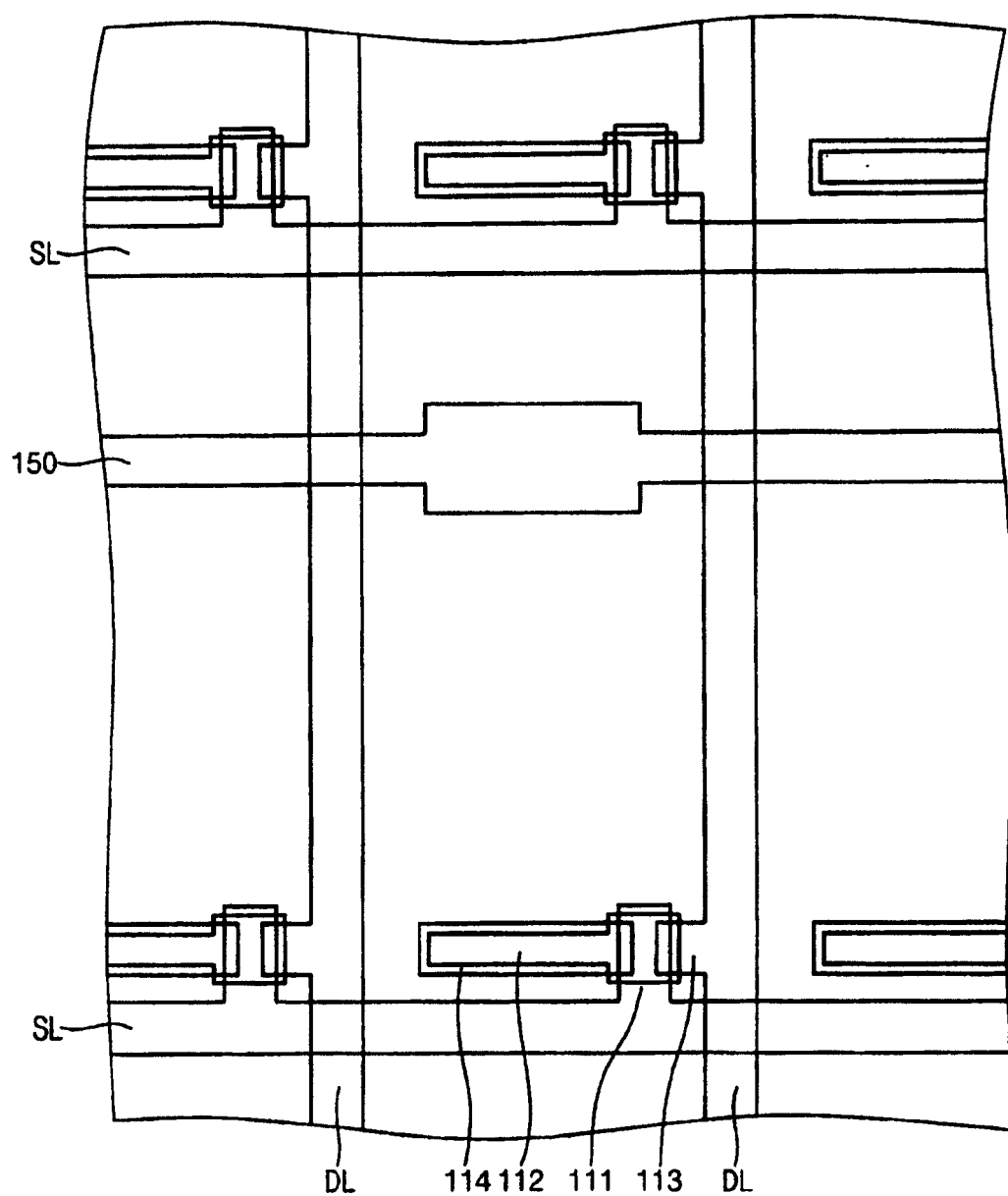


图 6

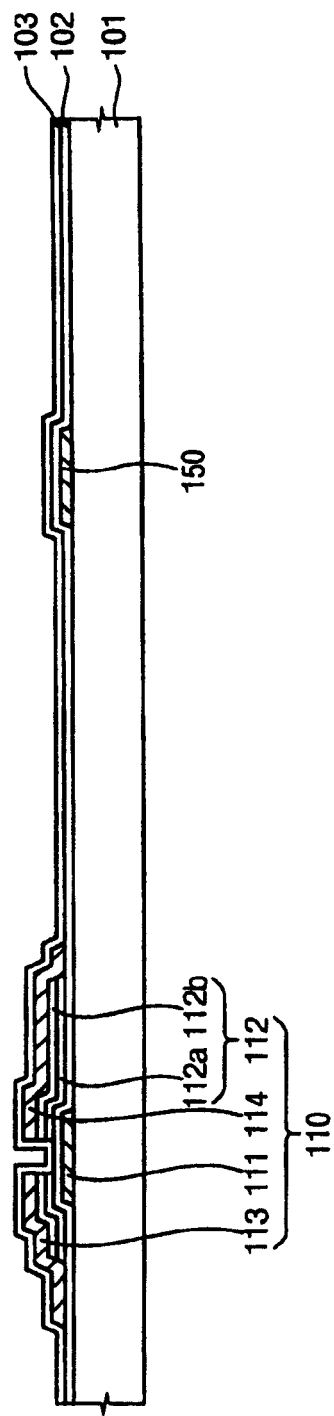


图 7

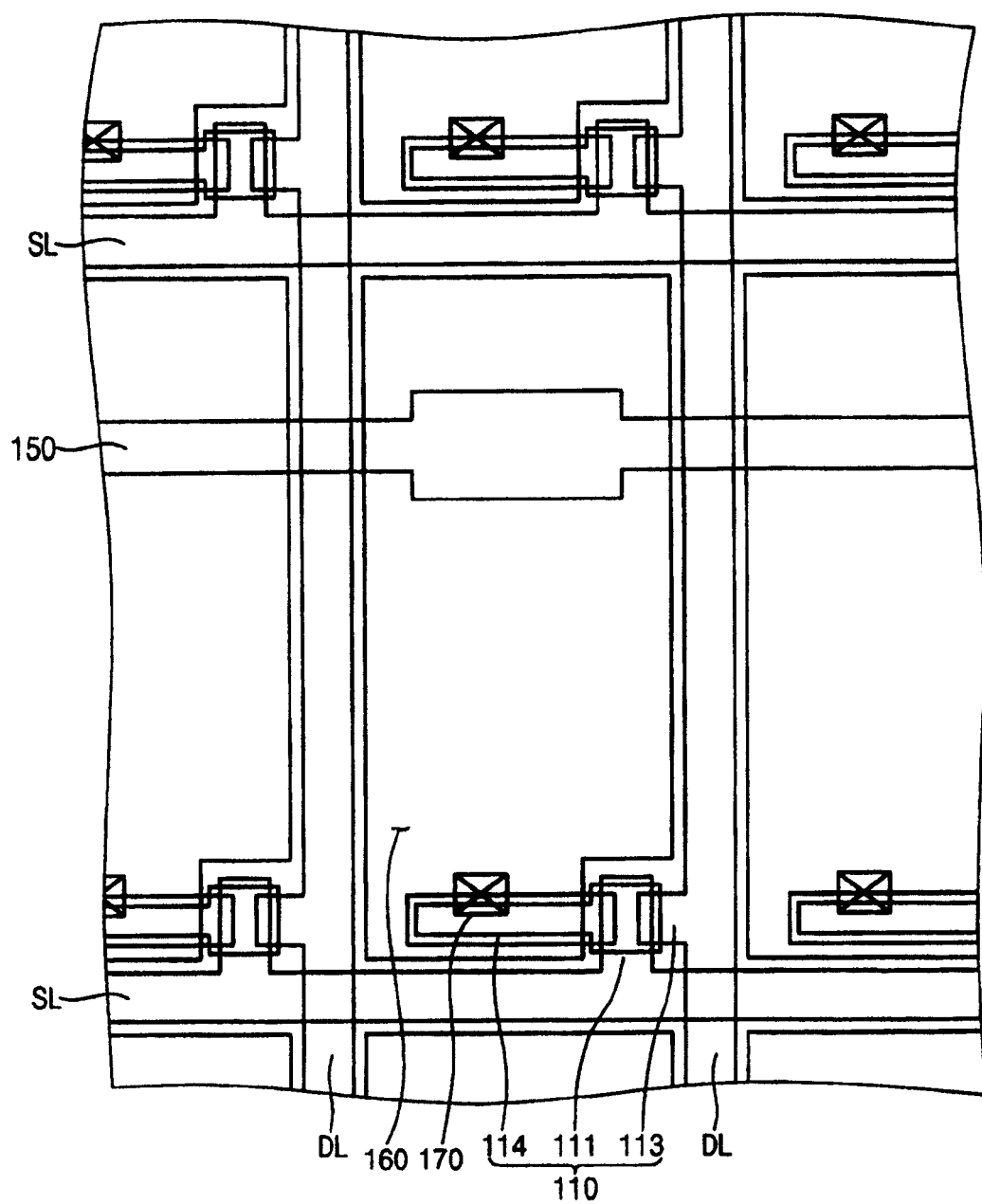


图 8

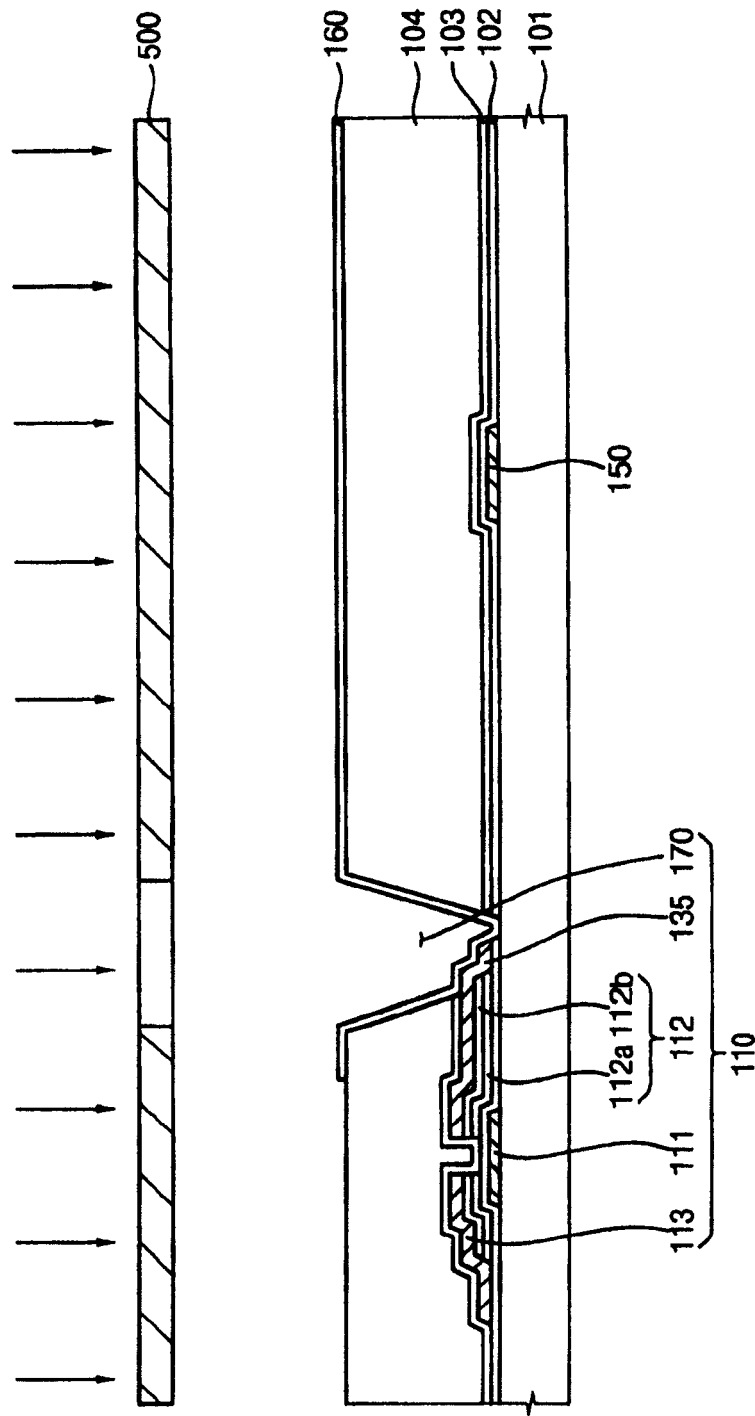


图 9

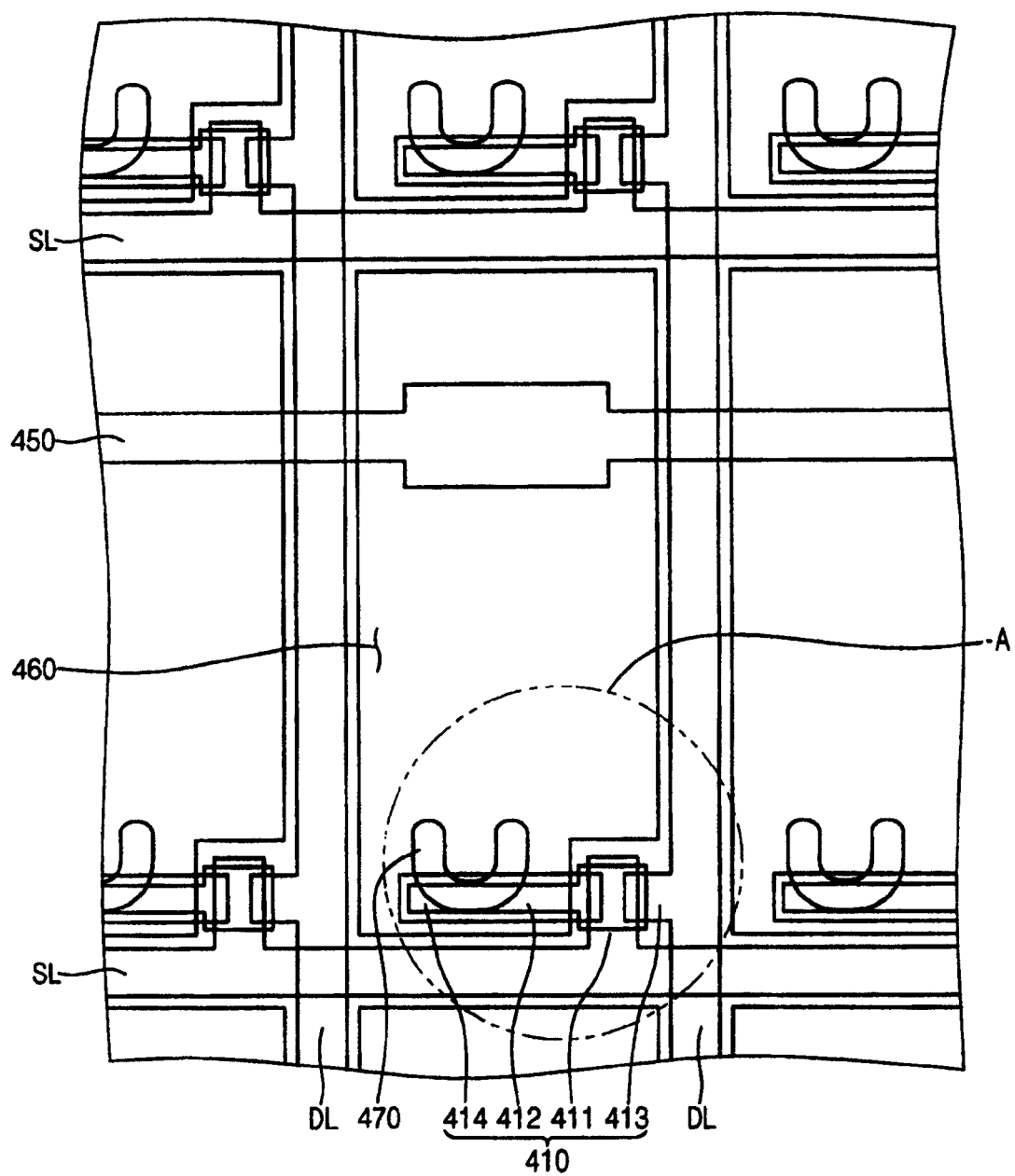


图 10

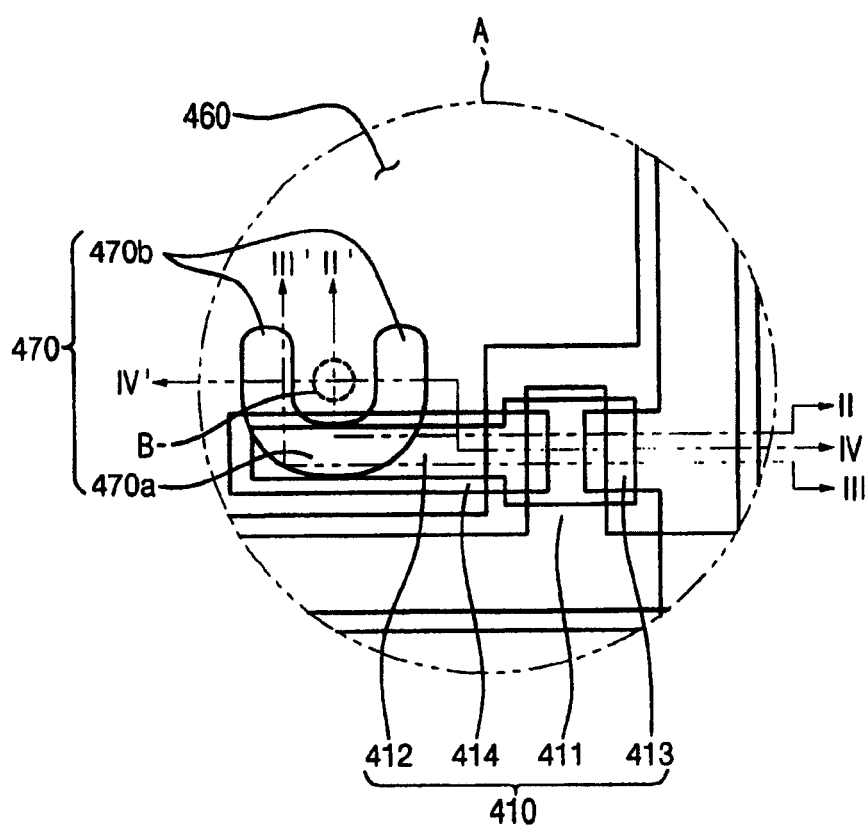


图 11

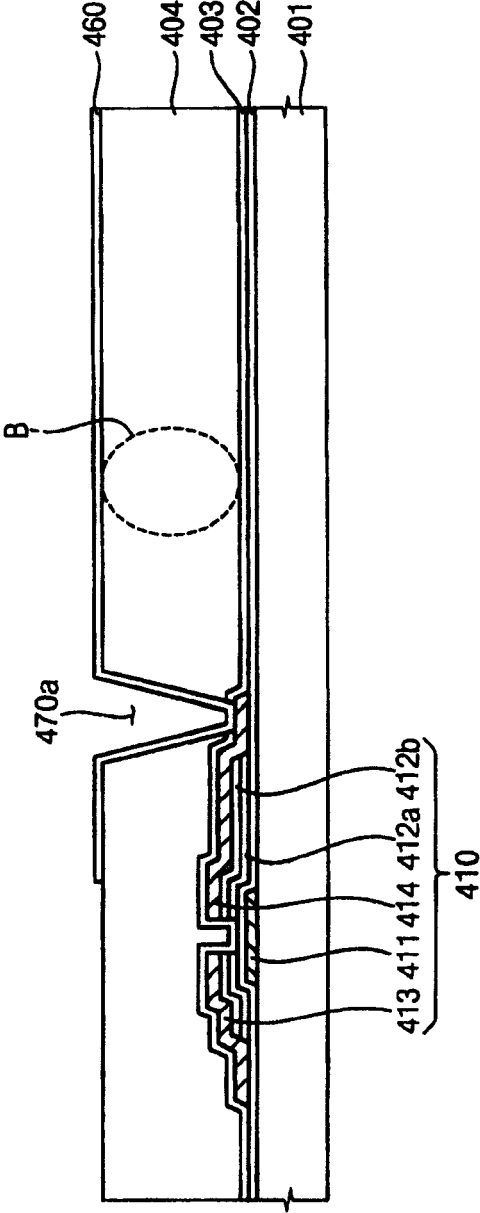


图 12

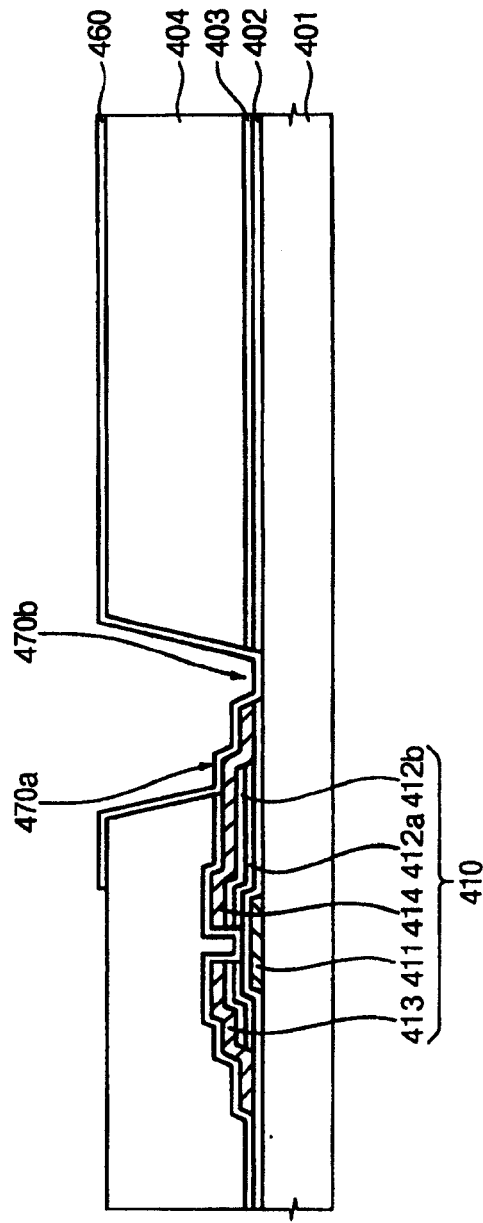


图 13

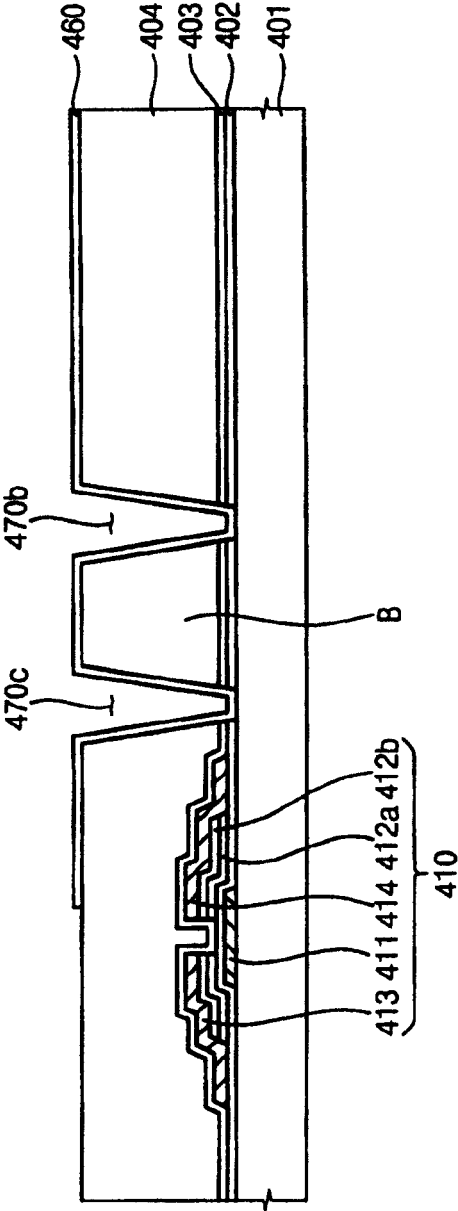


图 14

专利名称(译)	阵列基片及其制造方法和具有此阵列基片的液晶显示面板		
公开(公告)号	CN100458535C	公开(公告)日	2009-02-04
申请号	CN200510103633.6	申请日	2005-09-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	边宰成 闵勋基 李仁成 林铉洙		
发明人	边宰成 闵勋基 李仁成 林铉洙		
IPC分类号	G02F1/136 H01L29/786		
CPC分类号	H01L27/14621 H01L31/02162 G02F1/1368 G02F1/136227 H01L31/02164 H01L27/14623		
代理人(译)	王新华		
审查员(译)	马美娟		
优先权	1020040071570 2004-09-08 KR		
其他公开文献	CN1746756A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基片，其包括：透明基片、开关元件、绝缘层以及像素电极。开关元件包括：形成于透明基片上，并与栅线相连接的栅极、形成于栅极上，并在平行于所述栅极的第一方向上延伸的通道层、形成于透明基片上，与源线相连接的源极、以及形成于通道层上用以覆盖通道层的漏极。绝缘层具有接触孔以用于使漏极和透明基片部分暴露。像素电极通过接触孔可以与漏极相连接。当上述阵列基片用于液晶显示面板时，阵列基片可以减少像素缺陷。

