

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/1333 (2006.01)
G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610144553.X

[43] 公开日 2007 年 5 月 2 日

[11] 公开号 CN 1955804A

[22] 申请日 2004.2.26

[21] 申请号 200610144553.X

分案原申请号 200410003187.7

[30] 优先权

[32] 2003. 3. 28 [33] JP [31] 090834/2003

[32] 2003. 10. 29 [33] JP [31] 369354/2003

[71] 申请人 夏普株式会社

地址 日本大阪

[72] 发明人 泽崎学 田野濑友则 美崎克纪

[74] 专利代理机构 北京三友知识产权代理有限公司
代理人 李 辉

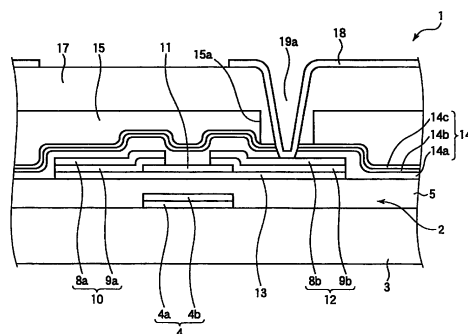
权利要求书 1 页 说明书 28 页 附图 24 页

[54] 发明名称

液晶显示装置用基板和使用它的液晶显示装置

[57] 摘要

本发明提供一种液晶显示装置用基板和使用它的液晶显示装置。其结构是：将在分别形成在多个像素区域中的像素电极和驱动该像素电极的 TFT (2) 之间形成的钝化膜 (14) 设置成 SiN 膜 (14a、14b)、SiO 层 (14c) 的层叠构造，使其最上层为 SiO 层 (14c)。在这样的层叠构造的钝化膜 (14) 上形成树脂 CF 层 (15)。树脂 CF 层 (15) 通过被直接形成在 SiO 层 (14c) 上，可抑制结合力的下降，在形成树脂 CF 层 (15) 时不容易发生 CF 的剥离，在对树脂 CF 层 (15) 形成接触孔时，不容易产生 CF 的残渣。由此，实现抑制导通不良，显示特性优异的可靠性高的 TFT 基板 (1)。



1. 一种液晶显示装置用基板，其特征在于：具有：

形成在像素区域中的开关元件；

形成在所述像素区域中的树脂滤色层；

形成在所述树脂滤色层上的像素电极；

为了电连接所述开关元件和所述像素电极而形成的，贯穿所述树脂滤色层，底部轮廓的纵向和横向长度不同，角部带圆形的接触孔。

2. 根据权利要求 2 所述的液晶显示装置用基板，其特征在于：

所述底部轮廓的长轴和短轴的长度比（长短轴长度比=短轴长度/长轴长度）小于等于 0.5。

3. 一种液晶显示装置用基板，其特征在于：具有：

形成在像素区域中的开关元件；

形成在所述像素区域中的树脂滤色层；

形成在所述树脂滤色层上的像素电极；

为了电连接所述开关元件和所述像素电极而形成的，贯穿所述树脂滤色层并形成底部轮廓的接触用沟。

4. 根据权利要求 3 所述的液晶显示装置用基板，其特征在于：

具有横切所述像素区域内的存储电容总线；

所述接触用沟的底部轮廓形成在所述存储电容总线的上方，比所述存储电容总线的宽度窄。

5. 根据权利要求 1~3 中任意一项所述的液晶显示装置用基板，其特征在于：

对应所述树脂滤色层的各色，所述底部轮廓内的开口面积不同。

6. 根据权利要求 1~5 中任意一项所述的液晶显示装置用基板，其特征在于：

所述树脂滤色层的形成材料是负片型。

液晶显示装置用基板和使用它的液晶显示装置

本申请是申请日为2004年2月26日，申请号为200410003187.7，发明名称为“液晶显示装置用基板和使用它的液晶显示装置”的专利申请的分案申请。

技术领域

本发明涉及液晶显示装置用基板和使用它的液晶显示装置，特别是涉及在形成薄膜晶体管等开关元件的阵列基板一侧形成滤色器的液晶显示装置用基板和使用这样的液晶显示装置用基板的液晶显示装置。

背景技术

以往，作为把薄膜晶体管（Thin Film Transistor; TFT）作为开关元件使用的有源矩阵型液晶显示装置（Liquid Crystal Display; LCD），提出了反参差型 TFT-LCD 等（例如参照专利文献 1）。近年，为了实现宽开口率，也提出使用在形成 TFT 等开关元件的阵列基板一侧形成滤色器（Color Filter; CF）的 CF-on-TFT 构造的 LCD 用基板的 LCD（例如参照专利文献 2）。在这样的 CF-on-TFT 构造的 LCD 用基板上，通常在除了与像素电极的接触部分的 TFT 上形成由无机绝缘材料构成的钝化膜。

图 13 是以往的 CF-on-TFT 构造的 LCD 用基板的 1 个像素区域的一例的俯视图，图 14 是图 13 的 B-B 剖视图。在 TFT 基板 100 上，在透明绝缘性基板 101 上形成栅极总线（GB）102。在其上全面形成绝缘膜 103，隔着绝缘膜 103 与栅极总线 102 交叉形成漏极总线（DB）104。由栅极总线 102 和漏极总线 104 划分的区域成为像素区域。而且，在栅极总线 102 和漏极总线 104 的交叉位置附近形成 TFT105。

TFT105 具有由上部金属层 106a 和电阻接触层 107a 构成的漏极 108，其端部位于形成在栅极总线 102 上方的沟道保护膜 109 上的端部。上部

金属层 106b 和电阻接触层 107b 构成的源极 110 与漏极 108 同样，形成在沟道保护膜 109 的另一端侧。在绝缘膜 103 和沟道保护膜 109 之间形成工作半导体层 111，工作半导体层 111 与电阻接触层 107a、107b 连接。在这样结构的 TFT105 中，沟道保护膜 109 正下方的栅极总线 102 区域作为栅极起作用，位于其间的区域中的绝缘膜 103 作为栅绝缘膜起作用。

在 TFT105 的上层形成氮化硅层 (Si_3N_x ；以下称作“SiN”)的钝化膜 112，隔着钝化膜 112 在像素区域内形成树脂 CF 层 113。在树脂 CF 层 113 上形成保护 (OC) 层 114，在 OC 层 114 上把透明氧化电极膜构图，形成像素电极 115。像素电极 115 通过贯穿 OC 层 114 和钝化膜 112 的接触孔 116a 与源极 110 连接。同样，像素电极 115 通过接触孔 116b 连接在隔着绝缘膜 103 形成在存储电容总线 (CB) 117 上的存储电容电极 118 上。

这样，在以往的 CF-on-TFT 构造的 TFT 基板上，在 TFT105 和树脂 CF 层 113 之间形成 SiN 的钝化膜 112。由于在树脂 CF 层 113 中例如作为色成分而使用了分散了颜料的树脂，所以通过形成钝化膜 112，可防止颜料的无机成分向工作半导体层 111 等扩散。

可是，如果在 TFT 的上层隔着 SiN 的钝化膜形成树脂 CF 层，则由于 SiN 表面的羟基 (OH 基) 的状态随时间变化，使钝化膜与树脂 CF 层的结合力下降，在形成树脂 CF 层时，CF 从 SiN 表面剥离，或在形成到达 TFT 的接触孔时，树脂 CF 层的蚀刻残渣残留在接触孔内。由于这样的 CF 残渣或剥离，发生色纯度不良等问题，此外，由于在接触孔内成膜的像素电极材料的图案不良，有时也发生像素电极与 TFT 未能构成接触的问题。

[专利文献 1]特开平 6-202153 号公报

[专利文献 2]特开平 10-39292 号公报

发明内容

本发明是鉴于这样的问题而提出的，其目的在于：提供一种不会形成 CF 的残渣或剥离，不会发生导通不良的 CF-on-TFT 构造的 LCD 用基板和使用这样的 LCD 用基板的 LCD。

在本发明中，为了解决所述问题，提供了一种能由图 1 所示的结构

实现的 LCD 用基板。本发明的 LCD 用基板具有在分别形成在多个像素区域中的像素电极和驱动所述像素电极的开关元件之间形成的钝化膜、形成在所述钝化膜上的 CF 层，其特征在于：所述钝化膜具有 SiN 层和氧化硅层（ SiO_x ；以下称作“SiO”）或氧氮化硅层（ SiO_xN_y ；以下称作“SiON”）的层叠构造，挨着所述 CF 层形成所述 SiO 层或所述 SiON 层。

作为 LCD 用基板，根据图 1 所示的结构的 TFT 基板 1，形成在像素电极 18 和开关元件 TFT2 之间的钝化膜 14 具有 SiN 层 14a、14b、SiO 层 14c 的层叠构造。其中，SiO 层 14c 形成在最上层，挨着形成在上层的树脂 CF 层 15。由于 SiO 层 14c 的表面状态随时间的变化小，稳定，所以即使在其上形成树脂 CF 层 15，也不容易发生 CF 的剥离，此外，即使蚀刻树脂 CF 层 15，也不容易产生 CF 的残渣。代替 SiO 层 14c 使用 SiON 层，也是同样。

此外，在本发明中，提供一种 LCD，包含：具有在分别形成在多个像素区域中的像素电极和驱动所述像素电极的开关元件之间形成的钝化膜、形成在所述钝化膜上的 CF 层的 LCD 用基板；与所述 LCD 用基板相对配置的对置基板；夹在所述 LCD 用基板和所述对置基板之间的液晶层；其特征在于：所述 LCD 用基板中，所述钝化膜具有 SiN 层和 SiO 层或 SiON 层的层叠构造，挨着所述 CF 层形成所述 SiO 层或所述 SiON 层。

根据这样的 LCD，在 LCD 用基板中不容易产生 CF 的残渣或剥离，所以抑制了导通不良的发生，使用它制造的 LCD，可提高显示特性和可靠性。

在本发明中，形成在 LCD 用基板的像素电极和开关元件之间的钝化膜为 SiN 层和 SiO 层或 SiON 层的层叠构造，CF 层挨着 SiO 层或 SiON 层。由此，抑制 CF 的残渣或剥离的发生，能抑制导通不良的发生，能实现显示特性优异的可靠性高的 LCD 用基板和 LCD。

通过控制 SiO 层或 SiON 层的膜厚、SiN 层的内部构造，能使形成在钝化膜上的接触孔为截面顺锥形，能实现不会发生导通不良的高性能的 LCD 用基板和 LCD。

附图说明

图 1 是表示本发明实施形态 1 的 TFT 基板的 TFT 部分的主要部分剖视图。

图 2 是表示本发明实施形态 1 的 TFT 基板的 1 个像素区域的俯视图。

图 3 是 GB 形成工序的说明图。

图 4 是绝缘膜形成工序的说明图。

图 5 是沟道保护膜形成工序的说明图。

图 6 是电阻层和金属层形成工序的说明图。

图 7 是电极和工作半导体层形成工序的说明图。

图 8 是钝化膜形成工序的说明图。

图 9 是 CF 层形成工序的说明图。

图 10 是 OC 层形成工序的说明图。

图 11 是像素电极连接用接触孔的形成工序的说明图。

图 12 是像素电极形成工序的说明图。

图 13 是表示以往的 CF-on-TFT 构造的 LCD 用基板的 1 个像素区域一例的俯视图。

图 14 是图 13 的 B-B 剖视图。

图 15 是表示成为本发明实施形态 2 的前提的以往的液晶显示装置用基板结构的图。

图 16 是表示本发明实施形态 2 的实施例 2-1 的液晶显示装置用基板结构的图。

图 17 是表示本发明实施形态 2 的实施例 2-1 的液晶显示装置用基板结构的剖视图。

图 18 是表示本发明实施形态 2 的实施例 2-1 的液晶显示装置用基板的制造方法的工序剖视图。

图 19 是表示本发明实施形态 2 的实施例 2-1 的液晶显示装置用基板的制造方法的工序剖视图。

图 20 是表示本发明实施形态 2 的实施例 2-1 的液晶显示装置用基板的制造方法的工序剖视图。

图 21 是表示本发明实施形态 2 的实施例 2-1 的液晶显示装置用基板

的制造方法的工序剖视图。

图 22 是表示本发明实施形态 2 的实施例 2-2 的液晶显示装置用基板结构的图。

图 23 是表示本发明实施形态 2 的实施例 2-2 的液晶显示装置用基板结构的剖视图。

图 24 是表示本发明实施形态 2 的实施例 2-2 的液晶显示装置用基板的制造方法的工序剖视图。

图 25 是表示本发明实施形态 2 的实施例 2-2 的液晶显示装置用基板的制造方法的工序剖视图。

图 26 是表示本发明实施形态 2 的实施例 2-2 的液晶显示装置用基板的制造方法的工序剖视图。

图 27 是表示本发明实施形态 2 的实施例 2-2 的液晶显示装置用基板的制造方法的工序剖视图。

图 28 是表示本发明实施形态 2 的实施例 2-2 的液晶显示装置用基板的制造方法的工序剖视图。

图 29 是表示本发明实施形态 2 的实施例 2-2 的液晶显示装置用基板的结构的图。

图中：1—TFT 基板；2—TFT；3—玻璃基板；4—栅极总线；4a—Al 类金属层；4b—高熔点金属层；5—绝缘膜；6—漏极总线；7—存储电容总线；8a、8b—上部金属层；9a、9b—电阻接触层；9c— n^+ 型 a—Si 层；10—漏极；11—沟道保护膜；11a、14a、14b—SiN 层；12—源极；12a—连接布线；13—工作半导体层；13a—a—Si 层；14—钝化膜；14c—SiO 层；15—树脂 CF 层；15a、15b、19a、19b、19b'、21、22—接触孔；16—存储电容电极；17—OC 层；18—像素电极；19c—接触用沟；20—金属层。

具体实施方式

实施形态 1

下面，参照附图，以把形成 TFT 的 TFT 基板作为 LCD 用基板使用在

LCD 中的情况为例，详细说明本发明实施形态 1。

(实施例 1-1)

首先，对实施例 1-1 进行说明。

图 1 是表示实施例 1-1 的 TFT 基板的 TFT 部分的主要部分剖视图，图 2 是实施例 1-1 的 TFT 基板的 1 个像素区域的俯视图。其中，图 1 表示图 2 的 A-A 截面。实施例 1-1 的 LCD 具有以下构造：将形成有作为开关元件的如图 1 和图 2 所示的 TFT2 的 TFT 基板 1 与形成有公共电极的对置基板贴合，在其间封入液晶。

在这样的 LCD 中使用的 TFT 基板 1 上，在作为透明绝缘性基板的玻璃基板 3 上，隔着铝 (Al) 类金属层 4a 层叠形成钛 (Ti)、铬 (Cr)、钼 (Mo) 等高熔点金属层 4b，形成多个栅极总线 4 (但是，图 2 中只表示 1 条)。在其上全面形成由 SiN 构成的绝缘膜 5，隔着绝缘膜 5 与栅极总线 4 交叉形成由高熔点金属构成的多条漏极总线 6 (但是，图 2 中只表示 2 条)。由栅极总线 4 和漏极总线 6 划分的区域成为 TFT 基板 1 的像素区域。TFT2 形成在这些栅极总线 4 和漏极总线 6 的交叉位置附近。在这样形成 TFT2 的各像素区域中，与栅极总线 4 平行形成横切其大致中央的存储电容总线 7。存储电容总线 7 与栅极总线 4 同样，由 Al 类金属层和高熔点金属层的层叠构造构成。

TFT2 具有由高熔点金属形成的上部金属层 8a 和 n^+ 型非晶体硅 (a-Si) 形成的电阻接触层 9a 构成的漏极 10，其端部位于形成在栅极总线 4 上的沟道保护膜 11 上的一端部。成为上部金属层 8a 连接在漏极总线 6 上，TFT2 的漏极 10 连接在漏极总线 6 上的状态。而由上部金属层 8b 和电阻接触层 9b 构成的源极 12 与漏极 10 同样，形成在沟道保护膜 11 的另一端部侧。在绝缘膜 5 和沟道保护膜 11 之间形成由 a-Si 构成的工作半导体层 13，工作半导体层 13 与电阻接触层 9a、9b 连接。在这样的结构的 TFT2 中，沟道保护膜 11 正下方的栅极总线 4 区域作为栅极起作用，位于它们之间的区域中的绝缘膜 5 作为栅绝缘膜起作用。

在 TFT2 的上层形成层叠了 SiN 层 14a、14b 以及 SiO 层 14c 的钝化膜 14，隔着钝化膜 14，在像素区域内形成树脂 CF 层 15。在树脂 CF 层

15 上, 分别形成到达源极 12 的正上方、隔着绝缘膜 5 形成在存储电容总线 7 上的存储电容电极 16 正上方的钝化膜 14 的接触孔 15a、15b。在形成接触孔 15a、15b 的树脂 CF 层 15 上, 使用绝缘性有机树脂材料形成 OC 层 17。在 OC 层 17 上把由 ITO (Indium Tin Oxide) 等构成的透明导电膜构图, 形成像素电极 18。像素电极 18 通过在树脂 CF 层 15 的形成接触孔 15a 的区域上贯通 OC 层 17 和钝化膜 14 形成的接触孔 19a 连接在源极 12 上。同样, 像素电极 18 通过贯通 OC 层 17 和钝化膜 14 的接触孔 19b 也连接在存储电容电极 16 上。

在所述结构的 TFT 基板 1 中, 在树脂 CF 层 15 的除去接触孔 15a 的区域中形成在 TFT2 和树脂 CF 层 15 之间的钝化膜 14 具有从玻璃基板 3 一侧按顺序层叠 SiN 层 14a、14b 和 SiO 层 14c 的构造。其中, 形成在最上层的 SiO 层 14c 的表面 OH 基状态在 TFT 基板 1 的制造环境下大致不随时间发生变化。因此, 通过使钝化膜 14 的最上层为 SiO 层 14c, 树脂 CF 层 15 直接形成在 SiO 层 14c 上, 能抑制钝化膜 14 和树脂 CF 层 15 之间的结合力的下降。由此, 可大幅度抑制形成树脂 CF 层 15 时产生的 CF 从钝化膜 14 的剥离, 可大幅度抑制形成接触孔 15a、15b 时产生的 CF 的残渣或剥离的发生。

可是, 如果把 SiO 层 14c 形成得厚, 由于该膜厚, 有时钝化膜 14 蚀刻为截面反锥形。这是因为在钝化膜 14 的蚀刻时通常使用氟类气体, 但是 SiO 层 14c 与形成在其下层的 SiN 层 14a、14b 相比, 蚀刻率慢。如果钝化膜 14 变为这样的截面反锥形, 则在此后形成像素电极 18 时, 会产生不能形成透明导电膜材料膜的部分, 将会导致 TFT2 的源极 12 与像素电极 18 或存储电容电极 16 与像素电极 18 的不能接触。因此, 当整体上以 200nm~400nm 左右的膜厚形成钝化膜 14 时, 形成在最上层的 SiO 层 14c 的膜厚希望小于等于 20nm。此外, SiO 层 14c 为了可靠取得其表面状态的效果, 希望膜厚大于等于 3nm。

并且, 钝化膜 14 的 SiN 层 14a、14b, 与上层侧的 SiN 层 14b 相比, 以厚膜形成下层侧的 SiN 层 14a, 关于它们中包含的 Si 原子的浓度 (Si 浓度), 使其满足上层侧>下层侧的关系。或者, 关于与 SiN 层 14a、14b

内的 Si 原子结合的 H 原子的浓度 (Si-H 浓度), 使其满足上层侧>下层侧的关系。这样, 通过使钝化膜 14 中包含的 SiN 的 Si 原子和 N 原子的组成变化, 调整上下层的 Si 浓度或 Si-H 浓度, 控制它们的蚀刻率, 把钝化膜 14 蚀刻为截面顺锥形。

下面, 参照图 3~图 12 详细说明所述 TFT 基板 1 的制造方法。图 3 是栅极总线的形成工序的说明图, 图 4 是绝缘膜形成工序的说明图, 图 5 是沟道保护膜形成工序的说明图, 图 6 是电阻层和金属层形成工序的说明图, 图 7 是电极和工作半导体层形成工序的说明图, 图 8 是钝化膜形成工序的说明图, 图 9 是 CF 层形成工序的说明图, 图 10 是 OC 层形成工序的说明图, 图 11 是像素电极连接用的接触孔形成工序的说明图, 图 12 是像素电极形成工序的说明图。其中, 在图 3~图 12 中, 关于图 1 和图 2 所示的要素, 付与相同的符号, 省略说明的细节。

首先, 就栅极总线的形成工序加以说明。栅极总线 4 的形成如图 3 所示, 在玻璃基板 3 上, 根据需要, 形成 SiO_x 等的保护膜, 在整个面上, 例如通过溅射法, 形成约 130nm 膜厚的 Al 或 Al 合金膜。并且, 在其上面, 例如通过溅射法, 连续形成约 70nm 膜厚的 Ti 或 Ti 合金等的高熔点金属膜。由此, 在玻璃基板 3 上形成合计约 200nm 膜厚的金属层。作为该金属层的形成中使用的 Al 合金, 能使用在 Al 中包含钕 (Nd)、硅 (Si)、铜 (Cu)、Ti、钨 (W)、钽 (Ta)、钪 (Sc) 中的一种或 2 种以上的材料。此外, 作为在金属层的形成中使用的高熔点金属, 除了所述 Ti、Ti 合金, 还能使用 Cr、Mo、Ta、W 和包含它们的合金等。

接着, 在整个基板表面上形成抗蚀剂层后, 使用光掩模或例如中间掩模标线等第一掩模, 进行曝光, 形成抗蚀剂掩模。然后, 通过使用卤素类气体的干蚀刻, 形成图 3 所示的 Al 类金属层 4a 和高熔点金属层 4b 的层叠构造, 形成栅极总线 4。这时, 也同时形成图 2 所示的存储电容总线 7, 此外, 虽未图示, 但是在栅极总线 4 和存储电容总线 7 的端子形成位置上同时形成端子电极。

下面, 描述绝缘膜的形成工序。在形成了如图 3 所示的栅极总线 4, 形成图 2 所示的存储电容总线 7 后, 如图 4 所示, 通过等离子 CVD (Chemical

Vapor Deposition) 法, 以膜厚约 40nm 在基板整个面上形成 SiN 膜, 形成绝缘膜 5。该绝缘膜 5 如上所述, 一部分作为栅绝缘膜起作用。接着, 通过等离子 CVD 法, 以膜厚约 30nm 在基板整个面上形成 a-Si 层 13a, 再通过等离子 CVD 法, 以膜厚约 120nm 在基板整个面上形成 SiN 层 11a。

下面, 描述沟道保护膜的形成工序。在形成图 4 所示的绝缘膜 5、a-Si 层 13a 以及 SiN 层 11a 后, 通过旋转涂敷, 在基板整个面上涂敷光致抗蚀剂, 对玻璃基板 3 进行以栅极总线 4 和存储电容总线 7 为掩模的背面曝光, 自动调整成只使栅极总线 4 的正上方和存储电容总线 7 的正上方的区域成为未曝光区域。接着, 从正向使用第二掩模曝光, 形成只在形成沟道保护膜 11 的区域上残存光致抗蚀剂的抗蚀图。把它作为蚀刻掩模, 对图 4 所示的 SiN 层 11a 进行使用氟类气体的干蚀刻, 如图 5 所示, 形成沟道保护膜 11。

下面, 描述电阻层和金属层的形成工序。在形成图 5 所示的沟道保护膜 11 后, 用稀氟酸把 a-Si 层 13a 表面洗净, 除去自然氧化膜, 然后, 立即如图 6 所示, 通过等离子 CVD 法, 以膜厚约 30nm, 在基板整个面上形成 n⁺型 a-Si 层 9c。接着, 在 n⁺型 a-Si 层 9c 上, 通过溅射法, 分别以膜厚约 20nm/75nm/40nm 形成用于形成图 1 或图 2 所示的漏极总线 6、漏极 10、源极 12、存储电容电极 16 的由 Ti (或 Ti 合金)/Al (或 Al 合金)/Ti (或 Ti 合金) 构成的金属层 20。此外, 在该金属层 20 中, 除了 Ti 以外, 也能使用 Cr、Mo、Ta、W 和包含它们的合金等。n⁺型 a-Si 层 9c 作为用于使金属层 20 和 a-Si 层 13a 良好接触的电阻层起作用。

下面, 描述电极和工作半导体层的形成工序。如图 6 所示, 在 n⁺型 a-Si 层 9c 上形成金属层 20 后, 在基板整个面上形成光致抗蚀剂层, 使用第三掩模把光致抗蚀剂层曝光后, 显影, 形成抗蚀图。以该抗蚀图为掩模, 对图 6 所示的金属层 20、n⁺型 a-Si 层 9c 和 a-Si 层 13a 进行使用卤素类气体的干蚀刻。由此, 如图 7 所示, 通过形成上部金属层 8a、8b 和电阻接触层 9a、9b 而形成漏极 10 和源极 12, 形成工作半导体层 13。这时, 也形成图 2 所示的漏极总线 6 和存储电容电极 16。在该蚀刻处理中, 沟道保护膜 11 作为蚀刻阻止部起作用。通过以上的工序, 在玻璃基

板 3 上形成 TFT2。

下面，描述钝化膜的形成工序。在形成图 7 所示的 TFT2 后，如图 8 所示，在基板整个面上，通过等离子 CVD 法，分别以约 180nm、20nm、5nm 的膜厚按顺序形成 SiN 层 14a、14b、SiO 层 14c，形成钝化膜 14。也能使用其它方法形成该钝化膜 14。例如，在通过等离子 CVD 法，分别以约 180nm、20nm 形成 SiN 层 14a、14b 后，在基板整个面上以膜厚约 5nm 形成 a-Si 层，进行灰化处理、高压氧化、热氧化、N₂O 等离子处理、N₂+ O₂ 等离子处理的至少一个，在表面上形成膜厚约 5nm 的 SiO 层。此外，也能在通过等离子 CVD 法，分别以约 180nm、20nm 形成 SiN 层 14a、14b 后，在基板整个面上进行灰化处理、高压氧化、热氧化、O₂ 等离子处理、UV 照射的至少一个，在表面上形成膜厚约 5nm 的 SiO 层。

此外，SiO 层 14c 在这里为膜厚约 5nm，但是如上所述，能在膜厚 3nm~20nm 的范围中形成，与其对应，也可以适当变更 SiN 层 14a、14b 的膜厚。此外，也可以如下形成 SiN 层 14a、14b，在以适当的成膜条件形成第一层的 SiN 层 14a 后，变更成膜条件，连续形成第二层的 SiN 层 14b，并使这两层的 Si 浓度或 Si-H 浓度如上所述，为上层侧>下层侧。

下面说明 CF 层的形成工序。在形成图 8 所示的钝化膜 14 后，如图 9 所示，对于各像素区域形成给定颜色的树脂 CF 层 15。树脂 CF 层 15 在基板上形成带状。例如当把红色树脂作为树脂 CF 层 15 而形成时，首先，使用旋转涂敷机或狭缝涂敷机等，在基板整个面上，以膜厚约 170nm 涂敷分散了红色颜料的丙烯酸类负片型感光性树脂。接着，通过使用大型掩模的接近曝光，对图案曝光，使在形成红色树脂的给定多列中，红色树脂残留为带状。最后，使用氢氧化钾（KOH）等的碱显影液，形成红色的树脂 CF 层 15。这时，在该给定列上形成树脂 CF 层 15 的同时，在树脂 CF 层 15 上形成到达源极 12 正上方的钝化膜 14 的接触孔 15a。在树脂 CF 层 15 中，也同时形成到达在图 2 所示的存储电容电极 16 正上方的区域中的钝化膜 14 的接触孔 15b。由此，对该像素区域付与红色的分光特性，同时付与阻碍外来光向 TFT2 的入射的遮光功能。

关于蓝色、绿色的像素区域也是同样地形成。即，关于蓝色像素区

域，涂敷分散了蓝色颜料的丙烯酸类负片型感光性树脂，进行构图，在形成红色树脂的列的相邻的列中，把蓝色树脂 CF 层形成带状。同时，分别形成到达该蓝色像素区域的 TFT 的源极、存储电容电极的接触孔。此外，关于绿色像素区域，涂敷分散了绿色颜料的丙烯酸类负片型感光性树脂，进行构图，在形成蓝色树脂的列的相邻的列中，把绿色树脂 CF 层形成带状。同时，分别形成到达该绿色像素区域的 TFT 的源极、存储电容电极的接触孔。由此，对该像素区域付与蓝色或绿色的分光特性，同时付与阻碍外来光向 TFT 的入射的遮光功能。

这样，在树脂 CF 层 15 上形成接触孔 15a、15b 时，在形成在钝化膜 14 的最上层的 SiO 层 14c 上直接形成树脂 CF 层 15，所以树脂 CF 层 15 的结合性好，抑制 CF 的残渣或剥离的发生。

下面，描述 OC 层的形成工序。如图 9 所示，在形成树脂 CF 层 15 后，如图 10 所示，形成 OC 层 17。OC 层 17 与树脂 CF 层 15 的形成同样，使用旋转涂敷机或狭缝涂敷机等，在形成树脂 CF 层 15 后的基板整个面上，涂敷 OC 树脂，在温度 140℃ 以下进行加热处理。这里使用的 OC 树脂是绝缘性、具有负片型的感光性的丙烯酸树脂。接着，使用大型掩模进行接近曝光，使用 KON 等显影，形成 OC 层 17。OC 层 17 至少在端子形成区域的电极转换连接区域上形成开口，在端子形成区域，使端子电极、绝缘膜 5、钝化膜 14 从底部露出。在 OC 层 17 上，如图 10 所示，对应形成在树脂 CF 层 15 上的接触孔 15a 的位置，形成接触孔 21。这时，在图 2 所示的存储电容电极 16 区域中，也对应接触孔 15b 的位置，在 OC 层 17 上形成接触孔。

下面，描述像素电极连接用的接触孔的形成工序。如图 10 所示，在 OC 层 17 上形成接触孔 21 后，如图 11 所示，以该 OC 层 17 为掩模，进行使用氟类气体的干蚀刻。由此，除去接触孔 21 的开口区域上的钝化膜 14，形成到达源极 12 的接触孔 22。这时，在图 2 所示的存储电容电极 16 区域中，也同样除去钝化膜 14，形成到达存储电容电极 16 的接触孔。通过 OC 层 17 的接触孔 21 和钝化膜 14 的接触孔 22，形成从 OC 层 17 表面贯穿到源极 12 的像素电极连接用的接触孔 19a。同样，在存储电容电极 16

区域中,通过OC层17的接触孔和钝化膜14的接触孔,形成从OC层17表面贯穿到存储电容电极16的图2所示的像素电极连接用的接触孔19b。

这里,从上层侧按SiO层14c、SiN层14b、14a的顺序形成钝化膜14, SiO层14c以膜厚3nm~20nm的范围形成,调整SiN层14b、14a的Si浓度或Si-H浓度。由此,控制各层的蚀刻率,形成在钝化膜14上的接触孔22形成截面顺锥形。即,像素电极连接用的接触孔19a的开口截面积为树脂CF层15>OC层17>SiO层14c>SiN层14a的顺序。关于接触孔19b,也是同样。此外,这里所说的开口截面积表示形成在各层的开口部分中,开口截面积成为最小的部分的值。此外,接触孔19a的开口截面积只要满足树脂CF层15>OC层17 $\geq$ SiO层14c $\geq$ SiN层14a的关系即可。

下面,描述像素电极的形成工序。如图11所示,形成从OC层17表面贯穿到源极12的像素电极连接用的接触孔19a后,首先,通过溅射等薄膜形成方法,以膜厚约70nm形成ITO。接着,在形成的ITO上形成给定图案的抗蚀掩膜,进行使用草酸类蚀刻剂的湿蚀刻,如图12所示,形成通过接触孔19a连接在源极12上的像素电极18。同样,通过形成在接触孔19b上的ITO连接图2所示的存储电容电极16和像素电极18。

最后,在温度150℃~230℃的范围内,希望在温度约200℃进行热处理,完成TFT基板1。

这样形成的TFT基板1在TFT2的形成面一侧形成定向膜后,与形成公共电极的对置基板贴在一起,再在它们之间密封填入液晶。然后,在TFT基板1和对置基板的外表面一侧分别粘贴偏振薄膜,形成LCD。

(实施例1-2)

下面,说明实施例1-2。

在所述实施例1-1中,钝化膜14为SiN层14a、14b和SiO层14c的层叠构造,但是形成在TFT基板1上的钝化膜14也可以采用SiN层14a、14b和SiON层的层叠构造。SiON层与所述SiO层14c相同,希望形成膜厚3nm~20nm。这样,在钝化膜14中,代替SiO层14c使用SiON层,也能取得与SiO层14c同样的效果。该SiON层与SiO层14c相同,能在形

成 SiN 层 14a、14b 后, 通过等离子 CVD 法形成。此外, 在形成 a-Si 层后, 进行灰化处理、高压氧化、热氧化、N₂O 等离子处理、N₂+ O₂ 等离子处理的至少一个, 能形成 SiON 层。也能在形成 SiN 层 14a、14b 后, 进行灰化处理、高压氧化、热氧化、O₂ 等离子处理、UV 照射的至少一个, 形成 SiON 层。

此外, 在所述实施例 1-1、1-2 中, 描述了钝化膜具有 2 层构造的 SiN 层的情形, 但是也能用 3 层以上构成钝化膜的 SiN 层, 而且, 也能用 1 层构成。

如上所述, 在 LCD 中使用的 TFT 基板上, 形成在 TFT 和树脂 CF 层之间的钝化膜为 SiN 层和 SiO 层或 SiON 层的层叠构造, 在最上层形成 SiO 层或 SiON 层。由此, 抑制了钝化膜和树脂 CF 层的结合力的下降。因此, 可抑制形成树脂 CF 层时的 CF 的剥离的发生, 能抑制在树脂 CF 层上形成接触孔时的 CF 的残渣或剥离的发生。

通过抑制 SiO 层或 SiON 层的膜厚, 能使形成在钝化膜上的接触孔为截面顺锥形。此外, 在具有 2 层以上的 SiN 层的钝化膜中, 通过调整这些 SiN 层的 Si 浓度或 Si-H 浓度, 能使接触孔为截面顺锥形。由此, 源极和像素电极之间、存储电容电极和像素电极之间的连接良好, 能以高成品率形成没有导通不良的 TFT 基板。

根据这样的 TFT 基板, 对 CF 层不需要使用新的树脂, 便能实现显示特性优异、可靠性高、高性能的 TFT 基板以及 LCD。此外, 在阵列基板一侧设置树脂 CF 层, 对它附加遮光功能, 所以整体上能简化 LCD 的制造工序。即使与对置基板的粘贴精度稍微下降, 也能以宽开口率批量生产高精度的 LCD。因此, 不需要如以往方案那样的在 CF 层和钝化膜之间, 为了防止 CF 的剥离, 形成六甲基二硅胺烷 (HMDS) 等结合材料, 或形成特别的遮光图案的构造。

此外, 所述钝化膜的层叠构造除了 CF-on-TFT 构造的 TFT 基板, 还能应用于不采用 CF-on-TFT 构造的 TFT 基板。即, 在不采用 CF-on-TFT 构造的 TFT 基板中, 使形成在 TFT 和像素电极之间的钝化膜为所述 SiN 层和 SiO 层的层叠构造或 SiN 层和 SiON 层的层叠构造。由此, 能维持钝

化膜表面的稳定性，此外能使接触孔为截面顺锥形，所以能抑制形成像素电极后的导通不良的发生。

此外，在不采用 CF-on-TFT 构造的 TFT 基板中，代替由 SiN 等无机绝缘材料构成的钝化膜，形成使用绝缘性有机树脂材料的 OC 层，则能使膜厚度厚到 3000nm 左右。因为 OC 层的介电常数约小于等于 3，所以能减少 TFT 的寄生电容，实现宽开口率。可是，如果在 TFT 基板内包含这种厚膜的层，则在该层形成接触孔后，形成大的阶梯，此外，无法使接触孔良好地形成截面顺锥形。由此，引起形成在上层的像素电极的阶梯断开，容易引起导通不良，所以使用具有所述 SiN 层和 SiO 层的层叠构造或 SiN 层和 SiON 层的层叠构造的钝化膜是有效的。

实施形态 2

下面，参照图 15～图 29 说明本发明实施形态 2 的液晶显示装置用基板和具有它的液晶显示装置及其制造方法。近年，液晶显示装置用于笔记本电脑、TV、监视器、投影型放映机等中，在其需求增加的同时，要求也多样化。液晶显示装置一般由具有透明电极的两个基板和夹在该基板间的液晶层构成，通过在透明电极间施加电压来驱动液晶，控制来自背光部件的光的透射率，显示图像。从背光射出的光由于各种原因衰减，在显示屏表面的最大透射率下降到 3%～10% 左右。作为透射率下降的原因，列举出偏振片或滤色器的光吸收和像素开口率的大小。作为提高像素开口率的构造，有在 TFT 基板上形成滤色器器的 CF-on-TFT 构造。如果采用 CF-on-TFT 构造，则不需要留出在粘贴 TFT 基板和对置基板时的位置偏移余量，所以能够提高像素开口率。

图 15 表示以往的 TFT 基板 100 上的 3 个像素部分的平面结构。如图 15 所示，TFT 基板 100 具有：在玻璃基板上在图中左右方向延伸的多个栅极总线 102（在图 15 中只表示 1 条）；与栅极总线 102 交叉，在图中上下方向延伸的多条漏极总线 104。在两总线 102、104 的交叉位置附近形成 TFT105。如图 15 所示，TFT105 具有：从漏极总线 104 分支的漏极 108；以给定间隔与漏极 108 相对配置的源极 110；栅极总线 102 中与漏极 108 以及源极 110 部分重叠的部分（栅极）。在栅极上形成工作半导体层和其

上层的沟道保护膜 109。由栅极总线 102 和漏极总线 104 划分像素区域。横切各像素区域的大致中央,与栅极总线 102 平行形成存储电容电极 117。在各像素区域中形成树脂 CF 层 113。此外,在各像素区域的树脂 CF 层 113 上形成像素电极 115。

像素电极 115 通过贯穿树脂 CF 层 113 形成的接触孔 116a 连接在源极 110 上。同样,像素电极 115 通过贯穿树脂 CF 层 113 形成的接触孔 116b 连接在存储电容电极 118 上。源极 110 上的接触孔 116a 和存储电容电极 118 上的接触孔 116b 的底部在向 TFT 基板 100 的表面观察时,具有纵横尺寸为 $20\mu\text{m}\times 20\mu\text{m}$ 的大致正方形的轮廓形状。因此,源极 110 有必要把接触孔 116a 的底部开口中的连接用区域延伸到像素内部,存储电容电极 118 有必要在接触孔 116b 的底部开口中额外设置连接用区域。这些连接用区域使得像素开口率下降。

树脂 CF 层 113 的形成材料(负片型的颜色抗蚀剂)的分辨率低,曝光所需能量也大。可是,对树脂 CF 层 113 不要求高精细的构图或微细的构图,所以一般在滤色器的形成工序中,使用把光掩模接近抗蚀剂层配置,进行曝光的近距离曝光装置。根据近距离曝光装置,由于可通过照射高照度的曝光光进行曝光,所以能以短的生产节拍时间获得高的生产能力。可是,在近距离曝光方式下,由于透射光掩模的光的衍射,无法取得高的分辨率,所以难以抑制孔形状或大小的偏差,在树脂 CF 层 113 形成小直径的接触孔 116a、116b。为了形成具有 $20\mu\text{m}\times 20\mu\text{m}$ 的大致正方形的底部轮廓的接触孔,使用形成例如 $28\mu\text{m}\times 28\mu\text{m}$ 的大一圈的正方形遮光图案的光掩模。这样,为了通过接触孔 116a 可靠地电连接源极 110 和像素电极 115,必须增大接触孔 116a 底部的开口面积。同样,为了通过接触孔 116b 可靠地电连接存储电容电极 118 和像素电极 115,必须增大接触孔 116b 底部的开口面积。因此,由于接触孔 116a、116b 的存在,像素开口率下降。为了提高分辨率,考虑到使用高精度的逐次移动式曝光装置或镜面投影式光刻机等,但是,这些装置价格高,生产设备所需费用高,并且生产节拍时间增加,所以会使 CF-on-TFT 构造的制造成本上升。

因此，在本实施形态中，其目的在于：提供能使用近距离曝光装置，以低成本提高像素开口率的 CF-on-TFT 构造的液晶显示装置用基板和具有它的液晶显示装置。下面，使用实施例 2-1~2-3 具体说明。

(实施例 2-1)

下面，参照图 16~图 21 说明实施例 2-1 的液晶显示装置用基板和具有它的液晶显示装置及其制造方法。图 16 表示本实施例的 TFT 基板 1 上的 3 像素部分的平面结构。图 17 表示 TFT 基板 1 的 R 像素的一部分截面。图 17 (a) 表示在图 16 的 A-A 线切断的 TFT 基板 1 的截面，图 17 (b) 表示在图 16 的 B-B 线切断的 TFT 基板 1 的截面。如图 16 所示，TFT 基板 1 在玻璃基板 3 上具有：在图中左右方向延伸的多条栅极总线 4（在图 16 中，只表示 1 条）；隔着绝缘膜 5 与栅极总线 4 交叉，在图中上下方向延伸的多条漏极总线 6。由栅极总线 4 和漏极总线 6 划分像素区域。在两总线 4、6 的交叉位置附近形成 TFT2。如图 16 和图 17 所示，TFT2 把直线状的栅极总线 4 的一部分区域作为栅极 4 利用，隔着栅极 4 上的绝缘膜（栅绝缘膜）5 具有工作半导体层 13。在栅极 4 上方的工作半导体层 13 上面形成沟道保护膜 11。在沟道保护膜 11 上，通过电分离而形成漏极 10 和源极 12。漏极 10 连接在漏极总线 6 上。横切各像素区域的大致中央，与栅极总线 4 平行形成存储电容总线 7。存储电容总线 7 由与栅极总线 4 相同的形成金属形成。在存储电容总线 7 上，隔着绝缘膜 5 形成存储电容电极 16。在各像素区域中形成树脂 CF 层 15。如图 17 (a)、(b) 所示，在 TFT2 和漏极总线 6 上也形成树脂 CF 层 15。在各像素区域的树脂 CF 层 15 上形成像素电极 18。

像素电极 18 通过贯通树脂 CF 层 15 形成的接触孔 19a 连接在源极 12 上。同样，像素电极 18 通过贯通树脂 CF 层 15 形成的接触孔 19b 连接在存储电容电极 16 上。源极 12 上的接触孔 19a 和存储电容电极 16 上的接触孔 19b 的底部如图 16 所示，从朝向 TFT 基板 1 表面的视角观察，大致平行的 2 线段和该 2 线段的相对端部间由向外侧凸的曲线连接，角部呈圆形轮廓形状。并且，如果以与 2 平行线段平行的方向为横向，与其正交的方向为纵向，则接触孔 19a、19b 的底部轮廓在纵向和横向长度上不

同。本实施例的接触孔 19a、19b 如图 16 所示, 形成与栅极总线 4 大致平行的 2 平行线段, 该 2 线段的相对端部间利用向外侧凸的半圆来连接的例如田径跑道同样的轮廓形状。长轴(在本例中, 横向)和短轴(在本例中, 纵向)的长度比(长短轴长度比=短轴长度/长轴长度)希望小于等于 0.5。关于底部轮廓内的面积小于等于 $600 \mu\text{m}^2$ 的接触孔, 优选适用所述长短轴长度比。在本实施例中, 接触孔 19a、19b 的短轴长度为 $10 \mu\text{m}$, 长轴长度为 $40 \mu\text{m}$ 。这里, 长轴长度比以往的接触孔 116a、116b 的 $20 \mu\text{m}$ 长, 短轴长度比 $20 \mu\text{m}$ 短。此外, 如图 17 所示, 接触孔 19a、19b 中, 开口端一侧轮廓比底部轮廓大一圈, 形成在深度方向变窄的倒圆台形形状。

接触孔 19a 为短轴长度 $10 \mu\text{m}$, 长轴长度为 $40 \mu\text{m}$, 但是长轴两侧形成半圆形, 所以底部开口面积约为 $375 \mu\text{m}^2$, 比以往的 $400 \mu\text{m}^2$ 减少 6%。此外, 在接触孔 19b 中, 沿着存储电容总线 7 形成长轴, 短轴比存储电容总线 7 的宽度窄。因此, 在存储电容电极 16 上没必要特别设置接触孔 19b 的底部开口端的连接用区域。因此, 与以往相比, 能提高像素开口率。

下面, 参照图 18~图 21 的制造工序剖视图, 说明本实施例的液晶显示装置用基板的制造方法。在图 18~图 21 中, (a) 表示在图 16 所示的 A-A 线切断的 TFT 基板 1 的截面, (b) 表示在图 16 所示的 B-B 线切断的 TFT 基板 1 的截面。首先, 如图 18 (a)、(b) 所示, 在玻璃基板 3 上的整个面上, 按顺序形成例如膜厚 100nm 的铝(Al)层和膜厚 50nm 的钛(Ti)层, 进行构图, 形成栅极总线 4 和存储电容总线 7。构图使用在被构图层上形成给定的抗蚀图案, 把所获得的抗蚀图案用作蚀刻掩模来蚀刻被构图层, 并剥离抗蚀图案的光刻法进行。

接着, 连续形成例如膜厚 350nm 的氮化硅膜(SiN 膜) 5、膜厚 30nm 的 a-Si 层 13a 和膜厚 120nm 的 SiN 膜。接着, 在整个面上形成抗蚀剂层, 以栅极总线 4 为掩模, 进行背面曝光, 从正向使用掩模曝光, 对抗蚀剂层构图。以构图的抗蚀剂层为蚀刻掩模, 蚀刻 SiN 膜, 如图 19 (a) 所示, 形成沟道保护膜 11。

接着, 如图 20(a)、(b) 所示, 按顺序形成例如膜厚 30nm 的 n^+ 型 a-Si

层、膜厚 20nm 的 Ti 层、膜厚 75nm 的 Al 层和膜厚 40nm 的 Ti 层，把沟道保护膜 11 用作蚀刻阻止部，进行构图，形成漏极 10、源极 12、漏极总线 6（在图 20 中未示出）和存储电容电极 16。用以上的工序完成 TFT2。

接着，涂敷例如 $3.0\ \mu\text{m}$ 膜厚的负片型的感光性颜料分散型的 R（红）抗蚀剂（JSR 公司制造）。接着，把基板 3 设置在近距离曝光装置上，并且以约 $100\ \mu\text{m}$ 的间隔，接近基板 3 表面配置红色像素用的光掩模，以约 100mJ 的曝光量曝光。在红色像素用的光掩模上描绘把基板 3 表面的红色像素区域以外和红色像素区域内的接触孔 19a、19b 的形成区域遮光的图案。描绘在红色像素用的光掩模上的接触孔 19a、19b 的形成用遮光图案与应该形成的接触孔 19a、19b 的底部轮廓大致为相似形状，但是考虑光的衍射现象，形成大出给定的偏移量。接触孔 19a、19b 的长短轴长度比为 0.25，短轴长度 $10\ \mu\text{m}$ ，长轴长度 $40\ \mu\text{m}$ 。因此，例如使用形成具有平行的 2 线段的相对端部间由向外侧凸的半圆连接的轮廓，短轴长度 $18\ \mu\text{m}$ ，长轴长度 $48\ \mu\text{m}$ 的遮光图案的光掩模。该遮光图案的短轴长度（ $18\ \mu\text{m}$ ）比以往遮光图案的 1 边长度 $28\ \mu\text{m}$ 短，所以曝光光的衍射光有可能从短轴两端散射到在接触孔 19a、19b 的形成区域的颜色抗蚀剂层，但是，该遮光图案的长轴长度（ $48\ \mu\text{m}$ ）比以往遮光图案的 1 边长度 $28\ \mu\text{m}$ 长，能形成从长轴两端完全不产生曝光光的衍射光散射的区域。因此，通过调整其它曝光条件，在接触孔 19a、19b 的形成区域的颜色抗蚀剂层上，在垂直于基板 3 表面的方向，能形成未感光区域。为了确保从长轴两端完全不产生曝光光的衍射光散射的区域，并且使接触孔底部的开口面积最小，希望长轴和短轴的长度比（长短轴长度比=短轴长度/长轴长度）小于等于 0.5。在形成底部轮廓内的面积小于等于 $600\ \mu\text{m}^2$ 的小直径接触孔时，希望应用所述长短轴长度比。曝光后，显影，溶解并除去未感光的抗蚀剂层区域。洗净后，在 230°C 进行 40 分钟的后烘焙处理，如图 21(a)、(b) 所示，在红色像素区域上形成具有露出源极 12 和存储电容电极 16 而开口的接触孔 19a、19b 的树脂 CF 层 15（R）。形成的接触孔 19a、19b 中，角部带圆形，短轴长度为 $10\ \mu\text{m}$ ，长轴长度 $40\ \mu\text{m}$ 。此外，接触孔 19a、19b 中，开口端一侧轮廓比底部轮廓大一圈，形成在深度方向变窄的倒圆

台形状。

同样,涂敷 $3.0\mu\text{m}$ 膜厚的负片型的感光性颜料分散型的 B(蓝) 抗蚀剂,把基板 3 设置在近距离曝光装置上,并且接近基板 3 表面配置蓝色像素用的光掩模,进行曝光。在蓝色像素用的光掩模上,描绘把基板 3 表面的蓝色像素区域以外和蓝色像素区域内的接触孔 19a、19b 的形成区域遮光的图案。描绘在蓝色像素用的光掩模上的接触孔 19a、19b 的形成用遮光图案与应该形成的接触孔 19a、19b 的底部轮廓大致为相似形状,但是形成的要大出给定的偏移量。曝光后,显影,进行后烘焙处理,在蓝色像素区域上形成具有在源极 12 和存储电容电极 16 上开口的接触孔 19a、19b 的树脂 CF 层 15 (B)。

同样,涂敷 $3.0\mu\text{m}$ 膜厚的负片型的感光性颜料分散类的 G(绿) 抗蚀剂,把基板 3 设置在近距离曝光装置上,并且接近基板 3 表面配置绿色像素用的光掩模,进行曝光。在绿色像素用的光掩模上,描绘把基板 3 表面的绿色像素区域以外和绿色像素区域内的接触孔 19a、19b 的形成区域遮光的图案。描绘在绿色像素用的光掩模上的接触孔 19a、19b 的形成用遮光图案与应该形成的接触孔 19a、19b 的底部轮廓大致为相似形状,但是形成的要大出给定的偏移量。曝光后,显影,进行后烘焙处理,在绿色像素区域上形成具有在源极 12 和存储电容电极 16 上开口的接触孔 19a、19b 的树脂 CF 层 15 (G)。

接着,在整个面上形成例如膜厚 70nm 的 ITO,进行构图,如图 17 所示,形成与像素区域内的树脂 CF 层 15 上表面、贯穿树脂 CF 层 15 的接触孔 19a、19b 内壁面、在接触孔 19a、19b 底部露出的源极 12、存储电容电极 16 接触的像素电极 18。

如上所述,根据本实施例,在形成在树脂 CF 层 15 上的接触孔 19a、19b 中,通过采用横向和纵向长度不同的底部轮廓图案,使用近距离曝光装置,能以低成本取得提高像素开口率的 CF-on-TFT 构造。

此外,在本实施例中,如图 16 所示,为跑道形状的底部轮廓的接触孔 19a、19b,但是本发明并不局限于此。代替与栅极总线 4 大致平行的 2 平行线段,可以为具有由向外侧凸的曲线连接的例如椭圆形状的底部轮

廓的接触孔 19a、19b。

此外，在本实施例中，直接在漏极 10、源极 12 和漏极总线 6 等的源极/漏极形成层上形成树脂 CF 层 15 (R、G、B)，但是也可以在源极/漏极形成层上形成保护膜，在该保护膜上形成树脂 CF 层 15 (R、G、B)。此外，可以在树脂 CF 层 15 (R、G、B) 上形成保护膜，在该保护膜上形成像素电极 18。当然，TFT2 和树脂 CF 层 15 (R、G、B) 的形成材料和制造工序也包括上述以外的材料和工序。

(实施例 2-2)

下面，参照图 22~图 28 说明实施例 2-2 的液晶显示装置用基板和具有它的液晶显示装置及其制造方法。图 22 表示本实施例的 TFT 基板 1 上的 3 像素部分的平面结构。图 23 表示 TFT 基板 1 的 R 像素的一部分截面。图 23 (a) 表示在图 22 的 A-A 线切断的 TFT 基板 1 的截面，图 23 (b) 表示在图 22 的 B-B 线切断的 TFT 基板 1 的截面。如图 22 所示，TFT 基板 1 在玻璃基板 3 上具有：在图中左右方向延伸的多条栅极总线 4 (在图 22 中，只表示 1 条)；隔着绝缘膜 5 与栅极总线 4 交叉，在图中上下方向延伸的多条漏极总线 6。由栅极总线 4 和漏极总线 6 划分像素区域。在两总线 4、6 的交叉位置附近形成 TFT2。如图 22 和图 23 所示，TFT2 把直线状的栅极总线 4 的一部分区域作为栅极 4 利用，隔着栅极 4 上的绝缘膜 (栅绝缘膜) 5 具有工作半导体层 13。在栅极 4 的工作半导体层 13 上面形成沟道保护膜 11。在沟道保护膜 11 上，通过电分离，形成漏极 10 和源极 12。漏极 10 连接在漏极总线 6 上。横切各像素区域的大致中央，与栅极总线 4 平行形成存储电容总线 7。存储电容总线 7 由与栅极总线 4 相同的形成金属形成。在存储电容总线 7 上，隔着绝缘膜 5 形成存储电容电极 16。源极 12 通过连接布线 12a 连接在存储电容电极 16 上。在各像素区域中形成树脂 CF 层 15。如图 23 (a)、(b) 所示，在 TFT2 和漏极总线 6 上也形成树脂 CF 层 15。此外，如图 22 所示，在各像素区域的树脂 CF 层 15 上形成在存储电容总线 7 上方，沿着存储电容总线 7 设置，到达存储电容电极 16 的接触用沟 19c。树脂 CF 层 15 由接触用沟 19c 在各像素区域内分割为 2 区域。在存储电容电极 16 上把树脂 CF 层 15 开口的接

触用沟 19c 的底部如图 22 所示,在向 TFT 基板 1 表面观察时,以宽度 10 μm ,沿着存储电容总线 7,跨各像素间形成直线状。

在形成接触用沟 19c 的树脂 CF 层 15 上,使用正片型的感光性树脂形成 OC 层 17。在 OC 层 17 上形成像素电极 18。像素电极 18 通过在树脂 CF 层 15 的形成接触用沟 19c 的区域上,进一步通过贯穿 OC 层 17 而形成的接触孔 19d,连接在存储电容电极 16 上。接触孔 19d 具有内径约 8 μm 的圆形底部轮廓。

本实施例的结构通过连接布线 12a 把源极 12 连接在存储电容电极 16 上,所以只用接触孔 19d 就完成与像素电极 18 的连接。并且在存储电容总线 7 的宽度内形成接触用沟 19c,在接触用沟 19c 内形成接触孔 19d。因此,不用另外设置接触用沟 19c 和接触孔 19d 的底部开口的连接用区域,所以与以往相比,能提高像素开口率。

下面,参照图 23~图 28 的制造工序剖视图,说明本实施例的液晶显示装置用基板的制造方法。在图 23~图 28 中,(a)表示在图 22 所示的 A-A 线切断的 TFT 基板 1 的截面,(b)表示在图 22 所示的 B-B 线切断的 TFT 基板 1 的截面。首先,如图 24 (a)、(b)所示,在玻璃基板 3 上的整个面上,按顺序形成例如膜厚 100nm 的铝(Al)层和膜厚 50nm 的钛(Ti)层,进行构图,形成栅极总线 4 和存储电容总线 7。

接着,连续形成例如膜厚 350nm 的氮化硅膜(SiN 膜)5、膜厚 30nm 的 a-Si 层 13a 和膜厚 120nm 的 SiN 膜。接着,在整个面上形成抗蚀剂层,以栅极总线 4 为掩模,进行背面曝光,从正向使用掩模曝光,对抗蚀剂层构图。以构图的抗蚀剂层为蚀刻掩模,蚀刻 SiN 膜,如图 25 (a)所示,形成沟道保护膜 11。

接着,如图 26(a)、(b)所示,按顺序形成例如膜厚 30nm 的 n⁺型 a-Si 层、膜厚 20nm 的 Ti 层、膜厚 75nm 的 Al 层和膜厚 40nm 的 Ti 层,把沟道保护膜 11 用作蚀刻阻止部,进行构图,形成漏极 10、源极 12、漏极总线 6 (图 26 中未出现)和存储电容电极 16。此外,同时形成连接源极 12 和存储电容电极 16 的连接布线 12a (图 26 中未出现)。用以上的工序完成 TFT2。

接着，涂敷 $1.8\mu\text{m}$ 膜厚的负片型的感光性颜料分散型的 R 抗蚀剂。接着，把基板 3 设置在近距离曝光装置上，并且以约 $100\mu\text{m}$ 的间隔，接近基板 3 表面配置红色像素用的光掩模，以约 100mJ 的曝光量曝光。在红色像素用的光掩模上描绘把基板 3 表面的红色像素区域以外和红色像素区域内的接触用沟 19c 的形成区域遮光的图案。描绘在红色像素用的光掩模上的接触用沟 19c 的形成用遮光图案与应该形成的接触用沟 19c 的底部轮廓大致为相似形状，但是考虑光的衍射现象，形成的要大出给定的偏移量。接触用沟 19c 底部宽度为 $10\mu\text{m}$ 。形成在光掩模上的接触用沟 19c 形成用的遮光图案宽度为 $18\mu\text{m}$ 左右，比以往的遮光图案的 1 边长度 $28\mu\text{m}$ 短，所以曝光光的衍射光有可能从遮光图案的宽度方向散射到在接触用沟 19c 的形成区域的颜色抗蚀剂层，但是，从该遮光图案的长度方向完全不产生曝光光的衍射光散射。因此，通过调整曝光强度等，在接触用沟 19c 的形成区域的颜色抗蚀剂层上，在基板 3 表面的垂直方向，能形成未感光区域。曝光后，显影，溶解并除去未感光的抗蚀剂层区域。洗净后，在 230°C 进行 40 分钟的后烘焙处理，如图 27 (b) 所示，在红色像素区域上形成具有露出存储电容电极 16 而开口的接触用沟 19c 的树脂 CF 层 15 (R)。形成的接触用沟 19c 成为横切像素区域的底部宽度 $10\mu\text{m}$ 的带状。此外，接触用沟 19c 中，开口端一侧轮廓比底部轮廓大一圈，形成在深度方向变窄的倒圆台形状。

同样，涂敷 $1.8\mu\text{m}$ 膜厚的负片型的感光性颜料分散型的 B 抗蚀剂，把基板 3 设置在近距离曝光装置上，并且接近基板 3 表面配置蓝色像素用的光掩模，进行曝光。在蓝色像素用的光掩模上描绘把基板 3 表面的蓝色像素区域以外和蓝色像素区域内的接触用沟 19c 的形成区域遮光的遮光图案。描绘在蓝色像素用的光掩模上的接触用沟 19c 的形成用遮光图案与应该形成的接触用沟 19c 的底部轮廓大致为相似形状，但是形成的要大出给定的偏移量。曝光后，显影，进行后烘焙处理，在蓝色像素区域上形成具有在存储电容电极 16 上开口的接触用沟 19c 的树脂 CF 层 15 (B)。

同样，涂敷 $1.8\mu\text{m}$ 膜厚的负片型的感光性颜料分散类的 G 抗蚀剂，

把基板 3 设置在近距离曝光装置上，并且接近基板 3 表面配置绿色像素用的光掩模，进行曝光。在绿色像素用的光掩模上描绘把基板 3 表面的绿色像素区域以外和绿色像素区域内的接触用沟 19c 的形成区域遮光的遮光图案。描绘在绿色像素用的光掩模上的接触用沟 19c 的形成用遮光图案与应该形成的接触用沟 19c 的底部轮廓大致为相似形状，但是形成的要大出给定的偏移量。曝光后，显影，进行后烘焙处理，在绿色像素区域上形成具有在存储电容电极 16 上开口的接触用沟 19c 的树脂 CF 层 15 (G)。

接着，在形成树脂 CF 层 15 后的基板整个面上涂敷膜厚约 $2.0\mu\text{m}$ 左右的正片型的感光性树脂，使用描绘了接触孔 19d 形成用图案的光掩模，进行近距离曝光，显影，形成 OC 层 17。在 OC 层 17 上，如图 28 所示，与形成在树脂 CF 层 15 上的接触用沟 19c 对应，形成接触孔 19d。使用正片型的感光性树脂，所以通过使用近距离曝光装置的近距离曝光，也能可靠形成具有内径约 $8\mu\text{m}$ 的圆形底部轮廓的接触孔 19d。

接着，在整个面上形成膜厚 70nm 的 ITO 膜，然后进行构图，如图 23 所示，形成与像素区域内的树脂 CF 层 15 上表面、贯穿树脂 CF 层 15 的接触孔 19d 内壁面、在接触孔 19d 底部露出的存储电容电极 16 接触的像素电极 18。

如上所述，根据本实施形态，在形成在树脂 CF 层 15 上的接触用沟 19c 中，通过采用沿着存储电容总线 7 横切像素区域内的底部轮廓图案，使用近距离曝光装置，能以低成本取得提高像素开口率的 CF-on-TFT 构造。

此外，在本实施例中，直接在漏极 10、源极 12 和漏极总线 6 等的源极/漏极形成层上形成树脂 CF 层 15 (R、G、B)，但是也可以在源极/漏极形成层上形成保护膜，该保护膜上形成树脂 CF 层 15 (R、G、B)。此外，可以在树脂 CF 层 15 (R、G、B) 上形成保护膜，在该保护膜上形成像素电极 18。当然 TFT2 或树脂 CF 层 15 (R、G、B) 的形成材料或制造工序也可以是上述以外的材料或工序。

此外，在本实施例中，在漏极金属形成层上直接形成 CF 抗蚀剂层，

但是可以在漏极金属形成层上形成钝化膜的基础上，形成 CF 抗蚀剂层。此外，在本实施例中，在树脂 CF 层上形成 OC 层，但是可以不设置 OC 层，而在树脂 CF 层上直接形成像素电极 18。

（实施例 2-3）下面，参照图 29 说明实施例 2-3 的液晶显示装置用基板。图 29 表示本实施例的 TFT 基板 1 上的 3 像素部分的平面结构。本实施例的液晶显示装置用基板与实施例 2-2 同样，具有用连接布线 12a 连接源极 12 和存储电容电极 16 的构造。本实施例的液晶显示装置用基板不形成实施例 2-2 中使用的 OC 层，因此，能用与实施例 2-1 大致同样的制造方法制造。

图 29 所示的结构特征在于：形成在像素区域内的用于连接存储电容电极 16 和像素电极 18 的接触孔的底部开口轮廓的形状或面积不同。即，形成在红色像素区域内的接触孔 19b 具有与实施例 2-1 所示相同的底部轮廓的形状和尺寸。而形成在绿色像素区域内的接触孔 19b' 比接触孔 19b 的长轴长度短，因此，底部轮廓的开口面积比接触孔 19b 小。此外，在蓝色像素区域中，代替接触孔，形成实施例 2-2 中表示的接触用沟 19c。

这样，通过对各颜色变更接触孔（包含接触用沟）的底部轮廓形状和开口面积，与形成树脂 CF 层 15(R、G、B)的各颜色抗蚀剂的分辨率的不同对应，能取得必要的最小限度的底部开口面积。在本实施例中，一般为了可靠地在分辨率最低的蓝色(B)的颜色抗蚀剂层中形成底部开口，形成了接触用沟 19c。而在分辨率高的绿(G)色的颜色抗蚀剂层中，形成尽可能减小在接触孔底部开口露出的金属层面积的接触孔 19b'。由此，能尽可能减少从液晶显示装置的显示屏一侧入射的光的反射量，提高显示质量。

此外，也可以对各色不一律变更接触孔或接触用沟的底部轮廓形状和开口面积，关于形成在玻璃基板 3 上的各处的接触孔或接触用沟，根据抗蚀剂层的分辨率的不同，变更为最佳的底部轮廓形状和开口面积。

如上所述，根据本实施形态，在 TFT 基板上形成 CF 的液晶显示装置用基板中，为了电接触夹着 CF 层的上下电极（源极和像素电极），使 CF

层上形成的孔形状为纵向和横向长度不同的形状。由此，能实现基于高开口率的亮度提高，即使使用近距离曝光装置等通常的 CF 形成装置或工艺，也能使像素开口率损失为最低限度，并且提高 CF 层的分辨率，提供简便的工艺设计和稳定的工艺。

通过按 RGB 各色，变更接触用的孔或沟的大小，能对应在 CF 抗蚀剂的各色中的分辨率不同的现象，抑制未由 CF 覆盖的金属面积过大引起的显示屏显示时的反射率上升，能提供高质量的液晶显示装置。此外，通过按照形成工艺的特性改变接触用的孔或沟的大小，也能获得同样的效果。

对以上说明的本发明实施形态 1 的液晶显示装置用基板和液晶显示装置，做如下的总结。

(附记 1)

一种液晶显示装置用基板，具有在分别形成在多个像素区域中的像素电极和驱动所述像素电极的开关元件之间形成的钝化膜、形成在所述钝化膜上的滤色层，其特征在于：所述钝化膜具有氮化硅层和氧化硅层或氧氮化硅层的层叠构造，挨着所述滤色层形成所述氧化硅层或所述氧氮化硅层。

(附记 2)

根据附记 1 所述的液晶显示装置用基板，其特征在于：所述氧化硅层或所述氧氮化硅层的膜厚为大于等于 3nm，小于等于 20nm。

(附记 3)

根据附记 1 所述的液晶显示装置用基板，其特征在于：

所述氮化硅层具有层叠了改变硅原子和氮原子的组成的 2 种以上氮化硅的构造。

(附记 4)

根据附记 1 所述的液晶显示装置用基板，其特征在于：所述氮化硅层形成为在越靠近挨着所述滤色层的所述氧化硅层或所述氧氮化硅层的区域，硅原子浓度越高，或者在越靠近挨着所述滤色层的所述氧化硅层或所述氧氮化硅层的区域，与硅原子结合的氢原子浓度越高。

(附记 5)

一种液晶显示装置，包含：具有在分别形成在多个像素区域中的像素电极和驱动所述像素电极的开关元件之间形成的钝化膜、形成在所述钝化膜上的滤色层的液晶显示装置用基板；与所述液晶显示装置用基板相对配置的对置基板；夹在所述液晶显示装置用基板和所述对置基板之间的液晶层；其特征在于：所述液晶显示装置用基板中，所述钝化膜具有氮化硅层和氧化硅层或氧氮化硅层的层叠构造，挨着所述滤色层形成所述氧化硅层或所述氧氮化硅层。

(附记 6)

一种液晶显示装置用基板，其特征在于：具有：隔着液晶层与对置基板相对配置的绝缘性基板；配置在所述绝缘性基板上，由依次形成开关元件、氮化硅层、氧化硅层或氧氮化硅层、树脂滤色层和像素电极的多个像素区域构成的显示区域；形成在所述显示区域的所述树脂滤色层和所述像素电极之间的由绝缘性树脂构成的保护层；在所述开关元件上的各层开口的接触孔的开口截面积具有所述树脂滤色层>所述保护层 $\geq$ 所述氧化硅层或所述氧氮化硅层 $\geq$ 所述氮化硅层的关系。

以上说明的本发明实施形态 2 的液晶显示装置用基板和液晶显示装置总结如下。

(附记 7)

一种液晶显示装置用基板，其特征在于：具有：形成在像素区域中的开关元件；形成在所述像素区域中的树脂滤色层；形成在所述树脂滤色层上的像素电极；为了电连接所述开关元件和所述像素电极，贯穿所述树脂滤色层形成，底部轮廓的纵向和横向长度不同，角部带圆形的接触孔。

(附记 8)

根据附记 7 所述的液晶显示装置用基板，其特征在于：所述底部轮廓的长轴和短轴的长度比（长短轴长度比=短轴长度/长轴长度）为小于等于 0.5。

(附记 9)

根据附记 7 所述的液晶显示装置用基板，其特征在于：所述底部轮廓内的面积为小于等于 $600\ \mu\text{m}^2$ 。

（附记 10）

一种液晶显示装置用基板，其特征在于：具有：形成在像素区域中的开关元件；形成在所述像素区域中的树脂滤色层；形成在所述树脂滤色层上的像素电极；为了电连接所述开关元件和所述像素电极，贯穿所述树脂滤色层形成底部轮廓的接触用沟。

（附记 11）

根据附记 10 所述的液晶显示装置用基板，其特征在于：具有横切所述像素电极内的存储电容总线；所述接触用沟的底部轮廓形成在所述存储电容总线上方，比所述存储电容总线的宽度窄。

（附记 12）

根据附记 10 或 11 所述的液晶显示装置用基板，其特征在于：
所述接触用沟在所述像素区域内分割所述树脂滤色层。

（附记 13）

根据附记 7~12 中任意一项所述的液晶显示装置用基板，其特征在于：按照所述树脂滤色层的配置位置，所述底部轮廓内的开口面积不同。

（附记 14）

根据附记 13 所述的液晶显示装置用基板，其特征在于：对应所述树脂滤色层的各色，所述底部轮廓内的开口面积不同。

（附记 15）

根据附记 7~14 中的任意一项所述的液晶显示装置用基板，其特征在于：所述树脂滤色层的形成材料是负片型。

（附记 16）

一种液晶显示装置，包含：具有在分别形成在多个像素区域中的像素电极和驱动所述像素电极的开关元件之间形成的钝化膜、形成在所述钝化膜上的滤色层的液晶显示装置用基板；与所述液晶显示装置用基板相对配置的对置基板；夹在所述液晶显示装置用基板和所述对置基板之间的液晶层；其特征在于：

作为所述液晶显示装置用基板，使用附记 7～15 中任意一项所述的液晶显示装置用基板。

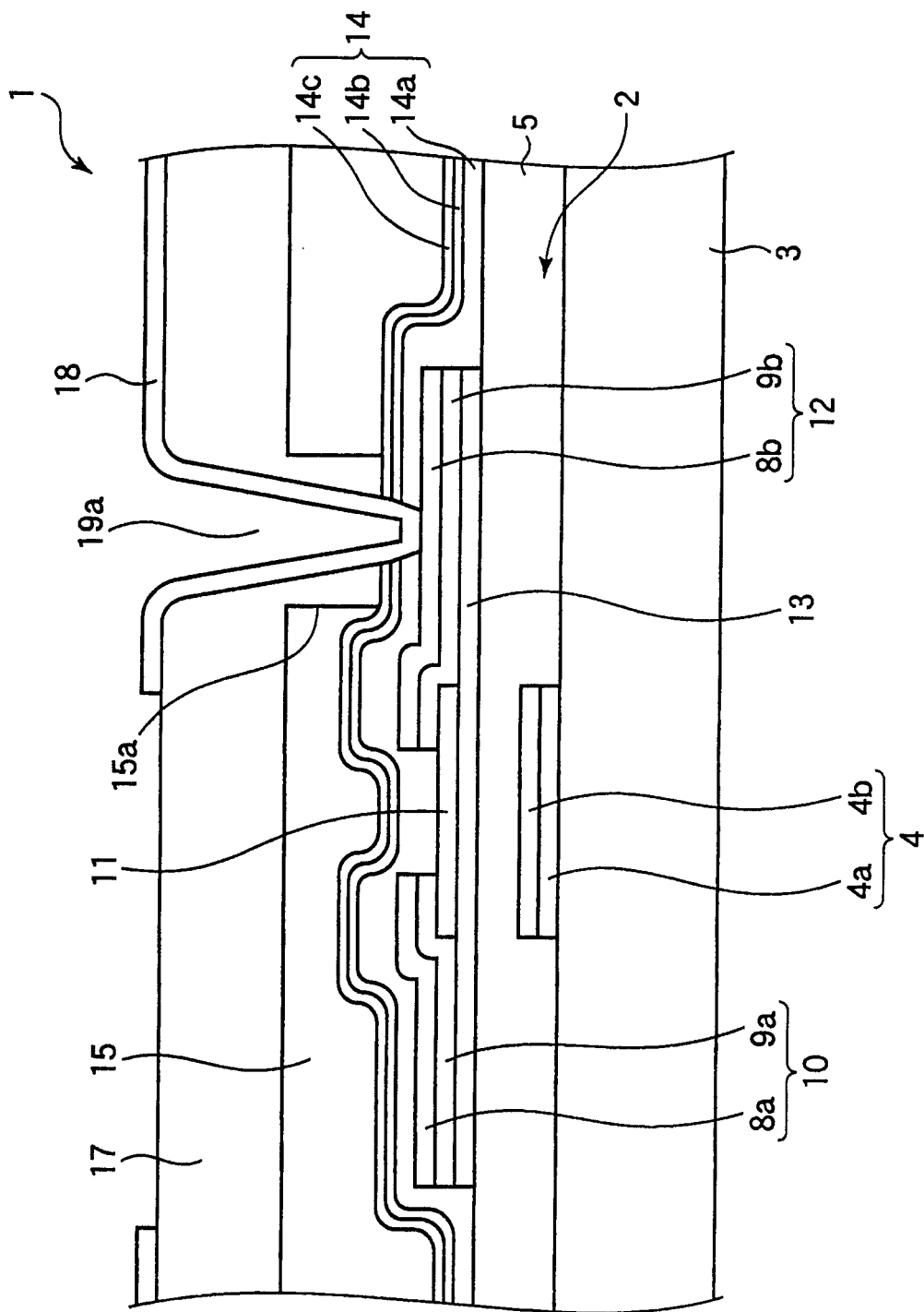


图 1

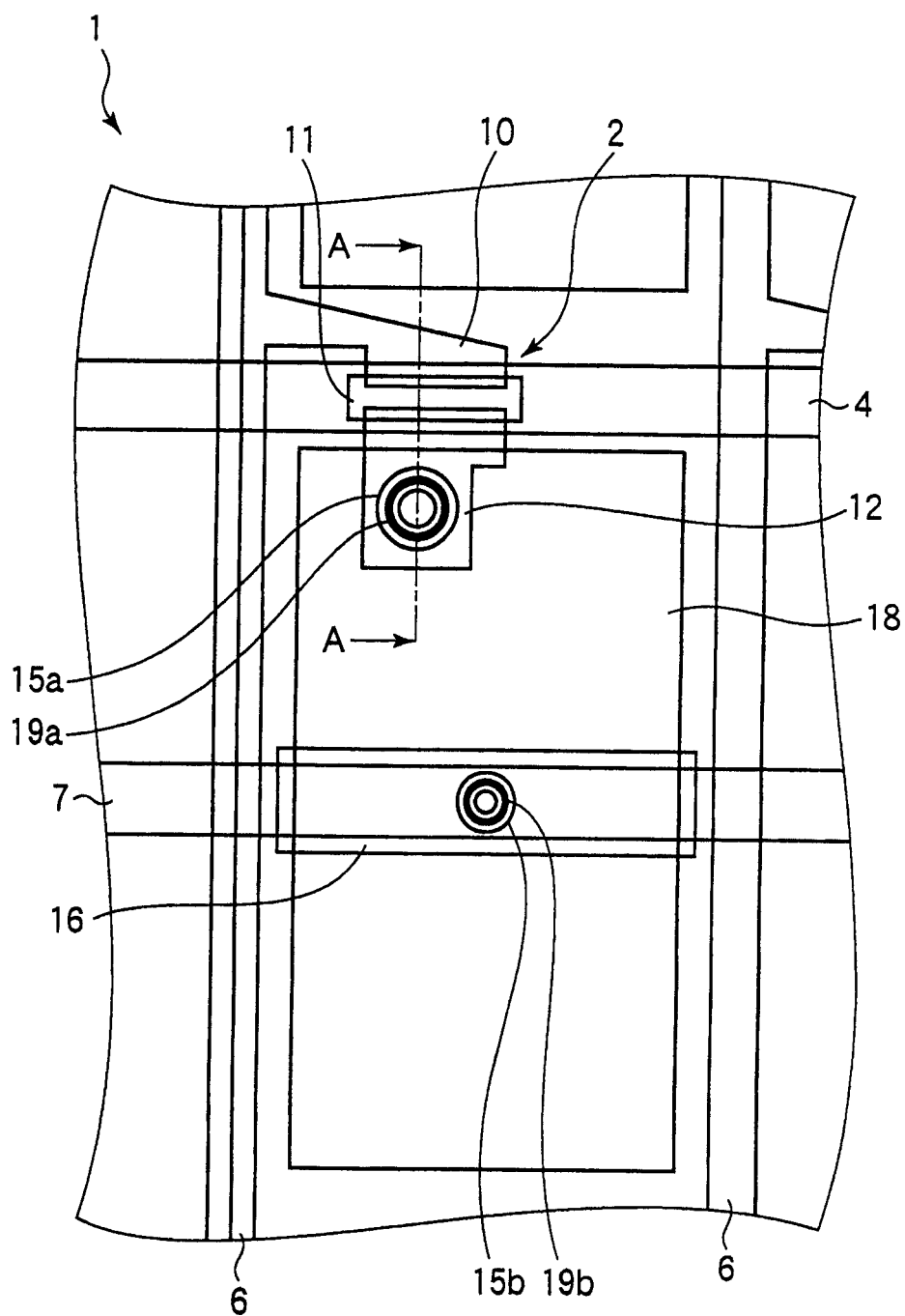


图 2

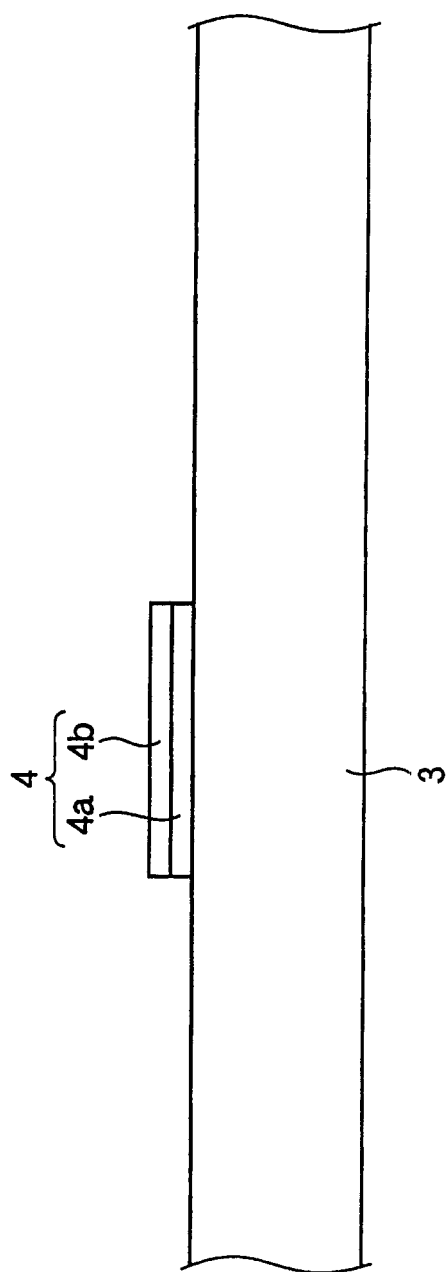


图 3

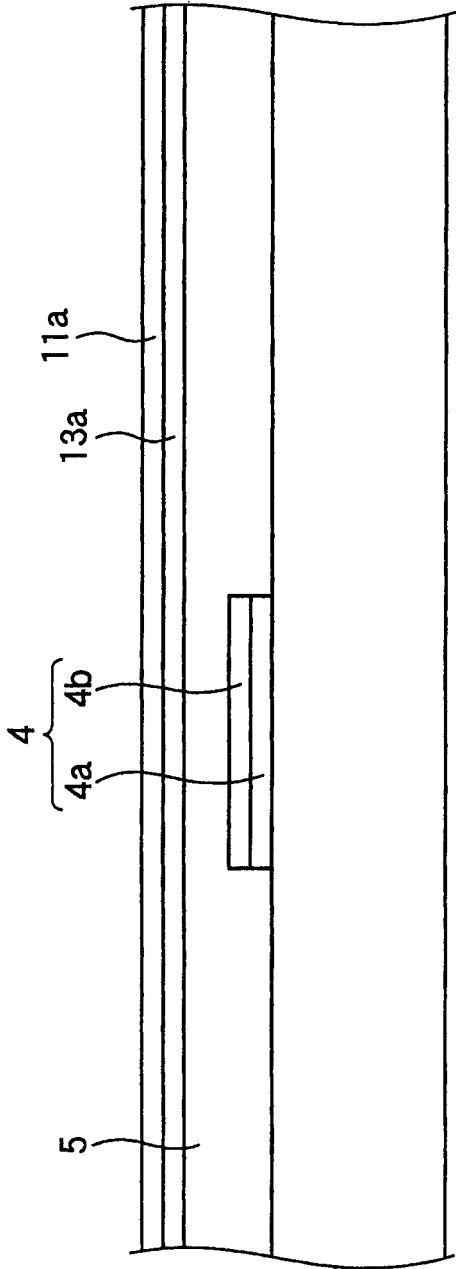


图 4

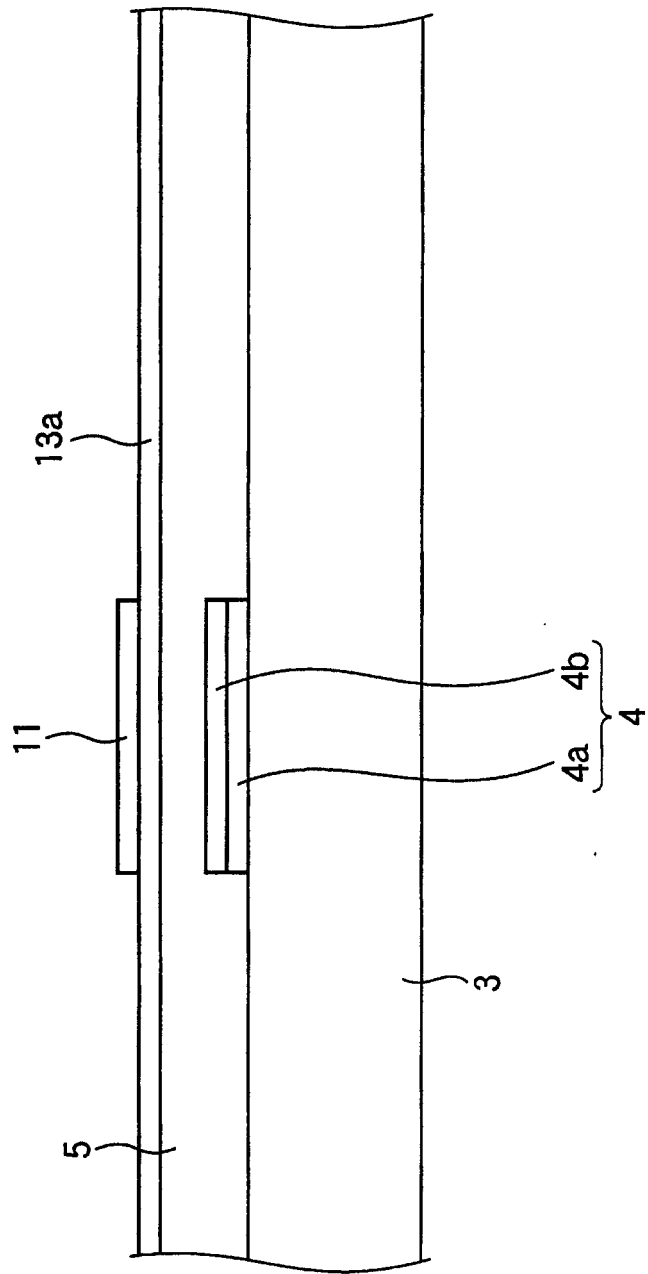


图 5

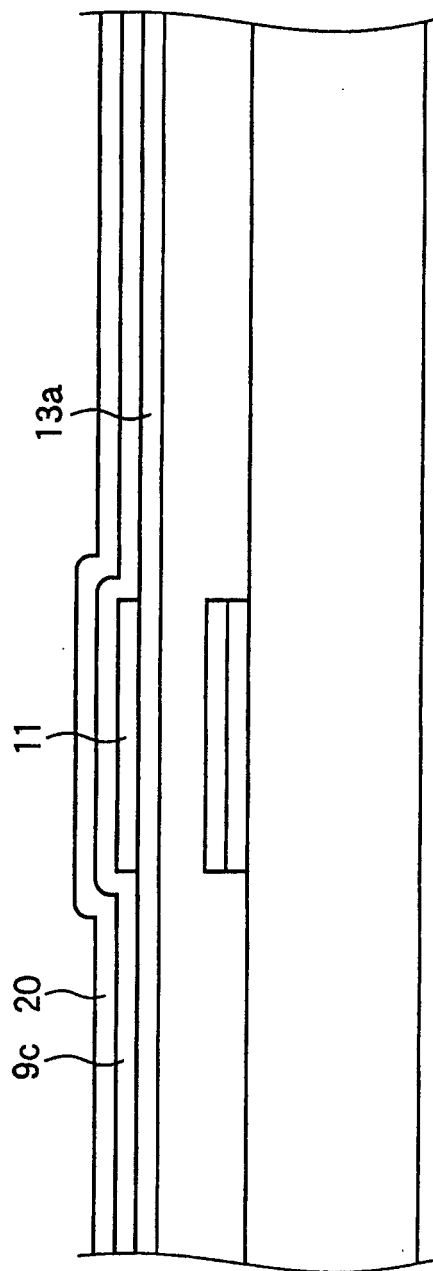


图 6

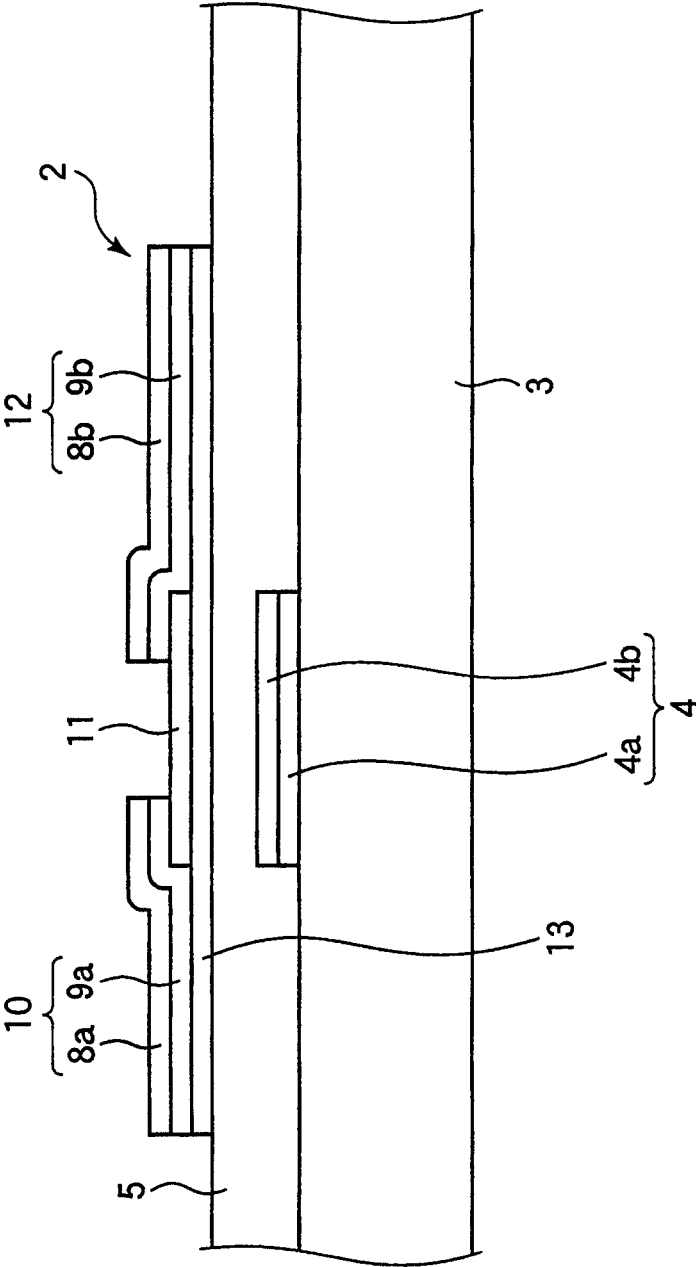


图 7

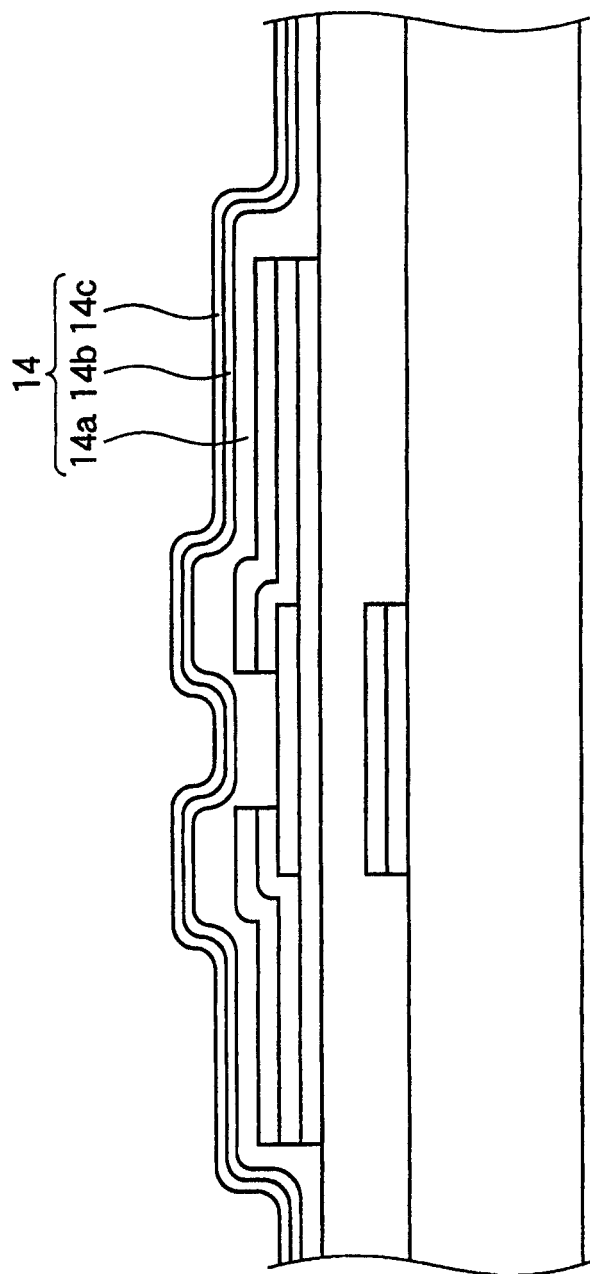


图 8

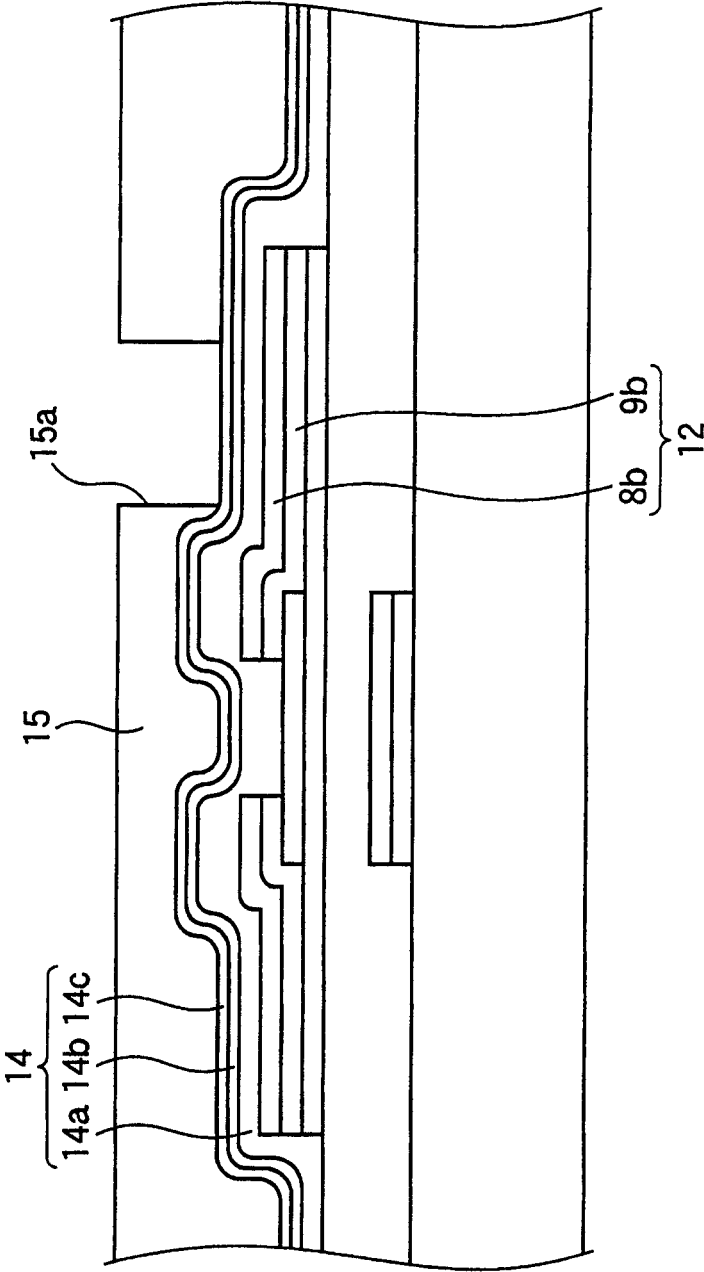


图 9

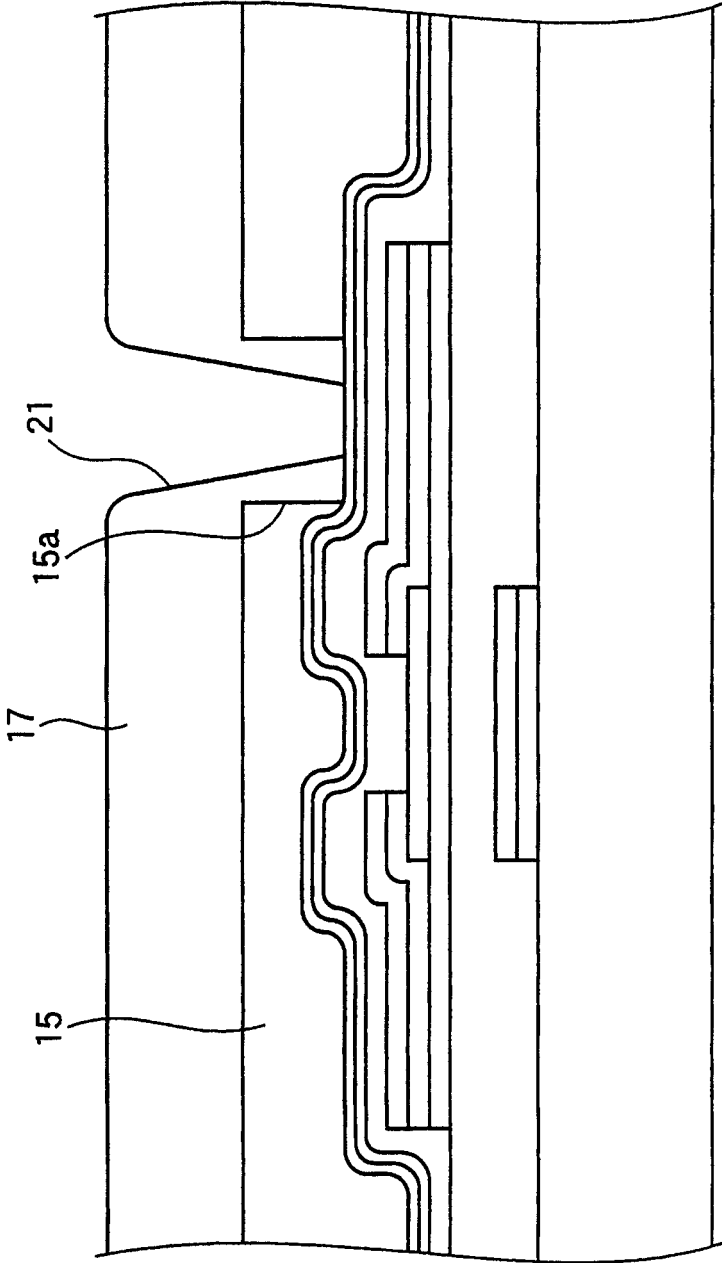


图 10

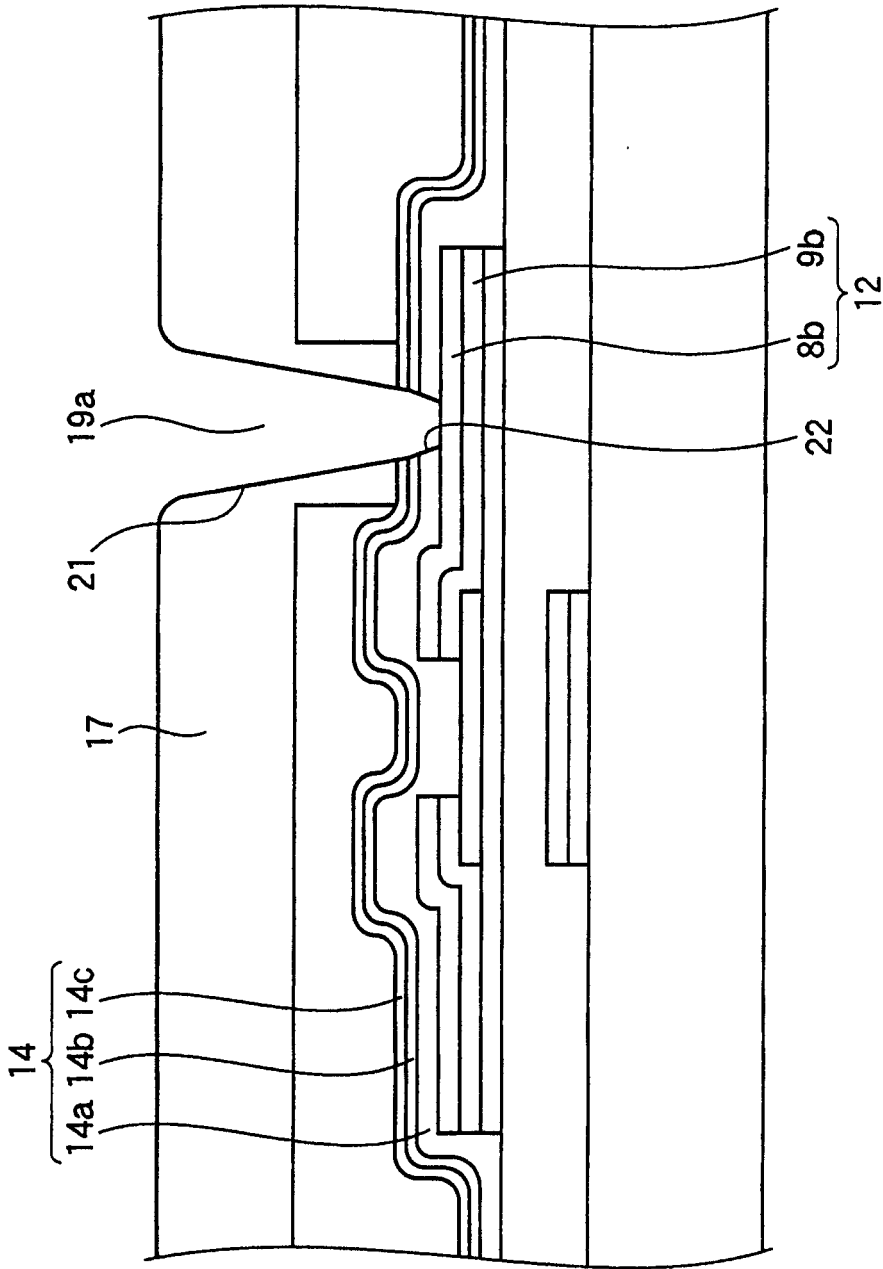


图 11

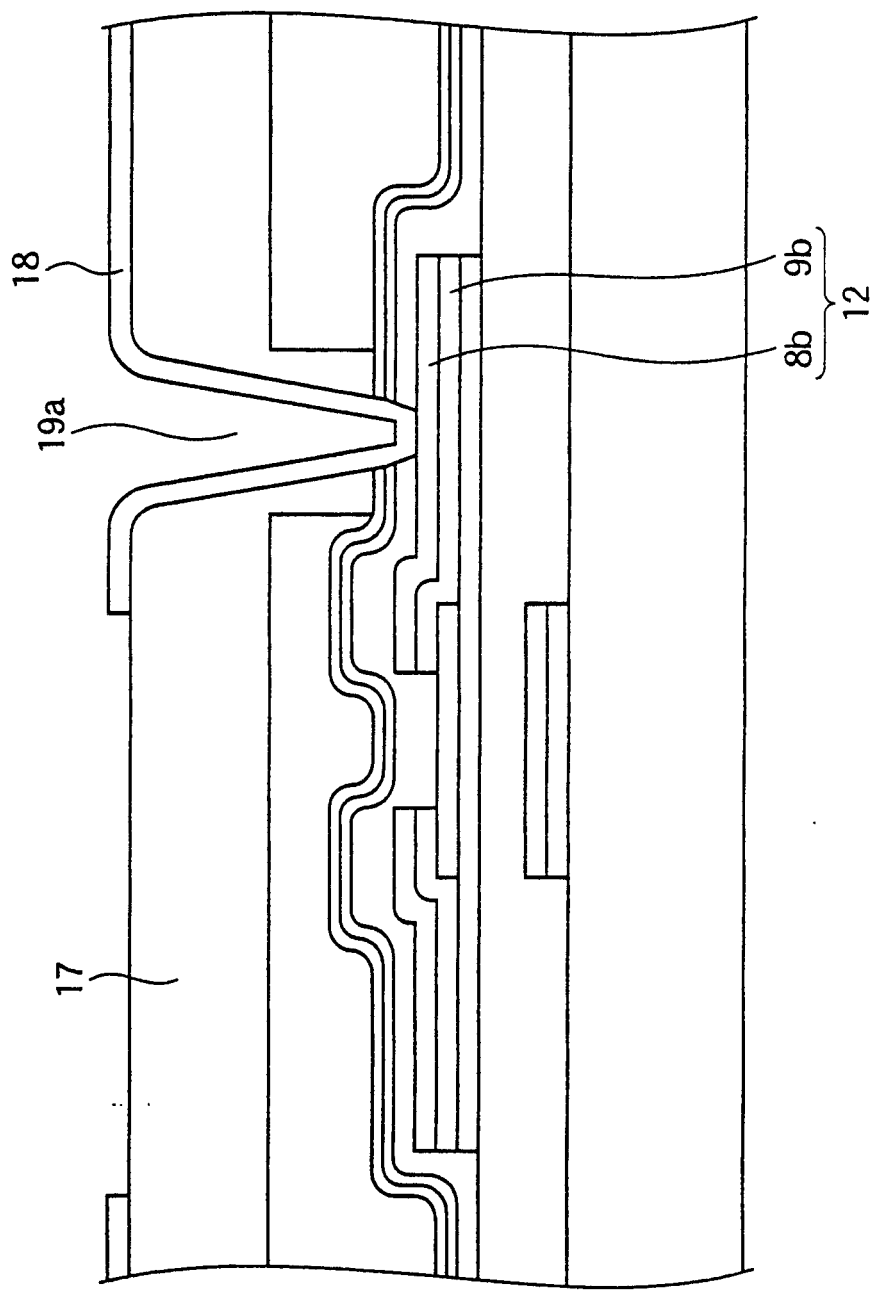


图 12

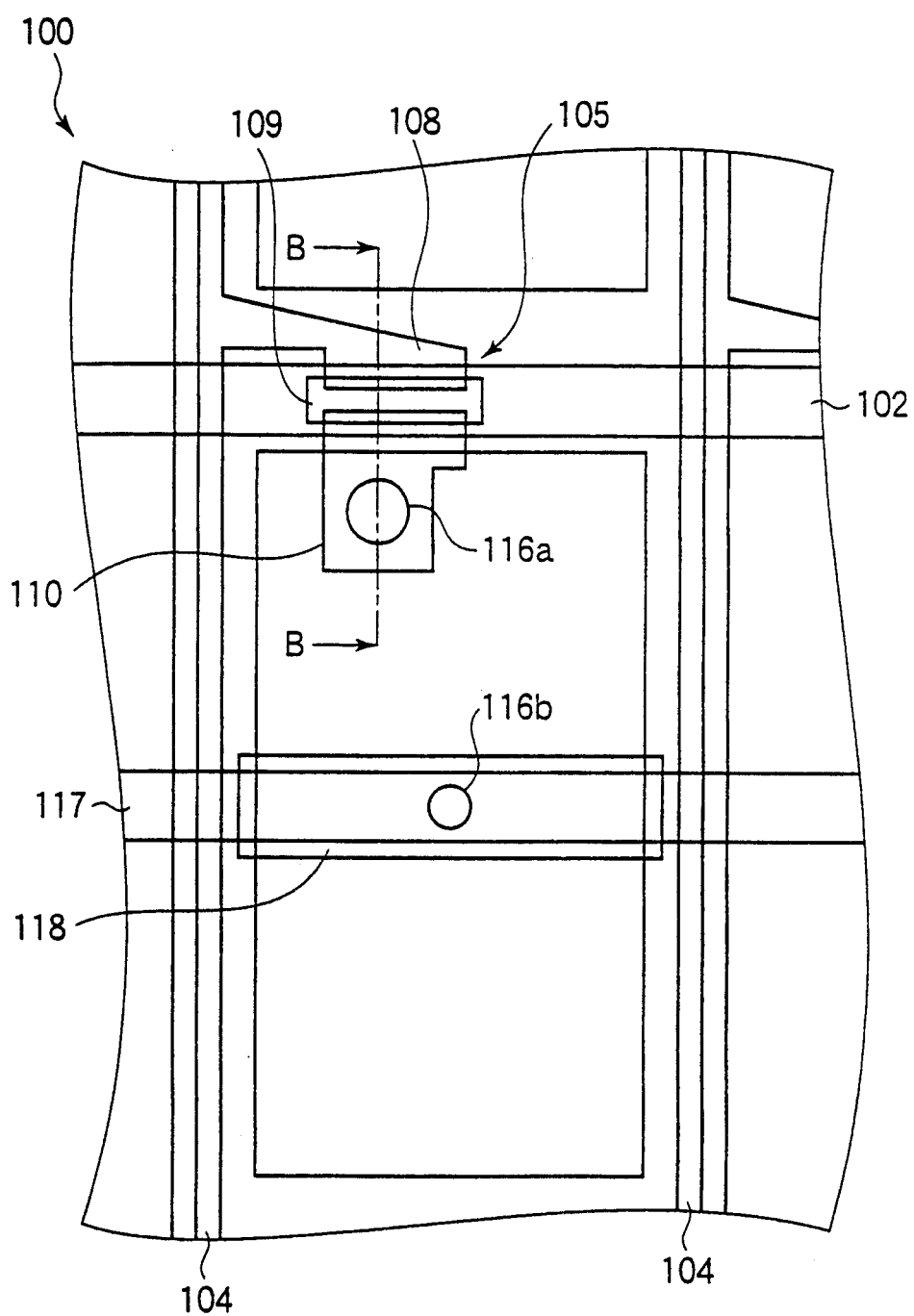


图 13

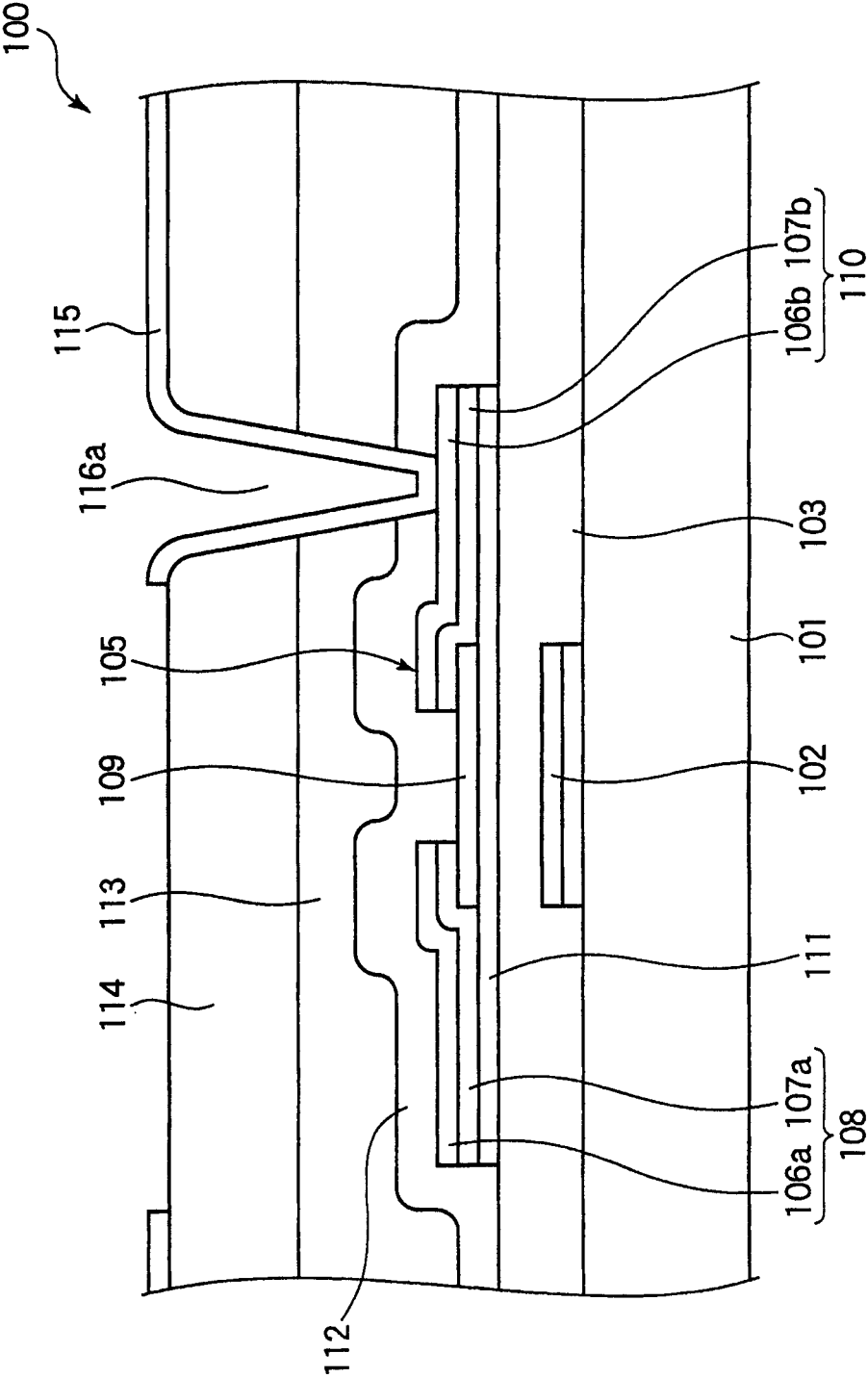


图 14

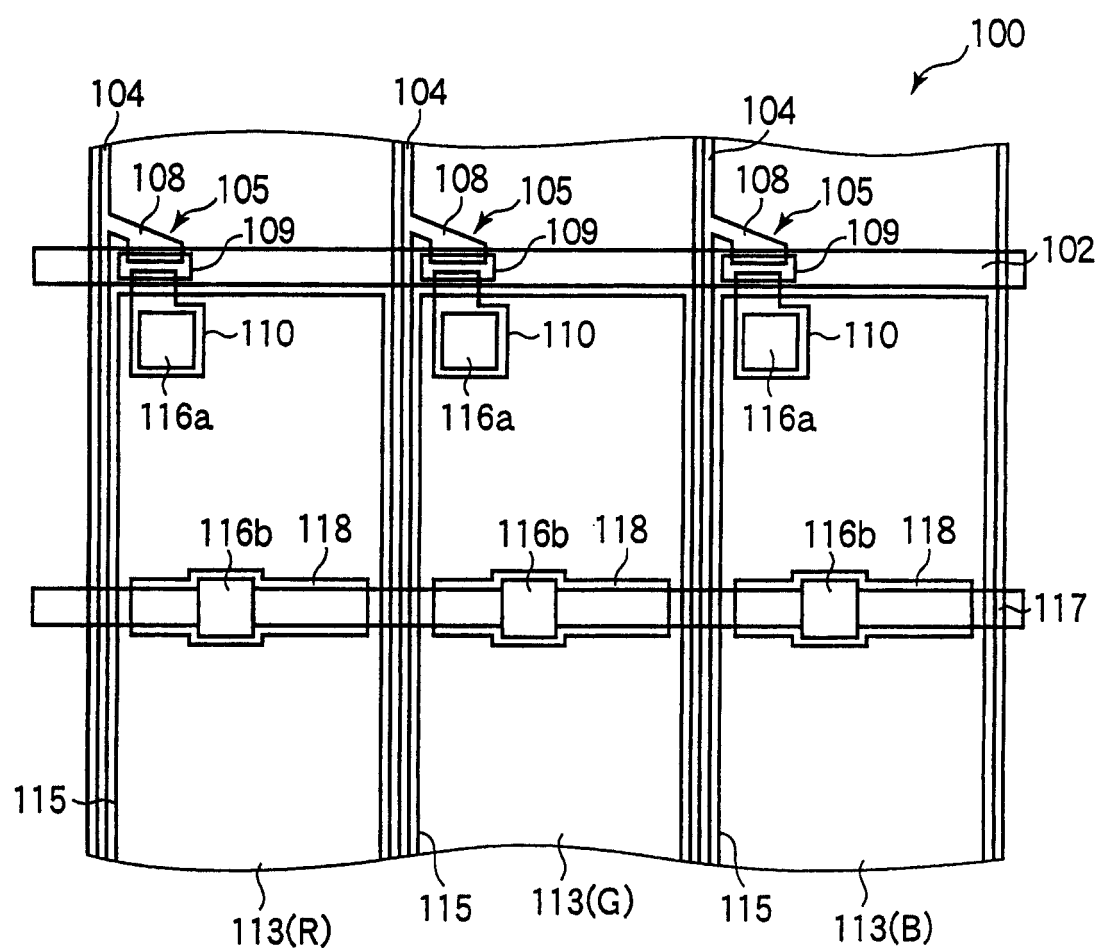


图 15

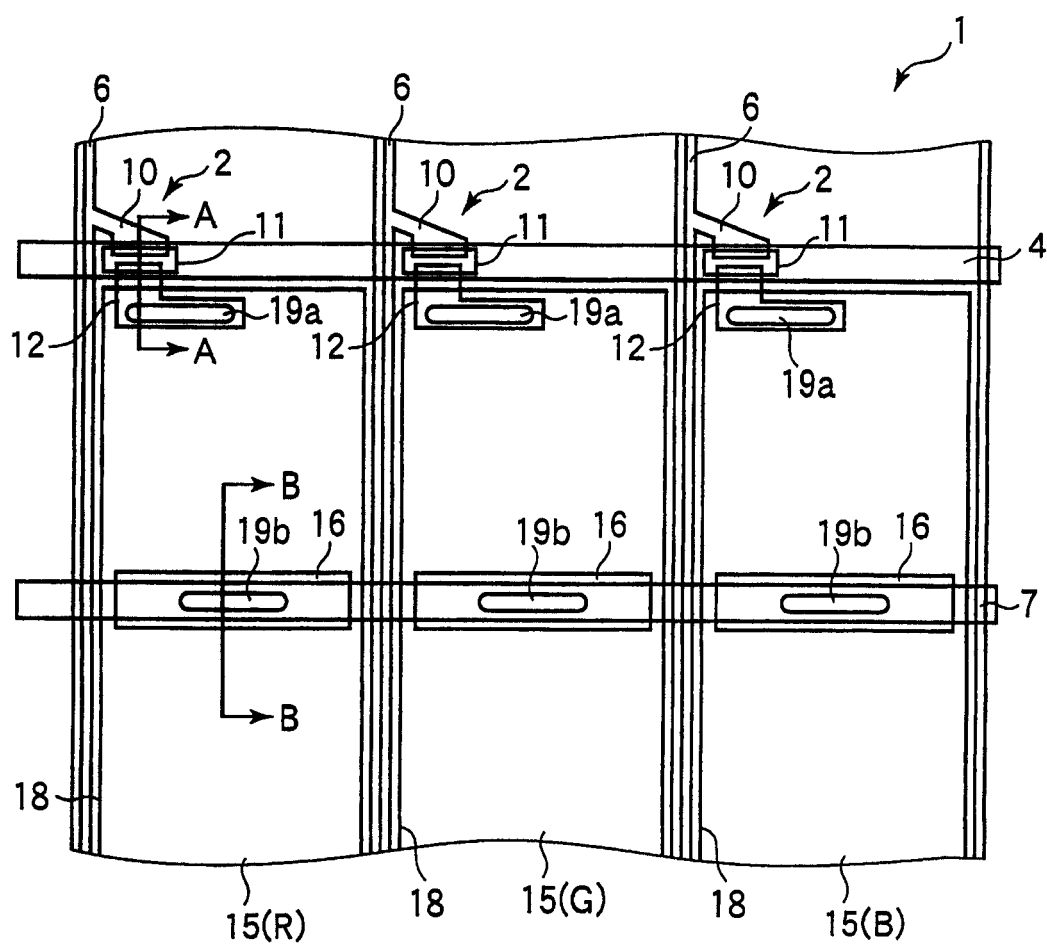


图 16

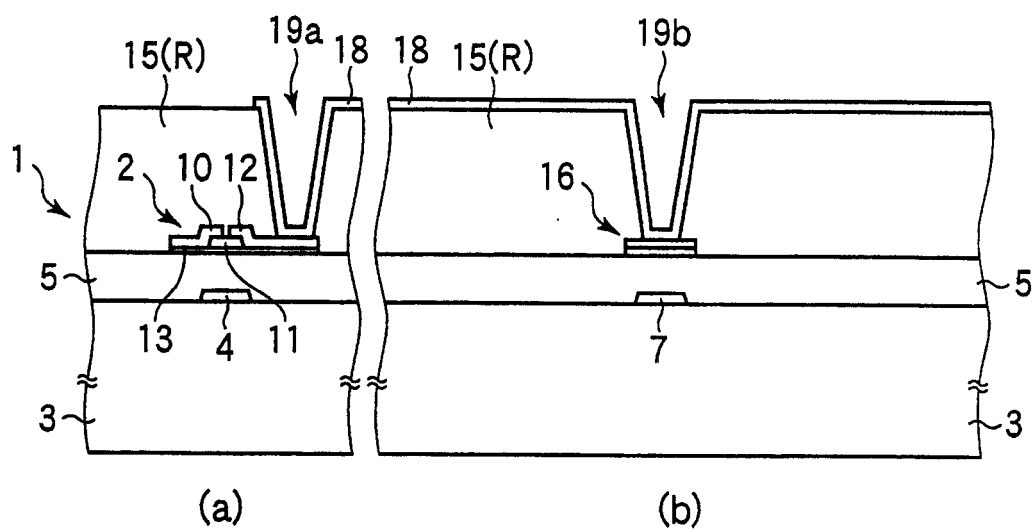


图 17

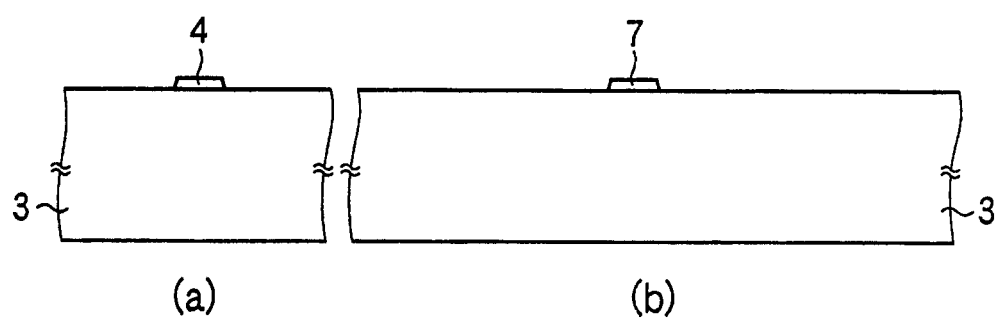


图 18

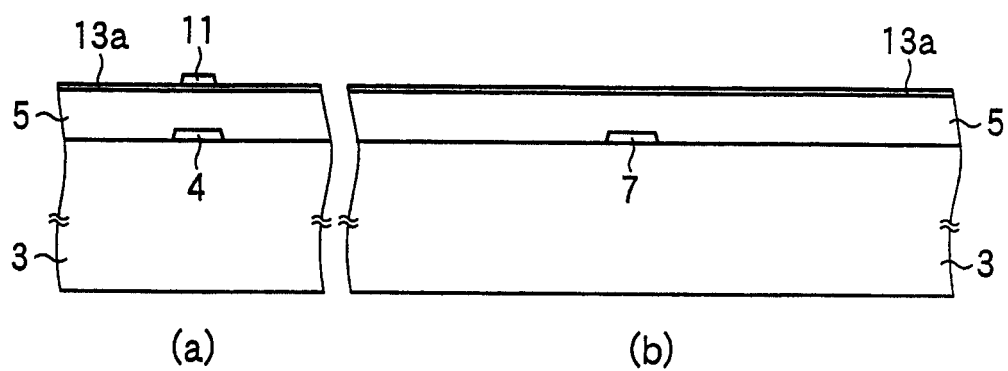


图 19

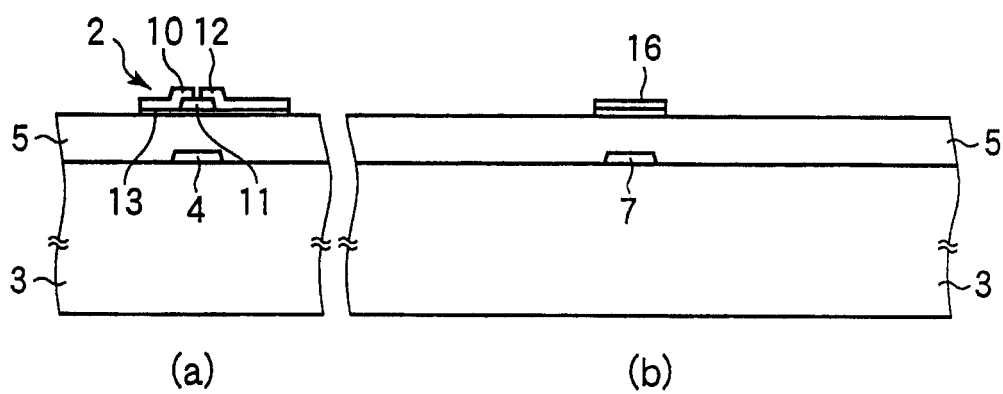


图 20

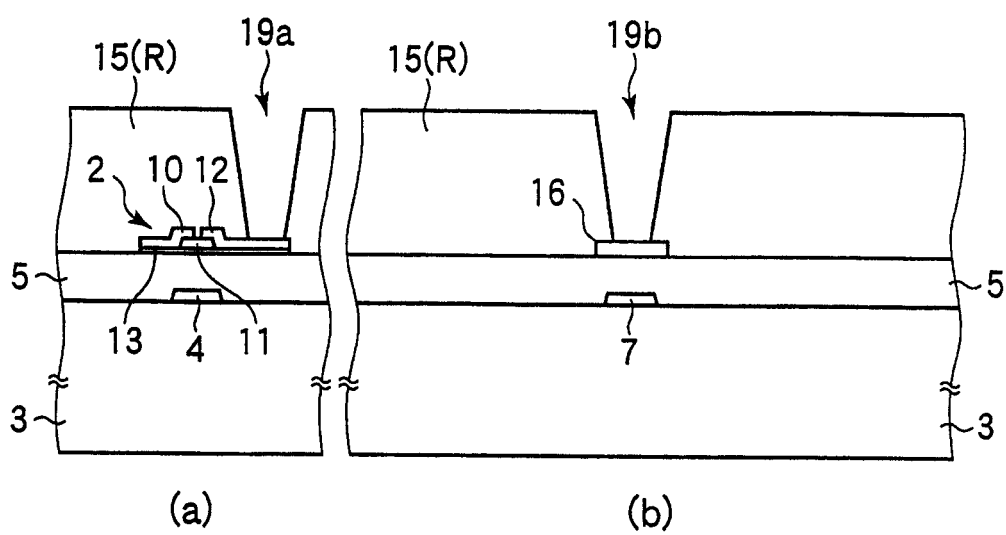


图 21

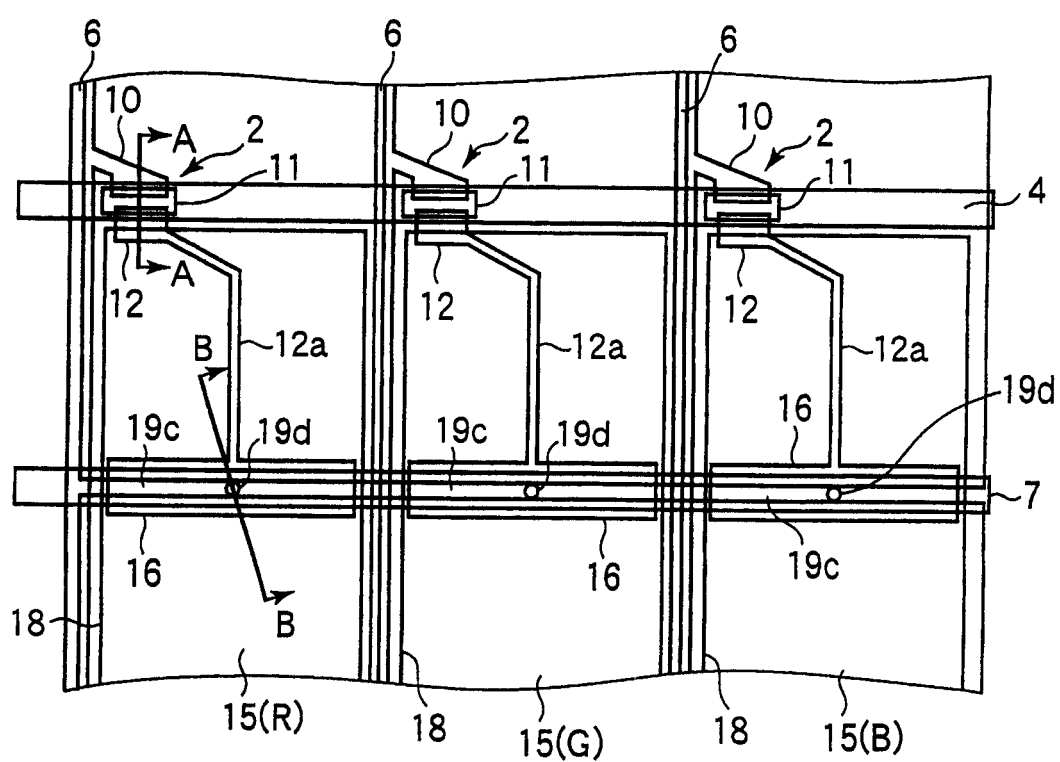


图 22

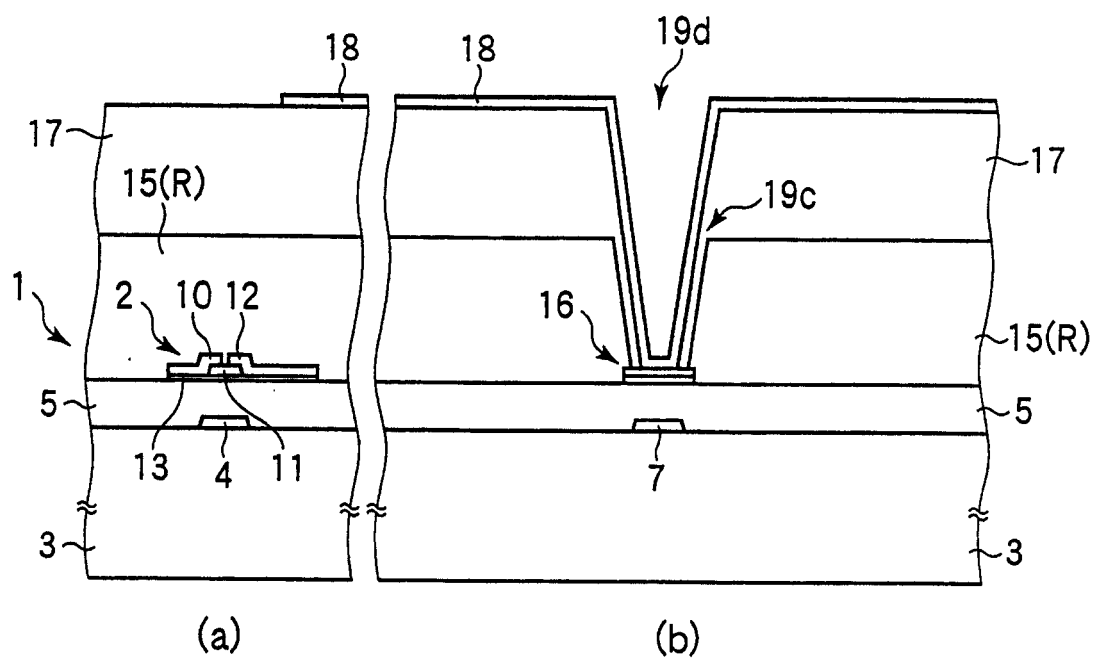


图 23

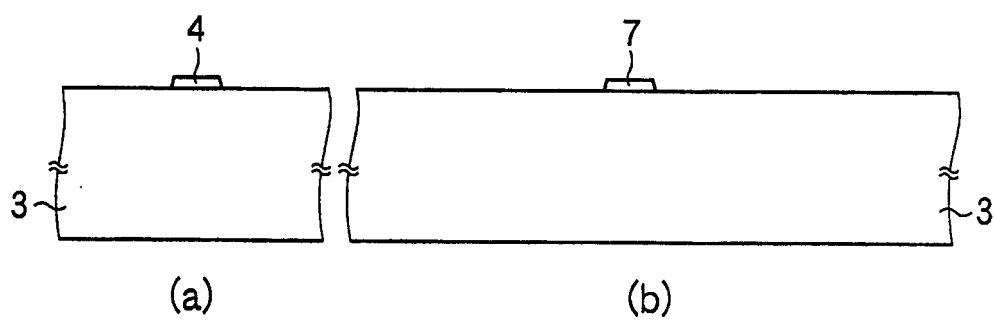


图 24

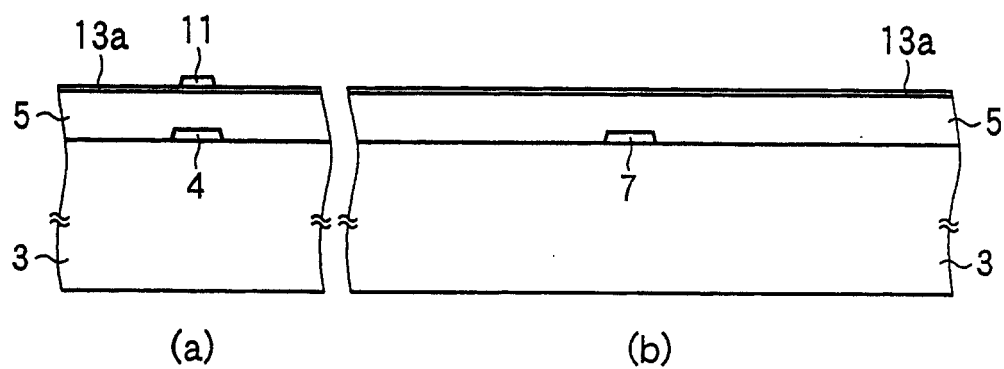


图 25

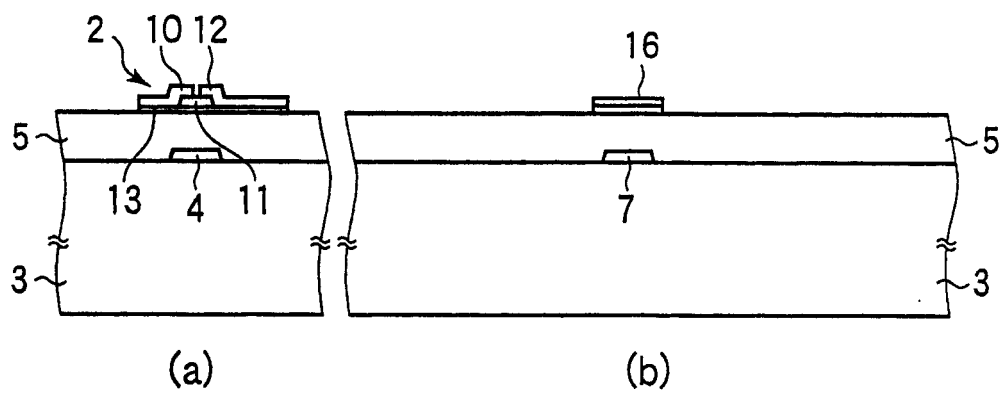


图 26

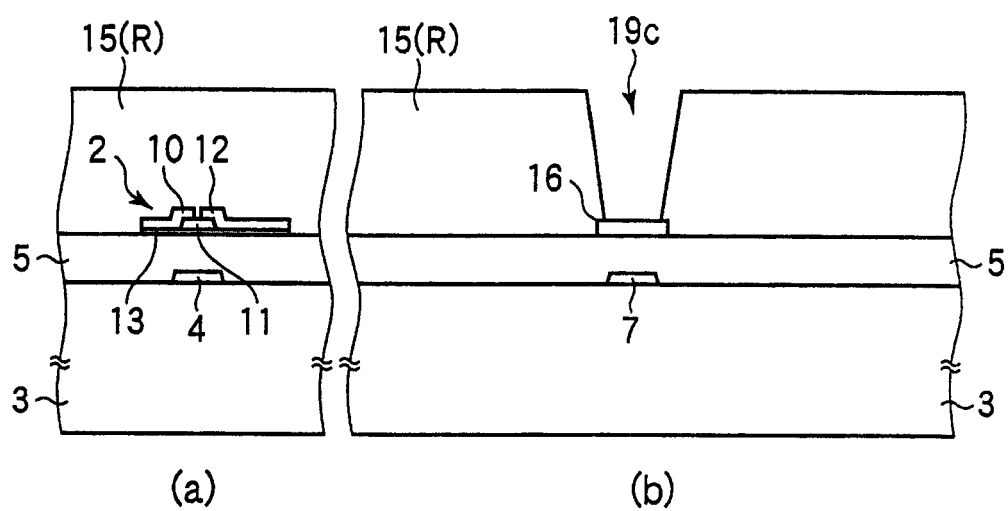


图 27

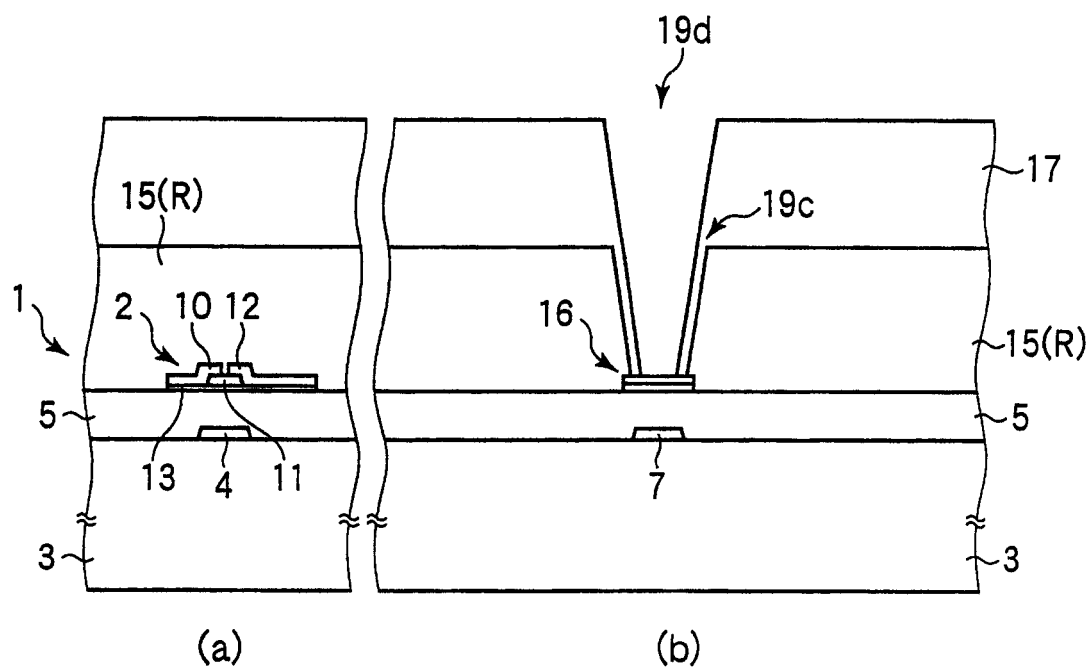


图 28

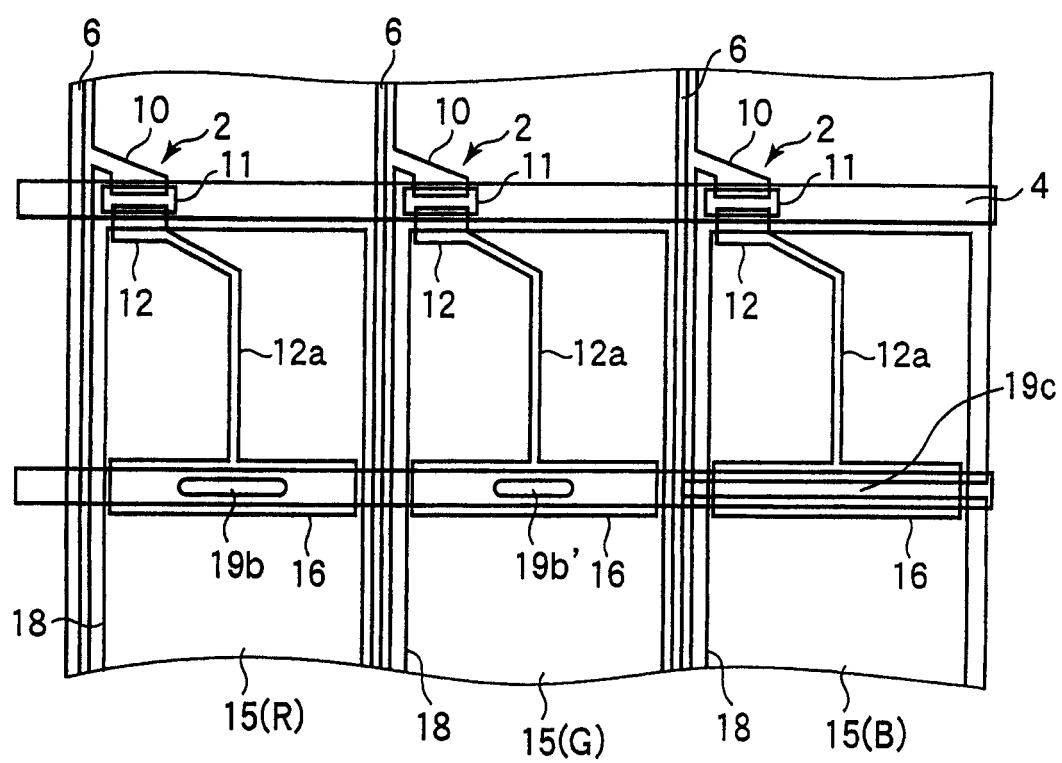


图 29

专利名称(译)	液晶显示装置用基板和使用它的液晶显示装置		
公开(公告)号	CN1955804A	公开(公告)日	2007-05-02
申请号	CN200610144553.X	申请日	2004-02-26
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	泽崎学 田野濑友则 美崎克纪		
发明人	泽崎学 田野濑友则 美崎克纪		
IPC分类号	G02F1/1333 G02F1/133 G02F1/1335 G02F1/136 G02F1/1362 G02F1/1368 H01L29/786		
CPC分类号	G02F1/136227 G02F2001/136222		
代理人(译)	李辉		
优先权	2003090834 2003-03-28 JP 2003369354 2003-10-29 JP		
其他公开文献	CN100458516C		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示装置用基板和使用它的液晶显示装置。其结构是：将在分别形成在多个像素区域中的像素电极和驱动该像素电极的TFT(2)之间形成的钝化膜(14)设置成SiN膜(14a、14b)、SiO层(14c)的层叠构造，使其最上层为SiO层(14c)。在这样的层叠构造的钝化膜(14)上形成树脂CF层(15)。树脂CF层(15)通过被直接形成在SiO层(14c)上，可抑制结合力的下降，在形成树脂CF层(15)时不容易发生CF的剥离，在对树脂CF层(15)形成接触孔时，不容易产生CF的残渣。由此，实现抑制导通不良，显示特性优异的可靠性高的TFT基板(1)。

