



(12) 发明专利

(10) 授权公告号 CN 1937027 B

(45) 授权公告日 2010.09.08

(21) 申请号 200610153727.9

CN 1388501 A, 2003.01.01, 全文.

(22) 申请日 2006.09.11

US 6040828 A, 2000.03.21, 全文.

US 6853372 B2, 2005.02.08, 全文.

(30) 优先权数据

2005-262762 2005.09.09 JP

审查员 林韵英

(73) 专利权人 统宝香港控股有限公司

地址 中国香港沙田香港科学园区科技大道
东5号飞利浦大厦二楼

(72) 发明人 山下佳大朗

(74) 专利代理机构 中国专利代理(香港)有限公司
72001

代理人 王庆海 张志醒

(51) Int. Cl.

G09G 3/36(2006.01)

G09G 3/20(2006.01)

G02F 1/133(2006.01)

(56) 对比文件

US 6064713 A, 2000.05.16, 全文.

CN 1120210 A, 1996.04.10, 全文.

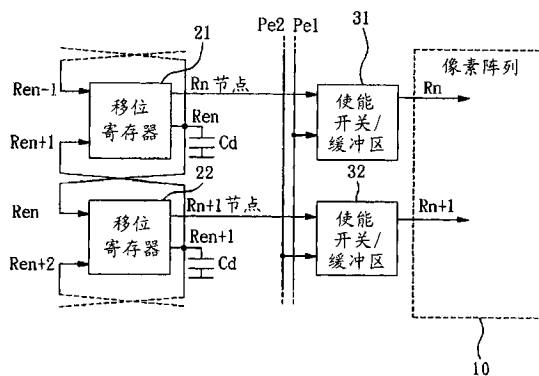
权利要求书 1 页 说明书 7 页 附图 6 页

(54) 发明名称

液晶驱动电路及具有液晶驱动电路的液晶显示装置

(57) 摘要

一种液晶驱动电路,是用以在部分驱动中将元件的劣化最小化,甚至适用于由非晶硅构成的GOG电路,且一种具有前述相同液晶驱动电路的液晶显示装置亦一并揭露。一种液晶驱动电路包含一第一移位寄存器以及一驱动装置,第一移位寄存器是推递一显示影像的像素阵列的导线位址,并输出一使能信号以仅驱动应显示的该导线;驱动装置是相对应于该使能信号,并输出一导线驱动信号,以驱动第一移位寄存器所使能的导线。



1. 一种液晶驱动电路,包含:

一第一移位寄存器,是推递一显示影像的像素阵列的目标导线位址,并输出一使能输出信号以仅驱动应显示的该导线;以及

一驱动装置,是相对应于该使能输出信号输出一该像素阵列的导线驱动信号,以驱动该第一移位寄存器所使能的该导线,

其中该第一移位寄存器的输入端接收之前导线和之后导线的移位寄存器的使能输出信号,该第一移位寄存器包含一提升电路,该提升电路藉由一晶体管以及连接于该晶体管的栅极与漏极之间的一电容器,以得到该导线的使能输出信号,其中该导线的该使能输出信号的变化是依据一之前导线的该使能输出信号,

其中该驱动装置包含一第二移位寄存器和一允许该导线扫描的使能开关,该第二移位寄存器的输入端接收之前导线和之后导线的移位寄存器输出的导线驱动信号,

其中该第一移位寄存器的使能输出信号是经由该使能开关而连接于该第二移位寄存器的输出端子。

2. 如权利要求 1 所述的液晶驱动电路,其中该驱动装置设置于该像素阵列的一端。

3. 如权利要求 1 所述的液晶驱动电路,其中该第二移位寄存器相对于该第一移位寄存器而设置于该像素阵列的反侧,并输出一驱动该像素阵列的导线驱动信号;以及该使能开关相对于该第一移位寄存器而设置于该第一移位寄存器的同侧。

4. 如权利要求 1 所述的液晶驱动电路,其中该第一移位寄存器包含连接至该使能输出信号的输出端子的一辅助电容器。

5. 如权利要求 1 所述的液晶驱动电路,其中该液晶驱动电路是形成于一玻璃基板上。

6. 如权利要求 1 所述的液晶驱动电路,其中设定该液晶驱动电路的晶体管是由非晶硅所制成。

7. 如权利要求 1 所述的液晶驱动电路,其中像素阵列是由该液晶驱动电路所驱动。

液晶驱动电路及具有液晶驱动电路的液晶显示装置

技术领域

[0001] 本发明是关于一种液晶驱动电路及具有液晶驱动电路的液晶显示装置,特别关于一种液晶部分驱动装置,其组态为非晶硅所制成的薄膜晶体管栅极驱动器,且能够于待机时执行部分驱动,并特别关于一种具有液晶部分驱动装置的液晶显示装置。

背景技术

[0002] 液晶显示装置具有相对低功率消耗,然而近来,仍需更进一步的减少功率消耗,特别是在移动电话领域或其类似的产品,这是由于对长时间操作的需求所造成的结果。举例来说,即使是不使用背光源而具有低功率消耗的反射式液晶显示装置,仍需更进一步的将功率消耗减少。

[0003] 众所皆知,一液晶显示装置是使用一移位晶体管以减少功率消耗并减少液晶显示装置的线路空间,藉以提升空间效率,其中显示列是依序藉由移位寄存器来选取,薄膜晶体管是藉由液晶来驱动显示。

[0004] 只有当之前导线的一信号输入至相关的导线时才执行这样的选择性驱动,且在美国专利 6,064,713 是已揭露使用一电阻器作为高阻抗。在美国专利 6,064,713 中,并使用提升电容 (bootstrap) 技术以得到足够的驱动电压。

[0005] 部分驱动的方法是已经被提出并且已实际应用来减少消耗功率,其是于待机时不让整个液晶显示元件执行显示动作,而仅有一部分元件执行显示动作。

[0006] 在部分驱动的方法中是推递导线来执行显示动作,一设置在导线上的开关是可被选择性地驱动而开启,因此扫描资料是可提供至薄膜晶体管。

发明内容

[0007] 承上所述,部分驱动的方法并无法在一玻璃基板上形成由非晶硅晶体管制成栅极的 GOG(在玻璃上栅极驱动器, gate driver on glass) 电路来实现。

[0008] 此乃因为由非晶硅晶体管所构成的移位寄存器在栅极偏压持续使用下会产生劣化,导致阈值变化、影像品质改变,或导致操作的异常。也就是说,当部分驱动时,设置在导线上的晶体管开关在部分驱动时间内,需要持续使用栅极偏压以使晶体管开启,使用栅极偏压的时间是与劣化程度成正比,从而无法保证长时间的正常操作。

[0009] 本发明的目的在于提供一种液晶部分驱动装置,以在部分驱动中将元件的劣化最小化,甚至适用于由非晶硅构成的 GOG 电路,并提供一种具有液晶部分驱动装置的液晶显示装置。

[0010] 依本发明的一种液晶驱动电路包含第一移位寄存器以及驱动装置,第一移位寄存器是推递一显示影像的像素阵列的导线位址,并输出一使能信号以仅驱动应显示的导线;驱动装置是相对应于该使能信号,并输出一导线驱动信号,以驱动第一移位寄存器所使能的导线。

[0011] 驱动装置可以是一晶体管开关,其栅极是连接至第一移位寄存器的一输出端,藉

以控制导线驱动信号的通过。或者，驱动装置可以是一第二移位寄存器，第二移位寄存器是包含一允许导线扫描的使能开关，第二移位寄存器并输出一该像素阵列的导线驱动信号，其中，该第一移位寄存器的使能信号输出是经由该使能开关而连接于一内部端子。

[0012] 驱动装置是可由一第二移位寄存器所构成，其是相对于第一移位寄存器，而设置于像素阵列的反侧，并输出一驱动像素阵列的导线驱动信号。使能开关是设置于第一移位寄存器的同侧，第一移位寄存器的使能信号连接于像素阵列的导线。

[0013] 因此，依本发明的液晶驱动电路及液晶显示装置，使能信号是仅输出于移位寄存器将要驱动的应显示导线上，导线驱动信号是藉由一分别的驱动装置并依据使能信号来提供，因此，即使当驱动电路由非晶硅所形成，部分驱动仍能够执行。高电压应用于各晶体管栅极的时间有效地缩短，因而可防止劣化，且可延长寿命。

[0014] 各导线位址并非直接指定在部分驱动实现，但是其是依序地指定使用一移位寄存器，因此，连接至外部的导线数量会大量减少，且利润增加与成本降低得以实现。

附图说明

[0015] 图 1 是显示依据本发明第一较佳实施例的一液晶驱动电路的一示意设定的一区域图；

[0016] 图 2 是显示图 1 设定细节的一电路图；

[0017] 图 3 是说明图 2 运行的一时序图；

[0018] 图 4 是显示依据本发明第二较佳实施例的一液晶驱动电路的一示意设定的一区域图；

[0019] 图 5 是显示图 4 设定细节的一电路图；

[0020] 图 6 是说明图 5 运行的一时序图；

[0021] 图 7 是显示依据本发明第三较佳实施例的一液晶驱动电路的一示意设定的一区域图；

[0022] 图 8 是显示图 7 设定细节的一电路图；以及

[0023] 图 9 是说明图 8 运行的一时序图。

具体实施方式

[0024] 以下将参照相关图式，说明依据本发明较佳实施例的一种影像显示系统。

[0025] [第一实施例]

[0026] 图 1 是显示依据本发明较佳实施例的一液晶驱动电路的一简化设定图，其是揭露如何传送驱动信号至一像素阵列 10 的二行导线（第 n 条与第 $n+1$ 条）上，其中在像素阵列 10 中的液晶显示元件是设置为一矩阵形式。

[0027] 针对第 n 条导线，是依据移位寄存器 21 的输出，并经由使能开关 / 缓冲区 31，将一使能导线上的信号 Pe_1 作为输出至像素阵列 10 的一信号 R_n 。同样地，针对第 $n+1$ 条导线，是依据移位寄存器 22 的输出，并经由使能开关 / 缓冲区 32，将一使能导线上的信号 Pe_2 做为输出至像素阵列 10 的一信号 R_{n+1} 。

[0028] 移位寄存器除了具有相关导线的节点（ R_n 节点）的输出，并具有一使能输出 Ren 。使能输出 Ren 是对一虚拟电容器（dummy capacitor） C_d 充电，并输入至之前与之后的移位

寄存器。

[0029] 图 2 是显示部分移位寄存器的一具体电路以及使能开关 / 缓冲区, 在此电路图中, 是以晶体管皆为 n 沟道型, 并特别针对第 n 条导线作为说明, 其余导线皆具有与第 n 条导线相似的设定。

[0030] 之前导线的一使能输出 $Ren-1$ 是提供至一晶体管 Q1 的漏极, 且晶体管 Q1 的漏极与栅极是连接, 之后导线的一使能输出 $Ren+1$ 是提供至一晶体管 Q2 的栅极, 一复位电压 $V_{\text{复位}}$ 是供给至源极, 晶体管 Q1 的源极是连接晶体管 Q2 的漏极。一连接节点 N1 是连接至二个电容器 C1、C2 的一端, 并连接至二个晶体管 Q3、Q6 的栅极。连接节点 N1 更连接一晶体管 Q4 的漏极, 且复位电压 $V_{\text{复位}}$ 的电平是供给于晶体管 Q4 的源极。一脉冲信号 P 是提供于晶体管 Q3 的漏极, 且晶体管 Q3 的源极是连接至一晶体管 Q5 的漏极。一反向脉冲信号 $invP$ 提供于电容器 C1 的另一端, 晶体管 Q6 的源极是连接至晶体管 Q7 的漏极, 且这个连接点是作为撷取输出信号 Rn 的输出节点, 复位信号是输入至晶体管 Q4、Q5、Q7 的栅极。一连接节点 NE1 是晶体管 Q3 与 Q5 的连接点, 其是连接至电容器 C2 的另一端。使能输出 Ren 的使能信号是于连接节点 NE1 产生, 且虚拟电容器 Cd 是连接于连接节点 NE1 以及复位电压 $V_{\text{复位}}$ 之间, 虚拟电容器 Cd 是用以维持移位寄存器的运行, 其电容值需要维持在一数值以有效地吸收寄生电容。

[0031] 因此, 关于显示于图 2 的电路以及显示于图 1 的区块图之间的关系, 是在于晶体管 Q6 是对应至使能开关 / 缓冲区以执行栅极驱动, 且其他部分是对应至移位寄存器以及虚拟电容器。

[0032] 液晶驱动电路的运行将参考时序图图 3 来加以说明。

[0033] 复位信号是应用于晶体管 Q4、Q5、Q7 的栅极以进行前述的重设动作。但是, 这些晶体管在没有执行重设动作时, 其运行是可被忽略的, 这是由于重设动作是让全部导线共同导通, 且在各视框期间内仅执行一次, 藉以排出电路中不需要的电荷, 进而确保电路的运行。

[0034] 在图 3 中, 实线表示忽略扫描的情况, 虚线表示依序操作移位寄存器的情况。

[0035] 针对如同从图 2 出现的第 n 条导线并考虑之前一导线的运作, 由于要得到第 n 条导线的信号 Rn 与使能输出 Ren 的输出之前需要的前一导线的信号 $Rn-1$ 。在之后导线的使能输出 $Ren+1$ 上的使能信号亦输入至晶体管 Q2 的栅极, 但由于在第 n 条导线上的信号是低电平, 使晶体管 Q2 是于关闭状态。

[0036] 另外, 由于在之前一条导线的使能输出 $Ren-1$ 是高电平, 因而开启晶体管 Q1, 并增加 Rn 节点的电压, 此电压是小于晶体管 Q1 的阈值电压的高电平, 且晶体管 Q3 与 Q6 是开启。当执行扫描时, 只要使能导线上的信号 $Pe1$ 变为高电平, 则输出信号 Rn 变为高电平。其中若输出信号 Rn 仍于低状态, 即使因没有供应使能导线上的脉冲信号 Pe 而忽略扫描, 晶体管 Q6 是仍开启。

[0037] 当忽略扫描时, 一扫描脉冲 P1 是供应使晶体管 Q3 是开启, 因此在节点 NE1 的使能输出 Ren 变为高电平, 且对虚拟电容器 Cd 充电。同时如图 3 所示, 在 $Rn-1$ 节点的下降时序时 Rn 节点的电势更增加。由于电容器 C2 以及晶体管 Q3 是构成一提升电容电路, 也就是说, 在第 n-1 条导线与第 n 条导线的二个期间, 可从二阶段的电平变化而得到一信号。

[0038] 二系统的信号 P1、P2 是可作为扫描脉冲以确保各导线的运作。如从图 2 所示, 一

反转脉冲 $invP$ 亦被使用,其是藉由设置于各移位寄存器的一反转装置而产生以形成一反转信号,或准确一提供导线的独立信号以作为扫描脉冲。

[0039] 在以下的例子中,对于各导线,一对顺向与逆向信号是交替地从四个导线取得,这四个信号 $P1$ 、 $invP1$ 、 $P2$ 、 $invP2$ 是由供给导线提供。

[0040] 这个关系适用于类似的任意连续二期间,且类似的运作是重复作动于各导线。

[0041] 移位寄存器藉由使用图 2 的电路来依序开启各导线的节点,但是并没有驱动各相关导线,且除非使能开关 $Q6$ 被开启,否则也没有被执行显示动作。因此藉由移位寄存器来推递显示开始导线以及开启使能开关可以部分地驱动。

[0042] 高电势是仅在必要的时序供给至各晶体管的栅极,且经由使能开关而提供至像素阵列的导线的脉冲并没有被供给至晶体管,其中此晶体管是设定使能开关的组态但应用于与使能导线 Pe 相关的晶体管的漏极,因此,即使晶体管由非晶硅所形成,晶体管的劣化是被压抑,且驱动电路的寿命得以延长。

[0043] [第二实施例]

[0044] 图 4 至图 6 显示依据本发明第二较佳实施例的液晶驱动电路的设定与运作,图 4 是显示设定的简化图,图 4 设定与图 1 的设定不同,且不同之处在于移位寄存器是设置于液晶像素阵列 10 的两端,一端是移动至将显像的导线,且另一端是提供选取讯脉冲至像素阵列的栅极导线。

[0045] 图 4 是显示对于第 n 条线与第 $n+1$ 条导线的设定,其中在右侧的二移位寄存器 51、52 是分别为推递导线的第二移位寄存器,而在左侧的移位寄存器 41、42 是分别为对像素阵列 10 执行导线驱动的第一移位寄存器。一开关 SW 是设置于像素阵列 10 旁以根据扫描信号来连接第二移位寄存器的输出导线以及第一移位寄存器的输出导线。

[0046] 图 5 是显示图 4 设定的一电路图,其是揭露第 n 条导线,但其他导线也具有同样的设定。

[0047] 于左侧所示的五个晶体管 $Q11 \sim Q15$ 的移位寄存器,就电路而言是与图 2 所揭露的包含有晶体管 $Q1 \sim Q5$ 的移位寄存器部分具有相同的构成,因此这些晶体管的对应参考符号是相差 10。然而,构成的不同之处在于之前导线及之后导线的移位寄存器所输出的信号 R_{n-1} 、 R_{n+1} 是作为将输入的信号,藉以取代图 1 中的使能输出的使能信号 $Ren+1$ 、 $Ren+1$,仅得到的输出是为信号 R_n 。

[0048] 另外,于右侧包含五个晶体管 $Q21 \sim Q25$ 的移位寄存器是与图 2 所揭露的包含晶体管 $Q1 \sim Q5$ 移位寄存器部分与虚拟电容器 Cd 的电路具有相同的构成,因此这些晶体管的对应参考符号是相差 20,然而,与对应于图 2 的电容器 $C1$ 、 $C2$ 者由于与使能信号有关,其是被标示为 $Ce21$ 以及 $Ce22$ 。

[0049] 此设定与图 2 的设定不同之处在于当左侧的移位寄存器的输出 R_n 供给至像素阵列 10 之后,在的移位寄存器的输出信号 R_n 是连接至作为使能开关的晶体管 $Q31$ 的一端。使能输出 Ren 是在右端移位寄存器的输出,其是连接至晶体管 $Q31$ 的另一端。且一扫描信号是用以扫描像素阵列,其是提供至开关晶体管的栅极。

[0050] 产生扫描信号的电路设定具有栅极导线,栅极导线是连接各导线的栅极,栅极导线是连接至晶体管 $Q41$ 的漏极,晶体管 $Q41$ 的源极与栅极是连接,且一扫描使能信号 $Scan Enable1$ 是提供至晶体管 $Q41$ 的源极,且晶体管 $Q41$ 的源极是连接至一电容器 Csc 与一晶体

管 Q42 源极的连接点。再者,扫描使能信号 Scan Enable 2 是提供至电容器 Csc 的另一端,复位电压 $V_{\text{复位}}$ 的电势是应用于晶体管 Q42 的漏极,且用以重置扫描的一扫描复位信号是应用于栅极。

[0051] 电路的运作将使用时序图图 6 来说明。

[0052] 在各视框开始时是可重置各移位寄存器,在右侧的移位寄存器是先运作以推递目标导线位址,若到了第 n 条导线,节点 NE22 是藉由二阶段提升电容动作使得其本身电平增加,使能输出 Ren 的使能信号是因而产生,且虚拟电容器是被充电。

[0053] 第 n 条导线是作为部分驱动的开始导线,当扫描使能信号 1 变为高电平,扫描信号电平是透过连接至晶体管 Q41 的二极管增加,当扫描使能信号 2 在扫描使能信号 1 变为高电位期间变为高电位,用以扫描的电容器 Csc 是被充电且电容器的电荷增加至扫描信号,其中扫描信号是二阶段地增加。

[0054] 然后,晶体管 Q31 是电导通,且节点 NE22 的电压电平是作为驱动像素阵列的第 n 条导线的信号 Rn。

[0055] 当决定信号 Rn 的值时,这个值是被传送至下一条导线的移位寄存器,其也被提供于脉冲 P1、P2,因此在左侧的移位寄存器依序推递导线,藉以驱像素阵列,因而实现部分驱动。

[0056] 因此,当在右侧的移位寄存器到达应被部分驱动的导线位址时,其输出是作为驱动像素阵列的信号,所以,在左侧的移位寄存器是依序推递像素阵列的导线,因而可实现部分地驱动。

[0057] 为了停止部分的驱动,扫描重置信号是提供以关闭晶体管 Q31,且信号 ereset 是提供于在右侧的移位寄存器以降低使能输出 Ren 的电势,因而停止信号 Rn 供给至之后导线。如从图 6 所示,在左侧的移位寄存器的运作是因而在次二导线完全停止。

[0058] 藉由采取这样的设定,类似于第一实施例,高电压并没有需要连续地应用于移位寄存器的晶体管的栅极,因而可防止非晶硅晶体管的劣化,且具有高空间效率的液晶显示装置可被应用于空间有大量限制的各类装置,由于二移位寄存器是设置于液晶显示屏幕的两旁,特别可应用于移动电话等等。

[0059] [第三实施例]

[0060] 依据本发明的第三较佳实施例的液晶驱动电路将参考图 7 至图 9 来说明。

[0061] 图 7 是显示依据本发明第三较佳实施例的液晶驱动电路的一示意设定,其是显示类似于其他实施例的第 n 与第 n+1 条导线,由参考字元 61 与 62 所标示的在左侧的第一移位寄存器,是推递一目标位址导线。第一移位寄存器的输出与使扫描有效的扫描信号是经与 (AND) 运算,与运算的输出与之前导线的使能信号是经或 (OR) 运算,且参考数字 71 与 72 所标示的第二移位寄存器,是依据或运算的输出以输出用来驱动像素阵列 10 的信号,这个电路是藉由使扫描有效的扫描信号与使能信号来供给高驱动电压至像素阵列。另外,虽然与运算和或运算显示于图 7,但仅是为了功能上的说明而已。

[0062] 在图 8 是显示一具体电路,并显示设定是对第 n 条导线,但是其他导线也具有同样的设定。

[0063] 由五个晶体管 Q51 ~ Q55 所设定的第一移位寄存器的对应部分是产生使能输出 Ren 的使能信号,但以电路而言,其是与图 2 中由晶体管 Q1 ~ Q5 并排除用以输出信号 Rn 部

分的移位寄存器具有完全相同的构成。因此这些晶体管的对应参考符号是相差 50。所以，根据与图 2 完全相同的运作，是可依序执行空扫描，且当轮到关导线时，是在使能输出 Ren 上输出用以使能相关导线的使能信号。

[0064] 使能输出 Ren 是连接至与图 5 相同设定的使能开关 Q31，其中晶体管的另一端是作为第二移位寄存器的输入。用以产生针对各导线使能开关的栅极的扫描信号的电路设定是与图 5 相同，因而具有相同的参考符号，因此以下不在重复地说明。

[0065] 在使能开关 Q31 另一端的第二移位寄存器也具有本质上与第一移位寄存器相同的设定，但是由使能开关 Q31 提供的使能输出 Ren 是连接节点 N61，节点 N61 是晶体管 Q61 的漏极与晶体管 Q62 的源极的连接点。用以驱动像素阵列 10 上相关导线的输出信号 Rn 是藉由第二移位寄存器而得到。

[0066] 图 8 设定的操作将根据时序图图 9 来做说明。

[0067] 第一移位寄存器是针对各导线输出用以使相关导线有效的信号，且使能输出 Ren 的电平是二阶段地是在节点 NE52 针对第 N 条导线而增加。然而，由于除非使能开关 Q31 开启，否则使能输出 Ren 上这些电平的使能信号并不会影响第二移位寄存器，因此可执行俗称的「空扫描」。

[0068] 当相关导线被提供有如图 6 中对于图 5 的设定的扫描使能信号 1、扫描使能信号 2 时，晶体管 Q1 将开启。使能输出 Ren 是应用于前述的第二移位寄存器的内部节点 N61，节点 N61 是电路的内部端点因而具有高阻抗。之前导线的输出信号 Rn-1 是透过晶体管 Q61 提供至节点，其是藉由电容器 C62 与晶体管 Q63 的二步骤提升电容动作而增加，因此，可在节点 N62 产生高电压（约 15 伏特），使像素阵列经由相关导线来驱动。

[0069] 在本实施例中，由于在第一移位寄存器可得到使能输出，且使能输出是仅在扫描指令藉由使能开关连接至第二移位寄存器，且导线驱动信号是藉由第二移位寄存器的作动而产生，因此也较容易地实现部分的驱动。再者，由于高电压是仅在有限期间应用于晶体管的栅极，所以即使晶体管是由非晶硅所制成仍可压抑晶体管的劣化。因此，可长时间的稳定驱动运作。

[0070] 在以上各实施例中，各移位寄存器具有实质上相同的设定，但具有相似效果的变化与等效物也可适用。

[0071] 以上所述仅为举例性，而非为限制性者。任何未脱离本发明的精神与范畴，而对其进行的等效修改或变更，均应包含于后附的权利要求中。

[0072] 元件符号说明：

[0073] 10：像素阵列

[0074] 21 ~ 22、41 ~ 42、51 ~ 52、61 ~ 62、71 ~ 72：移位寄存器

[0075] 31、32：使能开关 / 缓冲区

[0076] C1、C2、C11、C12、Ce21、Ce22、C61、C62、Ce61、Ce62、C1、C2、Csc：电容器

[0077] Cd：虚拟电容器

[0078] Q1 ~ Q7、Q11 ~ Q15、Q31、Q21 ~ Q27、Q41 ~ Q42、Q51 ~ Q55、Q61 ~ Q65：晶体管

[0079] N1、NE1、N11、N12、NE21、NE22、NE51、NE52、N61、N62：节点

[0080] SW：开关

[0081] P、P1、P2：脉冲信号

- [0082] invP、invp1、invp2 :反向脉冲信号
- [0083] Pe、Pe1、Pe2 :使能导线上的信号
- [0084] Rn-2、Rn-1、Rn、Rn+1、Rn+2 :信号
- [0085] Ren-2、Ren-1、Ren、Ren+1、Ren+2 :使能输出
- [0086] erreset :信号
- [0087] $V_{\text{复位}}$:复位电压

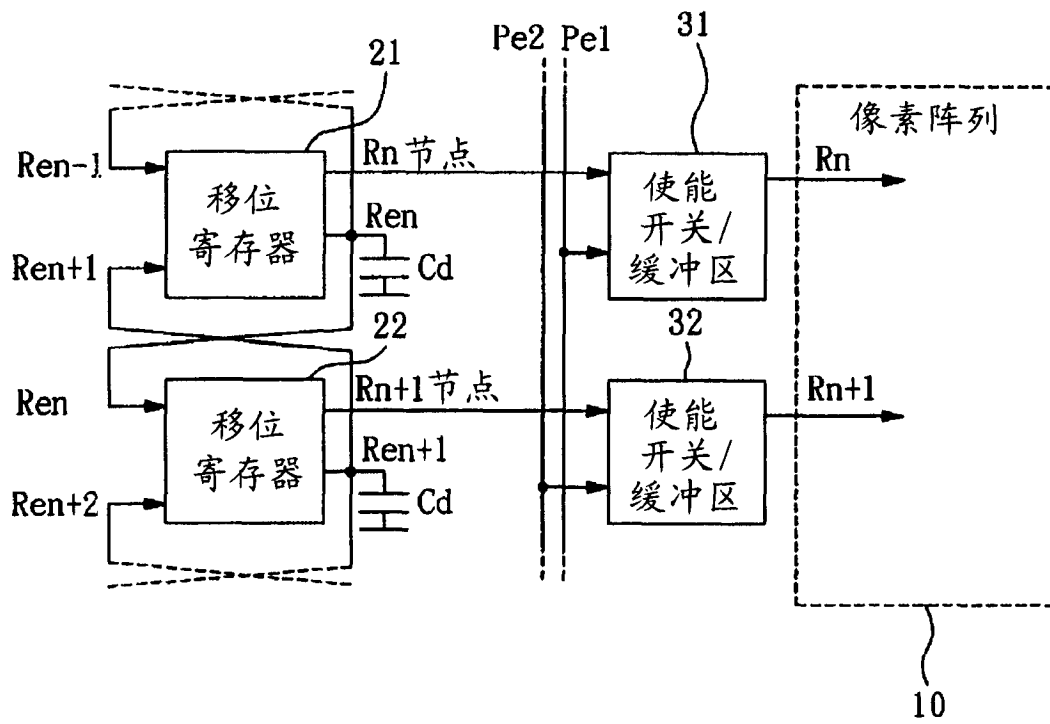


图 1

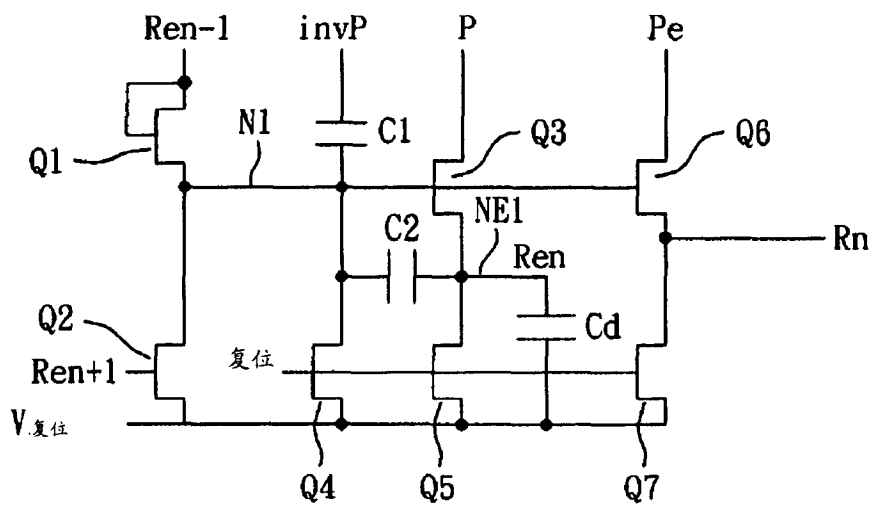


图 2

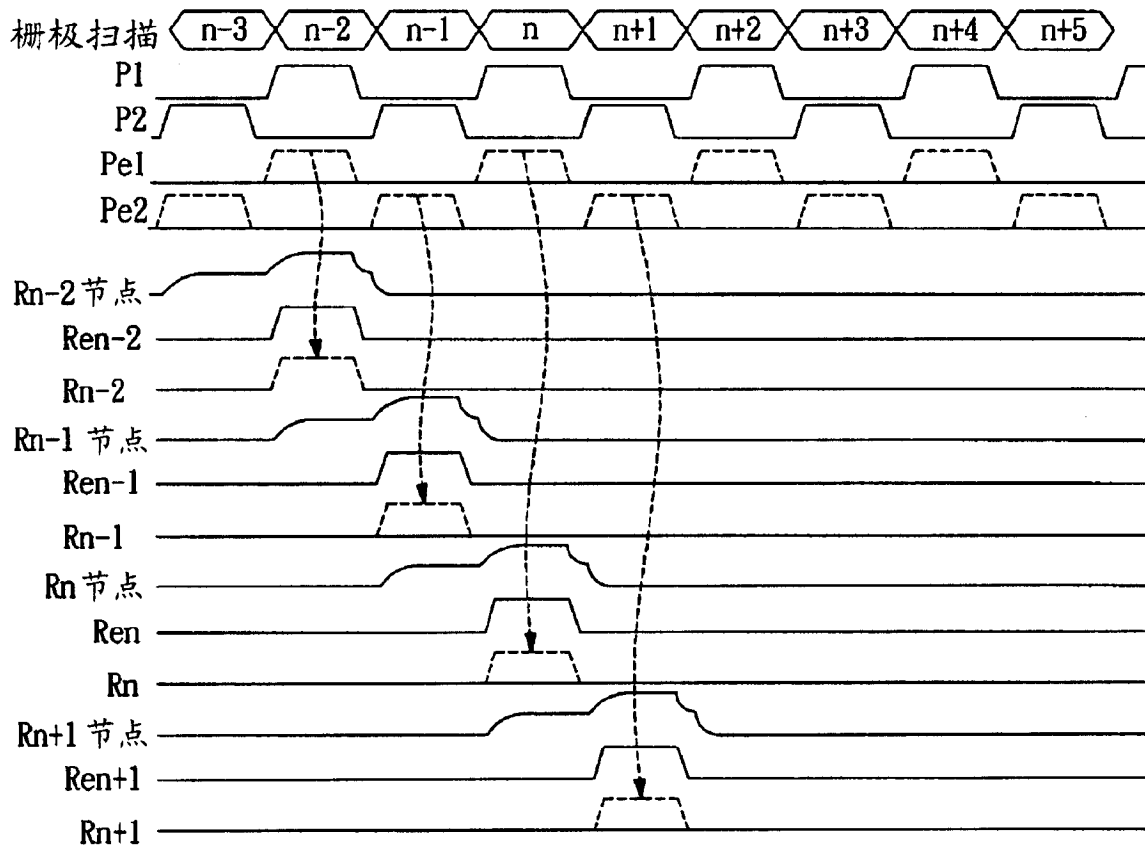


图 3

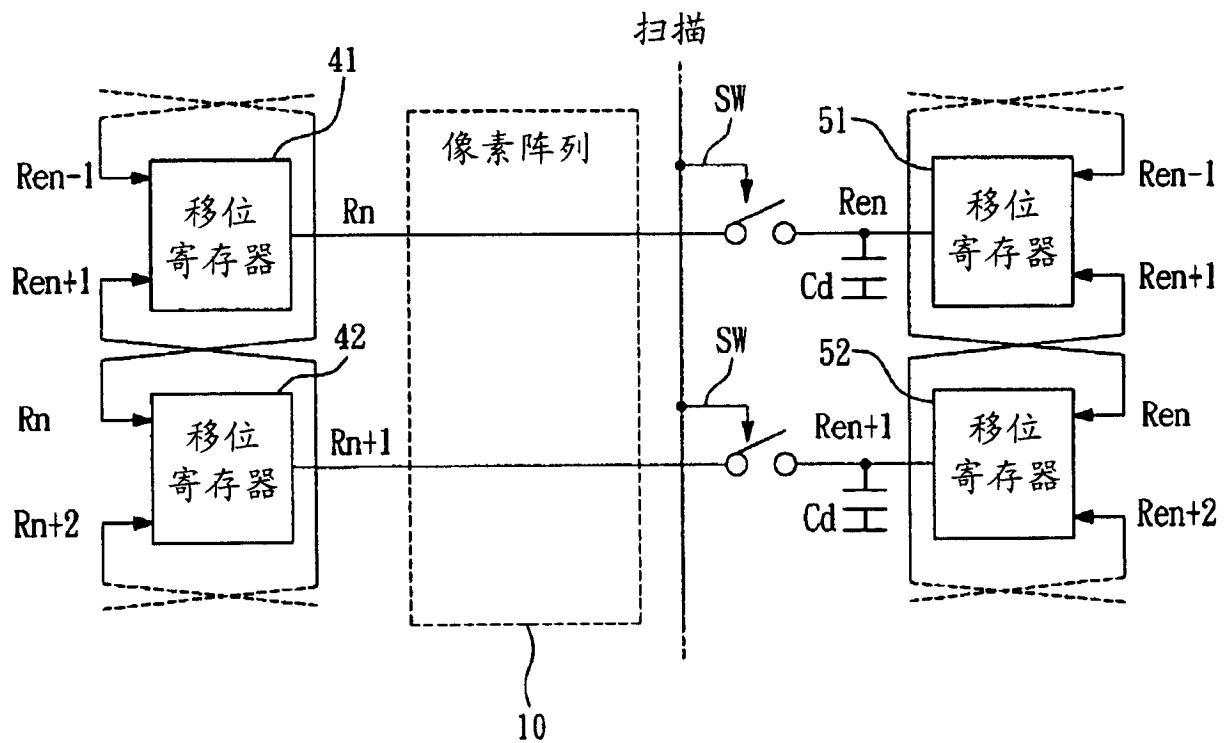


图 4

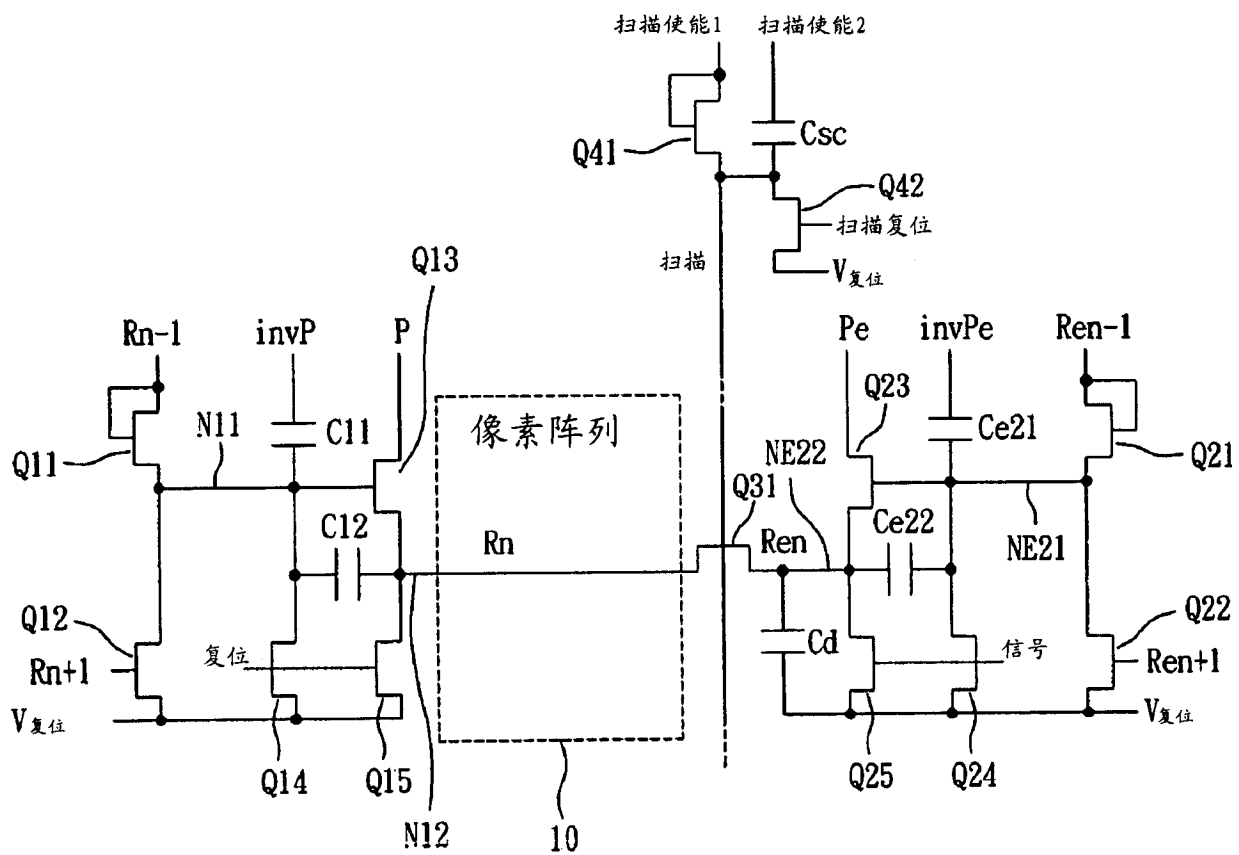


图 5

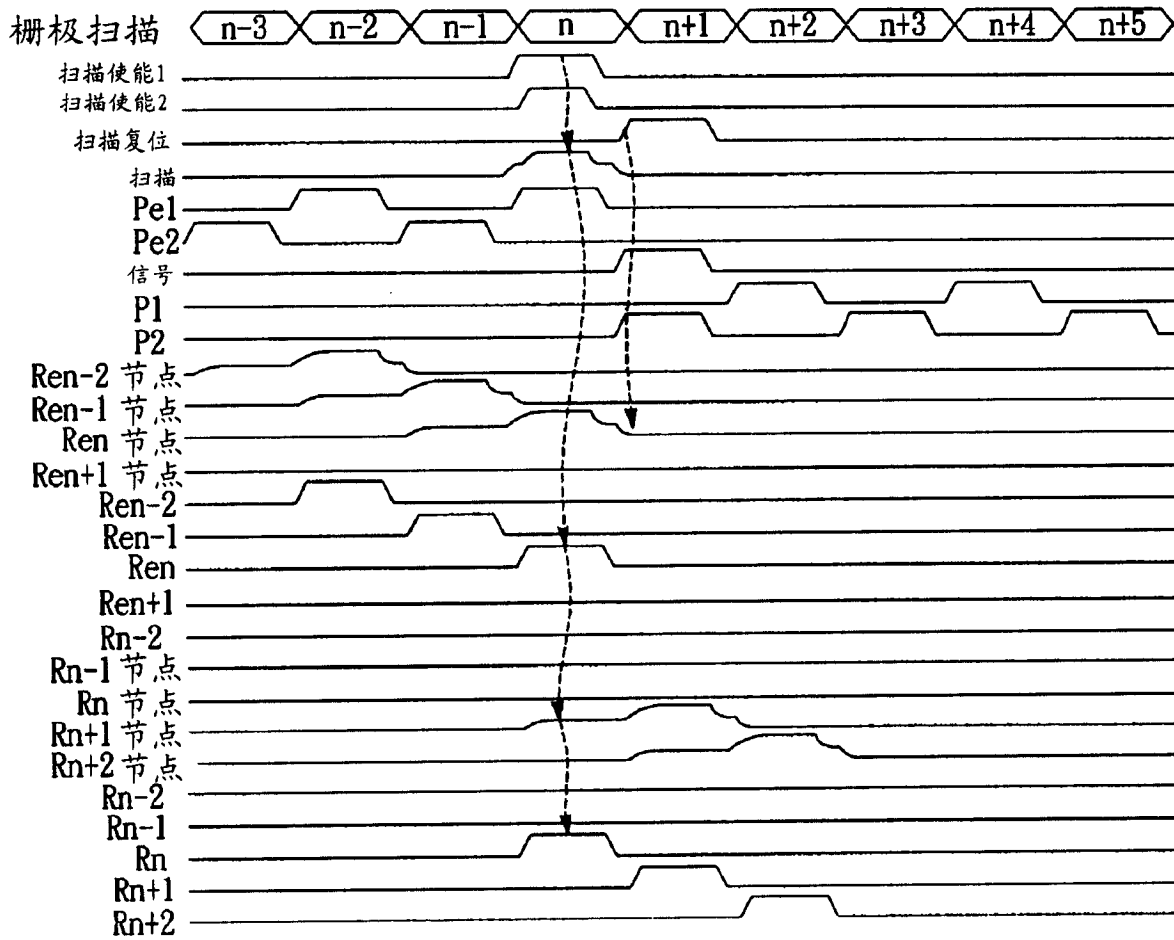


图 6

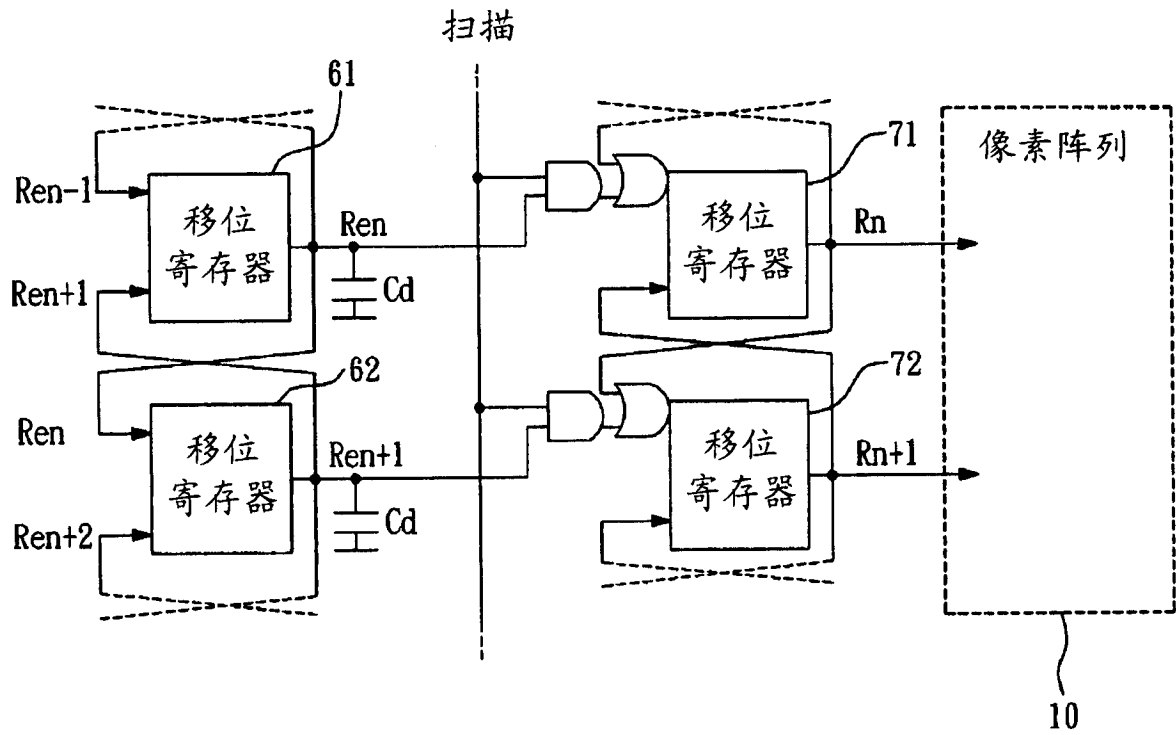


图 7

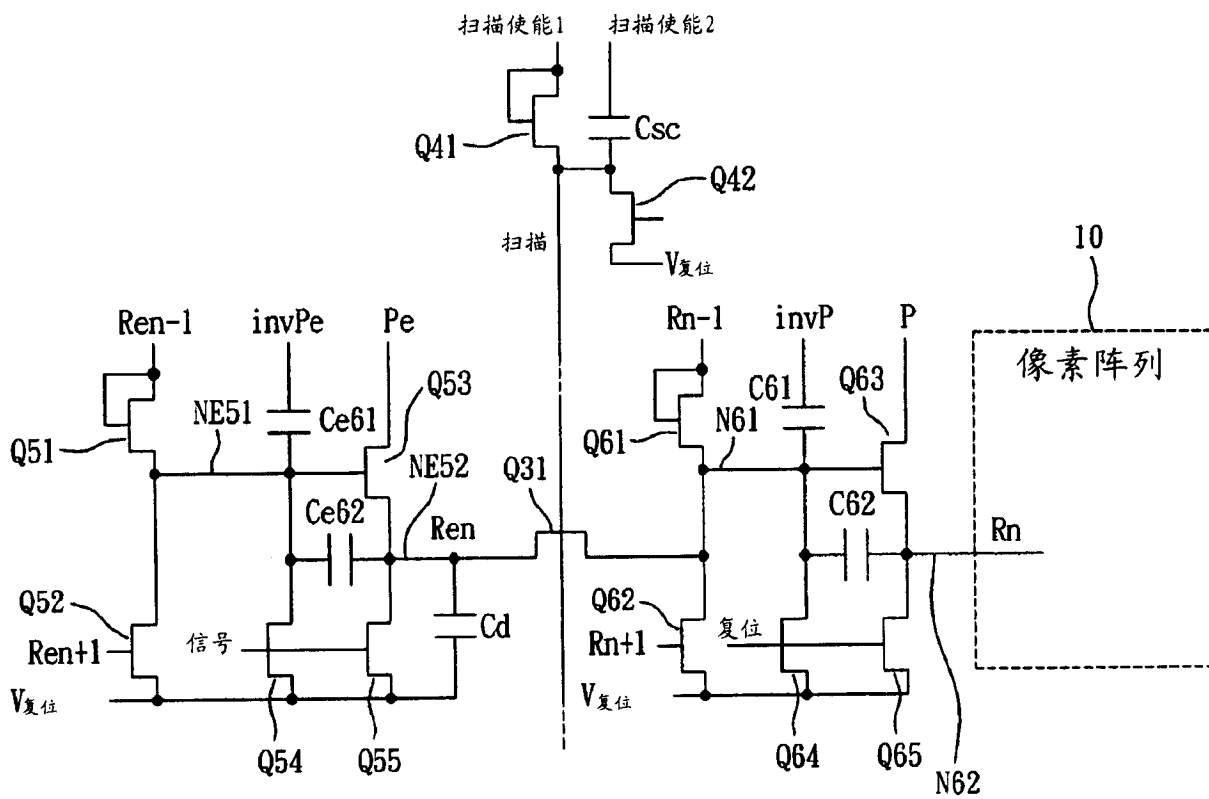


图 8

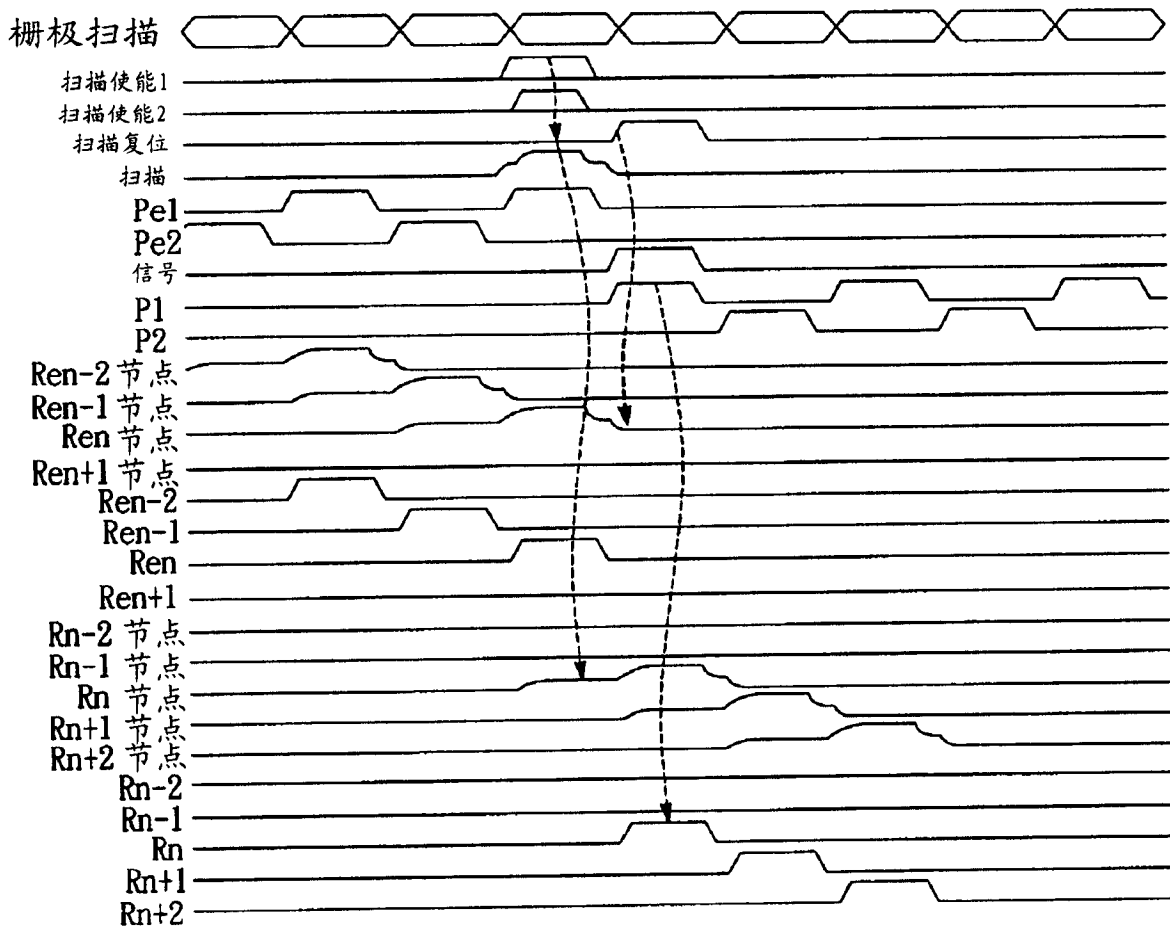


图 9

专利名称(译)	液晶驱动电路及具有液晶驱动电路的液晶显示装置		
公开(公告)号	CN1937027B	公开(公告)日	2010-09-08
申请号	CN200610153727.9	申请日	2006-09-11
[标]申请(专利权)人(译)	统宝光电股份有限公司		
申请(专利权)人(译)	统宝光电股份有限公司		
当前申请(专利权)人(译)	统宝香港控股有限公司		
[标]发明人	山下佳大朗		
发明人	山下佳大朗		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2320/043 G09G2310/0286 G09G2300/0417 G09G3/3677 G11C19/184		
代理人(译)	王庆海		
优先权	2005262762 2005-09-09 JP		
其他公开文献	CN1937027A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶驱动电路，是用以在部分驱动中将元件的劣化最小化，甚至适用于由非晶硅构成的GOG电路，且一种具有前述相同液晶驱动电路的液晶显示装置亦一并揭露。一种液晶驱动电路包含一第一移位寄存器以及一驱动装置，第一移位寄存器是推递一显示影像的像素阵列的导线位址，并输出一使能信号以仅驱动应显示的该导线；驱动装置是相对应于该使能信号，并输出一导线驱动信号，以驱动第一移位寄存器所使能的导线。

