



[12] 发明专利申请公开说明书

[21] 申请号 200510074175.8

[43] 公开日 2005 年 10 月 12 日

[11] 公开号 CN 1680995A

[22] 申请日 2005.3.30

[21] 申请号 200510074175.8

[30] 优先权

[32] 2004.3.30 [33] JP [31] 99939/2004

[71] 申请人 夏普株式会社

地址 日本大阪市

[72] 发明人 矢野武志 藤野宏晃 中原道弘

[74] 专利代理机构 中国专利代理(香港)有限公司

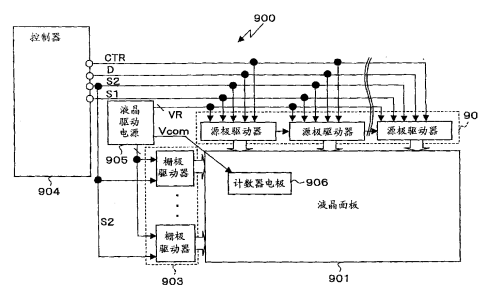
代理人 浦柏明 刘宗杰

权利要求书 3 页 说明书 22 页 附图 20 页

[54] 发明名称 显示装置及驱动装置

[57] 摘要

一种驱动装置具有开关电路和调整开关电路时间的脉冲宽度调整电路,所述开关电路在预备充电处理时切断输出电路和源极信号线之间的连接,在同一水平期间使源极信号电位为正的至少 1 根源极信号线和源极信号电位为负的至少 1 根源极信号线相互短路,从而完成这些源极信号线的预备充电,因此不需要另外设计外部存储电容,就能够完成电荷共享。由此,能够实现如下显示装置和驱动装置,即使在使用像素数目和材质不同的新型显示部(液晶面板等)等情况下,也不需要改变、制作控制器的结构。



1、一种驱动装置，利用基于显示数据信号从输出电路（28）施加在源极信号线上的电位即源极信号电位、在每个水平期间把电压施加在显示装置的显示部的像素上从而驱动显示部，其中在上述源极信号线的电位变成其水平期间的源极信号电位之前，进行预备充电，其特征在于：

具有开关电路（30），在预备充电处理时切断上述输出电路（28）和源极信号线之间的连接，在同一水平期间中使源极信号电位为正的至少 1 根源极信号线和源极信号电位为负的至少 1 根源极信号线短路，从而进行这些源极信号线的预备充电。

2、根据权利要求 1 所述的驱动装置，其特征在于：上述开关电路（30）在预备充电处理时使 R、G、B 每种同色的源极信号线之间互相短路，从而对这些源极信号线进行预备充电。

3、根据权利要求 1 所述的驱动装置，其特征在于：还具有时间调整电路（29），可以任意设定上述输出电路（28）与上述源极信号线之间的连接切断时间和上述源极信号线相互之间短路的时间。

4、根据权利要求 1 所述的驱动装置，其特征在于：

一个一个图象由一个以上的像素构成的像素组表示；

任何像素都通过各个像素之间的短路开关与该像素不属于的所有像素组中的至少一个像素相连；

在预备充电处理时，上述短路开关（30a）同时接通断开。

5、根据权利要求 4 所述的驱动装置，其特征在于：只有相同颜色之间通过上述短路开关（30a）连接。

6、根据权利要求 4 所述的驱动装置，其特征在于：任何像素都通过总线、各个像素与总线之间的短路开关（30a）与该像素不属于的所有像素组中的至少一个像素连接。

7、根据权利要求 1 所述的驱动装置，其特征在于：

上述开关电路（30）具有：短路开关（30a），使 R、G、B 每种同颜色的上述源极信号线分别互相短路，一端与源极信号线连接；以及切断开关（30b），使上述输出电路（28）与源极信号线切断，使输出电路（28）处于悬浮状态；

上述短路开关(30a)的另一端连接到每种同颜色的 R、G、B 分别共用的总线上;

在预备充电处理时,按 R、G、B 每种同色使源极信号线互相短路,从而进行这些源极信号线的预备充电。

5 8、根据权利要求4所述的驱动装置,其特征在于:

上述短路开关(30a)和上述切断开关(30b)中的至少一个形成在显示装置的显示部。

9、根据权利要求1所述的驱动装置,其特征在于:

一个一个图象由两个以上像素构成的像素组表示;

10 各个像素组中的像素中至少一个在同一水平期间中与相同像素组中的其余像素极性相反;

各个像素组中的全部像素相互之间通过各个像素之间的短路开关(30a)连接;

在预备充电处理时上述短路开关(30a)同时接通断开。

15 10、根据权利要求3所述的驱动装置,其特征在于:

上述输出电路(28)与上述源极信号线之间的连接切断时间和上述源极信号线相互之间短路的时间为同时。

11、根据权利要求3所述的驱动装置,其特征在于:

上述源极信号线相互之间短路的时间比上述输出电路(28)与上述源极信

20 号线之间的连接切断时间晚。

12、根据权利要求3所述的驱动装置,其特征在于:

上述时间调整电路(29)具有:

第一信号生成电路(6),

脉冲宽度信号调整电路(7),和

25 R-S 触发器电路(8);

上述第一信号生成电路(6)根据输入的时钟信号(CLK)生成第一信号组(Q1~Q3),从而对时钟信号(CLK)的脉冲数目计数;

上述脉冲宽度信号调整电路(7)比较上述第一信号组(Q1~Q3)和设定信号(CTR1~3),所述设定信号(CTR1~3)用于设定向上述开关电路(30)

30 的输出信号(LSA)的脉冲宽度;

上述R-S触发器电路(8)根据上述第一信号组(Q1~Q3)和保持信号(LS)被置位并且通过上述脉冲宽度信号调整电路(7)的输出被复位,从而使向上述开关电路(30)的输出信号(LSA)以所希望的脉冲宽度输出。

5 13、一种驱动装置,是通过点反转驱动在像素上施加电压来驱动显示部的驱动装置,其特征在于:具有预备充电电路,(i)切断向数据线输出显示数据的输出电路(28)与上述数据线的连接,并且(ii)使上述显示部的至少一根数据线与具有极性与该数据线不同的电荷的至少一根数据线短路,分别对上述数据线进行预备充电。

10 14、根据权利要求13所述的驱动装置,其特征在于:上述预备充电电路具有:

用于使上述数据线短路的短路开关(30a),和

用于使上述输出电路(28)与上述数据线的连接断开的切断开关(30b)。

15 15、根据权利要求13所述的驱动装置,其特征在于:还具有时间调整电路(29),可以任意设定上述切断开关(30b)的断开时间和上述短路开关(30a)的接通时间。

16、一种显示装置,其特征在于:具有根据权利要求1至15中任何一项所述的驱动装置。

显示装置及驱动装置

5 技术领域

本发明涉及液晶显示装置等显示装置的驱动装置，特别涉及用于有源矩阵型液晶显示装置等中的显示装置的驱动装置和显示装置。

背景技术

例如，2837027 号日本专利公报（公开日为平成 10 年 12 月 14 日，与
10 US5402255 对应）公开了液晶显示装置的一个例子。

图 18、图 19 和图 20 是所述例子，示出现有的液晶显示装置中驱动器 IC 之间输入输出信号之间的连接关系。例如如图 20 所示，一般驱动器 IC 之间的连接通过基板（印刷线路板 PWB）实现。

图 18 是现有的驱动器 IC 的 TCP 的形状。在 TCP（Tape Carrier Package :
15 柔性线路板）的下侧（液晶驱动输出用外部连接端子部 55 的相反侧）设置多个驱动器 IC 共用的输入输出信号用外部连接端子部 51，该端子部 51 和 PWB 71、72、75 的连接用导线端子通过焊锡连接，实现驱动器 IC 之间输入输出信号的连接。

TCP 的大致中央设置有驱动器芯片 57，上侧具有液晶驱动输出用外部连接
20 端子部 55，下侧具有输入输出信号用外部连接端子部 51（多个驱动器 IC 共用），引出端子 S1~S7。

芯片部分用树脂覆盖，进行电和物理保护。而且，液晶驱动输出用外部连接端子部 55 一般通过各向异性导电板连接到液晶面板。输入输出用外部连接端子部 51 上通过拉伸 TCP 器件设计有狭缝，通过焊锡连接到 PWB 上，可以
25 向多个驱动器 IC 提供共用信号。

图 19 是芯片 57 和 TCP 连接部分的放大图。设计在芯片上的焊盘 67 和设计在 TCP 中央部分的内部导线 64 通过热压电气和物理连接。

在这种情况下，输入输出信号用端子部 51 的端子 S1~S7 每根对应各个信号，当然焊盘也是每个对应一个信号。

30 图 20 是现有的液晶模块的方式图，640（横方向）×480（纵方向）个点的

面板为图象，上下设置的 8 个源极驱动器各自的液晶驱动输出为 160 根，设置在左侧的 4 个共用驱动器各自的液晶驱动输出为 120 根。

参照图 21~图 24 说明利用上述液晶驱动装置的液晶基本驱动。首先说明液晶基本驱动。图 21 是示出液晶基本驱动方法的图。液晶由于电化学特性，长时间持续施加一定方向的电场后就会老化。因此，施加在液晶上的电场方向必须每隔一定周期反向，如图 21 (a) 和 (b) 所示变化电场方向。

在液晶面板上施加电场的方法除了上述每隔一定周期反转驱动之外，考虑以面板上的点为单位的反转驱动。图 22 乃至图 24 示出各种反转驱动方式的例子。●和○分别表示施加相反方向电场的点，(a) 示出某个垂直期间的样子，(b) 示出下一个垂直期间的样子。图 22 是进行反转驱动时以一帧为单位同时变化全部点的图，图 23 是显示垂直方向每条线反转的方法（线反转驱动），如果替换为帧，则以帧为单位变化。图 24 是在图 23 的基础上，也以水平方向的点为单位反转控制（点反转驱动）。

在各种方式中，显示系统的结构性能、画质的优劣不同，图 24 的驱动方式获得的图象质量最高。所述图 24 的驱动方式，例如在 WO96/06421（国际公开日为 1996 年 2 月 29 日）中公开了。

图 25 是 WO96/06421 中公开的上述图 24 的点反转用驱动装置的结构方框图。

上述点反转用驱动装置中设计有多个运算放大器 76。各个运算放大器 76 的输出端连接有 2 个开关元件 102、104。2 个开关元件 102、104 通过第一和第二 MOS 晶体管形成。开关元件 102 和开关元件 104 的漏极端子 96 与共同附带的负载电容 C2 连接。

第一开关元件 102 的栅极端子与 SELECT 信号连接，另一方面，第二开关元件 104 的栅极端子与辅助 SELECT 信号（SELECT 信号的反转信号）连接。

第一开关元件 102 的源极端子与外部存储电容 66 连接，第二开关元件 104 的源极端子 65 与运算放大器 76 的输出连接。SELECT 信号为高电平时，开关元件 102 导通，开关元件 104 不导通。SELECT 信号为低电平时，开关元件 102 不导通，开关元件 104 导通。

外部存储电容是进行电荷共享（Charge Share）处理的。电荷共享是一种预备充电，利用某一水平期间源极信号线上存储的电荷，在其后的水平期间对源

极信号线预备充电。预备充电是在源极信号线的电位为所述水平期间的源极信号电位之前，预先在源极信号线上施加电压，通过施加所述电压，能够实现在更早的时间达到所希望的源极信号电位的目的。

图 25 中外部存储电容 66 的值被选择为比 C2 的值的 N 倍大得多。其中，
5 这里 N 是像素排列中源极信号线数，C2 是像素排列的一个源极信号线中典型附带的负载电容。水平期间的第一部分期间，负载电容 C2 上积蓄的电荷放电到外部存储电容 66。外部存储电容 66 作为大型电荷阱工作。在利用线反转驱动方法情况下，各个源极驱动器必须在各个水平期间交替施加高电位和低电位电压。

10 这种方法中，施加的电压不是随机（即各个水平期间为未知电压），在水平期间具有一定的极性漂移。为此，由于把负载电容驱动为高电平的能量在将把后面的负载电容驱动为低电平时被扣除，所以该部分能量能够节约在水平期间开始预先施加的电压。

而且，反之亦然。即由于把负载电容驱动为低电平的能量在将把后面的负载电容驱动为高电平时被扣除，所以该部分能量能够节约在水平期间开始预先施加的电压。
15

外部存储电容 66 把一段时间内施加在源极信号线上的电压平均化。根据上述线反转驱动技术，外部存储电容 66 上充电的平均电压是存在于施加在源极信号线上的正最大电压和负的最小（绝对值最大）电压中间的偏置电压。例如，
20 正的最大电压为+6 伏特，负的最小电压为-6 伏特情况下，偏置电压为零伏特，外部存储电容保持在零伏特或者零伏特附近。

外部存储电容 66 构成为连接在共用线（图中未示出）与这种情况下是地电位的偏置电源之间。

图 25 中的驱动装置的 SELECT 信号为高电平时，一个开关元件 102 导通，
25 另一个开关元件 104 截止。

因此，如果 SELECT 信号为高电平，由多个构成的一方开关元件 102 同时处于导通状态，与外部具有的外部存储电容 66 连接，所述外部存储电容 66 把运算放大器 76 的输出充电到负载电容 96 的电力回收或放电到所述外部存储电容 66，进行电荷共享动作。

30 目前的液晶显示装置由于广泛用于电视画面或者个人计算机的画面等，由

于大型化要求而进行开发工作。而且，另一方面，最近，由于广泛用于市场急剧扩大的便携式电话等便携终端，所以正在开发适用于便携式显示装置的中小型液晶显示装置和液晶驱动装置。

5 与适合于上述用途的液晶显示装置的画面相适应，也强烈要求液晶显示装置小型、重量轻、多输出、快速、低成本、显示质量高，而且功耗低（包括电池驱动）。

可是，使用新型设计的液晶面板的情况等中根据像素数目或材质不同其产生负载电容等变化，由此，与以前使用的液晶面板相比在充分进行分配电荷所需要的外部存储电容上不同。因此，如果使用前者的面板想要获得与使用后者的面板相同的电荷共享特性，在现有的技术中，输出的驱动电压一旦到达中间驱动电压附近，需要调整例如从控制器输出的 SELECT 信号的脉冲宽度（高电平期间）的时间。因此，需要新的控制器结构。

发明内容

15 本发明就是鉴于上述问题提出的，其目的是实现一种显示装置和驱动装置，即使在使用像素数目和材质不同的新型液晶面板等情况下，也不需要改变控制器的结构。

20 为了实现上述课题，本发明的驱动装置中，利用基于显示数据信号从输出电路施加在源极信号线上的电位即源极信号电位、在每个水平期间把电压施加在显示装置的显示部的像素上从而驱动显示部，其中在上述源极信号线的电位变成其水平期间的源极信号电位之前，进行预备充电，该驱动装置的特征在于具有开关电路，在预备充电处理时切断上述输出电路和源极信号线之间的连接，在同一水平期间中使源极信号电位为正的至少 1 根源极信号线和源极信号电位为负的至少 1 根源极信号线短路，从而进行这些源极信号线的预备充电。

25 通过上述结构，在同一水平期间使源极信号电位为正的至少 1 根源极信号线和源极信号电位为负的至少 1 根源极信号线短路，从而完成预备充电。

因此，显示部内部通过源极信号线相互短路完成预备充电，因此不需要外部存储电容，因此不需要调整外部存储电容，结果，不需要变更调整从控制器输出的 SELECT 信号的脉冲宽度（高电平期间）的时间，因此不需要重新变更或制作控制器结构。

30 因此，能够获得实现如下显示装置和驱动装置的技术效果，即使在使用像

素数目和材质不同的新型显示部（液晶面板等）等情况下，也不需要改变控制器的结构。

本发明的其他目的、特征和优点通过如下记载的内容将更为清楚。而且，本发明的优点通过下面参考附图说明将变得很清楚。

5 附图说明

图 1 是示出有源矩阵型代表例的 TFT（薄膜晶体管）方式的液晶显示装置的结构例子的方框图；

图 2 是示出图 1 中液晶面板的结构例子的电路图；

图 3 是示出驱动波形的一个例子的图；

10 图 4 是示出驱动波形的其他例子的图；

图 5 是示出根据本发明的源极驱动器的结构例子的方框图；

图 6 是示出 DA 变换电路的结构例子的电路图；

图 7 是示出根据本发明的各信号的时序图；

图 8 是示出根据本发明的脉冲宽度调整电路的结构例子的电路图；

15 图 9 是示出根据本发明的开关电路的结构例子的电路图；

图 10 是示出根据本发明的开关电路的时序图；

图 11 是示出根据本发明的其他开关电路的结构例子的电路图；

图 12 是示出源极驱动器的结构的方框图；

20 图 13 是示出从图 12 所示的源极驱动器的输出端子输出的过渡电压波形的一个例子的图；

图 14 是示出多个图 12 所示的源极驱动器搭载在液晶面板上情况下的一个例子的图；

图 15 是示出根据本发明的其他开关电路的结构例子的电路图；

图 16 是示出根据本发明的其他开关电路的结构例子的电路图；

25 图 17 是示出根据本发明的其他开关电路的结构例子的电路图；

图 18 是示出现有的驱动器 IC 的 TCP 形状的平面图；

图 19 是示出现有的芯片 57 和 TCP 的连接部分的平面图；

图 20 是示出现有的液晶模块的方式的平面图；

图 21 (a) 和 (b) 是示出利用液晶基本驱动方法的一个例子的图；

30 图 22 (a) 和 (b) 是示出利用各种反转驱动方式的一个例子的图；

图 23 (a) 和 (b) 是示出利用各种反转驱动方式的一个例子的图;

图 24 (a) 和 (b) 是示出利用各种反转驱动方式的一个例子的图;

图 25 是示出现有的点反转用驱动装置的结构例子的电路图。

具体实施方式

5 [实施例 1]

下面根据图 1 至图 11 说明本发明的一个实施例。

本实施例中显示装置以液晶显示装置为例,即以液晶驱动装置为例对驱动装置进行说明。

10 图 1 示出以有源矩阵型代表例的 TFT (薄膜晶体管) 形式的液晶显示装置的结构方框图。

其中,在同一水平期间,存在源极信号电位为正的源极信号线和源极信号电位为负的源极信号线的状态(即基本的点反转驱动)。

15 其中,各源极信号线具有负载电容。负载电容包括源极信号线自身的电容、选择线(沿着栅极信号线的方向)上像素的像素电容,是与源极信号线关联的负载电容。

所述液晶显示装置 900 由液晶显示部(显示部)和驱动该液晶显示部的液晶驱动装置(驱动装置)构成的。

上述液晶显示部具有 TFT 方式的液晶面板 901。所述液晶面板 901 内设计有图中未示出的液晶显示元件和对置电极(共用电极) 906。

20 另外,上述液晶驱动装置具有由各个 IC (集成电路)构成的源极驱动器 902 和栅极驱动器 903、控制器 904 和液晶驱动电源 905。

25 源极驱动器 902 和栅极驱动器 903 一般通过如下方法构成:在布线的某薄膜上搭载以前的 IC 芯片,例如, TCP (柔性线路板) 安装、连接在液晶面板的 ITO (铟锡氧化膜) 端子上,把以前的 IC 芯片通过 ACF (各向异性导电膜) 热压安装在液晶面板的 ITO 端子上,进行连接。

30 控制器 904 把数字化的显示数据(例如对应于红、绿、蓝的 RGB 的各个信号)和各种控制信号输出到源极驱动器 902,并且各种控制信号输出到栅极驱动器 903。源极驱动器 902 上的主控制信号有水平同步信号、开始脉冲信号和源极驱动器用时钟信号等,图中用 S1 表示。另一方面,栅极驱动器 903 上的主控制信号有垂直同步信号和栅极驱动器用时钟信号等,图中用 S2 表示。

而且，图中省略了用于驱动各个 IC 的电源。

液晶驱动电源 905 把液晶面板显示用电压（与本发明相关的是用于发生灰度显示用电压的参考电压）供给源极驱动器 902 和栅极驱动器 903。

5 从外部输入的显示数据通过控制器 904 以数字信号输入到源极驱动器 902 上，作为显示数据 D。

源极驱动器 902 把输入的数字显示数据 D 进行时间分割，锁存在内部，然后，与从控制器 904 输入的水平同步信号（称为锁存信号 LS（参照图 5））同步，进行 DA（数字-模拟）变换。然后，源极驱动器 902 把通过 DA 变换获得的灰度显示用模拟电压（灰度显示电压）通过后述的源极信号线 1004 从液晶
10 驱动电压输出端分别输出到对应于所述液晶驱动电压输出端的液晶面板 901 内的液晶显示元件（图中未示出）。

下面，说明上述液晶面板 901。图 2 示出上述液晶面板 901 的结构。液晶面板 901 中设计有像素电极 1001、像素电容 1002、作为使向像素的电压施加通/断的元件的 TFT1003、源极信号线 1004、栅极信号线 1005、液晶面板的对
15 置电极 1006（相当于图 1 中的对置电极 906）。图中，A 所表示的区域是一个像素单元的液晶显示元件。

源极信号线 1004 上从源极驱动器 902 施加对应于显示对象的像素亮度的灰度显示电压。栅极信号线 1005 从栅极驱动器 903 施加扫描信号，使纵向排列的 TFT1003 依次导通。通过导通状态的 TFT1003，源极信号线 1004 的电压施
20 加在与所述 TFT1003 的漏极连接的像素电极 1001 上，则电荷蓄积在像素电极 1001 和对置电极 1006 之间的像素电容 1002 中，液晶的光透过率变化，进行显示。

图 3 和图 4 示出液晶驱动波形的例子。这些图中，1101、1201 是来自源极驱动器 902 的输出信号（源极信号电位）的驱动波形，1102、1202 是来自栅极
25 驱动器 903 的输出信号的驱动波形。1103、1203 是对置电极 1006 的电位，1104、1204 是像素电极 1001 的电压波形。施加在液晶材料上的电压是像素电极 1001 和对置电极 1006 之间的电位差（显示电压），图中用斜线表示。

例如，图 3 中在用驱动波形 1102 表示的栅极驱动器 903 的输出信号为高电平时，TFT1003 导通，驱动波形 1101 表示的源极驱动器 902 的输出信号（源
30 极信号电位）和对置电极 1006 的电位 1103 之间的差施加在像素电极 1001 上。

然后,如驱动波形 1102 所示,栅极驱动器 903 的输出信号变成低电平,TFT1003 变成截止状态。

此时,像素中存在像素电容 1002,维持上述电压。图 4 的情况也是这样。

图 3 和图 4 示出施加在液晶材料上的电压不同的情况,图 4 的情况与图 3 的情况比较施加电压低。这样,施加在液晶上的电压作为模拟电压变化,液晶的光透过率模拟变化,实现灰度显示。可能显示的灰度级由施加在液晶上的模拟电压的选择脚的数量确定。

图 5 是示出上述源极驱动器 902 的结构方框图。下面,只说明基本部分。
如图 5 所示,源极驱动器 902 具有:移位寄存器 21、输入锁存电路 22、取样
10 存储器 23、保持存储器 24、电平移位器 25、DA 变换电路 26、基准电压发生
电路 27、输出电路 28、脉冲宽度调整电路(时间调整电路)29、开关电路 30
和 $1/n$ 分频电路 31。

移位寄存器 21 使输入的开始脉冲 SP 与输入的时钟信号 CK 同步而移位。
从移位寄存器 21 的各级向取样存储器 23 输出控制信号。而且,开始脉冲 SP
15 是与数据信号 D(显示数据 DR•DG•DB)的水平同步信号 LS 获得同步的信号。
而且,移位寄存器 21 中被移位的开始脉冲 SP 作为相邻的源极驱动器中的移位
寄存器 21 中的开始脉冲 SP 输入,同样被移位。然后,直到传送到距离控制器
4 最远的源极驱动器中的移位寄存器为止。

输入锁存电路 22 把分别串行输入到与各种颜色相对应的输入端子的各个 6
20 位显示数据 DR•DG•DB 暂时锁存,并发送到取样存储器 23。

取样存储器 23 利用移位寄存器 21 的各级输出的信号(控制信号),把从输入
锁存电路 22 分时发送来的显示数据 DR•DG•DB(R•G•B 各 6 位,共计 18
位)取样,直到凑齐 1 个水平同步期间的显示数据 DR•DG•DB 为止,存储各
个显示数据 DR•DG•DB。

25 保持存储器 24 根据保持信号 LS,锁存输入的显示数据 DR•DG•DB。然后,
到输入下一个水平同步信号 LS 为止的期间内保持显示数据 DR•DG•DB,输出
到电平移位器 25。

电平移位器 25 是利用升压等变换显示数据 DR•DG•DB 的信号电平的变换
电路,以便适合于处理施加在液晶面板 901 上的电压电平的后面的 DA 变换电
30 路 26。显示数据 $D'R'D'G'D'B$ 从电平移位器 25 输出。

基准电压发生电路 27 根据从液晶驱动电源 905（参考图 1）输出的参考电压 VR，产生灰度显示用的 64 级模拟电压，输出到 DA 变换电路 26。

DA 变换电路 26 与电平移位器 25 输入的 RGB 分别各 6 位的显示数据 $D' R \cdot D' G \cdot D' B$ （数字）相对应地选择 64 级电压中的一个，从而变换为模拟电压输出到输出电路 28。即，如图 6 所示，DA 变换电路 26 具有分别对应于 6 位（Bit0~ Bit5）的开关。

然后，DA 变换电路 26 通过分别选择对应于 6 位显示数据 $D' R \cdot D' G \cdot D' B$ 的开关，由此从基准电压发生电路 27 输入的 64 级电压中选择一个。

输出电路 28 把通过 DA 变换电路 26 选择的模拟信号变成低阻抗信号，输出到开关电路 30。

脉冲宽度调整电路 29（用于保持信号 LS）是如下电路：以上述移位寄存器 21 中输入的时钟信号 CK 为基础，通过 $1/n$ 分频电路 31 形成时钟信号 CLK，基于该时钟信号 CLK 和从控制器 904 输出并输入到保持存储器 24 的保持信号 LS，根据 3 位的设定信号 CTR1~ 3 将 LS 信号的脉冲宽度变换为任意 n 级（本实施例 15 中为 8 级变更）。而且，后面详细说明脉冲宽度调整电路 29 的结构。

开关电路 30 如图 9 所示，具有模拟开关，具有短路开关（短路装置）30a 和切断开关（切断装置）30b，根据在输出液晶施加电压之前从上述脉冲宽度调整电路 29 输出的保持信号 LSA，所述短路开关使每种同色 R、G、B 输出端子之间分别短路，所述切断开关 30b 把输出端子与输出电路 28 切断，使输出 20 端子处于悬浮状态，构成为每个同色 R、G、B 输出端子之间可以分别进行电荷共享操作。

其中，如上所述，在同一水平期间，存在源极信号电位为正的源极信号线和源极信号电位为负的源极信号线的状态（即，基本的点反转驱动），使这样的源极信号线之间互相短路。这样，能够通过液晶面板的数字线上存在的正极 25 性、负极性电荷辅助预备充电操作。即，通过利用液晶面板内的残留电荷可以降低液晶驱动电力。而且，后面详细说明开关电路 30 的操作。

利用图 7 和图 8 详细说明脉冲宽度调整电路 29。而且，本发明中，设定信号 CTR1~ 3 的设定例如为 3 位（ $2^3=8$ ），以可进行 8 级脉冲宽度调整为例进行说明。但是下面说明的不限于 8 级切换，以设定信号 CTR1~3 的设定为基准， 30 也同样适用于其他级数。例如，如果是 4 位，则控制信号为 CTR1~ 4 共 4 个，

只要使后面所述的延迟式 T 型触发器 9 或者 EX-OR 电路 11 分别为 4 个即可。

上述脉冲宽度调整电路 29 如图 8 所示具有作为第一信号生成电路的递增计数器电路 6、作为脉冲宽度信号调整电路的比较电路 7 和 R-S 触发器 8。

上述递增计数器电路 6 是如下形式电路：根据对应于设定信号 CTR1~ CTR3 的设定数（3 位）输入到 3 个延迟式 T 型触发器 9 的时钟信号完成依次进行计数操作。

比较电路 7 具有与设定信号 CTR1~ CTR3 的设定数（位数）相等的 3 个“异或”门（以下称为 EX-OR 电路）11、1 个 OR 电路 12。

R-S 触发器 8 由 NAND 电路 13 构成。

上述延迟式 T 型触发器 9 具有：端子 CK，输入时钟信号 CLK，该信号是以输入到移位寄存器 21 的时钟信号 CK 为基准，通过 $1/n$ 分频电路 31 进行 $1/n$ 分频的信号；端子 R，把与输入到保持存储器 24 的保持信号相同的保持信号 LS 作为复位信号输入；输出端子 Q 和 Q 杠。

而且，输出端子 Q 杠是把从输出端子 Q 输出的信号反转输出的端子。

从上述 3 个延迟式 T 型触发器 9 的各个输出端子 Q 输出的第一信号组信号 Q1、Q2、Q3（参照图 7）输出到 OR 电路 10，同时输出到比较电路 7。另一方面，各个输出端子 Q 杠输出的信号分别输入到各个延迟式 T 型触发器 9 的 D 端子，同时通过第一级和第二级延迟式 T 型触发器 9-9，时钟信号输入到下一级延迟式 T 型触发器 9 的 CK 端子。

从各个延迟式 T 型触发器 9 输出的信号 Q1、Q2、Q3 和输入到保持存储器 24 的保持信号 LS 一旦通过转换电路 5 就将反转的信号输入到上述 OR 电路 10。

即，上述结构的递增计数器电路 6 分别设定设定信号 CTR1~ CTR3 的设定数（3 位），输入时钟信号 CLK 和输入到保持存储器 24 的保持信号 LS 的 3 个延迟式 T 型触发器 9 向 OR 电路 10 输出如图 7 所示波形的信号 Q1、Q2、Q3，由此把输入的时钟信号脉冲数计数到 0~7 为止，所述时钟信号 CLK 是把输入到移位寄存器 21 的时钟信号 CK 为基准进行 $1/n$ 分频。

其中，下面参照图 7 简要说明来自延迟式 T 型触发器 9 的端子 Q 的信号。而且，说明各个信号为“1”、“0”两个电平的二进制信号。

从首级延迟式 T 型触发器 9 的端子 Q 输出的信号 Q1 是在时钟信号 CLK 的脉冲的每一个周期内进行“0”和“1”反转的脉冲信号。即，信号 Q1 在 1

个水平期间在最初 1 个脉冲周期为“0”信号，在下一个周期为“1”信号。

而且，后级延迟式 T 型触发器 9 的端子 Q 输出的信号 Q2 是在时钟信号 CLK 的脉冲的每两个周期内进行“0”和“1”反转的脉冲信号。在这种情况下，在水平期间的开始为“0”。

5 而且，在最后一级延迟式 T 型触发器 9 的端子 Q 输出的信号 Q3 是在时钟信号 CLK 的脉冲的每四个周期内进行“0”和“1”反转的脉冲信号。在这种情况下，在水平期间的开始为“0”。

而且，作为来自递增计数器电路 6 的计数信号的信号 OR10 在水平期间开始的时钟信号 CLK 的第一个脉冲周期为 0，从时钟信号 CLK 的第二个脉冲周
10 期开始保持为“1”。

来自上述各个递增计数器电路 6 的延迟式 T 型触发器 9 的信号 Q1、Q2、Q3 输入到上述各个 EX-OR 电路 11，同时输入设定信号 CTR1~CTR3。

而且，上述 EX-OR 电路 11 在输入的两个信号相同时变成“0”，把低电平信号输出到 OR 电路 10，如果两个信号不同时变成“1”，把高电平信号输出到
15 OR 电路 10。

因此，在 OR 电路 12 中，输入从 EX-OR 电路 11 输出的信号，输出作为输入到后级 R-S 触发器电路 8 的第二信号的复位信号。

即，上述比较电路 7 通过比较设定信号 CTR1~CTR3 的设定值和递增计数器电路 6 输出的数值，从而对应于该设定值复位 R-S 触发器电路 8。

20 如上所述，R-S 触发器电路 8 中，把递增计数器电路 6 的信号 OR10 作为置位信号输入，来自比较电路 7 的信号作为复位信号输入，能够根据上述设定信号 CTR1~CTR3 的设定值任意变更保持信号 LSA 的脉冲宽度并输出。

因此，能够构成为任意调整并输出上述保持信号 LSA，即对应于设定信号 CTR1~CTR3 的设定值任意调整时钟信号 CLK 的脉冲数（其中，0~7 共 8 个
25 脉冲）并输出。

在根据图 7 的保持信号 LSA 的一个例子中，根据 CTR1=“1”、CTR2=“1”、CTR3=“0”，时钟信号 CLK 的脉冲数为“4”个时钟分量，输出调整后的信号。

即，调整的脉冲数为 x，CTR1、CTR2、CTR3 的值分别为 a、b、c 时，

$$x = c \cdot 2^2 + b \cdot 2^1 + a \cdot 2^0 + 1$$

$$30 \quad = 0 + 2 + 1 + 1$$

=4

图 10 是用于说明图 9 的开关电路 30 时序的时序图，t1~t3 期间是保持信号 LSA 的高电平期间。

图 10 中 A、B 示出不进行电荷共享操作的现有的各个源极信号电位，D、
5 E 示出本发明的各个源极信号电位。

D、E 是在图 24 所示的点反转驱动中，施加在液晶上的电场方向互相相反的任意源极信号线。即如果这些信号线用黑白显示，则例如是相邻的源极信号线，如果彩色显示，那么相同颜色用（红-红，青-青）的源极信号线中例如相邻的源极信号线。

10 对于 A、B 也同样。

时刻 t1 是一个水平期间的开始时期。到时刻 t1 为止，保持信号 LSA 为低电平，切断开关 30b 为闭合状态（接通），短路开关 30a 为断开状态（断开），变成与现有电路相同结构，从输出电路 28 通过切断开关 30b 和输出端子输出的输出信号 D、E 与现有的输出信号 A、B 相同。

15 因此，首先，设定为水平期间的开始时期 t1 和 LSA 的上升沿一致。结果，在时刻 t1 的时间，保持信号 LSA 切换为高电平“H”，切断开关 30b 断开，短路开关 30a 接通。通过断开切断开关 30b，输出电路 28 和输出端子之间电断开，通过闭合短路开关 30a，每种相同颜色的 R、G、B 输出端子之间电连接，电荷在端子之间移动，某一时刻（时刻 t2）输出信号 D 和 E 变成相同电位。在时
20 刻 t1 开始到时刻 t2 为止的时间是负载电容决定的充放电时间，由负载电容的大小决定。

其中，由于 t1~t2 期间电荷在输出端子之间移动，故消耗电力。

然后，在时刻 t3 的时间，保持信号 LSA 切换为低电平“L”，切断开关 30b 闭合，短路开关 30a 断开，变成与时刻 t1 之前的电路状态相同，输出电路 28
25 对源极信号线的负载电容的电荷进行充放电，消耗电力，某一时刻（时刻 t4）输出信号 D 和 E 变成所希望的电位（源极信号电位）。在时刻 t3 开始到时刻 t4 为止期间是负载电容决定的充放电时间，由负载电容的大小决定。

因此，按照如下方式处理：

30 (a)：在 1 个水平期间的开始时期，源极信号线与源极驱动器断开；
(b)：与 (a) 同时，源极信号线互相短路；

(c): 在 (b) 之后, 源极信号线之间的短路消除;

(d): 与 (c) 同时, 源极信号线与源极驱动器再次连接。

而且, (b) 在比 (a) 延迟的时期也可以, (d) 在比 (c) 延迟的时期也可以。

而且, (c) 和 (b) 同时 (即短路时间为 0) 也可以。而且, 缩短 LSA 为高电平的时间, 短路源极信号线的电位互相相等之前解除短路也可以 (即在达到图 10 的 t_2 电位 (短路电位) 之前, 转换到 t_3 到 t_4 的变化步骤也可以), 能够获得一定程度的预备充电效果。

被短路的时间 (短路时间) 多长可以考虑如下条件决定:

条件 1: 转换到中间电位 (短路电位) 的充分程度;

10 条件 2: 写入液晶面板的电压 (显示电压) 充电的充分程度;

条件 3: 上升下降时间长度 (由负载电容大小决定的, 所以不可能使条件 3 自身增减)。

在重视条件 1 的情况下, 脉冲宽度调整电路 29 中, 为了使短路时间变长, LSA 的高电平时间设定长较好。在重视条件 2 的情况下, 脉冲宽度调整电路 29 15 中, 为了缩短短路时间, LSA 的高电平时间设定短较好。即, 确定 CTR1~3 的值, 获得所希望的高电平期间长度。而且, 如果需要更微小的调整, 脉冲宽度调整电路 29 准备使用 4 种 CTR, 构成 16 级, 确定 CTR1~4 的值。如果需要更微小的调节, CTR 为 5 种也可以。以下相同。

这样, 能够容易地调整控制器中 SELECT 信号的脉冲宽度 (高电平期间) 20 的时间, 能够通过电荷共享操作变为中间驱动电压, 然后平缓, 变化为欲写入液晶面板的电压 (表示电压)。

使用如图 25 所示的外部存储电容的现有结构情况下, 旧的外围装置和新的液晶面板组合, 如果要正确地进行电荷共享, 必须调整外部存储电容。另一方面, 本实施例中, 不依靠外部存储电容, 在新液晶面板内部, 通过源极信号线 25 互相之间短路完成电荷共享处理, 不需要外部存储电容, 因此不必为所述电容进行调整。

而且, 如上所述, 能够容易地变更保持信号的脉冲宽度期间的调整电路安装在源极驱动器内部。因此, 对于液晶面板的像素数目和材质不同产生的负载电容等变化, 不需要特意变更构成控制器的 LSI, 能够简单地变更电荷共享用的 30 的控制信号, 能够提高可靠性, 而且能够实现高效率变更设计。

而且，在上述说明中，从设计在源极驱动器内的脉冲宽度调整电路输出的信号作为调整例子进行了说明，但是，当然控制器内部安装同样的电路装置也能够简单地变更。在这种情况下，如图 11 所示，在源极驱动器内部的开关电路具有短路开关（短路装置）30a 和切断开关（切断装置）30b，所述短路开关 30a 分别使 R、G、B 同色输出端子之间短路，所述切断开关 30b 使输出端子从输出电路 27 切断，使输出端子变成悬浮状态，构成为 R、G、B 同色输出端子之间分别能够进行电荷共享操作。

在这种情况下，控制器内部具有功能与图 9 的控制器相同的基本控制部和相当于脉冲宽度调整电路 29 的脉冲宽度调整部（图中未示出），LS 构成为与上述 LSA 同样脉冲宽度可以被脉冲宽度调整部任意设定的信号输出到源极驱动器。

输出端子 X1~X128•Y1~Y128•Z1~Z128 分别对应于显示数据 DR•DG•DB，X、Y、Z 分别由共用的 128 个端子构成。这样，64 级灰度显示的各个源极驱动器根据显示数据 DR•DG•DB 把对应于灰度等级的模拟信号输出到液晶面板，进行 64 级灰度显示。

而且，这里使 R、G、B 分别短路，但是如果极性不同，则 R 与 G、G 与 B 等不同颜色相互短路也可以。

而且，除了彩色图象之外，也可以适用于黑白图象、以及二进制图象。

而且，在图 9 中，例如对于 R，一根（+）的（X1）和一根（—）的（X2）短路，但是两根（+）和两根（—）全部短路也可以。而且，例如，两根（+）和一根（—），根数不同也可以。

本发明中，根据显示数据信号驱动液晶显示装置的液晶驱动电路，具有：传输电路（移位寄存器），根据时钟信号传输开始脉冲信号；锁存电路（输入锁存电路），与时钟信号同步读取输入的显示数据信号，作为同步数据输出；取样电路（取样存储器），根据传输的开始脉冲信号，对上述同步数据进行采样并输出；DA 变换电路，根据上述取样电路的数据进行 DA 变换（数字-模拟变换）；输出电路，把通过上述 DA 变换电路获得的灰度显示用的模拟电压（用于灰度显示）通过输出电路从液晶驱动电压输出端子输出液晶施加电压；可以构成为液晶驱动电路具有开关电路，该开关电路具有：短路开关电路，上述输出电路输出液晶施加电压之前，分别把同色输出端子 R、G、B 之间短路；切

断开关装置，把上述输出端子从输出装置切断，使输出端子处于悬浮状态。

而且，本发明在上述结构中，上述开关电路能够构成为暂时可以根据安装在源极驱动器内的控制信号（LSA）进行电荷共享操作的形式。

而且，本发明在上述结构中，上述开关电路可以构成为如下形式：根据从
5 设定端子输入的二进制设定信号（CTR1、CTR2、CTR3）可任意调整脉冲宽度期间。

而且，本发明在上述结构中，上述开关电路可以构成为如下形式：可以根据控制器的控制信号（LS）进行电荷共享操作，而且，根据从设定端子输入的
10 二进制设定信号（CTR1、CTR2、CTR3）任意调整脉冲宽度期间。

而且，本发明也可以构成搭载上述结构的液晶驱动电路的液晶显示装置。
[实施例2]

下面根据图 12 至图 17 说明本发明的其他实施例。而且，为了便于说明，与上述实施例的附图所示部件具有相同功能的元件，使用相同附图标记，并省略其说明。

15 图 1 中，根据用户的要求，以已经制作的源极驱动器 902 为基础，减少输出端子数，或者相反增加端子数，制作新的机种。

例如，图 12 中示出根据所述源极驱动器 902 的结构图的一个例子。图 12 所示的例子中，构成为对于有 420 个输出的输出端子数，例如夹持芯片中央的逻辑电路 902a 不使用各自 3 根的输出端子（共计 6 根）。这样，构成为源极驱
20 动器 902 的输出端子数为 414 根（420 个输出-6 个输出），在液晶面板 901 上搭载多个使用。

如上所述，构成为源极驱动器 902 的 6 根输出端子 910 不与液晶面板 901 内的各个 R、G、B 像素连接。图 12 示出源极信号线 S1 至 S18。像素连接到 S1~S6、S13~S18 的输出端子 910，像素不连接到 S7~S12 的输出端子 910。

25 因此，对于源极驱动器 902 内的、连接到夹持中央逻辑电路 902a 的各自 3 根输出端子 910 上的短路开关（短路装置）30a 来说，不进行电荷共享操作。其中所示的一个例子中，与分别由 R、G、B 像素构成的像素组 A68 和 A69 连接的 6 根输出端子是这样，不对这 6 根进行电荷共享操作。另一方面，构成为对于与它们之外的 A67 和 A70 连接的输出端子，同色相邻的端子之间进行电
30 荷共享操作，因此可以降低电力消耗。

其中，图 13 示出图 12 所示的源极驱动器 902 的输出端子 910 输出的过渡电压波形的一个例子，一方面，示出连接到 R、G、B 像素构成的像素组 A67 和 A70 可以进行电荷共享操作的输出端子输出的过渡电压波形，另一方面示出连接到 R、G、B 像素构成的像素组 A68 和 A69 不进行电荷共享操作的输出端子输出的过渡电压波形的一个例子。

比较它们的情况，连接到 R、G、B 像素构成的像素组 A67 和 A70 的输出端子进行电荷共享操作，与不进行电荷共享操作比较，结果早到达 $(1/2)$ VLS。而且，VLS 是输出振幅电平的最大值，VSS 是输出振幅电平的最小值。结果，由于能够通过有无电荷共享在驱动器的输出端子之间产生过渡电压波形差，如图 14 所示，液晶面板 901 上搭载多个上述源极驱动器 902 情况下，考虑根据驱动器输出的过渡波形差产生显示故障（纵向条纹）。图 14 示出一个例子，在液晶面板 901 灰色显示情况下，源极驱动器 902 的芯片中央可能发生 6 根细的纵向条纹 922。921 是没有纵向条纹的通常显示部分。

因此，在本实施例中，如下所述，通过构成为不受根据用户的式样变更要求变更输出端子根数的影响，同色模块之间进行电荷共享操作，由此不产生上述输出端子之间的过渡波形差，实现降低电力消耗。

如图 15 所示，源极驱动器内的输出电路 28 内的开关电路（开关电路部）30 具有分别使每种同色 R、G、B 输出端子 910 之间短路的短路开关（短路装置）30a 和使输出端子 910 从输出电路 28 切断使输出端子处于悬浮状态的切断开关（切断装置）30b。

特别是，输出端子中各个同色 R、G、B 模块可以分别进行电荷共享操作，短路开关（短路装置）30a 一方构成为分别与共用总线 RCS、GCS、BCS 连接。结果，如图 12 中所示的结构，不受输出端子数变化影响，通过所述 RCS、GCS、BCS 共用总线，构成为各个 R、G、B 同色模块之间可以分别实现电荷共享操作。

这样，本实施例中，首先，一个一个图象由一个以上的像素构成的像素组表示。其中，“一个一个图象”不是指整个画面表示的一个图象，而是指构成用户识别一种颜色的单元像素，即这里是用 R、G、B 三个像素（其中用所述 3 个称为一个“像素组”）表示的图象的意思。如果是单色就是一个像素构成一个像素组的情况。

而且, 任何一个像素通过各个像素之间的短路开关 30a 与该像素不属于的所有像素组中的至少一个像素相连。因此, 构成为在预备充电处理时, 上述短路开关同时接通断开。

通过上述结构, 任何像素组的像素连接成必须能够与任何其他像素组中的
5 像素短路。例如, 以某一像素组中的像素 R 为例, 连接成可以与所述像素 R 不属于的其他所有像素组中的 R、G、B 中的至少一个短路。图 15 的例子中, 某一像素组中的像素 R 连接成可以与该像素 R 不属于的所有其他像素组中的像素 R 短路。G、B 也同样。

图 15 的例子之外, 例如也可以构成为如下形式: 适当增减和设置短路开关
10 30a, 以便连接成第一像素组的 R、第二像素组的 G、第三像素组的 R 与 G 和 B、第四像素组的 G 和 B、第五像素组的 R。例如, 在图 15 的结构中, 变换短路开关 30a 的设置, 使像素组 A67 的像素 R、G 分别连接的总线接入, 可以获得像素组 A67 的像素 R 与所有其他像素组的像素 G 短路连接的结构。

因此, 即使是在某根源极信号线中切断像素组, 剩余的像素组也不会没有短
15 路对象, 一定可以使其与某个其他像素组的像素短路。因而, 轮流使用已知的源极驱动器, 即使制作时减少像素组, 也能够起到减少纵向条纹等显示问题的效果。

特别是, 本结构中, 开关电路 30 具有短路开关 30a 和切断开关 30b。短路
开关 30a 使源极信号线 1004 (S1、S2、...) 每种同颜色 R、G、B 互相短路,
20 一端与源极信号线连接。切断开关 30b 的另一端与每种同颜色 R、G、B 分别共用的总线 RCS、GCS、BCS 连接。切断开关 30b 使输出电路 28 与源极信号线切断, 输出电路处于悬浮状态。因此, 在预备充电处理时, R、G、B 每种同色源极信号线互相短路, 从而完成这些源极信号线的预备充电。即, 本实施例中, 任何像素都通过总线、各个像素和总线之间的短路开关与该像素不属于
25 的全部像素组中的至少一个像素连接。而且, 本实施例中, 只有相同颜色通过上述短路开关连接。

而且, R 和 R、G 和 G、B 和 B 分别设计总线之外, 构成组内各种颜色混存, 例如:

组 1: X1 (R) (+)、X2 (G) (-)、X3 (R) (+)、X4 (B) (-)
30 组 2: Y1 (G) (+)、Y2 (R) (-)、Y3 (B) (+)、Y4 (R) (-)

组3: Z1 (B) (+)、Z2 (B) (-)、Z3 (G) (+)、Z4 (G) (-)

也能够获得电荷共享的效果。而且,如上所述,短路的(+)和(-)的根数不一致也可以。而且,短路的(+)和(-)的各个总电荷量彼此不同也可以。

而且,(即使是黑白或者彩色)“全部像素通过一根总线连接的结构”或者
5 “全部R和G通过一根总线连接、全部B通过另一根总线连接的结构”,都能够获得电荷共享的效果。

下面,图16示出本实施例的变形例。在图16所示的结构中,图15所示结构的源极驱动器902内设计的开关电路(开关电路部)30的一部分、即分别使
10 每种同色模块的R、G、B输出端子之间短路的短路开关(短路装置)30a制作在液晶面板901上,从而实现系统简化。即,35在开关电路30中是位于源极驱动器902内部的前半部,36在开关电路30中是位于液晶面板901内部的后半部。

这样,通过把短路开关30a制作在作为显示装置的显示部的液晶面板上,从而实现简化系统的目的。

15 而且,在上述图16的结构中,示出开关电路(开关电路部)30的一部分30a制作在液晶面板901上的结构例子,当然,使输出端子切断为悬浮状态的切断开关(切断装置)30b同样也可以制作在液晶面板901上,不存在任何问题。

这样,在本实施例中,不受输出端子数的变化影响,同色模块之间完成电荷共享操作的输出端子之间没有过渡波形差,进一步提高了可靠性,而且能够
20 实现低功耗。

图17是其他变形例。在该结构中,一个一个图象由两个以上像素构成的像素组表示。其中,“一个一个图象”的定义如前所述。而且,各个像素组中的像素中至少一个在同一水平期间与相同像素组中的其他像素极性相反。而且,各个像素组中的全部像素(这里是R、G和B)相互之间通过各个像素之间的
25 短路开关30a连接,构成为在预备充电处理时短路开关30a同时接通断开。

即,R、G、B像素构成的一个像素组中同一水平期间像素的极性不同。例如,第一像素组中的像素R和G在某一水平期间为正极性,第一像素组中的像素B在同一水平期间为负极性。而且,例如,第二像素组中的像素R在某一水平期间为负极性,第二像素组中的像素G和B在同一水平期间为正极性。
30 这样,施加在交流驱动的源极信号线和共用电极上的电压,只使相位错开,适

当设定极性等，就可以容易地实现。

在这种结构情况下，如该图所示，在总共有三个端子情况下使用短路开关30a，可以构成为相同像素组中的全部像素互相（即这里使R、G和B互相）短路。

5 本发明适用于液晶显示装置及其驱动装置等用途。

如上所述，根据本发明的驱动装置，利用基于显示数据信号从输出电路施加在源极信号线上的电位即源极信号电位、在每个水平期间把电压施加在显示装置的显示部的像素上从而驱动显示部，其中在上述源极信号线的电位变成其水平期间的源极信号电位之前进行预备充电，其特征在于：具有开关电路，在
10 预备充电处理时，切断上述输出电路和源极信号线之间的连接，在同一水平期间中使源极信号电位为正的至少一根源极信号线和源极信号电位为负的至少一根源极信号线短路，从而进行这些源极信号线的预备充电。

通过上述结构，在同一水平期间中使源极信号电位为正的至少一根源极信号线和源极信号电位为负的至少一根源极信号线短路，从而完成预备充电。

15 因此，在显示部内部，通过使源极信号线互相之间短路，完成预备充电，故不需要外部存储电容，因此也不需要调整外部存储电容。结果，不需要变更调整从控制器输出的SELECT信号的脉冲宽度（高电平期间）时间，因此不需要变更或制作新的控制器结构。

因此，即使在使用像素数和材质不同的新型显示部（液晶面板等）等情况
20 下，也能够实现不需要变化控制器结构的显示装置和驱动装置的效果。

而且，根据本发明的驱动装置，其特征在于除了上述结构之外，上述开关电路在预备充电处理时使每种同色的R、G、B源极信号线相互短路，从而对这些源极信号线进行预备充电。

通过上述结构，在预备充电处理时，R、G、B每种同色的源极信号线互
25 相短路，从而完成这些源极信号线的预备充电。

因此，除了上述结构的效果之外，还能够实现通过简单结构完成所希望的预备充电的效果。

而且，根据本发明的驱动装置，其特征在于除了上述结构之外，还具有时间调整电路，可以任意设定上述输出电路与上述源极信号线之间的连接断开时
30 间及上述源极信号线相互之间短路的时间。

通过上述结构，可以任意设定上述输出电路与上述源极信号线之间的连接断开时间及上述源极信号线相互之间短路的时间。

因此，除了上述结构的效果之外，还实现如下技术效果：即使上述显示部的设计变化，需要调整上述切断连接和短路的时间，也能够容易地变化它们。

- 5 而且，根据本发明的驱动装置，其特征在于除了上述结构之外，一个一个图象用由一个以上像素构成的像素组表示，任何像素都通过各个像素之间的短路开关与该像素不属于的全部像素组中的至少一个像素连接，在预备充电处理时，上述短路开关同时接通断开。

- 10 通过上述结构，能够连接成使任何像素组的像素必然能够与某个其他像素组的像素短路。

因此，即使是在某根源极信号线中像素组被切断，剩余像素组也不会没有短路对象，一定可以使其与某个其他像素组的像素短路。因此，流动使用已知的源极驱动器，即使制作时减少像素组，也能够起到减少纵向条纹等显示问题的效果。

- 15 而且，根据本发明的驱动装置，其特征在于除了上述结构之外，只有相同颜色之间通过上述短路开关连接。

通过上述结构，除了达到上述结构的效果之外，还达到简化结构的效果。

- 20 而且，根据本发明的驱动装置，其特征在于除了上述结构之外，任何像素都通过总线、各个像素与总线之间的短路开关与该像素不属于的所有像素组中的至少一个像素连接。

通过上述结构，除了达到上述结构的效果之外，还能够实现简化结构的效果。

- 25 而且，根据本发明的驱动装置，特征在于除了上述结构之外，上述开关电路具有使 R、G、B 每种同色的上述源极信号线之间分别短路且一端与源极信号线连接的短路开关和使上述输出电路与源极信号线切断使输出电路处于悬浮状态的切断开关，上述短路开关的另一端与 R、G、B 每种同色共用的总线连接，在预备充电处理时，按 R、G、B 每种同色使源极信号线互相短路，从而完成这些源极信号线的预备充电。

- 30 通过上述结构，任何像素组的像素都被连接成能够与某个其他像素组的像素短路。

因此，即使在某根源极信号线中像素组被切断，剩余像素组也不会没有短路对象，一定可以使其与某个其他像素组的像素短路。因此，流动使用已知的源极驱动器，即使制作时减少像素组，也能够起到减少纵向条纹等显示问题的效果。

5 而且，根据本发明的驱动装置，其特征在于除了上述结构之外，上述短路开关和上述切断开关中的至少一个形成在显示装置的显示部。

通过上述结构，除了达到上述结构的效果之外，还达到简化系统的效果。

而且，根据本发明的驱动装置，其特征在于除了上述结构之外，一个一个图象由两个以上像素构成的像素组表示，各个像素组中的至少一个像素在同一水平期间中与相同像素组中的其余像素极性相反，各个像素组中的全部像素相互之间通过各个像素之间的短路开关连接，在预备充电处理时上述短路开关同时接通断开。

通过上述结构，能够连接成使任何像素组的像素一定可与相同像素组内的某个其他像素短路。

15 因此，即使在某根源极信号线中像素组被切断，剩余像素组也不会没有短路对象，一定可以使其与某个其他像素组的像素短路。因此，流动使用已知的源极驱动器，即使制作时减少像素组，也能够起到减少纵向条纹等显示问题的效果。

而且，根据本发明的显示装置，其特征在于具有上述驱动装置。

20 通过上述结构，在同一水平期间中使源极信号电位为正的至少 1 根源极信号线和源极信号电位为负的至少 1 根源极信号线短路，从而完成预备充电。

因此，显示部内部通过使源极信号线相互短路完成预备充电，因此不需要外部存储电容，因此也不需要调整外部存储电容。结果，不需要变更调整从控制器输出的 SELECT 信号的脉冲宽度（高电平期间）的时间，因此不需要重新

25 变更或制作控制器结构。

所以，即使使用像素数目和材质不同的新型显示部（液晶面板等）等情况下，也能够实现不需要变更、制造控制器结构的显示装置和驱动装置的效果。

如上所述，根据本发明的驱动装置，具有开关电路，在预备充电处理时，上述输出电路与源极信号线之间的连接切断，在同一水平期间中使源极信号电位为正的至少 1 根源极信号线和源极信号电位为负的至少 1 根源极信号线短

路，从而完成这些源极信号线的预备充电，因此即使在使用像素数目和材质不同的新型显示部（液晶面板等）等情况下，也能够实现不需要变更、制造控制器结构的显示装置和驱动装置的效果。

- 本发明不限于上述各个实施例，可以在权利要求所述范围内进行各种变形，
- 5 不同实施例中所公开的各种技术手段适当组合所获得的实施例也包括在本发明的技术范围之内。

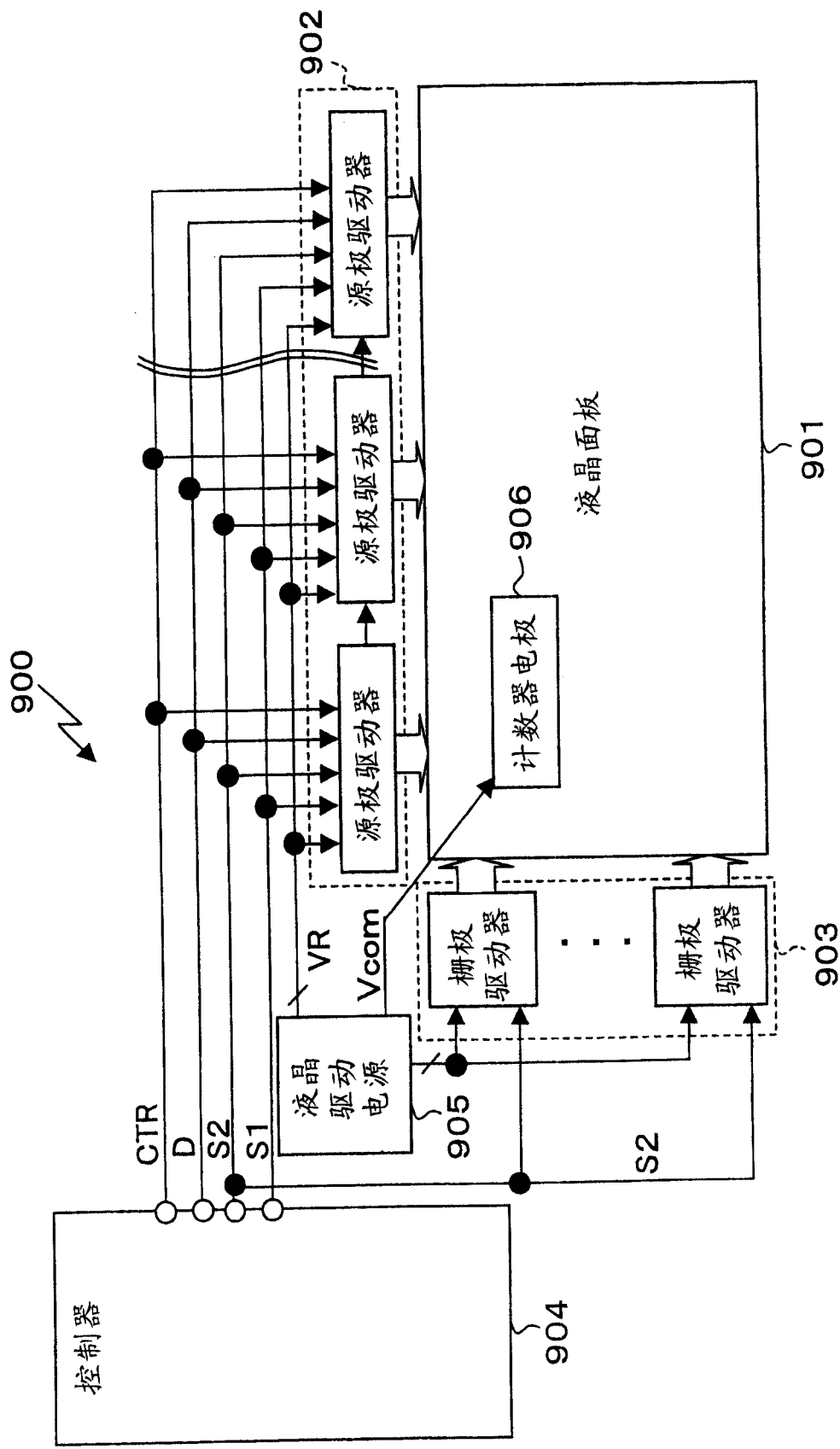


图 1

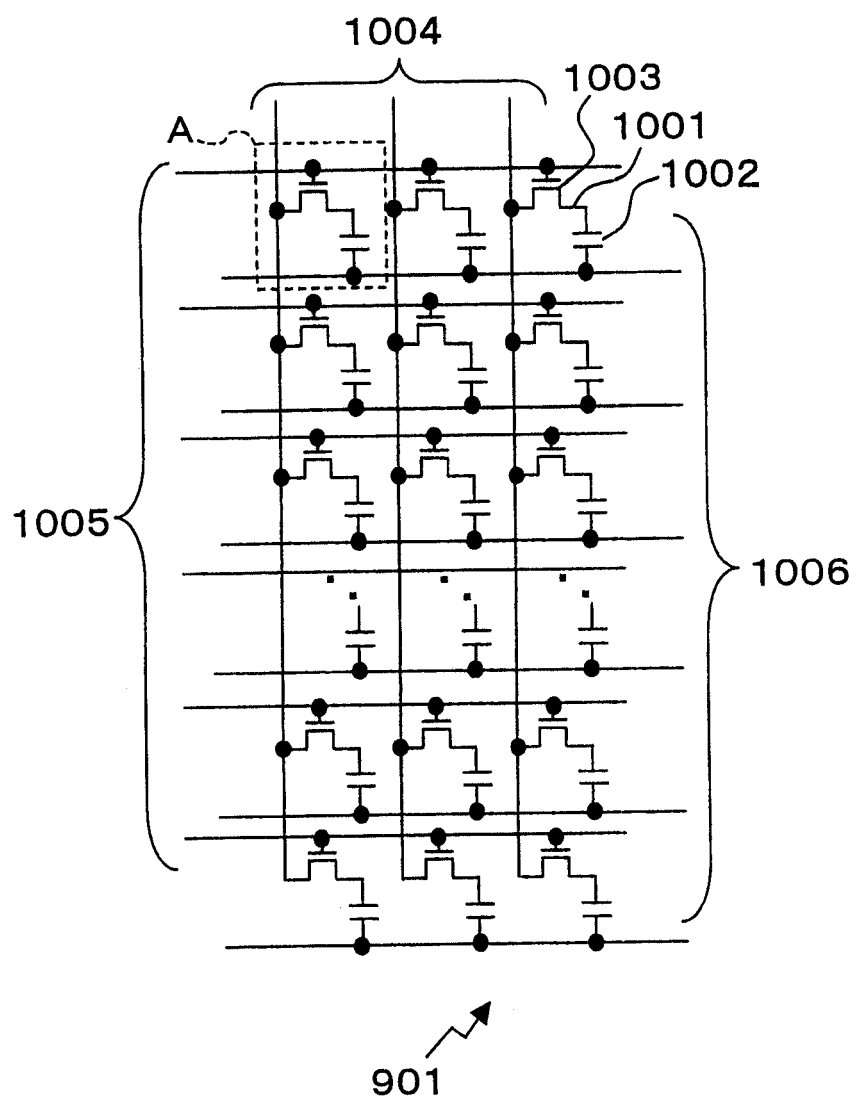


图 2

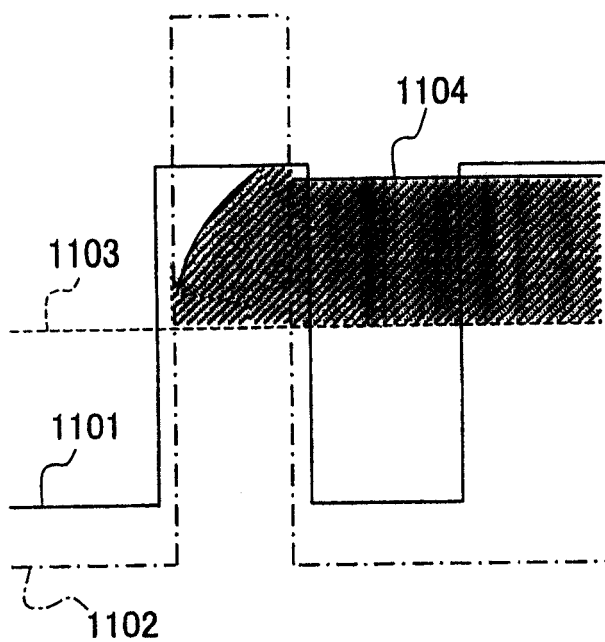


图 3

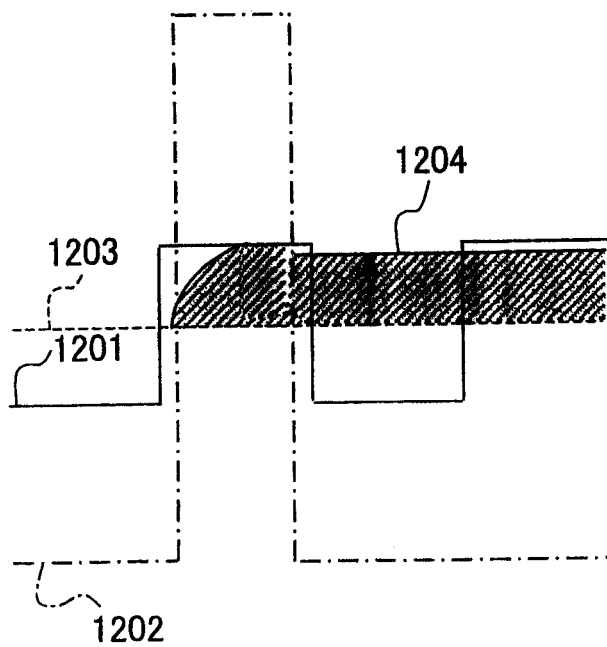


图 4

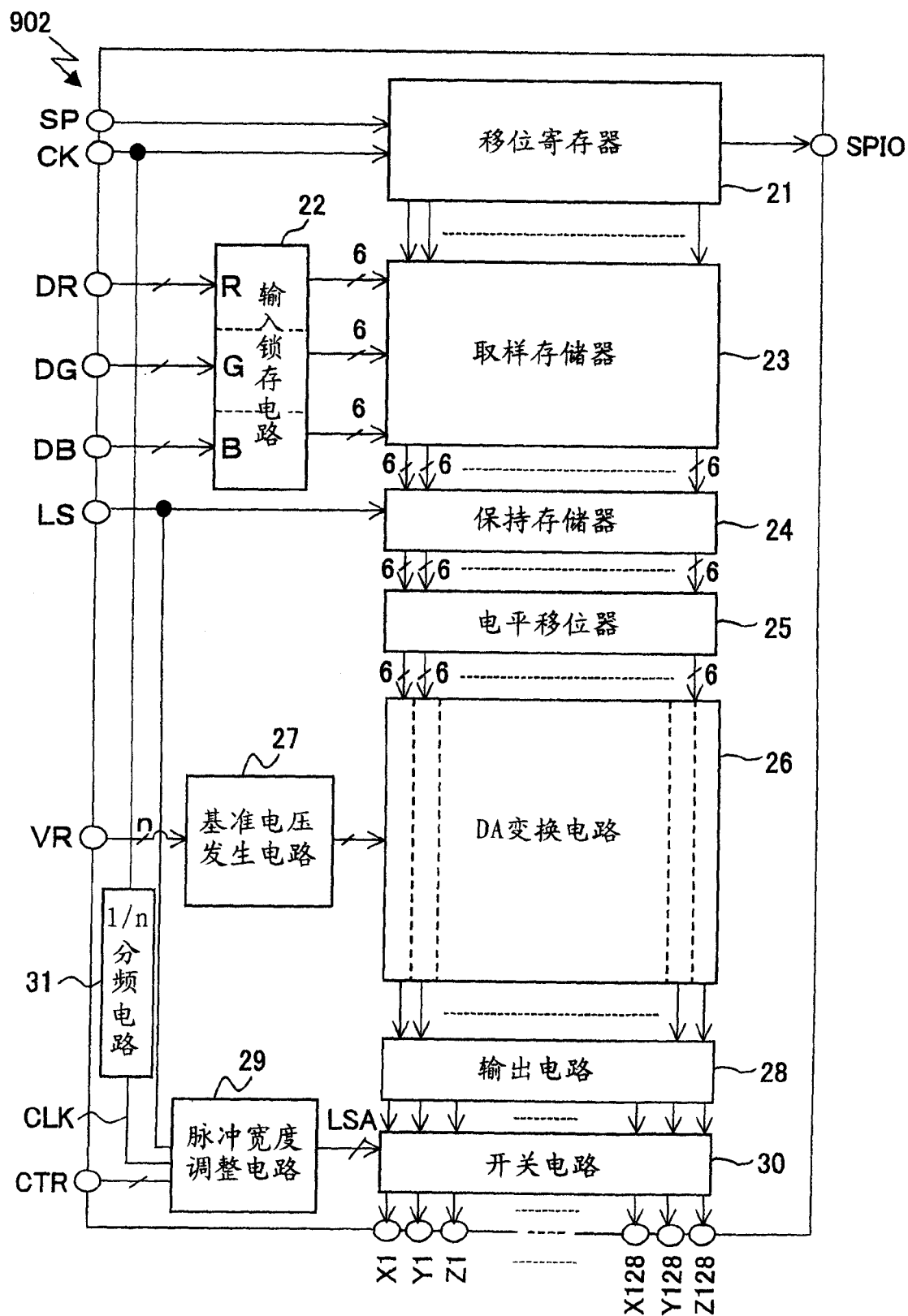


图 5

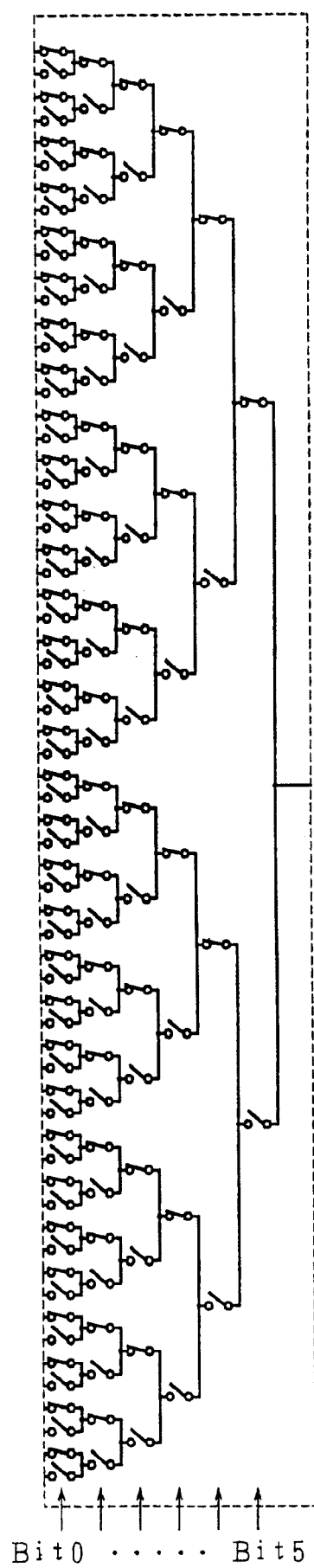


图 6

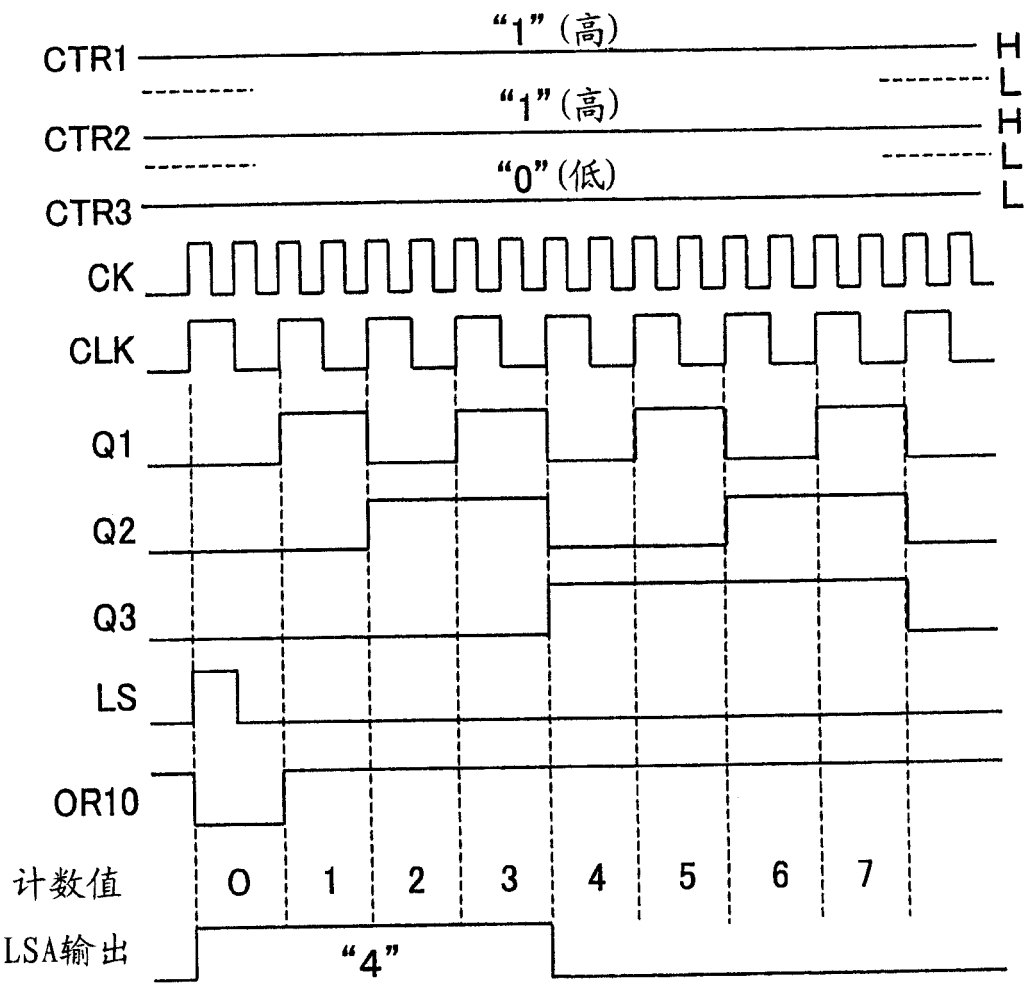


图 7

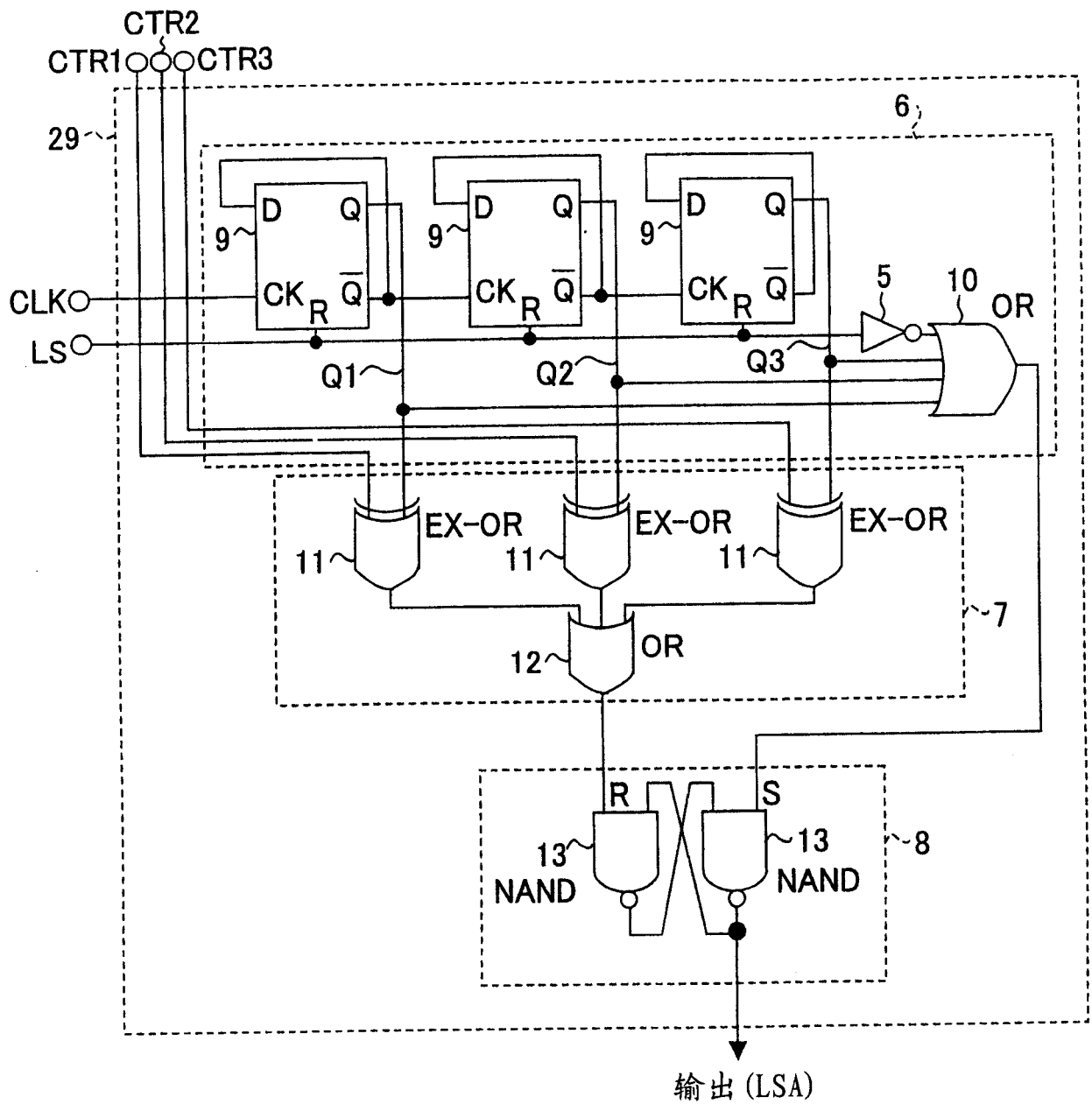


图 8

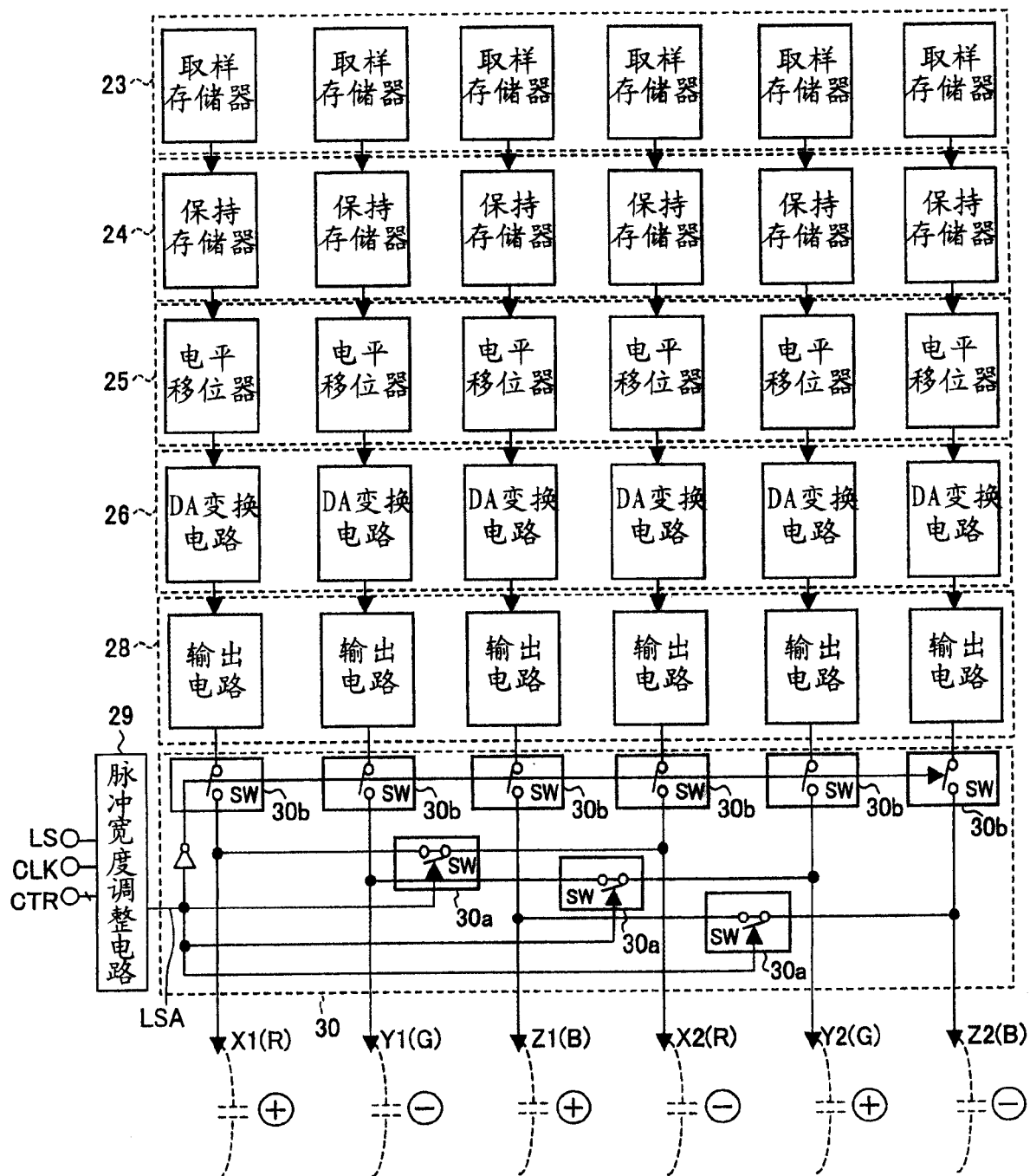


图 9

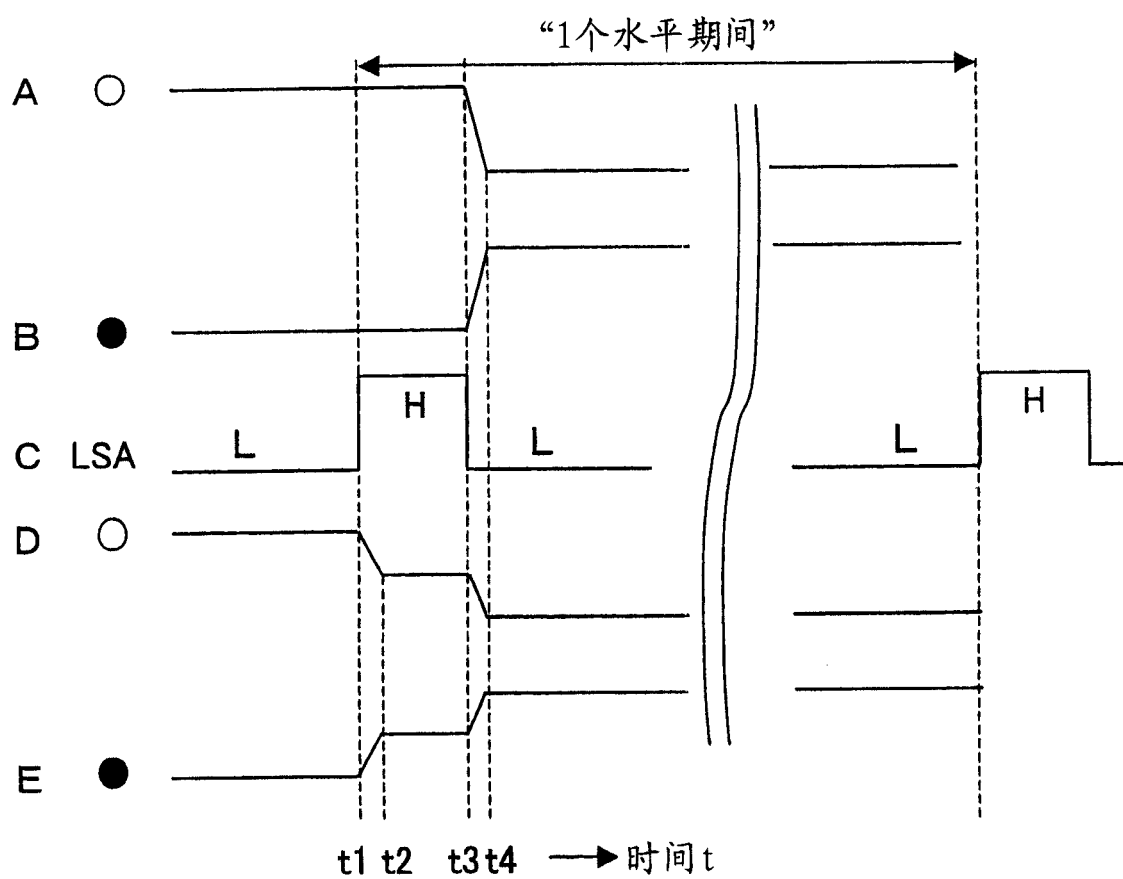


图 10

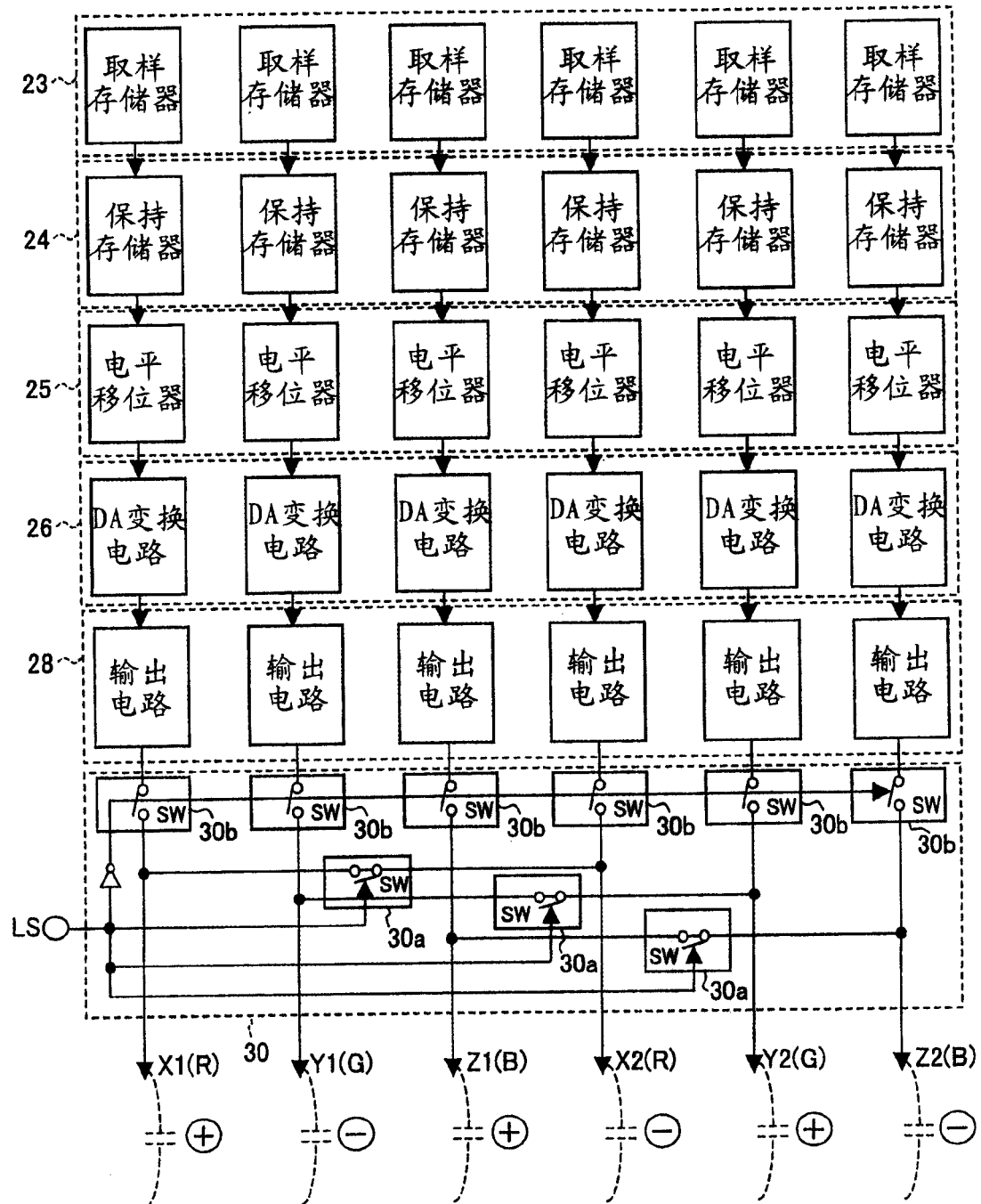


图 11

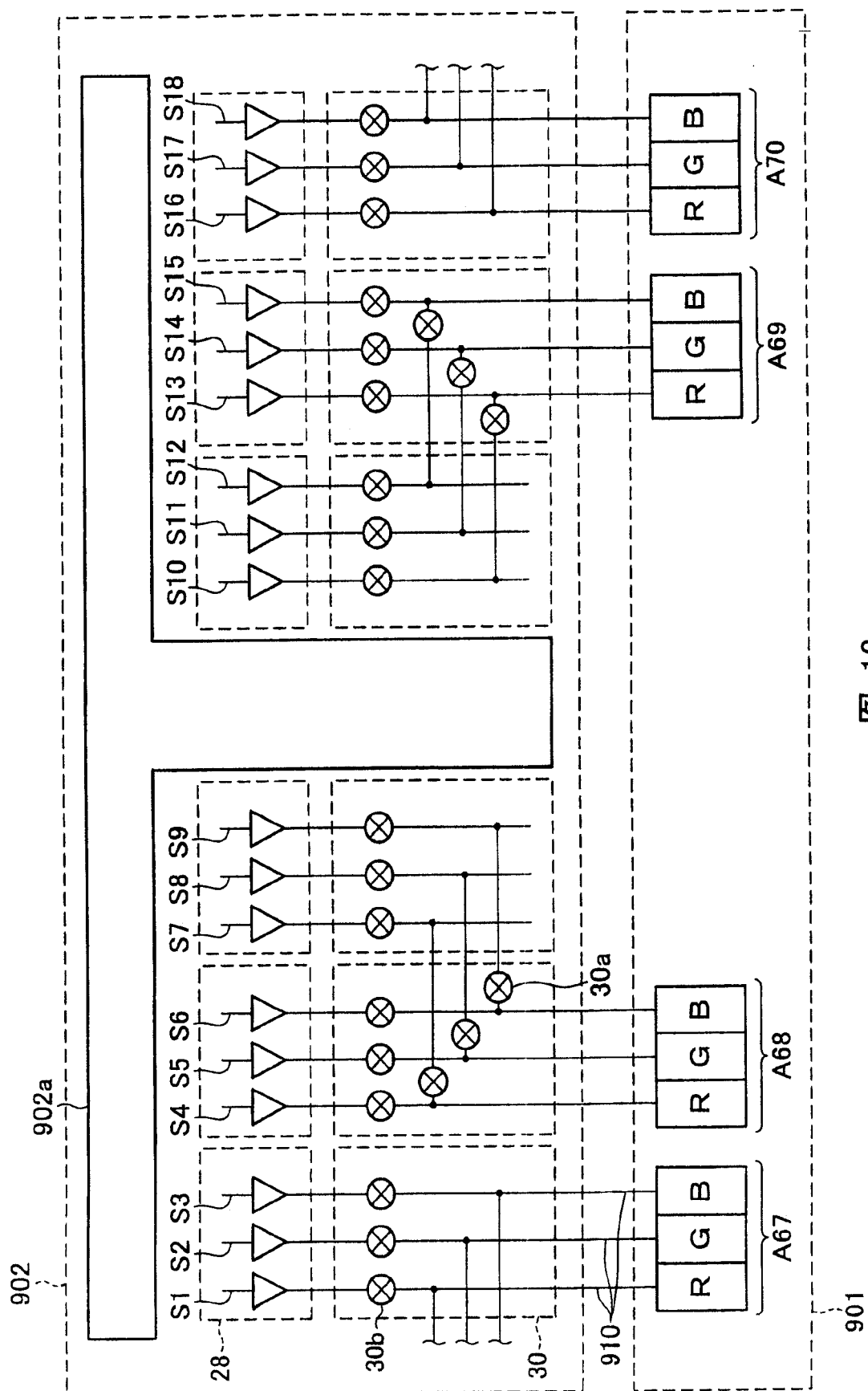


图 12

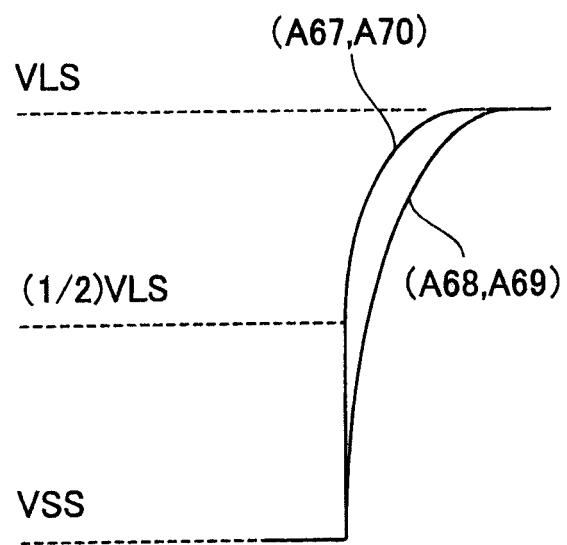


图 13

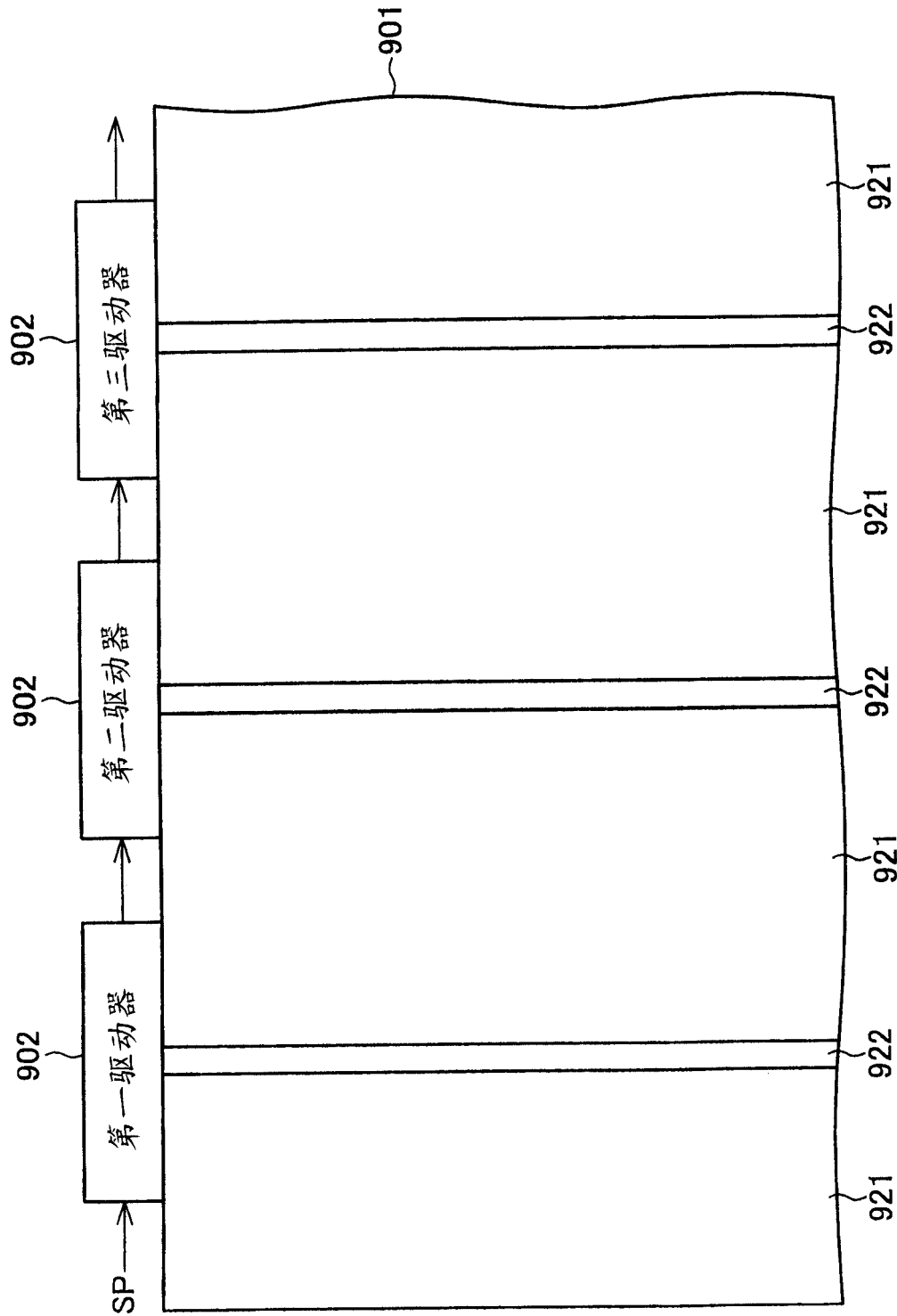


图 14

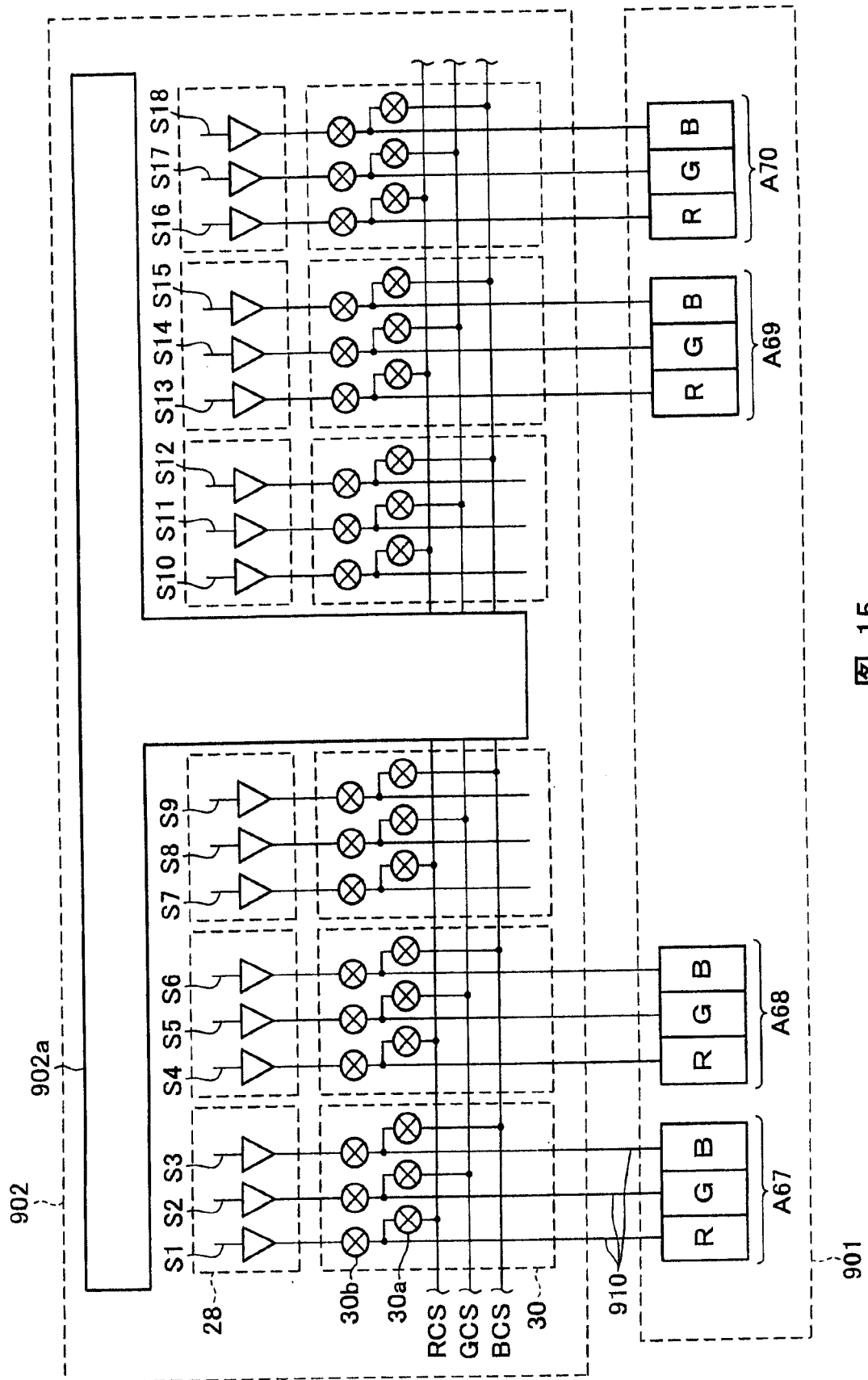


图 15

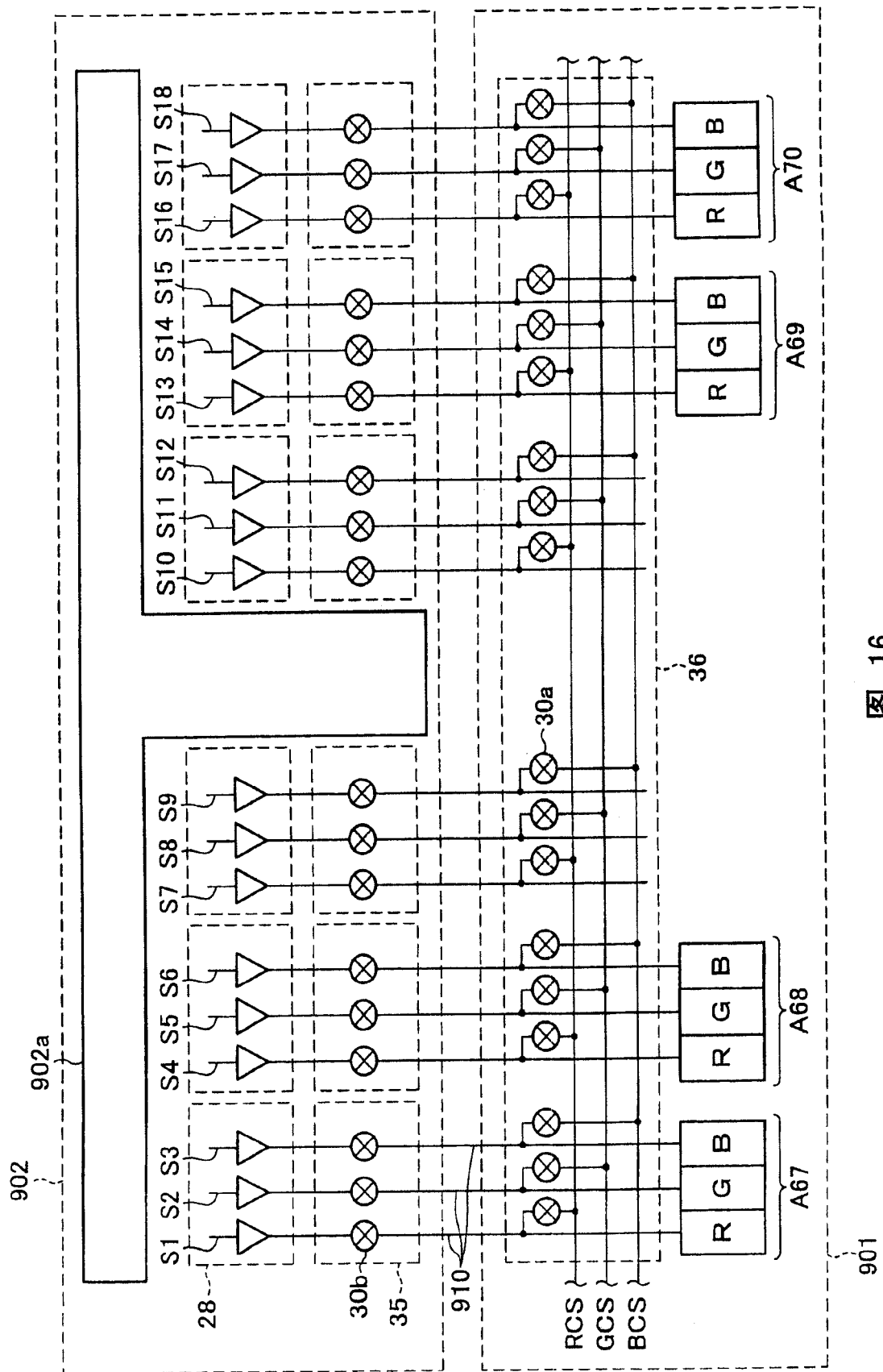


图 16

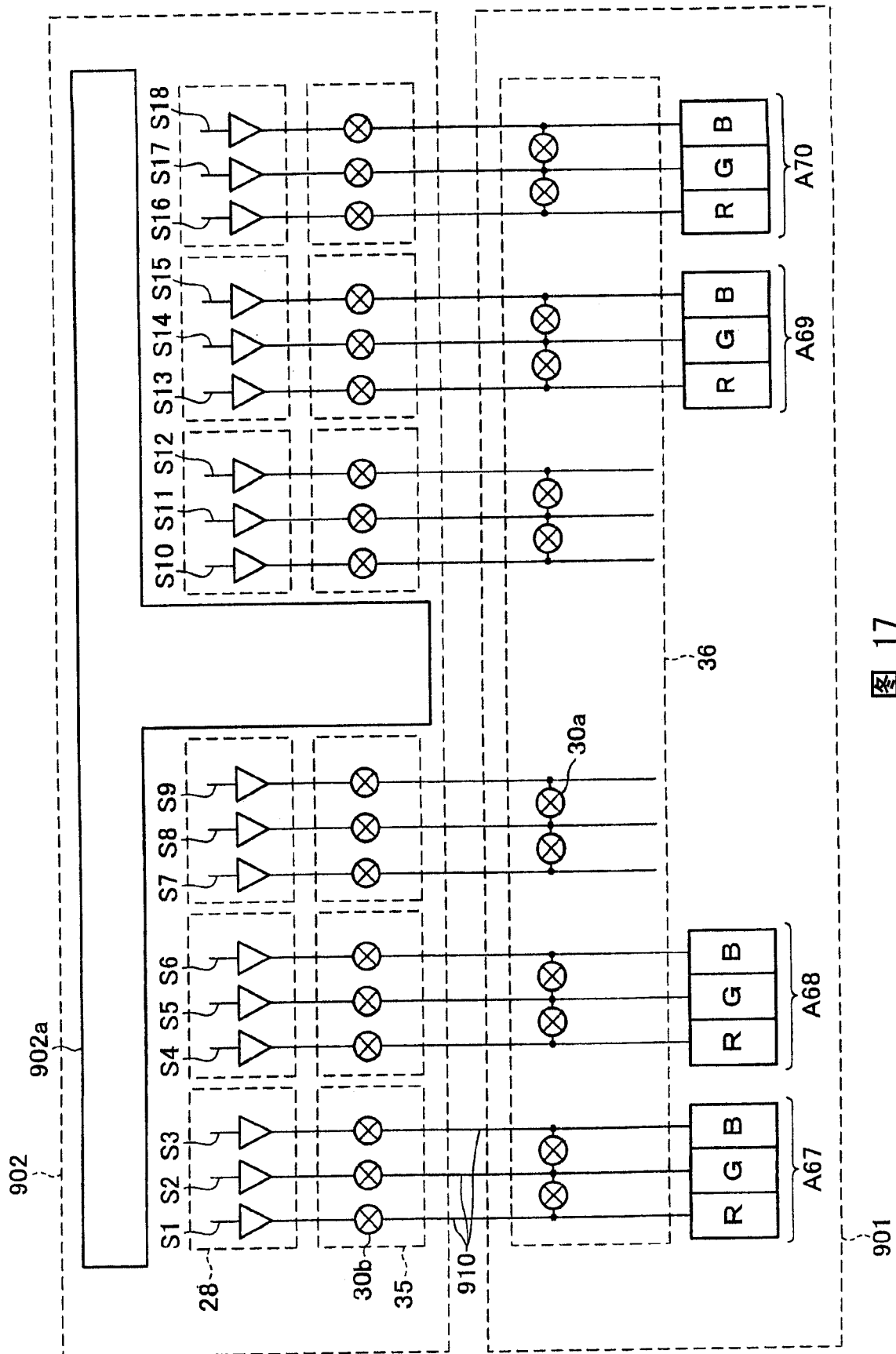


图 17

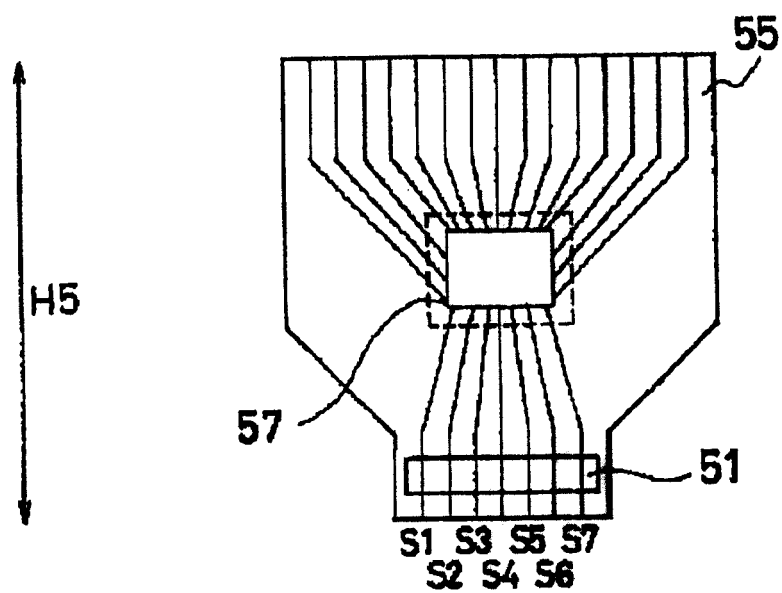


图 18

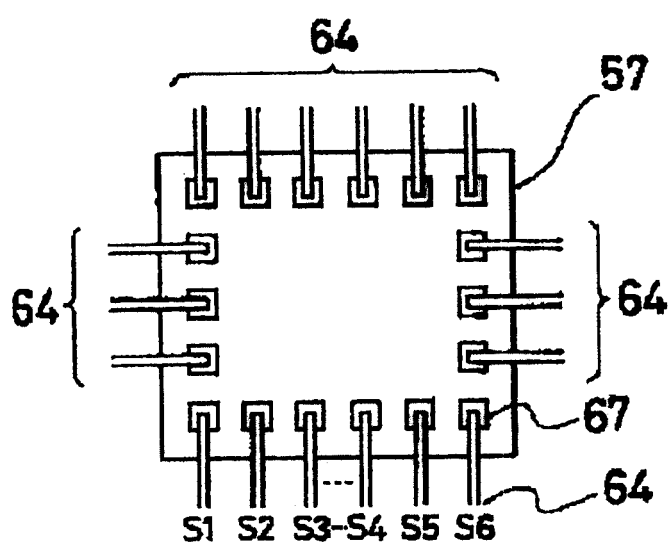


图 19

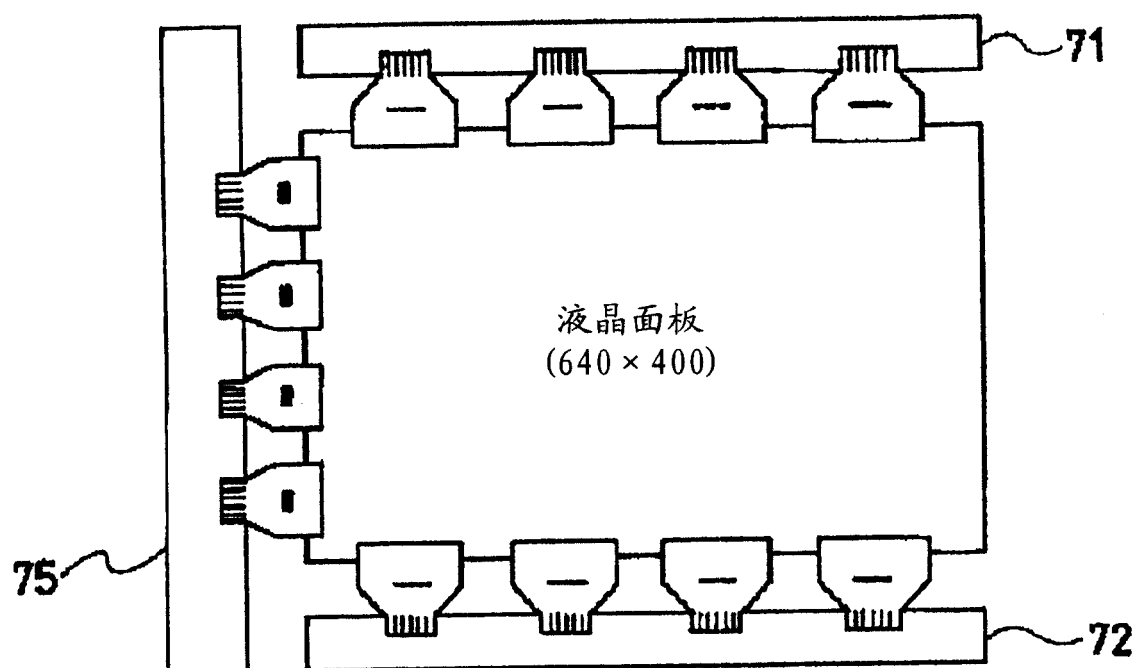


图 20

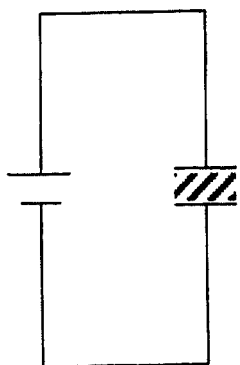


图 21(a)

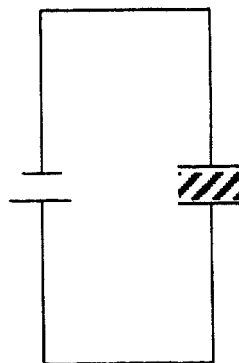


图 21(b)

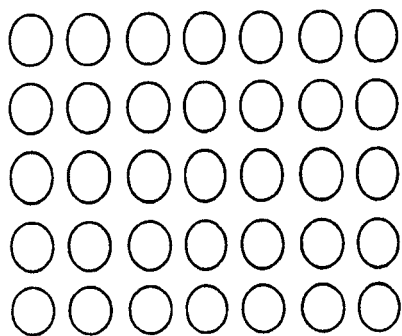


图 22(a)

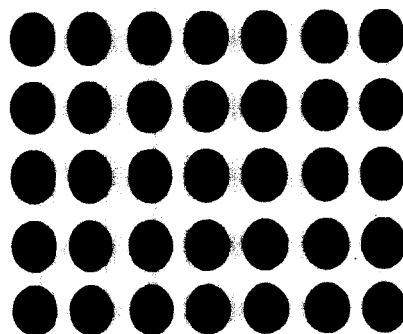


图 22(b)

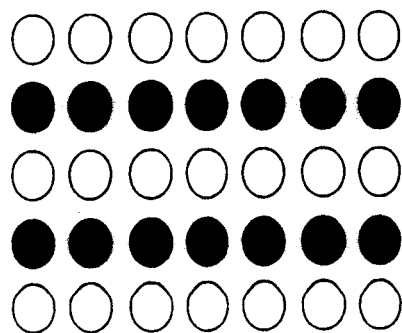


图 23(a)

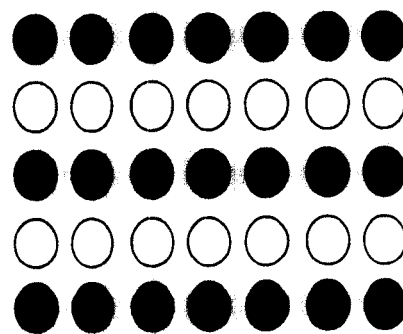


图 23(b)

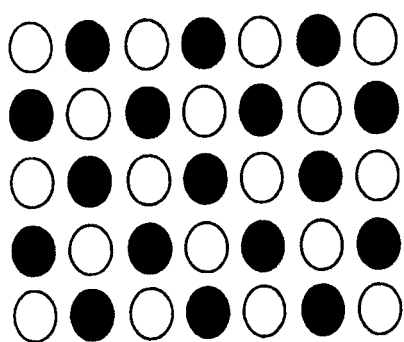


图 24(a)

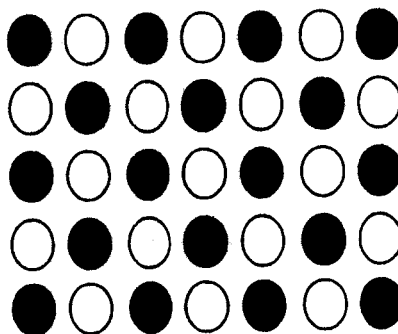


图 24(b)

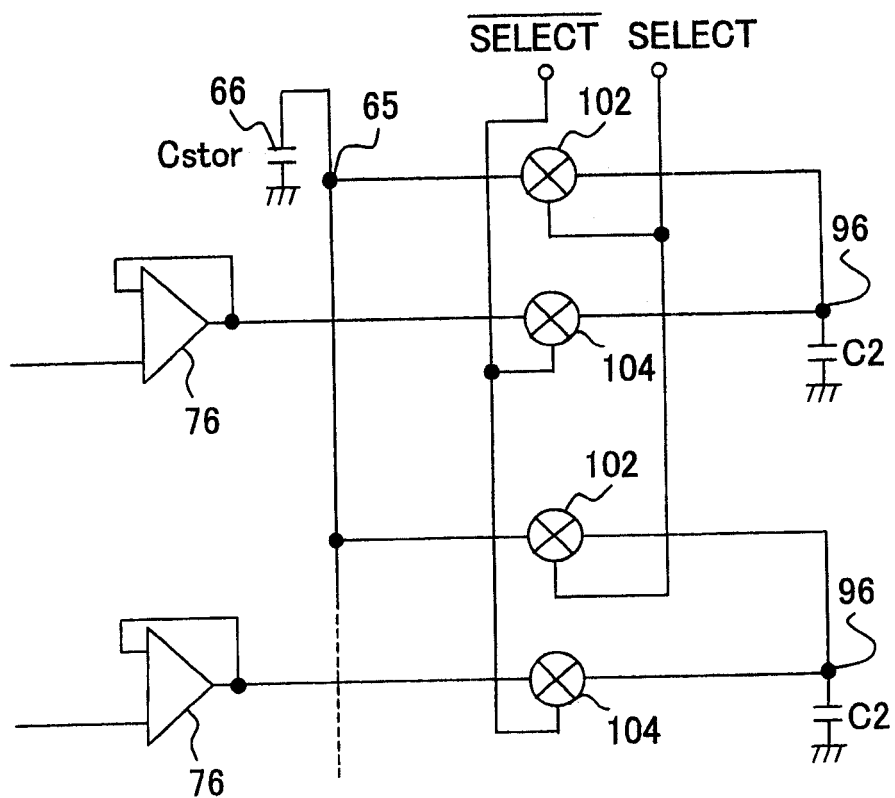


图 25

专利名称(译)	显示装置及驱动装置		
公开(公告)号	CN1680995A	公开(公告)日	2005-10-12
申请号	CN200510074175.8	申请日	2005-03-30
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	矢野武志 藤野宏晃 中原道弘		
发明人	矢野武志 藤野宏晃 中原道弘		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G09G3/3688 G09G3/3614 G09G2300/0408 G09G2310/0218 G09G2310/027 G09G2310/0289 G09G2310/0297 G09G2320/0233 G09G2330/021		
代理人(译)	刘宗杰		
优先权	2004099939 2004-03-30 JP		
其他公开文献	CN100468510C		
外部链接	Espacenet SIPO		

摘要(译)

一种驱动装置具有开关电路和调整开关电路时间的脉冲宽度调整电路，所述开关电路在预备充电处理时切断输出电路和源极信号线之间的连接，在同一水平期间使源极信号电位为正的至少1根源极信号线和源极信号电位为负的至少1根源极信号线相互短路，从而完成这些源极信号线的预备充电，因此不需要另外设计外部存储电容，就能够完成电荷共享。由此，能够实现如下显示装置和驱动装置，即使在使用像素数目和材质不同的新型显示部(液晶面板等)等情况下，也不需要改变、制作控制器的结构。

