



## [12] 发明专利申请公开说明书

[21] 申请号 02156155.9

[43] 公开日 2003 年 6 月 25 日

[11] 公开号 CN 1425948A

[22] 申请日 2002.12.12 [21] 申请号 02156155.9

[30] 优先权

[32] 2001.12.12 [33] JP [31] 2001-378031

[71] 申请人 夏普株式会社

地址 日本大阪府

[72] 发明人 中野武俊 大和朝日 川口登史

[74] 专利代理机构 上海专利商标事务所

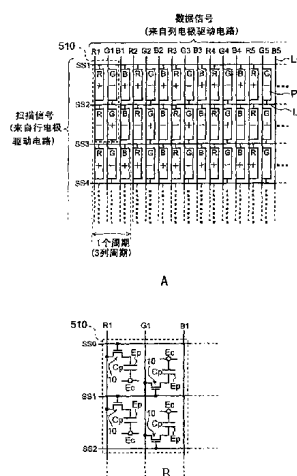
代理人 沈昭坤

权利要求书 4 页 说明书 30 页 附图 24 页

[54] 发明名称 液晶显示装置

[57] 摘要

将液晶面板中利用同一条扫描信号线 Lg 驱动的各像素形成单元分散配置在夹住该扫描信号 Lg 的上下相邻的 2 像素行，而且对于 3 个像素以“下、上、下”这样的序列为单位对于上下位置在水平方向具有周期性那样配置。通过用 1H 反转驱动用的列电极驱动电路驱动这样的 3 列周期的变形交错结构液晶面板，模拟实现点反转驱动。另外，也可以采用 12 个像素以“下、上、下、上、下、上、上、下、上、下、上、下”这样的配置位置序列为单位对于上下位置在水平方向具有周期性那样配置的构成、即 12 列周期的变形交错结构，代替该 3 列周期的变形交错结构，模拟实现点反转驱动，同时抑制“棋盘背景”等显示中产生的纵向阴影。



1、 一种液晶显示装置是显示彩色图象的液晶显示装置，其特征在于，具有：

多条数据信号线、

与所述多条数据信号线交叉的多条扫描信号线、

以及分别与所述多条数据信号线和所述多条扫描信号线的交叉点对应且呈矩阵状配置的多个像素形成单元，

所述各像素形成单元包含

利用通过对应的交叉点的扫描信号线即对应扫描信号线进行导通及关断的开关元件、

通过所述开关元件与通过对应的交叉点的数据信号线即对应数据信号线连接的像素电极、

在所述多个像素形成单元公共设置的与所述像素电极之间形成规定电容而配置的相对电极、

以及在所述多个像素形成单元公共设置的夹在所述像素电极与所述相对电极之间的液晶层，

与利用同一扫描信号线进行导通及关断的开关元件连接的像素电极即同时选择像素电极如下述这样配置，即在由所述多个像素形成单元构成的矩阵中，分散配置在上下相邻的2行，而且对于3个像素电极以“上、下、上”或者“下、上、下”这样的序列为单位，对于上下位置在水平方向具有周期性。

2、 如权利要求1所述的液晶显示装置，其特征在于，具有输出电路及延迟电路，

所述输出电路输出显示所述彩色图象用的数据信号并且加到所述数据信号线上，以使得所述各像素电极的电压极性对于所述同时选择像素电极是相同的，而且每隔水平扫描期间进行切换，

所述延迟电路使得对于所述同时选择像素电极中、包含配置在所述2行的上侧1行的像素电极的像素形成单元的所述对应数据信号线加上的所述数据信号，有选择地仅延迟1个水平扫描期间。

3、 一种液晶显示装置是显示彩色图象的液晶显示装置，其特征在于具有

多条数据信号线、  
与所述多条数据信号线交叉的多条扫描信号线、  
以及分别与所述多条数据信号线和所述多条扫描信号线的交叉点对应成矩阵状配置的多个像素形成单元，  
所述像素形成单元包含  
利用通过对应的交叉点的扫描信号线即对应扫描信号线进行导通及关断的开关元件、  
通过所述开关元件与通过对应的交叉点的数据信号线即对应数据信号线连接的像素电极、  
在所述多个像素形成单元公共设置的与所述像素电极之间形成规定电容而配置的相对电极、  
以及在所述多个像素形成单元公共设置的夹在所述像素电极与所述相对电极之间的液晶层，  
与利用同一扫描信号线进行导通及关断的开关元件连接的像素电极即同时选择像素电极如下述这样配置，即在由所述多个像素形成单元构成的矩阵中，分散配置在上下相邻的两行，而且对于 12 个像素电极以“上、下、上、下、上、下、下、上、下、上、下、上”或“下、上、下、上、下、上、上、下、上、下、上、下”这样的序列为单位，对于上下位置在水平方向具有周期性。

4、 如权利要求的所述的液晶显示装置，其特征在于，具有输出电路及延迟电路，

所述输出电路输出用于显示所述彩色图象的数据信号并且加到所述数据信号线上，使得所述各像素电极的电压极性对于所述同时选择像素电极是相同的，而且每隔水平扫描期间进行切换，

所述延迟电路使得对于所述同样选择像素电极中、包含配置在所述两行的上侧 1 行的像素电极的像素形成单元的所述对应数据信号线加上的所述数据信号，有选择地仅延迟 1 个水平扫描期间。

5、 一种列电极驱动电路，其特征在于，所述列电极驱动电路是对液晶面板供给用于在该液晶面板上显示图象的数据信号，所述液晶面板具有多条数据信号线、与该多条数据信号线交叉的多条扫描信号线、以及分别与该多条数据信号线与该多条扫描信号线的交叉点对应呈矩阵状配置的多个像素形成单元，包

含在利用同一扫描信号线驱动的像素形成单元中的像素电极即同时选择像素电极，在由所述多个像素形成单元构成的矩阵中，分散配置在上下相邻的两行，

所述列电极驱动电路具有输出电路及延迟电路，

所述输出电路输出所述数据信号并且加到所述数据信号线上，以使得所述各像素电极的电压极性对于所述同时选择像素电极是相同的，而且每隔水平扫描期间进行切换，

所述延迟电路使得对于所述同时选择像素电极中、包含配置在所述两行的上侧 1 行的像素电极的像素形成部分对应的所述数据信号线加上的所述数据信号，有选择地仅延迟一个水平期间，

6、 如权利要求 5 所述的列电极驱动电路，其特征在于，具有保持电路，所述保持电路将表示要显示于所述液晶面板上的图象的图象数据仅在 1 个水平扫描期间依次保持每一行的数据，并将表示保持的 1 行大小的该图象数据的内部图象信号输出，

所述输出电路根据所述内部图象信号输出所述数据信号，使得所述像素电极的电压极性对于所述同时选择像素电极是相同，而且每隔水平扫描期间进行切换。

所述延迟电路使插入在所述保持电路与所述输出电路之间的、用于从所述输出电路将要加在所述数据信号线上的所述数据信号输出的所述内部图象信号有选择地仅延迟一个水平扫描期间，所述数据信号线是与所述同时选择像素电极中包含配置在所述两行上侧 1 行的像素电极的像素形成单元所对应的所述数据信号线。

7、 一种驱动方法，其特征在于，所述驱动方法是根据彩色图象数据驱动液晶面板，所述液晶面板具有多条数据信号线、与该多条数据信号线交叉的多条扫描信号线、以及分别与该多条数据线与该多条扫描信号线的交叉点对应呈矩阵状配置的多个像素形成单元，并且包含于利用同一扫描信号线驱动的像素形成单元中的像素电极即同时选择像素电极在由所述多个像素形成单元构成的矩阵中，在上下相邻的两行分散配置，

所述驱动方法具有

将用于每隔一个水平扫描期间交替而且依次选择所述多条扫描信号线的扫描信号加在所述多条扫描信号线上的扫描侧驱动步骤；

将用于显示所述彩色图象数据所表示的图象的数据信号加到所述数据信

号线上而以使得所述像素电极的电压极性对于所述同时选择像素电极相同而且每隔水平扫描期间进行切换的数据侧驱动步骤；

以及使得对于所述同时选择像素电极中、包含配置在所述两行的上侧一行的像素电极的像素形成单元所对应的所述数据信号线加上的所述数据信号有选择地仅延迟一个水平扫描期间的选择延迟步骤，

在所述扫描侧驱动步骤中利用同一扫描信号线驱动像素形成单元，所述像素形成单元包含在所述矩阵中在上下相邻的两行中分散配置、而且对于 3 个像素以“上、下、上”或“下、上、下”这样的序列为单位对于上下位置在水平方向具有周期性那样的像素电极。

8、一种驱动方法，其特征在于，所述驱动方法是根据彩色图象数据驱动液晶面板，所述液晶面板具有多条数据信号线、与该多条数据信号线交叉的多条扫描信号线、以及分别与该多条数据信号线交叉点对应呈矩阵状配置的多个像素形成单元，并且包含于利用同一扫描信号线驱动的像素形成单元中的像素电极即同时选择像素电极在由所述多个像素形成单元构成的矩阵中，在上下相邻的两行分散配置，

所述驱动方法具有

将用于每隔一个水平扫描期间交替而且依次选择所述多条扫描信号线的扫描信号加在所述多条扫描信号线上的扫描侧驱动步骤；

将用于显示所述彩色图象数据所表示的图象的数据信号加到所述数据信号线上而以使得所述像素电极的电压极性对于所述同时选择像素电极相同而且每隔水平扫描期间进行切换的数据侧驱动步骤；

以及使得对于所述同时选择像素电极中、包含配置在所述两行的上侧一行的像素电极的像素形成单元所对应的所述数据信号线加上的所述数据信号有选择地仅延迟一个水平扫描期间的选择延迟步骤，

在所述扫描步骤中利用同一扫描信号线驱动像素形成单元，所述像素形成单元包含在所述矩阵中在上下相邻的两行中分散配置、而且对于 12 个像素以“上、下、上、下、上、下、下、上、下、上、下、上”或“下、上、下、上、下、上、上、下、上、下、上、下”这样的序列为单位对于上下位置在水平方向具有周期性而配置的像素电极。

## 液晶显示装置

### 技术领域

本发明涉及模拟实现点反转驱动的有源矩阵型液晶显示装置，它不是将与同一扫描线对应的像素电极配置在同一直线上，而是采用上下错开配置的结构（所谓的“交错结构”）。

### 背景技术

以往的有源矩阵型液晶面板采用这样的构成，即在夹住液晶层的两块透明基板中的一块基板上，形成多条数据线（也称为“数据信号线”或“列电极”）及与该多条数据信号线相交的多条扫描信号线（也称为“行电极”），将与各交叉点对应形成的像素电极配置成矩阵状。然后，各像素电极通过作为开关元件的 TFT（Thin Film Transistor，薄膜晶体管），与通过该像素电极对应的交叉点的数据线连接，该 TFT 的栅极端与通过该交叉点的扫描信号线连接。另外，在另一块透明基板上，形成对于上述多个像素电极是公共的相对电极。在使用这样构成的液晶面板的液晶显示装置中，作为使该液晶面板显示图象用的驱动电路具有将交替而且依此选择上述多条扫描信号线用的扫描信号加在上述多条扫描信号线上的行电极驱动电路（也称为“扫描线驱动电路”或“扫描驱动器”）、以及为了将数据写如上述液晶面板的各像素形成单元而将数据信号加在上述多条线上的列电极驱动电路（也称为“信号线驱动电路”或“数据驱动器”）。在这样的构成中，通过在各像素电极与相对电极之间加上与该像素电极对应的像素的值所相当的电压，使液晶层的透过率相应于该所加的电压发生变化，就能够在上述液晶面板上显示图象。这时，为了防止构成液晶层的液晶材料劣化，对液晶面板进行交流驱动。即列电极驱动电路输出上述数据信号，使得在各像素电极与相对电极之间所加的电压的正负极性例如每隔 1 帧反转。

一般在有源型液晶面板中，由于每个像素设置的 TFT 等开关元件的特性并不非常好，因此即使从列电极驱动电路输出的数据信号（以相对电极的电位为基准的施加电压）的正负对称，液晶层的透过率对于正负的数据电压也不完全

对称。因此，若采用每 1 帧使得对液晶的施加电压的正负极性反转的驱动方式（1 帧反转驱动方式），则用液晶面板进行的显示将产生闪烁。

作为解决这样的闪烁采取的措施，已知有对每一条水平扫描线使施加电压的正负极性反转而且对每一帧也使正负极性反转的驱动方式（下面称为“1H 反转驱动方式”）。另外，还知道有每一条扫描信号线及每一条数据线使得对形成像素的液晶层的施加电压的正负极性反转而且每一帧也反转的驱动方式（下面称为“点反转驱动方式”）。若将该点反转驱动方式与 1H 反转驱动方式进行比较，则关于闪烁抑制效果，很明显是点反转驱动方式要好。另外，采用 1H 反转驱动方式还有一个问题，即在画面产生运动时，若进行用眼睛跟踪其运动的动作，则观察者将感觉到画面上的横条。

这样，从显示质量的观点来看，与 1H 反转驱动方式相比，点反转驱动方式更为有利。但是，1H 反转驱动方式由于每一个水平扫描期间使相对电极（公共电极）的电位变化，因此具有的优点是，能够将实现列电极驱动电路的 IC（Integrated Circuit，集成电路）所需要的耐压降低得较低。而与此不同的是，若采用点反转驱动方式，由于对同一水平扫描线上（像素矩阵中的同一行）的某一像素电极加上正电压的同时，对其他的某一像素加上负电压，因此必须提高列电极驱动电路 IC 的耐压。

所以，为了通过使用与 1H 反转驱动对应的构成的列电极驱动电路 IC 以便将该 IC 所需要的耐压降低得较低，而且模拟实现点反转驱动，提出了图 19A 及图 19B 所示的交错结构的液晶面板。即已经知道它的结构是在像素电极呈矩阵状配置的液晶面板中，将通过 TFT（开关元件）与同一扫描信号线连接的像素电极，不是配置在像素矩阵的同一行，而是上下错开，分散配置在相邻的两行。

例如在日本专利特开平 4-309926 号公报中揭示的液晶显示装置，是将多个显示像素即液晶单元、开关元件及该像素相互排列成矩阵阵列状，将各列及各行的显示像素之间交叉连接，分别使得多条信号线及扫描线相互近似垂直，这样构成液晶显示装置，其特征在于，利用上述同一扫描线驱动的像素每隔上述信号线的至少一个像素上下错开。而且在该公报中，关于该液晶显示装置的作用这样叙述，即“由于驱动元件的连接像素是每隔信号线错开一条扫描线的大小，因此仅仅通过进行通常的每隔扫描线将极性反转的无闪烁驱动，就感觉像每隔像素反转那样，纵条及横条变得不显眼”。

但是，即使利用上述那样的交错结构模拟实现点反转驱动（下面称为“模拟点反转驱动”，关于显示质量还存在问题。即在采用模拟点反转驱动方式的上述以往的液晶显示装置中，例如若显示在 Windows（商标）的结束画面等使用的如图 24A 所示的称为“棋盘背景”的方格花纹，则在画面上出现沿纵向延伸的条状花纹（下面称为“纵向阴影”。另外，该纵向阴影即使不是模拟点反转驱动方式，而是采用原来的点反转驱动方式（下面称为“真正点反转驱动方式”）时也要产生。因此，下面对于采用模拟点反转驱动方式的情况及采用真正点反转驱动方式的情况这两种情况，说明该纵向阴影的产生机理。

如图 19C 所示，液晶面板中的各像素形成单元由夹在 2 条数据线  $L_{ss}$  与  $L_{sn}$  之间的且栅极端与扫描信号线  $L_g$  连接的 TFT、通过该 TFT 与数据线  $L_{ss}$  连接的像素电极  $E_p$ 、以及在各像素形成单元公共形成的相对电极  $E_c$  构成。另外，这 2 条数据线中对该像素形成单元（更详细地说是由像素电极  $E_p$  与相对电极  $E_c$  形成的像素电容  $C_p$ ）写入数据用的数据线（下面称为“对应数据线”） $L_{ss}$  与该像素形成单元的像素电极  $E_p$  之间存在寄生电容（下面称为“ $C_{sd}$ （自己）”），同时这 2 条数据线中的另一条数据线（下面称为“相邻数据线”） $L_{sn}$  与该像素形成单元的像素电极  $E_p$  之间也存在寄生电容（下面称为“ $C_{sd}$ （相邻）”）。因此各像素的值在对形成该像素形成单元写入数据后（TFT 为断开状态），通过  $C_{sd}$ （自己）受到对应数据线  $L_{ss}$  的信号变化的影响，同时通过  $C_{sd}$ （相邻）受到相邻数据  $L_{sn}$  的信号变化的影响。下面说明由于这些对应数据线  $L_{ss}$  及相邻数据线  $L_{sn}$  的信号变化导致的影响而产生纵向阴影的原因。另外，由于  $C_{sd}$ （自己）与  $C_{sd}$ （相邻）近似相等，因此下面作为  $C_{sd}$ （自己）= $C_{sd}$ （相邻）进行说明。

#### 〈模拟点反转驱动方式的情况〉

首先考虑在图 19A～图 19C 所示的交错结构有源矩阵型液晶面板中以模拟点反转驱动方式显示“棋盘背景”的情况。这里，图 19A 所示为这样的液晶面板的构成示意图，图 19B 所示为图 19A 所示的液晶面板中相当于  $2 \times 2$  像素的部分 810 的等效电路，图 19C 所示为这样的液晶面板中相当于一个像素部分的包含寄生电容的等效电路图。

在该情况下，在某一帧（期间）F1 以图 20A 所示的正负极性显示“棋盘背景”，在下一帧 F2 以图 20B 所示的正负极性显示“棋盘背景”。这里为了说明的方便起见，取有效水平扫描线数为 5，数据线数为 6（这里，在交错结构



的情况下，扫描信号线数为 6，仅比显示上有效的水平扫描线数多 1）。另外，在图 20A 及图 20B 中，带网状线的像素形成单元表示为黑色，不带网状线的像素形成单元表示为白色，将 R（红）、G（绿）及 B（蓝）的相邻三个像素作为一个显示单位，在水平及垂直方向交替显示黑与白。另外，R1、G1、B1、R2、G2 及 B2 表示分别加在 6 条数据线上的数据信号，也表示利用该数据线写入数据的像素形成单元的列（下面为方便起见也称为“像素列”）（上述有关产生纵向阴影说明的前提条件，在以下也相同）

在这种情况下，数据信号 G1、B1 及 R2 若以相对电极 Ec 的电位为基准，则分别如图 20C、20D 及 20E 所示变化。在该图 20C~20E 中，“+V1”及“-V1”分别表示构成各像素形成单元的液晶层部分（下面称为“像素液晶”）中对应应该显示白色的像素液晶所加的正极性及负极性的电压，“+V2”及“-V2”分别表示对应该显示黑色的像素液晶所加的正极性及负极性的电压（也以下也相同）。另外，如前所述，“F1”及“F2”表示连续的 2 帧，“S1”~“S6”表示图 20A 及图 20B 所示的扫描信号 SS1~SS6 分别成为有效的期间即 1 帧内的水平扫描期间。

现在，若注意 G1 列第一行的像素形成单元（下面为了方便起见也称为“像素”。在以下也相同），则所注意的像素的对应数据线 Lss 的信号为 G1，相邻数据线 Lsn 的信号为 B1（参见图 19C 及图 20A）。对所注意的像素在帧 F1 的水平扫描期间 S1 中写入数据（-V2）。两数据线 Lss 及 Lsn 的信号变化对所注意的像素的值（写入值）的影响的情况（影响的方向及程度）由分别以该写入时刻的对应数据线 Lss 的信号值及相邻数据线 Lsn 的信号值为基准的两数据线的信号变化量来决定。因此，下面参照图 20~20E，分别以该写入时刻的对应数据线的信号 G1 的值（-V2）及相邻数据线的信号 B1 的值（V1）为基准，求出两数据线的信号变化量。

在对所注意的像素的写入期间即帧 F1 的水平扫描期间 S1 中，当然对应数据线（信号 G1）及相邻数据线（信号 B1）的信号变化量都为 0。与上不同的是，若水平扫描期间从 S1 移到 S2，则由于信号 G1 从 -V2 变为 +V1，信号 B1 从 -V1 变为 +V2，因此对应数据线及相邻数据线的信号变化量都为 +（V1+V2）。另外，在下一个水平扫描期间 S3，由于信号 G1=-V2，信号 B1=-V1，等于所注意的像素写入时刻的信号值，因此对应数据线及相邻数据线的信号变化量都为 0。在再下一个水平扫描期间 S4，信号 G1=+V1，信号 B1=+V2，以对所注意的像素写

入时刻的信号值 ( $G1=-V2$ 、 $B1=-V1$ ) 为基准的对应数据线及相邻数据线的信号变化量都为  $+(V1+V2)$ 。同样, 对应数据线及相邻数据线的信号变化量在帧 F1 的水平扫描期间 S5 都为 0, 在帧 F1 的水平扫描期间 S6 都为  $+(V1+V2)$ 。

在帧切换后即帧 F2 的水平扫描期间 S1 中, 由于所注意的像素的数据被重写, 因此对于帧 F2 期间, 将 G1 列的第五行的像素 (在帧 F2 中最后数据被重写的像素) 作为所注意的像素, 考虑处于对应数据线及相邻数据线的信号变化对该新的所注意的像素的值产生的影响。在这种情况下, 若分别以所注意的像素 (G1 列的第五行像素) 写入时刻 (帧 F1 的水平扫描期间 S5) 的对应数据线的信号 G1 的值 ( $-V2$ ) 及相邻数据线的信号 B1 的值 ( $-V1$ ) 为基准, 与上述相同求出两数据线的信号变化量, 则如下所述。即根据图 20C 及 20D, 在帧 F2 中, 水平扫描期间 S1 的对应数据线 (信号 G1) 的信号变化量为  $+2V2$ , 相邻数据线 (信号 B1) 的信号变化量为  $2V1$ ; 在水平扫描期间 S2 的对应数据线的信号变化量为  $+(V2-V1)$ , 相邻数据线的信号变化量为  $-(V2-V1)$ ; 在水平扫描期间 S3 的对应数据线的信号变化量为  $+V2$ , 相邻数据线的信号变化量为  $+V1$ ; 在水平扫描期间 S4 的对应数据线的信号变化量为  $+(V2-V1)$ , 相邻数据线的信号变化量为  $-(V2-V1)$ ; 在水平扫描期间 S5 的对应数据线的信号变化量为  $+V2$ , 相邻数据线的信号变化量为  $+V1$ ; 水平扫描期间 S6 的对应数据线的信号变化量为  $+(V2-V1)$ , 相邻数据线的信号变化量为  $-(V2-V1)$ 。

如上所述, 在所注意的 G1 列的像素时, 对应数据线及相邻数据线的信号变化量若以所注意的像素写入时刻的各数据线的信号值为基准 (这里在帧 F1 及 F2 中, 所注意的像素不同), 则如图 21A 所示 (一部分省略)。

下面若注意位于“棋盘背景”中的白色显示单位与黑色显示单位的边界部分的 B1 列像素 (第 1 行及第五行), 则这些所注意的像素的对应数据线 Lss 的信号为 B1, 相邻数据线 Lsn 的信号为 R2。在这种情况下, 参照图 20D 及 20E, 与上述相同, 若要求出分别以这些所注意的像素写入时刻的对应数据及相邻数据线的信号值为基准的两数据线的信号变化量, 则为图 21B 所示。

在注意 G1 列的像素时, 如图 21A 所示, 在帧 F1 (帧切换前) 中, 由于对应数据线及相邻数据的信号变化量都为正值, 因此所注意的像素 (G1 列的第 1 行) 受到其值 ( $-V2$ ) 向增大方向的影响。另外, 在注意 B1 列的像素时, 如图 21B 所示, 在帧 F1 (帧切换前) 中, 由于对应数据线及相邻数据线的信号变化量都为负值, 因此所注意的像素 (B1 列的第 1 行) 受到其值 ( $+V2$ ) 向减少方

向的影响。这样，在 G1 列及 B1 列中，虽然与所注意的像素值的正负不同相对应地，信号变化量的正负不同（+（V1+V2）与-（V1+V2）），但由于它们的绝对值相等，因此可以认为显示上的影响相同。

与上不同的是，在帧 F2（帧切换后）中，若将图表 21A 所示的信号变化量与图 21B 所示的信号变化量相比可知，对于 G1 列的所注意的像素（第五行）及 B1 列的所注意的像素（第五行），因对应数据线及相邻数据线的信号变化而产生的影响的情况不同。即在帧切换后，G1 列的所注意的像素与 B1 列的所注意的像素虽然都受到在它们的值（-V2 及 V2）的绝对值大致减少方向的影响，但若考虑到 V2 比 V1 足够大的情况，则 B1 列的像素受的影响程度大于 G1 列的像素受的影响程度。另外，R1 列的像素受的影响实际上与 G1 列的像素受的影响相等。因而，在受到因对应数据线及相邻数据线的信号变化而产生的影响大的 B1 列那样的“棋盘背景”的边界部分上就出现纵向阴影。

#### 《真正点反转驱动方式的情况》

下面考虑在不是交错结构的标准结构有源矩阵型液晶面板中以真正点反转驱动方式显示“棋盘背景”的情况。在该情况下，在某一帧 F1 以图 22A 所示的正负极性显示“棋盘背景”，在下一帧 F2 以图 22B 所示的正负极性显示“棋盘背景”。另外，这里由于液晶面板不是交错结构，因此有效水平扫描线数与扫描信号线数的数量相同，都为 5。

在这种情况下，数据信号 G1、B1 及 R2 若以相对电极 Ec 的电位为基准，则分别如图 22C~22E 所示变化。在该图 22C~22E 中，S1~S5 表示图 22A 及 22B 所示的扫描信号 SS1~SS5 分别成为有效的期间即一帧内的水平扫描期间。下面参照图 22C~22E，研究由于对应数据线及相邻数据线的信号变化对要注意的像素的值产生的影响。

首先，与上述模拟点反转驱动的情况相同，研究由于对应数据及相邻数据线的信号变化对 G1 列的像素的值产生的影响。因此，注意 G1 列第一行的像素，分别以所注意的像素的写入时刻（帧 F1 的水平扫描期间 S1）的对应数据线的信号 G1 的值（-V2）及相邻数据线的信号 B1 的值（+V2）为基准，求出帧 F1 中两数据线的信号变化量。然后，注意 G1 列第五行的像素，分别以所注意的像素写入时刻（帧 F1 的水平扫描期间 S5）的对应数据线的信号 G1 的值（-V2）及相邻数据线的信号 B1 的值（+V2）为基准，求出帧 F2 中两数据线的信号变化量。图 23A 所示为这样求出的帧 F1 及 F2 中两数据线的信号变化量（一部分

省略)。

下面与上述模拟点反转驱动方式的情况相同,研究由于对应数据线及相邻数据线的信号变化对位于“棋盘背景”中的白色显示单位与黑色显示单位的边界部分上的 B1 列像素的值产生的影响。因此,首先注意 B1 列第一行的像素,以所注意的像素写入时刻(帧 F1 的水平扫描期间 S1)的对应数据线的信号 B1 的值(+V2)及相邻数据线的信号 R2 的值(-V1)为基准,求出帧 F1 中两数据线的信号变化量。然后,注意 B1 列第五行的像素,分别以所注意的像素写入时刻(帧 F1 的水平扫描期间 S5)的对应数据线的信号 B1 的值(+V2)及相邻数据线的信号 R2 的值(-V1)为基准,求出帧 F2 中两数据线的信号变化量。图 23B 所示为这样求出的帧 F1 及 F2 中两数据线的信号变化量(一部分省略)。

在注意 G1 列的像素的情况下,如图 23A 所示,在帧 F1 及 F2(帧切换前及切换后)的两帧中,对应数据线的信号 G1 与相邻数据线的信号 B1 发生“互补性”的变化。即若一所注意的像素的数据写入时刻各数据线的信号值为基准,则两数据线的信号值(电压值)处于一方增加而另一方减少的关系,而且变化量的绝对值相等。因此,两数据线通过 2 个寄生电容 Csd(自己)及 Csd(相邻)对所注意的像素的值产生的影响互相抵消。因而,结果两数据线的信号变化对 G1 列的所注意的像素的值不产生影响。

另外,在注意 1 列的像素的情况下也如图 23B 所示,在帧 F1(帧切换前)中,对应数据线的信号 B1 与相邻数据线的信号 R2 发生互补性的变化。但是,在帧 F2(帧切换后)中,两数据线的信号 B1 与 R2 的变化不是互补性的。因而,两数据线的信号变化分别通过寄生电容 Csd(自己)及 Csd(相邻)对 B1 列的所注意的像素的值产生影响。

这样,G1 列的像素的值保持原来的值不变,而与此不同的是(R1 列的像素值也同样),位于“棋盘背景”的边界部分上的 B1 列的像素的值发生变化。这样,在液晶面板的画面上就出现纵向阴影。

#### <问题汇总>

如上所述,在采用点反转驱动方式时,即使采用真正的点反转驱动方式,若显示“棋盘背景”,也会出现纵向阴影。即不管是模拟点反驱动方式转还是真正点反转驱动方式,在采用点反转驱动方式时,“棋盘背景”成为产生纵向阴影那样在显示上产生问题的现象的图形,即所谓的“限制图形”。不存在这样的限制图形的驱动方式虽然是理想的,但是实现基于那样的驱动方式的液晶

面板及液晶显示装置却很困难。另外，从驱动电路的观点出发，比较模拟点反转驱动及真正点反转驱动方式，如前所述，在使驱动电路用 IC 所需要的耐压变得较低这一点上，模拟点反转驱动方式是有利的。

### 发明内容

本发明的目的在于提供利用交错结构模拟实现点反转驱动、同时在显示“棋盘背景”等限制图形时能够尽量抑制纵向阴影产生的液晶显示装置。

本发明的一个方面是显示彩色图像的液晶显示装置，具有

多条数据信号线、

与所述多条数据信号线交叉的多条扫描信号线、

以及分别与所述多条数据信号线和所述多条扫描信号线的交叉点对应呈矩阵状配置的多个像素形成单元，

所述各像素形成单元包含

利用通过对应的交叉点的扫描信号线即对应扫描信号线导通及关断的开关元件、

通过所述开关元件与通过对应的交叉点的数据信号线即对应数据信号线连接的像素电极、

在所述多个像素形成单元公共设置的与所述像素电极之间形成规定电容而配置的相对电极、

以及在所述多个像素形成单元公共设置的夹在所述像素电极与所述相对电极之间的液晶层，

与利用同一扫描信号线导通及关断的开关元件连接的像素电极即同时选择像素电极如下述这样配置，即在由所述多个像素形成单元构成的矩阵中，分散配置在上下相邻的 2 行，而且对于 3 个像素电极以“上、下、上”或者“下、上、上”这样的序列为单位，对于上下位置在水平方向具有周期性。

根据这样的构成，由于同时选择像素电极分散配置在相邻 2 行，因此利用行间的交流驱动（利用 1H 反转驱动用的列电极驱动电路进行驱动），能够模拟实现点反转驱动，同时由于同时选择像素电极这样配置，即对于 3 个像素电极以“上、下、上”或“下、上、下”的序列为单位，对于上下位置在水平方向具有周期性，因此在“棋盘背景”（方格花纹）显示中能够抑制纵向阴影的发生。

这样的液晶显示装置也可以具有输出电路及延迟电路，

所述输出电路输出显示所述彩色图像用的数据信号，加在所述数据信号线上，使得所述各像素电极的电压极性对于所述同时选择像素电极是相同的，而且每隔水平扫描期间进行切换，

所述延迟电路使得对于所述同时选择像素电极中包含配置在所述2行的上侧1行的像素电极的像素形成单元的所述对应数据信号线加上的所述数据信号，有选择地仅延迟1个水平扫描期间。

根据这样的构成，由于利用延迟电路进行有选择地延迟，数据信号以与同时选择像素电极对于相邻2行进行分散配置（变形的交错结构）相对应的时序加在数据信号线上，因此能够显示与非交错结构的标准结构液晶面板同样良好的图像。

本发明的其他方面是显示彩色图象的液晶显示装置，具有

多条数据信号线、

与所述多条数据信号线交叉的多条扫描信号线、

以及分别与所述多条数据信号线和所述多条扫描信号线的交叉点对应呈矩阵状配置的多个像素形成单元，

所述像素形成单元包含

利用通过对应的交叉点的扫描信号线即对应扫描信号线导通及关断的开关元件、

通过所述开关元件与通过对应的交叉点的数据信号线即对应数据信号线连接的像素电极、

在所述多个像素形成单元公共设置的与所述像素电极之间形成规定电容而配置的相对电极、

以及在所述多个像素形成单元公共设置的夹在所述像素电极与所述相对电极之间的液晶层，

与利用同一扫描信号线进行导通及关断的开关元件连接的像素电极即同时选择像素电极如下这样配置，即在由所述多个像素形成单元构成的矩阵中，分散配置在上下相邻的2行，而且对于12个像素电极以“上、下、上、下、上、下、下、上、下、上、下、上”或“下、上下、上、下、上、上、下、上、下、上、下”这样的序列为单位，对于上下位置在水平方向具有周期性。

根据这样的构成，由于同时选择像素电极分散配置在相邻2行，因此利用

1H 反转驱动用的列电极驱动电路，能够模拟实现点反转驱动，同时由同时选择像素电极这样配置，即对于 12 个像素电极以“上、下、上、下、上、下、下上、下、上、下、上”或“下、上、下上、下、上、上、下、上、下、上、下”这样的序列为单位，对于上下位置在水平方向具有同期性，因此在“棋盘背景”（方格花纹）显示及“横条背景”（水平方向的条状花纹）显示这两种显示中能够抑制纵向阴影的产生。

本发明的另一其他方面是列电极驱动电路，所述列电极驱动电路是对液晶面板供给在该液晶面板上显示图象用的数据信号，所述液晶面板具有多条数据信号线、与该多条数据信号线交叉的多条扫描信号线、以及分别与该多条数据信号线和该多条扫描信号线的交叉点对应呈矩阵状配置的多个像素形成单元，并且，包含利用同一扫描信号线驱动的像素形成单元的像素电极即同时选择像素电极在由所述多个像素形成单元构成的矩阵中，分散配置在上下相邻的 2 行，

所述列电极驱动电路具有输出电路及延迟电路，

所述输出电路输出所述数据信号，加在所述数据信号线上，使得所述各像素电极的电压极性对于所述同时选择像素电极是相同的，而且每隔水平扫描期间进行切换，

所述延迟电路使得对于所述同时选择像素电极中包含配置在所述 2 行的上侧 1 行的像素电极的像素形成单元对应的所述数据信号线加上的所述数据信号，有选择地仅延迟一个水平扫描期间，

根据这样的构成，由于利用延迟电路进行有选择地延迟，数据信号以液晶面板的同时选择像素电极对于相邻 2 行分散配置相对应的时序加在数据信号线上，因此在交错结构的液晶面板中，能够显示与非交错结构的标准结构液晶面板同样良好的图象。

本发明的另一其他方面是驱动方法，所述驱动液晶是根据彩色图象数据驱动液晶面板，所述液晶面板具有多条数据信号线、与该多条数据信号线交叉的多条扫描信号线、以及分别与该多条数据信号线与该多条扫描信号线的交叉点对应呈矩阵状配置的多个像素形成单元，包含利用同一扫描信号线驱动的像素形成单元的像素电极即同时选择像素电极在由所述多个像素形成单元构成的矩阵中，在上下相邻的 2 行中分散配置，

所述驱动方法具有

将每隔 1 个水平扫描期间交替而且依次选择所述多条扫描信号线用的扫描

信号加在所述多条扫描信号线上的扫描侧驱动步骤；

将用于显示所述彩色图象数据所表示的图象的数据信号加上所述数据信号线上、使得所述像素电极的电压极性对于所述同时选择像素电极相同而且每隔水平扫描期间进行切换的数据侧驱动步骤；

以及使得对于所述同时选择像素电极中包含配置在所述2行的上侧1行的像素电极的像素形成单元对应的所述数据信号线加上的所述数据信号有选择地仅延迟一个水平扫描期间的选择延迟步骤，

在所述扫描步骤中利用同一扫描信号线驱动像素形成单元，所述像素形成单元包含在所述矩阵中在上下相邻的2行中分散配置、而且对于3个像素以“上、下、上”或“下、上、下”这样的序列为单位对于上下位置在水平方向具有周期性那样配置的像素电极。

本发明的另一其他方面是驱动方法，所述驱动方法是根据彩色图象数据驱动液晶面板，所述液晶面板具有多条数据信号线、与该多条数据信号线交叉的多条扫描信号线、以及分别与该多条数据线与该多条扫描信号线的交叉点对应呈矩阵状配置的多个像素形成单元，包含利用同一扫描信号线驱动的像素形成单元的像素电极即同时选择像素电极在由所述多个像素形成单元构成的矩阵中，在上下相邻的2行中分散配置，

所述驱动方法具有

将每隔1个水平扫描期间交替而且依次选择所述多条扫描信号线用的扫描信号加在所述多条扫描信号线上的扫描侧驱动步骤；

将用于显示所述彩色图象数据所表示的图象的数据信号加上所述数据信号线上、使得所述像素电极的电压极性对于所述同时选择像素电极相同而且每隔水平扫描期间进行切换的数据侧驱动步骤；

以及使得对于所述同时选择像素电极中包含配置在所述2行的上侧1行的像素电极的像素形成单元对应的所述数据信号线加上的所述数据信号有选择地仅延迟一个水平扫描期间的选择延迟步骤，

在所述扫描步骤中利用同一扫描信号线驱动像素形成单元，所述像素形成单元包含在所述矩阵中在上下相邻的2行中分散配置、而且对于12个像素以“上、下、上、下、上、下、下、上、下、上、下、上”或“下、上、下、上、下、上、上、下、上、下、上、下”这样的序列为单位对于上下位置在水平方向具有周期性那样配置的像素电极。



本发明的上述这些及其它的目的、特征、形态及效果，参照附图并根据本发明下述的详细说明将进一步更加清楚。

#### 附图说明

图 1A 所示为本发明第一实施形态有关的液晶显示装置的构成方框图。

图 1B 所示为第一实施形态的显示控制电路的构成方框图。

图 2A 所示为第一实施形态的液晶显示面板的构成方框图。

图 2B 所示为第一实施形态的液晶显示面板的部分（相当于 4 个像素部分）等效电路图。

图 3 所示为第一实施形态的列电极驱动电路的构成方框图。

图 4A~4K 所示为第一实施形态的列电极驱动电路的动作时序图。

图 5A 及 5B 所示为第一实施形态中显示“棋盘背景”对液晶面板的极性图形的示意图。

图 6A~6E 为用于说明第一实施形态中显示“棋盘背景”时动作的时序图。

图 6F~6H 为用于说明第一实施形态中显示“棋盘背景”时动作的信号波形图。

图 7A 及 7B 为讨论第一实施形态中显示“棋盘背景”时有无产生纵向阴影用的液晶面板构成图。

图 7C~7E 为讨论第一实施形态中显示“棋盘背景”时有无产生纵向阴影用的信号波形图。

图 8A 及 8B 所示为第一实施形态中显示“棋盘背景”时所注意的像素的对应数据线及相邻数据线的信号变化量。

图 9A 及 9B 为讨论利用基于 3 列周期的变形交错结构的模拟点反转驱动方式在显示“横条背景”时纵向阴影产生用的液晶面板构成图。

图 9C~9E 为讨论利用基于 3 列周期的变形交错结构的模拟点反转驱动方式在显示“横条背景”时纵向阴影产生用的信号波形图。

图 10A 及 10B 所示为利用基于 3 列周期的变形交错结构的模拟点反转驱动方式在显示“横条背景”时所注意的像素的对应数据线及相邻数据线的信号变化量。

图 11A 及 11B 为讨论利用基于标准交错结构的模拟点反转驱动方式在显示“横条背景”时纵向阴影产生用的液晶面板构成图。

图 11C~11E 为讨论利用基于标准交错结构的模拟点反转驱动方式在显示

“横条背景”时纵向阴影产生用的信号波形图。

图 12A 及 12B 所示为利用基于标准交错结构的模拟点反转驱动方式在显示“横条背景”时所注意的像素的对应数据线及相邻数据线的信号变化量。

图 13A 所示为用 3 列周期的变形交错结构的液晶面板显示“棋盘背景”时有无产生纵向阴影。

图 13B 所示为用 3 列周期的变形交错结构的液晶面板显示“横条背景”时有无产生纵向阴影。

图 13C 所示为用标准交错结构的液晶面板显示“棋盘背景”时有无产生纵向阴影。

图 13D 所示为用标准交错结构的液晶面板显示“横条背景”时有无产生纵向阴影。

图 14A 及 14B 所示为本发明第二实施形态有关的液晶显示装置中液晶面板的构成示意图。

图 15A 所示为第二实施形态中在显示“棋盘背景”时有无产生纵向阴影。

图 15B 所示为第二实施形态中在显示“横条背景”时有无产生纵向阴影。

图 16 所示为第二实施形态的列电极驱动电路的构成方框图。

图 17A~17J 所示为第一实施形态变形例的显示控制电路的动作时序图。

图 18 所示为上述变形例的列电极驱动电路的构成方框图。

图 19A 所示为采用以往的交错结构的模拟点反转驱动用液晶面板的构成示意图，

图 19B 所示为采用以往的交错结构的模拟点反转驱动用液晶面板的部分（相当于 4 个像素的部分）等效电路图。

图 19C 为液晶面板的各像素形成单元的等效电路图。

图 20A 及 20B 为说明利用基于以往的交错结构的模拟点反转驱动方式在显示“棋盘背景”时纵向阴影产生用的液晶面板构成图。

图 20C~20E 为说明利用基于以往的交错结构的模拟点反转驱动方式在显示“棋盘背景”时纵向阴影产生的信号波形图。

图 21A 及 21B 所示为利用基于以往的交错结构的模拟点反转驱动方式在显示“棋盘背景”时所注意的像素的对应数据线及相邻数据线的信号变化量。

图 22A 及 22B 为说明利用基于以往的真正点反转驱动方式在显示“棋盘背景”时纵向阴影产生用的液晶面板构成图。

图 22C~22E 为说明利用基于以往的真正点反转驱动方式在显示“棋盘背景”时纵向阴影产生用的信号波形图。

图 23A 及 23B 所示为利用以往的真正点反转驱动方式在显示“棋盘背景”时所注意的像素的对应数据线及相邻数据线的信号变化量。

图 24A 所示为产生纵向阴影的显示图象（限制图形）的“棋盘图形”。

图 24B 所示为产生纵向阴影的显示图象（限制图形）的“横条背景”。

### 具体实施方式

#### <1. 第一实施形态>

##### <1.1 整体构成及工作原理>

图 1A 所示为本发明第一实施形态有关的液晶显示装置的构成方框图。该液晶显示装置是用于显示彩色图象的液晶显示装置，具有显示控制电路（通常称为“液晶控制器”）200、列电极驱动电路 300、行电极驱动电路 400 及有源矩阵型液晶面板 500。

该液晶显示装置中作为显示部分的液晶面板 500 包含分别与从外部计算机中的 CPU 等接受的图象数据  $D_v$  所表示的图象中的水平扫描线对应的多条扫描信号线（行电极）、分别与这些多条扫描信号线交叉的多条数据线（列电极）、以及分别与这些多条扫描信号线和多条数据线的交叉点对应设置的多个像素形成单元，各像素形成单元的构造基本上与以往的有源矩阵型液晶面板的构造相同（详细情况见后述）。

在本实施形态中，表示要显示于液晶面板 500 上的图象的（狭义的）图象数据及决定显示动作时间等的的数据（例如，表示显示用时钟频率的数据）（以下记作“表示显示控制数据”）是从外部计算机的 CPU 等送至显示控制电路 200（下面将从外部送来的这些数据  $D_v$  称为“广义的图象数据”）。即，外部的 CPU 等将地址信号  $AD_w$  供给显示控制电路 200，将构成广义图象数据  $D_v$  的（狭义的）图象数据及显示控制数据分别写入显示控制电路 200 内的后述的显示存储器及寄存器。

显示控制电路 200 根据写入寄存器的显示控制数据，生成显示用时钟信号  $CK$ 、水平同步信号  $HSY$  及垂直同步信号  $VSX$  等。另外，显示控制电路 200 从显示存储器读出利用外部的 CPU 等写入显示存储器的（狭义的）图象数据，作为 3 种数字图象信号  $Dr$ 、 $Dg$  及  $Db$  输出。这里，数字图象信号  $Dr$  是表示要显示图象的红色分量的图象信号，（下面称为“红色图象信号”），数字图象信号  $Dg$

是表示要显示图象的绿色分量的图象信号（下面称为“绿色图象信号”），数字图象信号 Db 是表示要显示图象的蓝色分量的图象信号（下面称为“蓝色图象信号”）。这样，在由显示控制电路 200 生成的信号中，时钟信号 CK 供给列电极驱动电路 300，水平同步信号 HSY 及垂直同步信号 VSY 供给列电极驱动电路 300 及行电极驱动电路 400，数字图象信号 Dr、Dg 及 Db 供给列电极驱动电路 300。另外，在设图象显示的灰度级例如为 64 时，由于 3 种数字图象信号 Dr、Dg 及 Db 的各自位数（bits 数）为 6 位，因此作为从显示控制电路 200 对列电极驱动电路 300 供给数字图象信号 Dr、Dg 及 Db 用的信号线，要布置  $6 \times 3 = 18$  条信号线。

列电极驱动电路 300 如上所述，以像素为单位被串行供给表示显示于液晶面板 500 的图象的数据，作为数字图象信号 Dr、Dg 及 Db，同时作为表示时间的信号，被供给时钟信号 CK、水平同步信号 HSY 及垂直同步信号 VSY。列电极驱动电路 300 根据这些数字图象信号 Dr、Dg 及 Db、时钟信号 CK、水平同步信号 HSY 及垂直同步信号 VSY，生成驱动液晶面板 500 用的图象信号（下面称为“数据信号”），将它加在液晶面板 500 的各数据线上。

行电极驱动电路 400 根据水平同步信号 HSY 及垂直同步信号 VSY，生成为每隔一个水平扫描期间交替而且依次选择液晶面板 500 的扫描信号线而要加在各扫描信号线上的扫描信号（SS1、SS2、……），以一个垂直扫描期间作为一个周期，重复将用于分别依次选择全部扫描信号线的有效扫描信号加在各扫描信号线上。

液晶面板 500 如上所述，对数据线由列电极驱动电路 300 施加基于数字图象信号 Dr、Dg 及 Db 的数据信号，对扫描信号线由行电极驱动电路 400 施加扫描信号。通过这样，液晶面板 500 显示从外部的 CPU 等接受的图象数据 Dv 所表示的彩色图象。

### <1.2 显示控制电路>

图 1B 所示为上述液晶显示装置的显示控制电路 200 的构成方框图。该显示控制电路 200 具有输入控制电路 20、显示存储器 21、寄存器 22、时间发生电路 23 及存储器控制电路 24。

将该显示控制电路 200 从外部的 CPU 等接受的表示广义的图象数据 Dv 的信号（下面该信号也用符号“Dv”表示）、以及地址信号 ADw 输入到输入控制电路 20。输入控制电路 20 根据地址信号 ADw，将广义图象信号 Dv 分解为

彩色图象数据 R、G、B 及显示控制数据 D<sub>c</sub>。然后，将表示彩色图象数据 R、G 及 B 的信号（下面这些信号也用符号“R”、“G”及“B”表示）与基于地址信号 A<sub>Dw</sub> 的地址信号 A<sub>D</sub> 一起供给显示存储器 2 1，将 3 种的图象数据 R、G 及 B 写入显示存储器 2 1，同时将显示控制数据 D<sub>c</sub> 写入寄存器 2 2。这里，3 种图象数据 R、G 及 B 是分别表示图象数据 D<sub>v</sub> 所表示的图象的红色分量、绿色分量及蓝色分量。显示控制数据 D<sub>c</sub> 包含时钟信号 C<sub>K</sub> 的频率及指定用于显示图象数据 D<sub>v</sub> 所表示的图象用的水平扫描期间及垂直扫描间的时间信息。

时间发生电路（下面简称为“TG”）2 3 根据寄存器 2 2 所保持的上述显示控制数据，生成时钟信号 C<sub>K</sub>、水平同步信号 H<sub>S</sub>Y 及垂直同步信号 V<sub>S</sub>Y。另外，TG 2 3 生成用于使显示存储器 2 1 及存储器控制电路 2 4 与时钟信号 C<sub>K</sub> 同步动作的时间信号。

存储器控制电路 2 4 生成地址信号 A<sub>Dr</sub> 及控制显示存储器 2 1 的动作用的信号，所述地址信号 A<sub>Dr</sub> 用来在从外部输入并通过输入控制电路 2 0 存入显示存储器 2 1 的图象数据 R、G、B 中读出表示在液晶面板 5 0 0 上要显示的图象的数据。这些地址信号 A<sub>Dr</sub> 及控制信号提供给显示存储器 2 1，通过这样从显示存储器 2 1 分别读出表示在液晶面板 5 0 0 上要显示的图象的红色分量、绿色分量及蓝色分量的数据，作为红色图象信号 D<sub>r</sub>、绿色图象信号 D<sub>g</sub> 及蓝色图象信号 D<sub>b</sub>，由显示控制电路 2 0 0 输出。这些 3 种数字图象信号 D<sub>r</sub>、D<sub>g</sub> 及 D<sub>b</sub> 如上所述，供给列电极驱动电路 3 0 0。

### <1.3 液晶面板>

图 2 A 所示为本实施形态有关的液晶显示装置的液晶面板 5 0 0 的构成示意图。图 2 B 所示为该液晶面板 5 0 0 的部分（相当于 4 个像素的部分）5 1 0 的等效电路图。在这些图中，设 R<sub>j</sub>、G<sub>j</sub> 及 B<sub>j</sub>（j=1、2、3、…）表示分别加在数据线上的数据信号，也表示利用该数据线写入数据的像素列（像素形成单元的列）。另外，设 S<sub>S</sub>1、S<sub>S</sub>2、S<sub>S</sub>3…分别表示加在扫描信号线 L<sub>g</sub> 上的扫描信号。

该液晶面板 5 0 0 具有分别与列电极驱动电路 3 0 0 的多个输出端连接的多条数据线 L<sub>s</sub>、以及分别与行电极驱动电路 4 0 0 的多个输出端连接的多个扫描信号线 L<sub>g</sub>，该多条数据线 L<sub>s</sub> 与该多条扫描信号线 L<sub>g</sub> 呈格子状设置，使各数据线 L<sub>s</sub> 与各扫描信号线 L<sub>g</sub> 相交叉。另外如前所述，对应于该多条数

据线  $L_s$  与该多条扫描信号  $L_g$  的交叉点，分别设置多个像素形成单元  $P_x$ 。各像素形成单元  $P_x$  如图 2 B 所示，与以往相同（图 1 9 C），由源极端与通过对应交叉点的数据线即对应数据线  $L_s$  连接的 T F T 1 0、与该 T F T 1 0 的漏极端连接的像素电极  $E_p$ 、在上述多个像素形成单元  $P_x$  公共设置的并夹在像素电极  $E_p$  与相对电极  $E_c$  之间的液晶层构成。另外，利用像素电极  $E_p$ 、相对电极  $E_c$  及夹在它们之间的液晶层形成像素电容  $C_p$ ，在夹住该像素形成单元的 2 条数据线  $L_s$  中的 1 条数据线即对应数据线  $L_s$  与像素电极  $E_p$  之间形成寄生电容  $C_{sd}$ （自己），同时在另一条数据线即相邻数据线与像素电极  $E_p$  之间形成寄生电容  $C_{sd}$ （相邻）（参照图 1 9 C）。另外，与以往相同，设  $C_{sd}$ （自己） $= C_{sd}$ （相邻）。

上述像素形成单元  $P_x$  呈矩阵状配置，构成像素形成矩阵。与之相应，各像素形成单元  $P_x$  所含的像素电极  $E_p$  构成像素电极矩阵，在该像素电极矩阵中，沿垂直方向延伸的像素电极列与数据线  $L_s$  在水平方向交替配置，沿水平方向延伸的像素电极行与扫描信号线  $L_g$  在垂直方向交替配置。而像素形成单元的主要部分即像素电极可以看成是与液晶面板 5 0 0 显示图象的像素一一对应的。因此，在下面为了说明方便起见，也将像素形成单元  $P_x$  与像素看成相同。因而，将所谓“像素矩阵”的说法作为意味“像素形成矩阵”或“像素电极矩阵”的意思使用，另外，在该液晶面板 5 0 0 中，由红（R）、绿（G）及蓝（B）的像素形成的水平方向相邻的 3 个像素构成 1 个显示单位。

在本实施形态中，与利用同一扫描信号线  $L_g$  进行导通或关断的 T F T 连接的像素电极  $E_p$  不是全部配置在像素矩阵中的同一像素行，而是分散配置在相邻的 2 个像素行。即，与像素矩阵中的同一像素行的各像素电极连接的 T F T 1 0 的栅极端并不是全部与同一扫描信号线连接，而是与夹着该像素行的 2 条扫描信号线分散连接。在这一点上，本实施形态的液晶面板的结构可以说是一种交错结构。

但是，在本实施形态的液晶面板中，如图 2 A 所示，与利用同一扫描线  $L_g$  进行导通及关断的 T F T 1 0 连接的像素电极  $E_p$  如下述这样配置，即，分散配置在上下相邻的 2 个像素行，而且对于 3 个像素电极以“下、上、下”这样的序列为单位，对于上下位置在水平方向具有周期性。即，例如注意加上扫描信号  $S S 2$  的扫描信号线（从上面算起的第 2 条扫描信号线），与利用该扫描信号线进行导通或关断的 T F T 1 0 连接的各像素电极  $E_p$ ，是配置在第 1

像素行(下面记作“上行”)还是配置在第2像素行(下面记作“下行”),若从图的左边依次(R1列、G1列、B1列、…这样的顺序)来看,则成为下行、上行、下行、下行、上行、下行……。

这样,本实施形态的液晶面板与以往的交错结构(图19A及图19B)不同,以往的交错结构是与利用同一扫描信号线进行导通或关断的TF T连接的像素电极交替配置在2个像素行,而本实施形态的液晶面板,对于与利用同一扫描信号线进行导通或关断的TF T10连接的像素电极 $E_p$ 是配置在夹住该扫描信号线的上下2个像素行的任意一行即所谓配置位置,且具有以3个像素列为一个周期的周期性。下面,将本实施形态的上述矩阵结构称为“3列周期的变形交错结构”,将以往的交错结构称为“标准交错结构”。另外,在图2A所示的例子中,与利用同一扫描信号线进行导通或关断的TF T10连接的各像素电极 $E_p$ 所配置的上下位置,具有以“下、上、下”为一个周期的周期性,但也可以构成具有以“上、下、上”为一个周期的周期性。另外,所谓“上、下、上”或“下、上、下”,是表示相对于扫描信号线延伸方向的位置。一般的液晶面板的扫描信号线沿行方向延伸,相对于它的像素电极的位置当然是“上行”或“下行”的某一行,但在扫描信号线沿列方向延伸的液晶面板(例如,一般使液晶面板旋转90度)的情况下,可见,所谓相对于扫描信号线延伸方向的位置是,像素电极的位置为“上行”或“下行”的某一行。

在图2A中,各像素形成单元 $P_x$ 附加的“+”的意味着对构成该像素形成单元 $P_x$ 的像素液晶(或像素电极)加上正电压,附加的“-”意味着对构成该像素形成单元 $P_x$ 的像素液晶(或像素电极)加上负电压,利用各像素形成单元 $I_x$ 附加的这些“+”及“-”,表示像素矩阵的极性图形,成为利用1H反转驱动用的列电极驱动电路驱动上述3列周期的变形交错结构液晶面板500时的某一帧的极性图形。

#### <1.4 列电极驱动电路>

如上所述,在本实施形态中,与栅极端与液晶面板500的同一扫描信号线连接的TF T即利用同一扫描信号线进行导通或关断的TF T连接的全部像素电极(下面称为“同时选择像素电极”)并不配置在同一像素行,而是分散配置在相邻的2个像素行。因此,必须根据这样的同时选择像素电极的分散配置,由列电极驱动电路300输出与各像素值对应的数据信号 $R_j$ 、 $G_j$ 及 $B_j$ ( $j=1、2、3、……$ )。所以,本实施形态的列电极驱动电路300要如

图 3 所示构成,使其应该对应于上述同时选择像素电极的分散配置,以与图 2 A 所示的 3 列周期的变形交错结构对应的时序输出各数据信号,并加在各数据信号线上。

图 3 所示表示这样的列电极驱动电力 3 0 0 的构成方框图。该列电极驱动电路 3 0 0 具有例如用移位寄存器构成的且起到作为串行变换手段的功能的行存储器 4 0、作为将 1 行部分的图象数据仅保持一个水平扫描期间的保持手段或保持电路的锁存电路 4 1、作为使输入的信号仅延迟一个水平扫描期间的延迟手段或延迟电路的锁存电路 4 2、根据输入的信号生成应加在液晶面板 5 0 0 的数据线 L s 上数据信号的输出电路 4 5、以及根据水平同步信号 H S Y 生成应该分别输入锁存电路 4 1 及 4 2 的第一及第二选通信号 H S Y 1 及 H S Y 2 的选通信号生成电路 4 7。这里,第一及第二选通信号 H S Y 1、H S Y 2 都是具有与水平同步信号 H S Y 相同脉冲周期的信号,如图 4 A 及 4 B 所示,第一选通信号 H S Y 1 是使第二选通信号 H S Y 2 仅延迟比水平扫描期间足够短的规定时间而得到的信号。另外,作为保持手段或保持电路的锁存电路 4 1,在第一选通信号 H S Y 1 为 H 电平(高电平)时取入输入信号值并且输出,若第一选通信号 H S Y 1 为 L 电平(低电平),则保持成为 L 电平即前的输入信号值,并同时输出该值。另外,作为延迟手段或延迟电路的锁存电路 4 2,在第二选通信号 H S Y 2 为 H 电平时,取入输入信号值并输出,若第二选通信号 H S Y 2 为 L 电平,则保持成为 L 电平即前的输入信号值,同时输出该值。

图 4 C ~ 4 E 所示的数字图象信号 Dr、Df 及 Db 以像素为单位与时钟信号 C K 同步串行输入至行存储器(在图 4 A ~ 4 K 中,折“rij”、“gij”及“bij”分别表示第 i 行的第 j 个红色分量像素、绿色分量像素及蓝色分量像素数据)。行存储器 4 0 具有存储一个水平行份额的像素数据的功能,根据时钟信号 C K,依次取入这些数字图象信号 Dr、Dg 及 Db,作为第一内部图象信号 rj、gj 及 bj (j=1、2、3、…)并行输出。这些第一内部图象信号 rj、gj 及 bj 输入作为保持手段或保持电路的锁存电路 41。

锁存电路 41 根据图 4A 所示的第一选通信号 HSY1,将第一内部图象信号 rj、gj 及 bj 的值取入,仅保持一个水平扫描期间,输出图 4F~4H 所示的第二内部图象信号 Drj、Dgj 及 Dbj (j=1、2、3、…)。这些第二内部图象信号 Drj、dgj 及 Dbj 直接或者通过作为延迟手段(延迟电路)的锁存电路 42,作为第三



内部图象信号  $dr_j$ 、 $dg_j$  及  $db_j$  ( $j=1, 2, 3, \dots$ ) 输入至输出电路 45。

这时, 从作为保持手段或保持电路的锁存电路 41 输出的第二内部图象信号  $Dr_j$ 、 $Dg_j$  及  $Db_j$  中, 与 G1 列、G2 列、G3 列、 $\dots$  对应的内部图象信号通过作为延迟手段或延迟电路的锁存电路 42 输入至输出电路 45。锁存电路 42 根据图 4B 所示的第二选通信号 HSY2, 使与 G1 列、G2 列、G3 列、 $\dots$  对应的第二内部图象信号  $Dg_1$ 、 $Dg_2$ 、 $g_3$ 、 $\dots$  仅延迟一个水平扫描期间并输出。通过这样, 同时选择像素电极中包含配置在该同时选择像素电极分散配置的相邻 2 个像素行的上侧 1 行的像素电极的像素形成单元所对应的数据线应该加上的数据信号仅延迟 1 个水平扫描期间。即, 在液晶面板 500 中, 仅与包含栅极端与夹住各像素形成单元  $P_x$  (像素电极) 的上下扫描信号线  $L_g$  中的下侧扫描信号线连接的 TFT10 的像素形成单元 (参照图 2A) 的像素值相当的第二内部图象信号  $Dg_1$ 、 $Dg_2$ 、 $Dg_3$ 、 $\dots$  仅延迟 1 个水平扫描期间后, 作为第三内部图象信号  $dg_1$ 、 $dg_2$ 、 $dg_3$ 、 $\dots$  输入至输出电路 45 (图 4J)。

输出电路 45 根据这样的第三内部图象信号  $dr_j$ 、 $dg_j$  及  $db_j$  ( $j=1, 2, 3, \dots$ ), 生成应该加在液晶面板 500 的各数据线  $L_s$  上的数据信号  $R_j$ 、 $G_j$  及  $B_j$  ( $j=1, 2, 3, \dots$ )。这时, 输出电路 45 使数据信号  $R_j$ 、 $G_j$  及  $B_j$  的正负极性即对液晶面板 500 的施加电压的正负极性, 根据相当于水平同步信号 HSY 的第一选通信号 HSY1, 每隔一个水平扫描期间进行反转, 而且根据垂直同步信号 VSY, 每隔一帧期间也进行反转。

### <1.5 棋盘背景的显示>

下面说明显示图 24A 所示的“棋盘背景”时上述本实施形态有关的液晶显示装置的工作情况。在该情况下, 在某 2 帧 F1 以图 5A 所示的正负极性显示“棋盘背景”, 在下 1 帧 F2 以图 5B 所示的正负极性显示“棋盘背景”。另外, 在图 5A 及 5B 中, 带网状线的像素形成单元 (像素) 显示黑色, 不带网状线的像素形成单元显示白色, 将 R (红)、G (绿) 及 B (蓝) 的相邻 3 个像素作为 1 个显示单位, 在水平及垂直方向交替显示白与黑。

在该情况下, 输入至电极驱动电路 300 中的输出电路 45 的第三内部图象信号  $dr_1$ 、 $dg_1$  及  $db_1$  为图 6C~6E 所示。在该图 6C~6E 中, 带网状线的矩形部分表示显示白色用的像素数据。输出电路 45 根据这样的第三内部图象信号  $dr_1$ 、 $dg_1$  及  $db_1$ 、垂直同步信号 VSY (图 6A)、以及相当于水平同步信号的第一选通信号 HSY1 (图 bB), 输出图 6F~6H 所示的数据信号  $R_1$ 、 $G_1$  及  $B_1$ 。在

图 6F~6H 中, “+V1”及“-V1”分别表示对构成各像素的液晶层部分即像素液晶中显示白色的像素液晶应该加上的正极性及负极性的电压, “+V2”及“-V2”分别表示对显示黑色的像素液晶应该加上的正极性及负极性的电压(下面也相同)

由图 6F~6H 可知, 在本实施形态中, 列电极驱动电路 300 虽是利用 1H 反转驱动方式驱动液晶面板 500, 但由于如图 5A 及 5B 所示, 液晶面板为 3 列周期的变形交错结构, 因此正负极性的图形是“+、-、+”与“-、+、-”的某一种作为一个周期, 在水平方向具有周期性。这样在本实施形态中, 实现了基于 3 列周期的变形交错结构的模拟点反转驱动。

下面讨论如上所述显示“棋盘背景”时有无发生纵向阴影。下面为讨论的方便起见, 假设液晶面板的有效水平扫描线数作为 5, 数据线数作为 6(这里, 扫描信号线数为 6, 比有效水平扫描线数多 1), 具有由  $6 \times 5$  个像素构成的 3 列周期的变形交错结构。若用这样的液晶面板显示“棋盘背景”, 则在某一帧 F1 以图 7A 所示的正负极性显示“棋盘背景”, 在下一帧 F2 以图 7B 所示的正负极性显示“棋盘背景”。

在该情况下, 若将相对电极  $E_c$  的电位作为基准, 则数据信号 G1、B1 及 R2 分别如图 7C、7D 及 7E 所示进行变化。在该图 7C~7E 中, “S1”~“S6”表示图 7A 及 7B 所示的扫描信号 SS1~SS6 分别成为有效期间即 1 帧内的水平扫描期间。另外, 在采用图 7A 及 7B 所示的变形交错结构时, 数据信号 R1、B1、R2 及 B2 所示的像素数据在水平扫描期间 S1 不是有效的, 数据信号 G1 及 G2 所示的像素数据在水平扫描期间 S6 不是有效的, 但为了讨论的方便起见, 各数据信号所示的像素数据在这些期间 S1 及 S6 也作为是有效的进行说明(下面也相同)。

现在若注意 G1 列第一行的像素形成单元(为了方便起见, 称为“像素”。下面也相同), 则所注意的像素的对应数据线  $L_{ss}$  的信号为 G1, 相邻数据线  $L_{sn}$  的信号为 B1(参照图案 9C、图 7A 及 7B)。对所注意的像素在帧 F1 的水平扫描期间写入数据(-V2)。由于两数据线  $L_{ss}$  及  $L_{sn}$  的信号变化对所注意的像素的值(写入的值)产生的影响的情况(影响的方向及程度)取决于分别以该写入时刻的对应数据线  $L_{ss}$  的信号值及相邻数据线  $L_{sn}$  的信号值为基准的两数据线的信号变化量。因此, 参照图 7C~7E, 分别以该写入时刻的对应数据的信号 G1 的值(-V2)及相邻数据线的信号 B1 的值(-V1)为基准, 求出帧 F1

的两数据线的信号变化量。然后注意 G1 列第五行的像素，分别以所注意的像素的写入时刻（帧 F1 的水平扫描期间 S5）的对应数据线的信号 G1 的值（ $-V2$ ）及相邻数据线的信号 B1 的值（ $-V1$ ）为基准，求出帧 F2（帧切换后）的两数据线的信号变化量。图 8A 所示为这样求出的帧 F1 及 F2 的两数据线的信号变化量（一部分省略）。

下面考虑由于对应数据线及相邻数据线的信号变化对位于“棋盘背景”中的白色显示单位与黑色显示单位的边界部分上的 B1 列像素值产生的影响，为此，首先注意 B1 列第一行的像素，分别以所注意的像素写入时刻（帧 F1 的水平扫描期间 S2）的对应数据线的信号 B1 的值（ $+V2$ ）及相邻数据线的信号 R2 的值（ $+V1$ ）为基准，求出帧 F1 的两数据线的信号变化量。然后注意 B1 列第五行的像素，分别以所注意的像素写入时刻（帧 F1 的水平扫描期间 S6）的对应数据线的信号 B1 的值（ $+V2$ ）及相邻数据线的信号 R2 的值（ $+V1$ ），求出帧 F2 的两数据线的信号变化量。图 8B 所示为这样求出的帧 F1 及 F2 的两数据线的信号变化量（一部分省略）。

如图 8A 及 8B 所示，在帧 F1（帧切换前）注意 G1 列的像素时，所注意的像素（G1 列第一行）受到该值（ $-V2$ ）增大方向的影响，注意 B1 列的像素时，所注意的像素（B1 列第一行）受到该值（ $+V2$ ）减少方向的影响。这样，在 G1 列及 B1 列中，虽然与所注意的像素值的正负不同（ $-V2$  与  $+V2$ ）相对应地，信号变化量的正负不同（ $+(V1+V2)$  与  $-(V1+V2)$ ），但由于它们的绝对值相等，因此可以认为显示上的影响相同。另外，在帧 F2（帧切换后）中若，比较图 8A 与图 8B 也可知，虽然与 G1 列的所注意的像素（第五行）及 B1 列的所注意的像素（第五行）的值的正负不同（ $-V2$  与  $+V2$ ）相对应地，信号变化量的正负不同（ $+2V2$  与  $-2V2$ ， $+2V1$  与  $-2V1$ ， $+(V2-V1)$  与  $-(V2-V1)$ ），但由于它们大绝对值也相等，因此可以认为显示上的影响相同。另外，在注意 G1 列第五行像素时，在帧 F2 的水平扫描期间 S2 及 S4、以及在注意 B1 列第五行的像素时的帧 F2 的水平扫描期间 S1 及 S3 等中，由于对应数据线与相邻数据线的信号“互补性”变化，因此两数据线对于所注意的像素值的影响互相抵消。另外，R1 列的像素受到的影响相同。因而，根据本实施形态，能够抑制在显示“棋盘背景”时的纵向阴影的产生。

#### <1.6 如上效果>

所述，根据上述实施形态，在显示“棋盘背景”时，由于对应数据线及相

应数据线的信号变化对于各像素的值得影响不因该像素位置而变化，因此能够抑制纵向阴影的产生。而且，由于作为列电极驱动电路 300 是使用 1H 反转驱动方式的驱动电路，并且模拟实现点反转驱动，因此对于实现列电极驱动电路 300 用的 IC，能够将所需要的耐压降低得较低。另外，列电极驱动电路 300 由于根据 3 列周期的变形交错结构在内部使图象信号延迟（参照图 3 及图 4I~4K），因此能够对列电极驱动电路 300 以通常的形式输入数字图象信号 Dr、Dg 及 Db，而且在 3 列周期的变形交错结构的液晶面板 500 能够显示与不是交错结构的标准结构的液晶面板同样的良好图象。

## <2. 第二实施形态>

如上所述，根据第一实施形态，能够抑制显示“棋盘背景”时的纵向阴影的产生。但是，若显示图 24B 所示的称为“横条背景”的水平方向条状花纹，则显现出纵向阴影。本发明的第二实施形态有关的液晶显示装置是在显示这样的“横条背景”时也可抑制纵向阴影产生而构成的液晶显示装置。下面在说明该第二实施形态之前，首先作为基础性讨论，讨论在 3 列周期的变形交错结构及标准交错结构（以往的交错结构）的液晶面板中关于显示“横条背景”时纵向阴影产生的情况。另外，在下述的第二实施形态的构成要素中，关于与第一实施形态的构成要素相同的部分，则附加相同的参照符号，并省略详细说明。

### <2.1 基础性讨论>

#### <2.1.1 三列周期的变形交错结构的情况>

下面为了讨论的方便起见，也假设液晶面板的有效水平扫描线数作为 5，数据线数作为 6（扫描信号线数为 6），具有由  $6 \times 5$  个像素构成的 3 列周期的变形交错结构。若用这样的液晶面板采用模拟点反转驱动方式显示“横条背景”，则在某 1 帧 F1 以图 9A 所示的正负极性显示“横条背景”，在下一帧 F2 以图 9B 所示的正负极性显示“横条背景”。

在该情况下，若将相对电极 Ec 的电位作为基准，则数据信号 G1、B1 及 R2 分别如图 9C、9D 及 9E 所示进行变化。下面，参照这些图 9C、9D 及 9E，考虑由于对应数据线及相邻数据线的信号变化对于各像素产生的影响。

首先，考虑由于对应数据线及相邻数据线的信号变化对于 G1 列像素值产生的影响。为此，设注意 G1 列第一行的像素，分别以所注意的像素写入时刻（帧 F1 的水平扫描期间 S1）的对应数据线的信号 G1 的值（-V2）及相邻数据线的信号 B1 的值（-V1）为基准，求出帧 F1 的两数据线的信号变化量。然后，

注意 G1 列第五行的像素，分别以所注意的像素写入时刻（帧 F1 的水平扫描期间 S5）的对应数据线的信号 G1 的值（-V2）及相邻数据线的信号 B1 的值（-V1）为基准，求出帧 F2（帧切换后）的两数据线的信号变化量。图 10A 所示为这样求出的帧 F1 及 F2 的两数据线的信号变化量（一部分省略）。

然后，考虑由于对应数据线及相邻数据线的信号变化对于 B1 列像素值产生的影响。为此，首先，设注意 B1 列第一行的像素，分别以所注意的像素写入时刻（帧 F1 的水平扫描期间 S2）的对应数据线的信号 B1 的值（+V2）及相邻数据线的信号 R2 的值（+V2）为基准，求出帧 F1 的两数据线的信号变化量。然后，注意 B1 列第五行的像素，分别以所注意的像素写入时刻（帧 F1 的水平扫描期间 S6）的对应数据线的信号 B1 的值（+V2）及相邻数据线的信号 R2 的值得（+V2）为基准，求出帧 F2（帧切换后）的两数据线的信号变化量。图 10B 所示为这样求出的帧 F1 及 F2 的两数据线的信号变化量（一部分省略）。

若比较图 10A 与图 10B 可知，在帧 F1（帧切换前）中，虽然与 G1 列的所注意的像素（第一行）及 B1 列的所注意的像素（第一行）的值的正负不同（-V2 与 +V2）相对应地，信号变化量的正负不同（+（V1+V2）与 -（V1+V2），但它们的绝对值相等。因此对于 G1 列的像素及 B1 列的像素可以认为在显示上的影响相同。与上不同的是，在帧 F2（帧切换后）中，对于 G1 列的所注意的像素（第五行）及 B1 列的所注意的像素（第五行），若假设 V2 比 V1 足够大，则可知对应数据线与相邻数据线的信号变化所产生的影响的情况不同。因而，在受到对应数据线及相邻数据线的信号变化的影响大的 B1 列，会出现纵向阴影。

### <2.1.2 标准交错结构的情况>

下面假设液晶面板的有效水平扫描线数作为 5，数据线数作为 6（扫描信号线数为 6），具有由  $6 \times 5$  个像素构成的标准交错结构（以往的交错结构）。若用这样的液晶面板利用模拟电反转驱动方式显示“横条背景”，则在某 1 帧 F1 以图 11A 所示的正负极性显示“横条背景”，在下 1 帧 F2 以图 11B 所示的正负极性显示“横条背景”。

在该情况下，若以相对电极 Ec 的电位作为基准，则数据信号 G1、B1 及 R2 分别如图 11C、11D 及 11E 所示进行变化。下面参照这些图 11C、11D 及 11E，研究因对应数据线及相邻数据线的信号变化对于各像素值产生的影响。

首先，研究因对应数据线及相邻数据线的信号变化对于 G1 列像素产生的影响。为此，当注意 G1 列第一行的像素，则分别以所注意的像素写入时刻（帧

F1 的水平扫描期间 S1) 的对应数据线的信号 G1 的值 ( $-V2$ ) 及相邻数据线的信号 B1 的值 ( $-V1$ ) 为基准, 求出帧 F1 的两数据线的信号变化量。然后, 注意 G1 列第 5 行的像素, 分别以所注意的像素写入时刻 (帧 F1 的水平扫描期间 S5) 的对应数据线的信号 G1 的值 ( $-V2$ ) 及相邻数据的信号 B1 的值 ( $-V1$ ) 为基准, 求出帧 2 (帧切换后) 的两数据线的信号变化量。图 12A 所示为这样求出的帧 F1 及 F2 的两数据线的信号变化量 (一部分省略)。

然后, 研究因对应数据线及相邻数据线的信号变化对于 B1 列像素值产生的影响。为此, 首先, 注意 B1 列第一行的像素, 则分别以所注意的像素写入时刻 (帧 F1 的水平扫描期间 S2) 的对应数据线的信号 B1 的值 ( $+V2$ ) 及相邻数据线的信号 R2 的值 ( $+V1$ ) 为基准, 求出帧 F1 的两数据线的信号变化量。然后, 注意 B1 列第 5 行的像素, 则分别以所注意的像素写入时刻 (帧 F1 的水平扫描期间 S6) 的对应数据线的信号 B1 的值 ( $+V2$ ) 及相邻数据线的信号 R2 的值 ( $+V1$ ) 为基准, 求出帧 2 (帧切换后) 的两数据线的信号变化量。图 12B 所示为这样求出的帧 F1 及 F2 的两数据线的信号变化量 (一部分省略)。

若比较图 12A 与图 2B 可知, 在帧 F1 (帧切换前) 中, 虽然与 G1 列的所注意的像素 (第一行) 及 B1 列的所注意的像素 (第一行) 的值的正负不同 ( $-V2$  与  $+V2$ ) 相对应地, 信号变化量的正负不同 ( $+(V1+V2)$  与  $-(V1+V2)$ ), 但它们的绝对值相等。因此对于 G1 列的像素及 B1 列的像素可以认为在显示上的影响相同。另外, 在帧 F2 (帧切换后) 中, 虽然与 G1 列的所注意的像素 (第 5 行) 及 B1 列的致意像素 (第 5 行) 的值的正负不同 ( $-V2$  与  $+V2$ ) 相对应地, 信号变化量的正负不同 ( $+2V2$  与  $-2V2$ ,  $+2V1$  与  $-V1$ ), 但由于它们的绝对值也相等, 因此可以认为显示上的影响相同。再有, 在注意 G1 列第 5 行的像素时的帧 F2 的水平扫描期间 S2 及 S4、以及在注意 B1 列第 5 行的像素时的帧 F2 的水平扫描期间 S1 及 S3 等, 由于对应数据线与相邻数据线的信号“互补性”变化, 因此两数据对所注意的像素值的影响互相抵消。另外, R1 列的像素受到的影响实际上与 G1 列的像素受到的影响相同。因而, 在标准交错结构的情况下, 即使显示“横条背景”, 也不产生纵向阴影。

## <2.2 液晶面板的构成>

如上所述, 在显示“棋盘背景”时, 若液晶面板为 3 列周期的变形交错结构, 则能够抑制纵向阴影的产生, 但若是标准交错结构, 则产生纵向阴影。另外, 根据上述基础性讨论, 在显示“横条背景”时, 若液晶面板为 3 列周期的

变形交错结构，则产生纵向阴影，而若是标准交错结构，则能够抑制纵向阴影的产生。若将液晶面板的结构与作为限制图形的“棋盘背景”及“横条背景”的显示这样的关系加以整理，则为如图 13A~13D 所示。这里，图 13A、13B、13C 及 13D 分别表示用 3 列周期的变形交错结构的液晶面板显示“棋盘背景”时、用 3 列周期的变形交错结构的液晶面板显示“横条背景”时、用标准交错结构的液晶面板显示“棋盘背景”时、以及用标准交错结构的液晶面板显示“横条背景”时有无产生纵向阴影的情况，在这些图中，“○”表示在其正下方描绘的像素列中不产生纵向阴影，“×”表示在其正下方描绘的像素列中将产生纵向阴影。如图 13A 及 13B 所示，在液晶面板中采用 3 列周期的变形交错结构时，能够抑制“棋盘背景”显示中的纵向阴影的产生，但在“横条背景”显示中，相对于 12 个像素列，以 4 个像素列的比例（3 个像素列与 1 个像素列的比例）产生纵向阴影。另外，如图 13C 及 13D 所示，在采用标准交错结构时，能够抑制“横条背景”的显示中相对于 12 个像素列、以 4 个像素列的比例（3 个像素列与 1 个像素列的比例）产生的纵向阴影。

因此，在本实施形态中，在“棋盘背景”显示及“横条背景”显示的两种显示中为了抑制纵向阴影的产生，采用兼有 3 列周期的变形交错结构的长处及标准交错结构的长处的交错结构即图 14A 及 14B 所示的结构。在这样结构的液晶面板中，与第一实施形态相同（图 2A 及 2B），像素电极列与数据线 Ls 在水平方向交替配置，像素电极与扫描信号线 Lg 在垂直方向交替配置，利用红（R）、绿（G）及蓝（B）的像素形成单元 Px 所形成的在水平方向上相邻的 3 个像素成为显示单位。而且，与利用同一扫描信号线 Lg 进行导通及关断的 TFT10 连接的像素电极分散配置在相邻的 2 个像素行。因而，该液晶面板的结构也可以称为是一种交错结构。

但是，该液晶面板中，与利用同一扫描信号线 Lg 进行导通及关断的 TFT10 连接的像素电极 Ep 这样配置，即分散配置在上下相邻的 2 个像素行，而且对于 12 个像素电极以“下、上、下、上、下、上、上、下、上、下、上、下”这样的序列为单位，对于上下位置在水平方向具有周期性（下面将这样的结构称为“12 列周期的变形交错结构”）。在这一点上，该液晶面板的结构与第一实施形态的液晶面板的结构（图 2A）即 3 列周期的变形交错结构不同。另外，在图 14A 及 14B 所示的例子中，与利用同一扫描信号线进行导通及关断的 TFT10

连接的各像素电极  $E_p$  所配置的上下位置（配置字相邻 2 个像素行中的上行与下行的哪一行），具有以“下、上、下、上、下、上、上、下、上、下、上、下”作为 1 个周期的周期性，但也可以这样构成，即将“上”与“下”交换，具有以“上、下、上、下、上、下、下、上、下、上、下、上”作为 1 个周期的周期性。

若对上述 12 列周期的变形交错结构的液晶面板利用 1H 反转驱动用的列电极驱动电路进行驱动，则在某 1 帧成为图 14A 所示的极性图形，在下 1 帧成为图 14B 所示的极性图形，模拟实现点反转驱动。这里，在图 14A 及 14B，对各像素形成单元  $P_x$  附加的“+”表示对构成该像素形成单元  $P_x$  的像素液晶（或像素电极）加上正电压，附加的“-”表示对构成该像素形成单元  $P_x$  的像素液晶（或像素电极）加上负电压。

在上述 12 列周期的变形交错结构的液晶面板中，显示“棋盘背景”时的纵向阴影的产生从前述的图 13A 及 13C 变成图 15A 所示的情况。另外，在上述 12 列周期的变形交错结构的液晶面板中，显示“横条背景”时的纵向阴影的产生从前述的图 13B 及 13D 变成图 15B 所示的情况。图中，“○”表示在其正下放描绘的像素列中不产生纵向阴影，“×”表示在其正下放描绘的像素列中产生纵向阴影。由这些图 15A 及 15B 可知，根据上述 12 列周期的变形交错结构，在“棋盘背景”及“横条背景”的任一种显示中，纵向阴影的产生是相对于 12 个像素列为 2 个像素列的比例（6 个像素列与 1 个像素列的比例），同在标准交错结构的液晶面板中显示“棋盘背景”的情况（图 13C）以及在 3 列周期的变形交错结构的液晶面板中显示“横条背景”的情况（图 13B）相比，能够大幅度抑制纵向阴影的产生。

### 〈2.3 列电极驱动电路〉

图 16 所示为本实施形态的列电极驱动电路即驱动上述 12 列周期的变形交错结构的液晶面板用的列电极驱动电路的构成方框图。该列电极驱动电路如下所述构成，使起以与上述 12 列周期的变形交错结构响应的时序、即与同时选择像素电极对相邻 2 个像素行如图 14A 及 14B 所示那样分散配置所对应的时序，输出与各像素值对应的数据信号  $R_j$ 、 $G_j$  及  $B_j$ （ $j=1、2、3、\dots$ ）。另外，下面在该列电极驱动电路中，对于与第一实施形态的列电极驱动电路 300 相同的部



分附加相同的参照符号，并省略说明。

在本实施形态的列电极驱动电路中，作为使得由作为保持手段或保持电路的锁存电路 41 输出的第二内部图形信号  $Dr_j$ 、 $Dg_j$  及  $Db_j$  ( $j=1、2、3、\dots$ ) 有选择地仅延迟 1 个水平扫描期间的延迟手段或延迟电路的锁存电路的插入位置不一样。对于本实施形态的作为延迟手段回延迟电路，为了将它与第一实施形态的作为延迟手段或延迟电路的锁存电路 42 加以区别，附加参照符号“43”。在本实施形态中，由作为保持手段或保持电路的锁存电路 41 输出的第二内部图象信号  $Dr_j$ 、 $Dg_j$  及  $Db_j$  中，与 G1 列、R2 列、B2 列、R3 列、B3 列、G4 列、G5 列、……对应的第二内部图形信号  $Dg1$ 、 $Dr2$ 、 $Db2$ 、 $Dr3$ 、 $Db3$ 、 $Dg4$ 、 $Dg5$ 、……通过作为延迟手段或延迟电路的锁存电路 43 输入至输出电路 45，其他的第二内部图象信号直接输入至输出电路 45。锁存电路 43 根据图 4B 所示的第二选通信号 HSY2，使得与 G1 列、R2 列、B2 列、R3 列、B3 列、G4 列、G5 列、……对应的第二内部图象信号  $Dg1$ 、 $Dr2$ 、 $Dr3$ 、 $Db3$ 、 $Dg4$ 、 $Dg5$ 、……仅延迟 1 个水平扫描期间输出，通过这样，仅与包含栅极端与图 14A 及 14B 所示的液晶面板中夹住各像素形成单元  $P_x$ （像素电极）的上下扫描信号线  $L_g$  中的下侧扫描信号线连接的 TFT10 的像素形成单元的像素值所相当的第二内部图形信号  $Dg1$ 、 $Dr2$ 、 $Db2$ 、 $Dr3$ 、 $Db3$ 、 $Dg4$ 、 $Dg5$ 、……仅延迟 1 个水平扫描期间后，作为第三内部图象信号  $dg1$ 、 $dr2$ 、 $db2$ 、 $dr3$ 、 $db3$ 、 $dg4$ 、 $dg5$ 、……输入至输出电路 45。

根据这样构成的列电极驱动电路，能够根据 12 列周期的变形交错结构，在列电极驱动电路内部使图象信号延迟。

#### <2.4 效果>

如上所述，根据上述实施形态，在显示“棋盘背景”的情况及显示“横条背景”的情况下，虽然没有完全消除纵向阴影的产生，但与 3 列周期的变形交错结构的液晶面板显示“横条背景”的情况（图 13B）及标准交错结构的液晶面板显示“棋盘背景”的情况（图 13C）相比，能够大幅度加以抑制（图 15A 及 15B）。另外，由于作为列电极驱动电路是使用 1H 反转驱动方式的驱动电路，并且模拟实现点反转驱动，因此对于实现列电极驱动电路用的 IC，能够将所需要的耐压降低得较低。再有，列电极驱动电路由于根据 12 列周期的变形交错结构利用锁存电路 43 在内部使图象信号延迟（参照图 16），因此能够对列电

极驱动电路以通常的形式输入数字图象信号 Dr、Dg 及 Db，而且在 12 列周期的变形交错结构的液晶面板能够显示与非交错结构的标准液晶面板同样的良好图形。

### 〈3. 变形例〉

如上所述，在液晶面板中采用交错结构时，由于同时选择像素电极分散配置在相邻 2 个像素行，因此列电极驱动电路必须以与该交错结构对应的时序输出数据信号。为此，上述第一实施形态的列电极驱动电路作为根据 3 列周期的变形交错结构有选择地使内部图象信号延迟用的手段，具有锁存电路 42(图 3)，而上述第二实施形态的列电极驱动电路作为根据 12 列周期的变形交错结构有选择地是内部图象信号延迟用的手段，具有锁存电路 43(图 16)。但是，也可以将要显示图象的像素数据以根据变形交错结构的顺序作为数字图象信号 Dr、Dg 及 Db 供给列电极驱动电路，代替这样在列电极驱动电路内调整图象信号的时序。例如，在使用图 2A 所示 3 列周期的变形交错结构的液晶面板时，只要使要显示图象的像素数据以图 17B~17D 所示的顺序从显示控制电路作为数字图象信号 Dr、Dg 及 Db 供给列电极驱动电路即可。为此，只要控制从液晶显示装置外部对显示控制电路内的显示存储器的图象数据写入及/或控制从外部写入到显示存储器的图象数据的读出，就能使得从显示控制电路以图 17B~17D 所示的顺序作为数字图象信号 Dr、Dg 及 Db 输出各像素数据。另外，在图 17A~17J 中，设“rij”、“gij”及“bij”分别表示第 i 行的第 j 个红色分量像素、绿色分量像素及蓝色分量像素的像素数据。

若使用这样构成的显示控制电路，则不需要在列电极驱动电路内根据液晶面板的交错结构调整图象信号的时序。因而，就可使用例如图 18 所示的以往 1H 反转驱动用的列电极驱动电路。在图 18 中，与第一实施形态的列电极驱动电路 300(图 3)相同的部分附加相同的参照附号。在该图 18 所示的列电极驱动电路中，根据水平同步信号 HSY(图 17A)利用锁存电路 41 仅保持 1 个水平扫描期间的第二内部图象信号 Drj、Dgj 及 Dbj(j=1、2、3、…)如图 17E~17J 所示，由于成为与 3 列周期的变形交错结构相对应的时序，因此不通过延迟手段(延迟电路)而直接输入至输出电路 45。

这样，若使用上述显示控制电路，则由于不需要在列电极驱动电路内根据

液晶面板的交错结构调整图象信号的时序，因此利用以往的 1H 反转驱动用的列电极驱动电路，能够显示与不是交错结构的标准结构的液晶面板同样的良好图象。

在上面详细地说明了本发明，但以上说明的所有方面都是举例说明，并不是限制性的。在不脱离本发明发明范围的条件下，还能够进行种种变化或变形。

另外，本申请是根据 2001 年 12 月 12 日申请的名为“液晶显示装置”的日本申请第 2001-378031 号要求优先权的申请，该日本申请的内容包含在本发明中。

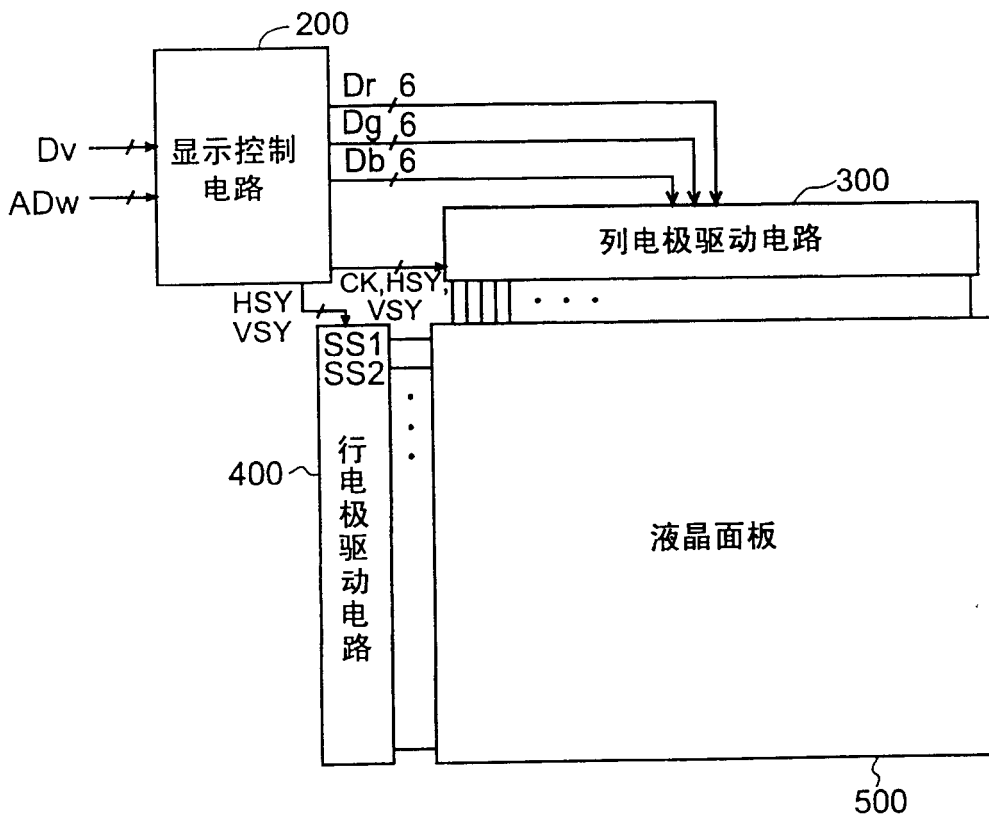


图 1A

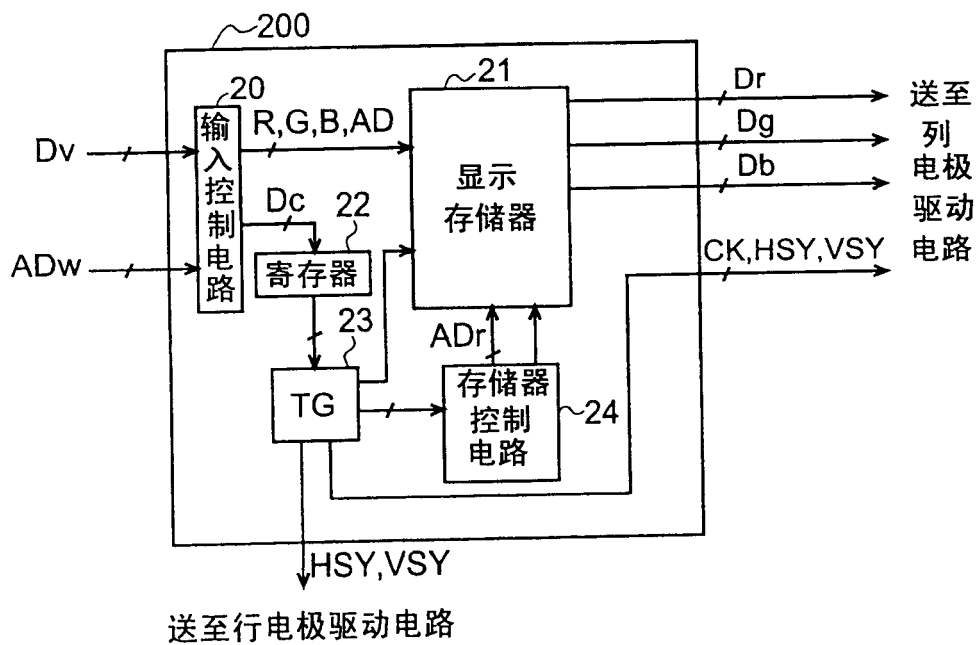


图 1B

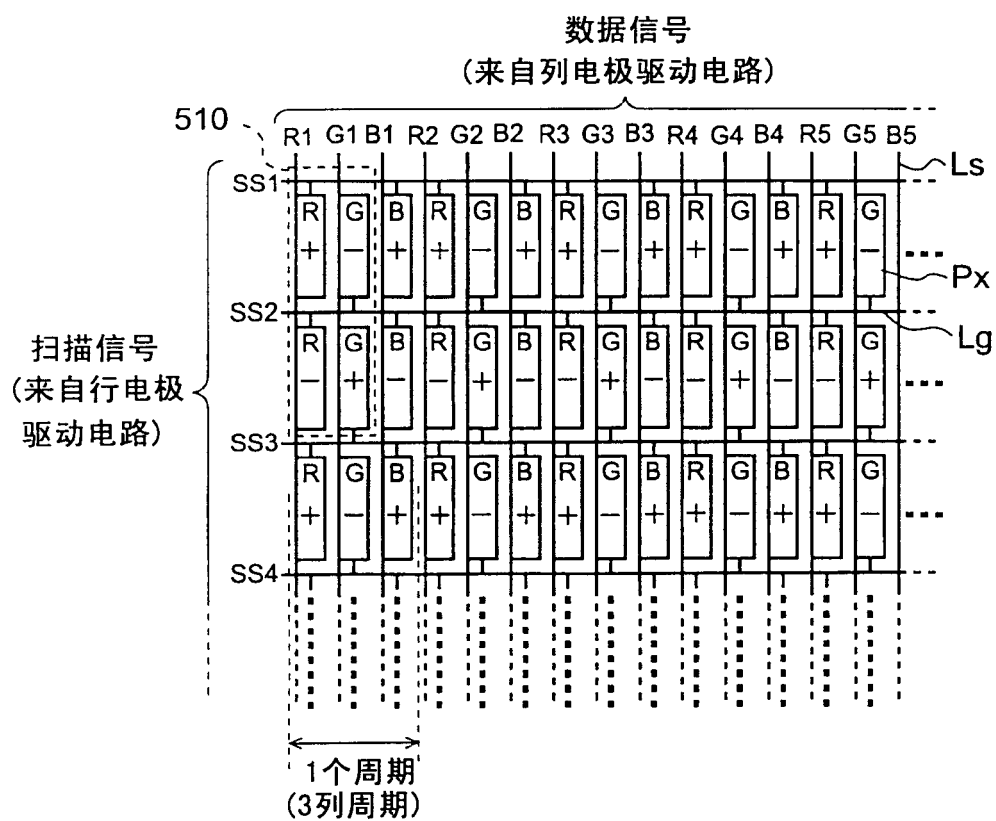


Figure 2A is a schematic diagram of a cell. The cell is roughly rectangular with a wavy outer boundary. Inside, there is a large, irregularly shaped nucleus on the left side, containing a smaller, denser nucleolus. The cytoplasm is filled with various organelles, including several small, oval mitochondria with internal folds (cristae). The cell is surrounded by a thin layer representing the cell membrane.

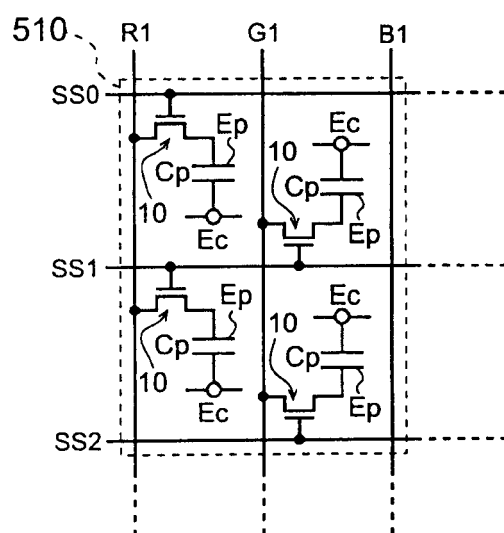


图 2B

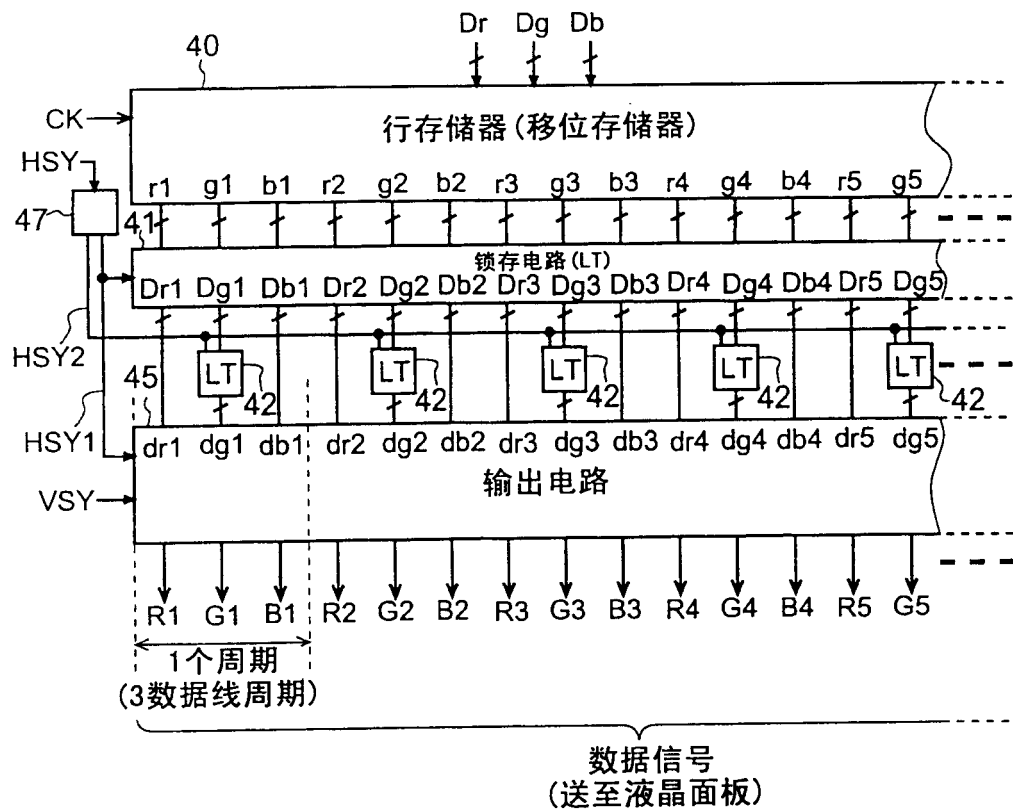
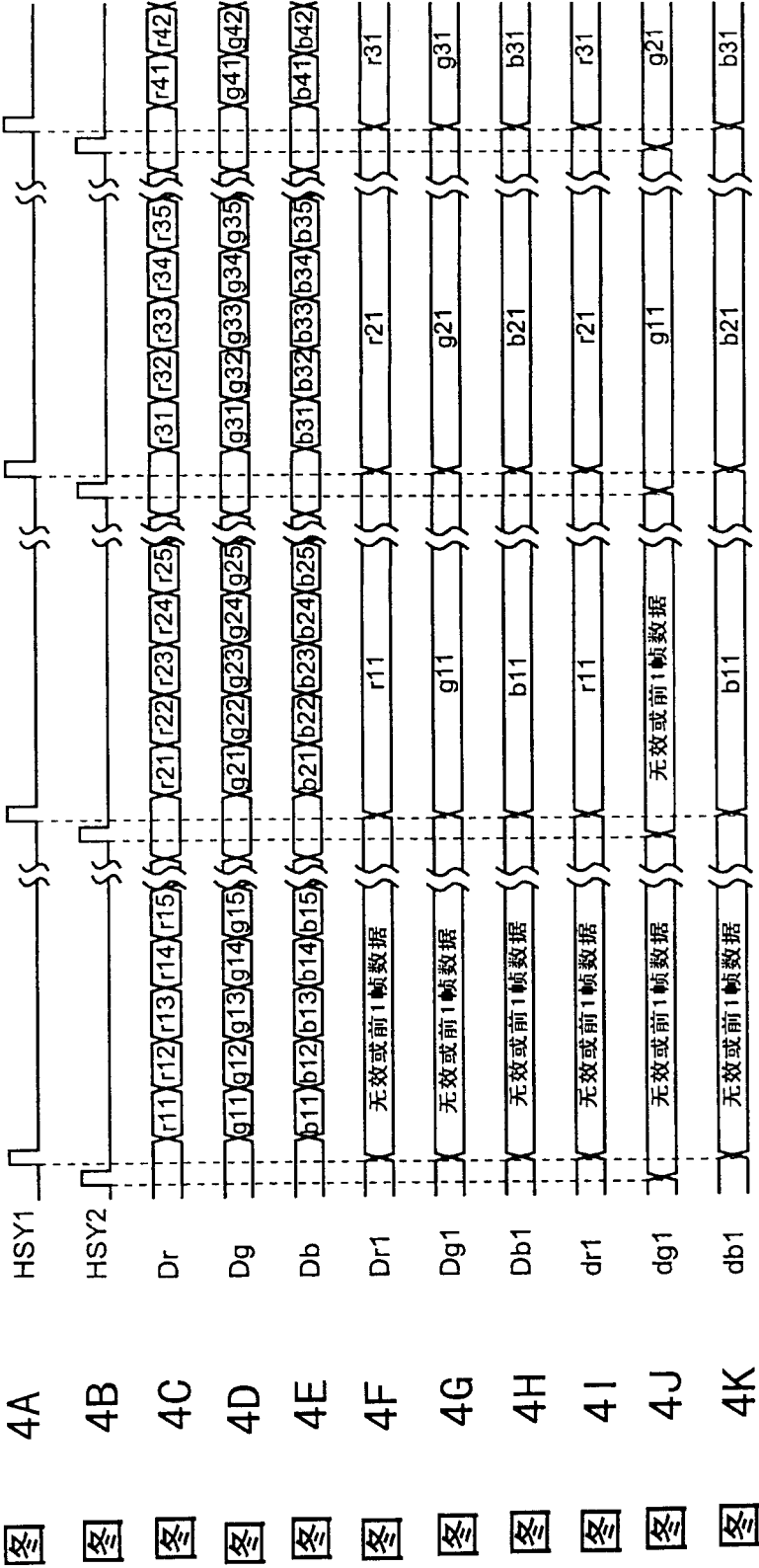


图 3



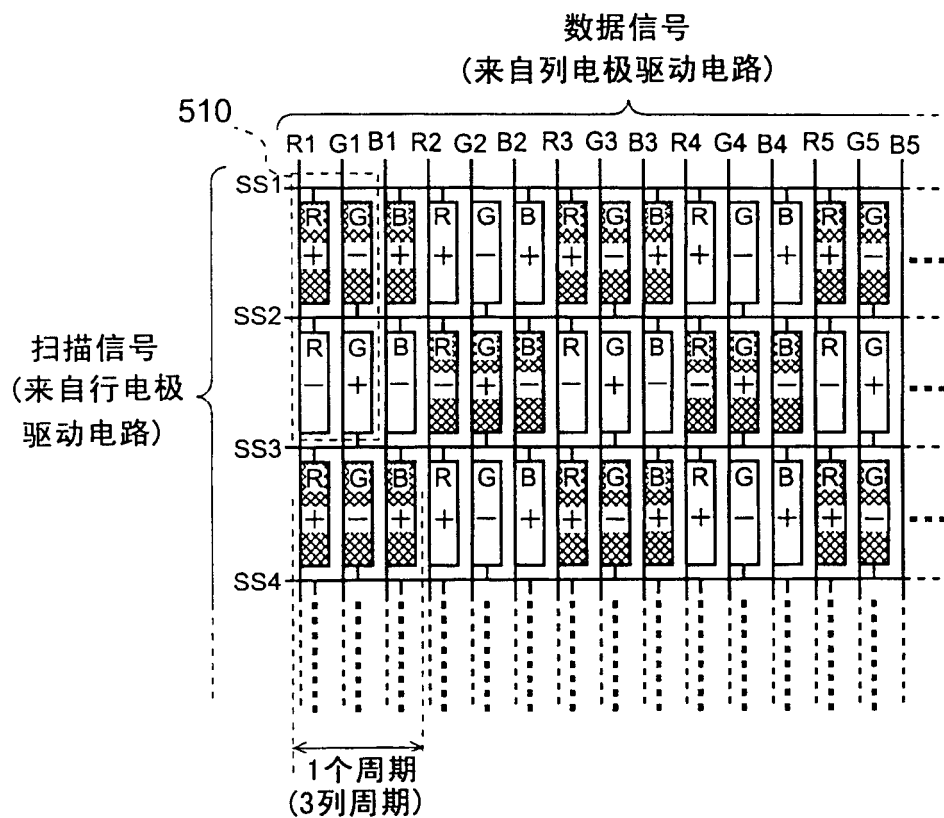


图 5A

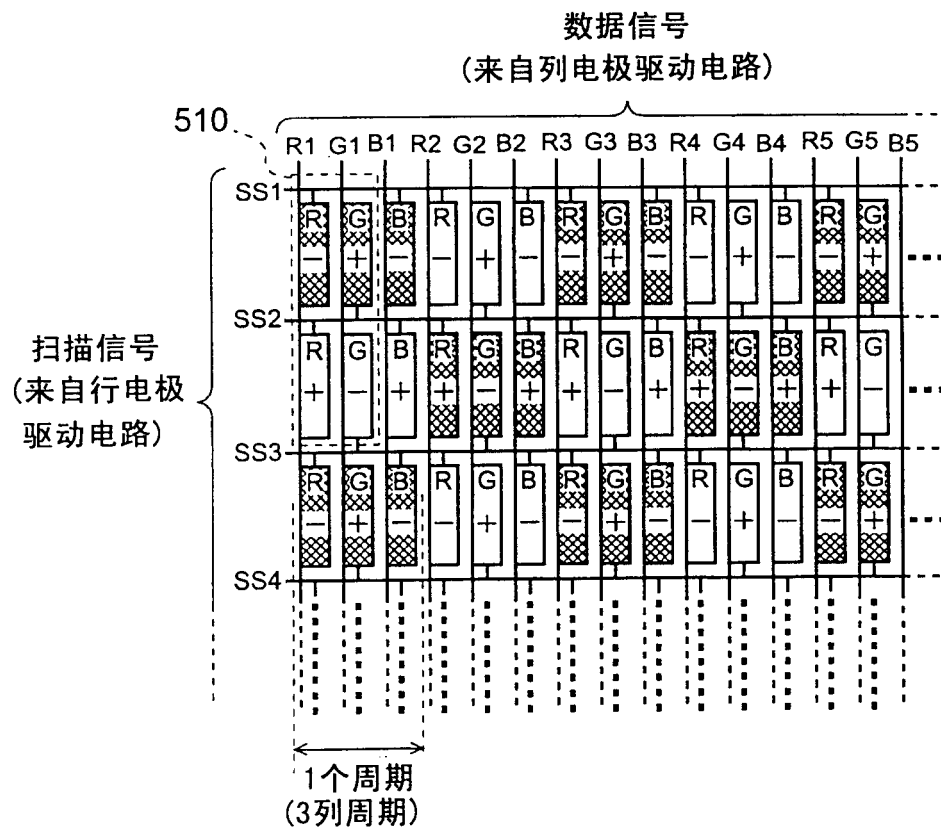
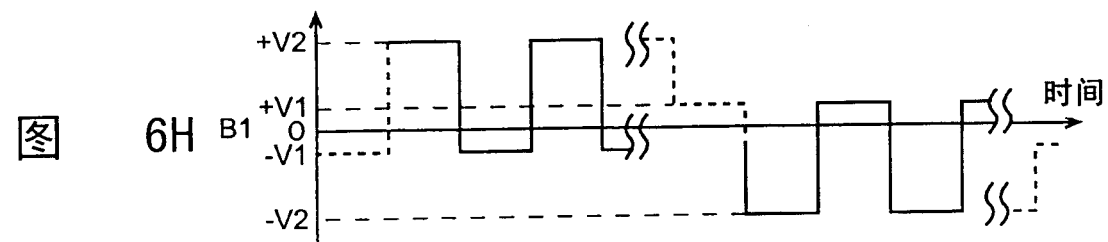
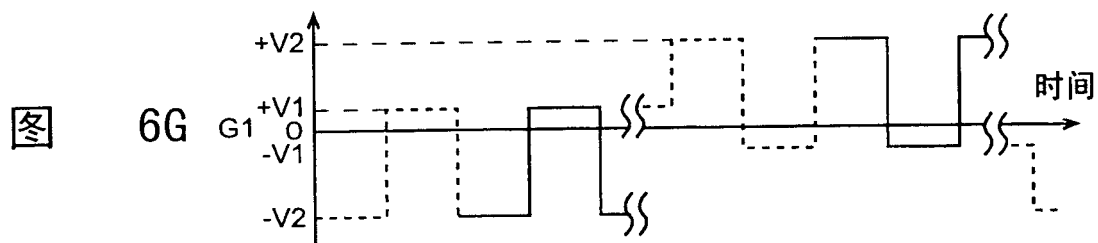
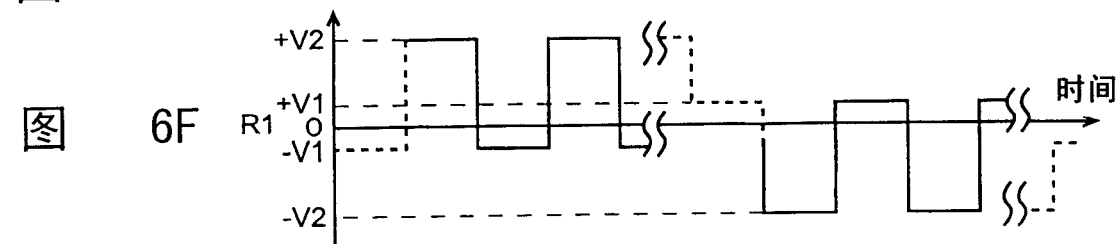
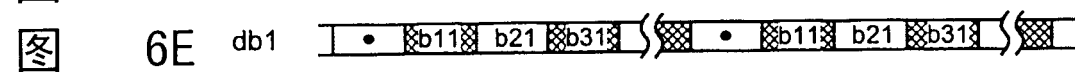
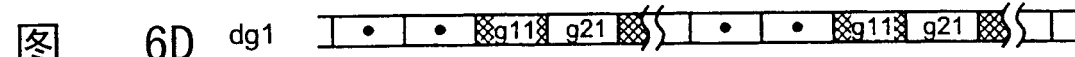
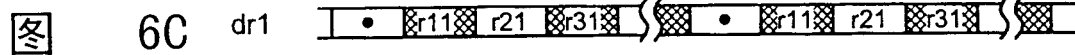
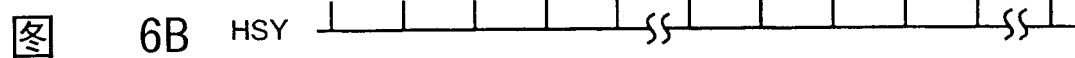
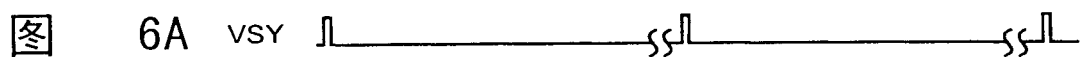


图 5B





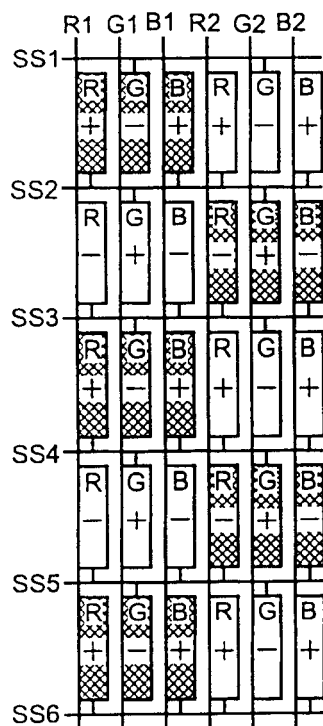


图 7A

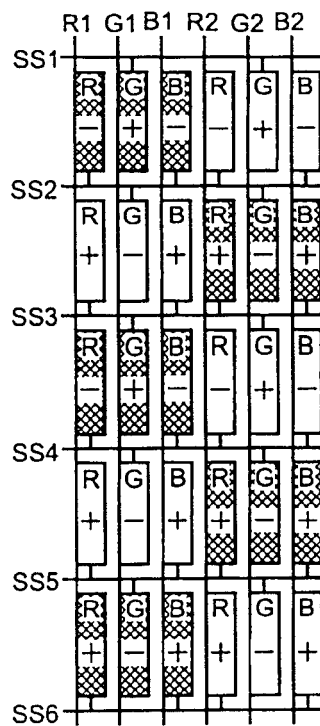
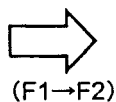
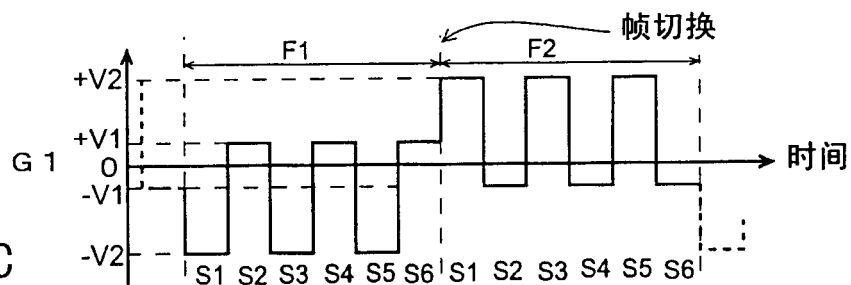


图 7B

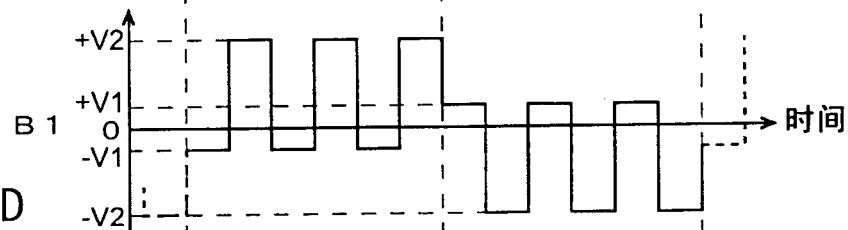
图

7C



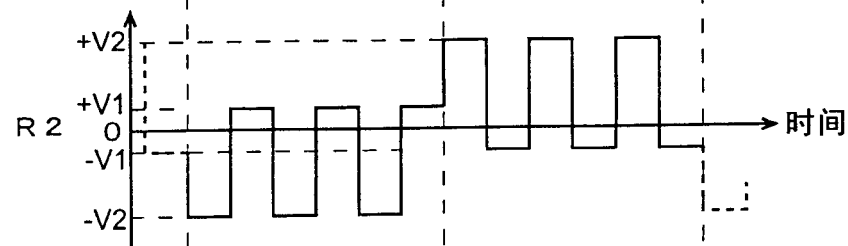
图

7D



图

7E



注意像素	G1列第1行(-V2)						G1列第5行+V2)			
	F1						F2			
	S1	S2	S3	S4	S5	S6	S1	S2	S3	S4
对应数据线 (G1)	0	+(V1+V2)	0	+(V1+V2)	0	+(V1+V2)	+2V2	+(V2-V1)	+2V2	+(V2-V1)
相邻数据线 (B1)	0	+(V1+V2)	0	+(V1+V2)	0	+(V1+V2)	+2V1	-(V2-V1)	+2V1	-(V2-V1)

图 8A

注意像素	B1列第1行(+V2)						B1列第5行+V2)			
	F1						F2			
	S1	S2	S3	S4	S5	S6	S1	S2	S3	S4
对应数据线 (B1)	-(V1+V2)	0	-(V1+V2)	0	-(V1+V2)	0	-(V2-V1)	-2V2	-(V2-V1)	-2V2
相邻数据线 (R2)	-(V1+V2)	0	-(V1+V2)	0	-(V1+V2)	0	+(V2-V1)	-2V1	+(V2-V1)	-2V1

图 8B

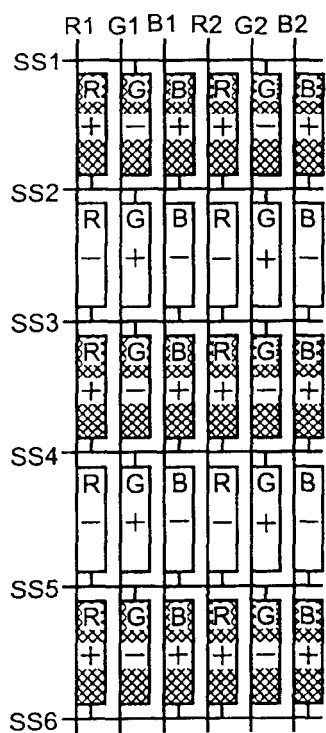


图 9A

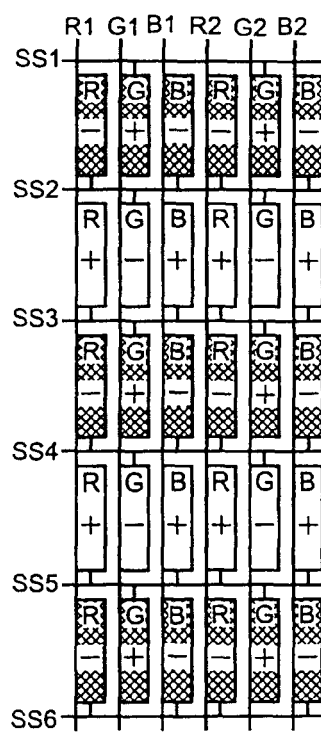
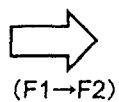
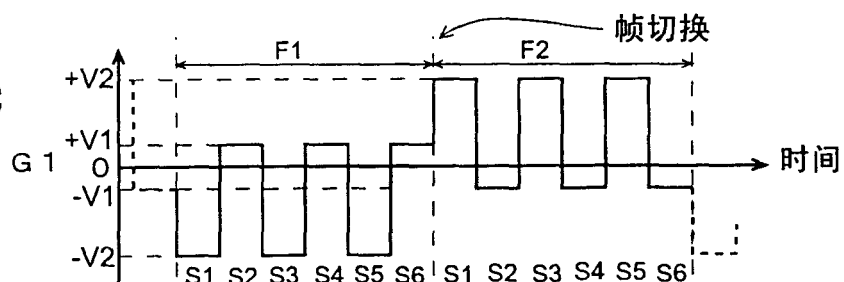


图 9B

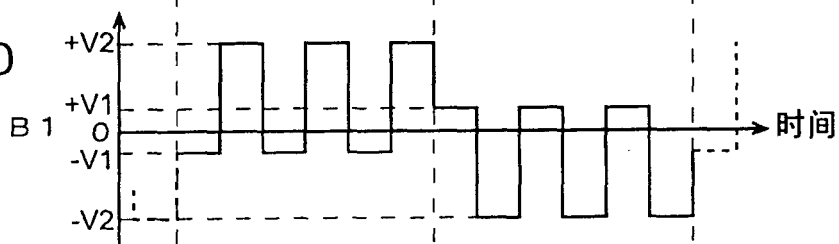
图

9C



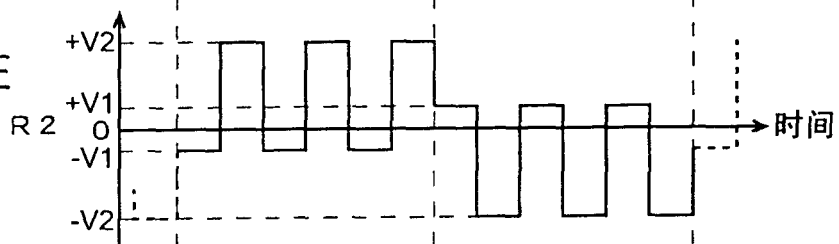
图

9D



图

9E



注意像素	G1列第1行 (-V2)						G1列第5行 (-V2)			
	F1						F2			
	S1	S2	S3	S4	S5	S6	S1	S2	S3	S4
对应数据线 (G1)	0	$+(V1+V2)$	0	$+(V1+V2)$	0	$+(V1+V2)$	$+2V2$	$+(V2-V1)$	$+2V2$	$+(V2-V1)$
相邻数据线 (B1)	0	$+(V1+V2)$	0	$+(V1+V2)$	0	$+(V1+V2)$	$+2V1$	$-(V2-V1)$	$+2V1$	$-(V2-V1)$

图10A

注意像素	B1列第1行(+V2)						B1列第5行(+V2)			
	F1						F2			
	S1	S2	S3	S4	S5	S6	S1	S2	S3	S4
对应数据线 (B1)	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V2-V1)$	$-2V2$	$-(V2-V1)$	$-2V2$
相邻数据线 (R2)	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V2-V1)$	$-2V2$	$-(V2-V1)$	$-2V2$

图10B

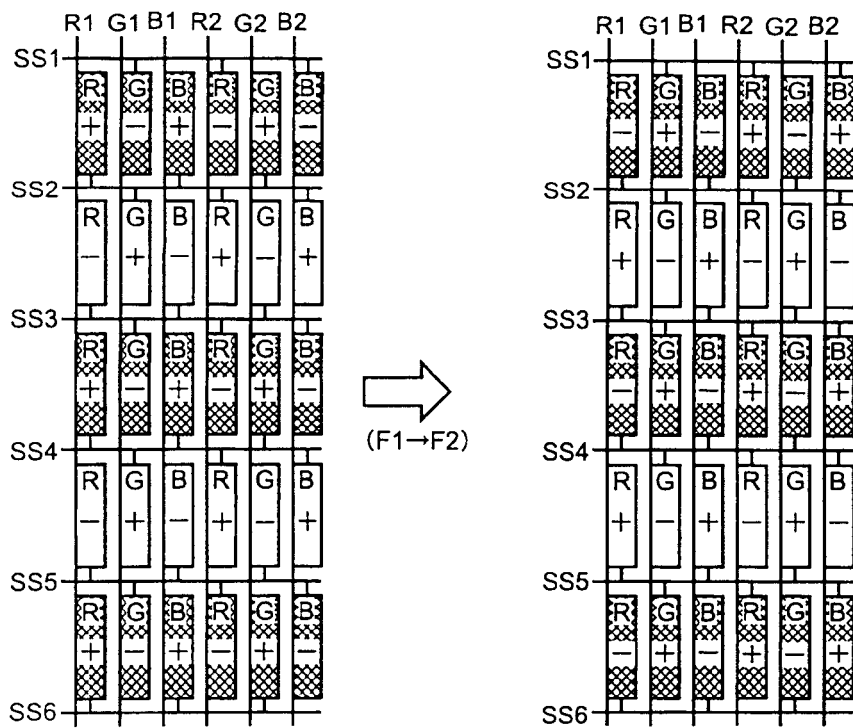


图 11A

图 11B

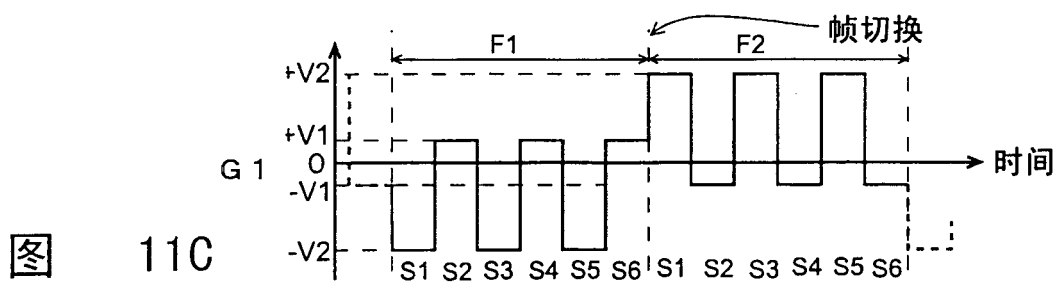


图 11C

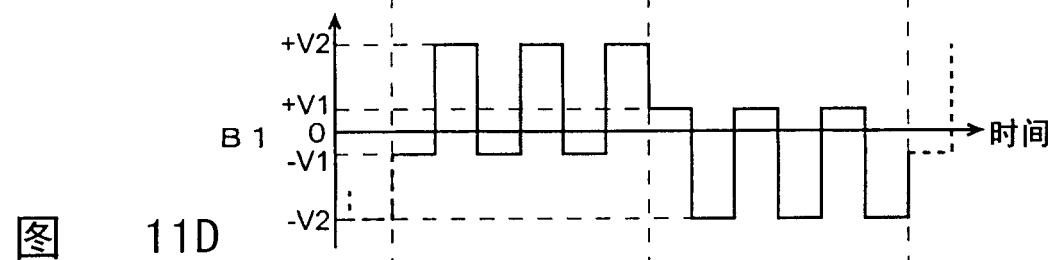


图 11D

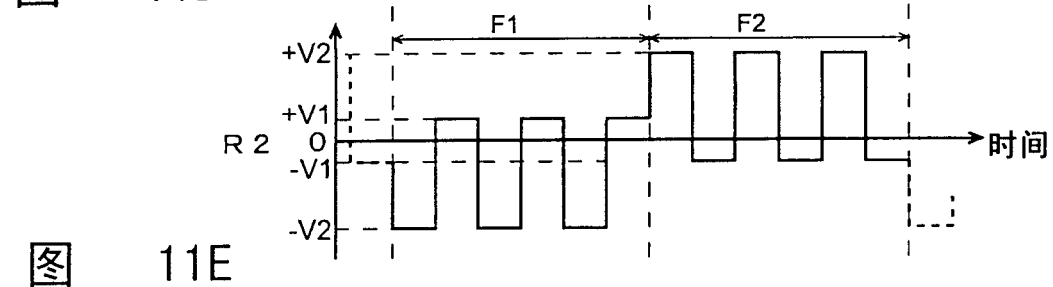


图 11E

注意像素	G1列 第1行(-V2)						G1列第5行(-V2)			
	F1						F2			
	S1	S2	S3	S4	S5	S6	S1	S2	S3	S4
对应数据线 (G1)	0	$+(V1+V2)$	0	$+(V1+V2)$	0	$+(V1+V2)$	$+2V2$	$+(V2-V1)$	$+2V2$	$+(V2-V1)$
相邻数据线 (B1)	0	$+(V1+V2)$	0	$+(V1+V2)$	0	$+(V1+V2)$	$+2V1$	$-(V2-V1)$	$+2V1$	$-(V2-V1)$

 12A

注意像素	B1列 第1行(+V2)						B1列第5行V2)			
	F1						F2			
	S1	S2	S3	S4	S5	S6	S1	S2	S3	S4
对应数据线 (B1)	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V2-V1)$	$-2V2$	$-(V2-V1)$	$-2V2$
相邻数据线 (R2)	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V1+V2)$	0	$+(V2-V1)$	$-2V1$	$+(V2-V1)$	$-2V1$

 12B

变形交错结构  
(3列周期)  
棋盘背景显示

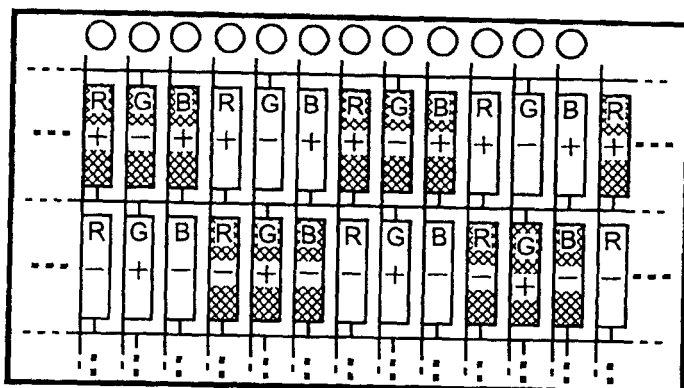


图 13A

变形交错结构  
(3列周期)  
横条背景显示

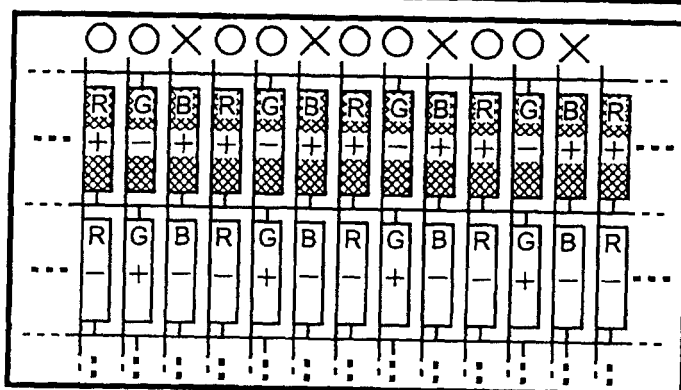


图 13B

标准交错结构  
棋盘背景显示

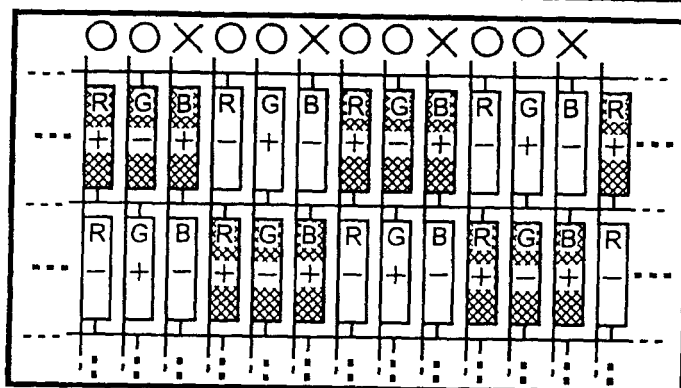


图 13C

标准交错结构  
横条背景显示

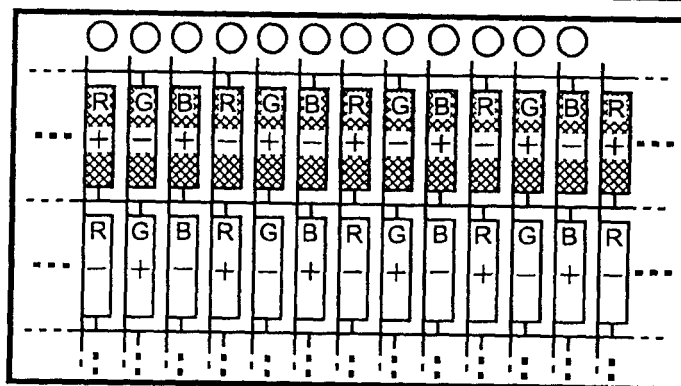


图 13D



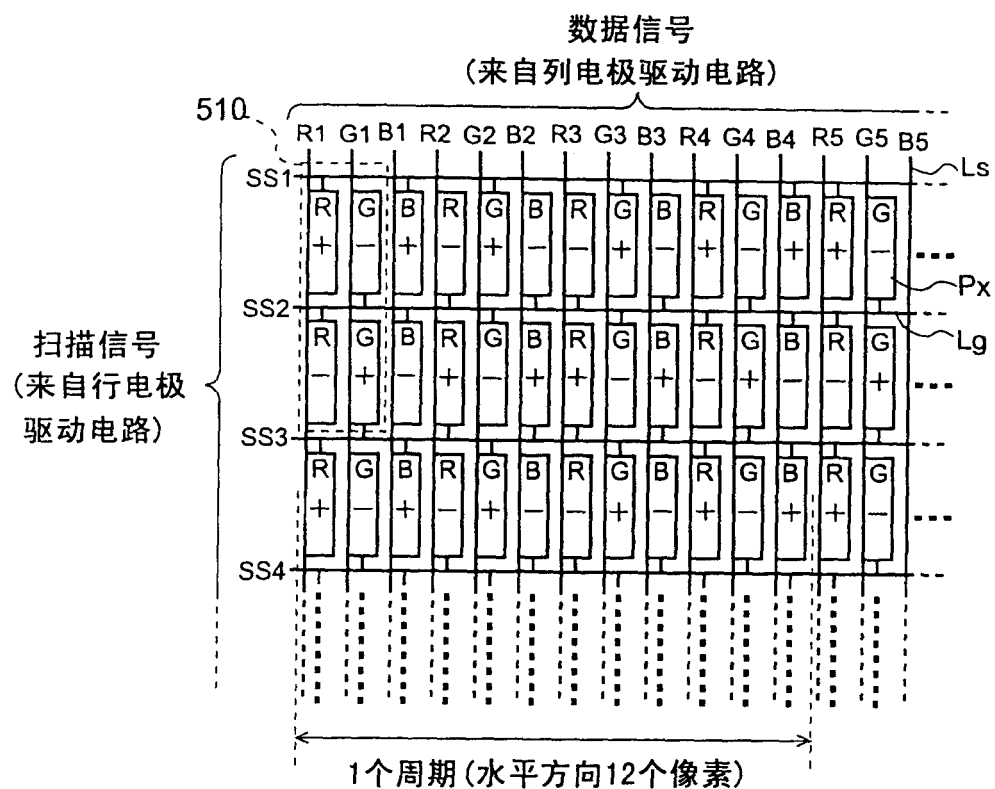


图 14A

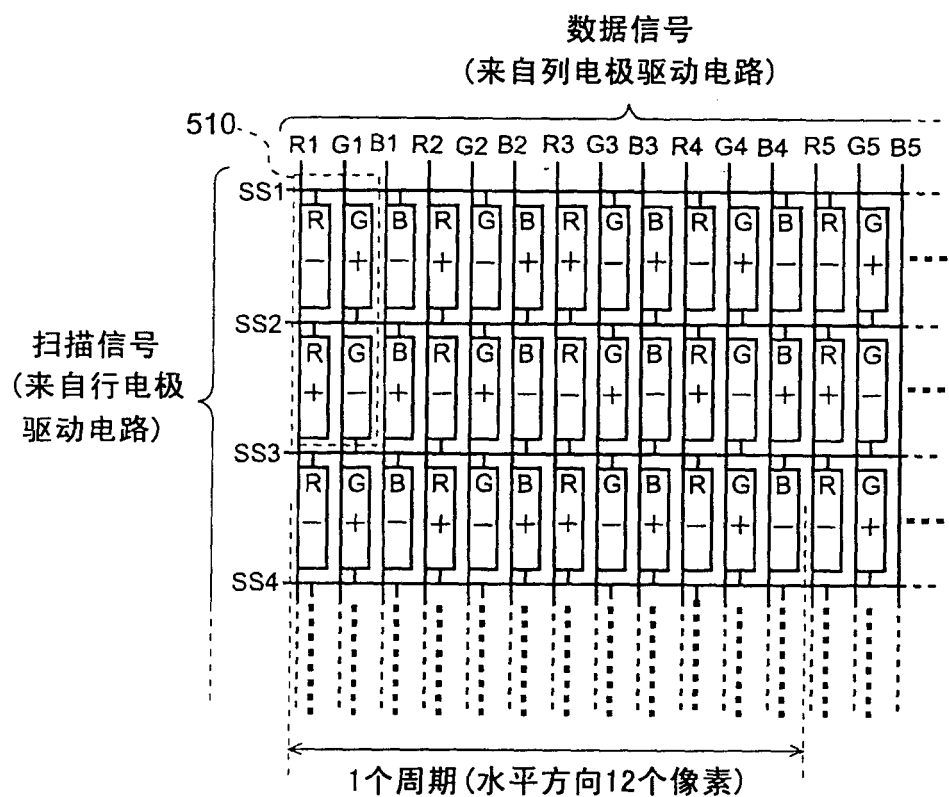


图 14B

变形交错结构  
(12列周期)  
棋盘背景显示

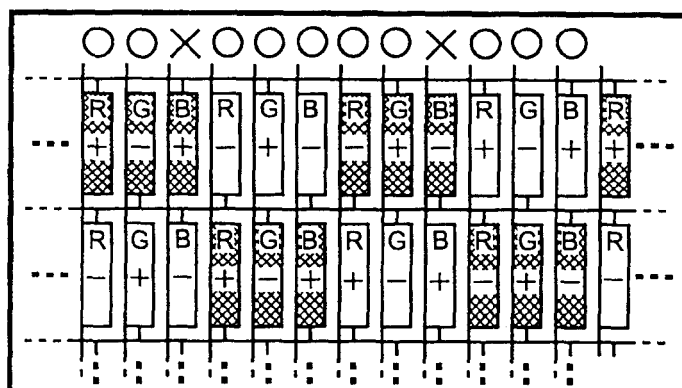


图 15A

变形交错结构  
(12列周期)  
横条背景显示

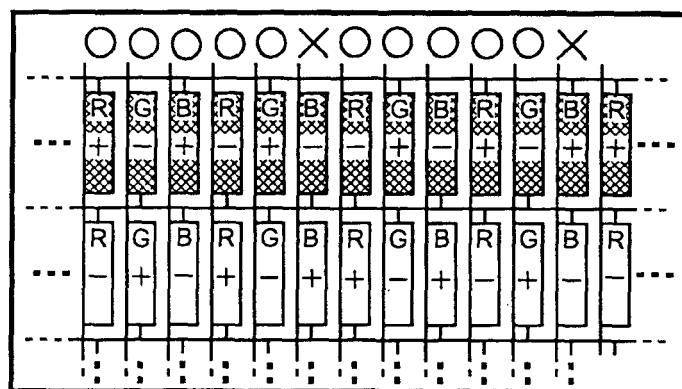


图 15B

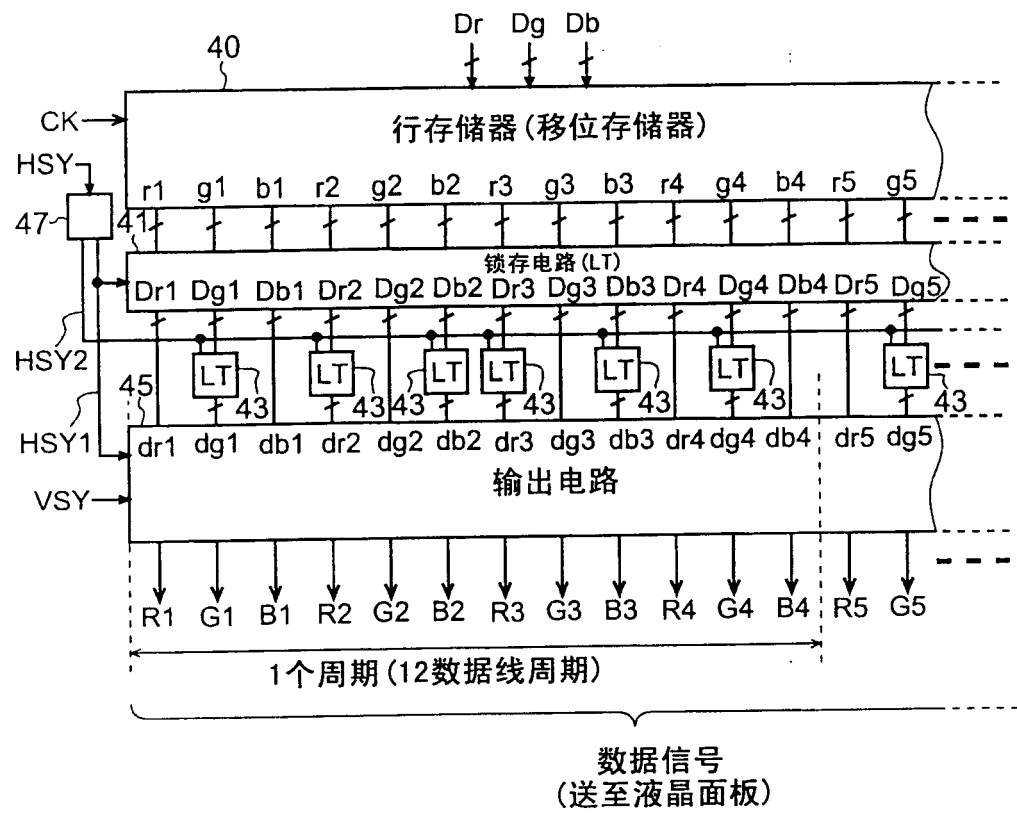
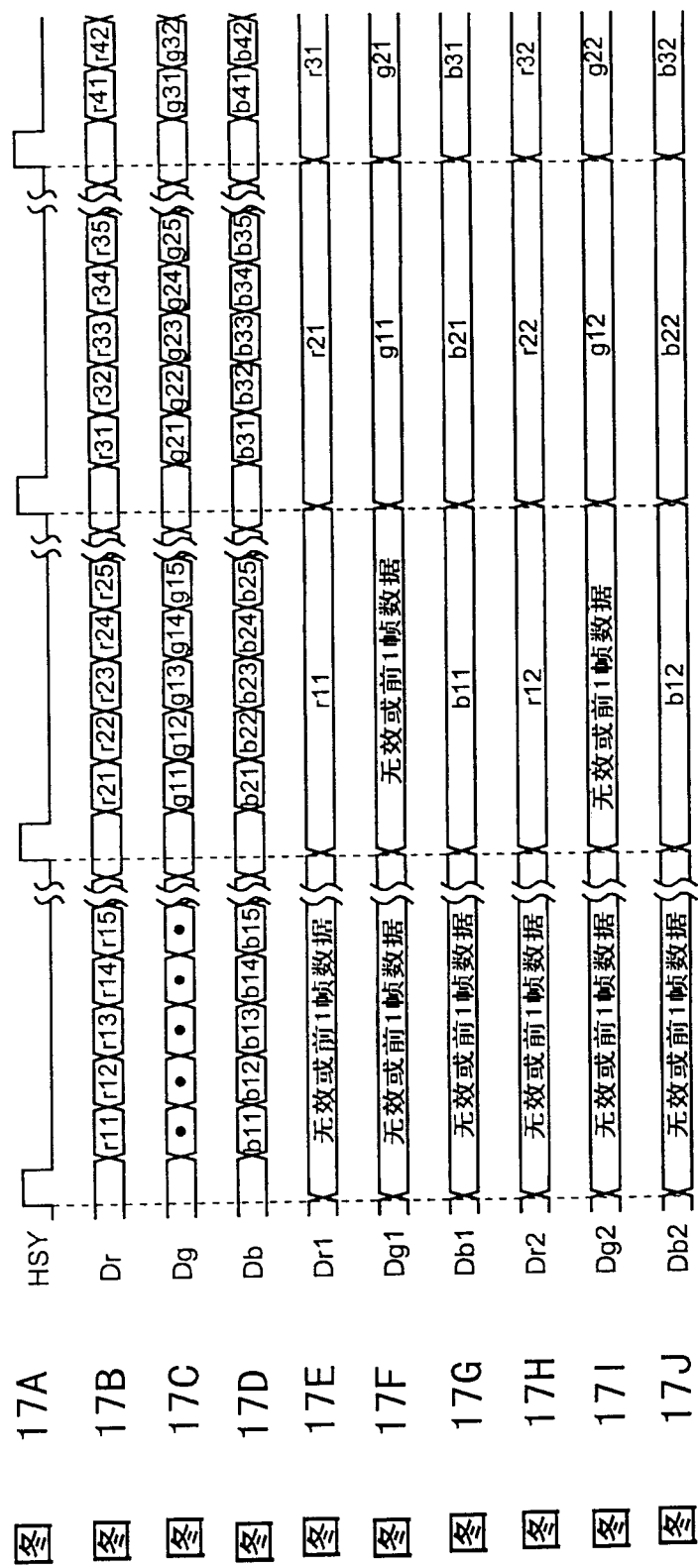


图 16



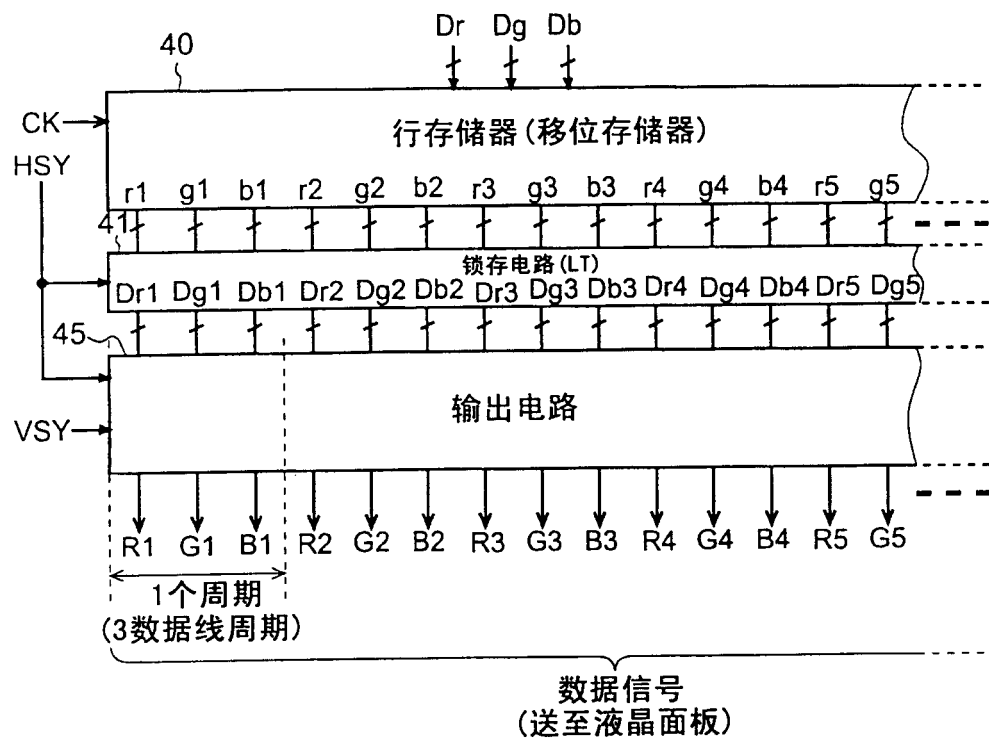


图 18

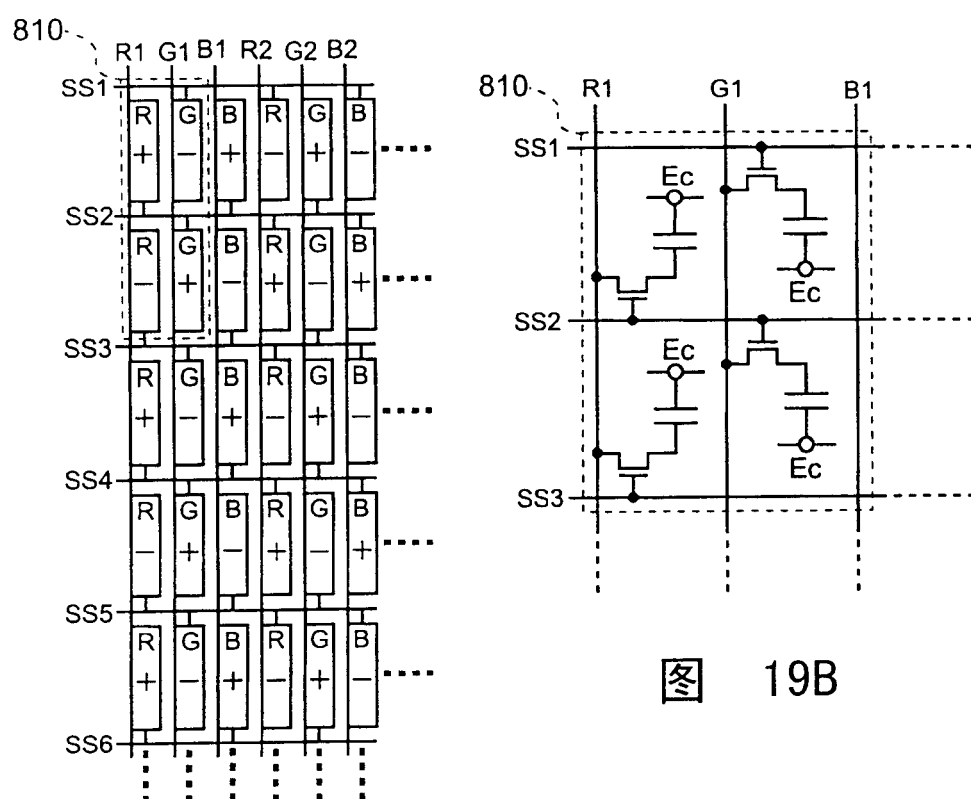


图 19B

図 19A

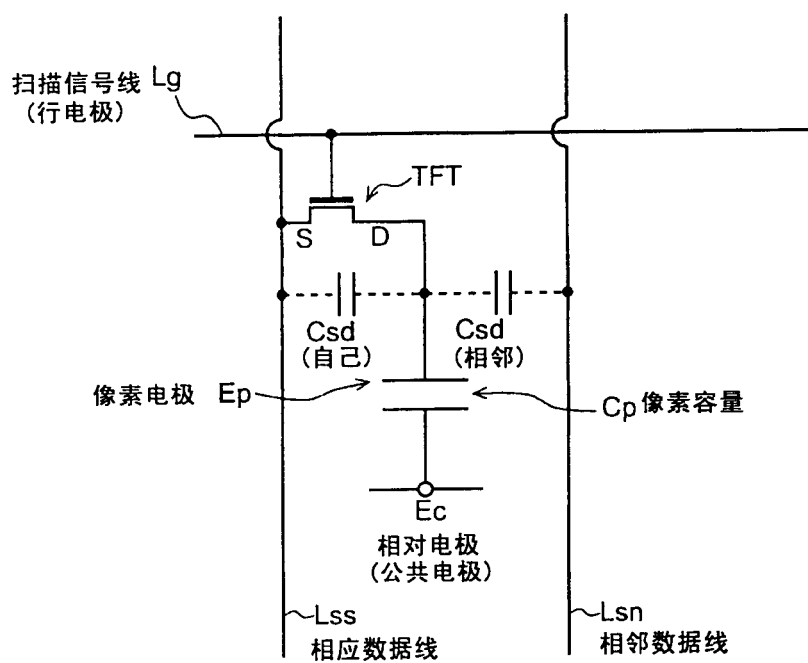


图 19C

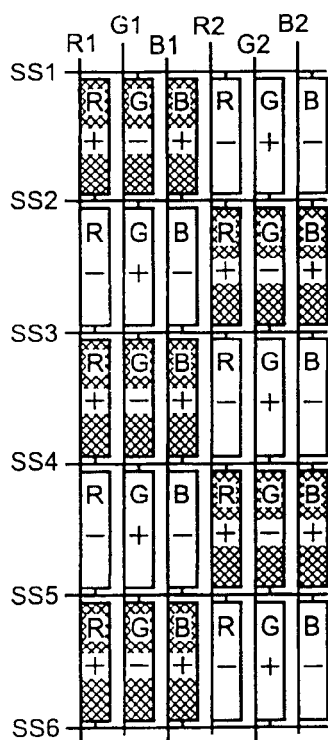


图 20A

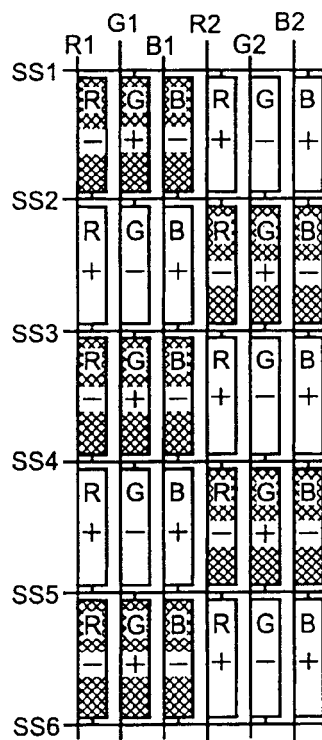
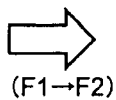
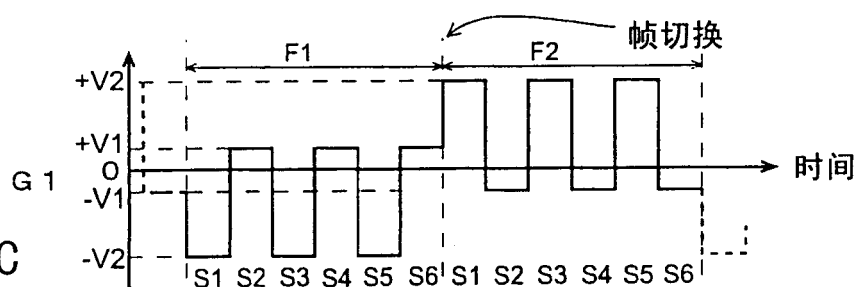


图 20B

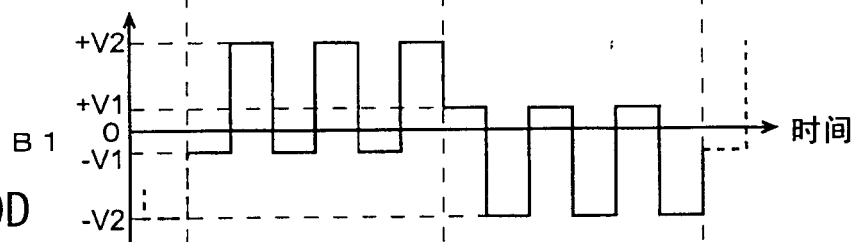
图

20C



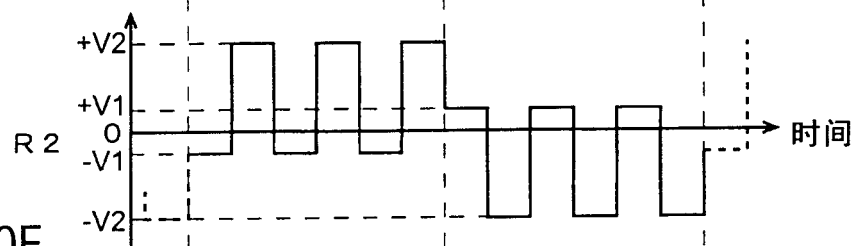
图

20D



图

20E



注意像素	G1列第1行(-V2)						G1列第5行(-V2)			
	F1						F2			
	S1	S2	S3	S4	S5	S6	S1	S2	S3	S4
对应数据线 (G1)	0	$+(V1+V2)$	0	$+(V1+V2)$	0	$+(V1+V2)$	$+2V2$	$+(V2-V1)$	$+2V2$	$+(V2-V1)$
相邻数据线 (B1)	0	$+(V1+V2)$	0	$+(V1+V2)$	0	$+(V1+V2)$	$+2V1$	$-(V2-V1)$	$+2V1$	$-(V2-V1)$

图21A

注意像素	B1列第1行(+V2)						B1列第5行(+V2)			
	F1						F2			
	S1	S2	S3	S4	S5	S6	S1	S2	S3	S4
对应数据线 (B1)	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V2-V1)$	$-2V2$	$-(V2-V1)$	$-2V2$
相邻数据线 (R2)	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V1+V2)$	0	$-(V2-V1)$	$-2V2$	$-(V2-V1)$	$-2V2$

图21B



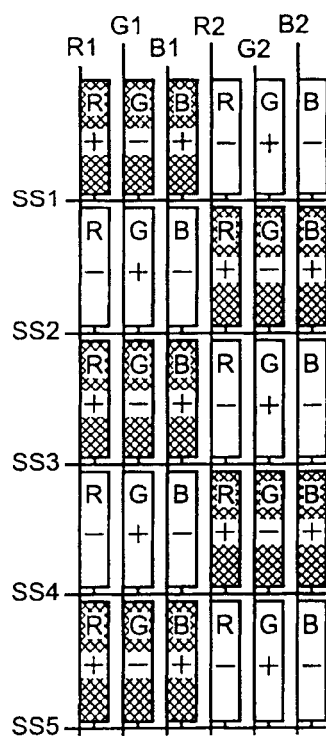
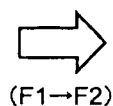


图 22A



(F1→F2)

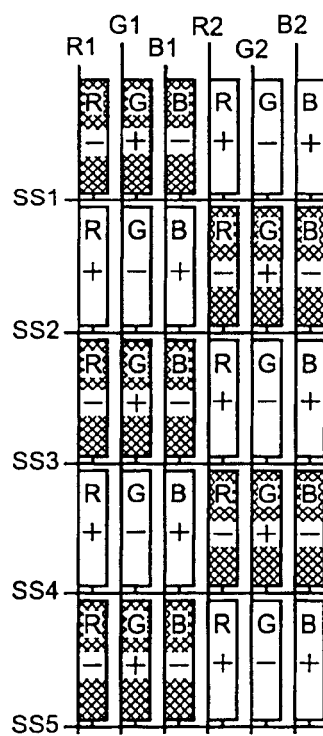


图 22B

图 22C

22C

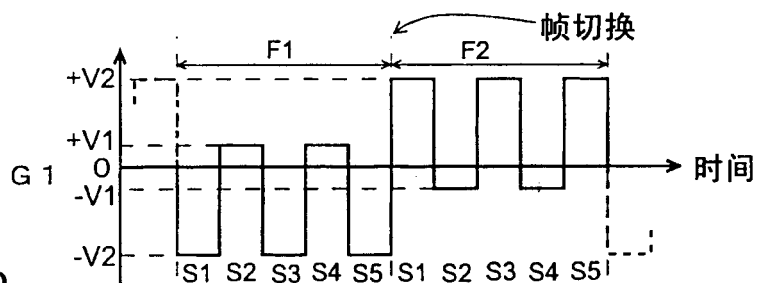


图 22D

22D

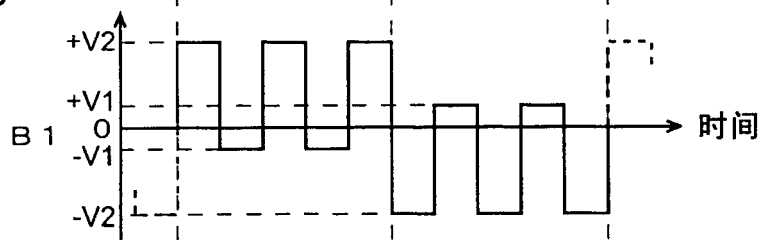
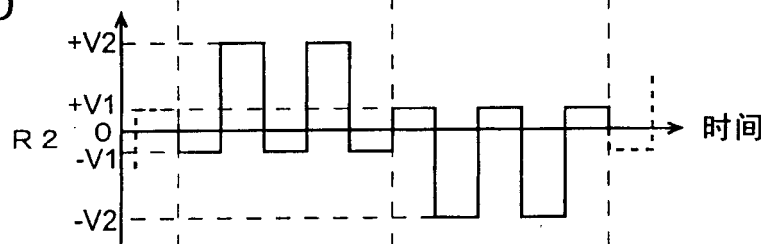


图 22E

22E



注意像素	G1列第1行(-V2)					G1列第5行(V2)				
	F1					F2				
	S1	S2	S3	S4	S5	S1	S2	S3	S4	S5
对应数据线 (G1)	0	+(V1+V2)	0	+(V1+V2)	0	+2V2	+(V2-V1)	+2V2	+(V2-V1)	0
相邻数据线 (B1)	0	-(V1+V2)	0	-(V1+V2)	0	-2V2	-(V2-V1)	-2V2	-(V2-V1)	0

图 23A

注意像素	B1列1第1行+V2)					B1列第5行+V2)				
	F1					F2				
	S1	S2	S3	S4	S5	S1	S2	S3	S4	S5
对应数据线 (B1)	0	-(V1+V2)	0	-(V1+V2)	0	-2V2	-(V2-V1)	-2V2	-(V2-V1)	0
相邻数据线 (R2)	0	+(V1+V2)	0	+(V1+V2)	0	+2V1	-(V2-V1)	+2V1	-(V2-V1)	0

图 23B

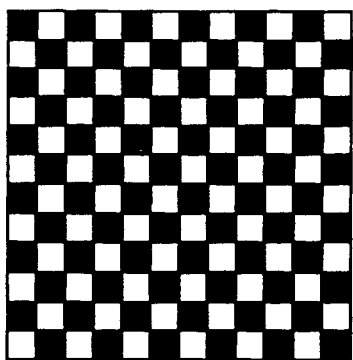


图 24A

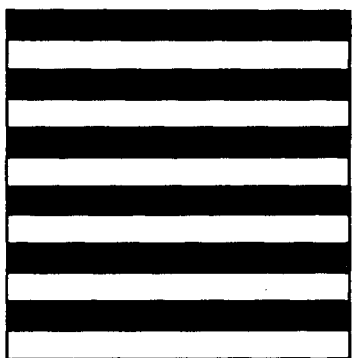


图 24B

专利名称(译)	液晶显示装置		
公开(公告)号	<a href="#">CN1425948A</a>	公开(公告)日	2003-06-25
申请号	CN02156155.9	申请日	2002-12-12
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	中野武俊 大和朝日 川口登史		
发明人	中野武俊 大和朝日 川口登史		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 G02F1/1362		
CPC分类号	G09G3/3607 G09G3/3614 G09G3/3648		
优先权	2001378031 2001-12-12 JP		
其他公开文献	CN1186685C		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

将液晶面板中利用同一条扫描信号线Lg驱动的各像素形成单元分散配置在夹住该扫描信号Lg的上下相邻的2像素行，而且对于3个像素以“下、上、下”这样的序列为单位对于上下位置在水平方向具有周期性那样配置。通过用1H反转驱动用的列电极驱动电路驱动这样的3列周期的变形交错结构液晶面板，模拟实现点反转驱动。另外，也可以采用12个像素以“下、上、下、上、下、上、上、下、上、下、上、下”这样的配置位置序列为单位对于上下位置在水平方向具有周期性那样配置的构成、即12列周期的变形交错结构，代替该3列周期的变形交错结构，模拟实现点反转驱动，同时抑制“棋盘背景”等显示中产生的纵向阴影。

