



(12) 发明专利

(10) 授权公告号 CN 101520993 B

(45) 授权公告日 2013. 06. 12

(21) 申请号 200810179051. X

(22) 申请日 2008. 11. 27

(30) 优先权数据

10-2008-0017995 2008. 02. 27 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 南炫宅 张修赫 文明国 金钟佑

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

G09G 3/36 (2006. 01)

(56) 对比文件

US 2006/0028463 A1, 2006. 02. 09,

审查员 窦艳鹏

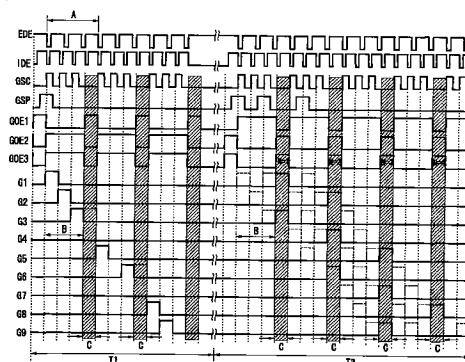
权利要求书2页 说明书13页 附图9页

(54) 发明名称

液晶显示器及其驱动方法

(57) 摘要

提供了一种脉冲驱动液晶显示器及其驱动方法。该液晶显示器包括液晶显示面板,在其上多条数据线和多条栅极线彼此交叉;数据驱动电路,其用于给所述数据线供给视频数据电压和黑电压;和多个栅极驱动 IC,其用于在第一周期期间与所述视频数据电压同步地顺序给相邻的栅极线供给栅极脉冲,然后在第二周期期间与所述黑电压同步地同时给以至少一条线为间隔隔开的栅极线供给栅极脉冲。



1. 一种液晶显示器,包括:

液晶显示面板,在其上多条数据线和多条栅极线彼此交叉;

数据驱动电路,其用于给所述数据线供给视频数据电压和黑电压;

多个栅极驱动 IC,其用于在第一周期期间与所述视频数据电压同步地顺序给相邻的栅极线供给栅极脉冲,然后在第二周期期间与所述黑电压同步地同时给以至少一条线为间隔隔开的栅极线供给栅极脉冲;以及

用于产生控制所述数据驱动电路的数据时序控制信号和控制所述栅极驱动 IC 的栅极时序控制信号的时序控制器;

其中所述栅极时序控制信号包括:

在所述第一周期开始时仅产生一次并启动所述栅极驱动 IC 的移位操作的第一栅极起始脉冲;

在所述第二周期开始时在不同的时刻产生三次以上并启动所述栅极驱动 IC 的移位操作的第二栅极起始脉冲。

2. 根据权利要求 1 所述的液晶显示器,其中所述时序控制器产生具有比外部数据使能信号高的频率的内部数据使能信号,给所述数据驱动电路供给根据所述内部数据使能信号采样的数字视频数据,并根据所述内部数据使能信号产生所述数据时序控制信号和所述栅极时序控制信号。

3. 根据权利要求 1 所述的液晶显示器,其中所述栅极时序控制信号包括:

在所述第一周期期间产生的第一栅极输出使能信号,其具有比逻辑高周期长的逻辑低周期并控制所述栅极驱动 IC 的输出;

在所述第二周期期间产生的第二栅极输出使能信号,其具有与所述第一栅极输出使能信号相反的相位并控制所述栅极驱动 IC 的输出;和

具有脉冲组并控制所述栅极驱动 IC 的移位操作的栅极移位时钟,所述脉冲组包括产生三次或三次以上的脉冲和比所述脉冲之间的间隔长的暂停周期。

4. 根据权利要求 3 所述的液晶显示器,其中所述栅极移位时钟的所述暂停周期与所述第一栅极输出使能信号的逻辑高周期以及所述第二栅极输出使能信号的逻辑低周期重叠。

5. 根据权利要求 4 所述的液晶显示器,其中所述第一栅极输出使能信号和所述第二栅极输出使能信号分别输入到所述栅极驱动 IC。

6. 根据权利要求 5 所述的液晶显示器,其中所述第一栅极输出使能信号供给到一个栅极驱动 IC,同时所述第二栅极输出使能信号供给到其他栅极驱动 IC。

7. 一种驱动液晶显示器的方法,所述液晶显示器包括在其上多条数据线和多条栅极线彼此交叉的液晶显示面板,所述方法包括:

利用数据驱动电路给所述数据线供给视频数据电压和黑电压;

利用多个栅极驱动 IC 在第一周期期间与所述视频数据电压同步地顺序给相邻的栅极线供给栅极脉冲;

在第二周期期间与所述黑电压同步地同时给以至少一条线为间隔隔开的栅极线供给栅极脉冲;以及

产生控制所述数据驱动电路的数据时序控制信号和控制所述栅极驱动 IC 的栅极时序控制信号;

其中所述栅极时序控制信号包括：

在所述第一周期开始时仅产生一次并启动所述栅极驱动 IC 的移位操作的第一栅极起始脉冲；

在所述第二周期开始时在不同的时刻产生三次以上并启动所述栅极驱动 IC 的移位操作的第二栅极起始脉冲。

液晶显示器及其驱动方法

[0001] 本申请要求 2008 年 2 月 27 日在韩国提交的专利申请 No. 10-2008-0017995 的优先权,其全部内容在这里结合作为参考。

技术领域

[0002] 本发明涉及一种脉冲驱动液晶显示器及其驱动方法。

背景技术

[0003] 有源矩阵驱动液晶显示器使用薄膜晶体管(TFT)作为开关元件来显示运动图像。因为与阴极射线管(CRT)相比,液晶显示器可形成为小尺寸,所以其应用于电视以及便携式信息设备、办公设备、计算机等中的显示器件,并逐步取代 CRT。

[0004] 液晶显示器具有运动模糊现象,即由于液晶的保持特性而使运动图像的画面模糊。如图 1 中所示,CTR 以脉冲驱动方法显示图像,其中荧光材料发射光一段非常短的时间,以在单元中显示数据,然后单元就不再发射光。与此相比,如图 2 中所示,液晶显示器以保持型驱动方法显示图像,其中数据在扫描周期期间供给到液晶单元,然后在其余的场周期(或帧周期)内,保持在液晶单元中所载入的数据。

[0005] 因为运动图像以脉冲驱动方法显示在 CRT 上,所以观看者感知到的图像是清晰的,如图 3 中所示。相反,如图 4 中所示,在液晶显示器上显示的运动图像中,由于液晶的保持特性,使得观看者感知到的图像变模糊。感知图像中的差别是由在跟随所述运动的观看者眼睛中暂时持续的图像的合成效果导致的。因此,即使液晶显示器的响应速度很高,但由于眼睛的移动与每一帧的静态图像之间的不一致,观看者也会看到模糊的图像。为了改善运动模糊现象,提出了在屏幕上显示视频信号之后插入黑数据的脉冲驱动方法,即黑数据插入(BDI)方法。例如,如图 5 中所示,根据该黑数据插入方法,将屏幕分为三块,给在所分块的一块 A1 中的每条线顺序载入视频数据电压,在其他块 A2 中的相邻四条线中顺序载入黑电压。如此,黑数据插入方法通过顺序给各个块 A1 到 A3 中的线载入视频数据,然后给四条线顺序施加黑电压实现了脉冲驱动效果。为了同时选择其中载入黑电压的线,栅极驱动 IC 同时给相邻的栅极线施加栅极脉冲。然而,当给栅极驱动 IC 施加用于同时给相邻的栅极线施加栅极脉冲的控制信号时,根据栅极驱动 IC 的类型,栅极驱动 IC 可能不会产生输出或出现故障。

[0006] 专利文献 US2006/0028463A1 涉及一种应用于光学补偿双折射(OCB)模式液晶显示面板的栅极线驱动电路。

发明内容

[0007] 已提出了示例性实施方式,从而致力于提供一种即使使用任何栅极驱动 IC 也可同时给其中载入黑电压的块中的至少两条栅极线供给栅极脉冲的液晶显示器及其驱动方法。

[0008] 本发明的一个方面是提供一种液晶显示器,其包括:液晶显示面板,在其上多条数

据线和多条栅极线彼此交叉；数据驱动电路，其用于给所述数据线供给视频数据电压和黑电压；多个栅极驱动 IC，其用于在第一周期期间与所述视频数据电压同步地顺序给相邻的栅极线供给栅极脉冲，然后在第二周期期间与所述黑电压同步地同时给以至少一条线为间隔隔开的栅极线供给栅极脉冲；以及用于产生控制所述数据驱动电路的数据时序控制信号和控制所述栅极驱动 IC 的栅极时序控制信号的时序控制器；其中所述栅极时序控制信号包括：在所述第一周期开始时仅产生一次并启动所述栅极驱动 IC 的移位操作的第一栅极起始脉冲；在所述第二周期开始时在不同的时刻产生三次或三次以上并启动所述栅极驱动 IC 的移位操作的第二栅极起始脉冲。

[0009] 本发明的另一个方面是提供一种驱动液晶显示器的方法，所述液晶显示器包括在其上多条数据线和多条栅极线彼此交叉的液晶显示面板，所述方法包括：利用数据驱动电路给所述栅极线供给视频数据电压和黑电压；利用多个栅极驱动 IC 在第一周期期间与所述视频数据电压和所述黑电压同步地顺序给相邻的栅极线供给栅极脉冲；在第二周期期间与所述黑电压同步地同时给以至少一条线为间隔隔开的栅极线供给栅极脉冲；以及产生控制所述数据驱动电路的数据时序控制信号和控制所述栅极驱动 IC 的栅极时序控制信号；其中所述栅极时序控制信号包括：在所述第一周期开始时仅产生一次并启动所述栅极驱动 IC 的移位操作的第一栅极起始脉冲；在所述第二周期开始时在不同的时刻产生三次以上并启动所述栅极驱动 IC 的移位操作的第二栅极起始脉冲。

附图说明

[0010] 将参照下面的附图详细描述本发明的方案，其中相同的标记表示相同的元件。

[0011] 图 1 是显示阴极射线管的发射特性的特性图；

[0012] 图 2 是显示液晶显示器的保持特性的特性图；

[0013] 图 3 是显示由观看者感知到的阴极射线管的图像的示图；

[0014] 图 4 是显示由观看者感知到的液晶显示器的图像的示图；

[0015] 图 5 是显示黑数据插入方法中的视频数据电压和黑电压的扫描操作的示图；

[0016] 图 6 是显示根据示例性实施方式的液晶显示器的方块图；

[0017] 图 7 是显示图 6 的栅极驱动 IC 的电路图；

[0018] 图 8 是显示图 6 的时序控制器的方块图；

[0019] 图 9 是显示在根据该示例性实施方式的液晶显示器中的视频数据和黑数据的扫描操作的示图；

[0020] 图 10 是显示在根据该示例性实施方式的液晶显示器中的各个块的操作的示图；

[0021] 图 11 是显示根据第一个实施方式的液晶显示器的栅极时序控制信号和栅极脉冲的时序图；

[0022] 图 12 是显示根据第二个实施方式的液晶显示器的栅极时序控制信号和栅极脉冲的时序图；

[0023] 图 13 是显示根据第三个实施方式的液晶显示器的栅极时序控制信号和栅极脉冲的时序图。

具体实施方式

[0024] 之后,将参照图 6 到 13 详细描述本发明的方案。

[0025] 参照图 6,根据一个示例性实施方式的液晶显示器包括液晶显示面板、时序控制器 61、数据驱动电路 62 和栅极驱动电路 63。数据驱动电路 62 包括多个源极驱动 IC。栅极驱动电路 63 包括多个栅极驱动 IC631 到 633。

[0026] 液晶显示面板包括夹在两个玻璃基板之间的液晶层。液晶显示面板包括由彼此交叉的 m 条数据线 64 和 n 条栅极线 65 确定的以矩阵形式布置的 $m \times n$ 个液晶单元 Clc 。

[0027] 数据线 64、栅极线 65、薄膜晶体管(TFT)和存储电容 Cst 形成在液晶显示面板的下玻璃基板上。每个液晶单元 Clc 都与 TFT 连接并由像素电极 1 与公共电极 2 之间的电场驱动。在液晶显示面板的上玻璃基板上形成有黑矩阵、滤色器和公共电极。公共电极 2 以诸如扭曲向列(TN)模式和垂直取向(VA)模式这样的垂直电场驱动构造形成在上玻璃基板上。可选择地,公共电极 2 以诸如面内切换(IPS)模式和边缘场切换(FFS)模式这样的水平电场驱动构造与像素电极 1 一起形成在下玻璃基板上。在液晶显示面板的各个上下玻璃基板上设置有偏振器,并设置有用于设定液晶的预倾角的取向膜。

[0028] 液晶显示面板的显示屏幕被分为多个块 BL1 到 BL3 并由施加到栅极驱动 IC631 到 633 的栅极时序控制信号驱动。每个块 BL1 到 BL3 都被时分为其中在每条线中载入视频数据电压的视频数据充电周期、其中保持所述数据电压的数据保持周期、和其中在至少一条线为间隔隔开的至少两条线中载入黑电压的黑充电周期。这里,线表示像素行。

[0029] 时序控制器 61 接收时序信号,如垂直/水平同步信号 $Vsync$ 和 $Hsync$ 、外部数据使能信号 EDE 和点时钟 CLK,并产生用于控制数据驱动电路 62 和栅极驱动电路 63 的操作时序的控制信号。控制信号包括栅极时序控制信号和数据时序控制信号。此外,时序控制器 61 给数据驱动电路 62 供给数字视频数据 RGB。

[0030] 栅极时序控制信号包括栅极起始脉冲 GSP、栅极移位时钟 GSC 和栅极输出使能信号 GOE1 到 GOE3。栅极起始脉冲 GSP 施加到第一栅极驱动 IC631,其表示扫描开始的起始线,从而从第一栅极驱动 IC631 产生第一栅极脉冲。在根据该示例性实施方式的液晶显示器及其驱动方法中,在数据充电周期期间产生的栅极起始脉冲 GSP 的数量和间隔与在黑充电周期期间产生的栅极起始脉冲 GSP 的不同。在数据充电周期期间,栅极起始脉冲 GSP 与与大约一个水平周期对应的脉冲宽度产生一次,从而栅极脉冲从栅极驱动 IC631 到 633 顺序供给到每条线。在黑充电周期期间,栅极起始脉冲 GSP 与与大约一个水平周期对应的间隔产生两次或两次以上,从而栅极脉冲从栅极驱动 IC631 到 633 同时供给到至少一条线为间隔隔开的至少两条栅极线。在黑充电周期期间产生的栅极起始脉冲 GSP 的每个脉冲宽度对应于大约一个水平周期。栅极移位时钟 GSC 是用于移动栅极起始脉冲 GSP 的时钟信号。栅极驱动 IC631 到 633 的移位电阻在栅极移位时钟 GSC 的上升沿处移动栅极起始脉冲 GSP。第二和第三栅极驱动 IC6312 和 633 从前一栅极驱动 IC 接收进位信号作为栅极起始脉冲并开始操作。栅极输出使能信号 GOE1 到 GOE3 分别施加到栅极驱动 IC631 到 633。栅极驱动 IC631 到 633 在栅极输出使能信号 GOE1 到 GOE3 的逻辑低周期期间(在逻辑低电平期间),即从前一脉冲的下降沿到下一脉冲的上升沿的周期中输出栅极脉冲。在栅极输出使能信号 GOE1 到 GOE3 的逻辑高周期期间(在逻辑高电平期间),栅极驱动 IC631 到 633 不产生栅极脉冲。在数据充电周期期间,栅极输出使能信号 GOE1 到 GOE3 的逻辑低周期比逻辑高周期长至少三倍,从而栅极脉冲顺序供给到至少三条栅极线。相反,在黑充电周期期间,栅极输出

使能信号 GOE1 到 GOE3 的逻辑高周期比逻辑低周期长至少三倍,从而切断供给到其中没有充数据的块的数据电压。结果,数据充电周期期间的栅极输出使能信号 GOE1 到 GOE3 具有比黑充电周期期间的栅极输出使能信号 GOE1 到 GOE3 小的占空比,并具有与比黑充电周期期间的栅极输出使能信号 GOE1 到 GOE3 相反的相位。

[0031] 数据时序控制信号包括源极起始脉冲 SSP、源极采样时钟 SSC、极性控制信号 POL 和源极输出使能信号 SOE。源极起始脉冲 SSP 表示在第一水平线中将要显示数据的起始像素。源极采样时钟 SSC 表示根据上升沿或下降沿在数据驱动电路 62 中的数据的锁存操作。极性控制信号 POL 控制从数据驱动电路 62 输出的模拟视频数据电压的极性。源极输出使能信号 SOE 控制数据驱动电路 62 的输出。

[0032] 数据驱动电路 62 的每个数据驱动 IC 都包括移位电阻、锁存电路、数字-模拟转换器和输出缓冲器。数据驱动电路 62 在时序控制器 61 的控制下锁存数字视频数据 RGB'。数据驱动电路 62 根据极性控制信号 POL 将数字视频数据 RGB' 转换为模拟正/负伽马补偿电压,从而产生正/负模拟数据电压,由此当扫描在数据充电周期和数据保持周期期间操作的块时将所述数据电压供给到数据线 64。此外,数据驱动电路 62 产生黑电压并当扫描在黑充电周期期间操作的块时将其供给到数据线。黑电压是在液晶单元 Clc 上显示的数据的所有灰度之中最低的灰度,即黑灰度的数据电压。可以以各种方式产生黑电压。例如,通过时序控制器 61 或从外部产生数字黑数据,数据驱动电路 62 将该数字黑数据转换为正/负伽马补偿电压,由此产生供给到数据线 64 的黑电压。同时,如由本申请人提交的韩国专利申请 No. 10-2007-0127758 中公开的,代替黑电压,可使用从数据驱动电路 62 产生的充电共享电压或预充电电压。

[0033] 每个栅极驱动 IC631 到 633 响应于栅极时序控制信号顺序给栅极线 65 供给栅极脉冲。栅极驱动 IC 的构造如图 7 中所示。

[0034] 图 7 显示了栅极驱动 IC631 到 633。

[0035] 参照图 7,每个栅极驱动 IC631 到 633 都包括移位电阻 70、电平移位器 72、连接在移位电阻 70 和电平移位器 72 之间的多个“与”门 71 和用于将栅极输出使能信号 GOE1 到 GOE3 反相的反相器 73。

[0036] 移位电阻 70 根据栅极移位时钟 GSC,使用多个串联的 D 触发器顺序移动栅极起始脉冲 GSP。每个“与”门 71 都通过将移位电阻 70 的输出信号与栅极输出使能信号 GOE1 到 GOE3 的反相信号进行逻辑“与”来产生输出。反相器 73 将栅极输出使能信号 GOE1 到 GOE3 反相并将反相的信号供给到“与”门 71。结果,仅当输出使能信号 GOE1 到 GOE3 处于逻辑低电平时栅极驱动 IC631 到 633 才产生输出。

[0037] 电平移位器 72 将每个“与”门 71 的输出电压的摆动宽度移动到适于驱动液晶显示面板的 TFT 的范围。电平移位器 72 的输出信号 G1 到 Gk 顺序供给到 k 条栅极线(其中 k 是整数)。同时,电平移位器 72 可设置在移位电阻 70 前面,移位电阻 70 可与像素阵列的 TFT 一起直接形成在液晶面板的玻璃基板上。

[0038] 在其中给常规液晶显示器中的三条线加载数据的周期期间,根据该示例性实施方式的液晶显示器给其中载入视频数据电压的块中的三条线供给视频数据,并同时给在其中载入黑电压的块中以至少一条线为间隔隔开的至少两条线供给黑电压。为此,根据该示例性实施方式的液晶显示器应当使用如图 8 中所示的时序控制器 61 提高传输到数据驱动电

路 62 的数字视频数据的传输频率并增加数据驱动电路 62 和栅极驱动电路 63 的操作时序。

[0039] 图 8 显示了时序控制器 61 的数据处理和时序控制信号处理。

[0040] 参照图 8, 时序控制器 61 包括存储器 81、内部数据使能信号产生器 82、读取时钟产生器 83、用于黑数据的信号产生器 84、用于视频数据的信号产生器 85 和选择器 86。

[0041] 存储器 81 包括用于存储三条线的数字视频数据的三线存储器。存储器 81 响应于从读取时钟产生器 83 产生的读取时钟 RCLK 输出存储的数字视频数据 RGB'。内部数据使能信号产生器 82 对外部数据使能信号 EDE 的读取时钟 RCLK 计数并产生用于表示每条线的有效数据周期的内部数据使能信号 IDE。因为通过读取时钟产生器 83 提高了读取时钟 RCLK 的频率, 所以可产生具有比外部数据使能信号 EDE 高的频率的内部数据使能信号 IDE。

[0042] 读取时钟产生器 83 接收点时钟 CLK 并产生具有比点时钟 CLK 高的频率的读取时钟 RCLK。例如, 读取时钟产生器 83 可通过将点时钟 CLK 的频率提高 $4/3$ 倍产生读取时钟 RCLK。当读取时钟 RCLK 的频率是点时钟 CLK 的 $4/3$ 倍时, 读取时钟产生器 83 通过在其中在外部数据使能信号 EDE 中存在三个脉冲的周期期间产生四个脉冲来产生内部数据使能 IDE。在该情形中, 存储器 81 响应于具有比点时钟 CLK 高的频率的读取时钟 RCLK, 输出与内部数据使能 IDE 同步的数字视频数据 RGB', 因而提高了供给到数据驱动电路 62 的数字视频数据 RGB' 的传输频率。

[0043] 用于黑数据的信号产生器 84 响应于内部数据使能 IDE 在黑充电周期期间产生用于控制数据驱动电路 62 的数据时序控制信号和用于控制栅极驱动电路 63 的栅极时序控制信号。用于视频数据的信号产生器 85 响应于内部数据使能 IDE 在数据充电周期期间产生用于控制数据驱动电路 62 的数据时序控制信号和用于控制栅极驱动电路 63 的栅极时序控制信号。在黑充电周期期间产生的一部分数据时序控制信号, 例如源极输出使能信号 SOE, 具有比在数据充电周期期间产生的大的占空比。与在数据充电周期期间产生的那些相比, 在栅极时序控制信号之中在黑充电周期期间产生的栅极起始脉冲 GSP 的数量增加。此外, 在栅极时序控制信号之中在黑充电周期期间产生的栅极输出使能信号 GOE1 到 GOE3 具有与在数据充电周期期间产生的栅极输出使能信号 GOE1 到 GOE3 相反的相位。

[0044] 选择器 86 在黑充电周期期间选择用于黑数据的信号产生器 84 的输出并在数据充电周期期间选择用于视频数据的信号产生器 85 的输出。选择器 86 可用多路复用器实现。

[0045] 图 9 和 10 是显示在根据该示例性实施方式的液晶显示器中的视频数据和黑数据的扫描操作的示意图。

[0046] 参照图 9 和 10, 每个块 BL1 到 BL3 都被时分为视频数据充电周期、数据保持周期和黑充电周期。

[0047] 在周期 T1 期间, 由于与周期 T1 的开始同时仅产生一次的栅极起始脉冲 GSP, 第一栅极驱动 IC631 开始操作, 并重复下述操作, 即给 i 条栅极线 (i 是大于三的整数) 顺序供给栅极脉冲, 在一个水平周期期间停止输出, 然后给栅极线顺序供给栅极脉冲。在周期 T1 期间, 来自数据驱动电路 62 的视频数据电压顺序施加到由第一栅极驱动 IC631 扫描的第一块 BL1 中的液晶单元的每条线。第二栅极驱动 IC632 与周期 T1 的开始同时从第一栅极驱动 IC631 接收进位信号。该进位信号对应于通过移动在前一帧的周期 T3 期间施加到第一栅极驱动 IC631 的栅极起始脉冲 GSP 而产生的进位信号, 并对应于第二栅极驱动 IC632 的栅极起始脉冲 GSP。来自数据驱动电路 62 的黑电压顺序施加到在由第二栅极驱动 IC632 扫描的

第二块 BL2 中的以液晶单元的至少一条线为间隔隔开的至少两条线。在紧接在一个水平周期期间顺序给第一块 BL1 的 i 条线施加视频数据电压之后,在一个水平周期期间重复同时给第二块 BL2 的以至少一条线为间隔隔开的至少两条线施加黑电压的操作。在周期 T1 期间,第三栅极 IC633 不从第二栅极驱动 IC632 接收进位信号。第三块 BL3 保持在前一帧的周期 T3 期间所载入的视频数据电压。

[0048] 在周期 T2 期间,第一栅极驱动 IC631 不从时序控制器 61 接收栅极起始脉冲 GSP。因为第一栅极驱动 IC631 不能进行移动操作,所以在周期 T2 期间其不能输出栅极脉冲。结果,第一块 BL1 保持在周期 T1 期间所载入的视频数据电压。第二栅极驱动 IC632 与周期 T2 的开始同时从第一栅极驱动 IC631 接收进位信号。该进位信号对应于通过移动在前一帧的周期 T3 期间施加到第一栅极驱动 IC631 的栅极起始脉冲 GSP 而产生的进位信号,并对应于第二栅极驱动 IC632 的栅极起始脉冲 GSP。来自数据驱动电路 62 的视频数据电压顺序施加到在由第二栅极驱动 IC632 扫描的第二块 BL2 中的液晶单元的每条线。第三栅极驱动 IC633 与周期 T3 的开始同时从第二栅极驱动 IC632 接收进位信号。该进位信号对应于通过移动在周期 T1 期间施加到第二栅极驱动 IC632 的栅极起始脉冲 GSP 而产生的进位信号,并对应于第三栅极驱动 IC633 的栅极起始脉冲 GSP。来自数据驱动电路 62 的黑电压顺序施加到在由第三栅极驱动 IC633 扫描的第三块 BL3 中的以液晶单元的至少一条线为间隔隔开的至少两条线。在紧接在一个水平周期期间顺序给第二块 BL2 的 i 条线施加视频数据电压之后,在一个水平周期期间重复同时给第三块 BL3 的以至少一条线为间隔隔开的至少两条线施加黑电压的操作。

[0049] 与周期 T3 的开始同时,第一栅极驱动 IC631 接收从时序控制器 61 连续产生三次或三次以上的栅极起始脉冲 GSP。来自数据驱动电路 62 的黑电压续施加到在由第一栅极驱动 IC631 扫描的第一块 BL1 中的以液晶单元的至少一条线为间隔隔开的至少两条线。在周期 T3 期间,第二栅极驱动 IC632 不从第一栅极 IC631 接收进位信号。因为第二栅极驱动 IC632 不能进行移动操作,所以在周期 T3 期间其不能输出栅极脉冲。结果,第二块 BL2 保持在周期 T2 期间所载入的视频数据电压。第三栅极驱动 IC633 与周期 T3 的开始同时从第二栅极驱动 IC632 接收进位信号。该进位信号对应于通过移动在周期 T2 期间施加到第二栅极驱动 IC632 的栅极起始脉冲 GSP 而产生的进位信号,并对应于第三栅极驱动 IC633 的栅极起始脉冲 GSP。来自数据驱动电路 62 的视频数据电压顺序施加到在由第三栅极驱动 IC633 扫描的第三块 BL3 中的液晶单元的每条线。

[0050] 图 11 到 13 显示了根据各个实施方式的液晶显示器的时序控制信号和栅极脉冲。在图 11 到 13 中,仅描述了供给到第一到第九条栅极线 G1 到 G9 的栅极脉冲,由于空间限制,将省略周期 T1 的描述。

[0051] 图 11 显示了供给到根据第一个实施方式的液晶显示器的栅极时序控制信号和栅极脉冲。在图 11 中,虚线表示由栅极驱动 IC631 到 633 中的移位电阻 70 移动过的输出,该输出由栅极输出使能信号 GOE1 到 GOE3 切断。由实线所示的栅极脉冲施加到栅极线 G1 到 G9。

[0052] 参照图 11,根据第一个实施方式的液晶显示器产生具有比外部数据使能信号 EDE 高的频率的内部数据使能信号 IDE。此外,根据第一个实施方式的液晶显示器根据内部数据使能信号 IDE 产生栅极起始脉冲 GSP、栅极移位时钟 GSC 和栅极输出使能信号 GOE1 到 GOE3。

栅极起始脉冲 GSP 仅直接施加到第一栅极驱动 IC631, 第二和第三栅极驱动 IC632 和 633 从前一栅极驱动 IC 接收进位信号作为栅极起始脉冲。栅极移位时钟 GSC 公共地输入到栅极驱动 IC631 到 633。栅极输出使能信号 GOE1 到 GOE3 分别输入到栅极驱动 IC631 到 633。

[0053] 在周期 T1 期间, 第一栅极驱动 IC631 重复下述操作, 即与来自数据驱动电路 62 的视频数据电压同步, 顺序给三条栅极线 G1 到 G3 供给栅极脉冲, 然后在一个水平周期之后顺序给三条栅极线 G4 到 G6 供给栅极脉冲。施加到栅极驱动 IC631 的栅极起始脉冲 GSP 与周期 T1 的开始同时仅产生一次。用于控制第一栅极驱动 IC631 的移位操作的栅极移位时钟 GSC 在大约三个水平周期内连续产生三次, 具有一个水平周期的脉冲宽度, 并在保持大约一个水平周期的逻辑低电平之后再次连续产生三次。用于控制第一栅极驱动 IC631 的输出的第一栅极输出使能信号 GOE1 在大约一个水平周期内产生一次, 具有逻辑高电平的脉冲宽度, 并保持大约三个水平周期的逻辑低电平。第一栅极驱动 IC631 的移位电阻 70 响应于栅极时序控制信号在连续产生三次的栅极移位时钟 GSC 的每个上升沿处移动栅极起始脉冲 GSP。随后, 因为栅极移位时钟 GSC 保持大约一个水平周期的逻辑低电平, 所以第一栅极驱动 IC631 中的移位电阻 70 的第三 D 触发器将第四个水平周期保持为逻辑高电平。在第一到第三水平周期期间, 即在周期 B 期间, 因为第一栅极输出使能信号 GOE1 保持逻辑低电平, 所以第一栅极驱动 IC631 顺序给第一到第三条栅极线 G1 到 G3 供给栅极脉冲。在第四个水平周期期间, 即在周期 C 期间, 因为第一栅极输出使能信号 GOE1 被反相为逻辑高电平, 所以“与”门 71 的输出变为“0”。结果, 即使移位电阻 70 的第三 D 触发器的输出为“1”, 第六条栅极线 G6 的输出仍变为低电位电压 V_{gl} 。与此类似, 第一栅极驱动 IC631 在周期 T1 期间顺序给三条栅极线供给栅极脉冲, 并在一个水平周期内不输出栅极脉冲。

[0054] 与周期 T1 的开始同时, 第二栅极驱动 IC632 从第一栅极驱动 IC631 接收在不同的时刻连续产生三次的进位信号作为栅极起始脉冲 GSP。在周期 T1 期间, 第二栅极驱动 IC632 重复下述操作, 即响应于仅在周期 C 期间变为逻辑低电平的第二栅极输出使能信号 GOE2 同时给以一条线为间隔隔开的两条栅极线供给栅极脉冲, 然后响应于在周期 B 期间保持为逻辑高电平的第二栅极输出使能信号 GOE2 停止所述输出。

[0055] 在周期 T1 期间, 给第三栅极驱动 IC633 正常施加栅极移位时钟 GSC, 并给第三栅极驱动 IC633 施加具有与第二栅极输出使能信号 GOE2 相同相位的第三栅极输出使能信号 GOE3。然而, 在周期 T1 期间, 没有进位信号从第二栅极驱动 IC632 输入到第三栅极驱动 IC633。结果, 第三块 BL3 的液晶单元保持在前一帧的周期 T3 期间所载入的视频数据电压。

[0056] 在周期 T1 期间, 其中暂时没有产生脉冲的栅极移位时钟 GSC 的暂停周期与第一栅极输出使能信号 GOE1 的逻辑高周期以及第二和第三栅极输出使能信号 GOE2 和 GOE3 的逻辑低周期重叠。

[0057] 在周期 T3 开始时, 尽管栅极移位时钟 GSC 以与前一个相同的图案产生, 但施加到第一栅极驱动 IC631 的栅极起始脉冲 GSP 变为在不同时刻的三个脉冲。每个脉冲都具有大约一个水平周期的脉冲宽度。从产生第一个脉冲开始大约一个水平周期之后产生第二个脉冲, 从产生第二个脉冲开始大约两个水平周期之后产生第三个脉冲。在周期 T3 期间, 与在周期 T1 期间相比, 第一栅极输出使能信号 GOE1 的占空比增加。第一栅极输出使能信号 GOE1 在保持大约三个水平周期的逻辑高电平的脉冲之间具有大约一个水平周期的逻辑低周期。第一栅极驱动 IC631 的移位电阻 70 响应于栅极时序控制信号在虚线所示的栅极移位时钟

GSC 的每个上升沿处移动栅极起始脉冲 GSP。在移位处理中,当栅极移位时钟 GSC 保持大约一个水平周期的逻辑低电平时,第一栅极驱动 IC631 的移位电阻 70 保持之前的输出。在第一到第三个水平周期期间,即在周期 B 期间,因为第一栅极输出使能信号 GOE1 保持逻辑高电平,所以从第一栅极驱动 IC631 没有输出。在第四个水平周期期间,即在周期 C 期间,因为第一栅极输出使能信号 GOE1 被反相为逻辑低电平,所以第一栅极驱动 IC631 同时给第一和第三条栅极线 G1 和 G3 供给栅极脉冲。随后,在第五到第七个水平周期期间,即在周期 B 期间,第一栅极驱动 IC631 的移位电阻 70 继续移位操作。在第五到第七个水平周期期间,因为第一栅极输出使能信号 GOE1 具有逻辑高电平,所以第一栅极驱动 IC631 不产生输出。在第八个水平周期期间,即在周期 C 期间,因为第一栅极输出使能信号 GOE1 被反相为逻辑低电平,所以第一栅极驱动 IC631 同时给第二、第四和第六条栅极线 G2, G4 和 G6 输出栅极脉冲。与此类似,在周期 T3 期间,与来自数据驱动电路 62 的黑电压同步,第一栅极驱动 IC631 同时给以至少一条线为间隔隔开的两条栅极线供给栅极脉冲。

[0058] 在周期 T3 期间,给第二栅极驱动 IC632 施加栅极移位时钟 GSC,并给第二栅极驱动 IC632 施加具有较小占空比的第二栅极输出使能信号 GOE2。在周期 T3 期间,没有进位信号从第一栅极驱动 IC631 输入到第二栅极驱动 IC632。结果,第二块 BL2 的液晶单元保持在前一帧的周期 T3 期间所载入的视频数据电压。

[0059] 在周期 T3 期间,第三栅极驱动 IC633 从第二栅极驱动 IC632 接收仅具有一个脉冲的进位信号。在周期 T3 期间,第三栅极驱动 IC633 重复下述操作,即响应于在周期 B 期间变为逻辑低电平的第三栅极输出使能信号 GOE3 顺序给三条栅极线供给栅极脉冲,然后将所述输出停止一个水平周期。

[0060] 同时,在周期 T2 期间,因为第一栅极驱动 IC631 从第三栅极驱动 IC633 没有接收进位信号,所以不产生输出。结果,第一块 BL1 的液晶单元保持在周期 T1 期间所载入的视频数据电压。

[0061] 在周期 T2 开始时,第一栅极驱动 IC631 给第二栅极驱动 IC632 传输与在周期 T1 期间施加的栅极起始脉冲 GSP 相同的信号作为进位信号。在周期 T2 期间,第二栅极输出使能信号 GOE2 变为具有较小占空比的脉冲的形式,而栅极移位时钟 GSC 重复与周期 T 期间相同的图案。结果,在周期 T2 期间,第二栅极驱动 IC632 重复下述操作,即与来自数据驱动电路 62 的视频数据电压同步,顺序给三条栅极线供给栅极脉冲,然后将所述输出停止一个水平周期。在周期 T2 期间,视频数据电压顺序施加到第二块 BL2 中的液晶单元的每条线。

[0062] 在周期 T2 开始时,第二栅极驱动 IC632 给第三栅极驱动 IC633 传输与在周期 T3 期间施加给第一栅极驱动 IC631 的栅极起始脉冲 GSP 相同的信号作为进位信号。在周期 T2 期间,以与周期 T1 相同的图案,即以具有较大占空比的脉冲产生第三栅极输出使能信号 GOE3,栅极移位时钟 GSC 也重复与周期 T 相同的图案。结果,在周期 T2 期间,与来自数据驱动电路 62 的视频数据电压同步,第三栅极驱动 IC633 同时给以至少一条线为间隔隔开的两条栅极线供给栅极脉冲。在周期 T2 期间,黑电压被载入在第三块 BL3 的液晶单元中。

[0063] 通过如图 11 中所示的扫描操作给各个块 BL1 到 BL3 载入黑电压的顺序如下所述。如果产生栅极脉冲的次数为“N”,则给各个块 BL1 到 BL3 充电的顺序可由下面的式子 1 表示。

[0064] [式子 1]

[0065] $3N+1, 3N+3 (N = 0)$

[0066] $3N-1, 3N+1, 3N+3 (N \geq 1)$

[0067] 图 12 显示了供给到根据第二个实施方式的液晶显示器的栅极时序控制信号和栅极脉冲。在图 12 中,省略了在由栅极驱动 IC631 到 633 中的移位电阻 70 移动的输出波形中被栅极输出使能信号 G0E1 到 G0E3 阻挡的波形。

[0068] 参照图 12,根据第二个实施方式的液晶显示器产生具有比外部数据使能信号 EDE 高的频率的内部数据使能信号 IDE。此外,根据第二个实施方式的液晶显示器根据内部数据使能信号 IDE 产生栅极起始脉冲 GSP、栅极移位时钟 GSC 和栅极输出使能信号 G0E1 到 G0E3。栅极起始脉冲 GSP 仅直接施加到第一栅极驱动 IC631,第二和第三栅极驱动 IC632 和 633 从前一栅极驱动 IC 接收进位信号作为栅极起始脉冲。栅极移位时钟 GSC 公共地输入到栅极驱动 IC631 到 633。栅极输出使能信号 G0E1 到 G0E3 分别输入到栅极驱动 IC631 到 633。

[0069] 在周期 T1 期间,第一栅极驱动 IC631 重复下述操作,即与来自数据驱动电路 62 的视频数据电压同步,顺序给五条栅极线 G1 到 G5 供给栅极脉冲,然后在一个水平周期之后顺序给五条栅极线 G6 到 G10 供给栅极脉冲。施加到栅极驱动 IC631 的栅极起始脉冲 GSP 具有大约一个水平周期的脉冲宽度并与周期 T1 的开始同时仅产生一次。栅极移位时钟 GSC 在大约五个水平周期来连续产生五次,具有一个水平周期的脉冲宽度,并在保持大约一个水平周期的逻辑低电平之后再次连续产生五次。第一栅极输出使能信号 G0E1 在一个水平周期内产生一次,具有逻辑高电平的脉冲宽度,并保持大约五个水平周期的逻辑低电平。第一栅极驱动 IC631 的移位电阻 70 响应于栅极时序控制信号在连续产生五次的栅极移位时钟 GSC 的每个上升沿处移动栅极起始脉冲 GSP。随后,因为栅极移位时钟 GSC 保持大约一个水平周期的逻辑低电平,所以第一栅极驱动 IC631 中的移位电阻 70 的第五 D 触发器将第六水平周期保持为逻辑高电平。在第一到第五水平周期期间,即在周期 B 期间,因为第一栅极输出使能信号 G0E1 保持逻辑低电平,所以第一栅极驱动 IC631 顺序给第一到第五条栅极线 G1 到 G5 供给栅极脉冲。在第六个水平周期期间,即在周期 C 期间,因为第一栅极输出使能信号 G0E1 被反相为逻辑高电平,所以“与”门 71 的输出变为“0”。结果,即使移位电阻 70 的第五 D 触发器的输出为“1”,第五条栅极线 G5 的输出在周期 C 期间仍变为低电位电压 V_{g1} 。随后,在第七到第十个水平周期期间,即在周期 B 期间,因为第一栅极输出使能信号 G0E1 保持逻辑低电平,且通过连续产生五次的栅极移位时钟 GSC 将移位操作标准化,所以第一栅极驱动 IC631 顺序给第六到第十条栅极线 G6 到 G10 供给栅极脉冲。与此类似,第一栅极驱动 IC631 在周期 T1 期间顺序给五条栅极线供给栅极脉冲,并在一个水平周期内不输出栅极脉冲。

[0070] 与周期 T1 的开始同时,第二栅极驱动 IC632 从第一栅极驱动 IC631 接收在不同的时刻连续产生三次的进位信号作为栅极起始脉冲 GSP。在周期 T1 期间,第二栅极驱动 IC632 重复下述操作,即响应于仅在周期 C 期间变为逻辑低电平的栅极输出使能信号 G0E2 同时给以一条线为间隔隔开的三条或四条栅极线供给栅极脉冲,然后响应于在周期 B 期间保持为逻辑高电平的栅极输出使能信号 G0E2 停止所述输出。

[0071] 在周期 T1 期间,给第三栅极驱动 IC633 正常施加栅极移位时钟 GSC,并给第三栅极驱动 IC633 施加具有与第二栅极输出使能信号 G0E2 相同相位的第三栅极输出使能信号 G0E3。然而,在周期 T1 期间,没有进位信号从第二栅极驱动 IC632 输入到第三栅极驱动

IC633。结果,第三块 BL3 的液晶单元保持在前一帧的周期 T3 期间所载入的视频数据电压。

[0072] 在周期 T3 开始时,尽管栅极移位时钟 GSC 以与前一个相同的图案产生,但施加到第一栅极驱动 IC631 的栅极起始脉冲 GSP 变为在不同时刻的三个脉冲。每个脉冲都具有大约一个水平周期的脉冲宽度。从产生第一个脉冲开始大约一个水平周期之后产生第二个脉冲,从产生第二个脉冲开始大约两个水平周期之后产生第三个脉冲。在周期 T3 期间,与在周期 T1 期间相比,第一栅极输出使能信号 GOE1 的占空比增加。第一栅极输出使能信号 GOE1 在保持大约五个水平周期的逻辑高电平的脉冲之间具有大约一个水平周期的逻辑低周期。第一栅极驱动 IC631 的移位电阻 70 响应于栅极时序控制信号在栅极移位时钟 GSC 的每个上升沿处移动栅极起始脉冲 GSP。在移位处理中,当栅极移位时钟 GSC 保持大约一个水平周期的逻辑低电平时,第一栅极驱动 IC631 的移位电阻 70 保持之前的输出。在第一到第五个水平周期期间,即在周期 B 期间,因为第一栅极输出使能信号 GOE1 保持逻辑高电平,所以从第一栅极驱动 IC631 没有输出。在第六个水平周期期间,即在周期 C 期间,因为第一栅极输出使能信号 GOE1 被反相为逻辑低电平,所以第一栅极驱动 IC631 同时给第一、第三和第五条栅极线 G1, G3 和 G5 供给栅极脉冲。随后,在第七到第十一个水平周期期间,即在周期 B 期间,第一栅极驱动 IC631 的移位电阻 70 继续移位操作。在第七到第十一个水平周期期间,因为第一栅极输出使能信号 GOE1 具有逻辑高电平,所以第一栅极驱动 IC631 不产生输出。在第十二个水平周期期间,即在周期 C 期间,因为第一栅极输出使能信号 GOE1 被反相为逻辑低电平,所以第一栅极驱动 IC631 同时给第二、第四、第六和第八条栅极线 G2, G4, G6 和 G8 输出栅极脉冲。与此类似,在周期 T3 期间,与来自数据驱动电路 62 的黑电压同步,第一栅极驱动 IC631 同时给以至少一条线为间隔隔开的三条或四条栅极线供给栅极脉冲。

[0073] 在周期 T3 期间,给第二栅极驱动 IC632 施加栅极移位时钟 GSC,并给第二栅极驱动 IC632 施加具有较小占空比的第二栅极输出使能信号 GOE2。在周期 T3 期间,没有进位信号从第一栅极驱动 IC631 输入到第二栅极驱动 IC632。结果,第二块 BL2 的液晶单元保持在前一帧的周期 T3 期间所载入的视频数据电压。

[0074] 在周期 T3 期间,第三栅极驱动 IC633 从第二栅极驱动 IC632 接收仅具有一个脉冲的进位信号。在周期 T3 期间,第三栅极驱动 IC633 重复下述操作,即响应于在周期 B 期间变为逻辑低电平的第三栅极输出使能信号 GOE3 同时给五条栅极线供给栅极脉冲,然后将所述输出停止一个水平周期。

[0075] 同时,在周期 T2 期间,因为第一栅极驱动 IC631 从第三栅极驱动 IC633 没有接收进位信号,所以不产生输出。结果,第一块 BL1 的液晶单元保持在周期 T1 期间所载入的视频数据电压。

[0076] 与周期 T2 的开始同时,第一栅极驱动 IC631 给第二栅极驱动 IC632 传输与在周期 T1 期间施加的栅极起始脉冲 GSP 相同的信号作为进位信号。在周期 T2 期间,第二栅极输出使能信号 GOE2 变为具有较小占空比的脉冲的形式,而栅极移位时钟 GSC 重复与周期 T 期间相同的图案。结果,在周期 T2 期间,第二栅极驱动 IC632 重复下述操作,即与来自数据驱动电路 62 的视频数据电压同步,顺序给五条栅极线供给栅极脉冲,然后将所述输出停止一个水平周期。在周期 T2 期间,视频数据电压顺序施加到第二块 BL2 中的液晶单元的每条线。

[0077] 与周期 T2 的开始同时,第二栅极驱动 IC632 给第三栅极驱动 IC633 传输与在周期 T3 期间施加给第一栅极驱动 IC631 的栅极起始脉冲 GSP 相同的信号作为进位信号。在周期

T2 期间, 以与周期 T1 相同的图案, 即以具有较大占空比的脉冲产生第三栅极输出使能信号 GOE3, 栅极移位时钟 GSC 也重复与周期 T 相同的图案。结果, 在周期 T2 期间, 与来自数据驱动电路 62 的视频数据电压同步, 第三栅极驱动 IC633 同时给以至少一条线为间隔隔开的至少两条栅极线供给栅极脉冲。在周期 T2 期间, 黑电压被载入在第三块 BL3 的液晶单元中。

[0078] 通过如图 12 中所示的扫描操作给各个块 BL1 到 BL3 载入黑电压的顺序如下所述。如果产生栅极脉冲的次数为“N”, 则给各个块 BL1 到 BL3 充电的顺序可由下面的式子 2 表示。

[0079] [式子 2]

[0080] $5N+1, 5N+3, 5N+5 (N = 0)$

[0081] $5N-3, 5N-1, 5N+1, 5N+3, 5N+5 (N \geq 1)$

[0082] 图 13 显示了供给到根据第三个实施方式的液晶显示器的栅极时序控制信号和栅极脉冲。在图 13 中, 省略了在由栅极驱动 IC631 到 633 中的移位电阻 70 移动的输出波形中被栅极输出使能信号 GOE1 到 GOE3 阻挡的波形。

[0083] 参照图 13, 根据第三个实施方式的液晶显示器产生具有比外部数据使能信号 EDE 高的频率的内部数据使能信号 IDE。此外, 根据第三个实施方式的液晶显示器根据内部数据使能信号 IDE 产生栅极起始脉冲 GSP、栅极移位时钟 GSC 和栅极输出使能信号 GOE1 到 GOE3。栅极起始脉冲 GSP 仅直接施加到第一栅极驱动 IC631, 第二和第三栅极驱动 IC632 和 633 从前一栅极驱动 IC 接收进位信号作为栅极起始脉冲。栅极移位时钟 GSC 公共地输入到栅极驱动 IC631 到 633。栅极输出使能信号 GOE1 到 GOE3 分别输入到栅极驱动 IC631 到 633。

[0084] 在周期 T1 期间, 第一栅极驱动 IC631 重复下述操作, 即与来自数据驱动电路 62 的视频数据电压同步, 顺序给三条栅极线 G1 到 G3 供给栅极脉冲, 然后在一个水平周期之后顺序给三条栅极线 G4 到 G6 供给栅极脉冲。施加到栅极驱动 IC631 的栅极起始脉冲 GSP 具有大约一个水平周期的脉冲宽度并与周期 T1 的开始同时仅产生一次。栅极移位时钟 GSC 在大约三个水平周期内连续产生三次, 具有一个水平周期的脉冲宽度, 并在保持大约一个水平周期的逻辑低电平之后再次连续产生三次。第一栅极输出使能信号 GOE1 在大约一个水平周期内产生一次, 具有逻辑高电平的脉冲宽度, 并保持大约三个水平周期的逻辑低电平。第一栅极驱动 IC631 的移位电阻 70 响应于栅极时序控制信号在连续产生三次的栅极移位时钟 GSC 的每个上升沿处移动栅极起始脉冲 GSP。随后, 因为栅极移位时钟 GSC 保持大约一个水平周期的逻辑低电平, 所以第一栅极驱动 IC631 中的移位电阻 70 的第三 D 触发器在第四水平周期期间保持为逻辑高电平。在第一到第三水平周期期间, 即在周期 B 期间, 因为第一栅极输出使能信号 GOE1 保持逻辑低电平, 所以第一栅极驱动 IC631 顺序给第一到第三条栅极线 G1 到 G3 供给栅极脉冲。在第四个水平周期期间, 即在周期 C 期间, 因为第一栅极输出使能信号 GOE1 被反相为逻辑高电平, 所以“与”门 71 的输出变为“0”。结果, 即使移位电阻 70 的第三 D 触发器的输出为“1”, 第三条栅极线 G3 的电压在周期 C 期间仍变为低电位电压 V_{gl} 。随后, 在第五到第七个水平周期期间, 即在周期 B 期间, 因为第一栅极输出使能信号 GOE1 保持逻辑低电平, 且通过连续产生三次的栅极移位时钟 GSC 将移位操作标准化, 所以第一栅极驱动 IC631 顺序给第四到第六条栅极线 G4 到 G6 供给栅极脉冲。与此类似, 第一栅极驱动 IC631 在周期 T1 期间顺序给三条栅极线供给栅极脉冲, 并在一个水平周期内不输出栅极脉冲。

[0085] 与周期 T1 的开始同时,第二栅极驱动 IC632 从第一栅极驱动 IC631 接收在大约四个水平周期的不同的时刻连续产生三次的进位信号作为栅极起始脉冲 GSP。在周期 T1 期间,第二栅极驱动 IC632 重复下述操作,即响应于仅在周期 C 期间变为逻辑低电平的第二栅极输出使能信号 GOE2 同时给以一条线为间隔隔开的两条或三条栅极线供给栅极脉冲,然后响应于在周期 B 期间保持为逻辑高电平的第二栅极输出使能信号 GOE2 停止所述输出。

[0086] 在周期 T1 期间,给第三栅极驱动 IC633 正常施加栅极移位时钟 GSC,并给第三栅极驱动 IC633 施加具有与第二栅极输出使能信号 GOE2 相同相位的第三栅极输出使能信号 GOE3。然而,在周期 T1 期间,没有进位信号从第二栅极驱动 IC632 输入到第三栅极驱动 IC633。结果,第三块 BL3 的液晶单元保持在前一帧的周期 T3 期间所载入的视频数据电压。

[0087] 在周期 T3 开始时,尽管栅极移位时钟 GSC 以与前一个相同的图案产生,但施加到第一栅极驱动 IC631 的栅极起始脉冲 GSP 具有在大约四个水平周期的不同时刻连续产生的三个脉冲。每个脉冲都具有大约一个水平周期的脉冲宽度。从产生第一个脉冲开始大约四个水平周期之后产生第二个脉冲,从产生第二个脉冲开始大约四个水平周期之后产生第三个脉冲。在周期 T3 期间,与在周期 T1 期间相比,第一栅极输出使能信号 GOE1 的占空比增加。第一栅极输出使能信号 GOE1 在保持大约三个水平周期的逻辑高电平的脉冲之间具有大约一个水平周期的逻辑低周期。第一栅极驱动 IC631 的移位电阻 70 响应于栅极时序控制信号在栅极移位时钟 GSC 的每个上升沿处移动栅极起始脉冲 GSP。在移位处理中,当栅极移位时钟 GSC 保持大约一个水平周期的逻辑低电平时,第一栅极驱动 IC631 的移位电阻 70 保持之前的输出。在第一到第三个水平周期期间,即在周期 B 期间,因为第一栅极输出使能信号 GOE1 保持逻辑高电平,所以从第一栅极驱动 IC631 没有输出。在第四个水平周期期间,即在周期 C 期间,因为第一栅极输出使能信号 GOE1 被反相为逻辑低电平,所以第一栅极驱动 IC631 同时给第三条栅极线 G3 供给栅极脉冲。随后,在第五到第七个水平周期期间,即在周期 B 期间,第一栅极驱动 IC631 的移位电阻 70 继续移位操作。在第五到第七个水平周期期间,因为第一栅极输出使能信号 GOE1 具有逻辑高电平,所以第一栅极驱动 IC631 不产生输出。在第八个水平周期期间,即在周期 C 期间,因为第一栅极输出使能信号 GOE1 被反相为逻辑低电平,所以第一栅极驱动 IC631 同时给第二和第六条栅极线 G2 和 G6 输出栅极脉冲。在第九到第十一个水平周期期间,第一栅极驱动 IC631 的移位电阻 70 继续移位操作。在第九到第十一个水平周期期间,因为第一栅极输出使能信号 GOE1 具有逻辑高电平,所以第一栅极驱动 IC631 不产生输出。在第十二个水平周期期间,因为第一栅极输出使能信号 GOE1 被反相为逻辑低电平,所以第一栅极驱动 IC631 同时给第一、第五和第九条栅极线 G1, G5 和 G9 输出栅极脉冲。与此类似,在周期 T3 期间,与来自数据驱动电路 62 的黑电压同步,第一栅极驱动 IC631 同时给以至少一条线为间隔隔开的两条或三条栅极线供给栅极脉冲。

[0088] 在周期 T3 期间,给第二栅极驱动 IC632 施加栅极移位时钟 GSC,并给第二栅极驱动 IC632 施加具有较小占空比的第二栅极输出使能信号 GOE2。在周期 T3 期间,没有进位信号从第一栅极驱动 IC631 输入到第二栅极驱动 IC632。结果,第二块 BL2 的液晶单元保持在前一帧的周期 T3 期间所载入的视频数据电压。

[0089] 在周期 T3 期间,第三栅极驱动 IC633 从第二栅极驱动 IC632 接收仅具有一个脉冲的进位信号。在周期 T3 期间,第三栅极驱动 IC633 重复下述操作,即响应于在周期 B 期间

变为逻辑低电平的第三栅极输出使能信号 G0E3 同时给五条栅极线供给栅极脉冲,然后将所述输出停止一个水平周期。

[0090] 同时,在周期 T2 期间,因为第一栅极驱动 IC631 从第三栅极驱动 IC633 没有接收进位信号,所以不产生输出。结果,第一块 BL1 的液晶单元保持在周期 T1 期间所载入的视频数据电压。

[0091] 与周期 T2 的开始同时,第一栅极驱动 IC631 给第二栅极驱动 IC632 传输与在周期 T1 期间施加的栅极起始脉冲 GSP 相同的信号作为进位信号。在周期 T2 期间,第二栅极输出使能信号 G0E2 变为具有较小占空比的脉冲的形式,而栅极移位时钟 GSC 重复与周期 T 期间相同的图案。结果,在周期 T2 期间,第二栅极驱动 IC632 重复下述操作,即与来自数据驱动电路 62 的视频数据电压同步,顺序给三条栅极线供给栅极脉冲,然后将所述输出停止一个水平周期。在周期 T2 期间,视频数据电压顺序施加到第二块 BL2 中的液晶单元的每条线。

[0092] 与周期 T2 的开始同时,第二栅极驱动 IC632 给第三栅极驱动 IC633 传输与在周期 T3 期间施加给第一栅极驱动 IC631 的栅极起始脉冲 GSP 相同的信号作为进位信号。在周期 T2 期间,以与周期 T1 相同的图案,即以具有较大占空比的脉冲产生第三栅极输出使能信号 G0E3,栅极移位时钟 GSC 也重复与周期 T 相同的图案。结果,在周期 T2 期间,与来自数据驱动电路 62 的视频数据电压同步,第三栅极驱动 IC633 同时给以至少一条线为间隔隔开的至少两条栅极线供给栅极脉冲。在周期 T2 期间,黑电压被载入在第三块 BL3 的液晶单元中。

[0093] 通过如图 13 中所示的扫描操作给各个块 BL1 到 BL3 载入黑电压的顺序如下所述。如果产生栅极脉冲的次数为“N”,则给各个块 BL1 到 BL3 充电的顺序可由下面的式子 3 表示。

[0094] [式子 3]

[0095] $3N+3 (N = 0)$

[0096] $3N-1, 3N+3 (N = 1)$

[0097] $3N-5, 3N-1, 3N+3 (N \geq 1)$

[0098] 如上所述,根据所述示例性实施方式的液晶显示器及其驱动方法通过控制栅极时序控制信号可同时给以至少一条线为间隔隔开的至少两条栅极线供给栅极脉冲。因此,即使使用任意的栅极驱动 IC,根据所述示例性实施方式的液晶显示器及其驱动方法也可同时给在其中施加有黑电压的块中的至少两条栅极线供给栅极脉冲。

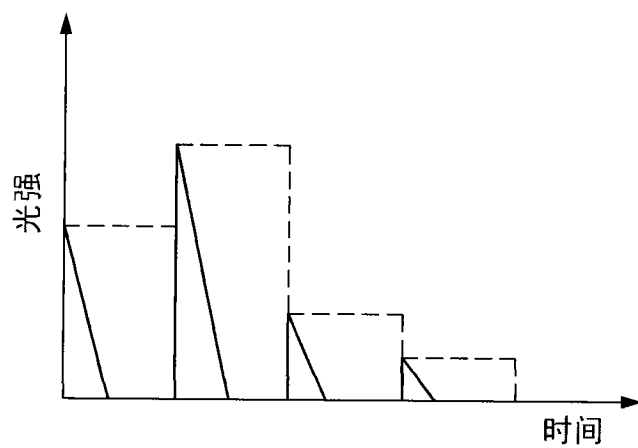


图 1



图 2

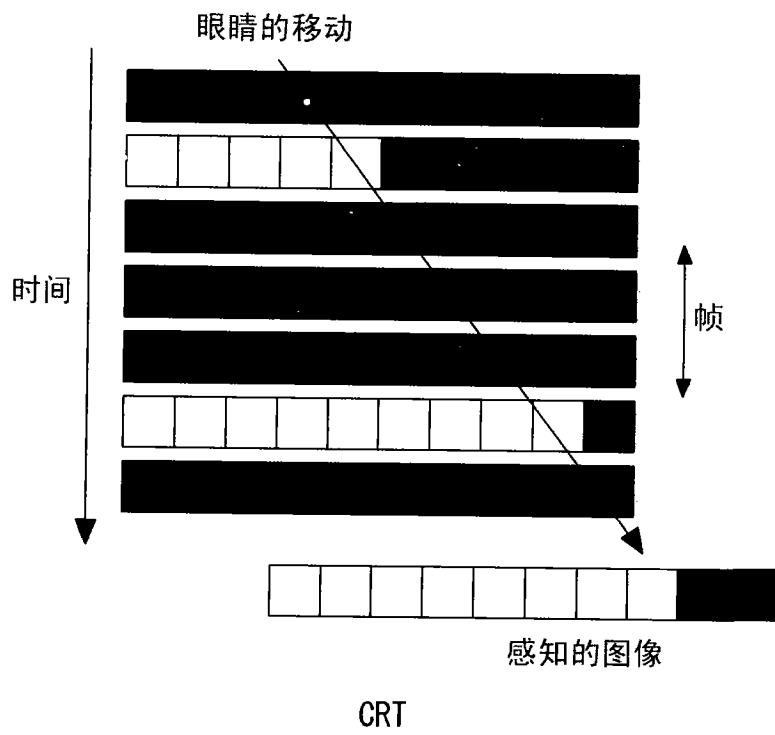


图 3

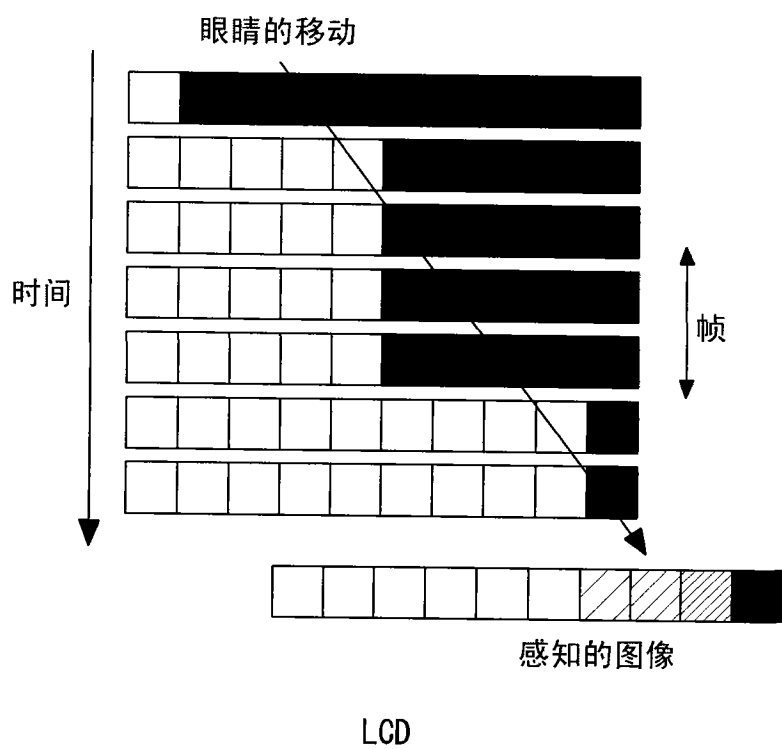


图 4

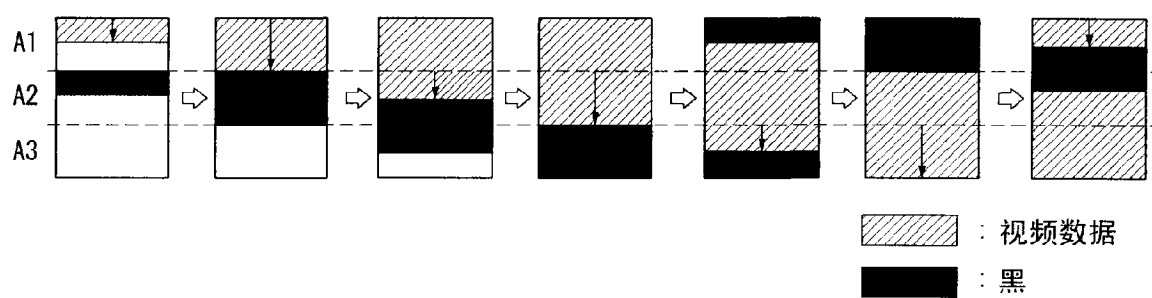


图 5

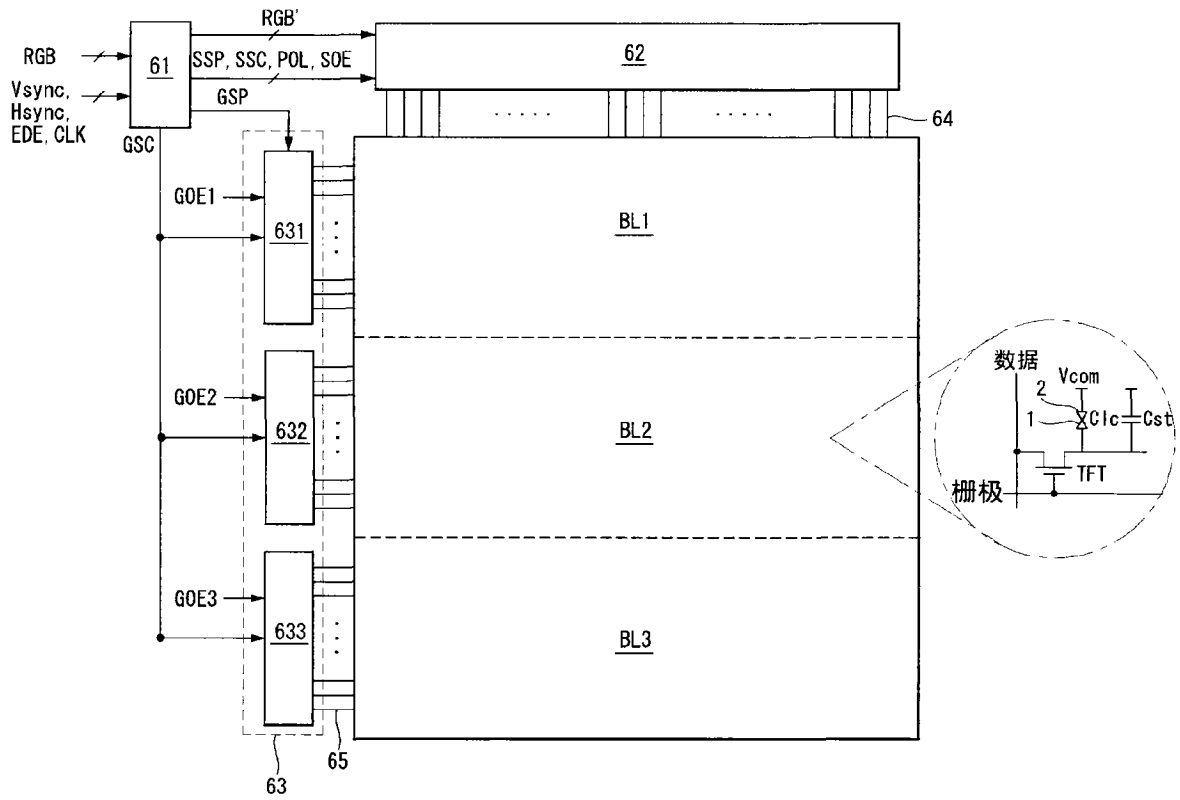


图 6

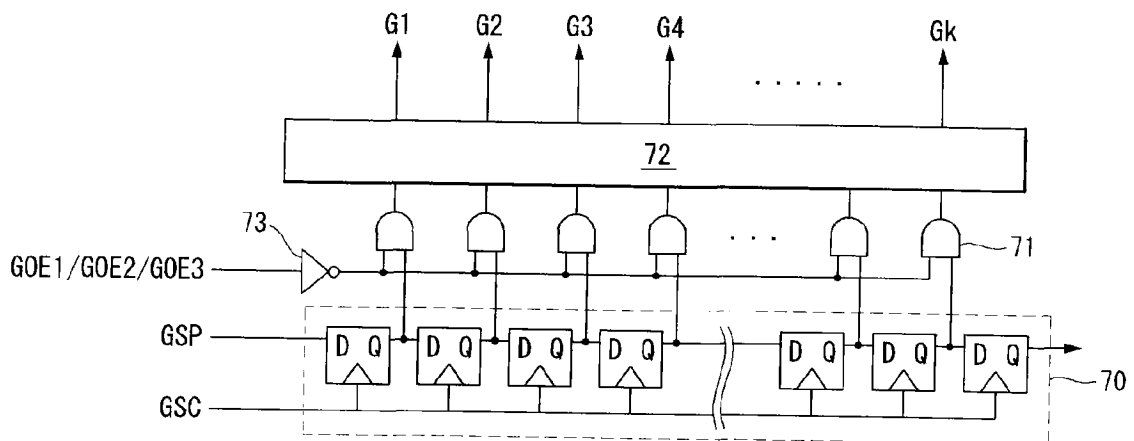


图 7

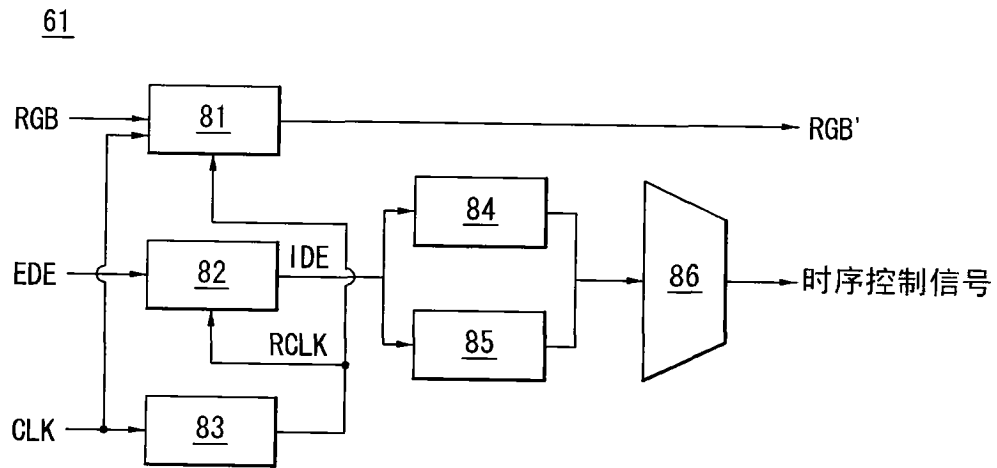


图 8

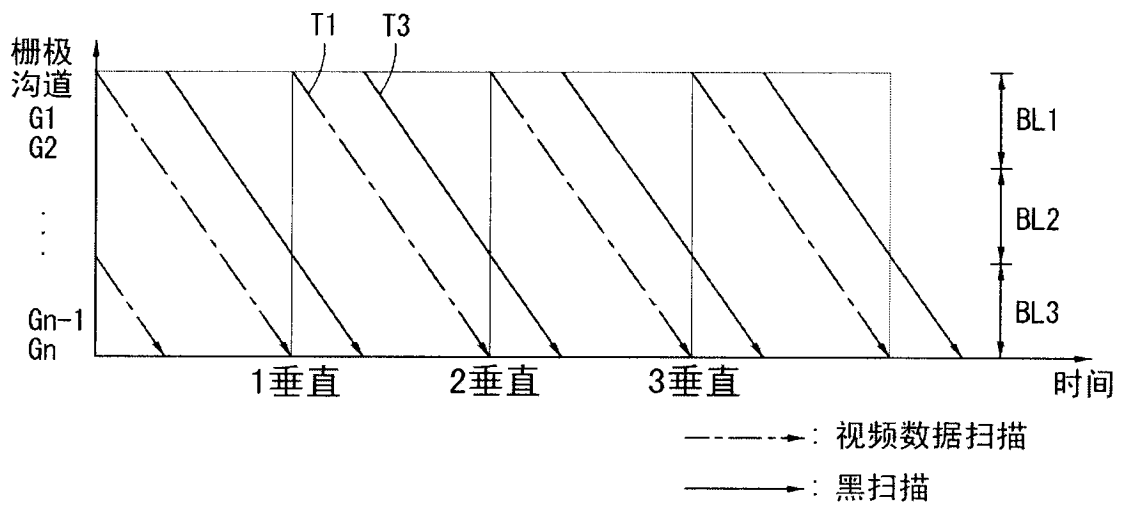


图 9

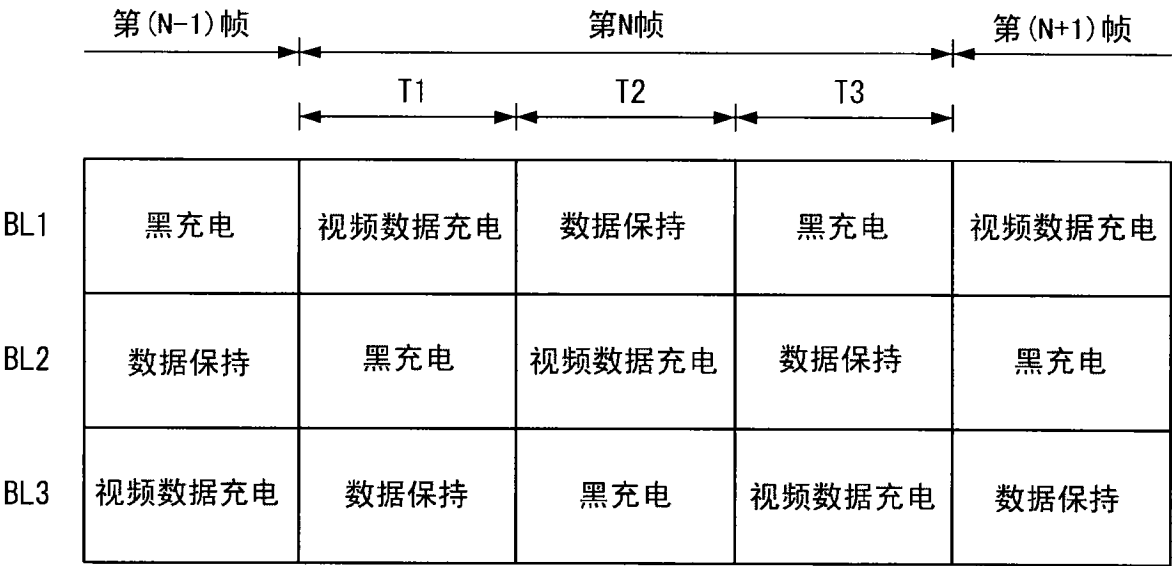


图 10

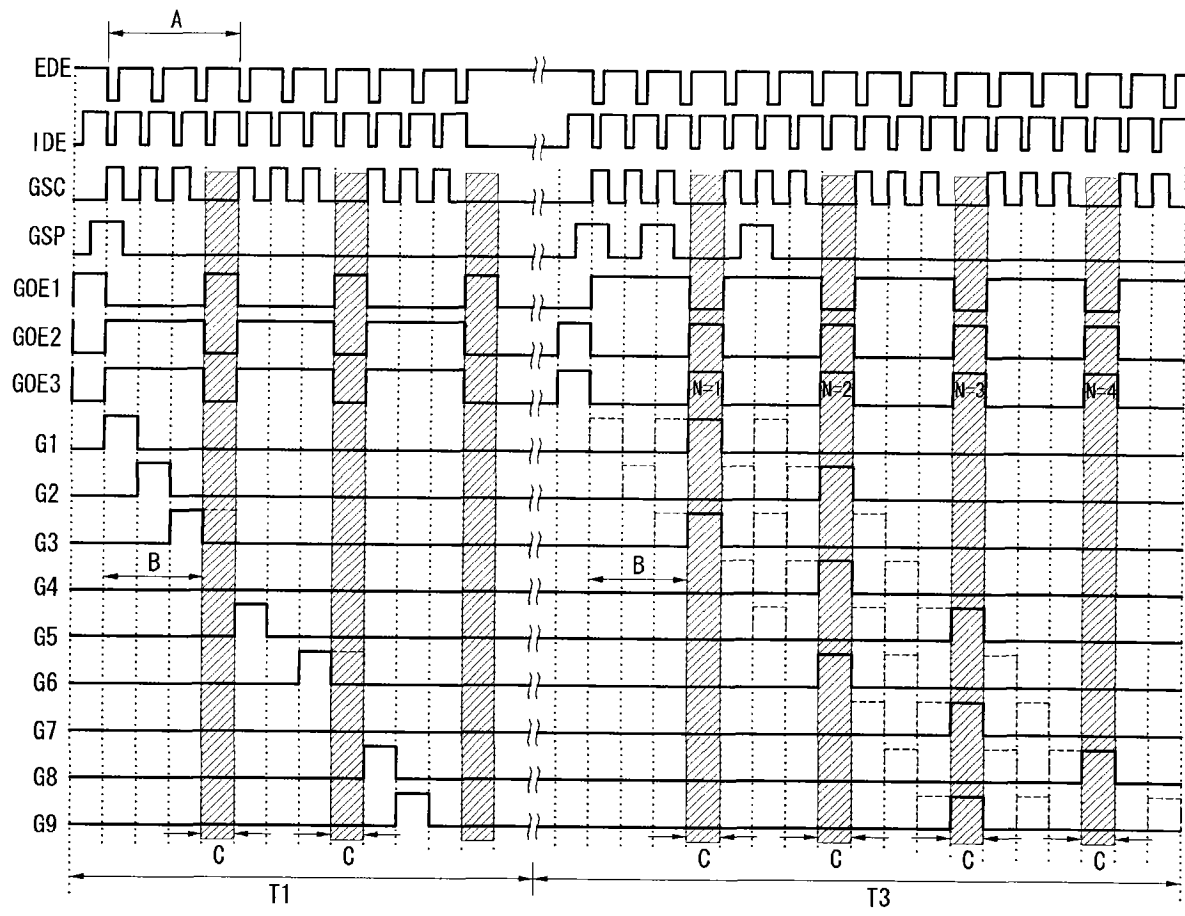


图 11

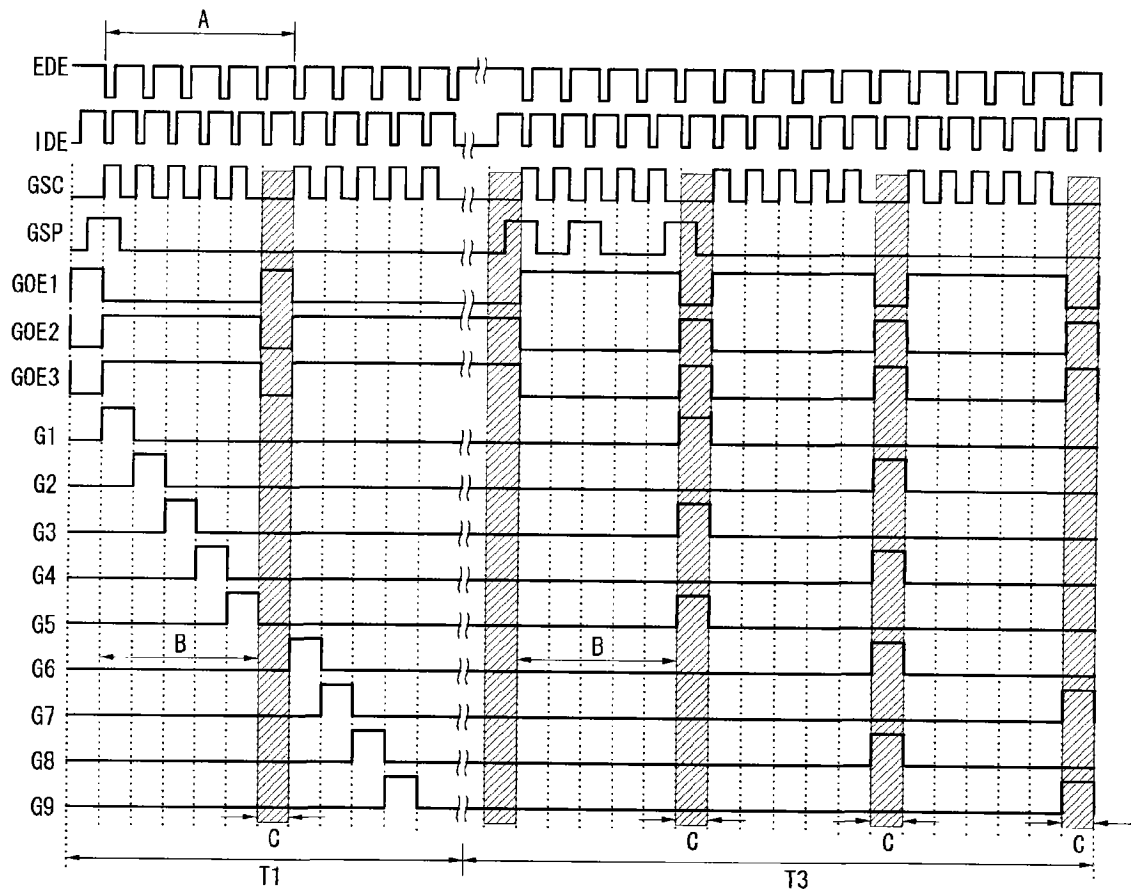


图 12

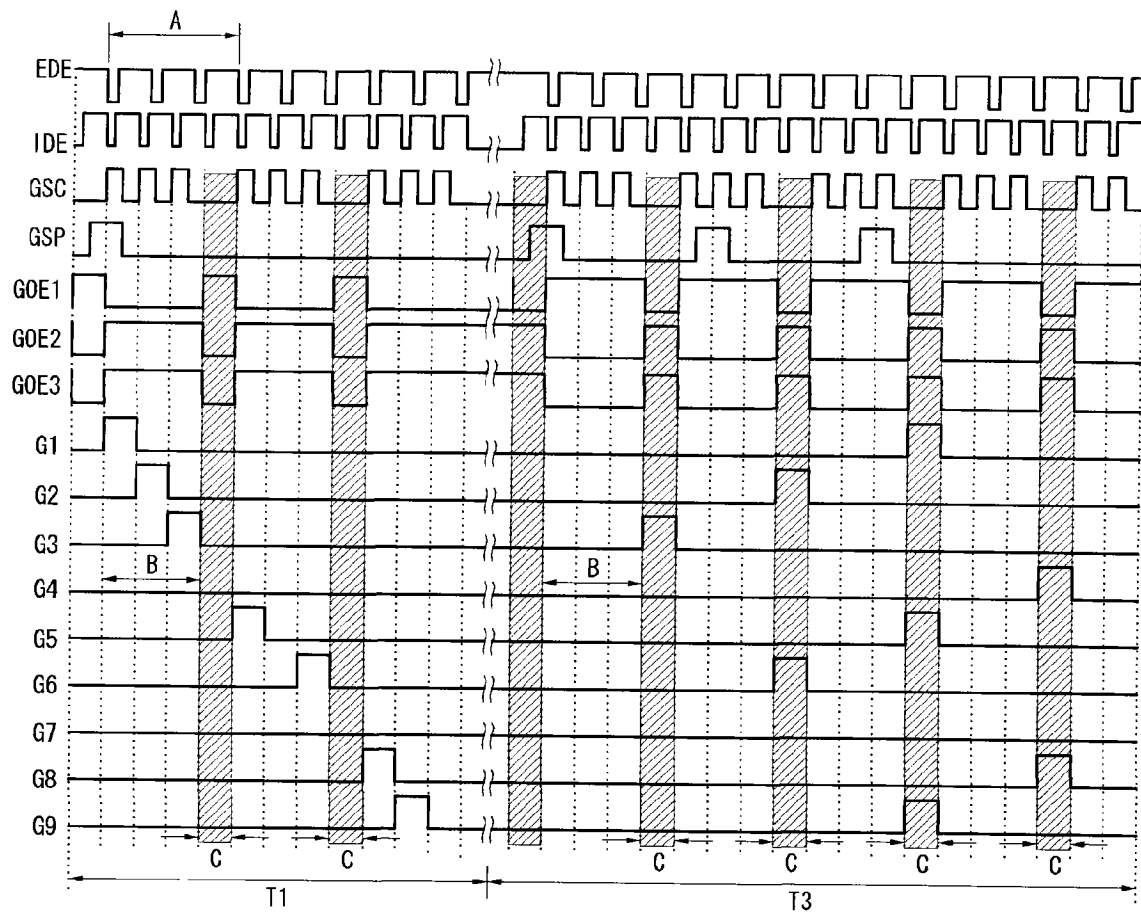


图 13

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	CN101520993B	公开(公告)日	2013-06-12
申请号	CN200810179051.X	申请日	2008-11-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	南炫宅 张修赫 文明国 金钟佑		
发明人	南炫宅 张修赫 文明国 金钟佑		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3648 G09G2310/067 G09G2310/08 G09G2310/062 G09G2320/0261 G09G2370/08		
代理人(译)	徐金国		
优先权	1020080017995 2008-02-27 KR		
其他公开文献	CN101520993A		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种脉冲驱动液晶显示器及其驱动方法。该液晶显示器包括液晶显示面板，在其上多条数据线和多条栅极线彼此交叉；数据驱动电路，其用于给所述数据线供给视频数据电压和黑电压；和多个栅极驱动IC，其用于在第一周期期间与所述视频数据电压同步地顺序给相邻的栅极线供给栅极脉冲，然后在第二周期期间与所述黑电压同步地同时给以至少一条线为间隔隔开的栅极线供给栅极脉冲。

