



(12) 发明专利

(10) 授权公告号 CN 101297349 B

(45) 授权公告日 2010.08.18

(21) 申请号 200680040326.0

(22) 申请日 2006.07.05

(30) 优先权数据

320450/2005 2005.11.04 JP

(85) PCT申请进入国家阶段日

2008.04.28

(86) PCT申请的申请数据

PCT/JP2006/313372 2006.07.05

(87) PCT申请的公布数据

W02007/052384 JA 2007.05.10

(73) 专利权人 夏普株式会社

地址 日本大阪府

(72) 发明人 富吉暎

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 张鑫

(51) Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

(56) 对比文件

JP 特开 2003-173173 A, 2003.06.20, 全文.

CN 1445595 A, 2003.10.01, 全文.

JP 特开平 8-123359 A, 1996.05.17, 全文.

审查员 丁芃

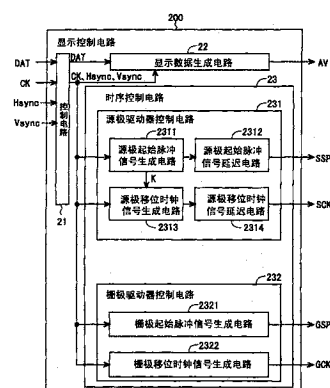
权利要求书 4 页 说明书 10 页 附图 7 页

(54) 发明名称

显示装置及其驱动电路和驱动方法

(57) 摘要

本发明涉及一种使用多晶硅液晶面板的显示装置。本发明的目的在于,不会增加消耗功率且不会增大电路规模,而能够在源极起始脉冲信号(SSP)上升时,充分地确保保持期间及准备期间。在显示控制电路(200)中,包括:生成源极起始脉冲信号(SSP)的源极起始脉冲信号生成电路(2311);以及生成源极移位时钟信号(SCK)的源极移位时钟信号生成电路(2313)。源极移位时钟信号生成电路(2313)根据由源极起始脉冲信号生成电路(2311)输出的源极移位时钟变形指示信号(K),在各水平扫描期间只在源极起始脉冲信号(SSP)将要上升之前的期间内,缩短源极移位时钟信号(SCK)维持在高电平的期间。



1. 一种驱动电路,其特征在于,

是一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在所述显示部显示影像的显示装置的驱动电路,

包括:

显示控制电路,该显示控制电路根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成所述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

图像信号线驱动电路,该图像信号线驱动电路接受由所述显示控制电路输出的所述图像信号、所述源极起始脉冲信号和所述源极移位时钟信号,在各水平扫描期间当输出所述源极起始脉冲信号的脉冲之后,根据所述源极移位时钟信号的脉冲采样所述图像信号,并将基于该采样得到的图像信号的电压作为所述驱动用图像信号并施加到所述多根图像信号线上,

所述显示控制电路,使得在将要输出所述源极起始脉冲信号的脉冲之前所输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲宽度小于所述第 1 宽度。

2. 如权利要求 1 中所示的驱动电路,其特征在于,

所述显示控制电路通过变更所述源极移位时钟信号的占空比,从而使得在将要输出所述源极起始脉冲信号的脉冲之前所输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲宽度小于所述第 1 宽度。

3. 如权利要求 1 中所示的驱动电路,其特征在于,

所述显示控制电路包括:

根据所述源时钟信号生成所述源极起始脉冲信号的源极起始脉冲信号生成电路;以及根据所述源时钟信号生成所述源极移位时钟信号的源极移位时钟信号生成电路,

所述源极起始脉冲信号生成电路生成源极移位时钟变形指示信号,并且将该源极移位时钟变形指示信号提供给所述源极移位时钟信号生成电路,

所述源极移位时钟信号生成电路根据所述源极移位时钟变形指示信号,使得在将要输出所述源极起始脉冲信号的脉冲之前所输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲宽度小于所述第 1 宽度。

4. 一种显示装置的驱动电路,所述显示装置通过向配置于显示部的多根图像信号线施加驱动用图像信号而在所述显示部显示影像,其特征在于,所述驱动电路包括:

显示控制电路,该显示控制电路根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成所述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

图像信号线驱动电路,该图像信号线驱动电路接受由所述显示控制电路输出的所述图像信号、所述源极起始脉冲信号和所述源极移位时钟信号,在各水平扫描期间当输出所述源极起始脉冲信号的脉冲之后,根据所述源极移位时钟信号的脉冲采样所述图像信号,并将基于该采样得到的图像信号的电压作为所述驱动用图像信号并施加到所述多根图像信号线上,

所述显示控制电路停止输出在将要输出所述源极起始脉冲信号的脉冲之前所应该输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲。

5. 如权利要求 4 中所示的驱动电路,其特征在于,

所述显示控制电路包括:

根据所述源时钟信号生成所述源极起始脉冲信号的源极起始脉冲信号生成电路;以及根据所述源时钟信号生成所述源极移位时钟信号的源极移位时钟信号生成电路,

所述源极起始脉冲信号生成电路生成源极移位时钟变形指示信号,并且将该源极移位时钟变形指示信号提供给所述源极移位时钟信号生成电路,

所述源极移位时钟信号生成电路根据所述源极移位时钟变形指示信号,停止输出在将要输出所述源极起始脉冲信号的脉冲之前所应该输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲。

6. 一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在所述显示部显示影像的显示装置,其特征在于,

包括:

显示控制电路,该显示控制电路根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成所述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

图像信号线驱动电路,该图像信号线驱动电路接受由所述显示控制电路输出的所述图像信号、所述源极起始脉冲信号和所述源极移位时钟信号,在各水平扫描期间当输出所述源极起始脉冲信号的脉冲之后,根据所述源极移位时钟信号的脉冲采样所述图像信号,并将基于该采样得到的图像信号的电压作为所述驱动用图像信号并施加到所述多根图像信号线上,

所述显示控制电路,使得在将要输出所述源极起始脉冲信号的脉冲之前所输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲宽度小于所述第 1 宽度。

7. 如权利要求 6 所述的显示装置,其特征在于,

所述显示控制电路通过变更所述源极移位时钟信号的占空比,从而使得在将要输出所述源极起始脉冲信号的脉冲之前所输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲宽度小于所述第 1 宽度。

8. 如权利要求 6 所述的显示装置,其特征在于,

所述显示控制电路包括:

根据所述源时钟信号生成所述源极起始脉冲信号的源极起始脉冲信号生成电路;以及根据所述源时钟信号生成所述源极移位时钟信号的源极移位时钟信号生成电路,

所述源极起始脉冲信号生成电路生成源极移位时钟变形指示信号,并且将该源极移位时钟变形指示信号提供给所述源极移位时钟信号生成电路,

所述源极移位时钟信号生成电路根据所述源极移位时钟变形指示信号,使得在将要输出所述源极起始脉冲信号的脉冲之前所输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲宽度小于所述第 1 宽度。

9. 如权利要求 6 所述的显示装置,其特征在于,

至少包括所述图像信号线驱动电路的驱动电路由多晶硅薄膜晶体管构成。

10. 一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在所述显示部显示影像的显示装置,其特征在于,

包括:

显示控制电路,该显示控制电路根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成所述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

图像信号线驱动电路,该图像信号线驱动电路接受由所述显示控制电路输出的所述图像信号、所述源极起始脉冲信号和所述源极移位时钟信号,在各水平扫描期间当输出所述源极起始脉冲信号的脉冲之后,根据所述源极移位时钟信号的脉冲采样所述图像信号,并将基于该采样得到的图像信号的电压作为所述驱动用图像信号并施加到所述多根图像信号线上,

所述显示控制电路停止输出在将要输出所述源极起始脉冲信号的脉冲之前所应该输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲。

11. 如权利要求 10 所述的显示装置,其特征在于,

所述显示控制电路包括:

根据所述源时钟信号生成所述源极起始脉冲信号的源极起始脉冲信号生成电路;以及根据所述源时钟信号生成所述源极移位时钟信号的源极移位时钟信号生成电路,

所述源极起始脉冲信号生成电路生成源极移位时钟变形指示信号,并且将该源极移位时钟变形指示信号提供给所述源极移位时钟信号生成电路,

所述源极移位时钟信号生成电路根据所述源极移位时钟变形指示信号,停止输出在将要输出所述源极起始脉冲信号的脉冲之前所应该输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲。

12. 如权利要求 10 所述的显示装置,其特征在于,

至少包括所述图像信号线驱动电路的驱动电路由多晶硅薄膜晶体管构成。

13. 一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在所述显示部显示影像的显示装置的驱动方法,其特征在于,所述驱动方法包括:

显示控制步骤,该显示控制步骤根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成所述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

图像信号线驱动步骤,该图像信号线驱动步骤接受由所述显示控制步骤输出的所述图像信号、所述源极起始脉冲信号和所述源极移位时钟信号,在各水平扫描期间当输出所述源极起始脉冲信号的脉冲之后,根据所述源极移位时钟信号的脉冲采样所述图像信号,并将基于该采样得到的图像信号的电压作为所述驱动用图像信号并施加到所述多根图像信号线上,

在所述显示控制步骤中,使得在将要输出所述源极起始脉冲信号的脉冲之前所输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲宽度小于所述第 1

宽度。

14. 如权利要求 13 所述的驱动方法,其特征在于,

在所述显示控制步骤中,通过变更所述源极移位时钟信号的占空比,从而使得在将要输出所述源极起始脉冲信号的脉冲之前所输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲宽度小于所述第 1 宽度。

15. 一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在所述显示部显示影像的显示装置的驱动方法,其特征在于,所述驱动方法包括:

显示控制步骤,该显示控制步骤根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成所述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

图像信号线驱动步骤,该图像信号线驱动步骤接受由所述显示控制步骤输出的所述图像信号、所述源极起始脉冲信号和所述源极移位时钟信号,在各水平扫描期间当输出所述源极起始脉冲信号的脉冲之后,根据所述源极移位时钟信号的脉冲采样所述图像信号,并将基于该采样得到的图像信号的电压作为所述驱动用图像信号并施加到所述多根图像信号线上,

在所述显示控制步骤中,停止输出在将要输出所述源极起始脉冲信号的脉冲之前所应该输出的所述源极起始脉冲信号的脉冲的前一个所述源极移位时钟信号的脉冲。

显示装置及其驱动电路和驱动方法

技术领域

[0001] 本发明涉及显示装置及其驱动电路和驱动方法,特别涉及使用 CG 硅液晶面板等的多晶硅液晶面板的显示装置及其驱动电路和驱动方法。

背景技术

[0002] 近些年,开发出一种采用 CG 硅液晶 (Continuous Grain Silicon LiquidCrystal: 连续晶界硅液晶) 面板的液晶显示装置。所谓 CG 硅液晶面板是指将用 CG 硅膜形成的 TFT(Thin Film Transistor: 薄膜晶体管) 作为开关元件使用的液晶面板, CG 硅在结晶边界的配置是有规则的,且形成原子级连续的结构。因此,由于在 CG 硅中电子能够高速地移动,所以能够将驱动用的集成电路安装于液晶面板的基板上。通过这样,利用削减必要的元器件数,以促使成本的降低以及装置的小型化。另外,在下面,将采用 CG 硅液晶面板的液晶显示装置称为 [CG 硅液晶显示装置]。

[0003] 图 2 是表示 CG 硅液晶显示装置的全体构成的框图。该液晶显示装置具有:包括源极驱动器 (图像信号线驱动电路) 300、栅极驱动器 (扫描信号线驱动电路) 400、显示部 500 和电荷泵电路 600 的液晶显示面板 100;以及显示控制电路 200。在显示部 500 中,包括:多根 (n 根) 源极总线 (图像信号线) $SL1 \sim SLn$;多根 (m 根) 栅极总线 (扫描信号线) $GL1 \sim GLm$;以及分别与这些多根源极总线 $SL1 \sim SLn$ 和多根栅极总线 $GL1 \sim GLm$ 的交叉点对应而设置的多个 ($n \times m$ 个) 像素形成部。

[0004] 显示控制电路 200,根据由外部提供的影像信号 DAT、水平同步信号 Hsync、垂直同步信号 Vsync、以及由时钟发生器生成的时钟信号 (以下称为 [源时钟信号]) CK,输出模拟图像信号 AV、用于控制在显示部 500 中显示影像的时序的源极起始脉冲信号 SSP、源极移位时钟信号 SCK、栅极起始脉冲信号 GSP、以及栅极移位时钟信号 GCK。

[0005] 源极驱动器 300 接受由显示控制电路 200 输出的模拟图像信号 AV、源极起始脉冲信号 SSP、以及源极移位时钟信号 SCK,为了在显示部 500 上显示影像,向各源极总线 $SL1 \sim SLn$ 施加驱动用图像信号。这里,在源极驱动器 300 中,在各水平扫描期间,在源极起始脉冲信号 SSP 的上升沿之后,在源极移位时钟信号 SCK 最初上升时开始取入源极起始脉冲信号 SSP。在以往的一般液晶显示装置中,为了使源极驱动器 300 中的源极起始脉冲信号 SSP 的取入正常开始,如图 5 所示,在源极起始脉冲信号 SSP 的上升沿之前设置保持期间,在源极起始脉冲信号 SSP 的上升沿之后设置准备期间。另外,本说明中的所谓保持期间是指为了确实在源极移位时钟信号 SCK 下降后使源极起始脉冲信号 SSP 上升,而在从源极移位时钟信号 SCK 的下降沿时间点开始到源极起始脉冲信号 SSP 的上升沿时间点为止设置的期间。另外,所谓准备期间是指为了在源极移位时钟信号 SCK 上升的时间点确实地使源极起始脉冲信号 SSP 的逻辑电平变为高电平,而在从源极起始脉冲信号 SSP 的上升沿时间点开始到源极移位时钟信号 SCK 的上升沿时间点为止设置的期间。

[0006] 然而,在 CG 硅液晶显示装置的情况下,由于在液晶面板 100 内源极起始脉冲信号 SSP 比源极移位时钟信号 SCK 具有更充分的延迟,所以在显示控制电路 200 中如图 6 所示,

即使不设定保持期间而生成源极移位时钟信号 SCK 和源极起始脉冲信号 SSP, 也能够源极驱动器 300 中正确地进行源极起始脉冲信号 SSP 的取入。

[0007] 关于这样的 CG 硅液晶显示装置, 近些年向缩小外框发展。因此, 如上所述, 在不设定保持期间而生成源极移位时钟信号 SCK 和源极起始脉冲信号 SSP 的情况下, 如果源极起始脉冲信号 SSP 相对于源极移位时钟信号 SCK 的延迟不充分地大, 则对影像显示会产生不良情况。结果, 当在显示控制电路 200 中生成源极移位时钟信号 SCK 和源极起始脉冲信号 SSP 时, 必须设定保持期间。

[0008] 如果举例而言, 有一种液晶显示装置, 该装置设定源时钟信号 CK 的周期为 T, 源极移位时钟信号 SCK 的周期为 3T, 保持期间 T_h 及准备期间 T_s 应该分别满足下面式 (1) 及 (2)。另外, 图 7 是这样的液晶显示装置的信号波形图。

[0009] $0.5T \leq T_h < T \quad \cdots (1)$

[0010] $2T < T_s \leq 2.5T \quad \cdots (2)$

[0011] 如根据上述例子, 保持期间 T_h 及准备期间 T_s 不是源时钟信号 CK 的周期 T 的整数倍。以往, 在这样情况下, 提高源时钟信号 CK 的周期, 或者进行时钟的两边沿驱动。

[0012] 专利文献 1: 日本专利特开 2003-173173 号公报

[0013] 然而, 如果提高源时钟信号 CK 的频率, 则增加了消耗功率。另外, 在进行时钟的两边沿驱动的情况下, 由于采用两相时钟等, 会增大电路规模, 且使设计变得复杂。

[0014] 因此, 本发明目的在于, 在 CG 硅液晶显示装置等的使用多晶硅液晶面板的显示装置中, 不增大消耗功率或不增大电路规模, 而在源极起始脉冲信号 SSP 的上升沿时充分地确保保持期间及准备期间。

发明内容

[0015] 本发明的第 1 形态是一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在上述显示部显示影像的显示装置的驱动电路, 其具有如下特征, 即包括:

[0016] 显示控制电路, 该显示控制电路根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号, 输出用于生成上述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号; 以及

[0017] 图像信号线驱动电路, 该图像信号线驱动电路接受由上述显示控制电路输出的上述图像信号、上述源极起始脉冲信号和上述源极移位时钟信号, 在各水平扫描期间当输出上述源极起始脉冲信号的脉冲之后, 根据上述源极移位时钟信号的脉冲采样上述图像信号, 并将基于该采样得到的图像信号的电压作为上述驱动用图像信号并施加到上述多根图像信号线上,

[0018] 上述显示控制电路, 使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的上述源极移位时钟信号的脉冲宽度小于上述第 1 宽度。

[0019] 本发明的第 2 形态, 是在本发明的第 1 形态中还具有如下特征, 即

[0020] 上述显示控制电路通过变更上述源极移位时钟信号的占空比, 从而使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的上述源极移位时钟信号的脉冲宽度小于上述第 1 宽度。

[0021] 本发明的第 3 形态,是在本发明的第 1 形态中还具有如下特征,即

[0022] 上述显示控制电路包括:

[0023] 根据上述源时钟信号生成上述源极起始脉冲信号的源极起始脉冲信号生成电路;
以及

[0024] 根据上述源时钟信号生成上述源极移位时钟信号的源极移位时钟信号生成电路,

[0025] 上述源极起始脉冲信号生成电路生成源极移位时钟变形指示信号,该源极移位时钟变形指示信号用于使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的源极移位时钟信号的脉冲宽度小于上述第 1 宽度,并且将该源极移位时钟变形指示信号提供给上述源极移位时钟信号生成电路,

[0026] 上述源极移位时钟信号生成电路根据上述源极移位时钟变形指示信号,使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的上述源极移位时钟信号的脉冲宽度小于上述第 1 宽度。

[0027] 本发明的第 4 形态是一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在上述显示部显示影像的显示装置的驱动电路,其具有如下特征,即包括:

[0028] 显示控制电路,该显示控制电路根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成上述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

[0029] 图像信号线驱动电路,该图像信号线驱动电路接受由上述显示控制电路输出的上述图像信号、上述源极起始脉冲信号和上述源极移位时钟信号,在各水平扫描期间当输出上述源极起始脉冲信号的脉冲之后,根据上述源极移位时钟信号的脉冲采样上述图像信号,并将基于该采样得到的图像信号的电压作为上述驱动用图像信号并施加到上述多根图像信号线上,

[0030] 上述显示控制电路停止输出在将要输出上述源极起始脉冲信号的脉冲之前所应该输出的上述源极移位时钟信号的脉冲。

[0031] 本发明的第 5 形态,是在本发明的第 4 形态中还具有如下特征,即

[0032] 上述显示控制电路包括:

[0033] 根据上述源时钟信号生成上述源极起始脉冲信号的源极起始脉冲信号生成电路;
以及

[0034] 根据上述源时钟信号生成上述源极移位时钟信号的源极移位时钟信号生成电路,

[0035] 上述源极起始脉冲信号生成电路生成源极移位时钟变形指示信号,该源极移位时钟变形指示信号用于停止输出在将要输出上述源极起始脉冲信号的脉冲之前所应该输出的上述源极移位时钟信号的脉冲,并且将该源极移位时钟变形指示信号提供给上述源极移位时钟信号生成电路,

[0036] 上述源极移位时钟信号生成电路根据上述源极移位时钟变形指示信号,停止输出在将要输出上述源极起始脉冲信号的脉冲之前所应该输出的上述源极移位时钟信号的脉冲。

[0037] 本发明的第 6 形态是一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在上述显示部显示影像的显示装置,其具有如下特征,即包括:

[0038] 显示控制电路,该显示控制电路根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成上述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

[0039] 图像信号线驱动电路,该图像信号线驱动电路接受由上述显示控制电路输出的上述图像信号、上述源极起始脉冲信号和上述源极移位时钟信号,在各水平扫描期间当输出上述源极起始脉冲信号的脉冲之后,根据上述源极移位时钟信号的脉冲采样上述图像信号,并将基于该采样得到的图像信号的电压作为上述驱动用图像信号并施加到上述多根图像信号线上,

[0040] 上述显示控制电路,使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的上述源极移位时钟信号的脉冲宽度小于上述第 1 宽度。

[0041] 本发明的第 7 形态,是在本发明的第 6 形态中还具有如下特征,即

[0042] 上述显示控制电路通过变更上述源极移位时钟信号的占空比,从而使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的上述源极移位时钟信号的脉冲宽度小于上述第 1 宽度。

[0043] 本发明的第 8 形态,是在本发明的第 6 形态中还具有如下特征,即

[0044] 上述显示控制电路包括:

[0045] 根据上述源时钟信号生成上述源极起始脉冲信号的源极起始脉冲信号生成电路;以及

[0046] 根据上述源时钟信号生成上述源极移位时钟信号的源极移位时钟信号生成电路,上述源极起始脉冲信号生成电路生成源极移位时钟变形指示信号,该源极移位时钟变形指示信号用于使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的上述源极移位时钟信号的脉冲宽度小于上述第 1 宽度,并且将该源极移位时钟变形指示信号提供给上述源极移位时钟信号生成电路,

[0047] 上述源极移位时钟信号生成电路根据上述源极移位时钟变形指示信号,使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的上述源极移位时钟信号的脉冲宽度小于上述第 1 宽度。

[0048] 本发明的第 9 形态,是在本发明的第 6 形态中还具有如下特征,即

[0049] 至少包括上述图像信号线驱动电路的驱动电路由多晶硅薄膜晶体管构成。

[0050] 本发明的第 10 形态是一种显示装置,其具有如下特征,即

[0051] 是一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在上述显示部显示影像的显示装置,

[0052] 包括:

[0053] 显示控制电路,该显示控制电路根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成上述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

[0054] 图像信号线驱动电路,该图像信号线驱动电路接受由上述显示控制电路输出的上述图像信号、上述源极起始脉冲信号和上述源极移位时钟信号,在各水平扫描期间当输

出上述源极起始脉冲信号的脉冲之后,根据上述源极移位时钟信号的脉冲采样上述图像信号,并将基于该采样得到的图像信号的电压作为上述驱动用图像信号并施加到上述多根图像信号线上,

[0055] 上述显示控制电路停止输出在将要输出上述源极起始脉冲信号的脉冲之前所应该输出的上述源极移位时钟信号的脉冲。

[0056] 本发明的第 11 形态,是在本发明的第 10 形态中还具有如下特征,即

[0057] 上述显示控制电路包括:

[0058] 根据上述源时钟信号生成上述源极起始脉冲信号的源极起始脉冲信号生成电路;以及

[0059] 根据上述源时钟信号生成上述源极移位时钟信号的源极移位时钟信号生成电路,

[0060] 上述源极起始脉冲信号生成电路生成源极移位时钟变形指示信号,该源极移位时钟变形指示信号用于停止输出在将要输出上述源极起始脉冲信号的脉冲之前所应该输出的上述源极移位时钟信号的脉冲,并且将该源极移位时钟变形指示信号提供给上述源极移位时钟信号生成电路,

[0061] 上述源极移位时钟信号生成电路根据上述源极移位时钟变形指示信号,停止输出在将要输出上述源极起始脉冲信号的脉冲之前所应该输出的上述源极移位时钟信号的脉冲。

[0062] 本发明的第 12 形态,是在本发明的第 10 形态中还具有如下特征,即

[0063] 至少包括上述图像信号线驱动电路的驱动电路由多晶硅薄膜晶体管构成。

[0064] 本发明的第 13 形态是一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在上述显示部显示影像的显示装置的驱动方法,其具有如下特征,即包括:

[0065] 显示控制步骤,该显示控制步骤根据规定宽度的脉冲反复出现的源时钟信号和由外部提供的影像信号,输出用于生成上述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

[0066] 图像信号线驱动步骤,该图像信号线驱动步骤接受由上述显示控制步骤输出的上述图像信号、上述源极起始脉冲信号和上述源极移位时钟信号,在各水平扫描期间当输出上述源极起始脉冲信号的脉冲之后,根据上述源极移位时钟信号的脉冲采样上述图像信号,并将基于该采样得到的图像信号的电压作为上述驱动用图像信号并施加到上述多根图像信号线上,

[0067] 在上述显示控制步骤中,使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的上述源极移位时钟信号的脉冲宽度小于上述第 1 宽度。

[0068] 本发明的第 14 形态,是在本发明的第 13 形态中还具有如下特征,即

[0069] 在上述显示控制步骤中,通过变更上述源极移位时钟信号的占空比,从而使得在将要输出上述源极起始脉冲信号的脉冲之前所输出的上述源极移位时钟信号的脉冲宽度小于上述第 1 宽度。

[0070] 本发明的第 15 形态是一种通过向配置于显示部的多根图像信号线施加驱动用图像信号而在上述显示部显示影像的显示装置的驱动方法,其具有如下特征,即包括:

[0071] 显示控制步骤,该显示控制步骤根据规定宽度的脉冲反复出现的源时钟信号和由

外部提供的影像信号,输出用于生成上述驱动用图像信号的图像信号、每一水平扫描期间出现 1 个脉冲的源极起始脉冲信号、以及时钟信号即在各水平扫描期间反复出现第 1 宽度的脉冲的源极移位时钟信号;以及

[0072] 图像信号线驱动步骤,该图像信号线驱动步骤接受由上述显示控制步骤输出的上述图像信号、上述源极起始脉冲信号和上述源极移位时钟信号,在各水平扫描期间当输出上述源极起始脉冲信号的脉冲之后,根据上述源极移位时钟信号的脉冲采样上述图像信号,并将基于该采样得到的图像信号的电压作为上述驱动用图像信号并施加到上述多根图像信号线上,

[0073] 在上述显示控制步骤中,停止输出在将要输出上述源极起始脉冲信号的脉冲之前所应该输出的上述源极移位时钟信号的脉冲。

[0074] 如果采用本发明的第 1 形态,则在将要输出源极起始脉冲信号的脉冲之前的期间,使得由显示控制电路输出的源极移位时钟信号的脉冲宽度变小。通过这样,在源极起始脉冲信号将要上升之前,能够充分地确保以往没有能够充分确保的保持期间。因此,能够不提高源时钟信号的频率或不增大电路规模,而在图像信号线驱动电路中,在各水平扫描期间正常地开始图像信号的采样。通过这样,在显示装置面板有设计变更等的情况下,比以往能够降低消耗功率或简化电路设计。

[0075] 如果采用本发明的第 2 形态,则在将要输出源极起始脉冲信号的脉冲之前的期间,通过变更由显示控制电路输出的源极移位时钟信号的占空比,从而减小源极移位时钟信号的脉冲宽度。通过这样,在源极起始脉冲信号将要上升之前,能够充分地确保以往没有能够充分确保的保持期间,并且在源极起始脉冲信号刚上升之后、确保准备期间。因此,在图像信号线驱动电路中,能够更确实地在各水平扫描期间正常地开始图像信号的采样。

[0076] 如果采用本发明的第 3 形态,则在源极移位时钟信号生成电路中,根据由源极起始脉冲信号生成电路输出的源极移位时钟变形指示信号,减小源极移位时钟信号的脉冲宽度。通过这样,能够容易只在源极起始脉冲信号将要上升之前减小源极移位时钟信号的脉冲宽度。

[0077] 如果采用本发明的第 4 形态,则在将要输出源极起始脉冲信号的脉冲之前的期间,停止输出源极移位时钟信号的脉冲。通过这样,在源极起始脉冲信号将要上升之前,能够充分地确保以往没有能够充分确保的保持期间。因此,能够不提高源时钟信号的频率或不增大电路规模,而在图像信号线驱动电路中,在各水平扫描期间正常地开始图像信号的采样。通过这样,在显示装置面板有设计变更等的情况下,比以往能够降低消耗功率或简化电路设计。

[0078] 如果采用本发明的第 5 形态,则在源极移位时钟信号生成电路中,根据由源极起始脉冲信号生成电路输出的源极移位时钟变形指示信号,停止输出源极移位时钟信号的脉冲。通过这样,能够容易只在源极起始脉冲信号将要上升之前停止输出源极移位时钟信号的脉冲。

[0079] 如果采用本发明的第 6 形态,则可以实现在面板有设计变更等的情况下、能够比以往降低消耗功率或者简化电路设计的显示装置。

[0080] 如果采用本发明的第 9 形态,则在使用多晶硅液晶面板的显示装置中,可以在面板有设计变更等的情况下,能够比以往降低消耗功率或者简化电路设计。

[0081] 如果采用本发明的第 10 形态,则与本发明的第 6 形态相同,可以实现在面板有设计变更等的情况下、能够比以往降低消耗功率或者简化电路设计的显示装置。

[0082] 如果采用本发明的第 12 形态,则与本发明的第 9 形态相同,在使用多晶硅液晶面板的显示装置中,可以在面板有设计变更等的情况下,能够比以往降低消耗功率或者简化电路设计。

附图说明

[0083] 图 1 是表示本发明一个实施形态的 CG 硅液晶显示装置的显示控制电路的构成的框图。

[0084] 图 2 是表示上述实施形态的 CG 硅液晶显示装置的全体构成的框图。

[0085] 图 3 是上述实施形态的信号波形图。

[0086] 图 4 上述实施形态的变形例的信号波形图。

[0087] 图 5 是一般的液晶显示装置的信号波形图。

[0088] 图 6 是以往的 CG 硅液晶显示装置的信号波形图。

[0089] 图 7 是在保持期间及准备期间不是源时钟信号的周期的整数倍的情况下的信号波形图。

[0090] 标号说明

[0091] 21 控制电路

[0092] 22 显示数据生成电路

[0093] 23 时序控制电路

[0094] 100 液晶面板

[0095] 200 显示控制电路

[0096] 231 源极驱动器控制电路

[0097] 300 源极驱动器

[0098] 400 栅极驱动器

[0099] 500 显示部

[0100] 2311 源极起始脉冲信号生成电路

[0101] 2312 源极起始脉冲信号延迟电路

[0102] 2313 源极移位时钟信号生成电路

[0103] 2314 源极移位时钟信号延迟电路

[0104] CK 源时钟信号

[0105] SCK 源极移位时钟信号

[0106] SSP 源极起始脉冲信号

具体实施方式

[0107] 下面,参照附图来说明本发明的一个实施形态。

[0108] <1. 液晶显示装置的全体构成及动作>

[0109] 图 2 是表示本发明的一个实施形态的有源矩阵型液晶显示装置的全体构成的框图。该液晶显示装置具有:包括源极驱动器(图像信号线驱动电路)300、栅极驱动器(扫

描信号线驱动电路)400、显示部 500 和电荷泵电路 600 的液晶面板 100 ;以及显示控制电路 200。在显示部 500 中,包括:多根(n 根)源极总线(图像信号线)SL1 ~ SL n ;多根(m 根)栅极总线(扫描信号线)GL1 ~ GL m ;以及分别与这些多根源极总线 SL1 ~ SL n 和多根栅极总线 GL1 ~ GL m 的交叉点对应而设置的多个($n \times m$ 个)像素形成部。在各像素形成部中,包括:作为开关元件的 TFT ;与该 TFT 的漏极端子连接的像素电极;对上述多个像素形成部公共设置的公共电极以及辅助电容电极;利用像素电极和公共电极所形成的液晶电容;以及利用像素电极和辅助电容电极所形成的辅助电容。然后,利用液晶电容和辅助电容形成像素电容。

[0110] 显示控制电路 200 接受由外部提供的影像信号 DAT、水平同步信号 Hsync、垂直同步信号 Vsync、以及由时钟发生器生成的源时钟信号 CK,并且输出模拟图像信号 AV、用于控制在显示部 500 上显示影像的时序的源极起始脉冲信号 SSP、源极移位时钟信号 SCK、栅极起始脉冲信号 GSP、以及栅极移位时钟信号 GCK。

[0111] 向电荷泵电路 600 提供电源电压 VDD 和由显示控制电路 200 输出的源极移位时钟信号 SCK。电荷泵电路 600 利用源极移位时钟信号 SCK 使电源电压 VDD 上升,从而生成输出电压 GVDD。将该输出电压 GVDD 提供给辅助电容电极和栅极驱动器 400。

[0112] 源极驱动器 300 接受由显示控制电路 200 输出的模拟图像信号 AV、源极起始脉冲信号 SSP、以及源极移位时钟信号 SCK,并且为了向显示部 500 内的各像素形成部的像素电容进行充电而向各源极总线 SL1 ~ SL n 施加驱动用图像信号。

[0113] 栅极驱动器 400 根据由显示控制电路 200 输出的栅极起始脉冲信号 GSP 及栅极移位时钟信号 GCK、来自电荷泵电路 600 的输出电压 GVDD,将 1 个垂直扫描期间作为周期,反复将有效的扫描信号施加到各栅极总线 GL1 ~ GL m 上。

[0114] 如上所述,通过向各源极总线 SL1 ~ SL n 施加驱动用图像信号,并且向各栅极总线 GL 1 ~ GL m 施加扫描信号,从而在显示部 500 上显示影像。

[0115] <2. 显示控制电路>

[0116] 接着,说明本实施形态的显示控制电路 200 的详细构成及动作。图 1 是表示本实施形态的显示控制电路 200 的详细构成的框图。该显示控制电路 200 具有控制电路 21、显示数据生成电路 22 和时序控制电路 23。在时序控制电路 23 中,包括源极驱动器控制电路 231 和栅极驱动器控制电路 232。在源极驱动器控制电路 231 中,还包括源极起始脉冲信号生成电路 2311、源极起始脉冲信号延迟电路 2312、源极移位时钟信号生成电路 2313 及源极移位时钟信号延迟电路 2314。在栅极驱动器控制电路 232 中,还包括栅极起始脉冲信号生成电路 2321 和栅极移位时钟信号生成电路 2322。

[0117] 控制电路 21 接受由外部传送的影像信号 DAT、水平同步信号 Hsync、垂直同步信号 Vsync 及源时钟信号 CK,并将影像信号 DAT 提供给显示数据生成电路 22,将水平同步信号 Hsync、垂直同步信号 Vsync 及源时钟信号 CK 提供给显示数据生成电路 22 和时序控制电路 23,从而进行所希望的影像显示。显示数据生成电路 22 接受影像信号 DAT、水平同步信号 Hsync、垂直同步信号 Vsync 及源时钟信号 CK,并且输出模拟图像信号 AV。

[0118] 源极起始脉冲信号生成电路 2311 接受水平同步信号 Hsync 及源时钟信号 CK,从而生成在每一水平扫描期间输出规定宽度的脉冲的源极起始脉冲信号 SSP。另外,源极起始脉冲信号生成电路 2311 为了在将要输出源极起始脉冲信号 SSP 的脉冲之前使源极移位时

钟信号 SCK 的波形变形,将源极移位时钟变形指示信号 K 提供给源极移位时钟信号生成电路 2313。源极起始脉冲信号延迟电路 2312 为了调整源极起始脉冲信号 SSP 和源极移位时钟信号 SCK 的时序,使得由源极起始脉冲信号生成电路 2311 生成的源极起始脉冲信号 SSP 延迟规定时间。

[0119] 源极移位时钟信号生成电路 2313 接受水平同步信号 Hsync 及源时钟信号 CK,从而生成源时钟信号 CK 的周期 T 的 6 倍的周期的时钟信号即占空比为 50% 的源极移位时钟信号 SCK。但是,在将要输出源极起始脉冲信号 SSP 的脉冲之前,根据由源极起始脉冲信号生成电路 2311 输出的源极移位时钟变形指示信号 K,进行源极移位时钟信号 SCK 的波形变形。源极移位时钟信号延迟电路 2314 为了调整源极起始脉冲信号 SSP 和源极移位时钟信号 SCK 的时序,使得由源极移位时钟信号生成电路 2313 所生成的源极移位时钟信号 SCK 延迟规定时间。另外,在源极移位时钟信号生成电路 2313 中,虽然如上所述进行源极移位时钟信号 SCK 的波形的变形,但是该波形变形是通过使用以往技术的逻辑电路来进行的。

[0120] 栅极起始脉冲信号生成电路 2321 接受水平同步信号 Hsync、垂直同步信号 Vsync 及源时钟信号 CK,生成在每一垂直扫描期间输出规定宽度的脉冲的栅极起始脉冲信号 GSP。栅极移位时钟信号生成电路 2322 接受水平同步信号 Hsync、垂直同步信号 Vsync 及源时钟信号 CK,并且生成栅极移位时钟信号 GCK,以使得在每一水平扫描期间依次向各栅极总线 GL1 ~ GLm 施加有源扫描信号。

[0121] <3. 驱动方法>

[0122] 接着说明本实施形态的驱动方法。图 3 是本实施形态的源极起始脉冲信号 SSP、源极移位时钟信号 SCK、以及源时钟信号 CK 的信号波形图。如图 3 所示,设定源时钟信号 CK 的周期为 T 来进行说明。在各水平扫描期间,从源极起始脉冲信号 SSP 上升开始到源极移位时钟信号 SCK 最初上升之后,对于源极移位时钟信号 SCK,为高电平的期间和为低电平的期间每隔 3T 交替出现。然而,在各水平扫描期间,对于源极起始脉冲信号 SSP 将要上升之前,如图 3 所示,源极移位时钟信号 SCK 为高电平的期间为 2T。另一方面,当中夹有源极起始脉冲信号 SSP 从低电平变为高电平的时间点,源极移位时钟信号 SCK 为低电平的期间为 4T。这样,在本实施形态中,在各水平扫描期间只有在源极起始脉冲信号 SSP 将要上升之前,源极移位时钟信号 SCK 为高电平的期间缩短。

[0123] 如上所述,通过使源极移位时钟信号 SCK 的波形变形,如图 3 所示,确保源极移位时钟信号 SCK 下降之后到源极起始脉冲信号 SSP 上升为止的保持期间为 1T。另外,确保源极起始脉冲信号 SSP 上升之后到源极移位时钟信号 SCK 上升为止的准备期间为 3T。

[0124] <4. 效果>

[0125] 如上所述,如果采用本实施形态,则在显示控制电路 200 内的源极移位时钟信号生成电路 2313 中,根据源时钟信号 CK 和由源极起始脉冲信号生成电路 2311 所提供的源极移位时钟变形指示信号 K,生成源极移位时钟信号 SCK。这里,在各水平扫描期间,只在源极起始脉冲信号 SSP 将要上升之前,源极移位时钟信号 SCK 维持在高电平的期间变短。另一方面,由于源极移位时钟信号 SCK 维持在高电平的期间变短,所以源极移位时钟信号 SCK 维持在低电平的期间变长。通过这样,在源极起始脉冲信号 SSP 将要上升之前,确保保持期间,在源极起始脉冲信号 SSP 刚上升之后,确保准备时间。因此,在各水平扫描期间,源极驱动器 300 中的源极起始脉冲信号 SSP 正常地开始取入,正常地进行数据的采样。

[0126] 过去,为了确保保持期间和准备期间,提高源时钟 CK 的频率,或者进行时钟的两边沿驱动。如果提高源时钟信号 CK 的频率,则消耗功率增加,但在本实施形态中源时钟信号 CK 的频率没有提高。因此,在本实施形态中,消耗功率不会增大,另外,如果进行时钟的两边沿驱动,则由于采用两相时钟等,电路规模将增大,且使电路设计变得复杂。另一方面,在本实施形态中,不需要进行时钟的两边沿驱动。因此,电路规模不会增大,且设计也不会变复杂。另外,如果采用本实施形态,则由于能够实现考虑到工艺余量的面板设计,所以在制造工序中降低产生不合格产品的概率,从而提高成品率。

[0127] <5. 变形例等>

[0128] 在上述实施形态中,是在源极起始脉冲信号 SSP 将要上升之前,通过缩短源极移位时钟信号 SCK 为高电平的期间以确保保持时间,但是本发明并不仅限于此。如图 4 所示,只在源极起始脉冲信号 SSP 将要上升之前停止输出源极移位时钟信号 SCK 的脉冲,通过这样也能够确保保持期间。另外,在图 4 中,虽然以 1 个水平扫描期间为 $3T$ 的整数倍的情况为例来说明,但是 1 个水平扫描期间也未必为 $3T$ 的整数倍,保持期间能够在 $1T$ 到 $6T$ 的范围内变动,即使在该以上的期间也可以。另外,作为信号,虽然使用水平同步信号 Hsync 或垂直同步信号 Vsync 等,但是也能够使用复合同步信号等具有相同功能的信号,并且源时钟信号 CK 也可以由外部来提供。而且,在上述实施形态中,虽然说明的是输入所谓影像信号 DAT 的数字信号的情况,但是也将本发明用于输入模拟信号的情况。

[0129] 另外,如上述实施形态所示,虽然本发明适用于 CG 硅液晶显示装置等的使用多晶硅液晶面板的显示装置,但是也能够将本发明应用于除此以外的显示装置。而且,本发明能够适用于数字驱动器,也能够适用于模拟驱动器,另外,能够应用于采用点顺序驱动方式的驱动电路,也能够应用于采用线顺序驱动方式的驱动电路。

[0130] 而且,在上述实施形态中,虽然对于源极移位时钟信号 SCK 是举出高电平期间和低电平期间每隔 $3T$ 交替出现的例子来说明,但是本发明并不仅限于此,源极移位时钟信号 SCK 的高电平期间及低电平期间也可以不是 $3T$ 。

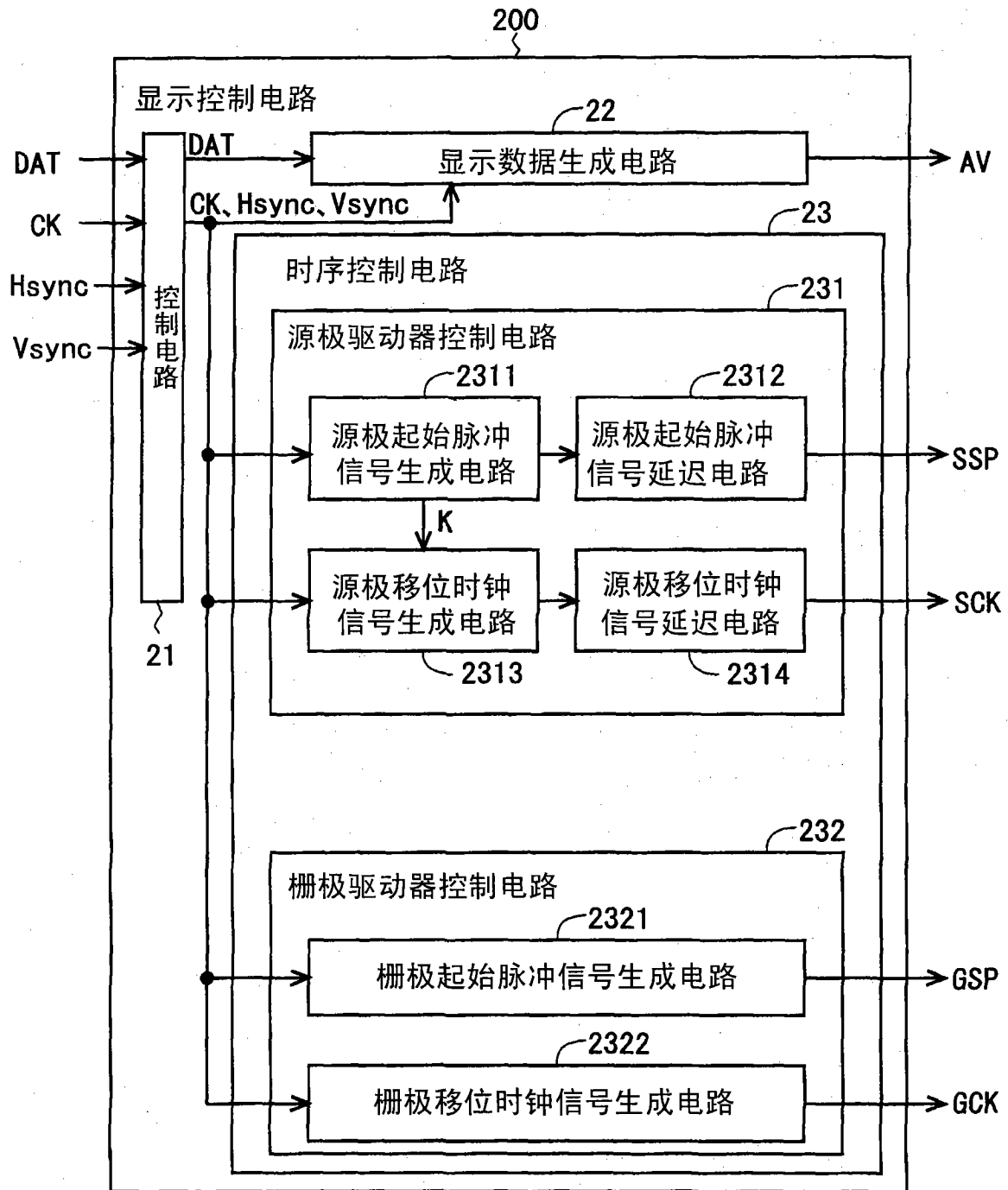


图 1

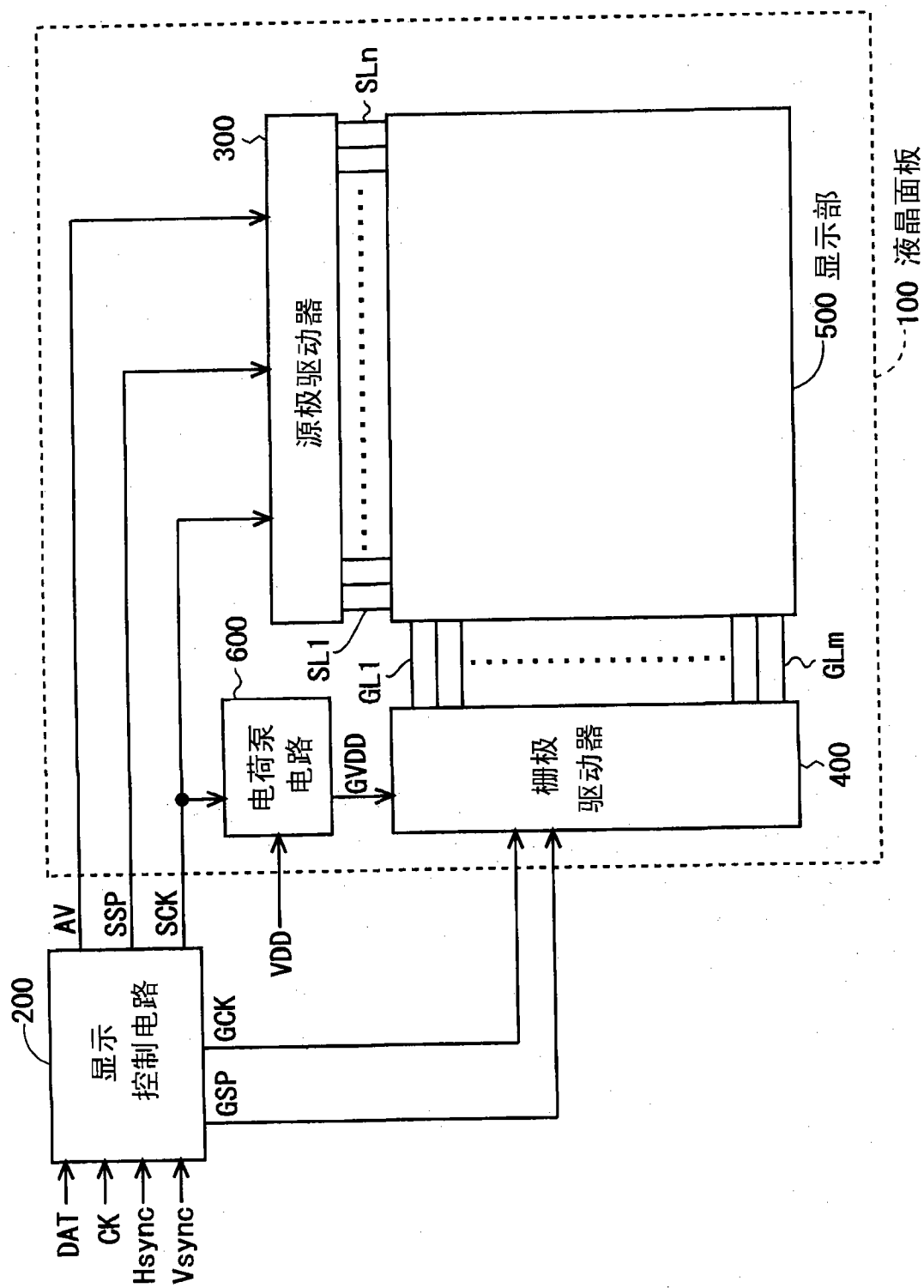


图 2

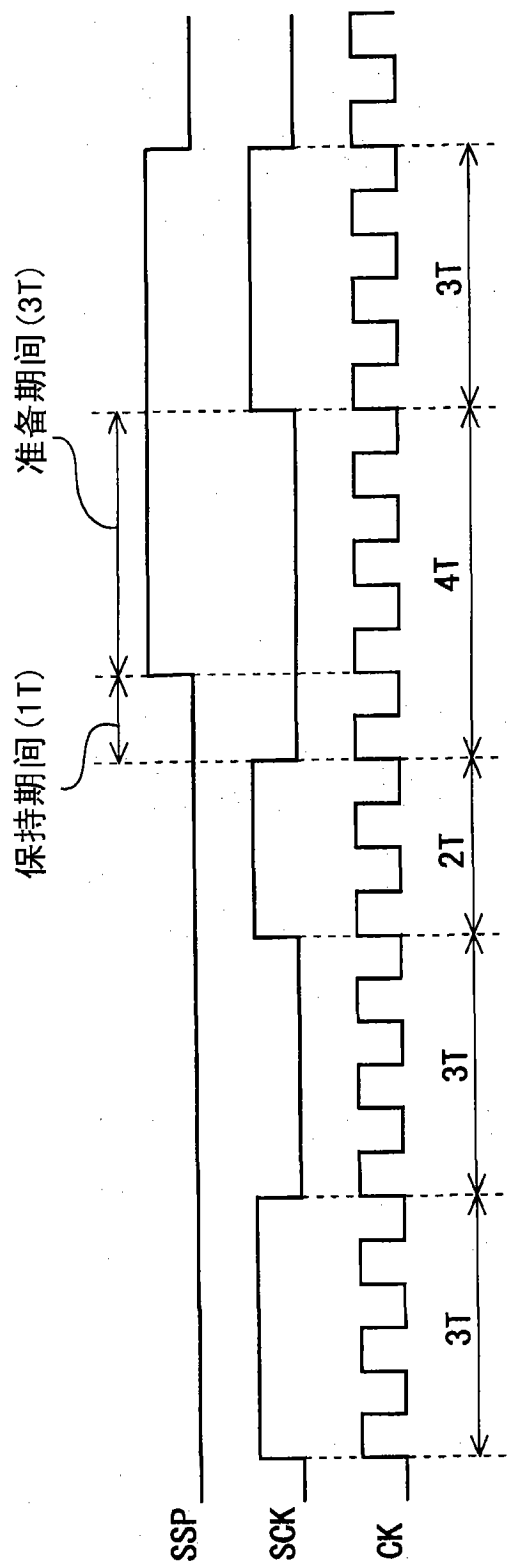


图 3

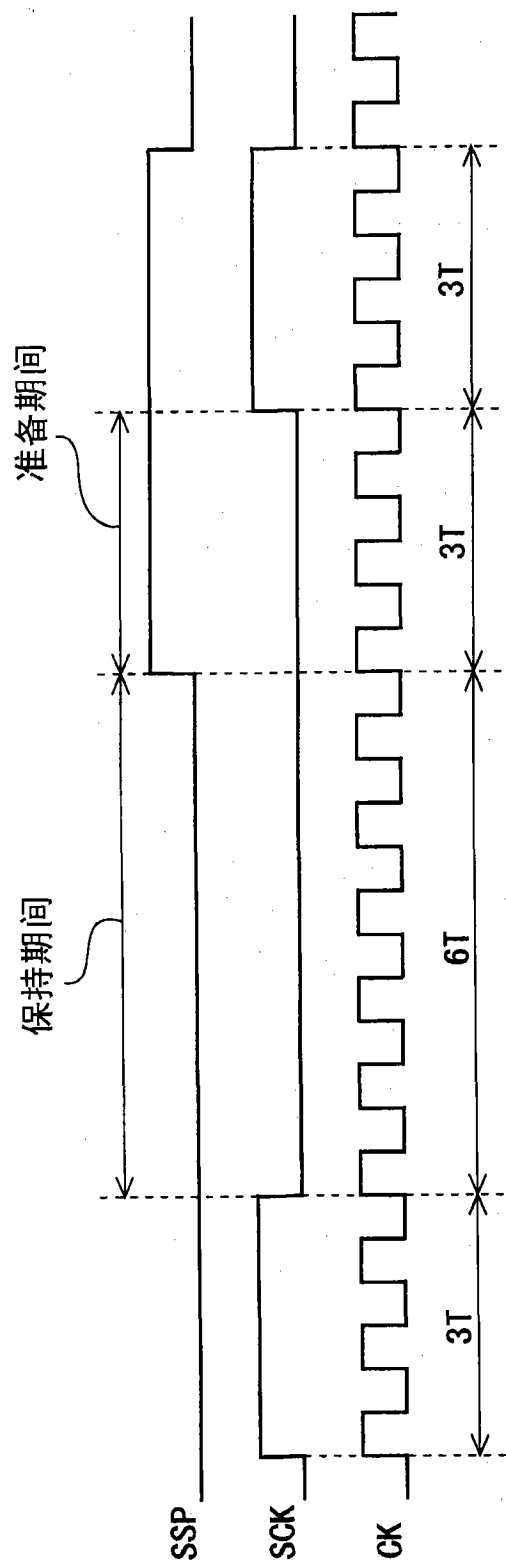
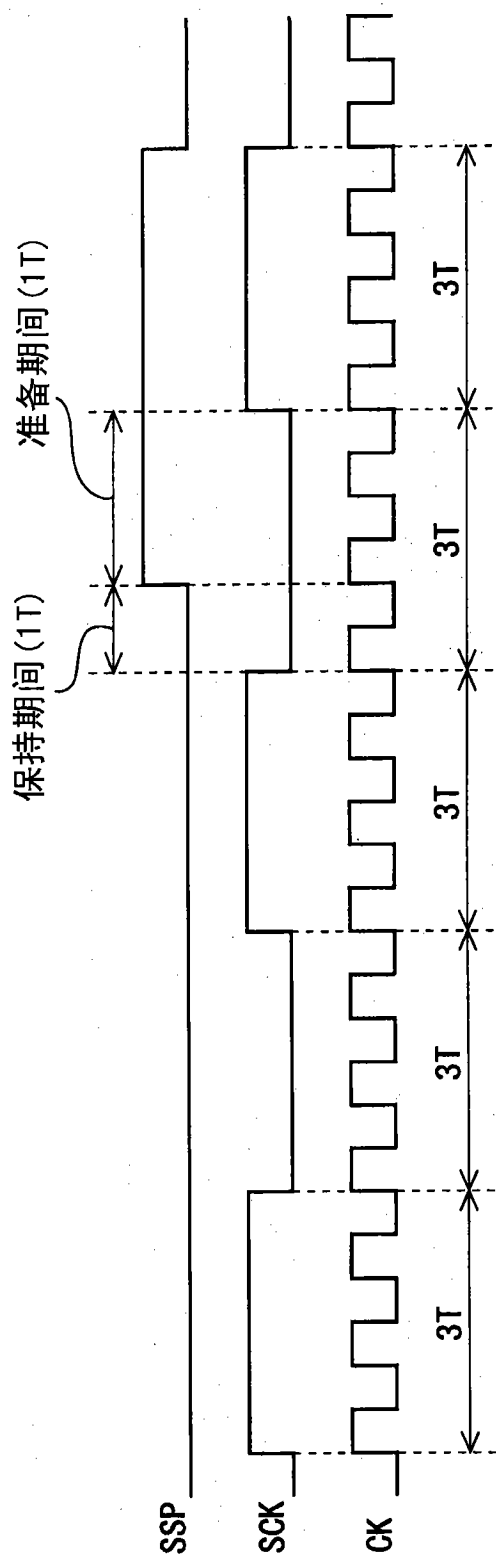


图 4



5

11

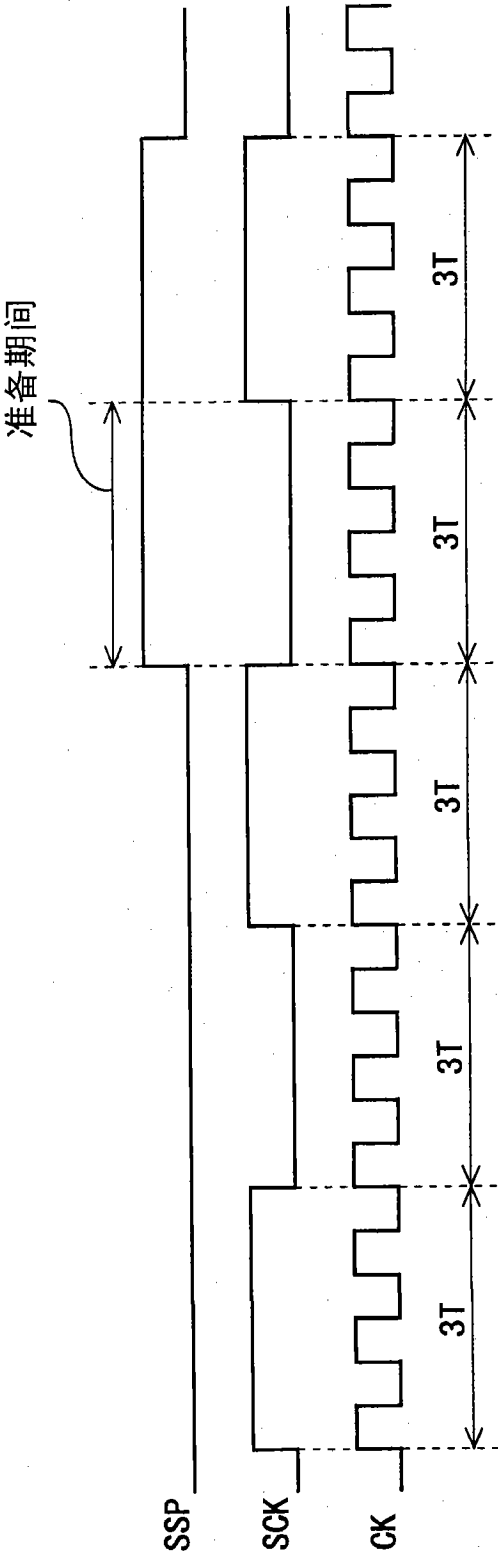


图 6

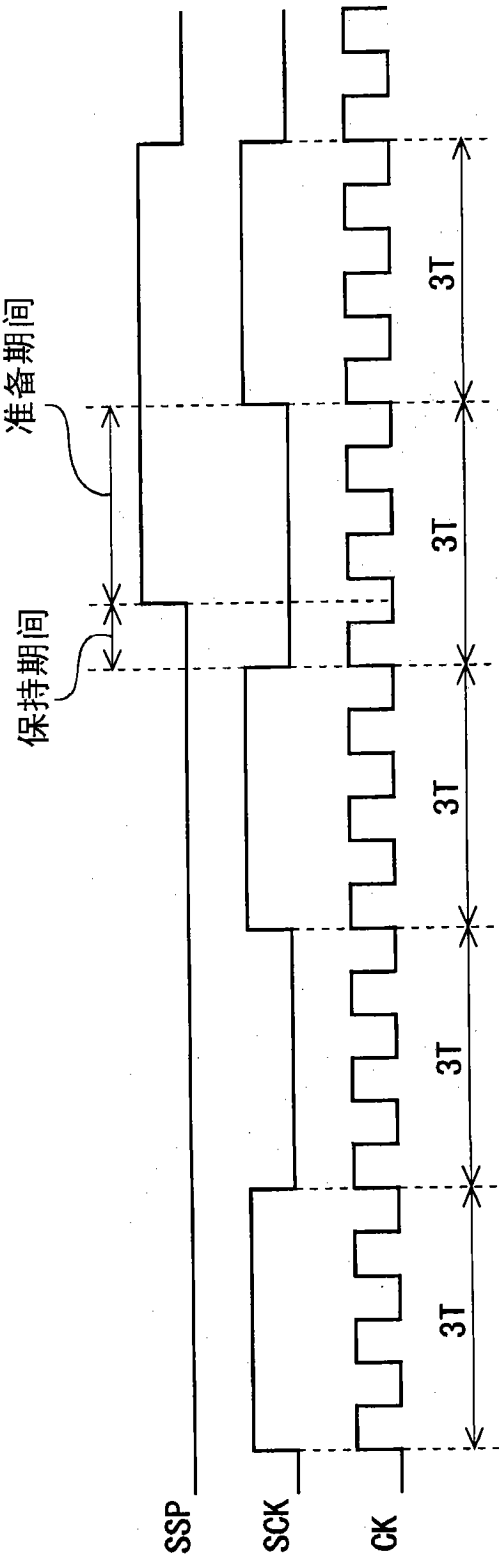


图 7

专利名称(译)	显示装置及其驱动电路和驱动方法		
公开(公告)号	CN101297349B	公开(公告)日	2010-08-18
申请号	CN200680040326.0	申请日	2006-07-05
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	富吉咲		
发明人	富吉咲		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G3/3688 G09G3/3611 G09G2370/08		
代理人(译)	张鑫		
审查员(译)	丁芃		
优先权	2005320450 2005-11-04 JP		
其他公开文献	CN101297349A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种使用多晶硅液晶面板的显示装置。本发明的目的在于，不会增加消耗功率且不会增大电路规模，而能够在源极起始脉冲信号(SSP)上升时，充分地确保保持期间及准备期间。在显示控制电路(200)中，包括：生成源极起始脉冲信号(SSP)的源极起始脉冲信号生成电路(2311)；以及生成源极移位时钟信号(SCK)的源极移位时钟信号生成电路(2313)。源极移位时钟信号生成电路(2313)根据由源极起始脉冲信号生成电路(2311)输出的源极移位时钟变形指示信号(K)，在各水平扫描期间只在源极起始脉冲信号(SSP)将要上升之前的期间内，缩短源极移位时钟信号(SCK)维持在高电平的期间。

