

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)



# [12] 发明专利说明书

专利号 ZL 200510132215.X

[45] 授权公告日 2009年4月15日

[11] 授权公告号 CN 100479024C

[22] 申请日 2005.12.22

[21] 申请号 200510132215.X

[30] 优先权

[32] 2005.6.28 [33] KR [31] 10-2005-0056544

[73] 专利权人 乐金显示有限公司

地址 韩国首尔

[72] 发明人 姜信浩 洪镇铁 河成喆

[56] 参考文献

US2004227713A1 2004.11.18

JP2004086146A 2004.3.18

US2002186586A1 2002.12.12

US2004130543A1 2004.7.8

CN1489375A 2004.4.14

JP2003216120A 2003.7.30

CN1606096A 2005.4.13

CN1276586A 2000.12.13

审查员 李永乾

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 祁建国

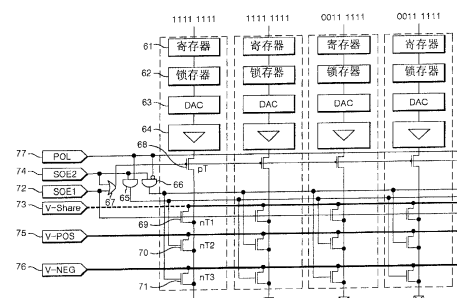
权利要求书 3 页 说明书 7 页 附图 6 页

[54] 发明名称

液晶显示器件及其驱动方法

[57] 摘要

本发明公开了一种液晶显示器件，该器件包括第一晶体管，所述第一晶体管响应第一输出控制信号向数据线输出电荷共享电压。第二晶体管，所述第二晶体管响应第二输出控制信号向数据线输出高于所述电荷共享电压的预充电电压，该第二输出控制信号相对于所述第一输出控制信号有相位滞后。第三晶体管，所述第三晶体管响应所述第一和第二输出控制信号的至少其中之一向数据线输出数据电压。逻辑电路，所述逻辑电路响应所述输出控制信号和控制数据电压极性的极性控制信号来控制晶体管。



1.一种液晶显示器件，包括：

第一晶体管，所述第一晶体管响应第一输出控制信号向数据线输出电荷共享电压；

第二晶体管，所述第二晶体管响应第二输出控制信号向所述数据线输出高于所述电荷共享电压的预充电电压，该第二输出控制信号的相位滞后于所述第一输出控制信号；

第三晶体管，所述第三晶体管响应所述第二输出控制信号向所述数据线输出低于所述电荷共享电压的预充电电压；以及

第四晶体管，所述第四晶体管响应第一和第二输出控制信号向数据线输出一数据电压；

逻辑电路，所述逻辑电路响应所述第一输出控制信号，第二输出控制信号和用于控制所述数据电压极性的极性控制信号来控制所述第二至第四晶体管。

2. 按照权利要求 1 所述的液晶显示器件，其特征在于，所述第一晶体管包括：

第一 n 型晶体管，该晶体管由第一源输出信号控制；

所述第二晶体管包括：

第二 n 型晶体管，当所述数据电压极性为正时，所述第二 n 型晶体管响应所述第二输出控制信号向所述数据线输出正的预充电电压；和

所述第三晶体管包括：

第三 n 型晶体管，当所述数据电压的极性为负时，所述第三 n 型晶体管响应所述第二输出控制信号向所述数据线输出负的预充电电压。

3. 按照权利要求 2 所述的液晶显示器件，其特征在于，第四晶体管是 P 型晶体管。

4. 按照权利要求 3 所述的液晶显示器件，其特征在于，所述逻辑电路包括：

“或”门，所述“或”门通过对所述第一和第二输出控制信号进行逻辑“或”运算来控制所述第四晶体管；

第一“与”门，所述第一“与”门通过对所述第二输出控制信号和极性控制信号进行逻辑“与”运算来控制所述第二 n 型晶体管；和

第二“与”门，所述第二“与”门通过对所述第二输出控制信号和反向的

极性控制信号进行逻辑“与”运算来控制所述第三 n 型晶体管。

5. 按照权利要求 1 所述的液晶显示器件，其特征在于，所述第二输出控制信号相对于所述第一输出控制信号移位一个脉冲宽度。

6. 按照权利要求 1 所述的液晶显示器件，其特征在于，周期性地产生所述第一和第二输出控制信号。

7. 按照权利要求 1 所述的液晶显示器件，其特征在于，所述极性控制信号具有相对各周期反向的逻辑值以控制施加到液晶显示面板的数据线的数据电压的极性。

8. 按照权利要求 1 所述的液晶显示器件，其特征在于，所述输出控制信号和极性控制信号由时序控制器产生。

9. 一种液晶显示器件，包括：

第一 n 型晶体管，该晶体管由第一输出控制信号控制并且响应所述第一输出控制信号向数据线输出电荷共享电压；

第二 n 型晶体管，当数据电压的极性为正时，所述第二 n 型晶体管响应第二输出控制信号向数据线输出高于所述电荷共享电压的正的预充电电压，该第二输出控制信号的相位滞后于所述第一输出控制信号；

第三 n 型晶体管，当所述数据电压的极性为负时，所述第三 n 型晶体管响应所述第二输出控制信号向所述数据线输出低于所述电荷共享电压的负的预充电电压；

p 型晶体管，所述 p 型晶体管由所述第一和第二输出控制信号控制，并且向液晶显示面板的数据线发送所述数据电压；

“或”门，所述“或”门通过对所述第一和第二输出控制信号进行逻辑“或”运算来控制所述 p 型晶体管；

第一“与”门，所述第一“与”门通过对所述第二输出控制信号和极性控制信号进行逻辑“与”运算来控制所述第二 n 型晶体管；和

第二“与”门，所述第二“与”门通过对所述第二输出控制信号和所述反向的极性控制信号进行逻辑“与”运算来控制所述第三 n 型晶体管。

10. 一种驱动液晶显示器件的方法，包括：

响应第一输出控制信号向数据线发送电荷共享电压；

响应第二输出控制信号向数据线提供比所述电荷共享电压高的预充电电

压，而所述第二输出控制信号的相位滞后于所述第一输出控制信号；和  
响应所述第一和第二输出控制信号的至少其中之一向所述数据线施加数据电压。

11. 按照权利要求 10 所述的方法，其特征在于，通过第一晶体管提供所述电荷共享电压。

12. 按照权利要求 10 所述的方法，其特征在于，通过第二晶体管提供所述预充电电压。

13. 按照权利要求 10 所述的方法，其特征在于，通过第三晶体管提供所述数据电压。

## 液晶显示器件及其驱动方法

本申请要求享有 2005 年 6 月 28 日递交的第 P2005—56544 号韩国专利申请的权利，在此引用其内容作为参考。

### 技术领域

本发明涉及一种液晶显示器件，尤其涉及一种能降低数据集成电路的发热温度并降低能耗的液晶显示器件及其驱动方法。

### 背景技术

液晶显示器件根据视频信号控制液晶单元的光透射率，从而显示图像。

有源矩阵型液晶显示器件能有效地控制开关装置，所以能很好地实现运动图像。在有源矩阵型液晶显示器件中，通常用薄膜晶体管（下面将称之为“TFT”）作为开关装置。

参见图 1，液晶显示器件包括液晶显示面板 2，在所述液晶显示面板上分别形成彼此交叉的多条数据线 5 和多条栅线 6 而且在交叉部分上形成用于驱动液晶单元的 TFT（未示出）；用于向数据线 5 提供数据的数据驱动器 3；用于向栅线 6 提供扫描脉冲的栅驱动器 4；和用于控制数据驱动器 3 和栅驱动器 4 的时序控制器 1。

液晶显示面板 2 具有注入到两块玻璃基板（未示出）之间的液晶，还具有在两块玻璃基板中的下基板上彼此交叉的数据线 5 和栅线 6。在相应的数据线 5 和相应的栅线 6 的交叉部分上形成的 TFT 响应栅线 6 的扫描脉冲，将来自数据线 5 的数据信号提供给液晶单元。因此，TFT 的栅极（未示出）与栅线 6 相连，而源极（未示出）与数据线 5 相连。此外，TFT 的漏极（未示出）与液晶单元 Clc 的像素电极相连。而且，在液晶显示面板 2 的下玻璃基板上形成用于保持液晶单元电压的存储电容 Cst（未示出）。

时序控制器 1 接收来自系统或单元（未示出）的数字视频数据信号 RGB、水平同步信号（H）、垂直同步信号（V）和时钟信号 CLK，以产生用于控制

栅驱动器 4 的栅控制信号 GDC 和产生用于控制数据驱动器 3 的数据控制信号 DDC。此外，时序控制器 1 将接收到的数据 RGB 信号发送到数据驱动器 3。数据控制信号 DDC 包括要发送到数据驱动器 3 的源移位时钟 SSC、源起始脉冲 SSP、极性控制信号 POL 和源输出启动信号 SOE。栅控制信号 GDC 包括要发送到栅驱动器 4 的栅起始脉冲 GSP、栅移位时钟 GSC 和栅输出使能信号 GOE。

栅驱动器 4 包括移位寄存器，所述移位寄存器响应来自时序控制器 1 的栅控制信号 GDC 进而依次产生扫描脉冲；电平移位器，该移位器将扫描脉冲的摆幅宽度移位到适于驱动液晶单元 Clc 的值；和输出缓冲器。栅驱动器 4 向栅线 6 发送扫描脉冲以接通（控制）与栅线 6 相连的 TFT，进而选择一条水平线上的液晶单元 Clc，在该水平线上将施加数据的像素电压，即，模拟伽玛补偿电压。把由数据驱动器 3 产生的数据发送到通过扫描脉冲选定的水平线上的液晶单元 Clc。

数据驱动器 3 响应时序控制器 1 提供的数据驱动控制信号 DDC，从而向数据线 5 发送数据。数据驱动器 3 对来自时序控制器 1 的数字数据 RGB 进行采样，锁存数据，然后将所述数据转换成模拟伽玛电压。数据驱动器 3 包括多个具有图 2 所示结构的数据集成电路（以下将称之为“IC”）3A。

如图 2 所示，一个数据 IC 3A 包括通过时序控制器 1 输入数字数据 RGB 的数据寄存器 21；用于产生采样时钟的移位寄存器 22；第一锁存器 23；第二锁存器 24；数字/模拟转换器（以下将称之为“DAC”）和连接在移位寄存器 22 和 k（‘k’是小于‘m’的整数）条数据线 DL1 到 DLk 之间的输出电路 26；以及伽玛电压源 27。

数据寄存器 21 将来自时序控制器 1 的数字数据 RGB 发送到第一锁存器 23。移位寄存器 22 根据源采样时钟信号 SSC 将来自时序控制器 1 的源起始脉冲 SSP 移位从而产生采样信号。此外，移位寄存器 22 将源起始脉冲 SSP 移位从而将进位信号 CAR 从移位寄存器 22 发送到 IC3A 的下一步骤。第一锁存器 23 响应从移位寄存器 22 依次输入的采样信号，对从数据寄存器 21 接收到的数字数据 RGB 进行依次采样。第二锁存器 24 锁存从第一锁存器 23 输入的数据，然后响应从时序控制器 1 接收到的源输出使能信号 SOE 同时输出锁存的数据。DAC 25 对来自第二锁存器 24 的数据和来自伽玛电压源 27 的伽玛电压

DGH、DGL 进行转换。伽玛电压 DGH、DGL 是对应于数字输入数据的两个灰度级的每一个的模拟电压。输出电路 26 包括与各条数据线相连的输出缓冲器。伽玛电压源 27 对伽玛基准电压进行细分以便根据各灰度级向 DAC 25 提供伽玛电压。

当将液晶显示器件设置位具有较大尺寸并具有较高精度时，数据 IC 3A 将承受增大的负载和增大的驱动频率，因此产生的热量将会增加。因数据 IC 3A 产生的热量，可能会降低数据 IC 3A 的驱动可靠性，并且可能危及运行的安全性，例如可能会发生火灾。在数据 IC 3A 中产生热量的一个重要根源是图 3 中所示的输出缓冲器 26A。也就是说，由于电流  $i_{SOURCE}$  和  $i_{SINK}$  流过输出缓冲器 26A 中相应的内部电阻元件后产生能耗从而使数据 IC 3A 产生热量。

为了提高液晶单元的充电特性和减小能耗，目前流行的切实可行的是用电荷共享法或预充电法来设置数据 IC。在电荷共享法中，当将相邻的数据线连接并用因数据线之间的电荷共享而产生的充电电压对数据线进行预充电之后，将各数据线分离并向各条数据线施加数据电压。在预充电法中，在用预充电电压对数据线进行预充电后，将数据电压施加到数据线上，其中所述预充电电压是预设的外部电压。

如图 4 所示，在电荷共享法中，当改变电荷共享电压  $V_{share}$  或将电荷共享电压转换成数据电压时，较大的电流流入输出缓冲器 26A，即，流入输出缓冲器驱动部分，从而会明显增加产生的热量和能耗。如图 5 所示，在预充电法中，当数据电压较高时，为了降低数据 IC 的温度，将输出缓冲器 26A 驱动区域的电压降低到预充电电压  $+V_{pre}$  和  $-V_{pre}$ ，该预充电电压由初始施加到数据 IC 3A 上的较高外部电压的白电压或栅格电压提供。然而，在低于高外部电压中点的数据电压中，由于由较高的外部电压提供的预充电电压  $+V_{pre}$  和  $-V_{pre}$ ，在低数据电压的预充电驱动区域 51、52 中会提高数据 IC 3A 的温度并迅速增加其能耗。

## 发明内容

本发明由所附的权利要求限定。说明书中虽然概述了本发明实施方式的某些方面但并不能用这些实施方式来限制权利要求。

本发明提供的液晶显示器件及其驱动方法能够降低数据集成电路产生的发热温度并降低能耗。

按照一个方面，一种液晶显示器件包括第一晶体管，所述第一晶体管响应第一输出控制信号向数据线输出电荷共享电压；第二晶体管，所述第二晶体管响应第二输出控制信号向数据线输出高于所述电荷共享电压的预充电电压，所述第二输出控制信号的相位滞后于所述第一输出控制信号；第三晶体管，所述第三晶体管响应所述第一和第二输出控制信号的至少其中之一向数据线输出数据电压；逻辑电路，所述逻辑电路响应输出控制信号和控制数据电压极性的极性控制信号控制晶体管。

按照另一方面，一种液晶显示器件的驱动方法包括响应第一输出控制信号向数据线输出电荷共享电压的步骤。在推荐的方法中，响应第二输出控制信号向数据线输出或发送比所述电荷共享电压大的预充电电压，而所述第二输出控制信号的相位滞后于所述第一输出控制信号。此外，响应所述第一和第二输出控制信号的至少其中之一向数据线施加数据电压。

应该理解，上面的概述和下面的详细说明都是示例性和解释性的，意欲对要求保护的本发明提供进一步的解释。

## 附图说明

附图表示的是本发明的实施例，它们与说明书一起用于解释本发明的实施例，所述附图有助于进一步理解本发明的实施例，而且这些附图与说明书相结合构成说明书一部分。在附图中：

图 1 示出了液晶显示器件的示意性方框图；

图 2 示出了图 1 所示的数据驱动器的方框图；

图 3 示出了图 2 所示的数据驱动器中输出缓冲器内部的内阻和流过该内阻的电流的电路图；

图 4 示出了与一实施方式相对应的波形图，其中用外部预充电电压对数据线进行预充电；

图 5 示出了与另一实施方式相对应的波形图，其中用电荷共享电压对数据线进行预充电；

图 6 示出了液晶显示器件中模拟采样装置的实施方式的电路图；

图 7 示出了图 6 所示的源输出使能信号和极性控制信号的波形图；和

图 8 示出了从按照图 6 所示的实施方式的液晶显示器件的数据集成电路输出的波形的实施例的波形图。

## 具体实施方式

下面将对本发明的实施方式进行详细说明,所述实施方式的实施例示于附图中。

图 6 示出了液晶显示器件中数据 IC 电路结构的实施方式的电路图。图 7 示出了图 6 中所示的源输出使能信号 SOE1、SOE2 和极性控制信号 POL 的波形图。

参照图 6 和图 7,液晶显示器件的数据 IC 包括数据寄存器 61、锁存器 62、DAC 63、输出缓冲器 64、“与”门 65 和 66、“或”门 67 以及晶体管 pT 68、nT1 69、nT2 70 和 nT3 71。

在图 7 中,第一源输出使能信号 SOE1 72 是与电荷共享电压 V-Share 73 输出有关的控制信号,而第二源输出使能信号 SOE2 74 是与预充电电压 V-POS 75、V-NEG 76 有关的控制信号。第二源输出使能信号 SOE2 74 相对于第一源输出使能信号 SOE1 72 移位一个脉冲宽度。在各水平周期产生源输出使能信号 SOE1 72 和 SOE2 74。极性控制信号 POL 77 在各一个水平周期其逻辑值反相,以控制施加到液晶显示面板数据线上的数据电压的极性。源输出使能信号 SOE1 72、SOE2 74 和极性控制信号 POL 77 均在时序控制器中产生。

数据寄存器 61 将来自时序控制器的数字数据发送到锁存器 62。锁存器 62 响应从移位寄存器(未示出)依次输入的采样信号对来自数据寄存器 61 的数字数据进行依次采样和锁存,然后数据寄存器 61 将这些数据同时输出并将数据的串行结构转换位并行结构。DAC 63 将来自锁存器 62 的数据转换为模拟伽玛电压。输出缓冲器 64 在没有损失的情况下,将来自 DAC 63 的模拟伽玛电压发送到 p 型晶体管 pT 68 的漏极端。

第一源输出使能信号 SOE1 72 控制第一 n 型晶体管 nT1 69,以在预充电电压 V-POS 75 和 V-NEG 76 之前用电荷共享电压 V-share 73 对液晶显示面板的数据线进行预充电。

将第一源输出使能信号 SOE1 72 发送到第一 n 型晶体管 nT1 69 的栅极端。此外,将第一 n 型晶体管 nT1 69 的漏极端与电荷共享电压 V-Share 73 相连,而将源极端通过数据 IC 的输出端与液晶显示面板的数据线相连。第一 n 型晶体管 nT1 69 响应第一源输出使能信号 SOE1 72 向液晶显示面板的数据线发送电荷共享电压 V-Share 73。

“或”门 67 通过对第一源输出使能信号 SOE1 72 和第二源输出使能信号 SOE2 74 进行逻辑“或”运算而产生输出信号，而且借助第二源输出信号控制 p 型晶体管 pT68。

p 型晶体管 pT68 的栅极端与“或”门 67 的输出端相连而漏极端与输出缓冲器 64 的输出端相连。此外，p 型晶体管 pT68 的源极端通过数据 IC 的输出端与液晶显示面板的数据线相连。p 型晶体管 pT68 响应“或”门 67 的输出将来自输出缓冲器 64 的数据电压发送到液晶显示面板的数据线。

将第二源输出使能信号 SOE2 74 发送到第一“与”门 65 的第一输入端而将极性控制信号 POL 77 发送到第一“与”门 65 的第二输入端。第一“与”门 65 对第二源输出使能信号 SOE2 74 和极性控制信号 POL 77 进行逻辑“与”运算以控制第二 n 型晶体管 nT2 70。

第二 n 型晶体管 nT2 70 的栅极端与第一“与”门 65 的输出端相连而漏极端与正预充电电压 V-POS 75 相连。此外，第二 n 型晶体管 nT2 70 的源极端通过数据 IC 的输出端与液晶显示面板的数据线相连。第二 n 型晶体管 nT2 70 响应第一“与”门 65 的输出向液晶显示面板的数据线发送正预充电电压 V-POS。

将第二源输出使能信号 SOE2 74 发送到第二“与”门 66 的第一输入端并将极性控制信号 POL77 发送到第二“与”门 66 的第二输入端。第一输入端是非反向输入端而第二输入端是反向输入端。第二“与”门 66 对第二源输出使能信号 SOE2 74 和反向的极性控制信号 POL 77 进行逻辑“与”运算以控制第三 n 型晶体管 nT3 71。

第三 n 型晶体管 nT3 71 的栅极端与第二“与”门 66 的输出端相连而漏极端与负预充电电压 V-NEG 76 相连。第三 n 型晶体管 nT3 71 的源极端通过数据 IC 的输出端与液晶显示面板的数据线相连。第三 n 型晶体管 nT3 71 响应第二“与”门 66 的输出信号向液晶显示面板的数据线发送负预充电电压 V-NEG 76。

此外，电荷共享电压 V-Share 73 可以在设置于数据 IC 外部的电源电路中单独产生，也可以是通过数据 IC 中数据线的电荷共享产生的电压。可以在低于正预充电电压 V-POS 75 和高于负预充电电压 V-NEG 76 的电压范围内将电荷共享电压 V-Share 73 分为多于两个的电压。

如图 8 所示,液晶显示器件的数据 IC 首先根据第一源输出使能信号 SOE1 72 借助电荷共享电压 V-Share 73 对液晶显示面板的数据线进行预充电,然后,根据第二源输出使能信号借助预充电电压 V-POS 75 和 V-NEG 76 对数据线进行再次预充电,接着将该数据电压发送到数据线。由此,如图 8 所示,数据 IC 可以通过减少输出缓冲器 64 的工作部分来降低数据 IC 的发热温度。

如上所述,该液晶显示器件及其驱动方法首先用电荷共享电压对数据线进行预充电,然后用高于所述电荷共享电压的预充电电压对数据线进行再次充电以减少输出缓冲器的操作,进而降低数据 IC 的发热温度并实现降低能耗。

虽然通过上述在附图中说明的实施方式解释了本发明,但是对于熟悉本领域的技术人员可以理解本发明并不限于这些实施方式,而是在不脱离本发明精神的情况下可以有各种变型或改进。因此,本发明的范围仅由所附权利要求及其等效物限定。

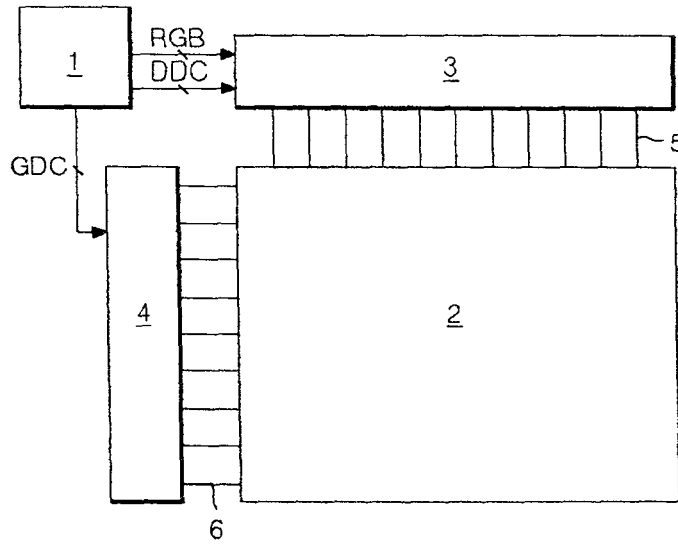


图 1

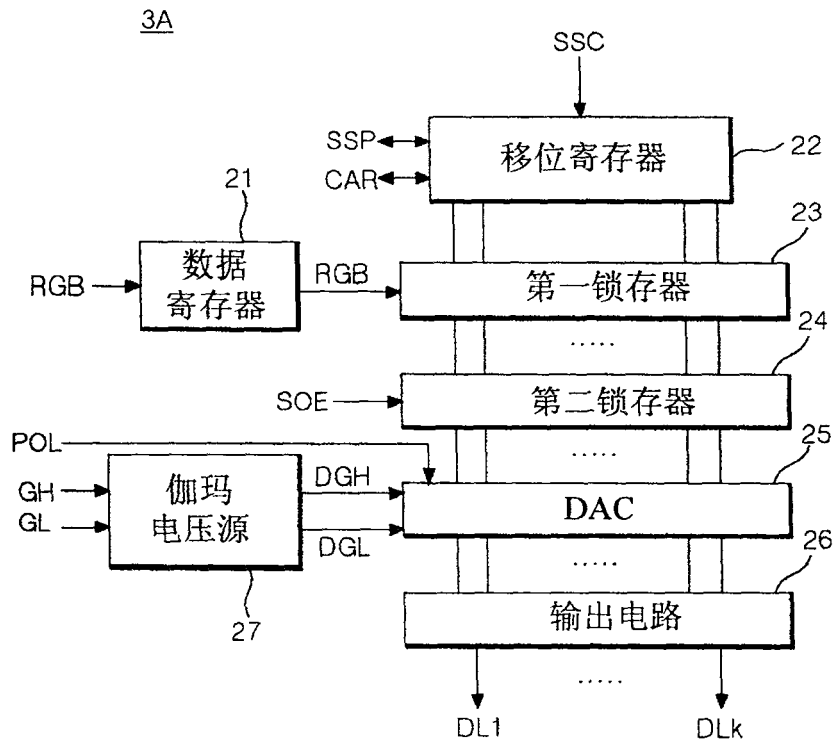


图 2

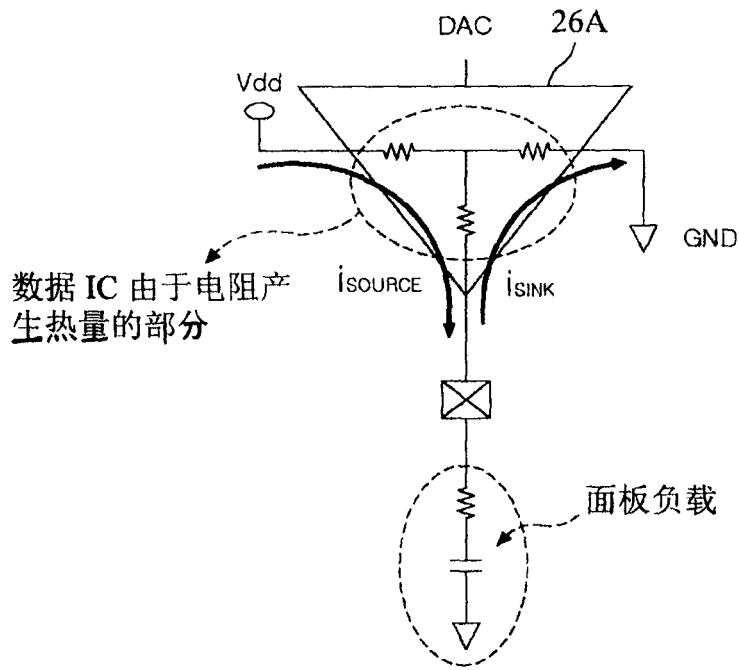


图 3

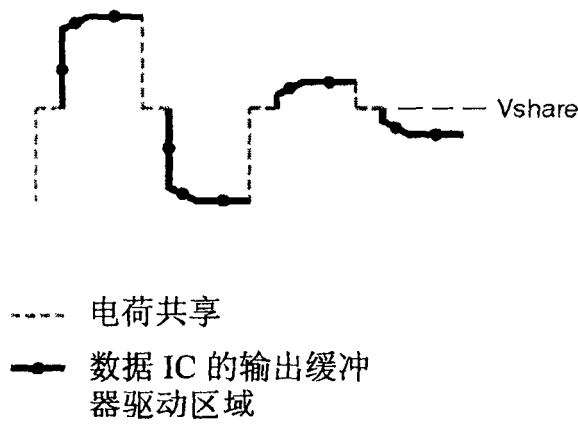


图 4

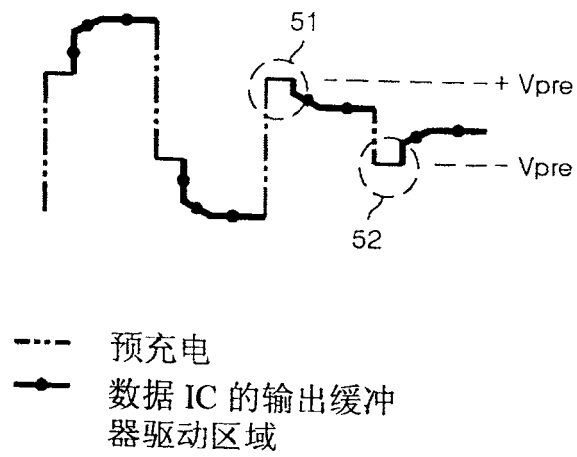


图 5

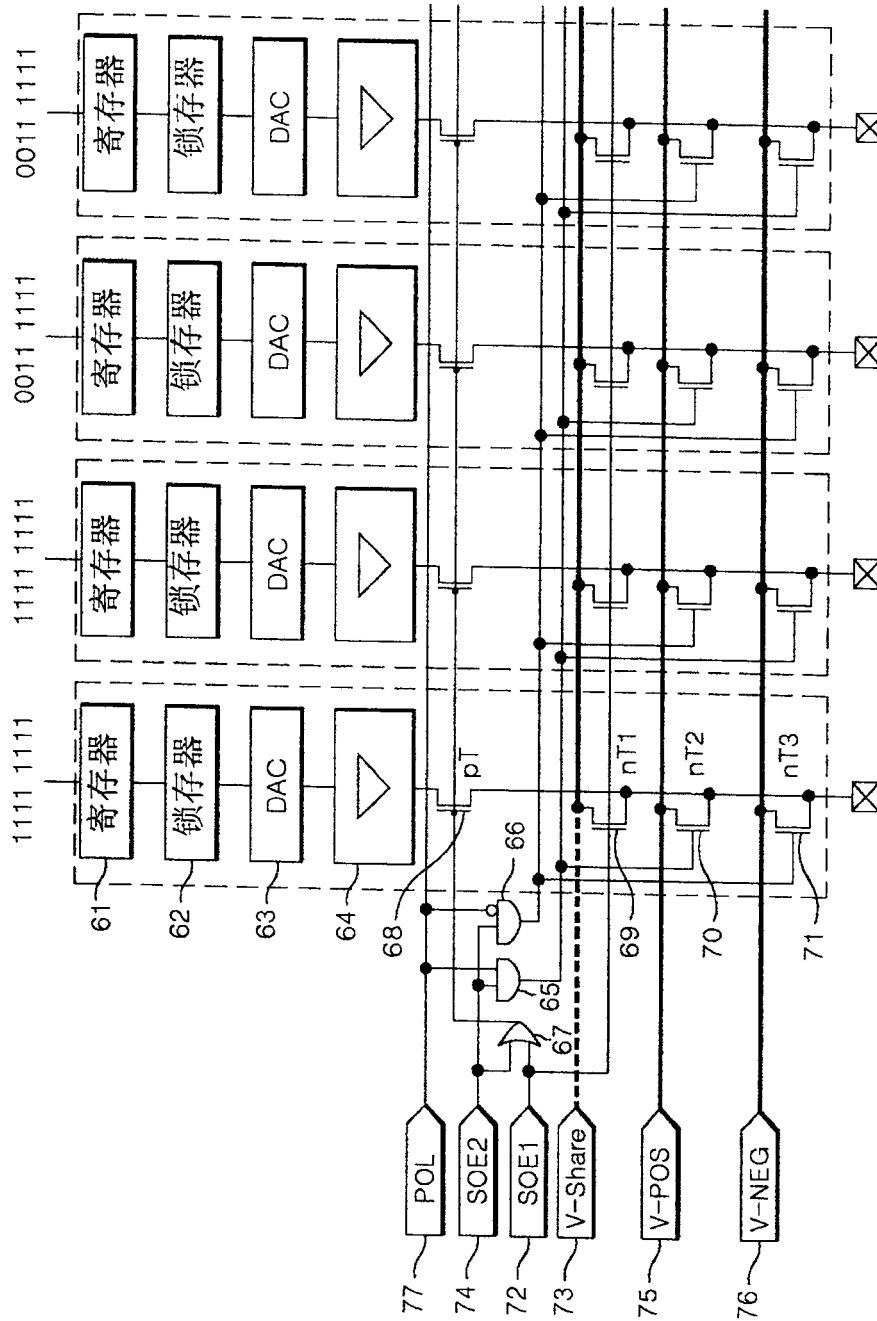


图 6

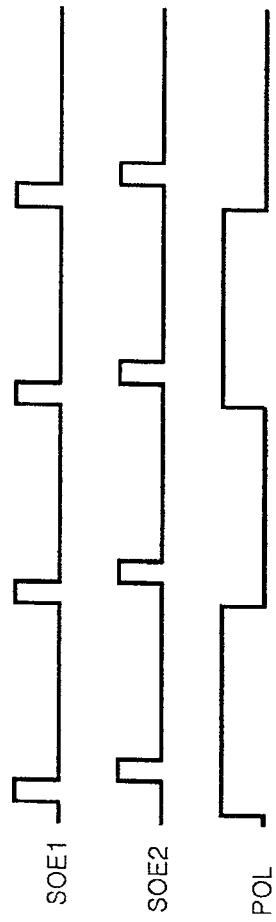


图 7

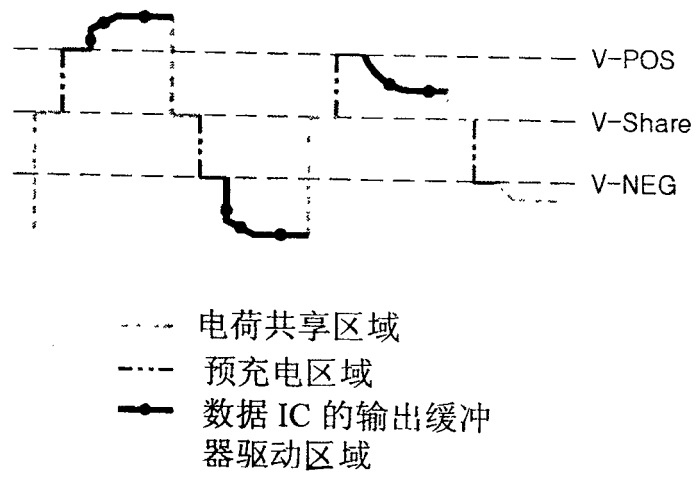


图 8

专利名称(译)	液晶显示器件及其驱动方法		
公开(公告)号	<a href="#">CN100479024C</a>	公开(公告)日	2009-04-15
申请号	CN200510132215.X	申请日	2005-12-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	姜信浩 洪镇铁 河成喆		
发明人	姜信浩 洪镇铁 河成喆		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2310/027 G09G2330/021 G09G3/3614 G09G2310/08 G09G2330/023 G09G3/3688 G09G2310/0248		
代理人(译)	徐金国		
审查员(译)	李永干		
优先权	1020050056544 2005-06-28 KR		
其他公开文献	CN1889165A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种液晶显示器件，该器件包括第一晶体管，所述第一晶体管响应第一输出控制信号向数据线输出电荷共享电压。第二晶体管，所述第二晶体管响应第二输出控制信号向数据线输出高于所述电荷共享电压的预充电电压，所述第二输出控制信号相对于所述第一输出控制信号有相位滞后。第三晶体管，所述第三晶体管响应所述第一和第二输出控制信号的至少其中之一向数据线输出数据电压。逻辑电路，所述逻辑电路响应所述输出控制信号和控制数据电压极性的极性控制信号来控制晶体管。

