

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H04N 5/74

H04N 5/335 H04N 9/30



[12] 发明专利申请公开说明书

[21] 申请号 02127779.6

[43] 公开日 2003 年 3 月 12 日

[11] 公开号 CN 1402538A

[22] 申请日 2002.8.5 [21] 申请号 02127779.6

[30] 优先权

[32] 2001. 8. 3 [33] JP [31] 235699/2001

[71] 申请人 日本电气株式会社

地址 日本东京

[72] 发明人 世良贤二 奥村藤男

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

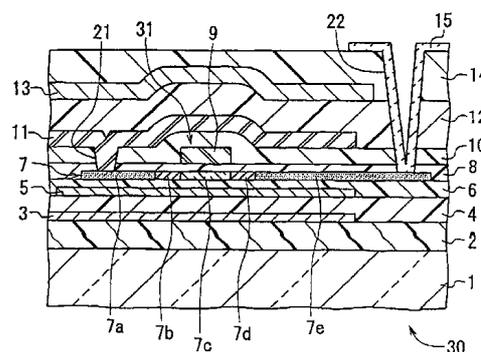
代理人 穆德骏 关兆辉

权利要求书 5 页 说明书 38 页 附图 26 页

[54] 发明名称 TFT 矩阵基底以及有源矩阵寻址液
晶显示器件

[57] 摘要

提供了一种 TFT 矩阵基底，它有效地阻挡了朝向 TFT 的有源层传播的光。具有图案的第一遮光层以这样一种方式形成于一个透明板和 TFT 之间，以便与 TFT 的有源层相重叠。形成具有图案的第三遮光层，以便覆盖相对于 TFT 来说是位于所述板的对侧上的 TFT。第三遮光层具有沿着所述矩阵的行延伸的第一部分，以及沿着其列延伸的第二部分。具有图案的第二遮光层形成于所述第一遮光层和 TFT 之间。第二遮光层具有吸光特性，它会吸收进入所述基底内侧的光。可以在 TFT 和第三遮光层之间，额外提供一个形成图案的、具有吸光特性第四遮光层。



ISSN 1008-4274

1. 一种 TFT 矩阵基底，包括：
- (a) 一个透明板；
- 5 (b) 以成行成列的矩阵阵列形式排列于所述板上的 TFT；
每一个 TFT 都具有第一源极/漏极区、第二源极/漏极区，以及有源层；
- (c) 以这样一种方式形成于所述板上的栅极线，以便能沿着所述矩阵的行方向延伸；
- 10 (d) 以这样一种方式形成于所述板上的数据线，以便能沿着所述矩阵的列方向延伸；
每一条数据线都电连接到相应的一个 TFT 的第一源极/漏极区；
- (e) 形成于所述板上的像素区内的像素电极；
每一个像素电极都电连接到相应一个 TFT 的第二源极/漏极区；
- 15 (f) 具有图案的第一遮光层，以这样一种方式形成于所述板和 TFT 之间，以便与 TFT 的所述有源层相重叠；
- (g) 形成于所述第一遮光层和所述 TFT 之间的具有图案的第二遮光层；
所述第二遮光层具有吸光特性；
- 20 (h) 具有图案的第三遮光层，形成它以便覆盖相对于所述 TFT 来说是位于所述板的对侧上的 TFT；
所述第三遮光层具有沿着所述矩阵的行延伸的第一部分，以及沿着其列延伸的第二部分。
- 25 2. 依据权利要求 1 所述的基底，其中所述每一个 TFT 都具有一个沟道区和一个 LDD 区；
所述第二遮光层具有覆盖 TFT 的所述沟道区的第一部分，以及覆盖 TFT 的所述 LDD 区的第二部分。
- 30 3. 依据权利要求 1 的基底，其中所述第二遮光层是由含有硅的

材料制成的。

4. 依据权利要求 1 的基底，其中所述第二遮光层具有导电性；
所述第二遮光层具有允许施加恒定电压的结构。

5

5. 依据权利要求 1 的基底，其中所述第二遮光层具有导电性，
并电连接至所述栅极线。

10

6. 依据权利要求 1 的基底，其中所述第二遮光层是由掺杂有杂
质的硅制成的。

7. 依据权利要求 1 的基底，其中所述栅极线以这样一种方式排
列，从而能与相应的 TFT 的沟道区相重叠；

其中所述栅极线在与 TFT 的重叠区，具有 TFT 的栅极的功能。

15

8. 依据权利要求 1 的基底，还包括是与栅极线分开的、为各个 TFT
单独形成的若干栅极；

其中，所述栅极线电连接至相应的栅极。

20

9. 依据权利要求 1 的基底，其中夹在所述第二遮光层和 TFT 的
所述有源层之间的介电层，具有从 100 nm 到 500 nm 的厚度范围。

10. 依据权利要求 1 的基底，其中夹在所述第二遮光层和 TFT 的
所述有源层之间的介电层，具有从 150 nm 到 300 nm 的厚度范围。

25

11. 依据权利要求 1 的基底，其中除了提供像素矩阵部分之外，还
提供了包含 TFT 的驱动器电路部分，而 TFT 以矩阵阵列形式排列；

其中，所述第二遮光层是为所述像素矩阵部分中的 TFT 所设置的，
所述第二遮光层不是为所述驱动器电路部分内的 TFT 而设置的。

30

12.一种有源矩阵寻址 LCD 设备, 包括:

(a)依据权利要求 1 的一种 TFT 矩阵基底;

(b)与上述 TFT 矩阵基底相对设置的一个对置基底; 以及

(c)在上述 TFT 矩阵基底和上述对置基底之间形成的一个液晶层。

5

13.一种 TFT 矩阵基底, 包括:

(a)透明板;

(b)以成行成列的矩阵形式排列于上述板之上的若干 TFT;

10 每一个 TFT 都具有第一源极/漏极区、第二源极/漏极区, 以及有源层;

(c)以这样一种方式形成于上述板上的若干栅极线, 以便能沿着所述阵列的行延伸;

(d)以这样一种方式形成于上述板上的若干数据线, 以便能沿着所述阵列的列延伸;

15 每一条数据线都与相应的一个 TFT 的第一源极/漏极区电连接;

(e)每一条像素电极都与相应的一个 TFT 的第二源极/漏极区电连接;

(f)具有图案的第一遮光层以这样一种方式形成于上述板和上述 TFT 之间, 以便与上述 TFT 的有源层相重叠;

20 (g)形成具有图案的第三遮光层, 以便覆盖相对于上述 TFT 来说位于上述板的对侧上的 TFT;

所述第三遮光层具有沿着上述矩阵的行延伸的第一部分, 以及沿着其列延伸的第二部分; 以及

25 (h)具有图案的第四遮光层形成于上述 TFT 和上述第三遮光层之间;

所述第四遮光层具有吸光特性。

14.依据权利要求 13 的基底, 其中上述每一个 TFT 都具有沟道区和 LDD 区;

30 其中上述第二遮光层具有覆盖上述 TFT 的沟道区的第一部分, 以

及覆盖其 LDD 区的第二部分。

15.依据权利要求 13 的基底，其中所述第四遮光层是由包含硅的材料制成的。

5

16.依据权利要求 13 的基底，其中所述第四遮光层具有导电性；所述第四遮光层具有允许施加恒定电压的结构。

10

17.依据权利要求 13 的基底，其中所述第四遮光层具有导电性，并与所述栅极线电连接。

18.依据权利要求 13 的基底，其中所述第四遮光层是由掺杂有杂质的硅构成的。

15

19.依据权利要求 13 的基底，其中所述栅极线以与相应的 TFT 的沟道区相重叠的方式排列；

而其中的栅极线在它们的重叠部分具有 TFT 的栅极的功能。

20

20.依据权利要求 13 的基底，其中分别为与栅极线分开的各个 TFT 形成栅极；

其中所述栅极线电连接至所述相应的各栅极。

25

21.依据权利要求 13 的基底，还包括形成于所述第一遮光层和 TFT 之间的具有图案的第二遮光层；

其中所述第二遮光层具有吸光特性。

30

22.依据权利要求 21 的基底，其中夹在所述第二遮光层和所述 TFT 的有源层之间的电介质具有从 100 nm 到 500 nm 的厚度范围。

23.依据权利要求 21 的基底，其中夹在所述第二遮光层和所述 TFT

的有源层之间的电介质具有从 150 nm 到 300 nm 的厚度范围。

24.依据权利要求 21 的基底，其中除了提供像素矩阵部分之外，还提供了包括 TFT 的驱动器电路部分，其中所述 TFT 以矩阵形式排列；

5 其中所述第二遮光层是为所述像素矩阵部分中的 TFT 提供的，所述第二遮光层不是为所述驱动电路部分内的 TFT 提供的。

25.一种有源矩阵寻址 LCD 驱动器，包括：

(a)依据权利要求 13 的 TFT 矩阵基底；

10 (b)与所述 TFT 矩阵基底相对放置的对置基底；以及

(c)形成于所述 TFT 矩阵基底和所述对置基底之间的液晶层。

TFT 矩阵基底以及有源矩阵寻址液晶显示器件

5 发明背景

本发明一般涉及液晶显示(LCD)器件。特别是,本发明涉及薄膜晶体管(TET)以矩阵阵列的形式排列于其上的一种基底,即 TFT 矩阵基底,以及装配有该基底的一种有源矩阵寻址 LCD 器件。最好将这种基底和设备用于投影型显示器件的照明灯泡。

10

已有技术的说明

近年来,开发了适用于壁挂式电视(TV)、投影型 TV 或办公自动化(OA)设备的各种的显示器件。为实现用于 OA 设备或高清晰度电视(HDTV)等高等级显示器件,日益希望在传统的显示器件中,使用将 TFT 用作其开关元件的有源矩阵寻址 LCD 器件。这是因为有源矩阵 LCD 器件具有一个优点:即便扫描线的数目增加,其对比度以及响应速度也不会降低。此外,有源矩阵 LCD 器件还具有另一个优点:如果将它们用作投影型显示器件的照明灯泡,则很容易实现大尺寸显示屏。

20

对于专用于照明灯泡的 LCD 器件,一般来说,高亮度光从光源输入 LCD 器件中,之后,依据图象信息,对这样输入的光进行控制,同时,光穿过同一设备。换言之,在驱动 TFT 的同时,通过将电场施加到各个像素上来改变各个像素的透射率,从而调节穿透该设备的光的强度。之后,利用包含专用透镜的投影光系统,将穿过该器件的光放大,并投射到大屏幕上。

25

光源位于 LCD 器件对置基底侧上,而投影光系统位于 TFT 矩阵基底一侧。这样,不仅仅是从光源发射出的光,而且由投影光系统反射回的光也将进入该器件。

30

对于有源矩阵寻址 LCD 器件来说，象非晶硅或多晶硅这样一个半导体层(即一个半导体层)被用于每一个 TFT 的有源层。如果光照射到有源层上，则由于光学激励而引起电流泄漏。另一方面，如前所述，高亮度光被输入 LCD 器件，用于照明灯泡，这样，电流泄漏将变大。由于除了来自光源的光之外，由投影光系统反射回的光也照射到有源层上，电流泄漏很可能变大。

近年来，有一种趋势，即投影型 LCD 器件被设计得越来越紧凑，并具有较高的亮度。这样，输入到器件内的光的亮度变得越来越高。从这一点来看，有关电流泄漏的上述问题将变得更加严重。为解决这一问题，利用已有的有源矩阵寻址 LCD 器件，用作照明灯泡，需要提供遮光层，以防止光照射到 TFT 的有源层上。

图 1 和图 2A 和 2B 示出了这种类型的已有 LCD 器件的 TFT 矩阵基底 100 的示意性结构，其中，为简便起见，仅仅示出了一个像素。图 1 是基底 100 的部分平面图，图 2A 是沿着图 1 中的线 IIA-IIA 的剖面图，图 2B 是沿着图 1 中的线 IIB-IIB 的剖面图。由于所有像素都具有相同的结构，所以，这些图仅仅示出了这些像素中的一个。

已有的 TFT 矩阵基底 100 包括一个透明板 101，其上以矩阵阵列的形式排列有 TFT 131。由硅化钨(WSi_2)构成的底部的遮光层 103，借助于二氧化硅(SiO_2)层 102 形成于板 101 之上。底部遮光层 103 的平面形状类似于格子(lattice)，它是由沿着 TFT 131 的矩阵的行(图 1 中的 X 方向)延伸的横向条、以及沿着其列(图 1 中的 Y 方向)延伸并与横向条相交的垂直条构成的。完整的层 103 被覆盖在其上的一个 SiO_2 层 104 所覆盖。

用作 TFT 131 的有源层的、形成图案的多晶硅层 107，形成于 SiO_2 层 104 上。每个层 107 都具有一个形状类似于 L 的平面。

每一个多晶硅有源层 107 都包含一个无掺杂的沟道区 107c、两个
轻微掺杂的 LDD(轻微掺杂的漏极)区 107b 和 107d, 一个重掺杂源极
区 107a 以及一个重掺杂漏极区 107e。源极和漏极区 107a 和 107e 位
于沟道区 107c 的每一侧。LDD 区 107b 位于源极区 107a 和沟道区 107c
5 之间。LDD 区 107d 位于沟道区 107c 和漏极区 107e 之间。

源极区 107a、LDD 区 107b、沟道区 107c、LDD 区 107d 以及漏
极区 107e 以这样一种方式沿着 Y 方向排列, 以便与底部折光层 103
相重叠。漏极区 107e 的一部分沿着 X 方向延伸。

10

栅极绝缘层 108 形成于 SiO_2 层 104 上, 以覆盖位于下部的有源
层 107。

由掺杂有杂质的多晶硅或硅化物构成的栅极线 109, 形成于栅极
绝缘层 108 上。这些线 109 彼此平行, 并沿着 X 方向延伸。对线 109
15 中的每一条进行放置, 使其能覆盖属于矩阵同一行的 TFT 131 的沟道
区 107C。部分线 109 刚好位于作为相应的 TFT 131 的栅极的区 107c
的上面。线 109 完全由第一夹层绝缘层 110 所覆盖。

20

由铝(AL)制成的数据线 111, 形成于第一夹层绝缘层 110 上。这
些线 111 彼此平行, 并沿着 Y 方向延伸。对线 111 的每一条进行放置,
使其与属于矩阵同一列的 TFT 131 的有源层 107 重叠。线 111 完全覆
盖了相应的 TFT 131 的源极区 107a、沟道区 107c 以及 LDD 区 107b
和 107d。线 111 覆盖了相应的 TFT 131 的部分漏极区 107e。通过贯
25 通第一夹层绝缘层 110 和栅极绝缘层 108 的接触孔 121, 线 111 与属
于矩阵同一行的 TFT 131 的源极区 107a 进行机械连接以及电气连接。
线 111 完全由第二夹层绝缘层 112 所覆盖。

由铬(Cr)构成的形成有图案的黑底层 113, 形成于第二夹层绝缘
30 层 112 上。层 113 的平面形状类似于格子, 它是由沿着矩阵的行(图 1

中的 X 方向)延伸的横向条、以及沿着其列(图 1 中的 Y 方向)延伸且与横向条相交的垂直条构成的。层 113 形成图案,以便与栅极线 109 以及数据线 111 重叠,从而覆盖 TFT 131。层 113 用作顶部遮光层。层 113 完全由第三夹层绝缘层 114 所覆盖。

5

具有一个大约为矩形平面形状的像素电极 115,形成于第三夹层绝缘层 114 上。电极 115 位于由栅极线 109 和数据线 111 所确定的相应的像素区 120 内。通过穿透第三夹层绝缘层 114、第二夹层绝缘层 112、第一夹层绝缘层 110 以及栅极绝缘层 108 的接触孔 122,电极 115 与相应的 TFT 131 的漏极区 107e 进行机械连接以及电气连接。

10

利用包含具有上述结构的已有 TFT 矩阵基底 100 的已有的 LCD 器件,一个对置基底(未示出)与基底 100 相耦合,以便在这两个基底之间,形成一个液晶层。从对置基底的一侧进入 LCD 器件的光,被黑底层(即顶部遮光层)113 阻挡。从 TFT 矩阵基底 100 一侧进入的光被底部遮光层 103 阻挡。但是,这里有一个问题,即不能充分地防止从基底 100 一侧进入的光照射到 TFT 131 的 LDD 区 107b 和 107b 以及/或沟道区 107c。以下,将参见图 3,对这种情况进行详细说明。

15

20

如图 3 所示,从对置基底一侧进入 LCD 器件的光 L101,被黑底层(即顶部遮光层)113 阻挡。另一种方案是:光 L101 穿过基底 100,而没有被底部遮光层 103 反射。这是由于可以为此目的,要很好地调节层 113 和层 103 的宽度以及层 113 和层 103 之间的间隔。从基底 100 的一侧进入 LCD 器件的光 L102 被底部遮光层 103 阻挡。

25

但是,正如可以从图 3 中看到的那样,从 TFT 矩阵基底 100 一侧进入 LCD 器件的、朝向黑底层 113 的光 L103,被层 113 所反射,而转到底部遮光层 103 上。之后,光 L103 通过多次反射而穿行在层 103 和数据线 111 之间的空间中,最后,到达 LDD 区 107b。但是,从基底 100 一侧进入 LCD 器件的、朝向数据线 111 的光 L104,通过多次

30

反射而穿行在层 103 和数据线 111 之间的空间中，最后，到达 LDD 区 107b。与此相似，在经过多次反射后，光照射到 LDD 区 107d。实际上，包含光 L103 和 L104 的各种光从基底 100 的一侧进入，该光照射到沟道区 107c。

5

为避免这种问题，已经开发和公开了各种改进方案。

例如，日本未经审查的、于 2000 年 6 月公开的专利公开 No.2000-180899 中公开了一种 LCD 器件，其中底部遮光层的端部逐渐变细，从而形成一个梯形截面。在这个器件中，如果能很好地调节底部遮光层的宽度和数据线的宽度，就可以用底部遮光层来阻挡从 TFT 矩阵基底一侧进入 LCD 器件的光，这样，就防止了光线照射到沟道区。

在日本未经审查的、于 2000 年 12 月公开的专利公开 No.2000-356787 中公开了一种 LCD 器件，其中，在覆盖底部遮光层的介电层中，在靠近沟道区的位置形成空的接触孔。空接触孔中填满了引线材料。在这个器件中，填入空接触孔中的引线材料阻挡了从 TFT 矩阵基底一侧进入 LCD 器件的光，这样，就防止了光照射到沟道区。

20

另外，众所周知，可将黑底层放置于 TFT 矩阵基底上或是对置基底上。如果黑底层位于对置基底上，在 TFT 矩阵基底和对置基底的耦合过程中，需要事先考虑大约 $10\mu\text{m}$ 的对齐误差(即容差)，同时，还要考虑这两个基底之间的覆盖精度。结果，黑底层必须非常宽。这导致了不能增大孔径比的缺陷。

25

与此不同，如果黑底层位于 TFT 矩阵基底上，则可利用已知的半导体器件制造工艺，提高黑底层和 TFT 之间的对齐精度。因此，如图 1、2A 和 2B 所示，这种结构正日益成为主流。

30

5 如上所述，使用具有图 1 和 2A 到 2B 的已有 TFT 矩阵基底 100 的已有的 LCD 器件，从基底 100 一侧进入 LCD 器件的光的一部分很可能会到达 LDD 区 107b 和 107d 以及/或沟道区 107c。这样，由光而引起的电流的泄漏增大，结果，出现了对比度下降以及图象质量不均匀的问题。

10 利用专利公开 No.2000-180899 中所公开的 LCD 器件，则需要形成底部遮光层的锥形端的工艺步骤。因此，存在制造工艺复杂的问题。

15 利用公开号 No.2000-356787 中所公开的 LCD 器件，则需要靠近覆盖底部遮光层的绝缘层中的沟道区处，形成空的接触孔的工艺步骤，以及用引线材料填充空的接触孔的工艺步骤。因此，存在制造工艺复杂的问题，这与公开号 No.200-180899 中的问题相同。

此外，利用公开号 No.2000-180899 和 2000-356787 所公开的 LCD 器件，如果将这些器件用在用于高亮度投影型显示器件的照明灯泡上，很难有效及充分地对朝向 TFT 的有源层传播的光进行阻挡。

20 发明概述

因此，本发明的一个目的是提供一种 TFT 矩阵基底以及一种 LCD 器件，它能有效阻挡朝向 TFT 的有源层传播的光。

25 本发明的另一个目的是提供一种 TFT 矩阵基底以及一种 LCD 器件，它能抑制 TFT 内的由光而引起的电流的泄漏。

本发明的另一个目的是提供一个 TFT 矩阵基底以及一种 LCD 器件，它能改善图象质量的对比度以及均匀性。

30 本发明的另一个目的是提供不使用复杂的工艺步骤就能很容易地

制造出来的一种 TFT 矩阵基底以及一种 LCD 器件。

通过以下说明，可以使本领域人员清楚了解上述目的，同时还有其它未特别指出的目的。

5

依据本发明的第一个方面，提供了一种 TFT 矩阵基底，它包括：

(a)一个透明板；

(b)以成行成列的矩阵阵列排列于所述板上的 TFT；

每一个 TFT 都具有一个第一源极/漏极区、一个第二源极/漏极区，

10

以及一个有源层；

(c)以沿着所述阵列的行延伸的方式，形成于所述板上的栅极线；

(d)以沿着所述阵列的列延伸的方式，形成于所述板上的数据线；

每一条数据线都与相应的一个 TFT 的第一源极/漏极区电连接；

(e)像素电极，形成于所述板上的像素区域内；

15

每一个像素电极都与相应的一个 TFT 的第二源极/漏极区电连接；

(f)具有图案的第一遮光层，以这样一种方式形成于所述板和 TFT 之间，以便与所述 TFT 的有源层相重叠；

(g)具有图案的第二遮光层，形成于所述第一遮光层和所述 TFT 20 之间；

所述第二遮光层具有吸光特性；

(h)具有图案的第三遮光层，形成它以便覆盖相对于 TFT 来说是位于所述板的对侧上的 TFT；

25

所述第三遮光层具有沿着所述矩阵的行延伸的第一部分，以及沿着其列延伸的第二部分。

30

依据本发明第一方面的 TFT 矩阵基底，具有图案的第一遮光层以这样一种方式形成于所述板和所述 TFT 之间，以便与 TFT 的有源层相重叠。形成具有图案的第三遮光层，以覆盖相对于 TFT 来说是位于与所述板相对一侧上的 TFT。第三遮光层具有延矩阵的行延伸的第

一部分，以及延其列延伸的第二部分。此外，具有图案的第二遮光层形成于第一遮光层和 TFT 之间。第二遮光层具有吸光特性。

5 因此，即便是从所述板的一侧进入到 TFT 矩阵基底内部的光，被具有图案的第三遮光层以及/或数据线所反射，之后又由具有图案的第一遮光层所反射，所有反射光也都将到达具有图案的第二遮光层。由于第二遮光层具有吸光特性，因此反射光也将被第二遮光层所吸收。这样，可以有效地阻挡朝向 TFT 矩阵基底内的 TFT 的有源层传播的任何光。这意味着有源层不会暴露于光中。结果，抑制了 TFT 内
10 的由光而引起的电流的泄漏，因此改善了图象质量的对比度以及均匀性。

此外，还不需要如日本待审的专利公开号 No.2000-180899 和 2000-356787 中所公开的那种复杂的制造工艺。这样，可以不使用复杂的工艺就能很容易地制造出 TFT 矩阵基底。
15

在依据本发明第一方面的基底的最佳实施例中，每一个 TFT 都具有一个沟道区以及一个 LDD 区。第二遮光层具有覆盖 TFT 的沟道区的第一部分，以及覆盖其 LDD 区的第二部分。在这个实施例中，
20 还有另外一个优点，即朝向沟道区和 LDD 区传播的光可以得到一定的阻挡。一般而言，光照射到沟道区或 LDD 区，将会引起电流泄漏。这样，通过阻挡或抑制光，就可以有效地减小电流泄漏。

在依据本发明第一方面的基底的另一个最佳实施例中，第二遮光层是由包含硅的材料制成的。特别是，第二遮光层是由硅制成的。在这个实施例中，还存在另外一个优点，即能更有效地抑制电流的泄漏。
25

在依据本发明第一方面的基底的另外一个最佳实施例中，第二遮光层具有导电性。第二遮光层具有这样一种结构，它允许使用恒定的电压。在这个实施例中，存在一种附加的优点，即可将第二遮光层的
30

偏置在所需的电位下，并能控制 TFT 的特性。

5 在依据本发明第一方面的基底的另一个最佳实施例中，第二遮光层具有导电性，并与栅极线电连接。在这个例子中，存在一种附加的优点，即 TFT 具有一种双栅极结构，该结构具有改善的开/关特性。

10 在依据本发明第一方面的基底的另外一个最佳实施例中，第二遮光层是由掺杂有杂质的硅构成的。在这个实施例中，存在一种附加的优点，即可以很容易地向第二遮光层提供所需的导电率。

最好是，栅极线以这样一种方式排列，以便与相应的 TFT 的沟道区相重叠。栅极线在与 TFT 重叠的部分，具有 TFT 的栅极的功能。

15 最好是，分别为与栅极线分离的各个 TFT 形成栅极。栅极线与相应的栅极电连接。

20 在依据本发明第一方面的基底的另一个最佳实施例中，夹在 TFT 的所述第二遮光层和有源层之间的电介质具有从 100 nm 到 500 nm 的范围厚度。在这个实施例中，确保了发明的遮光作用。更好的是，电介质的厚度从 150 nm 到 300 nm。在这种情况下，提高了本发明的遮光作用。

25 在依据本发明第一方面的另一个基底的佳实施例中，除了提供一个像素矩阵部分之外，还提供了包含 TFT 的驱动电路部分，其中 TFT 是以矩阵形式排列的。所述第二遮光层是为像素矩阵部分内的 TFT 提供的，所述第二遮光层不是为驱动电路部分中的 TFT 提供的。在这个实施例中，所述第二遮光层是为像素矩阵部分中的 TFT 提供的，所述第二遮光层不是为驱动电路部分内的 TFT 提供的。因此，如果在激光退火（annealing）工艺中，激光照射到设计为像素矩阵部分以及
30 驱动电路部分内的 TFT 的有源层的非晶硅层，则激光引起的热将会借

助于像素矩阵部分内的第二遮光层，以比在驱动电路部分内更快地传播到非晶硅层的周围。结果，在像素矩阵部分中的非晶硅层转变为具有低结晶度的多晶硅层。这意味着光致电流泄漏进一步得以抑制。与此同时，驱动电路部分内的非晶硅层变为具有高迁移率（mobility）的多晶硅层。

依据本发明的第二方面，提供了一种有源矩阵寻址 LCD 器件，它包括：

- (a)依据第一方面的 TFT 矩阵基底；
- (b)与所述 TFT 矩阵基底相对放置的一个对置基底；以及
- (c)形成于所述 TFT 矩阵基底和所述对置基底之间的一个液晶层。

利用依据本发明第二方面的有源矩阵寻址 LCD 器件，则由于上述同一原因，能得到依据本发明第一方面的 TFT 矩阵基底内所显示的那些优点。

依据本发明的第三方面，提供了另一种 TFT 矩阵基底，它包括：

- (a)透明板；
- (b)以成行成列的矩阵阵列形式排列于所述板板之上的若干 TFT；
每一个 TFT 都具有第一源极/漏极区，第二源极/漏极区；以及有源层；

(c)以这样一种方式形成于所述板板之上的若干栅极线，以便沿着所述矩阵的行延伸；

(d)以这样一种方式形成于所述板板之上的若干数据线，以便沿着所述矩阵的列延伸；

每一条数据线都与相应一个 TFT 的第一源极/漏极区电连接；

(e)形成于所述板板上的像素区内的像素电极；

每一个像素电极都与相应的一个 TFT 的第二源极/漏极区电连接；

(f)以这样一种方式形成于所述板和所述 TFT 之间的形成图案的第一遮光层，以便与所述 TFT 的有源层相重叠；

(g)形成具有图案的第三遮光层，以便覆盖相对于所述 TFT 来说位于所述板的对侧上的 TFT；

第三遮光层，具有沿着所述矩阵的行延伸的第一部分，以及沿着其列延伸的第二部分；以及

5 (h)形成图案的第四遮光层，它形成于所述 TFT 和所述第三遮光层之间；

所述第四遮光层具有吸光特性。

10 利用依据本发明第三方面的 TFT 矩阵基底，具有图案的第一遮光层以这样一种方式形成于所述板和所述 TFT 之间，以便与所述 TFT 的有源层相重叠。形成具有图案的第三遮光层，以便覆盖相对于所述 TFT 来说是位于所述板的对侧上的 TFT。第三遮光层具有沿着矩阵的行延伸的第一部分，以及沿着其列延伸的第二部分。而且，具有图案的第四遮光层形成于所述 TFT 和第三遮光层之间。第四遮光层具有吸
15 光特性。

因此，即便是从所述板一侧进入到 TFT 矩阵基底内部的光，被具有图案的第三遮光层以及/或数据线反射，之后又由具有图案的第一遮光层反射的情况下，全部反射光也会到达具有图案的第四遮光层。由
20 于第四遮光层具有吸光特性，因此反射光将被第四遮光层所吸收。这样，可有效阻挡朝向 TFT 矩阵基底中 TFT 的有源层传播的任何光。这意味着有源层不会暴露于光之中。结果，TFT 内光致电流泄漏得以抑制，由此改善的图象质量的对比度以及均匀性。

25 而且，不再需要日本待审专利公开 No.2000-180899 和 2000-356787 中所公开的复杂的制造工序。这样，可以不使用复杂工艺而很容易地制造出 TFT 矩阵基底。

30 在依据本发明第三方面基底的最佳实施例中，每一个 TFT 都具有沟道区和 LDD 区。第二遮光层具有覆盖 TFT 的沟道区的第一部分，

以及覆盖其 LDD 区的第二部分。在这个实施例中，存在另一个优点，即确实阻挡了朝向沟道区和 LDD 区传播的光。一般而言，对沟道区或 LDD 区的光照射将会引起电流泄漏。这样，通过阻挡或抑制光，可以有效地减少电流泄漏。

5

在依据本发明第三实施例的基底的另一个实施例中，第四遮光层是由包含硅的材料制成的。优选的是，第四遮光层是由硅制成的。在这个实施例中，存在另外一个优点，即电流泄漏得到更有效的抑制。

10

在依据本发明第三方面的基底的另一个最佳实施例中，第四遮光层具有导电性。第四遮光层具有允许施加恒定电压的一种结构。在这个实施例中，存在另一个优点，即第四遮光层可以偏置于所需的电势之下，且可以控制 TFT 的特性。

15

在依据本发明第三方面的基底的另一个最佳实施例中，第四遮光层具有导电性，并电连接至所述栅极线。

20

在依据本发明第三方面的基底的另外一个实施例中，第四遮光层是由掺杂的硅构成的。在这个实施例中，存在一个附加优点，即可以很容易地给予第四遮光层以所需的导电率。

最好是，以这样一种方式设置栅极线，以便与相应的 TFT 的沟道区相重叠。在它们的重叠部分，栅极线具有 TFT 的栅极功能。

25

最好是，分别为与栅极线分离的各个 TFT 形成栅极。栅极线与相应的栅极电连接。

30

在依据本发明第三方面的基底的另一个最佳实施例中，在第一遮光层和 TFT 之间还额外形成了具有图案的第二遮光层。第二遮光层具有吸光特性。在这个实施例中，在 TFT 的每一侧上的光被阻挡，因此，

可以获得非常好的遮光效果。

在依据本发明第三方面的另一个最佳实施例中，夹在第二遮光层和 TFT 的有源层之间的电介质具有从 100 nm 到 500 nm 的厚度范围。
5 在这个实施例中，确保了本发明的遮光作用。更优选的是，电介质的厚度从 150 nm 到 300 nm。在这种情况下，增强了本发明的遮光效果。

在依据本发明第三方面的基底的另一个实施例中，除了像素矩阵部分之外，还提供了包含 TFT 的驱动电路部分，其中 TFT 是以矩阵阵列的形式排列的。第二遮光层是为像素矩阵部分内的 TFT 而设的，
10 第二遮光层不是为驱动电路部分内的 TFT 而设的。在这个实施例中，第二遮光层是为像素矩阵部分内的 TFT 而设的，第二遮光层不是为驱动电路部分内的 TFT 而设的。因此，在激光退火工序中，如果激光照射到用作像素矩阵部分以及驱动电路部分内的 TFT 的有源层的非晶硅层时，
15 激光引起的热将会通过像素矩阵部分中的第二遮光层，以比驱动电路部分内的速度更快地传播到非晶硅层的周围。结果，像素矩阵部分内的非晶硅层转变为具有较低结晶度的多晶硅层。这意味着由光引起的电流泄漏进一步得到抑制。与此同时，驱动电路部分内的非晶硅层被转变为具有高迁移率的多晶硅层。

20

依据本发明的第四方面，提供了另一种有源矩阵寻址 LCD 器件，它包括：

- (a)依据第三方面的 TFT 矩阵基底；
- (b)与所述 TFT 矩阵基底相对放置的对置基底；以及
- 25 (c)形成于所述 TFT 矩阵基底和对置基底之间的液晶层。

由于上述相同的原因，利用依据本发明第四方面的有源矩阵寻址 LCD 器件，可以得到与依据本发明第三方面的 TFT 矩阵基底中所示的那些优点相同的优点。

30

附图的简要说明

为了容易实现本发明，以下，将参照附图，对其进行说明。

5 图 1 是示出了已有技术的 TFT 矩阵基底的布局的一张部分平面图。

图 2A 是沿着图 1 中的线 IIA-IIA 的局部剖面图，它示出了图 1 中的已有基底的结构。

10 图 2B 是沿着图 1 中的线 IIB-IIB 的局部剖面图，它示出了图 1 中的已有基底的结构。

图 3 是一张示意性的剖面图，它示出了阻挡进入到图 1 的已有基底内部的光的效果，它是沿着图 1 中的线 IIA-IIA 看进去的。

图 4 是一张局部平面图，它示出了依据本发明第一实施例的 TFT 矩阵基底的布局。

15 图 5A 是一张沿着图 4 中的线 VA-VA 的局部剖面图，它示出了图 4 的基底结构。

图 5B 是一张沿着图 4 中的线 VB-VB 的局部剖面图，它示出了图 4 的基底结构。

20 图 6 是一张示意性的剖面图，它示出了对进入到图 4 的基底内部的光进行阻挡的效果，它是沿着图 4 中的线 VA-VA 看进去的。

图 7A 到 11A 是局部剖面图，它们是分别沿着图 4 的线 VA-VA 看进去的，它们示出了制造图 4 的基底的工艺步骤。

图 7B 到 11B 是局部剖面图，它们是分别沿着图 4 中的线 VB-VB 看进去的，它们示出了制造图 4 的基底的工艺步骤。

25 图 12 是一张局部平面图，它示出了依据本发明的第二实施例的一个 TFT 矩阵基底的布局。

图 13A 是一张沿着图 12 内的线 XIII A-XIII A 的局部剖面图，它示出了图 12 的基底的结构。

30 图 13B 是一张沿着图 12 内的线 XIII B-XIII B 的局部剖面图，它示出了图 12 的基底的结构。

图 14 是一张局部平面图，它示出了依据本发明第三实施例的一个 TFT 矩阵基底的布局。

图 15 是一张局部平面图，它示出了依据本发明第四实施例的一个 TFT 矩阵基底的布局。

5 图 16A 是一张沿着图 15 内的线 XVIA-XVIA 的局部剖面图，它示出了图 15 的基底结构。

图 16B 是一张沿着图 15 内的线 XVIB-XVIB 的局部剖面图，它示出了图 15 的基底结构。

10 图 17 是一张示意性的剖面图，它示出了对进入到图 15 的基底内部的光进行阻挡的效果，它是沿着图 15 内的线 XVIA-XVIA 看进去的。

图 18 是一张局部平面图，它示出了依据本发明第五实施例的一个 TFT 矩阵基底的布局。

15 图 19 是一张局部平面图，它示出了依据本发明第六实施例的一个 TFT 矩阵基底的布局。

图 20 是一张示意性的剖面图，它示出了使用依据本发明的 TFT 矩阵基底的有源阵列寻址 LCD 器件的结构。

图 21A 是沿图 4 线 VA-VA 的局部剖面图，它示出了依据本发明第七实施例的 TFT 矩阵基底的结构。

20 图 21B 是沿图 4 线 VB-VB 的局部剖面图，它示出了图 21A 的基底结构。

图 22A 是沿图 4 线 VA-VA 的局部剖面图，它示出了依据本发明第八实施例的 TFT 矩阵基底的结构。

25 图 22B 是沿图 4 线 VB-VB 的局部剖面图，它示出了图 22A 的基底结构。

图 23A 是沿图 15 线 XVIA-XVIA 的局部剖面图，它示出了依据本发明第九实施例的 TFT 矩阵基底的结构。

图 23B 是沿图 15 线 XVIB-XVIB 的局部剖面图，它示出了图 23A 的基底结构。

30 图 24A 是沿图 15 线 XVIA-XVIA 的局部剖面图，它示出了依据

本发明第十实施例的 TFT 矩阵基底的结构。

图 24B 是沿图 15 线 XVIB-XVIB 的局部剖面图,它示出了图 24A 的基底结构。

5 图 25 示出了一张曲线图,它示出了在像素矩阵部分内提供的 TFT 中光致电流泄漏与有源层和第二遮光层之间的介电层的厚度之间的关系,这张曲线图是在投射光的特定照射条件下得到的。

图 26 是依据本发明第十一实施例的 TFT 矩阵基底的平面示意图。

10 最佳实施例的详细说明

以下,将参照附图,对本发明的最佳实施例进行详细说明。

第一实施例

15 图 4 和图 5A 以及 5B 示出了依据本发明第一实施例的一个 TFT 矩阵基底 30 的示意性结构,其中,为简便起见,仅仅示出了一个像素。这种情况也适用于稍后将要说明的任何其它实施例。

TFT 矩阵基底 30 包括一个透明板 1,其上以矩阵阵列的形式排列有 TFT 31。板 1 是由象玻璃这样透明且绝缘的材料制成。

20

一个 SiO_2 层 2 形成于板 1 上,以覆盖其整个表面。层 2 用于防止包含于板 1 内的重金属扩散到基底 30 内部。

25 一个具有图案的第一遮光层 3 形成于 SiO_2 层 2 上。层 3 的平面形状类似于格子,它是由沿着 TFT 31 的矩阵的行(图 4 中的 X 方向)延伸的横向条 3a,以及沿其列(图 4 中的 Y 方向)延伸的、且与横向条相交的垂直条 3b 构成的。层 3 是由具有足够低的光穿透率的材料(例如是 WSi_2)制成的。层 3 的厚度设定为足够大,用于阻挡从基底 30 的后侧即从板 1 的一侧直接进入的光。整个层 3 由位于其上的 SiO_2 层 4 所覆盖。

30

5 在 SiO₂ 层 4 上，形成了一个具有图案的第二遮光层 5。层 5 是由具有吸光特性的非晶硅构成的。层 5 包括沿着 TFT 31 的矩阵的行(图 4 中的 X 方向)延伸的横向条形部分 5a，以及沿着其列(图 4 中的 Y 方向)延伸并与横向部分 5a 相交的垂直矩形部分 5b。条形部分 5a 是等间距垂直(沿着 Y 方向)放置的，它们彼此平行。矩形部分 5b 是等间距水平(沿着 X 方向)放置的，它们彼此平行。使层 5 形成一种图案，以便能完全与位于其下面的第一遮光层 3 重叠。层 5 由形成于 SiO₂ 层 4 上的一个 SiO₂ 层 6 所覆盖。

10

在 SiO₂ 层 6 上，形成了多晶硅层 7。使每一个层 7 形成图案，以便具有大约为 L 字符的一个平面形状。每一个层 7 都刚好位于栅极线 9 与数据线 11 相交的位置下面，这将在后面进行说明。层 7 用作每个 TFT 31 的有源层。

15

20 每一个多晶硅的有源层 7 都包括一个未掺杂的沟道区 7c、两个轻度掺杂的 LDD 区 7b 和 7d、一个重掺杂源极区 7a 以及一个重掺杂漏极区 7e。源极和漏极区 7a 和 7e 都位于沟道区 7c 的每一侧。LDD 区 7b 位于源极区 7a 和沟道区 7c 之间。LDD 区 7d 位于沟道区 7c 以及漏极区 7e 之间。

源极区 7a、LDD 区 7b、沟道区 7c、LDD 区 7d 以及漏极区 7e 以这样一种方式沿着 Y 方向排列，以便与所述第一和第二遮光层 3 和 5 相重叠。部分漏极区 7e 沿着 X 方向延伸。

25

栅极绝缘层 8 形成于 SiO₂ 层 6 上，以便覆盖位于其下面的有源层 7。

30 由掺杂有杂质的多晶硅或硅化物构成的栅极线 9，形成于栅极绝缘层 8 上。这些线 9 彼此平行，并沿着 X 方向延伸。对每一条线 9 进

行定位，使其能与属于所述矩阵的同一行的 TFT 的沟道区 7c 相重叠。线 9 的一些部分刚好位于用作相应的 TFT 31 的栅极的区 7c 之上。线 9 整个由形成于层 8 上的第一夹层绝缘层 10 所覆盖。

5 由 Al 制成的数据线 11，形成于第一夹层绝缘层 10 上。这些线彼此平行，且沿着 Y 方向延伸。每一条线 11 都被放置在能与属于所述矩阵的同一列的 TFT 31 的有源层 7 相重叠的位置上。线 11 完全覆盖了相应的 TFT 31 的源极区 7a、沟道区 7c 以及 LDD 区 7b 以及 7d。线 11 覆盖了相应的 TFT 31 的部分漏极区 7e。线 11 通过接触孔 21 与
10 属于矩阵同一行的 TFT 31 的源极区域 7a 机械接触并电气连接，其中，所述接触孔 21 穿透了第一夹层绝缘层 10 以及栅极绝缘层 8。线 11 完全由第二夹层绝缘层 12 所覆盖。

 由 Cr 构成的具有图案的黑底层 13 形成于第二夹层绝缘层 12 上。
15 层 13 的平面形状类似于格子，它是由沿着矩阵的行(图 4 中的 X 方向)延伸的横向条、以及沿着其列(图 4 中的 Y 方向)延伸并与所述横向条相交的垂直条形成的。使层 13 形成图案，以便与栅极线 9 以及数据线 11 相重叠，从而覆盖 TFT 31。层 13 用作第三遮光层。层 13 完全被形成于层 12 上的一个第三夹层绝缘层 14 所覆盖。

20 具有大约呈矩形的平面形状的像素电极 15，形成于第三夹层绝缘层 14 上。电极 15 位于由栅极线 9 以及数据线 11 所定义的相应的像素区 20 内。电极 15 通过接触孔 22，与相应的 TFT 31 的漏极区 7e 进行机械接触以及电气连接，其中所述接触孔 22 穿透了第三夹层绝缘层 14、第二夹层绝缘层 12、第一夹层绝缘层 10 以及栅极绝缘层 8。
25

 图 20 示出了一种有源矩阵寻址 LCD 器件 50 的结构，它包括具有依据第一实施例的结构的 TFT 矩阵基底 51。利用密封部分 53，将一个对置基底 52 与基底 51 结合在一起，以便在它们之间形成一个液晶层 54。在层 54 中，一个定向层 55 形成于基底 51 上，定向层 56 形
30

成于基底 52 上。偏振片 57 位于基底 52 上。背光元件 58 靠近基底 51。

5 利用有源矩阵寻址 LCD 器件 50，如图 6 所示，从对置基底 52 一侧进入器件 50 的光 L1 被黑底层(即第三遮光层)13 所阻挡。或者也可以是，光 L1 穿透基底 30，而未被第一遮光层 3 反射。这是由于很容易为此目的而对层 13 和 3 的宽度、以及层 13 和 3 之间的间距进行调整。

10 另一方面，从 TFT 矩阵基底 30 (51)一侧进入器件 50 的光 L2，被第一遮光层 3 所阻挡。从基底 30 一侧进入器件 50 的、朝向黑底 13 的光 L3 被层 13 所反射，而转向第一遮光层 3。之后，光 L3 到达位于层 13 和 TFT 31 之间的第二遮光层 5。或者也可以采取：光 L3 由层 13 和 3 所反射，之后，光 L3 到达第二遮光层 5。此外，从基底 30 一侧进入器件 50 的、朝向数据线 11 的光 L4 被线 11 所反射，最终，到达层 5。

如上所述，第二遮光层 5 是由具有吸光特性的非晶硅构成的。这样，光 L1 到 L4 就被层 5 吸收。

20 这样，即便从板 1 一侧传播来的光直接输入到第一遮光层 3 和数据线 11 之间的内部空间，或是通过由具有图案的第三遮光层(即黑底层)13 反射而间接输入到上述内部空间中时，光也会被第二遮光层 5 所吸收。这样，能有效、确实地阻挡朝向每个 TFT 31 的沟道区 7c 和 LDD 区 7b 和 7d 传播的任何光。

25

另外，每个 TFT 31 的沟道区 7c 被相应的一条栅极线 9 所覆盖，因此，增强了阻挡朝向区域 7c 传播的光的效果。

30 一般而言，硅层具有一种光谱吸收特性，它对于绿光和蓝光波段，具有相对较高的光吸收率，对于红光波段，具有相对较低的光吸收率。

可以将这种特性应用于非晶硅，用于形成第二遮光层 5，还可以将这种特性应用于多晶硅，用于形成有源层 7。众所周知，通过多晶硅的有源层 7 内吸收光，可以引起 TFT 31 的电流泄漏，因此，电流泄漏的大小或量依据所要照射的光的波长而变化。结果，通过制作其光谱吸收特性与多晶硅相似的非晶硅的第二遮光层 5，可以有效抑制或减少电流泄漏。

当高亮度光输入到 TFT 矩阵基底 30 上时，TFT 31 附近的温度将会升高，这是由于在第二遮光层 5 内吸收光所产生的热而引起的。如上所述，层 5 的吸收率对于红光波段相对较低。因此，存在一个附加的优点，即能更多地抑制 TFT 31 附近发生的温度的升高。

出于同一目的，除了非晶硅，还可以使用微晶硅或多晶硅，或是包含硅的硅化物。可以得到与非晶硅的优点基本相同的优点。

接下来，将参照附图 7A 到 11A，以及 7B 到 11B，来说明制造依据图 4 和 5A 到 5B 的第一实施例的 TFT 矩阵基底 30 的一种方法。

首先，如图 7A 和 7B 所示，通过一个流行的 CVD(化学蒸汽沉积)工艺，在透明板 1 上形成一个 SiO_2 层 2。之后，在 SiO_2 层 2 上形成一个硅化钨(WSi_2)层(未示出)。利用流行的光刻以及刻蚀技术，使如此形成的 WSi_2 层形成一种图案，以形成第一遮光层 3。此后，利用 CVD 工艺，在 SiO_2 层 2 上形成 SiO_2 层 4，以覆盖整个层 3。

接下来，通过低压 CVD (LPCVD)或等离子增强型 CVD (PECVD)工艺，在 SiO_2 层 4 上沉积一层非晶硅层(未示出)。利用通用的光刻以及刻蚀技术，使如此形成的 SiO_2 层形成图案，因而，在层 4 上形成了第二遮光层 5。

此后，如图 8A 和 8B 所示。利用 CVD 工艺，在 SiO_2 层 4 上沉

5 积了 SiO_2 层 6, 以便覆盖第二遮光层 5。利用 LPCVD 或 PECVD 工艺, 在层 6 上沉积一个非晶硅层(未示出)。利用激光退火方法, 使如此沉积而形成的非晶硅层结晶。利用通用的光刻以及刻蚀技术, 使如此结晶形成的 Si 层形成图案, 因此, 在层 6 上形成了 TFT 31 的多晶硅的有源层 7。

10 随后, 如图 9A 和 9B 所示, 利用 CVD 工艺, 在 SiO_2 层 6 上沉积一个 SiO_2 层(即栅极绝缘层)8, 以便覆盖多晶硅有源层 7。掺杂杂质的多晶硅层(未示出)以及硅化物层(未示出)先后沉积到栅极绝缘层 8 上, 之后, 利用通用的光刻以及刻蚀技术, 使其形成图案, 因而形成了栅极线 9。

15 将如此形成的栅极线 9 用作掩模, 以低掺杂浓度, 有选择地将杂质掺杂到多晶硅有源层 7 上。之后, 利用具有图案的光刻胶掩模(未示出), 以高掺杂浓度, 有选择地将杂质掺杂到多晶硅有源层 7 上。这样, 在层 7 上, 就形成了源极区 7a、LDD 区 7b 和 7d, 沟道区 7c 以及漏极区 7e。

20 此后, 如图 10A 和 10B 所示, 利用 CVD 工艺, 在栅极绝缘层 8 上沉积了一个 SiO_2 层, 作为第一夹层绝缘层 10, 以便覆盖栅极线 9。之后, 利用通用的光刻以及刻蚀技术, 有选择地除去第一夹层绝缘层 10 以及栅极绝缘层 8, 因此, 形成了接触孔 21, 该孔使源极区 7a 露出。

25 利用溅射工艺沉积了一个 Al 层(未示出), 并利用通用的光刻以及刻蚀技术形成图案, 因而形成数据线 11。线 11 通过孔 21 与源极区 7a 相接触。这样, 线 11 就与区 7a 电连接。

30 如图 11A 和 11B 所示, 利用 CVD 工艺, 将用作第二夹层绝缘层 12 的一个 SiO_2 层沉积在第一夹层绝缘层 10 上, 以便覆盖数据线 11。

之后，利用溅射工艺在层 12 上沉积一个 Cr 层(未示出)，之后，利用通用的光刻以及刻蚀技术，使其形成图案，从而，形成黑底层 13，用作第三遮光层。

- 5 此后，利用 CVD 工艺，在第二夹层绝缘层 12 上沉积一个 SiO₂ 层，用作第三夹层绝缘层 14，以便覆盖黑底层 14。

10 利用通用的光刻以及刻蚀技术，有选择地除去第三夹层绝缘层 14、第二夹层绝缘层 12、第一夹层绝缘层 10 以及栅极绝缘层 8，从而形成使漏极区 7e 露出的接触孔 22。之后，将一个 ITO(氧化铟锡)层(未示出)沉积在层 14 上，之后，利用通用的光刻以及刻蚀技术使其形成图案，从而，形成了像素电极 15。通过孔 22，电极 15 与漏极区 7e 相接触。这样，电极 15 与区 7e 电连接。

- 15 通过上述工艺步骤，就形成了图 1 和 2A 到 2B 所示的 TFT 矩阵基底。能很容易地从中看到，基底 30 的制造工艺步骤简单，它不包括复杂的工艺步骤。结果，能很容易地制造基底 30。

20 利用依据本发明第一实施例的 TFT 矩阵基底 30，具有图案的第一遮光层 3 以这样一种方式形成于板 1 和 TFT 31 之间，以便与 TFT 31 的有源层 7 相重叠。形成有具有图案的第三遮光(即黑底)层 13，以便覆盖相对于 TFT 31 来说是位于板 1 对侧上的 TFT 31。第三遮光层 13 具有沿着矩阵的行延伸的第一部分，以及沿着其列延伸的第二部分。此外，具有图案的第二遮光层 5 形成于所述第一遮光层 3 和 TFT 31 25 之间。层 5 具有吸光特性。

30 因此，即便是从板 1 一侧进入到 TFT 矩阵基底 30 内的光被具有图案的第三遮光层 13 以及/或数据线 11 反射，之后，又由具有图案的第一遮光层 3 反射，全部反射光将会到达具有图案的第二遮光层 5。由于第二遮光层 5 具有吸光特性，所以反射光将被层 5 吸收。这样，

就有效阻挡了朝向基底 30 内的 TFT 的有源层 7 传播的任何光。这意味着，有源层 7 不会暴露于光中。结果，TFT 31 内光致电流泄漏得以抑制，因此，提高了图象质量的对比度以及均匀性。

5 此外，也不需要如日本待审专利公开号 No.2000-180899 和 2000-356787 中所公开的复杂的制造工艺。这样，可以不使用复杂工艺步骤，就能很容易地制造基底 30。

10 对于本发明来说，在第一遮光层 3 和第二遮光层 5 之间的介电层厚度，以及在第二遮光层 5 和有源层 7 之间的介电层的厚度，都是重要参数。特别是，第二遮光层 5 和有源层 7 之间的介电层的厚度更加重要。第二遮光层 5 和有源层 7 之间的介电层的厚度越小，则遮光效果越好。根据本发明人的测试，发现当将层 5 和层 7 之间的介电层的厚度设定为 500 nm 或更小的情况下，遮光效果显著。

15 此外，发明人还发现，如果第二遮光层 5 和有源层 7 之间的介电层的厚度很小，TFT 31 的晶体管特性会受到影响，同时，还影响了使用作有源层 7 的非晶硅层结晶的激光退火工艺。因此，为得到本发明的遮光效应，他们发现层 5 和 7 之间的介电层的厚度最好设定在从 500
20 nm 到 100 nm 的范围内，更好的是从 300 nm 到 150 nm 的范围内。这一点适用于以下将要说明的本发明的其他实施例。

第二实施例

25 图 12 和 13A 以及 13B 示出了依据本发明第二实施例的 TFT 矩阵基底 30A 的结构，其中，为简便起见，仅仅示出了一个像素。

30 除了第二遮光层 5A 具有导电性、并与相应的栅极线 9 电连接之外，第二实施例的基底 30A 具有与第一实施例的基底 30 相同的结构。因此，这里为了简便起见，省略了对相同结构的说明，对图 12 和 13A 以及 13B 的第二实施例中的、与图 4 和 5A 到 5B 的第一实施例中所

用的相同的或相应的元件，赋予相同的参考标记。

5 在基底 30A 中，由掺杂了杂质的多晶硅构成的第二遮光层 5A，形成于 SiO₂ 层 4 上。层 5A 具有沿矩阵的行(即 X 方向)延伸的条形的第一部分 5Aa，以及沿矩阵的列(即 Y 方向)延伸的矩形的第二部分 5Ab。第一部分 5Aa 彼此平行。层 5A 是以这样一种方式形成的，以便与所述第一遮光层 3 相重叠。第二部分 5Ab 与各个多晶硅的有源层 7 相重叠。

10 利用内部引线 41，将第二遮光层 5A 电连接到相应的栅极线 9 上。因此，栅极线 9 的一些部分用作 TFT 31 的第一栅极，与此同时，层 5A 用作其公共的第二栅极。这意味着 TFT 31 用作双栅极场效应管(FET)。

15 这样，对于第二实施例的基底 30A，第二遮光层 5A 被用作公共的第二栅极，因此，TFT 31 的内部电极电容增大。为抑制内部电极电容的增加，与第一实施例相比，Y 方向上的第二部分 5Ab 的长度 L 减小。

20 具体地，第二遮光层 5A 的第二部分 5Ab 与 TFT 31 的沟道区 7c、以及 LDD 区 7b 和 7d 相重叠，同时，几乎不与源极和漏极区 7a 和 7e 相重叠。由于这种结构，所以，可以将 TFT 31 的内部电极的电容量的增大抑制到实际上不会出现问题、且同时还能保持阻挡朝向沟道和 LDD 区 7c、7b 和 7d 传播的光的效果的水平。

25 可以使用与第一实施例所用的方法几乎相同的方法来制造基底 30A。

30 对于依据第二实施例的 TFT 矩阵基底 30A，可以获得与第一实施例中的优点相同的优点。具体而论，能有效阻挡朝向基底 30A 内的 TFT 31 的有源层 7 传播的任何光。这意味着有源层 7 不会暴露于光之

中。结果，TFT 31 内的光致电流泄漏得以抑制，因此改善了图象质量的对比度以及均匀性。此外，可以不使用复杂的工艺步骤，就能很容易地制造出基底 30A。

- 5 基底 30A 具有一个附加的优点，即可以获得 TFT 31 的改善了的开/关特性，这是因为 TFT 31 用作双栅极 FET 的缘故。

第三实施例

10 图 14 和 15A 到 15B 示出了依据本发明第三实施例的一个 TFT 矩阵基底 30B，其中为了简便起见，仅仅示出了一个像素。

15 除了第二遮光层 5B 具有导电性、并被施加了一个恒定电压 V_c 之外，第三实施例的基底 30B 具有与第一实施例的基底 30 相同的结构。因此，为了简便起见，在这里我们就省略了对相同结构的说明，而是将与图 4 和 5A 到 5B 的第一实施例中所用的同一参考标记，赋予图 14 和 15A 以及 15B 的第三实施例内的相同或相应的元件。

20 在基底 30B 上，由掺杂有杂质的多晶硅构成的第二遮光层 5B，形成于 SiO_2 层 4 上。层 5B 具有沿矩阵的行(即 X 方向)延伸的条形的第一部分 5Ba，以及沿矩阵的列(即 Y 方向)延伸的条形的第二部分 5Bb。第一部分 5Ba 彼此平行，同时，第二部分 5Bb 彼此平行。第一和第二部分 5Ba 和 5Bb 彼此相交，从而形成格子形的平面形状。层 5B 以这样一种方式形成，以便与第一遮光层 3 相重叠。第二部分 5Bb 与相应的多晶硅有源层 7 相重叠。

25

 第二遮光层 5B 电连接至一个外部端子 51，通过该端子向层 5B 提供一个恒定电压 V_c 。于是，将层 5B 偏置在电压 V_c 。通过调节电压 V_c 的值，可以根据需要对 TFT 31 的性能进行控制。

30

 可以使用与第一实施例中所用的方法基本相同的方法来制造基底

30B。

5 利用依据第三实施例的 TFT 矩阵基底 30B，可以得到与第一实施例中的优点相同的优点。具体地，有效地阻挡了朝向基底 30B 内的 TFT 31 的有源层 7(特别是沟道区 7c 以及 LDD 区 7b 和 7d)传播的任何光。这意味着有源层 7 不会暴露于光之中。结果，TFT 31 内光致电流泄漏得以抑制，因此改善了图象质量的对比度以及均匀性。此外，还能不使用复杂工艺步骤，容易地制造出基底 30B。

10 基底 30B 具有一个附加的优点，即可通过调节加到第二遮光层 5B 上的电压 VC 的值，来控制 TFT 31 的性能。

第四实施例

15 图 15 和 16A 到 16B 示出了依据本发明第四实施例的 TFT 矩阵基底 30C 的结构，其中，为了简便起见，仅仅示出了一个像素。

在 TFT 31 没有被数据线 11 所覆盖的情况下，通过将本发明应用于 TFT 矩阵基底的结构或形状，就可以获得第四实施例的基底 30C。

20 具体说，TFT 31 的多晶硅有源层 7'是沿着矩阵的行延伸的。具有图案的第一遮光层 3'、具有图案的第二遮光层 5C，以及具有图案的第三遮光层(即黑底层)13'是以这样一种方式形成的，以便与有源层 7'相重叠。这些 TFT 31 各自具有分别电连接至栅极线 9 的栅极 9a。

25 在基底 30C 中，由 SiO₂ 层 2 构成的第一遮光层 3'，具有沿矩阵的行(即 X 方向)延伸的条形的第一部分 3a'、沿矩阵的列(即 Y 方向)延伸的条形的第二部分 3b'，以及横向突出以覆盖相应的像素区 20 的矩形的第三部分 3c'。第一和第二部分 3a'和 3b'彼此相交，从而构成了类似于格子的平面形状。第三部分 3c'分别位于部分 3a'和 3b'的各个交叉点上。层 3'是由具有足够低的光学透射率的材料(例如是 WSi₂)制

30

成的。层 3' 的厚度被设置为足够大，以用于阻挡直接从基底 30C 的后侧，即从板 1 一侧，直接进入的光。整个层 3' 都被贴在其上的 SiO₂ 层 4 所覆盖。

5 在 SiO₂ 层 4 上，形成具有图案的第二遮光层 5C。层 5C 是由具有吸光特性的非晶硅制成的。层 5C 包括沿 TFT31 的矩阵的行（即图 4 中的 X 方向）延伸的横向条形部分 5Ca 和沿 TFT31 的矩阵的列（即图 4 中的 Y 方向）延伸的、并与横向部分 5Ca 交叉的垂直矩形部分 5Cb。条形部分 5Ca 是以等间距垂直（在 Y 方向上）放置的，它们彼此
10 平行。矩形部分 5Cb 是以等间距水平（在 X 方向上）放置的，它们彼此平行。使层 5C 形成图案，以便与位于其下的第一遮光层 3' 完全重叠。层 5C 被形成于 SiO₂ 层 4 上的一个 SiO₂ 层 6 所覆盖。

 在 SiO₂ 层 6 上，形成了多晶硅的有源层 7'。使每一个层 7' 形成
15 图案，使其具有近似细长的平面形状。每一个层 7' 都位于靠近相应的栅极线 9 和相应的栅极数据线 11 的交叉点的位置上。

 每一个多晶硅的有源层 7' 都包括一个未掺杂的沟道区 7c'、两个
 轻度掺杂的 LDD 区 7b' 和 7d'、一个重掺杂的源极区 7a'、以及一个重
20 掺杂的漏极区 7e'。源极和漏极区 7a' 和 7e' 都位于沟道区 7c' 的每一侧。LDD 区 7b' 位于源极区 7a' 和沟道区 7c' 之间。LDD 区 7d' 位于沟道区 7c' 和漏极区 7e' 之间。

 源极区 7a'、LDD 区 7b'、沟道区 7c'、LDD 区 7d'、以及沟道区
25 7e' 以这样一种方式沿 X 方向排列，以便与第一和第二遮光层 3' 和 5C 相重叠。

 一个栅极绝缘层 8 形成于 SiO₂ 层 6 上，以覆盖位于其下的有源
 层 7'。

30

由掺杂有杂质的多晶硅或硅化物构成的栅极线 9 和栅极 9a, 形成于栅极绝缘层 8 上。栅极线 9 彼此平行, 且以这样一种方式沿 X 方向延伸, 从而不与 TFT 31 的有源层 7' 相重叠。作为替代的方法, 还可以形成栅极 9a, 使其与各个 TFT 31 的相应的沟道区 7c' 相重叠。栅极 9a 机械以及电气连接至相应的栅极线 9。栅极线 9 以及栅极 9a 被形成于层 8 上的第一夹层绝缘层 10 完全覆盖。

由 Al 制成的数据线 11, 形成于第一夹层绝缘层 10 上。这些线 11 彼此平行, 并沿 Y 方向延伸。每一条线 11 都位于一个位置上, 在该位置处, 它能与属于矩阵同一列的 TFT 31 的有源层 7' 相重叠。线 11 完全覆盖了相应的 TFT 31 的有源区 7a'。通过接触孔 21, 线 11 机械接触并电气连接至属于矩阵同一行的 TFT 31 的源极区 7a', 其中, 所述接触孔 21 穿透了第一夹层绝缘层 10 以及栅极绝缘层 8。线 11 完全由第二夹层绝缘层 12 所覆盖。

由 Cr 制成的具有图案的黑底层 13', 形成于第二夹层绝缘层 12 上。层 13' 的平面形状类似于格子, 它是由沿矩阵的行(即图 4 中的 X 方向)延伸的横向的条、沿其列(即图 4 中的 Y 方向)延伸并与横向条相交的垂直条形成的。使层 13' 形成图案, 从而能与栅极线 9、栅极 9a、以及数据线 11 相重叠。横向突出从而与像素电极 20 相重叠的、层 13' 的矩形部分, 覆盖了相应的 TFT 31。层 13' 用作第三遮光层。层 13' 完全由形成于层 12 上的第三夹层绝缘层 14 所覆盖。

具有近似为矩形的平面形状的像素电极 15, 形成于第三夹层绝缘层 14 上。电极 15 位于由栅极线 9 和数据线 11 所确定的相应的像素区 20 中。通过接触孔 22, 电极 15 机械接触并电气连接至相应的 TFT 31 的漏极区 7e', 其中, 所述接触孔 22 穿透了第三夹层绝缘层 14、第二夹层绝缘层 12、第一夹层绝缘层 10 以及栅极绝缘层 8。

利用依据本发明第四实施例的 TFT 矩阵基底 30C, 可以得到与第

一实施例中的那些优点相同的优点。具体地，如图 17 所示，从对置基底 52 一侧进入 LCD 器件的光，被黑底层(即第三遮光层)13'所阻挡。或者也可以采用：光 L1 穿透基底 30，而不被第一遮光层 3'所反射。这是由于可以为此目的而很好地调节层 13'和 3'的宽度，以及层 13'和 3'之间的间隔。

另一方面，从 TFT 矩阵基底 30C (51)一侧进入 LCD 设备的光 L2，被第一遮光层 3'所阻挡。从基底 30C 一侧进入的、朝向黑底层 13'的光 L3，被层 13'所反射，而到达第一遮光层 3'。之后，光 L3 到达位于层 3'和 TFT 31 之间的第二遮光层 5C。或者也可以采用：光 L3 被层 13'和 3'所反射，之后，光 L3 到达第二遮光层 5C。由于第二遮光层 5C 是由具有吸光特性的非晶硅制成的，因此光 L1 到 Le 被层 5C 所吸收。

这样，即便从板 1 一侧传播来的光被具有图案的第三遮光层(即黑底层)13'所反射，之后，又被第一遮光层 3'反射，光也会被第二遮光层 5C 所吸收。这样，能有效并确定地阻挡朝向每个 TFT 31 的沟道区 7c'以及 LDD 区 7b'和 7d'传播的光。

另外，每个 TFT 31 的沟道区 7c'都被相应的一个栅极 9a 所覆盖，从而，可以增强阻挡朝向区 7c'传播的光的效果。

利用与第一实施例中所用的方法基本相同的方法，来制造基板 30C。

25

利用依据本发明第四实施例的 TFT 矩阵基底 30C，可以得到与第一实施例中的那些优点相同的优点。具体说，可以有效阻挡朝向基底 30C 内的 TFT 31 的沟道区 7c'以及 LDD 区 7b'和 7d'传播的光。这意味着这些区 7c'、7b'和 7d'不会暴露于光之中。结果，光致电流泄漏得以抑制，从而改善了图象质量的对比度以及均匀性。此外，可以不

30

使用复杂的工艺步骤，就能很容易地制造出基底 30C。

第五实施例

5 图 18 示出了依据本发明第五实施例的 TFT 矩阵基底 30D 的结构，其中为简便起见，仅仅示出了一个像素。

10 第五实施例的基底 30D 具有与第四实施例的基底 30C 相同的结构，除了第二遮光层 5D 具有导电性、并电连接至相应的栅极线 9 之外。因此，为了简单起见，省略了对相同结构的说明，而将图 15 和 16A 到 16B 的第四实施例中使用的同一个参考标记，赋予图 18 的第五实施例中的相应元件。

15 在基底 30D 中，第二遮光层 5D 是由掺杂有杂质的多晶硅构成的。层 5D 具有沿矩阵的行(即 X 方向)延伸的条形的第一部分 5Da，以及沿矩阵的列(即 Y 方向)延伸的矩形的第二部分 5Db。第一部分 5Da 彼此平行。横向突出到像素电极 20 之上的第二部分 5Db，与各个多晶硅的有源层 7'相重叠。层 5D 以这样一种方式形成，以便与第一遮光层 3'相重叠。

20 正象第二实施例那样，通过内部引线 41，第二遮光层 5D 电连接至相应的栅极线 9。因此，栅极 9a 用作 TFT 31 的第一栅极，与此同时，层 5D 用作其公共的第二栅极。这意味着 TFT 31 可以用作双栅极 FET。

25 这样，对于第五实施例的基底 30D，第二遮光层 5D 用作公共的第二栅极，从而，TFT 31 的内部电极的电容增大了。为抑制内部电极的电容增加，与第四实施例相比，减小了第二部分 5Db 在 X 方向上的宽度 W。

30 具体而论，第二遮光层 5D 的第二部分 5Db 与 TFT 31 的沟道区

7c'、以及 LDD 区 7b'和 7d'相重叠，同时，几乎不与源极和漏极区 7a'和 7e'相重叠。由于这种结构，因而，可以将 TFT 31 的内部电极的电容增加抑制到一个水平，在该水平之下，实际上不会出现问题，同时还能保持阻挡朝向沟道和 LDD 区 7c'、7b'和 7d'传播的光的效果。

5

可以用与第一实施例中所用的基本相同的方法来制造基底 30d。

10 利用依据本发明第五实施例的 TFT 矩阵基底 30D，可以得到与第一实施例中的那些优点相同的优点。具体地，可以有效地阻挡朝向基底 30D 内的 TFT 31 的沟道区 7c'和 LDD 区 7b'以及 7d'的任何光。结果，TFT 31 内光致电流泄漏得以抑制，从而，改善了图象质量的对比度以及均匀性。此外，还可以不使用复杂的工艺步骤，就能很容易地制造出基底 30D。

15 基底 30D 具有附加的优点，即可以得到改善了的 TFT 31 的开/关特性。这一点与第二实施例相同。

第六实施例

20 图 19 示出了依据本发明第六实施例的 TFT 矩阵基底 30E 的结构，其中为了简便起见，仅仅示出了一个像素。

25 第六实施例的基底 30E 具有与第四实施例的基底 30C 相同的结构，除了第二遮光层 5E 具有导电性、并加有恒定电压 V_c 之外。因此，这里，为了简单起见，省略了有关相同结构的说明，对图 19 的第六实施例中的相同的或相应的元件，赋予与图 15 和 16A 到 16B 的第四实施例中所用的相同的参考标记。

30 在基底 30E 中，由掺杂杂质的多晶硅构成的第二遮光层 5E，形成于 SiO_2 层 4 上。第二遮光层 5E 具有沿矩阵的行(即 X 方向)延伸的条形的第一部分 5Ea、矩形的第二部分 5Eb、以及沿矩阵的列(即 Y 方

向)延伸的条形的第三部分 5Ec。第一和第三部分 5Ea 和 5Ec 彼此交叉，从而构成了类似于格子的平面形状。第二部分 5Eb 位于部分 5Ea 和 5Ec 的各个交叉点上，并突出到像素区 20 之上。层 5E 以这样一种方式形成，以便与第一遮光层 3'相重叠。第二部分 5Eb 与多晶硅的有源层 7'相重叠。

5

第二遮光层 5E 电连接至外部端子 51，通过该外部端子，能向层 5E 提供一个恒定的电压 V_c ，这一点与第三实施例中的基底 30B 的情况相似。这样，将层 5E 偏置在电压 V_c 之下。通过调节电压 V_c 的值，可以根据需要控制 TFT 31 的特性。

10

可以使用与第一实施例中所用的基本相同的方法来制造基底 30E。

15

利用依据本发明第六实施例的 TFT 矩阵基底 30E，可以得到与第一实施例中的优点相同的优点。具体是，能够有效地阻挡朝向基底 30E 内的 TFT 31 的有源层 7(尤其是沟道区 7c'和 LDD 区 7b'和 7d')传播的任何光。结果，在 TFT 31 内的光致电流泄漏得以抑制，因而，改善了图象的对比度以及均匀性。此外，可以不使用复杂的工艺步骤，就能很容易地制造出基底 30E。

20

基底 30E 具有附加的优点，即通过调节加到第二遮光层 5B 上的电压 V_c 的值，来控制 TFT 31 的特性，这一点与第三实施例的基底 30B 相同。

25

第七实施例

在上述第一到第六实施例中，除了第一遮光层 3 和第三遮光层(即黑底层)13 之外，还有一个位于第一遮光层 3 和 TFT 31 之间的第二遮光层 5，因此增强了遮光效果。

30

在以下本发明的第七到第十实施例中，第四遮光层 16 或 16' 位于 TFT 31 和第三遮光层(黑底层)13 之间，以便增强遮光效果。正如可以从这些实施例中看到的那样，即便是在第四遮光层 16 或 16' 相对于 TFT 31 来说，处于与所述板 1 相对的一侧上，也可以有效地阻挡或抑制朝向 TFT 31 的有源层 7 传播的光，这一点与第二遮光层 5 的情况相似。

图 21A 和 21B 示出了依据本发明第七实施例的 TFT 矩阵基底 30F 的结构，它们分别是沿着图 4 中的线 VA-VA 和 VB-VB 剖开的。

通过除去图 4、5A 和 5B 的第一实施例的 TFT 矩阵基底 30 中的第二遮光层 5，并向其中添加第四遮光层 16，就可以得到第七实施例的基底 30F。基底 30F 的其他结构与基底 30 相同。由于消除了第二遮光层 5，因此在 TFT 矩阵基底 30 内，可以消除掉 SiO₂ 层 4 或 6。

第四遮光层 16 的图案或平面形状与图 4 所示的第二遮光层 5 相同，它覆盖了每个 TFT 31 的几乎所有的多晶硅有源层 7。层 16 没有覆盖靠近接触孔 22 的层 7 的部分。

第四遮光层 16 被埋在第一夹层介电层 10 内。如果层 10 具有双层结构，则上述这一点非常容易实现。特别是，当形成层 10 的底面部分之后，用于层 16 的非晶硅层形成于其底面部分上。随后，使非晶硅层形成图案，从而形成层 16。最后，形成层 10 的顶面部分。

但是，本发明并不仅仅限于图 21A 和 21B 所示的结构。例如，第四遮光层 16 可以形成于第一夹层介电层 10 上，之后，还可以另外形成第二夹层介电层，以覆盖层 16。最终，所形成的第二夹层介电层 12 可以覆盖附加的介电层。

第八实施例

图 22A 和 22B 示出了依据本发明第八实施例的 TFT 矩阵基底 30G

的结构，它们分别是沿图 4 中的线 VA-VA 和 VB-VB 剖开的。

5 通过将第四遮光层 16 添加到图 4、5A 和 5B 的 TFT 矩阵基底 30 上，从而可以得到第八实施例的基底 30G。基底 30G 的其他结构与基底 30 相同。可以说，通过将第二遮光层 5 添加到图 21A 和 21B 的第七实施例的结构 30F，从而可以得到基底结构 30G。

10 由于在 TFT 31 的每一侧(即在顶侧和底侧)都设置了第四和第二遮光层 16 和 5，因此可以在 TFT 31 的每一侧都获得遮光效果。这样，就存在一个附加的优点，即能得到比第一和第七实施例还要好的遮光效果。

第九实施例

15 图 23A 和 23B 示出了依据本发明第九实施例的 TFT 矩阵基底 30H 的结构，它们分别是沿图 15 中的线 XVIA-XVIA 和 XVIB-XVIB 剖开的。

20 通过从图 16A 和 16B 的第四实施例的 TFT 矩阵基底 30C 中，去除第二遮光层 5C，并通过向其中添加第四遮光层 16'，可以得到第九实施例的基底 30H。基底 30H 的其他结构与基底 30C 相同。由于去除了第二遮光层 5C，因此，在 TFT 矩阵基底 30C 内，可以去除 SiO₂ 层 4 或 6。

25 第四遮光层 16' 的图案或平面结构与图 15 所示的第二遮光层 5C 的相同，它覆盖了每一个 TFT 31 的几乎所有的多晶硅有源层 7。层 16' 没有覆盖靠近接触孔 22 的层 7 的部分。

30 第四遮光层 16' 埋于第二夹层介电层 12 中。如果层 12 具有两层结构，则这一点非常容易实现。特别是，当形成层 12 的底面部分之后，就在该底面部分上形成用于层 16' 的非晶硅层。之后，在非晶硅层上形成图案，以形成层 16'。最后，形成层 12 的顶面部分。

但是，本发明并不仅仅限制于图 23A 和 23B 所示的结构。例如，第四遮光层 16' 可以形成与第二夹层介电层 12 之上，之后，可以形成一个附加的介电层，以覆盖层 16'。最后，可以形成第三夹层介电层 14，以覆盖附加的介电层。

第十实施例

图 24A 和 24B 示出了依据本发明第十实施例的 TFT 矩阵基底 30I，它们分别是沿图 4 中的线 VA-VA 和 VB-VB 剖开的。

可以通过将第四遮光层 16' 添加到图 15、16A 和 16B 的 TFT 矩阵基底 30C 上，得到第十实施例的基底 30I。基底 30I 的其他结构与基底 30C 相同。可以说是通过将第二遮光层 5C 添加到图 23A 和 23B 的基底 30H，而得到基底 30I 的。

由于在 TFT 31 的每一侧(即在顶侧和底侧)都提供了第四和第二遮光层 16' 和 5C，因此可以在 TFT 31 的每一侧都获得遮光效果。这样，存在一个附加的优点，即能得到比第一和第七实施例还要好的遮光效果。

图 25 示出了像素矩阵部分内所提供的 TFT 31 的光致电流泄漏，与在有源层和第二遮光层之间的介电层厚度之间的关系，这种关系是在投影光的特定照射条件下得到的。

正如可以从图 25 中看到的那样，利用仅仅具有第一和第三遮光层的先有技术的 TFT 矩阵基底 100(参见图 1、2A 和 2B)，则光致电流泄漏为 4pA。另一方面，依据本发明第四实施例，使用具有第二遮光层，同时还有第一和第三遮光层的 TFT 矩阵基底 30C(参见图 15、16A 和 16B)，则随着有源层和第二遮光层之间的介电层厚度从 500 nm 开始逐渐减小，光致电流泄漏也逐渐减小。泄漏值的最大值减小到先有

技术基底 100 的泄漏值的大约 1/3。

此外，正如可以从图 25 中看到的那样，电流泄漏的降低效果，与有源层和第二遮光层之间的介电层的厚度有关。随着这一厚度从 500 nm 开始降低，这一效果增加。但是尽管没有示于图 25 中，但是一般将这一厚度值设定为小于 100 nm，TFT 31 的导通特性以及在激光退火工艺中的有源层 7 的结晶度受到很大影响，结果由于 TFT 31 的导通特性恶化，而使 TFT 31 不能正常工作。依据这一测试结果，我们发现，最好将我们所讨论的介电层厚度设定为从 500 nm 到 100 nm 的范围内

的一个值。

依据本发明的第十实施例，利用具有第二和第四遮光层，同时还有第一和第三遮光层的 TFT 矩阵基底 30I(参见图 24A 和 24B)，光致电流泄漏值减小到依据第四实施例的基底 30C 的大约 1/2。这样，通过添加第四遮光层，同时还有第二遮光层，能够保证可以获得抑制泄漏的更好效果。

第十一实施例

一般而言，当激光照射到非晶硅层上，以形成多晶硅有源层时(换言之，当利用激光退火工艺而非晶硅层获得多晶硅有源层时)，如果具有高热传导性的基底直接位于非晶硅层之下，则由激光照射而进行的加热和冷却工艺，将会从其所需要的一个开始改变。结果，产生了一个问题，即严重影响了对非晶硅层的结晶处理。为避免这一问题，一般来说，在非晶硅层和热传导基底之间设置一个具有足够厚度的介电层，从而使它们充分隔离开。

另一方面，我们了解，像素矩阵部分 61 和驱动电路部分 62 可以形成于同一基底上，例如象图 26 所示的 TFT 矩阵基底 60 上。在这种情况下，驱动电路部分 62 内的 TFT 必须具有晶体管特性中的高迁移率。与此不同，像素矩阵部分 61 中的 TFT 不需要高迁移率；它们需

要在晶体管特性内的低电流泄漏。为减小光致电流泄漏，最好是用包含相对较多的用作再组合中心的许多陷阱（trap）的硅材料。考虑到这一点，对于像素矩阵部分 61 内的 TFT，多晶硅材料最好具有低结晶度。

5

因此，利用依据本发明第十一实施例的 TFT 矩阵基底 60，具有依据第一到第十实施例的第二和/或第四遮光层的 TFT 31，用作像素矩阵部分 61。与此同时，对于驱动电路部分 62，使用不具有第二和/或第四遮光层的 TFT。这样，对于 61 部分内的 TFT，可以利用第二和/或第四遮光层而快速传播由激光产生的热。结果，形成具有低结晶度的多晶硅层，使其仅仅用于像素矩阵部分 61 内的 TFT 的有源层。这意味着可以进一步地抑制光致电流泄漏，这不仅仅是因为存在第二和/或第四遮光层，而且还由于多晶硅层的结晶水平。

10

15

等同变换

毋庸置疑，本发明并不仅仅被限制为上述第一到第十一实施例，这是因为这些实施例是本发明的优选的几个实施例。在不脱离本发明主旨的情况下，可以对它们进行改变或修改。

20

例如，在第一到第六实施例中，第一遮光层 3 是通过 SiO₂ 层 2 形成于所述透明板 1 之上的。但是，也可以使第一遮光层 3 直接形成于透明板 1 之上，而不需要 SiO₂ 层 2，这取决于板 1 的材料。在第三和第六实施例中，第二遮光层 5B 和 5E 可以由非晶硅制成，同时，也可以不将恒压 V_c 加到层 5B 和 5E 上。在第一和第四实施例中，第二遮光层 5 和 5C 可以由多晶硅构成。在第二、第三、第五以及第六实施例中，第二遮光层 5A、5B、5D 以及 5E 可以由掺杂杂质的非晶硅构成。这些情况也适用于第七到第十一实施例。

25

30

第二和第四遮光层可以由上述材料之外的任何其它材料构成，只要这种材料吸光，可以加到 TFT 矩阵基底上就成。

尽管已经说明了本发明的最佳形式，但应当理解，任何不脱离本发明主旨的修改对本领域技术人员来说都是显而易见的。因此，本发明的范围完全由权利要求书所确定。

5

图1

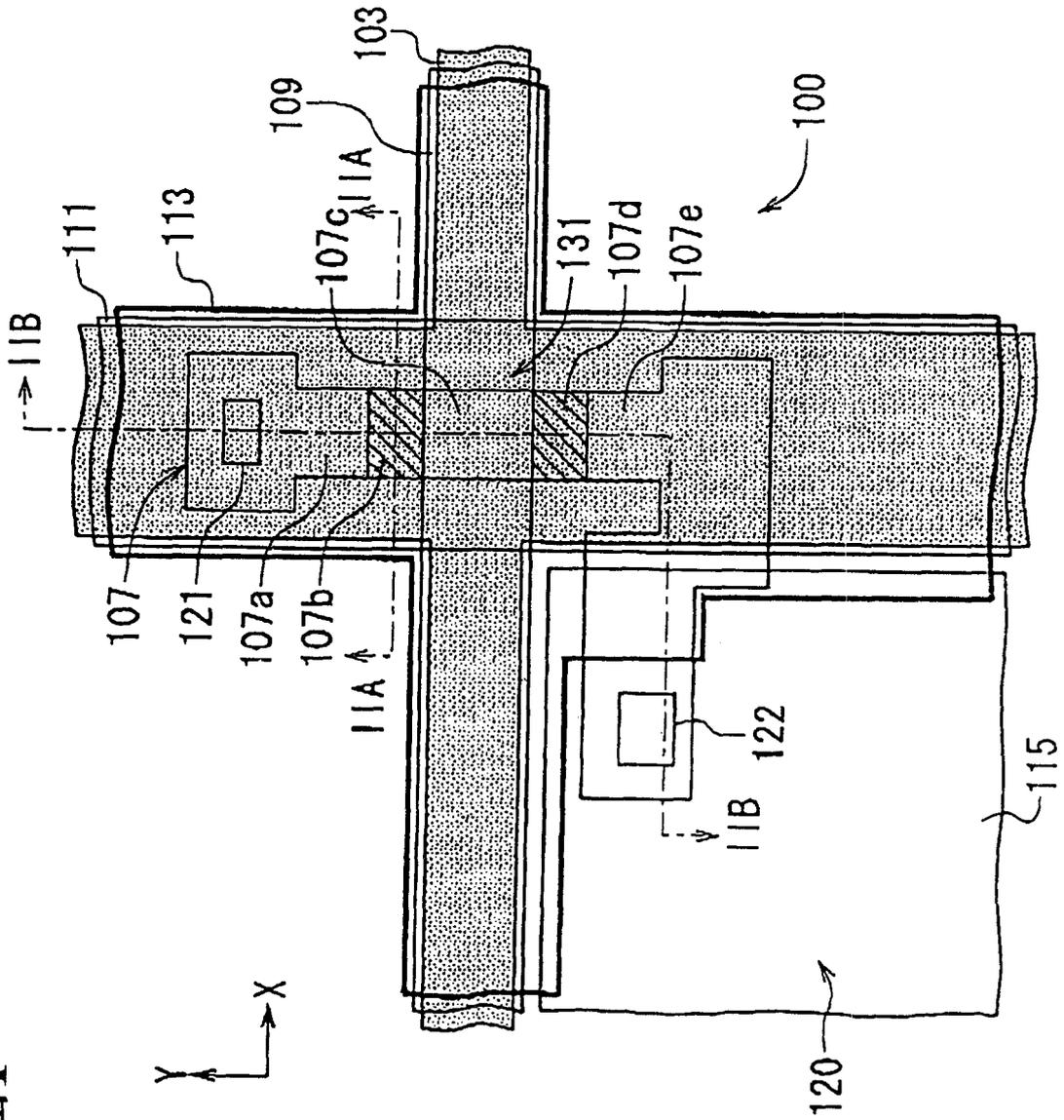


图2A

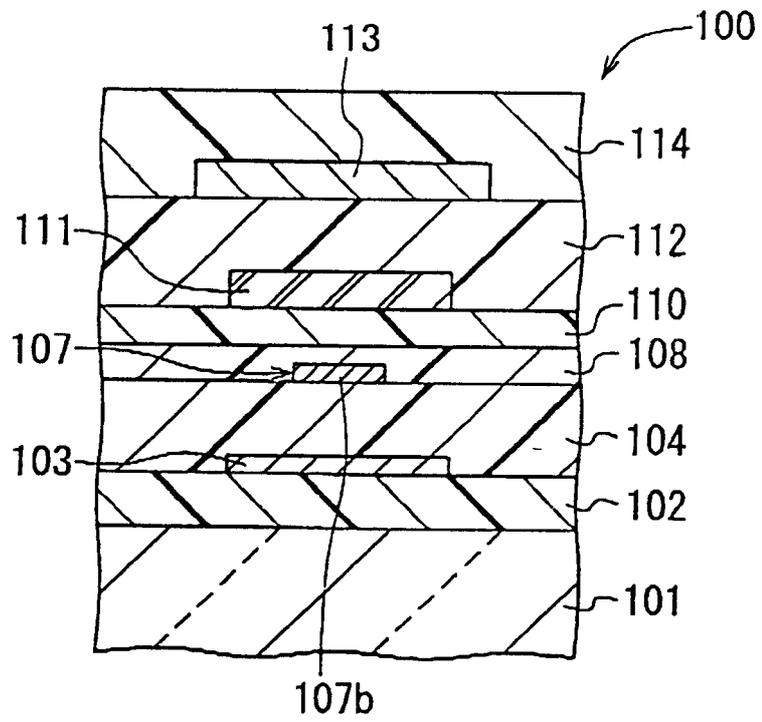


图2B

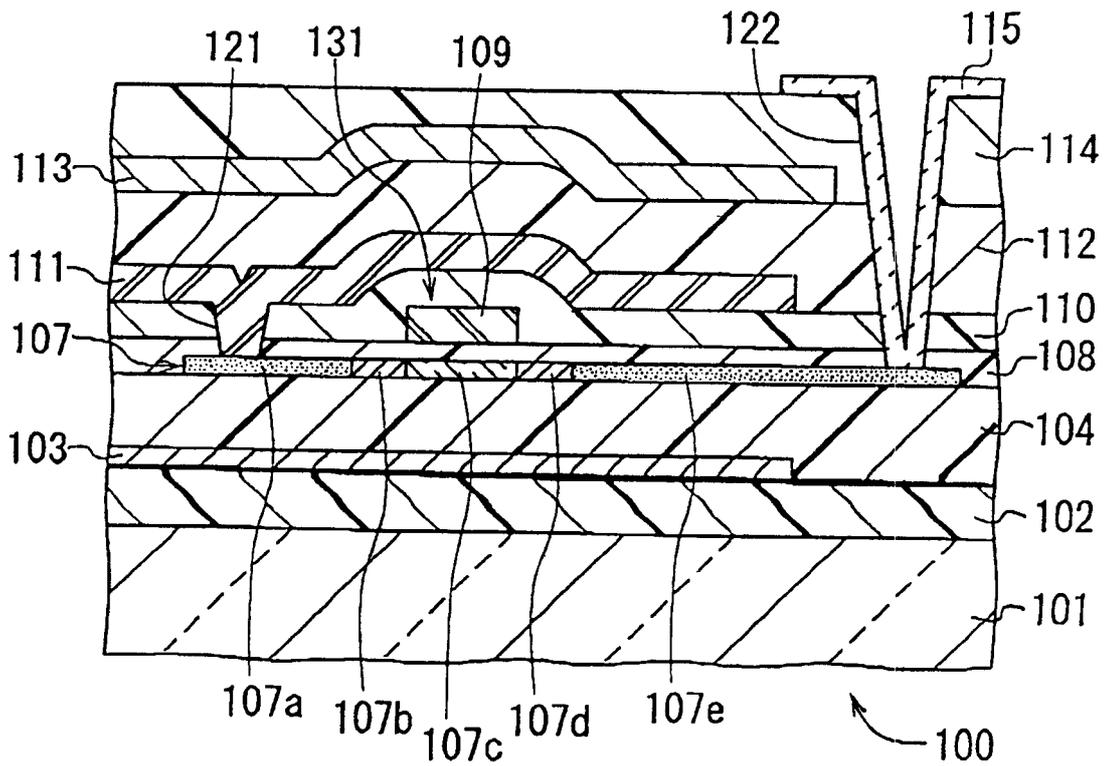
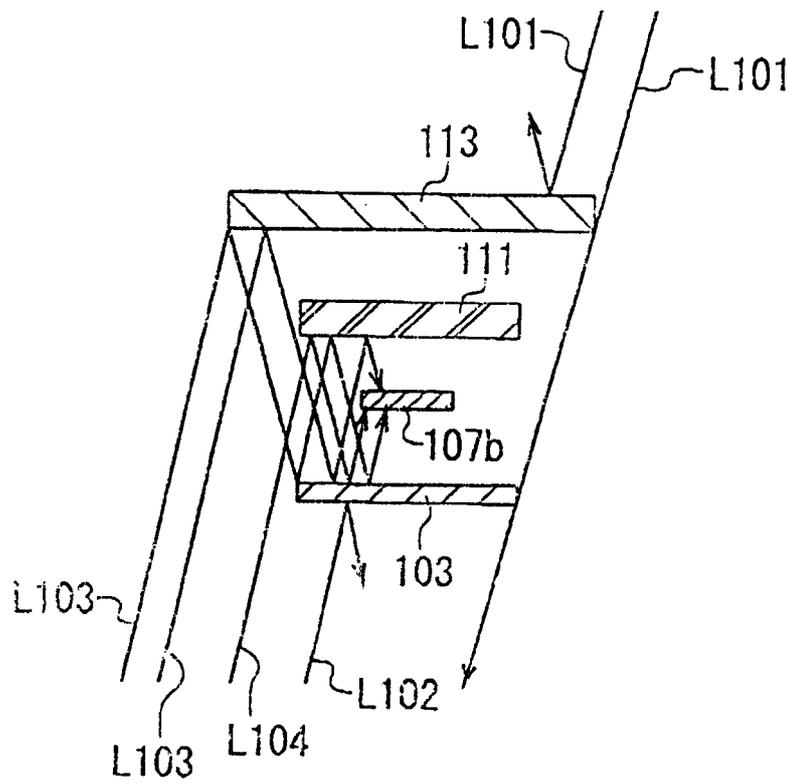


图3



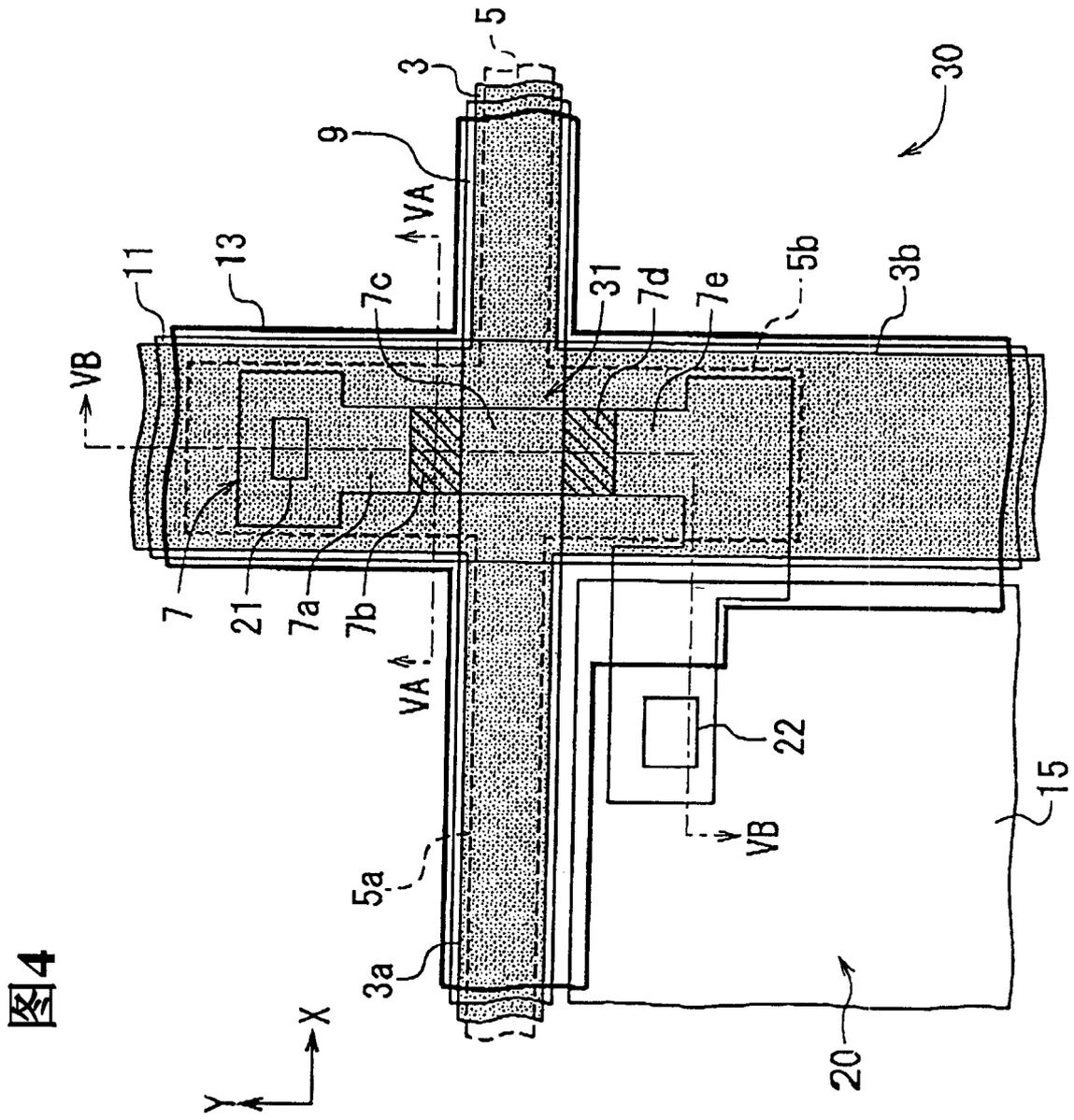


图4

图5A

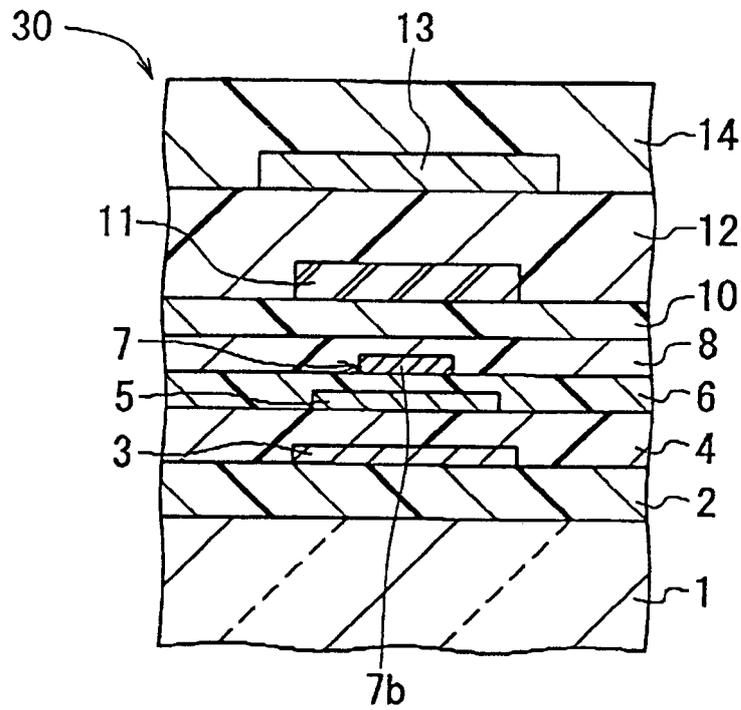


图5B

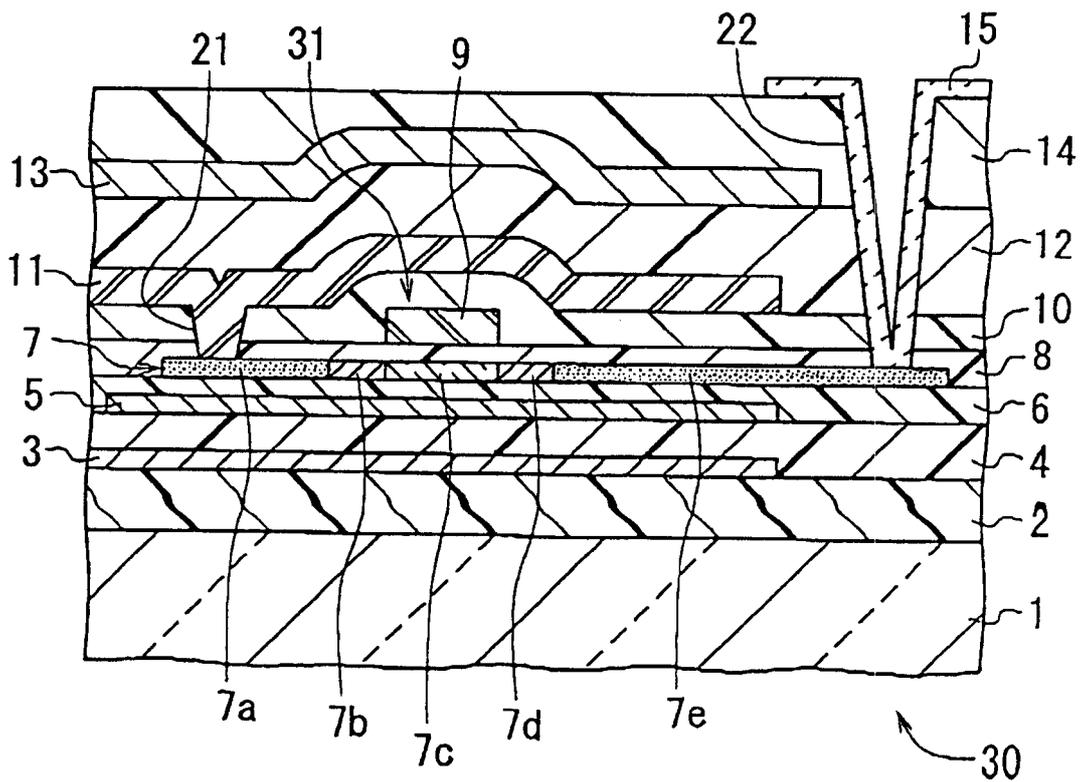


图6

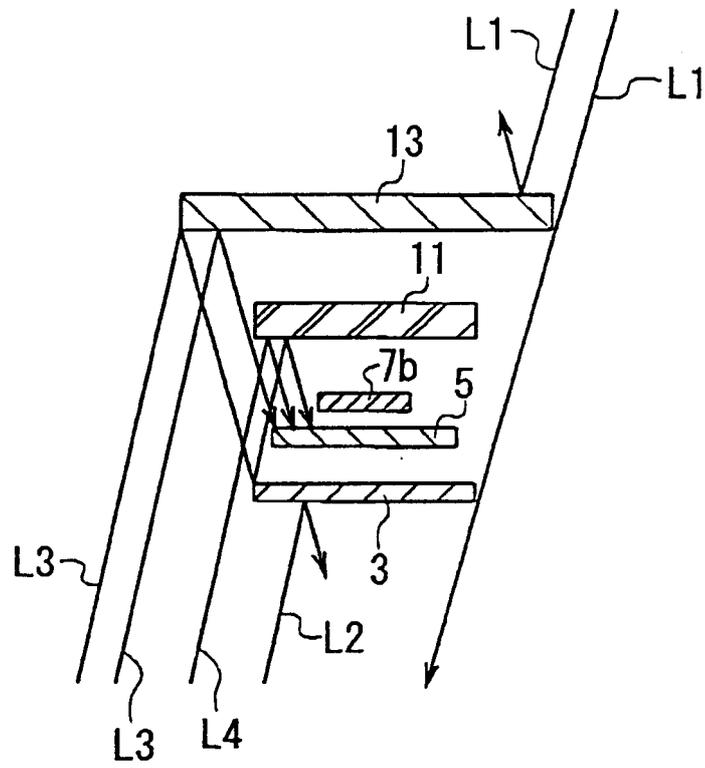


图7A

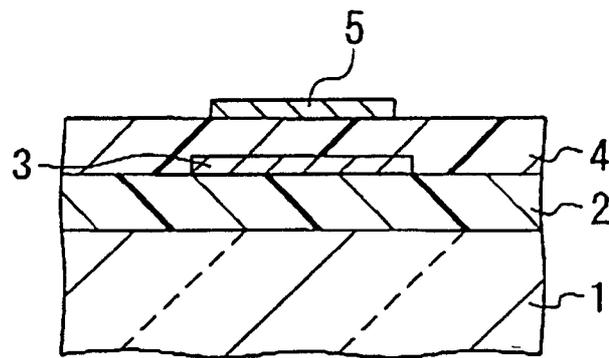


图7B

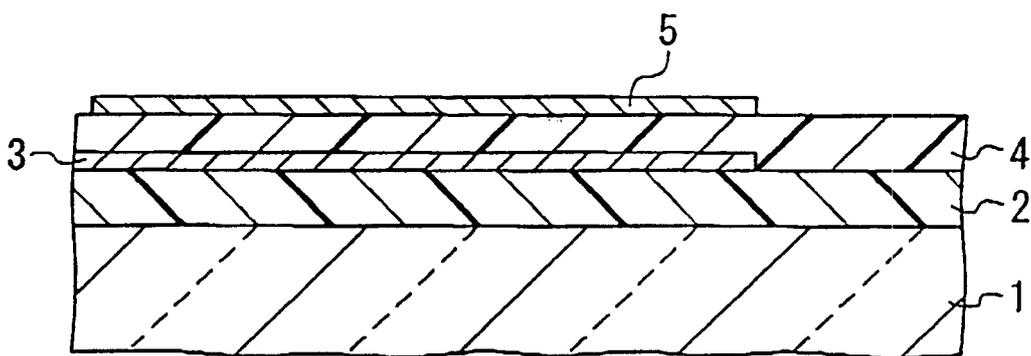


图8A

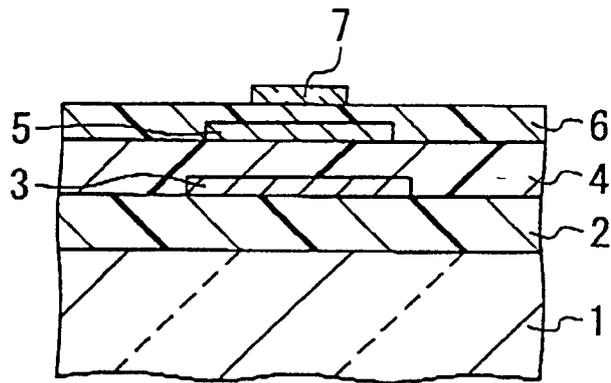


图8B

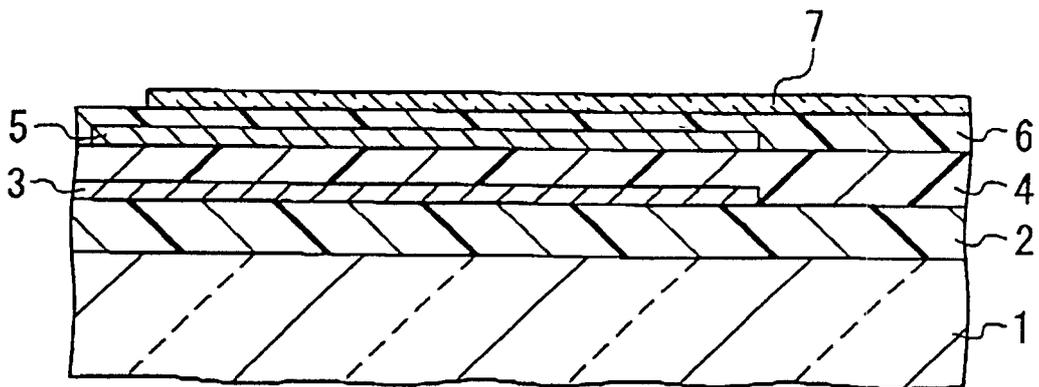


图9A

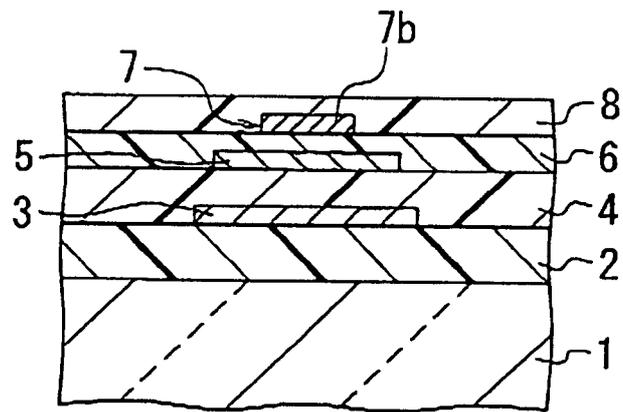


图9B

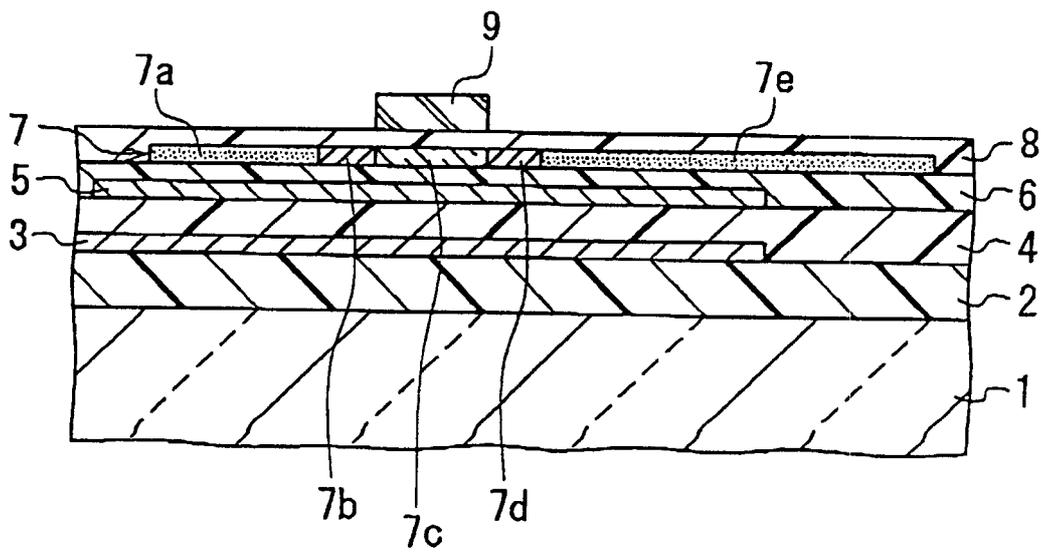


图10A

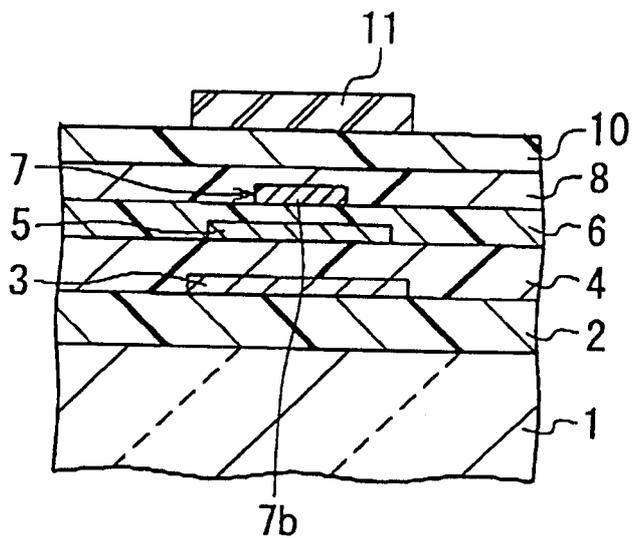


图10B

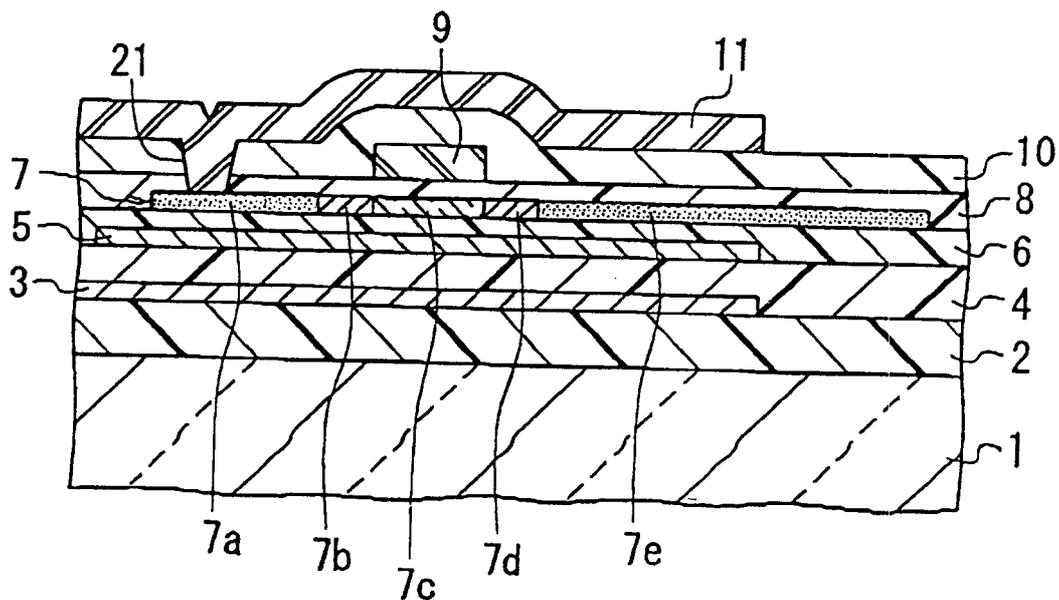


图11A

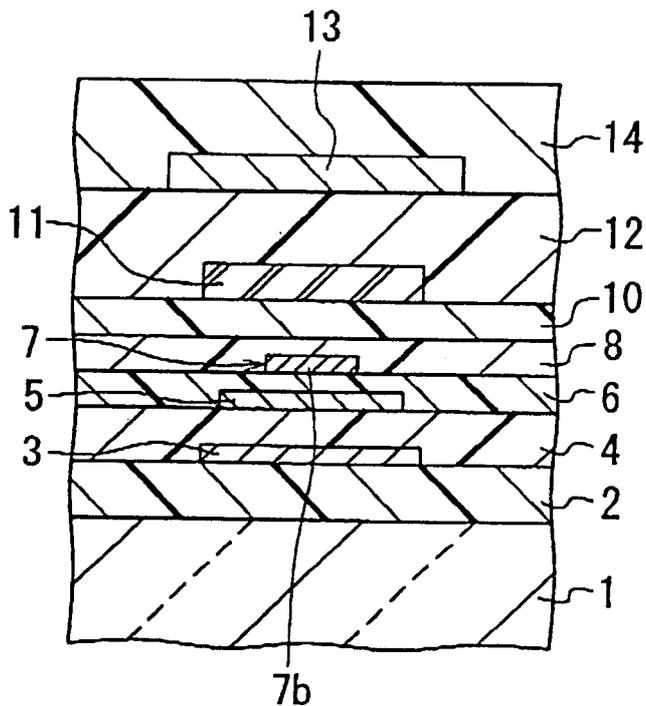


图11B

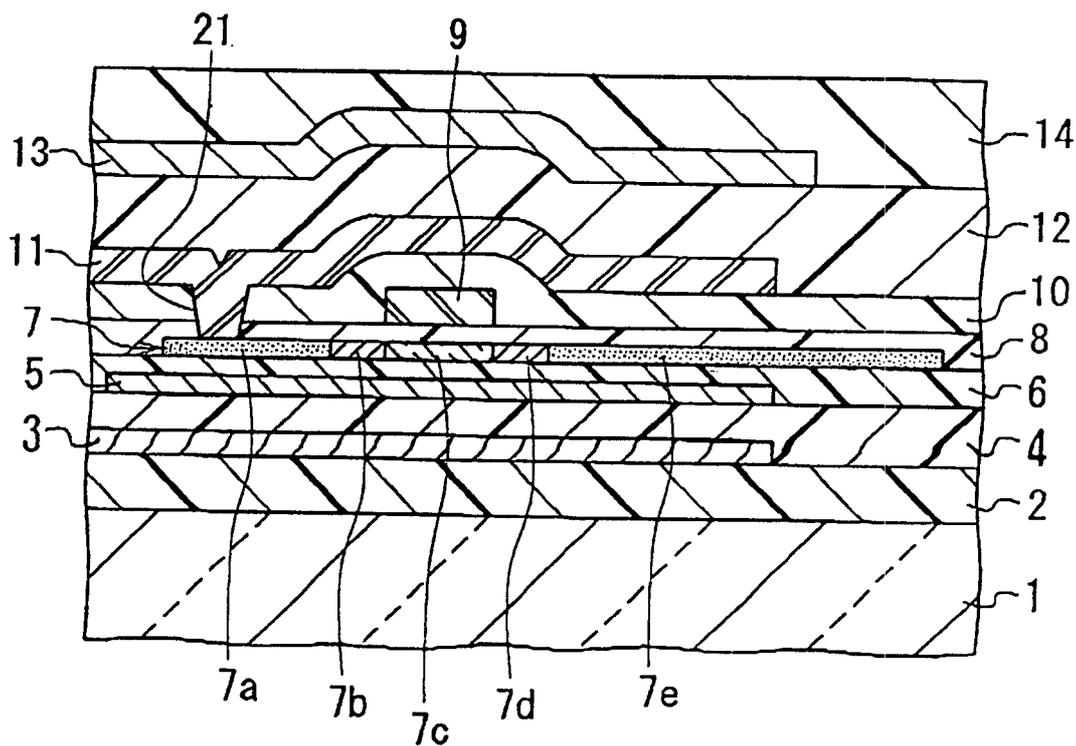


图13A

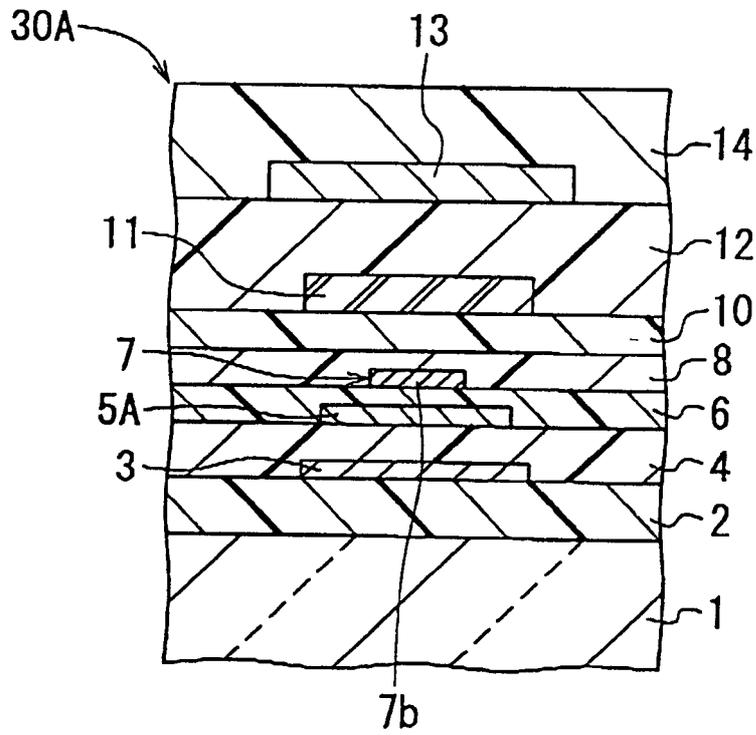
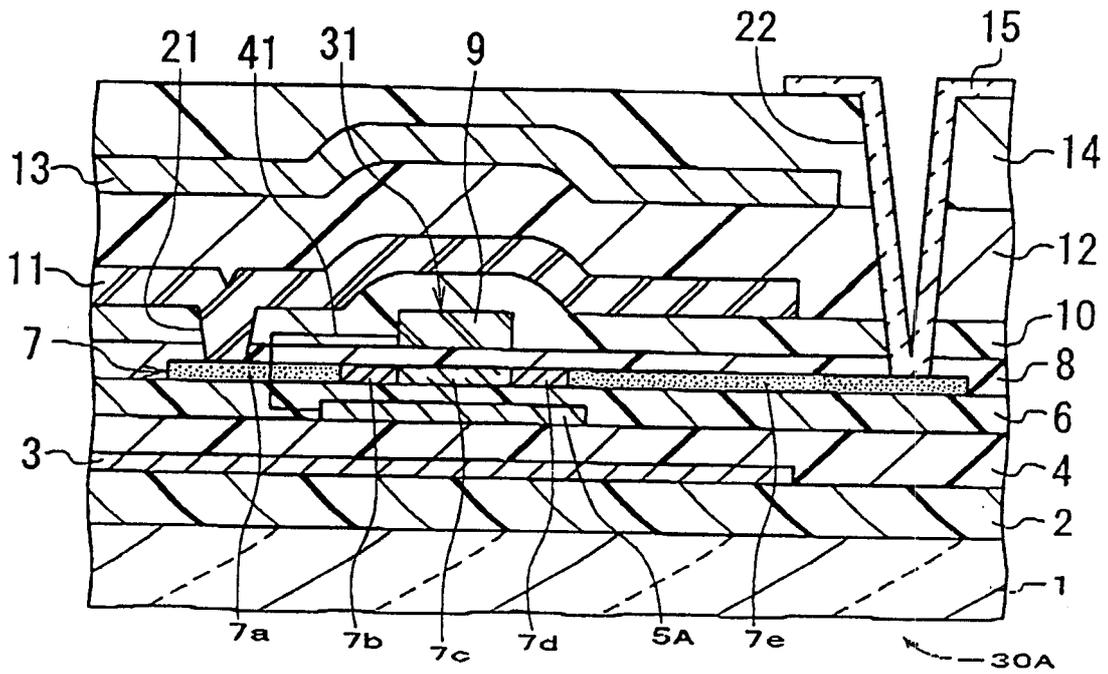


图13B



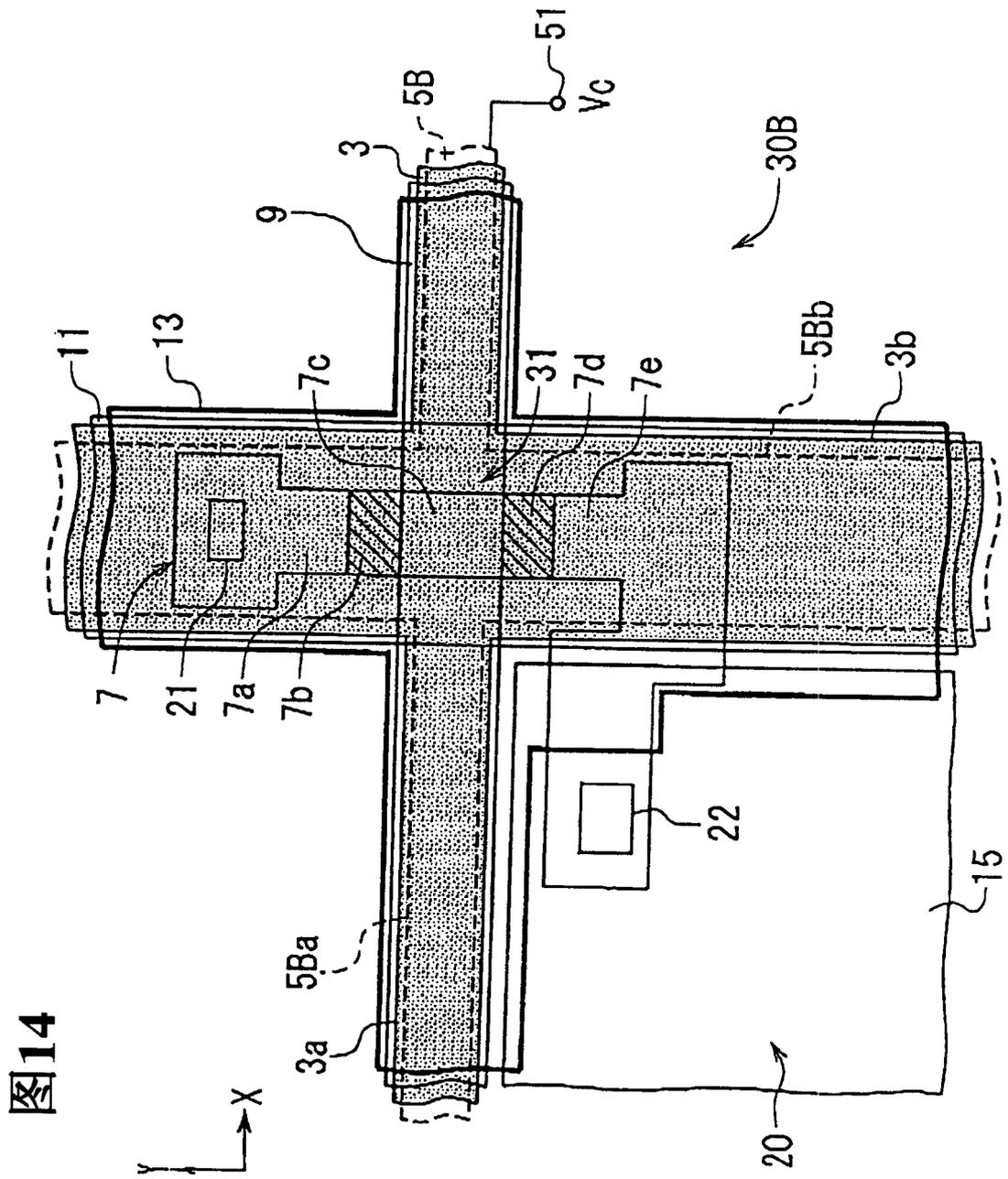


图14

图16A

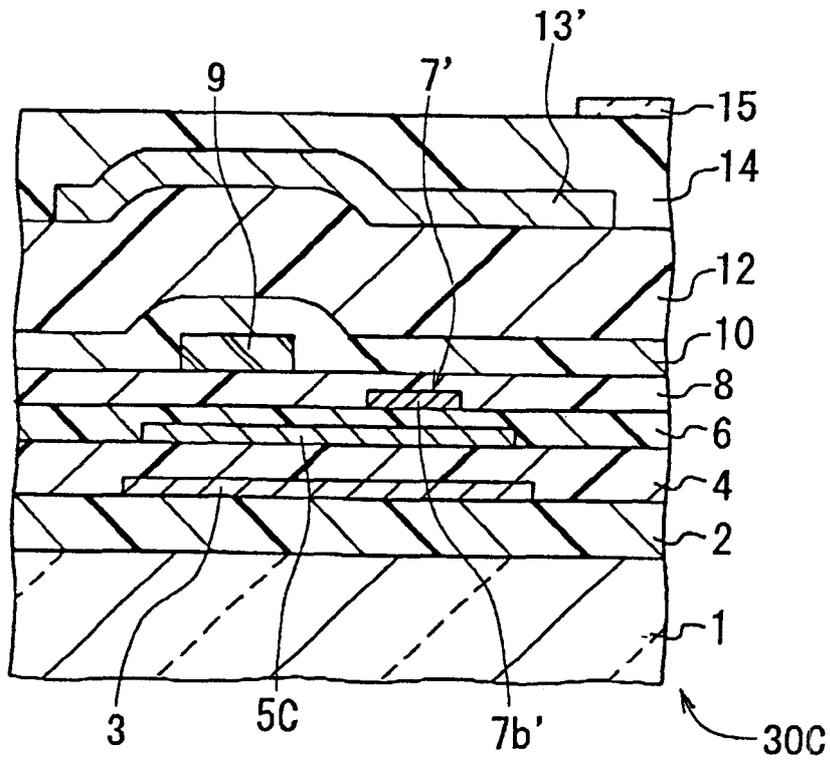


图16B

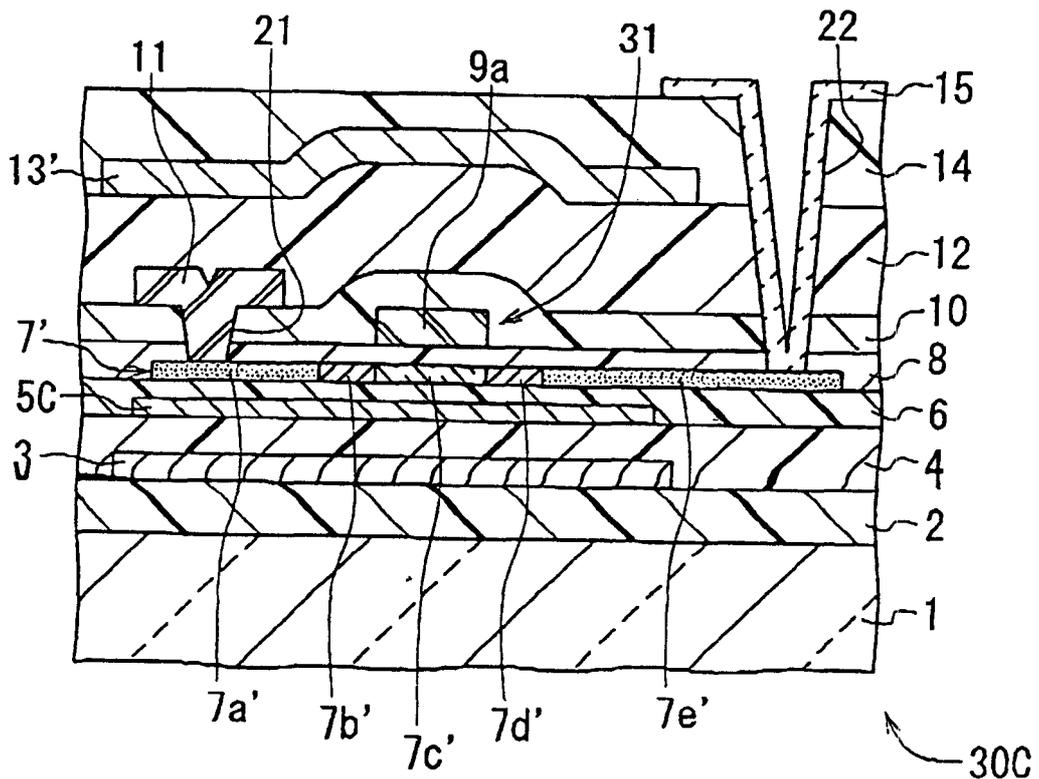


图17

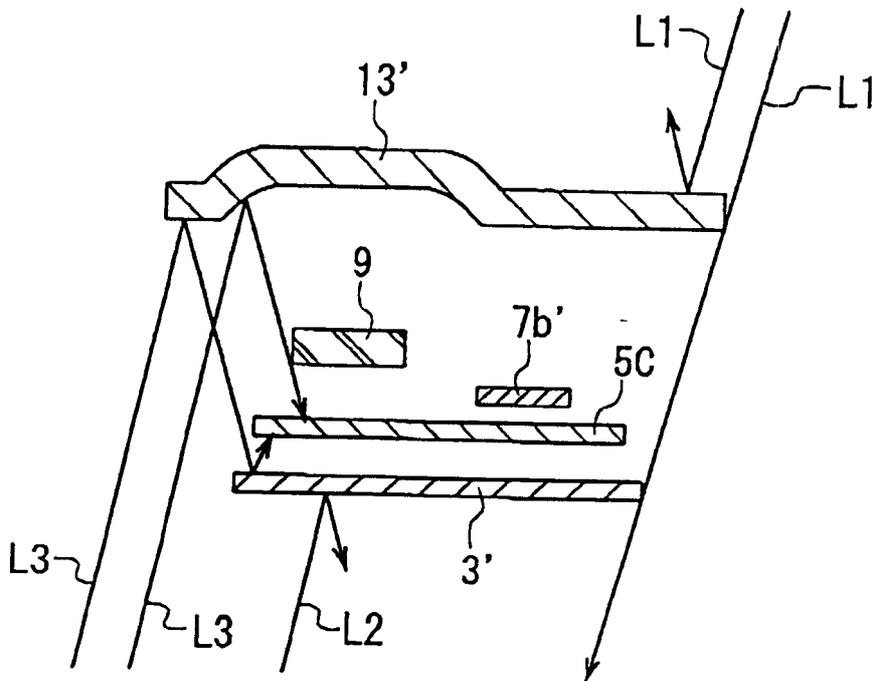


图20

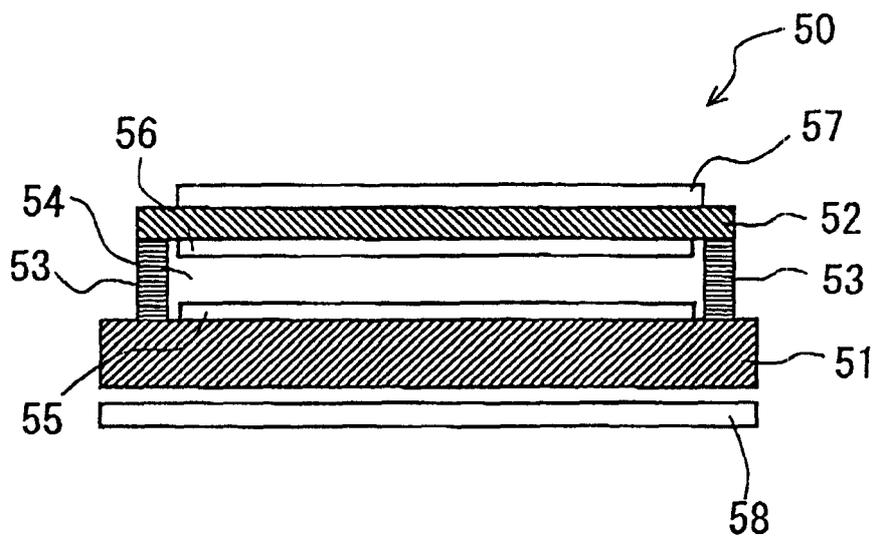


图21A

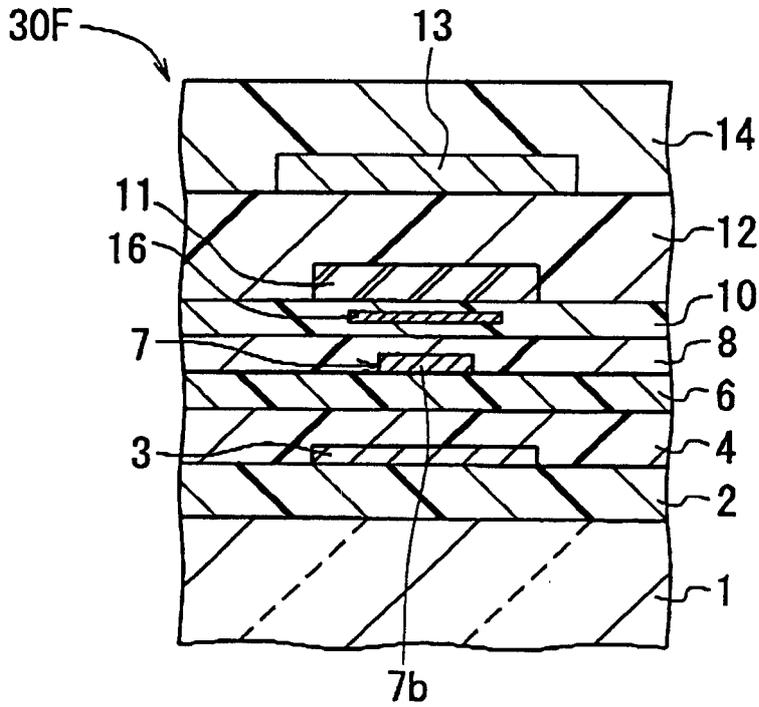


图21B

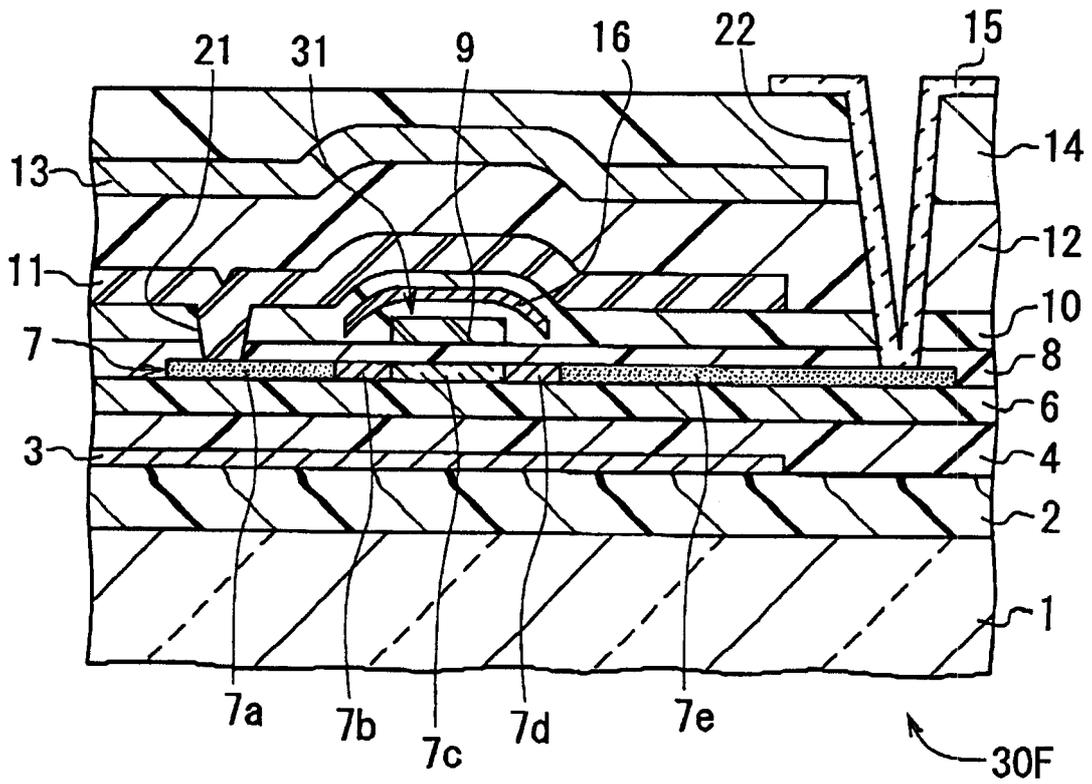


图22A

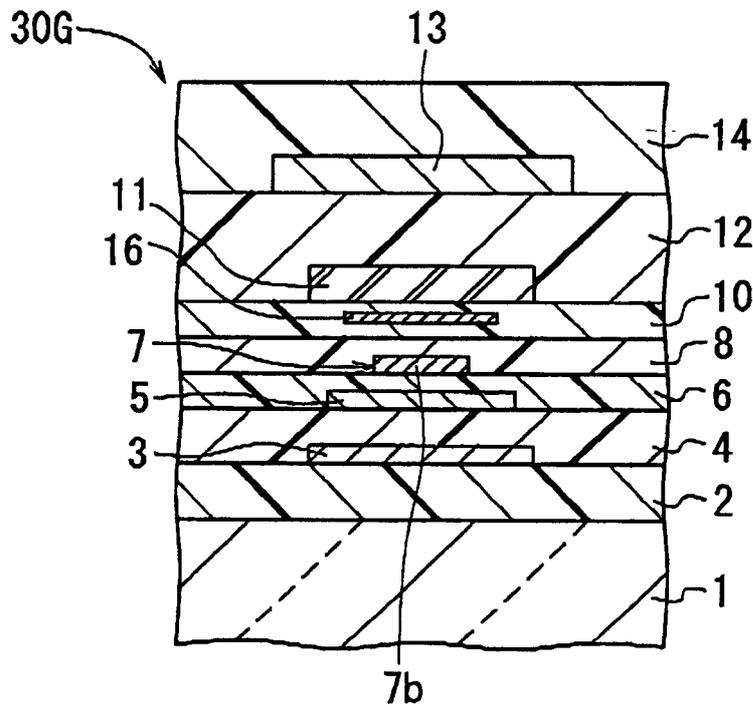


图22B

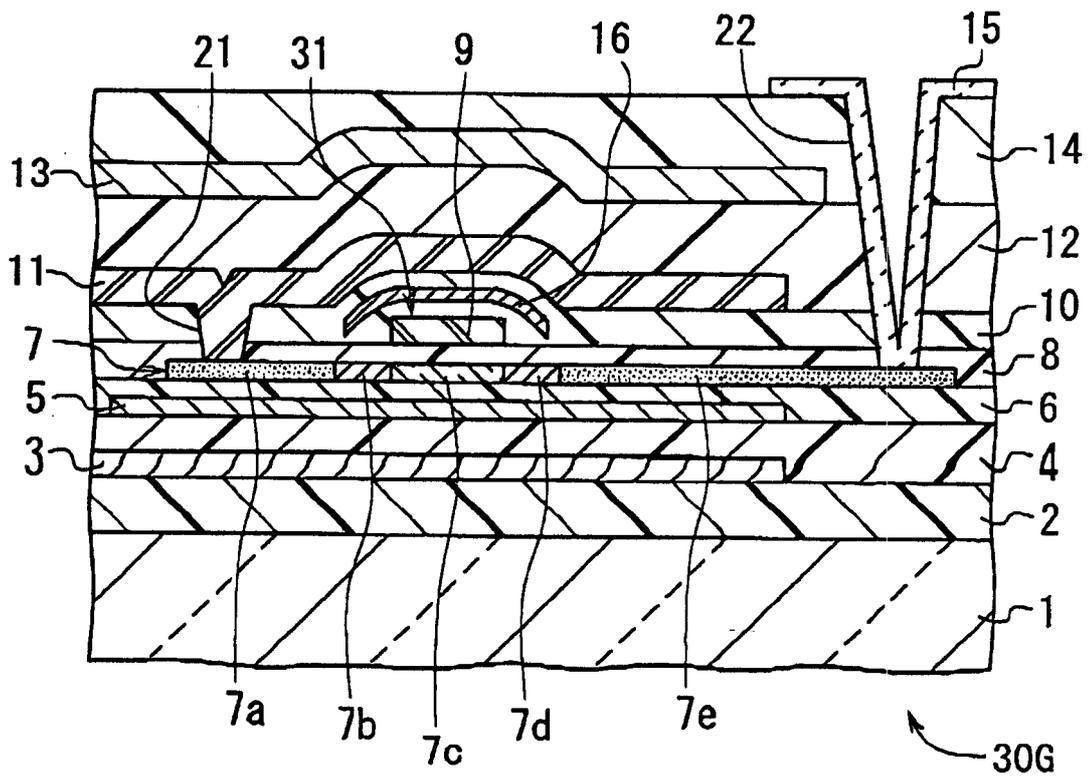


图23A

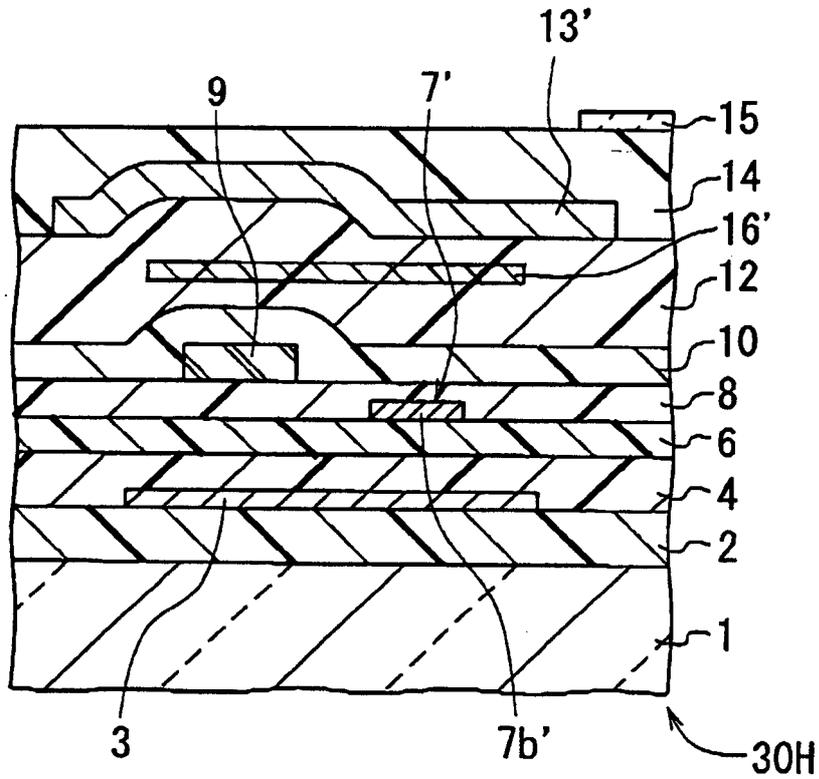


图23B

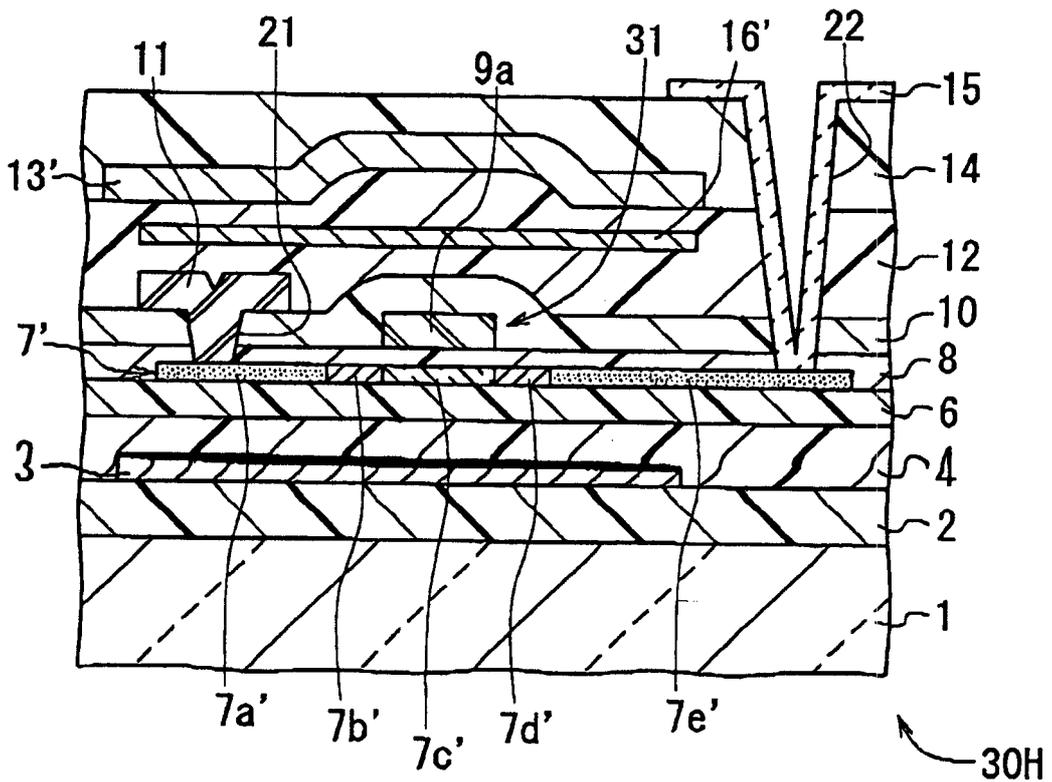


图24A

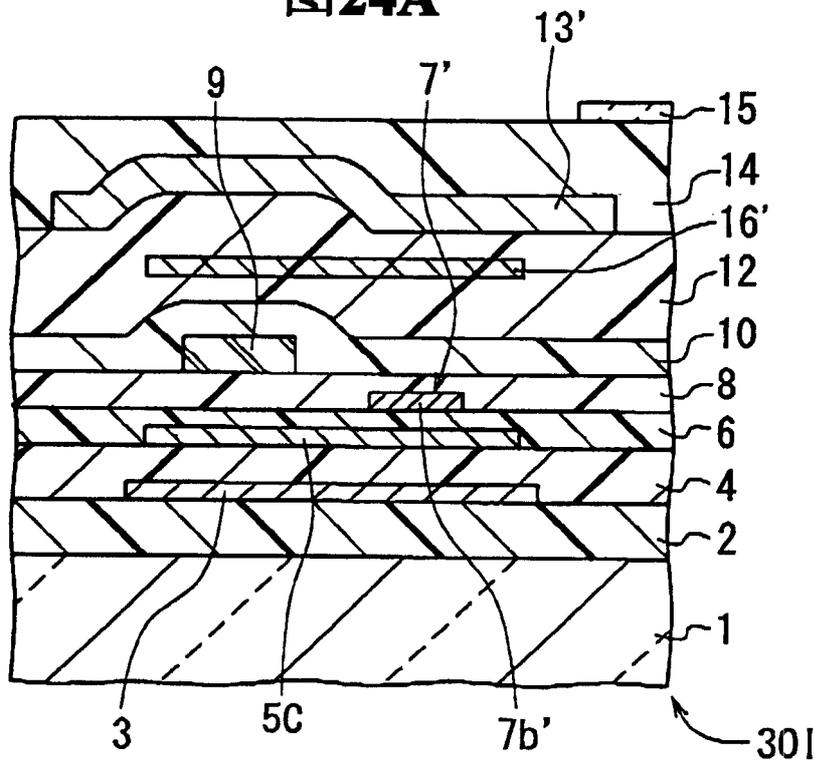


图24B

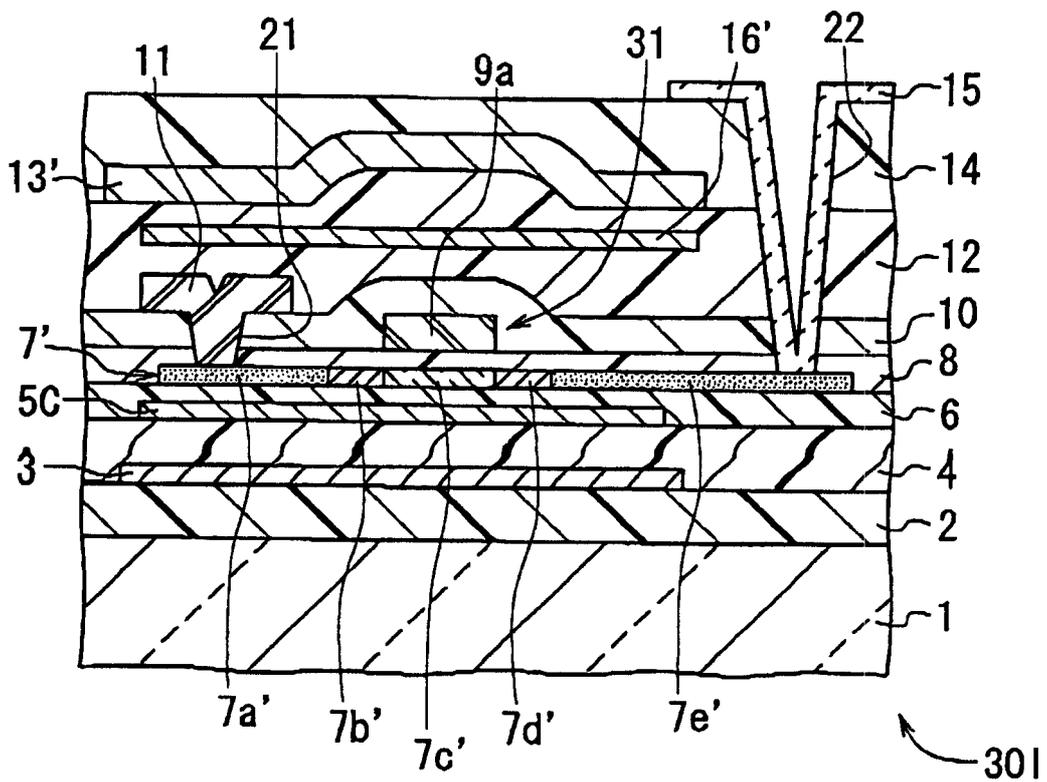


图25

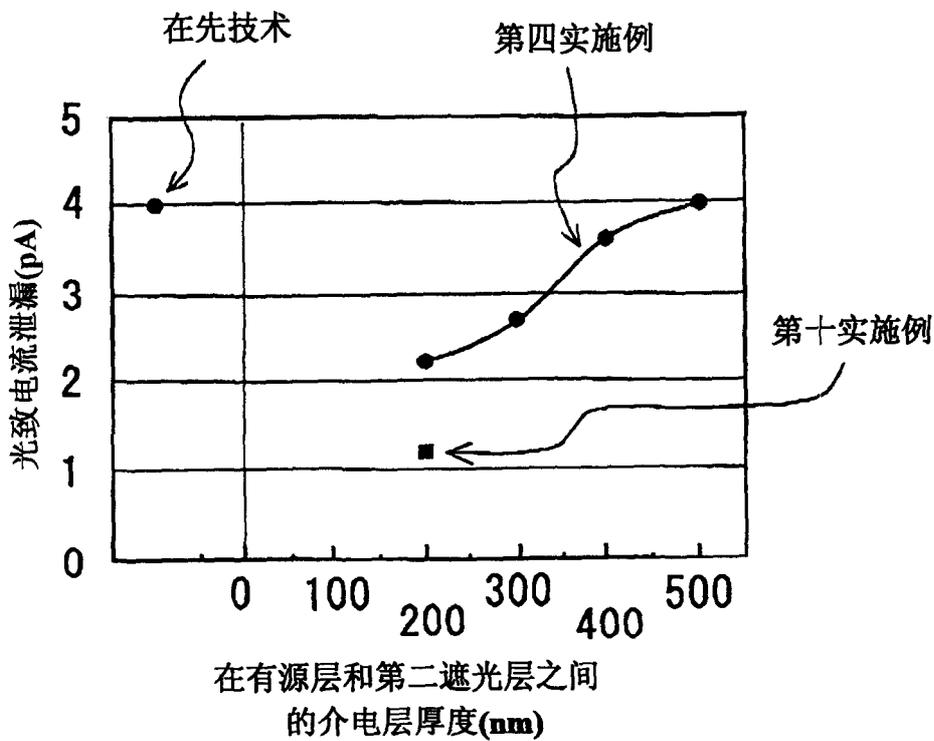
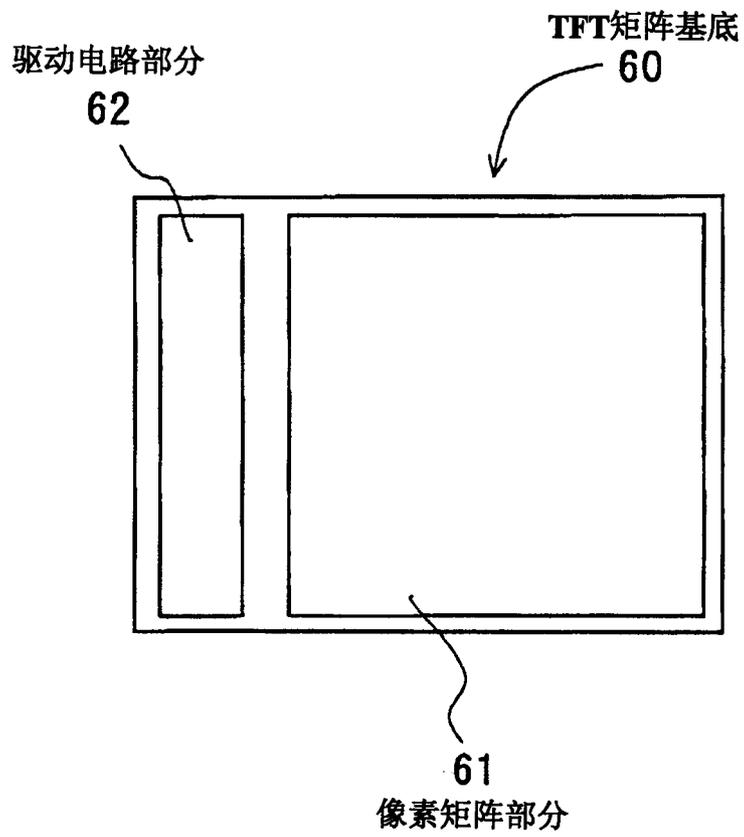


图26



专利名称(译)	TFT矩阵基底以及有源矩阵寻址液晶显示器件		
公开(公告)号	CN1402538A	公开(公告)日	2003-03-12
申请号	CN02127779.6	申请日	2002-08-05
申请(专利权)人(译)	日本电气株式会社		
当前申请(专利权)人(译)	日本电气株式会社		
[标]发明人	世良贤二 奥村藤男		
发明人	世良贤二 奥村藤男		
IPC分类号	G02F1/1362 H04N5/74 H04N5/335 H04N9/30 H04N53/35		
CPC分类号	H01L27/12 H01L29/78633 G02F1/136209 G02F1/136227		
优先权	2001235699 2001-08-03 JP		
其他公开文献	CN100409087C		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种TFT矩阵基底，它有效地阻挡了朝向TFT的有源层传播的光。具有图案的第一遮光层以这样一种方式形成于一个透明板和TFT之间，以便与TFT的有源层相重叠。形成具有图案的第三遮光层，以便覆盖相对于TFT来说是位于所述板的对侧上的TFT。第三遮光层具有沿着所述矩阵的行延伸的第一部分，以及沿着其列延伸的第二部分。具有图案的第二遮光层形成于所述第一遮光层和TFT之间。第二遮光层具有吸光特性，它会吸收进入所述基底内侧的光。可以在TFT和第三遮光层之间，额外提供一个形成图案的、具有吸光特性第四遮光层。

